



URZĄD
PATENTOWY
PRL

Patent dodatkowy
do patentu nr ———

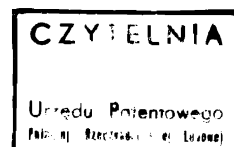
Zgłoszono: 84 05 11 (P. 247 668)

Pierwszeństwo ———

Zgłoszenie ogłoszono: 85 11 19

Opis patentowy opublikowano: 89 02 28

Int. Cl.⁴ G06F 1/00



Twórcy wynalazku: Lech Jędrzejczak, Jerzy Jańczewski,

Uprawniony z patentu: Ośrodek Badawczo-Rozwojowy Metrologii Elektrycznej,
Zielona Góra (Polska)

Układ inicjowania pracy systemu komputerowego

Przedmiotem wynalazku jest układ inicjowania pracy systemu komputerowego działającego przy zanikach napięcia przeznaczony zwłaszcza do stosowania w systemach sterowania procesami przemysłowymi pracujących w czasie rzeczywistym.

W wielu systemach sterowania programowego istnieje konieczność kontynuowania pracy systemu po zaniku lub chwilowym obniżeniu wartości amplitudy napięcia zasilającego. W tym celu stosuje się zasilanie z akumulatorów ładowanych buforowo lub zasilanie części systemów ze źródeł chemicznych o dużej pojemności. Stosowane jest również zasilanie części systemu z kondensatora, o dużej pojemności i diody blokującej podtrzymujących zasilanie przy krótkotrwałych zanikach napięcia. W innych znanych układach stosuje się przepisywanie aktualnego stanu systemu do pamięci dodatkowej niewrażliwej na zaniki napięcia sieciowego.

Znana jest z polskiego opisu patentowego Nr 98 566 pamięć dla układów elektronicznych działająca przy zaniku napięcia zasilającego. W układzie tym aktualny stan chronionych przerzutników jest przepisywany przy zaniku napięcia zasilającego do bistabilnych przekładników kontraktrowych zachowujących stan zestyków po zaniku napięcia zasilania.

W nowoczesnych rozwiązaniach systemów sterowania a zwłaszcza w systemach mikrokomputerowych stosuje się różnego rodzaju pamięci nieulotne w tym pamięci magnetyczne i pamięci elektrycznie programowane. W takich rozwiązaniach często koniecznym jest odróżnienie czynności włączenia systemu od powrotu sieciowego napięcia zasilającego po jego uprzednim zaniku i w tym celu stosuje się dodatkowe przyciski umożliwiające wyzerowanie systemu po jego włączeniu. W znanych systemach mikrokomputerowych przyciski służą najczęściej do uaktywniania odpowiedniej linii portu wyjściowego co wymaga dodatkowego złożonego układu komplikującego obsługę systemu.

Istota rozwiązania według wynalazku polega na tym, że zestyk rozwierny przycisku bistabilnego załączającego zestykiem zwiernym sieciowe napięcie zasilające jest połączony z jedną okładką kondensatora i przez rezystor z dodatnim biegunem źródła rezerwowego oraz przez inwerter z wejściem ustawiającym przerzutnika. Wejście informacyjne i zerujące przerzutnika są połączone z masą natomiast wyjście odwracające bezpośrednio lub przez wzmacniacz jest połączone linią

żądania przerwania z systemu komputerowego. Ponadto komputer jest połączony linią potwierdzenia przyjęcia przerwania z wejściem zegarowym przerzutnika.

Rozwiązanie według wynalazku eliminuje potrzebę stosowania dodatkowych przycisków i portów wejściowych systemu mikrokomputerowego. Zmniejsza ilość koniecznych elementów oraz upraszcza obsługę.

Przedmiot wynalazku jest przedstawiony w przykładzie wykonania na rysunku będącym schematem blokowym układu.

W układzie tym inwerter **N** i przerzutnik **P** są elementami typu CMOS o niewielkim poborze mocy zasilanymi z rezerwowego źródła **VR**. Zestyk rozwierny przycisku bistabilnego **Pb** załączającego zestykiem zwiernym sieciowe napięcie zasilające jest połączony z jedną okładką kondensatora **C**, którego druga okładka jest połączona z masą układu oraz przez inwerter **N** z wejściem ustawiającym **S** przerzutnika **P**. Wejście informacyjne **D** i zerujące **Ci** przerzutnika **P** są połączone z masą układu. Wyjście odwracające **Q** bezpośrednio lub przez wzmacniacz **W** i linię żądania przerwania **L1** jest połączone z systemem komputerowym **K**. Ponadto system komputerowy jest połączony linią potwierdzenia przyjęcia przerwania **L2** z wejściem zegarowym **Cp** przerzutnika **P**. Po włączeniu sieciowego napięcia zasilającego i rozwarciu zestyków rozwiernych przełącznika bistabilnego **Pb** następuje wymuszenie stanu zera logicznego na wejściu inwertera **N** a następnie jedynki logicznej na wejściu ustawiającym **S** przerzutnika **P**. Powoduje to ustawienie jego wyjścia odwracającego **Q** i poprzez wzmacniacz **W** linii żądania przerwania **L1** w aktywny stan zera logicznego. Stan ten trwa do chwili wygenerowania przez komputer impulsowego sygnału zera logicznego w linii **L2** sygnalizującego potwierdzenie przyjęcia przerwania. Dodatkowo zbocze tego sygnału podanego na wejście zegarowe **Cp** przerzutnika **P** wymusza stan nieaktywnej jedynki logicznej na wyjściu odwracającym **Q** i linii żądania przerwania **L1**. Zmiana stanu przerzutnika **P** jest możliwa dzięki dobraniu takiej stałej czasowej obwodu **RC**, aby przed pojawieniem się aktywnego stanu zera logicznego na wejściu zegarowym **Cp** zniknęła aktywna jedynka logiczna na wejściu ustawiającym **S** przerzutnika **P**. Przy zaniku sieciowego napięcia zasilającego i następnie jego powrocie zestyk rozwierny przełącznika bistabilnego **Pb** jest nadal rozarty, pozostawiając wyjście odwracające **Q** przerzutnika **P** i linię żądania przerwania **L1** w stanie nieaktywnym. W tym ostatnim przypadku komputer **K** nie otrzymuje sygnału żądania przerwania z linii **L1** a tym samym może odróżnić on stan włączenia przez użytkownika od stanu po powrocie zasilania sieciowego.

Zastrzeżenie patentowe

Układ inicjowania pracy systemu komputerowego, działającego przy zanikach napięcia zasilającego, zasilany ze źródła rezerwowego, **znamienny tym**, że zestyk rozwierny przycisku bistabilnego (**Pb**) załączającego zestykiem zwiernym sieciowe napięcie zasilające jest połączony z kondensatorem (**C**), przez rezystor (**R**) z dodatnim biegunem źródłem rezerwowego (**VR**) oraz przez inwerter (**N**) z wejściem ustawiającym (**S**) przerzutnika (**P**), którego wejścia informacyjne (**D**) i zerujące (**Ci**) są połączone z masą układu, natomiast wyjście odwracające (**Q**) bezpośrednio lub przez wzmacniacz (**W**) jest połączone linią żądania przerwania (**L1**) z systemem komputerowym (**K**), który jest ponadto połączony linią potwierdzenia przyjęcia przerwania (**L2**) z wejściem zegarowym (**Cp**) przerzutnika (**P**).

