



(19) 대한민국특허청(KR)  
 (12) 등록특허공보(B1)

(45) 공고일자 2017년10월19일  
 (11) 등록번호 10-1788362  
 (24) 등록일자 2017년10월13일

- (51) 국제특허분류(Int. Cl.)  
*H01L 21/027* (2006.01)
- (21) 출원번호 10-2014-0039142  
 (22) 출원일자 2014년04월02일  
 심사청구일자 2015년04월02일  
 (65) 공개번호 10-2014-0120844  
 (43) 공개일자 2014년10월14일  
 (30) 우선권주장  
 JP-P-2013-078093 2013년04월03일 일본(JP)  
 (56) 선행기술조사문헌  
 KR1020110132238 A\*  
 KR1020090093899 A\*  
 KR1020070103316 A  
 JP2005167030 A  
 \*는 심사관에 의하여 인용된 문헌

- (73) 특허권자  
 캐논 가부시끼가이사  
 일본 도쿄도 오오따꾸 시모마루코 3조메 30방 2고  
 (72) 발명자  
 사토 히로시  
 일본 도쿄도 오오따꾸 시모마루코 3조메 30방 2고  
 캐논 가부시끼가이사 내  
 (74) 대리인  
 장수길, 이중희

전체 청구항 수 : 총 16 항

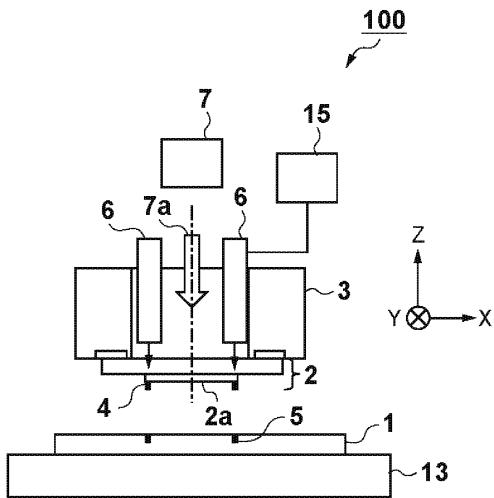
심사관 : 계원호

(54) 발명의 명칭 임프린트 장치, 물품의 제조 방법 및 위치정렬 장치

### (57) 요약

본 발명은, 복수의 샷 영역에 형성된 복수의 마크 중 제1 개수의 제1 마크를 검출하도록 구성된 하나 이상의 제1 검출기와, 제1 검출기보다 넓은 시야를 가지고, 복수의 마크 중 제1 마크와는 상이하고 제1 개수보다 많은 제2 개수의 제2 마크를 검출하도록 구성된 제2 검출기와, 제2 검출기로부터의 검출 결과를 이용하여, 복수의 샷 영역과 몰드를 위치정렬하도록 구성된 제어기를 포함하는 임프린트 장치를 제공한다.

**대 표 도** - 도1a



## 명세서

### 청구범위

#### 청구항 1

몰드를 이용하여 기판의 샷 영역 상의 임프린트 재료의 패턴을 형성하는 임프린트 장치이며,

상기 샷 영역에 형성된 복수의 마크 중 제1 개수의 마크를 포함하는 제1 시야를 가지며, 상기 몰드를 통해서 상기 제1 개수의 마크를 검출하도록 구성된 제1 검출기와,

상기 제1 검출기의 상기 제1 시야보다 넓고, 상기 샷 영역에 형성된 복수의 마크 중 제2 개수의 마크를 포함하는 제2 시야를 가지며, 상기 몰드를 통해서 상기 제1 개수보다 많은 상기 제2 개수의 마크를 검출하도록 구성된 제2 검출기와,

상기 제1 검출기 및 상기 제2 검출기의 검출 결과를 이용하여, 상기 샷 영역과 상기 몰드를 위치정렬하도록 구성된 제어기를 포함하고,

상기 샷 영역은 상기 기판의 외주를 포함하지 않는 칩 영역을 포함하고,

상기 샷 영역에 형성된 복수의 마크의 배치에 따라, 상기 샷 영역의 상기 칩 영역에 형성된 상기 제2 개수의 마크가 상기 제2 검출기에 의해 검출되는 제2 마크로 결정되고, 상기 복수의 마크 중 상기 제2 마크와 상이한 상기 제1 개수의 마크가 상기 제1 검출기에 의해 검출되는 제1 마크로 결정되고,

상기 제어기는, 상기 제1 검출기 및 상기 제2 검출기가 상기 제1 마크 및 상기 제2 마크를 각각 검출하게 하는, 임프린트 장치.

#### 청구항 2

제1항에 있어서,

복수의 제1 검출기를 더 포함하고,

상기 샷 영역은, 상기 기판의 주변부에 배치된 부분적으로 결함을 가진 샷 영역이며 상기 몰드에 형성된 패턴의 일부가 전사되는 결함 샷 영역을 포함하고,

상기 제어기는, 상기 결함 샷 영역에 형성된 복수의 마크 중, 복수의 상기 제1 검출기가 검출을 동시에 행할 수 있는 거리보다 작은 간격으로 배치되고, 상기 제2 검출기의 상기 제2 시야에 포함되는 상기 제2 개수의 마크를 상기 제2 검출기가 상기 제2 마크로서 검출하게 하고, 상기 제2 검출기의 검출 결과를 이용해서 상기 결함 샷 영역과 상기 몰드를 위치정렬하는, 임프린트 장치.

#### 청구항 3

제2항에 있어서,

상기 제어기는, 상기 결함 샷 영역에 형성된 복수의 마크 중, 상기 제2 검출기에 의해 검출된 상기 제2 마크와는 상이한 상기 제1 개수의 마크를 상기 제1 마크로서 복수의 상기 제1 검출기가 각각 검출하게 하고, 복수의 상기 제1 검출기의 검출 결과를 이용해서 상기 결함 샷 영역과 상기 몰드를 위치정렬하는, 임프린트 장치.

#### 청구항 4

제2항에 있어서,

상기 결함 샷 영역은, 상기 기판의 외주를 포함하지 않는 칩 영역을 포함하고,

상기 제2 검출기는, 상기 칩 영역에 제공되는 복수의 마크가 상기 제2 검출기의 상기 제2 시야에 포함되도록 구성되며,

상기 제어기는, 상기 칩 영역에 제공되는 복수의 마크를 상기 제2 마크로서 상기 제2 검출기가 검출하게 하는, 임프린트 장치.

## 청구항 5

제2항에 있어서,

상기 제어기는, 상기 결합 샷 영역에 형성된 복수의 마크의 배치에 따라, 상기 결합 샷 영역에 형성된 복수의 마크로부터 상기 제1 마크와 상기 제2 마크를 결정하는, 임프린트 장치.

## 청구항 6

제2항에 있어서,

상기 제어기는, 상기 결합 샷 영역이 배치되어 있는 기판 상의 위치에 따라, 상기 결합 샷 영역에 형성된 복수의 마크로부터 상기 제1 마크와 상기 제2 마크를 결정하는, 임프린트 장치.

## 청구항 7

제1항에 있어서,

상기 제1 검출기 및 상기 제2 검출기는 각각 기판 면에 평행한 방향으로 이동하도록 구성되고,

상기 제어기는, 상기 제1 마크가 상기 제1 검출기의 상기 제1 시야에 포함되도록 상기 제1 검출기의 이동을 제어하고, 상기 제2 마크가 상기 제2 검출기의 상기 제2 시야에 포함되도록 상기 제2 검출기의 이동을 제어하는, 임프린트 장치.

## 청구항 8

제1항에 있어서,

상기 제어기는, 상기 몰드와 상기 임프린트 재료가 서로 접촉하고 있는 상태에서 상기 제1 검출기 및 상기 제2 검출기가 상기 제1 마크 및 상기 제2 마크를 각각 검출하게 하는, 임프린트 장치.

## 청구항 9

제1항에 있어서,

상기 임프린트 재료를 경화시키는 광을 발광하도록 구성된 광원과,

상기 제1 검출기와 상기 제2 검출기로부터 발광된 광과, 상기 광원으로부터 발광된 광을 상기 몰드를 통해서 상기 기판으로 유도하도록 구성된 광학 부재를 더 포함하는, 임프린트 장치.

## 청구항 10

물품의 제조 방법이며,

임프린트 장치를 이용해서 기판 상에 패턴을 형성하는 단계와,

상기 패턴이 형성된 상기 기판을 가공하여 상기 물품을 제조하는 단계를 포함하고,

상기 물품은 상기 가공된 기판의 적어도 일부를 포함하며,

몰드를 이용하여 상기 기판의 샷 영역 상의 임프린트 재료에 패턴을 형성하는 상기 임프린트 장치는,

상기 샷 영역에 형성된 복수의 마크 중 제1 개수의 마크를 포함하는 제1 시야를 가지며, 상기 몰드를 통해서 상기 제1 개수의 마크를 검출하도록 구성된 제1 검출기와,

상기 제1 검출기의 상기 제1 시야보다 넓고, 상기 샷 영역에 형성된 복수의 마크 중 제2 개수의 마크를 포함하는 제2 시야를 가지며, 상기 몰드를 통해서 상기 제1 개수보다 많은 상기 제2 개수의 마크를 검출하도록 구성된 제2 검출기와,

상기 제1 검출기 및 상기 제2 검출기의 검출 결과를 이용하여, 상기 샷 영역과 상기 몰드를 위치정렬하도록 구성된 제어기를 포함하고,

상기 샷 영역은 상기 기판의 외주를 포함하지 않는 칩 영역을 포함하고,

상기 샷 영역에 형성된 복수의 마크의 배치에 따라, 상기 샷 영역의 상기 칩 영역에 형성된 상기 제2 개수의 마

크가 상기 제2 검출기에 의해 검출되는 제2 마크로 결정되고, 상기 복수의 마크 중 상기 결정된 제2 마크와 상이한 상기 제1 개수의 마크가 상기 제1 검출기에 의해 검출되는 제1 마크로 결정되고,

상기 제어기는, 상기 제1 검출기 및 상기 제2 검출기가 상기 제1 마크 및 상기 제2 마크를 각각 검출하게 하는, 물품의 제조 방법.

### 청구항 11

기판의 샷 영역을 위치정렬하는 위치정렬 장치이며,

상기 샷 영역에 형성된 복수의 마크 중 제1 개수의 마크를 포함하는 제1 시야를 가지며, 상기 제1 개수의 마크를 검출하도록 구성된 제1 검출기와,

상기 제1 검출기의 상기 제1 시야보다 넓고, 상기 샷 영역에 형성된 복수의 마크 중 제2 개수의 마크를 포함하는 제2 시야를 가지며, 상기 제1 개수보다 많은 상기 제2 개수의 마크를 검출하도록 구성된 제2 검출기와,

상기 제1 검출기 및 상기 제2 검출기의 검출 결과를 이용하여 상기 샷 영역을 위치정렬하도록 구성된 제어기를 포함하고,

상기 샷 영역은 상기 기판의 외주를 포함하지 않는 칩 영역을 포함하고,

상기 복수의 마크의 배치에 따라, 상기 샷 영역의 상기 칩 영역에 형성된 상기 제2 개수의 마크가 상기 제2 검출기에 의해 검출되는 제2 마크로 결정되고, 상기 복수의 마크 중 결정된 상기 제2 마크와 상이한 상기 제1 개수의 마크가 상기 제1 검출기에 의해 검출되는 제1 마크로 결정되고,

상기 제어기는, 상기 제1 검출기 및 상기 제2 검출기가 상기 제1 마크 및 상기 제2 마크를 각각 검출하게 하는, 위치정렬 장치.

### 청구항 12

제1항에 있어서,

상기 제1 마크 및 상기 제2 마크는, 상기 제1 검출기 및 상기 제2 검출기에 의한 검출이 동시에 행해질 수 있도록 결정되는, 임프린트 장치.

### 청구항 13

제1항에 있어서,

상기 복수의 마크 중 상기 결정된 제2 마크로부터 가장 떨어져 배열된 상기 제1 개수의 마크가 상기 제1 마크로 결정되는, 임프린트 장치.

### 청구항 14

제1항에 있어서,

상기 제어기가 상기 제1 마크 및 상기 제2 마크를 결정하는, 임프린트 장치.

### 청구항 15

제1항에 있어서,

상기 몰드를 유지하도록 구성된 유지 유닛과, 상기 기판 상의 상기 임프린트 재료를 경화시키는 광을 발광하는 광원을 더 포함하고,

상기 광원으로부터 발광되는 광은 상기 유지 유닛에 제공되는 공간을 통해서 상기 임프린트 재료에 입사하고,

상기 제1 검출기 및 상기 제2 검출기는 상기 공간을 통해서 상기 제1 마크 및 상기 제2 마크를 각각 검출하는, 임프린트 장치.

### 청구항 16

제1항에 있어서,

상기 제2 마크는 상기 제1 검출기의 치수보다 작은 간격으로 배치되는, 임프린트 장치.

### 발명의 설명

#### 기술 분야

[0001] 본 발명은 임프린트 장치, 물품의 제조 방법 및 위치정렬 장치에 관한 것이다.

#### 배경 기술

[0002] 몰드에 형성된 패턴을 기판 상에 전사하는 임프린트 기술이, 자기 기억 매체 및 반도체 디바이스용의 양산용 리소그래피 기술의 하나로서 주목받고 있다. 이러한 기술을 이용한 임프린트 장치에서는, 패턴이 형성된 몰드와 기판 상에 공급된 임프린트 재료를 서로 접촉시키고, 이 상태로 임프린트 재료를 경화시킨다. 경화된 임프린트 재료로부터 몰드를 박리함으로써, 기판 상에 몰드의 패턴을 전사할 수 있다.

[0003] 반도체 디바이스 등의 제조에는 복수의 패턴을 1개의 기판 상에 중첩시키는 단계가 필요하다. 따라서, 임프린트 장치에서, 기판 상에 형성된 샷 영역에 몰드의 패턴을 정밀하게 전사하는 것이 중요하다. 따라서, 몰드의 패턴을 샷 영역에 전사할 때의 위치정렬 방식으로서, 다이바이다이 얼라인먼트(die-by-die alignment) 방식을 이용한 임프린트 장치가 일본 특히 제4185941호 공보에서 제안되었다. 다이바이다이 얼라인먼트 방식은, 기판 상의 샷 영역마다 형성된 마크와, 몰드에 형성된 마크를 검출하고, 기판과 몰드의 위치의 어긋남을 보정하는 위치정렬 방식이다.

[0004] 최근에는, 생산성을 향상시키기 위해서, 기판의 주변부에 배치된 샷 영역에 1개의 칩 영역만이 포함된 경우에도, 그 칩 영역에 몰드의 패턴을 전사하는 것이 요구된다. 이것은 칩 영역과 몰드를 정밀하게 위치정렬 할 필요가 있게 한다. 일반적으로, 임프린트 장치에서는, 샷 영역의 대응하는 위치에 형성된 1개의 마크를 1개의 스코프가 검출한다. 그러나, 칩 영역 등의 샷 영역보다 작은 영역에 배치된 복수의 마크를 검출할 때에는, 검출하는 마크 간의 간격이 좁다. 이것은 스코프가 매우 밀접하게 배치될 수 없다는 문제를 제기한다.

#### 발명의 내용

[0005] 본 발명은 임프린트 장치에서 기판 상에 형성된 샷 영역에 몰드의 패턴을 정밀하게 전사하는 데 유리한 기술을 제공한다.

[0006] 본 발명의 일 측면에 따르면, 패턴이 형성된 몰드와 기판 상의 임프린트 재료를 접촉시킨 상태로 상기 임프린트 재료를 경화시키고, 상기 기판 상의 복수의 샷 영역 각각에 패턴을 전사하는 임프린트 장치이며, 상기 복수의 샷 영역에 형성된 복수의 마크 중 제1 개수의 제1 마크를 검출하도록 구성된 하나 이상의 제1 검출기와, 상기 제1 검출기보다 넓은 시야를 가지고, 상기 복수의 마크 중 상기 제1 마크와는 상이하고 상기 제1 개수보다 많은 제2 개수의 제2 마크를 검출하도록 구성된 제2 검출기와, 상기 제2 검출기로부터의 검출 결과를 이용하여, 상기 복수의 샷 영역과 상기 몰드를 위치정렬하도록 구성된 제어기를 포함하는 임프린트 장치가 제공된다.

[0007] 본 발명의 추가적인 특징은 첨부된 도면을 참조하여 아래의 예시적인 실시 형태의 설명으로부터 명확해질 것이다.

#### 도면의 간단한 설명

[0008] 도 1a는 제1 실시 형태의 임프린트 장치의 구성을 도시하는 개략도.

도 1b는 제1 실시 형태의 임프린트 장치의 다른 구성을 도시하는 개략도.

도 2는 몰드 상의 마크의 일례 및 샷 영역 상의 마크의 일례를 도시하는 도면.

도 3은 몰드 상의 마크의 일례 및 샷 영역 상의 마크의 일례를 도시하는 도면.

도 4는 기판 상의 복수의 샷 영역의 배치를 도시하는 도면.

도 5a는 샷 영역에 형성된 마크의 배치예를 도시하는 도면.

도 5b는 샷 영역에 형성된 마크의 배치예를 도시하는 도면.

도 5c는 샷 영역에 형성된 마크의 배치예를 도시하는 도면.

도 6a는 샷 영역에 형성된 마크의 배치예를 도시하는 도면.

도 6b는 샷 영역에 형성된 마크의 배치예를 도시하는 도면.

도 7a는 제1 검출기 및 제2 검출기의 배치예를 도시하는 도면.

도 7b는 제1 검출기 및 제2 검출기의 배치예를 도시하는 도면.

도 7c는 제1 검출기 및 제2 검출기의 배치예를 도시하는 도면.

도 7d는 복수의 제2 검출기의 배치예를 도시하는 도면.

도 8은 샷 영역에 형성된 마크의 배치를 도시하는 도면.

도 9는 복수의 패턴 영역이 형성된 몰드를 도시하는 도면.

### 발명을 실시하기 위한 구체적인 내용

[0009]

본 발명의 예시적인 실시 형태가 첨부된 도면을 참조하여 아래에서 설명될 것이다. 도면에서 동일한 참조 부호는 동일한 요소를 나타내며, 그 반복되는 설명은 생략될 것이다.

[0010]

<제1 실시 형태>

[0011]

본 발명의 제1 실시 형태의 임프린트 장치(100)에 대해서 도 1a 및 도 1b를 참조하면서 설명한다. 임프린트 장치(100)는 반도체 디바이스 등의 제조에 사용되며, 패턴이 형성된 몰드를 기판 상의 임프린트 재료(수지)에 접촉시킨 상태로 임프린트 재료를 경화시킨다. 임프린트 장치(100)는, 몰드와 기판 사이의 간격을 넓혀서 경화한 임프린트 재료로부터 몰드를 박리하는 프로세스에 의해 기판 상에 패턴을 전사하는 임프린트 처리를 행한다. 임프린트 기술은 열을 이용하는 열 사이클법과 광을 이용하는 광경화법을 포함한다. 열 사이클법에서는, 임프린트 재료로서 열가소성 수지가 기판 상에 공급(도포)된다. 그리고, 열가소성 수지를 유리 전이 온도 이상의 온도로 가열하여, 수지의 유동성을 높인다. 이 상태로 수지를 개재해서 기판에 몰드를 가압하고, 냉각한다. 그 후에, 수지로부터 몰드를 박리함으로써 기판 상에 패턴을 형성할 수 있다. 한편, 광경화법에서는, 임프린트 재료로서 미경화의 자외선 경화 수지가 기판 상에 공급된다. 그리고, 자외선 경화 수지를 개재해서 기판에 몰드를 가압한 상태로 수지에 자외선을 조사한다. 자외선의 조사에 의해 수지가 경화된 후, 수지로부터 몰드를 박리함으로써 기판 상에 패턴을 형성할 수 있다. 열 사이클법에서는, 온도 제어에 의한 전사 시간의 증대와 온도 변화에 의한 치수 정밀도의 저하라는 문제가 발생한다. 한편, 광경화법은 그러한 문제를 발생시키지 않기 때문에 현재에는 반도체 디바이스 등의 양산에 유리하다. 제1 실시 형태의 임프린트 장치(100)에서는, 기판 상에 자외선 경화 수지를 공급하고, 자외선(광)을 조사하는 광경화법을 적용한다.

[0012]

도 1a는 제1 실시 형태의 임프린트 장치(100)를 도시하는 개략도이다. 제1 실시 형태의 임프린트 장치(100)는 몰드(2)를 유지하는 임프린트 헤드(3)와, 기판(1)을 유지하는 기판 스테이지(13)와, 기판 상에 공급된 임프린트 재료를 경화시키는 광(7a)(자외선)을 발광하는 광원(7)을 포함한다. 본 실시 형태에서는, 자외선이 조사될 때에 경화되는 자외선 경화 수지를 임프린트 재료로서 이용한다. 임프린트 장치(100)는 복수의 검출기(6)와 제어기(15) 또한 포함한다. 검출기(6)는 몰드(2)에 형성된 마크(4)와 기판(1)의 샷 영역에 형성된 마크(5)를 검출한다. 제어기(15)는 검출기(6)로부터의 검출 결과를 이용하여, 샷 영역과 몰드(2)의 패턴의 상대 위치를 구하여, 위치정렬을 제어한다. 또한, 제어기(15)는 임프린트 장치(100)의 임프린트 처리를 제어한다. 제1 실시 형태의 임프린트 장치(100)에서는, 복수의 검출기(6)를 임프린트 헤드(3)에 규정된 공간에 배치하고, 광원(7)으로부터 발광된 광(7a)을 기판(1) 상의 수지에 조사한다. 제1 실시 형태의 임프린트 장치(100)에서는, 광(7a)을 복수의 검출기(6) 사이의 부분을 통해 기판(1) 상의 수지에 조사한다. 그러나, 본 발명은 이에 한정되는 것이 아니다. 예를 들면, 복수의 검출기(6)를 임프린트 헤드(3)에 규정된 공간에 배치할 수 없는 경우에는, 도 1b에 도시한 바와 같이, 복수의 검출기(6)를 임프린트 헤드(3)의 상방에 배치해도 된다. 이러한 구성에서, 복수의 검출기(6)는 몰드(2)에 형성된 마크(4)의 상과, 기판(1)의 샷 영역에 형성된 마크의 상을, 예를 들면, 렌즈(8a)와 광학 부재(8b)를 포함하는 결상 광학계(8)를 통해서 검출한다. 광원(7)으로부터 발광된 광(7a)은 결상 광학계(8) 내의 광학 부재(8b)에 의해 반사되어 기판(1) 상에 유도된다. 광학 부재(8b)는 기판(1) 상에 공급된 수지를 경화시키는 광(7a)(자외선)을 반사하고, 검출기(6)로부터 발광되어 마크의 검출에 이용되는 광을 투과시키는 특성을 가진다.

[0013]

몰드(2)는 통상적으로 석영 등 자외선을 투과시킬 수 있는 재료로 이루어진다. 몰드(2)의 기판 측의 면의 일부에는 기판 상의 수지에 전사되는 요철 패턴을 포함하는 패턴부(2a)가 형성된다. 패턴부(2a)에는, 기판(1) 상의

샷 영역에 패턴을 정밀하게 전사하기 위해서, 기판(1) 상의 샷 영역에 형성된 마크(5)에 대응하도록 마크(4)가 형성된다. 검출기(6)는 기판(1) 상의 샷 영역에 형성된 마크(5)를 몰드(2)에 형성된 마크(4)를 통해서 검출한다. 제어기(15)는 검출기(6)로부터의 검출 결과를 이용해서 기판(1)과 몰드(2)의 상대 위치를 구하고, 기판 스테이지(13) 및 임프린트 헤드(3)를 이동시켜, 몰드(2)의 마크(4)와 기판(1) 상의 마크(5)가 서로 중첩되도록 위치정렬을 행한다. 기판(1) 상의 샷 영역에 왜곡 또는 배율차가 발생하는 경우, 제어기(15)는 (도시되지 않은) 변형 기구를 이용해서 몰드(2)의 측면에 힘을 가하여, 몰드(2)의 패턴이 샷 영역에 중첩되도록 몰드(2)를 변형시킨다. 변형 기구로는 압전 소자 등의 액츄에이터를 이용한다. 결과적으로, 기판 상의 샷 영역에 몰드(2)의 패턴을 정밀하게 중첩시켜 임프린트 처리를 행할 수 있다.

[0014] 몰드(2)에 형성된 마크(4)와, 기판(1)의 샷 영역에 형성된 마크(5)를 검출기(6)를 이용하여 검출하는 방법에 대해서, 도 2 및 도 3을 참조하면서 설명한다. 도 2 및 도 3은 몰드(2) 상의 마크(4) 및 샷 영역 상의 마크(5)의 예를 도시하는 도면이다. 도 2는 샷 영역 상의 4각형 마크(5)의 내측에, 몰드(2) 상의 4각형 마크(4)가 배치된, 소위 박스 인 박스(Box in Box) 마크를 나타낸다. 이러한 마크를 이용하는 경우, 제어기(15)는 검출기(6)로부터의 검출 결과로부터 마크(4)와 마크(5) 사이의 거리( $x_1$ ,  $x_2$ ,  $y_1$  및  $y_2$ )를 이용해서, 마크(4)와 마크(5)의 상대 위치를 구할 수 있다. 예를 들면, 도 2에서, 거리  $x_1$ 은 마크(4)의 변(4-1)과 마크(5)의 변(5-1) 사이의 거리이며, 거리  $x_2$ 는 마크(4)의 변(4-2)과 마크(5)의 변(5-2) 사이의 거리이다. 또한, 거리  $y_1$ 은 마크(4)의 변(4-3)과 마크(5)의 변(5-3) 사이의 거리이며, 거리  $y_2$ 는 마크(4)의 변(4-4)과 마크(5)의 변(5-4) 사이의 거리이다. 제어기(15)는 마크 검출 결과로부터 구한 이들 거리( $x_1$ ,  $x_2$ ,  $y_1$  및  $y_2$ )와 설계값의 차이가 작아지도록 몰드(2)의 패턴과 샷 영역을 위치정렬한다. 혹은, 제어기(15)는 거리  $x_1$ 과 거리  $x_2$ 의 차이, 및 거리  $y_1$ 과 거리  $y_2$ 의 차이가 작아지도록 몰드(2)의 패턴과 샷 영역을 위치정렬한다.

[0015] 또한, 도 3에 도시한 바와 같이, 몰드(2) 상의 마크(4) 및 샷 영역 상의 마크(5)와 피치가 상이한 격자 패턴을 형성하고, 그 격자 패턴을 중첩시켜서 상대 위치를 구하는 방법도 있다. 도 3에서, 참조 부호 31은 몰드(2) 상의 마크(4)로서의 격자 패턴을 나타내고, 참조 부호 32는 샷 영역 상의 마크(5)로서의 격자 패턴을 타내고, 참조 부호 33은 마크(4)와 마크(5)를 중첩시켜서 구한 결과를 나타낸다. 도 3의 31 및 32에 의해 도시된 바와 같이, 몰드(2) 상의 마크(4)와 샷 영역 상의 마크(5)는 상이한 피치를 가지는 격자 패턴을 형성한다. 따라서, 마크(4)와 마크(5)가 중첩되는 경우, 도 3의 33에 의해 도시된 바와 같이, 그 피치 차이에 의해 모아레 무늬가 생긴다. 이러한 모아레 무늬는 마크(4)와 마크(5)의 위치 차이를 실제보다도 크게 할 수 있다. 따라서, 마크(4)와 마크(5)의 상대 위치를 정밀하게 구할 수 있다.

[0016] 다음으로, 몰드(2)의 패턴과 샷 영역의 위치정렬에 대해서 설명한다. 도 4는, 기판(1) 상의 복수의 샷 영역의 배치를 도시하는 도면이다. 도 5a, 도 5b 및 도 5c는 각각 샷 영역에 형성된 마크의 배치를 나타내는 도면이다. 제1 실시 형태에서는, 도 5a, 도 5b 및 도 5c에 도시된 바와 같이, 샷 영역은 9개의 칩 영역(9A 내지 9I)을 포함하고, 샷 영역 상의 마크(5)는 각각의 칩 영역의 네 코너에 배치된다. 또한, 도 5a, 도 5b 및 도 5c에서, 각각의 패턴의 4각형은 검출기(6)의 관찰 시야(이하, 시야(12)라고 함)를 나타낸다. 일반적으로, 검출기(6)(스코프)의 시야를 좁게 하면, 즉, 검출기(6)의 배율을 증가시키면, 검출기(6)는 기판 상의 마크(5)를 고화소 밀도로 검출할 수 있기 때문에, 마크(5)를 정밀하게 검출할 수 있다. 즉, 시야의 크기와 마크(5)의 검출 정밀도는 트레이드오프(tradeoff)의 관계에 있다. 또한, 검출기의 시야를 좁게 하면 검출기를 소형화할 수도 있다.

[0017] 도 4에 도시한 바와 같이, 기판(1)의 중앙부(도 4의 굵은 선 부분)에 배치된 각각의 샷 영역(10)에는 9개의 칩 영역의 모두가 기판 상에 형성된다. 이러한 샷 영역(10)에서는, 예를 들면, 도 5a에 도시한 바와 같이, 검출기(6)는 샷 영역(10)의 네 코너에 배치된 마크(5a<sub>1</sub> 내지 5a<sub>4</sub>)와, 대응하는 몰드 상의 마크(4)를 검출하기만 하면 된다. 임프린트 장치(100)는 검출기(6)로부터의 검출 결과로부터 기판(1)과 몰드(2)의 상대 위치를 구하고, 기판 상의 샷 영역(10)에 몰드(2)의 패턴을 시프트 보정 및/또는 배율 보정을 행하면서 정밀하게 중첩시킨다. 도 5a에 도시된 이 예에서는, 임프린트 장치(100)는 각각 1개의 마크(5)만을 포함하는 시야를 가지는 복수(4개)의 검출기(6)(제1 검출기(6a))를 포함하여, 제1 검출기(6a)는 샷 영역(10)의 네 코너에 배치된 마크(5a<sub>1</sub> 내지 5a<sub>4</sub>)를 동시에 검출하기만 하면 된다. 예를 들면, 도 5a에 도시된 것과 같은 임프린트 장치(100)에서는, 4개의 제1 검출기(6a)는, 1개의 제1 검출기(6a)의 시야(12a<sub>1</sub>)에 마크(5a<sub>1</sub>)가 포함되고, 다른 1개의 제1 검출기(6a)의 시야(12a<sub>2</sub>)에 마크(5a<sub>2</sub>)가 포함되도록 배치된다. 마찬가지로, 임프린트 장치(100)에서는, 제1 검출기(6a)는, 다른 1개의 제1 검출기(6a)의 시야(12a<sub>3</sub>)에 마크(5a<sub>3</sub>)가 포함되고, 다른 1개의 제1 검출기(6a)의 시야(12a<sub>4</sub>)에 마

크(5a<sub>4</sub>)가 포함되도록 배치된다. 임프린트 장치(100)는 4개의 제1 검출기(6a)가 마크(5a<sub>1</sub> 내지 5a<sub>4</sub>)를 동시에 검출하게 한다. 이렇게, 기판(1)의 중앙부에 배치된 샷 영역(10)에서는, 샷 영역(10)의 네 코너에 배치된 마크(5)를 복수의 제1 검출기(6a)에 의해 검출함으로써, 샷 영역(10)과 몰드(2)의 패턴의 상대 위치를 구할 수 있다.

[0018] 한편, 기판(1)의 주변부에 배치된 샷 영역(이하, 결합 샷 영역(11)이라 함)은 기판(1)의 외주를 포함하기 때문에 일부가 결합을 가지는 상태로 형성된다. 예를 들면, 도 5b 및 도 5c에는 기판(1)의 주변부에 배치된 결합 샷 영역(11)의 예가 나타나 있다. 도 5b 및 도 5c를 참조하면, 결합 샷 영역(11)은, 기판(1)의 외주를 포함하지 않고 제품으로서 사용가능한 칩을 형성하는 칩 영역(이하, 유효 칩 영역이라 함)과, 기판(1)의 외주를 포함해서 제품으로서 사용불가능한 칩을 형성하는 칩 영역을 모두 포함한다. 도 5b에서는, 칩 영역(9C)이 기판(1)의 외주를 포함하지 않고 결합 샷 영역(11)에 형성되어, 이 칩 영역이 제품으로서 사용가능한 유효 칩 영역이다. 도 5c에서는, 칩 영역(9C, 9F 및 9I)이 결합 샷 영역(11) 내에 형성된다. 칩 영역(9C, 9F 및 9I)은 기판(1)의 외주를 포함하지 않고 형성되어, 이를 칩 영역은 유효 칩 영역이다.

[0019] 최근에는, 생산성을 향상시키기 위해서, 기판(1)의 주변부에 배치된 결합 샷 영역(11)에 1개의 유효 칩 영역만이 형성되는 경우에도, 이 유효 칩 영역에 몰드(2)의 패턴을 전사할 것이 요구되고 있다. 따라서, 결합 샷 영역(11)에 배치된 복수의 마크를 검출하고, 결합 샷 영역(11)과 몰드(2)의 패턴을 정밀하게 위치정렬할 필요가 있다. 그러나, 결합 샷 영역(11)에 배치된 복수의 마크 간의 간격이 제1 검출기(6a)의 X 및 Y 방향의 치수보다 작을 경우가 있다. 즉, 복수의 마크 간의 간격이, 복수의 제1 검출기(6a)가 동시에 마크를 검출할 수 있는 거리보다 작을 경우가 있다. 이것은, 복수의 제1 검출기(6a)가 복수의 마크 간의 간격만큼 밀접하게 위치할 수 없다는 문제를 발생시킬 수도 있다.

[0020] 예를 들면, 도 5b에 도시한 바와 같이, 결합 샷 영역(11)이 칩 영역(9C)만을 포함할 경우에는, 칩 영역(9C)의 네 코너에 형성된 4개의 마크를 검출함으로써, 결합 샷 영역(11)과 몰드(2)의 패턴을 정밀하게 위치정렬할 수 있다. 이 경우에는, 칩 영역의 네 코너에 형성된 4개의 마크를 4개의 제1 검출기(6a)를 이용하여 검출하면 된다. 그러나, 칩 영역(9C)과 같이 샷 영역보다 작은 영역에 형성된 복수의 마크를 검출할 경우, 복수의 마크 간의 간격이 제1 검출기(6a)의 X 및 Y 방향에서의 치수보다 작으면, 4개의 제1 검출기(6a)를 밀접하게 위치시키는 것이 곤란하게 될 수도 있다. 도 5c에 도시한 바와 같이, 결합 샷 영역(11)이 칩 영역(9C, 9F 및 9I)을 포함할 경우를 상정한다. 이 경우에는, 칩 영역(9C)의 좌측에 형성된 2개의 마크와, 칩 영역(9I)의 우측에 형성된 2개의 마크를 검출함으로써, 결합 샷 영역(11)과 몰드(2)의 패턴을 정밀하게 위치정렬할 수 있다. 따라서, 이 경우에도, 칩 영역(9C)의 좌측과 칩 영역(9I)의 우측에 형성된 4개의 마크를 4개의 제1 검출기(6a)에 의해 검출하기만 하면 된다. 그러나, 이 경우에도, 복수의 마크 간의 Y 방향에서의 간격이 제1 검출기(6a)의 Y 방향에서의 치수보다 작으면, Y 방향으로 배열하는 2개의 제1 검출기(6a)를 서로 밀접하게 위치시키는 것이 곤란하게 될 수도 있다.

[0021] 이러한 문제를 해결하는 방법의 일례는, 1개 이상의 칩 영역 전체가 포함되는 시야를 가지는 제2 검출기(6b)를 이용하는 방법이다. 도 5b에 도시된 바와 같이, 결합 샷 영역(11)이 칩 영역(9C)만을 포함하고, 칩 영역(9C)의 네 코너에 형성된 4개의 마크를 검출할 경우를 상정한다. 이 경우, 제2 검출기(6b)를 그 시야(12b)가 칩 영역(9C)을 포함하도록 배치하면, 도 6a에 도시한 바와 같이, 칩 영역(9C)의 네 코너에 형성된 4개의 마크를 제2 검출기(6b)가 동시에 검출할 수 있다. 이렇게 칩 영역이 시야 내에 포함되도록 구성된 제2 검출기(6b)를 이용함으로써, 시야가 좁은 제1 검출기(6a)가 위치할 수 없는 거리에 배치된 복수의 마크를 검출할 수 있다. 결과적으로, 칩 영역(9C)에 대해서 기판(1)과 몰드(2)의 상대 위치를 위치정렬할 수 있다.

[0022] 제2 검출기(6b)에 의해 4개의 마크를 동시에 검출할 경우, 시야(12b)의 중심으로부터 벗어나는 방향으로 수차가 발생하여, 제2 검출기(6b)로부터의 검출 결과에 오차가 포함될 경우가 있다. 이것은 결합 샷 영역(11)과 몰드 패턴을 정밀하게 위치정렬하기 곤란하게 한다. 따라서, 제1 실시 형태의 임프린트 장치(100)에서는, 예를 들면, 칩 영역(9C)의 네 코너에 형성된 4개의 마크를 동시에 검출하는 제2 검출기(6b)와, 칩 영역(9C)과는 상이한 영역에 형성된 마크를 검출하는 제1 검출기(6a)를 모두 사용하는 것도 가능하다. 즉, 제1 실시 형태의 임프린트 장치(100)는, 제1 검출기(6a)와 제2 검출기(6b)가 결합 샷 영역(11)에 형성된 복수의 마크를 동시에 검출할 수 있도록 구성될 수도 있다. 임프린트 장치(100)는 제1 검출기(6a)와 제2 검출기(6b)를 함께 사용함으로써, 결합 샷 영역(11)에 배치된 마크를 보다 많이 검출할 수 있다. 이것은, 제2 검출기(6b)로부터의 검출 결과만을 이용했을 때보다 결합 샷 영역(11)과 몰드(2)의 패턴을 보다 정밀하게 위치정렬할 수 있게 한다. 제1 실시 형태에서는, 제1 검출기(6a)는 그 시야(12a)에 1개의 마크가 포함되도록 구성되고, 제2 검출기(6b)는

그 시야(12b)에 4개의 마크가 포함되도록 구성된다. 그러나, 본 발명은 이에 한정되지는 않는다. 제2 검출기(6b)는, 제2 검출기(6b)가 제1 검출기(6a)보다 넓은 시야를 가지고, 제2 검출기(6b)에 의해 검출되는 마크의 개수(제2 개수)가 제1 검출기(6a)에 의해 검출되는 마크의 개수(제1 개수)보다 많아지도록 구성되기만 하면 된다. 또한, 제1 실시 형태의 임프린트 장치(100)에서는, 각각의 제1 검출기(6a)와 제2 검출기(6b)가 리니어 모터 등의 구동 장치를 포함하고, 기판 면에 평행한 방향(X 및 Y 방향)으로 이동 가능하다. 제어기(15)는 검출될 마크의 위치에 따라서 제1 검출기(6a) 및 제2 검출기(6b)의 이동을 제어한다.

[0023] 다음으로, 제1 실시 형태의 임프린트 장치(100)에서, 기판(1)의 주변부에 배치된 결합 샷 영역(11)에 형성된 복수의 마크를 제1 검출기(6a) 및 제2 검출기(6b)가 검출하는 예에 대해서 도 6a 및 도 6b를 참조하면서 설명한다. 이하의 설명에서는, 제1 검출기(6a)에 의해 검출되는 마크를 제1 마크라고 하고, 제2 검출기(6b)에 의해 검출되는 마크를 제2 마크라고 한다. 도 6a 및 도 6b는 기판(1)의 주변부에 배치된 결합 샷 영역(11)의 예를 도시하는 도면이다. 도 6a에는, 도 5b와 마찬가지로, 9개의 칩 영역 중 칩 영역(9C)만이 결합 샷 영역(11)에 배치되는 예가 도시된다. 이 예에서는, 제어기(15)는 칩 영역(9C)의 네 코너에 형성된 4개의 마크를 제2 마크로 결정한다. 제어기(15)는 결정된 제2 마크가 제2 검출기(6b)의 시야(12b)에 포함되도록 제2 검출기(6b)를 이동시킨다. 이 상태에서, 제2 검출기(6b)는, 예를 들면, 도 7b에 도시한 것과 같이 배치된다. 그리고, 제어기(15)는 제2 검출기(6b)가 제2 마크를 동시에 검출하게 하고, 제1 검출기(6a<sub>1</sub>, 6a<sub>2</sub>)가 제2 검출기(6b)의 시야(12b)에 간섭하지 않도록 배치한다. 제2 검출기(6b)를 이용하지 않고 복수의 제1 검출기(예를 들면, 6a<sub>1</sub> 및 6a<sub>2</sub>)만을 이용할 경우가 있다. 이와 같은 경우, 임프린트 장치(100)는, 예를 들면 도 7c에 도시한 바와 같이, 샷 영역의 소정의 마크가 제1 검출기(6a<sub>1</sub> 및 6a<sub>2</sub>)의 시야에 포함되도록 제1 검출기(6a<sub>1</sub> 및 6a<sub>2</sub>)를 X 및 Y 방향으로 이동시킬 수 있다.

[0024] 도 6b에는 9개의 칩 영역 중 칩 영역(9C 및 9F)이 결합 샷 영역(11)에 배치되는 예가 나타나 있다. 이 예에서는, 제어기(15)는 칩 영역(9C)의 네 코너에 형성된 4개의 마크를 제2 마크로, 칩 영역(9I)의 우측 하부 코너에 배치된 마크를 제1 마크로 결정한다. 제어기(15)는 제1 검출기(6a)의 시야(12a)에 결정된 제1 마크가 포함되고, 제2 검출기(6b)의 시야(12b)에 결정된 제2 마크가 포함되도록 제1 검출기(6a) 및 제2 검출기(6b)를 이동시킨다. 제2 검출기(6b)의 시야(12b)는 제1 검출기(6a)의 시야(12a)보다 넓다. 이렇게, 제2 검출기(6b)의 검출 대상으로서의 칩 영역 외부에 형성된 마크가 검출 가능한 경우에는, 제1 검출기(6a)를 이용해서 마크를 검출한다. 그리고, 제어기(15)는 제1 검출기(6a)가 제1 마크를, 제2 검출기(6b)가 4개의 제2 마크를 동시에 검출하도록 한다. 도 6b에 도시된 예에서는, 제어기(15)는 제1 검출기(6a)에 의해 검출되는 제1 마크와 제2 검출기(6b)에 의해 검출되는 제2 마크를, 그들 사이의 거리가 길어지도록 결정한다. 이렇게 제1 마크와 제2 마크를, 그들 사이의 거리가 길어지도록 결정하면, 결합 샷 영역(11)의 회전이나 시프트 등을 정밀하게 검출할 수 있다. 이것은 결합 샷 영역(11)과 몰드(2)의 패턴을 보다 정밀하게 위치정렬할 수 있게 한다. 이 상태에서, 제1 검출기(6a) 및 제2 검출기(6b)는, 예를 들면, 도 7a에 도시하는 것과 같이 배치된다. 도 7a는 제1 검출기(6a)와 제2 검출기(6b)의 배치를 도시하는 도면이다. 도 7a를 참조하면, 제1 검출기(6a) 및 제2 검출기(6b)의 광로는 미러(14)에 의해 굴곡된다. 제어기(15)는 제1 검출기(6a)가 제1 마크를, 제2 검출기(6b)가 4개의 제2 마크를 동시에 검출하게 한다. 상술한 예에서는, 제1 실시 형태의 임프린트 장치(100)에서 1개의 제1 검출기(6a)와 1개의 제2 검출기(6b)를 이용하였다. 그러나, 본 발명은 이에 한정되지 않고, 복수의 제1 검출기(6a)와 복수의 제2 검출기(6b)를 이용하는 것도 가능하다.

[0025] 제1 실시 형태의 임프린트 장치(100)에서는, 제1 검출기(6a)와 제2 검출기(6b)를 함께 사용하여 결합 샷 영역(11)에 형성된 복수의 마크를 검출하였다. 그러나, 예를 들면, 복수의 제2 검출기(6b)를 이용해서 복수의 마크를 검출하는 것도 가능하다. 이하에, 2개의 제2 검출기(6b<sub>1</sub> 및 6b<sub>2</sub>)를 이용하는 예에 대해서 설명한다. 도 8에는, 도 5c와 마찬가지로, 9개의 칩 영역 중 칩 영역(9C, 9F 및 9I)이 결합 샷 영역(11)에 배치된 예가 도시되어 있다. 이러한 도 8에 나타난 예에서는, 제어기(15)는, 예를 들면, 칩 영역(9C)의 좌측에 형성된 2개의 마크와, 칩 영역(9I)의 우측에 형성된 2개의 마크를 제2 마크로 결정한다. 제어기(15)는 제2 검출기(6b<sub>1</sub>)의 시야(12b<sub>1</sub>)에 칩 영역(9C)의 좌측에 형성된 2개의 제2 마크가 포함되고, 제2 검출기(6b<sub>2</sub>)의 시야(12b<sub>2</sub>)에 칩 영역(9I)의 우측에 형성된 2개의 제2 마크가 포함되도록 제2 검출기(6b<sub>1</sub> 및 6b<sub>2</sub>)를 이동시킨다. 이 상태에서, 제2 검출기(6b<sub>1</sub> 및 6b<sub>2</sub>)는, 예를 들면, 도 7d에 도시된 것과 같이 배치된다. 그리고, 제어기(15)는 제2 검출기(6b<sub>1</sub>)가 칩 영역(9C)의 좌측에 형성된 2개의 제2 마크를, 제2 검출기(6b<sub>2</sub>)가 칩 영역(9I)의 우측에 형성된 2개의 제2 마크를 동시에 검출하게 한다. 이것은 결합 샷 영역(11)에 배치된 마크를 보다 많이 검출할 수 있게 하기 때문에,

결합 샷 영역(11)과 몰드(2)의 패턴을 정밀하게 위치정렬할 수 있다.

[0026] 또한, 임프린트 장치를 이용하여 각각의 샷 영역마다 패턴을 기판 상에 전사하는 데에는 긴 시간이 걸리기 때문에, 복수 샷 영역을 동시에 임프린트하는 방법이 발명되었다. 도 9는 1개의 몰드(2)(패턴부(2a))에 4개의 패턴 영역(91 내지 94)이 형성된 도면을 나타낸다. 이렇게 복수의 패턴 영역(91 내지 94)이 형성되는 경우, 몰드(2)의 패턴과 샷 영역을 위치정렬하기 위해, 종래와 같이 패턴 영역의 네 코너에 형성된 마크 외에, 더 많은 마크를 검출할 필요가 있다. 즉, 패턴 형성 영역(패턴 영역)이 넓어지기 때문에, 기판 상의 샷 영역과 몰드에 형성된 패턴 영역의 형상 차이가, 선형 성분뿐만 아니라, 고차 성분도 포함하므로, 그 영향이 커진다. 이것은 고차 성분의 형상 차이를 보정할 필요가 있게 한다. 그러나, 종래와 같이 네 코너의 4점을 이용하는 경우에는, 필요한 마크 정보가 적기 때문에 고차 성분의 형상 차이를 구할 수 없다.

[0027] 도 9는 9점을 계측하는 예를 도시한다. 이 경우에, 예를 들면, 패턴 영역(91)과 패턴 영역(92)의 인접하는 마크(패턴 영역(91)의 좌측 하부 코너의 마크와 패턴 영역(92)의 좌측 상부 코너의 마크)는 수백  $\mu\text{m}$  내지 수  $\text{mm}$  정도의 범위 내에 형성된다. 따라서, 이들 마크를 상이한 제1 검출기(6a)(스코프)를 이용해서 검출하는 것은 곤란하다. 즉, 이들 스코프를 매우 밀접하게 배치할 수 없다.

[0028] 따라서, 제어기(15)는 패턴 영역(91)과 패턴 영역(92)의 인접하는 마크(패턴 영역(91)의 좌측 하부 코너의 마크와 패턴 영역(92)의 좌측 상부 코너의 마크)가 제2 마크로서 제2 검출기(6b<sub>1</sub>)의 시야(12b<sub>1</sub>)에 포함되도록 제2 검출기(6b<sub>1</sub>)를 이동시킨다. 마찬가지로, 제어기(15)는 패턴 영역(92)과 패턴 영역(94)의 인접하는 마크(패턴 영역(92)의 우측 하부 코너의 마크와 패턴 영역(94)의 좌측 하부 코너의 마크)가 제2 마크로서 제2 검출기(6b<sub>2</sub>)의 시야(12b<sub>2</sub>)에 포함되도록 제2 검출기(6b<sub>2</sub>)를 이동시킨다. 또한, 제어기(15)는, 패턴 영역(93)과 패턴 영역(94)의 인접하는 마크(패턴 영역(93)의 우측 하부 코너의 마크와 패턴 영역(94)의 우측 상부 코너의 마크)가 제2 마크로서 제2 검출기(6b<sub>3</sub>)의 시야(12b<sub>3</sub>)에 포함되도록 제2 검출기(6b<sub>3</sub>)를 이동시킨다. 또한, 제어기(15)는 패턴 영역(91)과 패턴 영역(93)의 인접하는 마크(패턴 영역(91)의 우측 상부 코너의 마크와 패턴 영역(93)의 좌측 상부 코너의 마크)가 제2 마크로서 제2 검출기(6b<sub>4</sub>)의 시야(12b<sub>4</sub>)에 포함되도록 제2 검출기(6b<sub>4</sub>)를 이동시킨다.

[0029] 또한, 제어기(15)는 몰드의 중앙부의 패턴 영역(91), 패턴 영역(92), 패턴 영역(93) 및 패턴 영역(94)의 인접하는 마크가 제2 마크로서 제2 검출기(6b<sub>5</sub>)의 시야(12b<sub>5</sub>)에 포함되도록 제2 검출기(6b<sub>5</sub>)를 이동시킨다. 패턴 영역(91 내지 94)의 인접하는 마크는, 패턴 영역(91)의 우측 하부 코너의 마크, 패턴 영역(92)의 우측 상부 코너의 마크, 패턴 영역(93)의 좌측 하부 코너의 마크 및 패턴 영역(94)의 좌측 상부 코너의 마크이다. 이렇게 제1 검출기(6a)와 제2 검출기(6b)를 이용해서 동시에 마크를 검출함으로써, 몰드(2)에 형성된 각각의 패턴 영역(91 내지 94)의 네 코너에 형성된 마크를 검출할 수 있다. 따라서, 상기한 실시 형태와 같이 제1 검출기(6a)와 제2 검출기(6b)를 이용해서 마크를 검출함으로써, 기판 상의 샷 영역과 몰드 상의 패턴 영역을 정밀하게 위치정렬할 수 있다.

[0030] 다음으로, 제어기(15)가 결합 샷 영역(11)에 형성된 복수의 마크로부터 제1 마크와 제2 마크를 결정하는 방법에 대해서 설명한다. 제어기(15)는, 결합 샷 영역(11)에서의 복수의 마크의 배치에 따라, 복수의 마크로부터 제1 마크와 제2 마크를 결정한다. 예를 들면, 결합 샷 영역(11)에 형성된 복수의 마크 중에서, 복수의 제1 검출기(6a)가 매우 근접하여 배치될 수 없을 만큼 접근해서 마크가 배치될 경우, 제어기(15)는 복수의 마크 중 인접하는 2개 내지 4개의 마크를 제2 마크로 결정한다. 그리고, 제어기(15)는 이 결정된 제2 마크로부터 가장 떨어져 위치한 마크를 제1 마크로 결정한다. 기판 상에 배치되는 복수의 샷 영역의 배치는, 도 4에 도시한 바와 같이, 각각의 샷 영역의 크기에 따라서 결정되는 경우가 많다. 이 경우, 기판(1)의 주변부에 배치된 결합 샷 영역(11)에서는 기판 상의 위치에 따라 복수의 마크의 배치도 결정된다. 따라서, 제어기(15)는, 샷 영역의 크기가 바뀌는 로트마다, 결합 샷 영역(11)이 배치되는 기판 상의 위치에 따라서 제1 마크와 제2 마크를 결정해도 된다. 또한, 제1 검출기(6a) 및 제2 검출기(6b)를 포함하는 복수의 검출기(6)를 샷 영역마다 이동시키면, 임프린트 장치 내에 진동이 생기거나, 복수의 검출기(6)를 이동시키는 데에 상당한 시간이 걸릴 수도 있다. 따라서, 제어기(15)는 검출기(6)의 이동을 최소화하도록 제1 마크와 제2 마크를 결정해도 된다.

[0031] 상술한 것 같이, 제1 실시 형태의 임프린트 장치(100)는 1개의 마크를 검출하는 제1 검출기(6a)와, 1개의 칩 영역에 형성된 복수의 마크를 동시에 검출하는 제2 검출기(6b)를 포함하도록 구성된다. 임프린트 장치(100)는 제1 검출기(6a)와 제2 검출기(6b)를 함께 이용하여 샷 영역에 형성된 복수의 마크를 동시에 검출한다. 따라서, 기판(1)의 주변부에 배치된 결합 샷 영역(11)도 몰드(2)의 패턴과 정밀하게 위치정렬될 수 있다. 즉, 결합 샷

영역(11)에 배치된 유효 칩 영역에 몰드(2)의 패턴을 정밀하게 전사할 수 있다.

[0032]

<물품의 제조 방법의 실시 형태>

[0033]

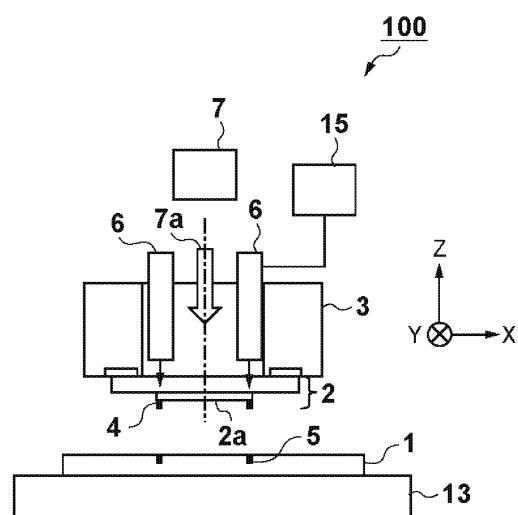
본 발명의 실시 형태에 따른 물품의 제조 방법은, 예를 들면, 반도체 디바이스 등의 마이크로 디바이스나 미세 구조를 가지는 소자 등의 물품을 제조하는 데에 적합하다. 본 실시 형태에 따른 물품의 제조 방법은, 상기한 임프린트 장치를 이용해서 기판에 도포된 수지에 패턴을 형성하는 단계(기판에 임프린트 처리를 행하는 단계)와, 상기 단계에서 패턴이 형성된 기판을 가공하는 단계를 포함한다. 이러한 제조 방법은 다른 공자의 단계(예를 들면, 산화, 성막, 증착, 도핑, 평탄화, 에칭, 레지스트 박리, 다이싱, 본딩 및 패키징)를 더 포함한다. 본 실시 형태에 따른 물품의 제조 방법은, 종래의 방법에 비해, 물품의 성능, 품질, 생산성 및 생산비용 중 하나 이상에 있어서 유리하다.

[0034]

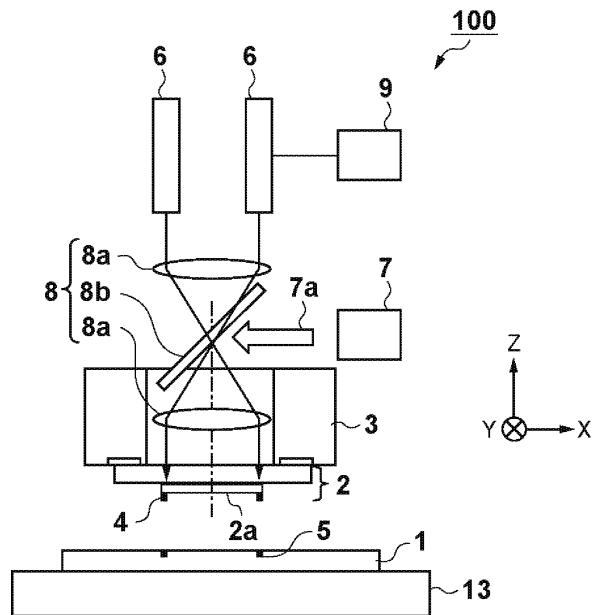
본 발명이 예시적인 실시 형태를 참조하여 설명되었지만, 본 발명이 개시된 예시적인 실시 형태에 한정되지 않음을 이해하여야 한다. 첨부된 특허청구범위의 범위는 모든 변형과, 등가 구조 및 기능을 포함하도록 가장 넓은 해석과 일치하여야 할 것이다.

## 도면

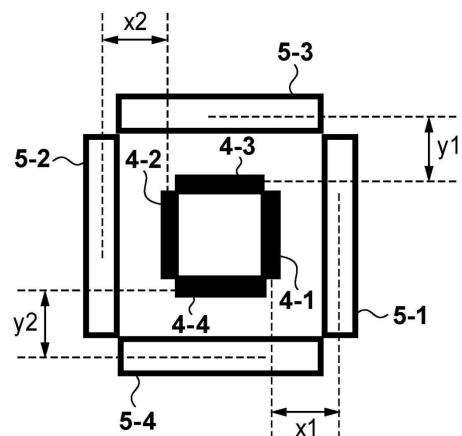
### 도면1a



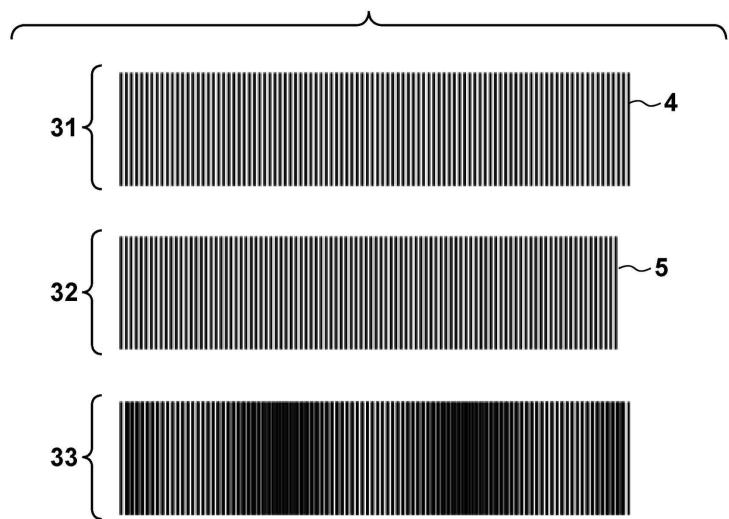
도면1b



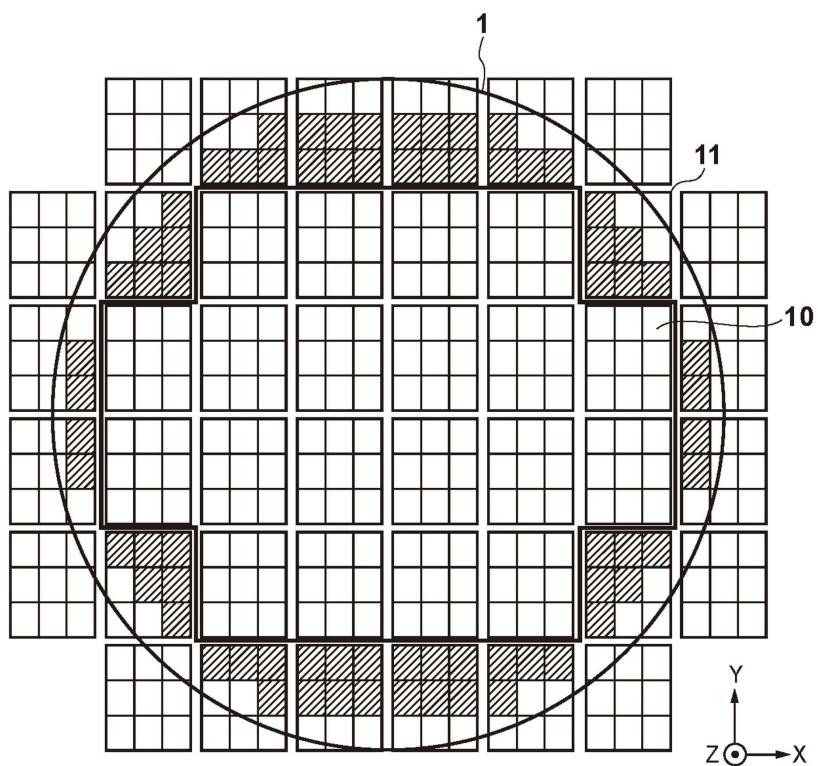
도면2



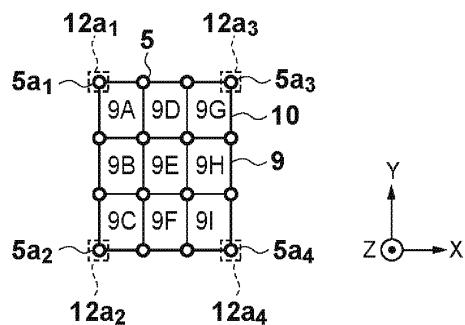
도면3



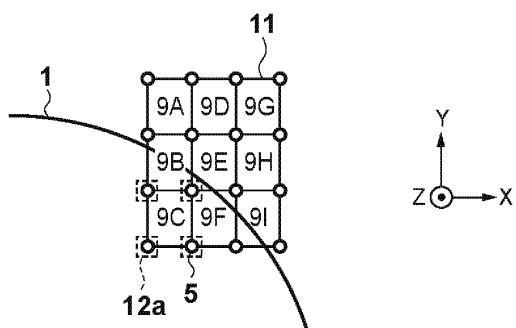
도면4



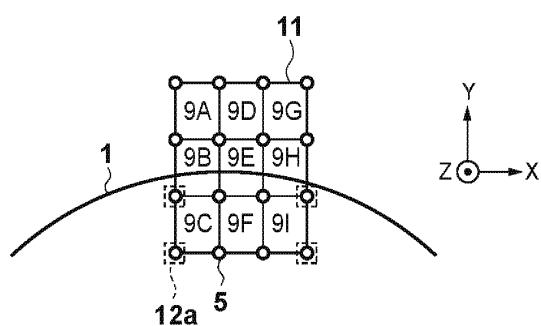
도면5a



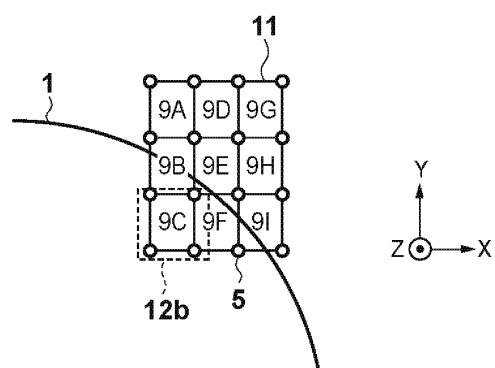
도면5b



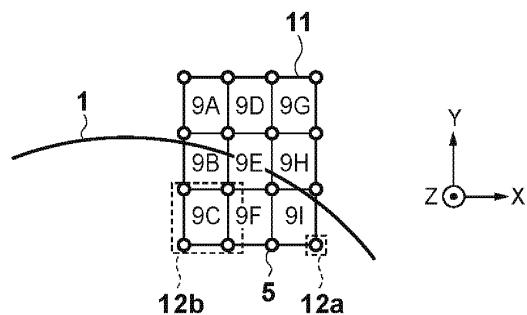
도면5c



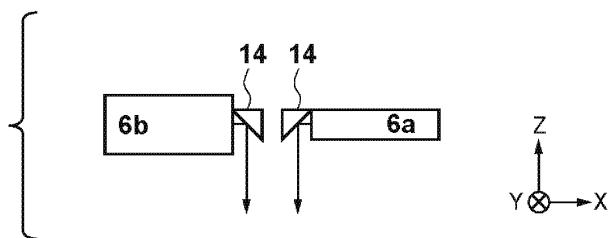
도면6a



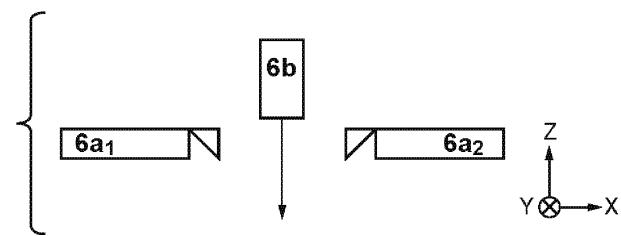
도면6b



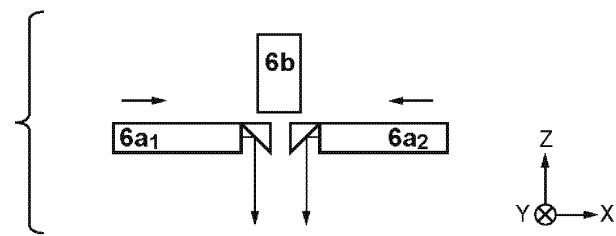
도면7a



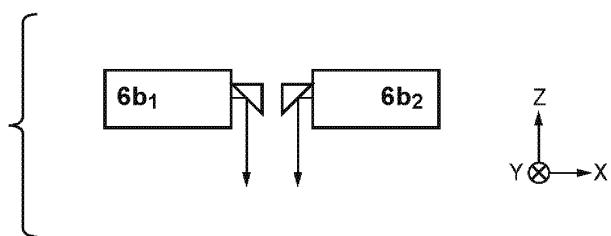
도면7b



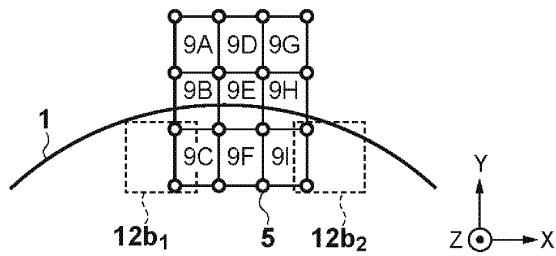
도면7c



도면7d



## 도면8



## 도면9

