

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-201319

(P2004-201319A)

(43) 公開日 平成16年7月15日(2004.7.15)

(51) Int.Cl.⁷

H03F 3/45

F I

H03F 3/45

B

テーマコード (参考)

5 J 5 0 0

審査請求 未請求 請求項の数 1 O L (全 9 頁)

(21) 出願番号 特願2003-418039 (P2003-418039)
 (22) 出願日 平成15年12月16日 (2003.12.16)
 (31) 優先権主張番号 10/324271
 (32) 優先日 平成14年12月19日 (2002.12.19)
 (33) 優先権主張国 米国 (US)

(71) 出願人 590000879
 テキサス インストルメンツ インコーポ
 レイテッド
 アメリカ合衆国テキサス州ダラス、ノース
 セントラルエクスプレスウェイ 135
 00
 (74) 代理人 100082005
 弁理士 熊倉 禎男
 (74) 代理人 100067013
 弁理士 大塚 文昭
 (74) 代理人 100074228
 弁理士 今城 俊夫
 (74) 代理人 100086771
 弁理士 西島 孝喜

最終頁に続く

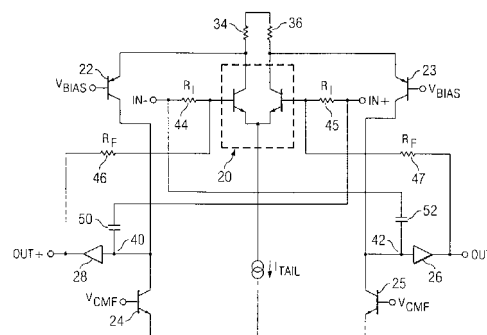
(54) 【発明の名称】 差動増幅器スルーレート増大構造

(57) 【要約】

【課題】 単位に非常に近い又はそれより小さい閉ループ利得を持つ増幅器のための全差動増幅器スルーレート増大構造を提供する。

【解決手段】 本発明の単位に近い又はそれより小さい閉ループ利得を持つ増幅器に使用する全差動増幅器スルーレート増大構造は、補償キャパシタ50及び52の第1プレートを従来と同様に内部の高インピーダンス利得ノード40及び42に接続して、補償キャパシタ50及び52の第2プレートを従来とは異なり入力信号IN+及びIN-により駆動させる。入力信号の変化に応答して補償キャパシタ50及び52を横断して出現する電圧は、補償キャパシタの他のプレートを接地に接続させた従来の補償構成を使用して達成されるものよりも顕著に小さい。補償キャパシタ50及び52を充電するために電流をほとんど必要としないため、入力ステージのテール電流はもはやスルーレートを制限しない。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

第 1 及び第 2 差動入力を有して入力信号に応答して第 1 及び第 2 差動充電電流を発生するように動作する入力ステージと、

第 1 差動充電電流を受け取るように動作する第 1 高インピーダンス利得ノードと、

第 2 差動充電電流を受け取るように動作する第 2 高インピーダンス利得ノードと、

1 つのプレートは第 1 高インピーダンス利得ノードに接続しその反対側のプレートは第 2 差動入力を接続して第 1 差動充電電流により実質的に充電される必要がない第 1 補償キャパシタと、

1 つのプレートは第 2 高インピーダンス利得ノードに接続しその反対側のプレートは第 1 差動入力を接続して第 2 差動充電電流により実質的に充電される必要がない第 2 補償キャパシタと、

を含むスルーレート増大全差動増幅器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、一般には、演算増幅器（オペアンプ）スルーレート増大構造に関し、より詳細には、単位又はそれより小さい閉ループ利得を有する全差動オペアンプのスルーレートを増大するための技術に関する。

【背景技術】

【0002】

単位又はそれ以下の閉ループ利得を持つ全差動フォールデッド・カスコード・オペアンプは良く知られた従来技術である。図 1 に、このようなオペアンプが示されている。図 1 の回路は、入力差動対 20、トランジスタ 22 - 25、出力バッファ 26 及び 28、補償キャパシタ 30 及び 32、抵抗 34 及び 36、入力抵抗 44 及び 45（ R_i ）、フィードバック抵抗 46 及び 47（ R_f ）、入力ノード I_{N+} 及び I_{N-} 、テール電流源 I_{TAIL} 、バイアス電圧 V_{BIAS} 、共通モード・フィードバック V_{CMF} 、及び出力ノード O_{UT+} 及び O_{UT-} を含む。出力バッファ 26 及び 28 は、典型的に、クラス AB バッファである。オペアンプの操作を制御する式は、良く知られており、非特許文献 1 に記載されている。

【0003】

【非特許文献 1】「アナログ集積回路の設計と解析」第 3 版、ポール・アール・グレイ及びロバート・ジー・メイヤー、646 頁以降、ジョン・ウイリー & サンズ社

【0004】

もし、オペアンプを安定に作成するならば、周波数を横断してその単位利得を制御しなければならない。この周波数を横断してその単位利得を制御するための従来技術は、ノード 40 及び 42 を接地に結合する補償キャパシタ 30 及び 32 を使用することである。そして、オペアンプについて開ループ利得が単位に落ちる周波数は次のように定義される。

【0005】

$$f_{unity} = \frac{G_m}{2\pi C_{comp}}$$

(1)

【0006】

ここで、 G_m は入力ステージ 20 の相互コンダクタンスであり、入力ステージ 20 トランジスタにより共有されるテール電流 I_{TAIL} により決定され、 C_{comp} はキャパシタ 30 及び 32 の容量値である。 G_m は次のように定義される。

【0007】

$$G_m = \frac{qI_{TAIL}}{2kT}$$

10

20

30

40

50

(2)

【 0 0 0 8 】

オペアンプに対してスルーレート（大きな入力信号に対する出力電圧の変化の最大速度）は、次のように定義される。

【 0 0 0 9 】

$$\text{スルーレート} = \frac{I_{TAIL}}{C_{comp}}$$

(3)

【 0 0 1 0 】

ここで、補償容量 C_{comp} は、オペアンプを安定にするために十分に大きい値に設定しなければならないことが良く知られている。従来のオペアンプ補償技術は、オペアンプの利得ノードに高出力インピーダンスで高い小信号閉ループ電圧利得を与える。この高出力インピーダンスは補償キャパシタと組合せられて主ポールを置くために作用する。従来のオペアンプが安定性を達成するために補償キャパシタを使用する時、補償キャパシタの一端が高インピーダンス利得ノードに接続され、補償キャパシタの反対端がAC接地に接続されているため、全ての入力ステージのテール電流が大きなステップ入力電圧に応答して補償キャパシタに流入する。テール電流が上式（3）により定義されたスルーレートを達成するために補償キャパシタを充電する。

【 0 0 1 1 】

もし、単位利得周波数 f_{unity} に到達する前に3つ以上のポールが存在する場合、オペアンプは不安定になる。特に、補償キャパシタ30及び32は、第2ポールに到達する前にオペアンプ利得が単位より下に落ちるよう、第1主ポールを十分に低い周波数へ押し下げる操作をする。上述の望ましい安定特性を達成するために補償容量 C_{comp} の値を設定することはまた、上式（3）により表されたオペアンプの最大スルーレートを確立する。もちろん、大変高いスルーレートが望ましい。上述した観点から、大変高いスルーレートを達成するためには、補償容量 C_{comp} の値を減少することが必要であることが理解できる。しかし、補償容量 C_{comp} の値を減少することは、前述したように第1主ポールがより高い周波数へ移動されるため、オペアンプを不安定にする。従って、補償容量 C_{comp} の所望の値及び所望の高いスルーレートは互いに直接に衝突する。

【 0 0 1 2 】

補償容量 C_{comp} の所望の値及び所望の高いスルーレートの間での直接の衝突を解決するために使用される従来技術の1つは、抵抗を入力ステージ20トランジスタのエミッタ経路に挿入することにより、入力ステージ20に関連した相互コンダクタンス G_m の値を減少することを含む。上式（1）に示されるように、補償容量 C_{comp} のより低い値が増幅器安定性を達成するために使用でき、そして上式（3）に示されるように、スルーレートを増加する。しかし、この技術は、オペアンプがADSLシステムを調節するために使用される場合など、入力信号に応答して接地に接続された負荷を駆動するような特定の応用では容認できない追加の雑音を入力ステージ20トランジスタのエミッタ経路に加えられたエミッタ抵抗が導入するという点で問題を有する。

【 発明の開示 】

【 発明が解決しようとする課題 】

【 0 0 1 3 】

上述から理解されるように、システム内にさらなる雑音を導入することなく、単位に近い又はそれより少ない閉ループ利得を有する全差動増幅器のスルーレートを増大するための技術が必要とされている。

【 課題を解決するための手段 】

【 0 0 1 4 】

単位に大変近い又はそれより小さい閉ループ利得を持つ増幅器に使用するための全差動増幅器スルーレート増大構造は、従来と同様に内部高インピーダンス利得ノードへ接続

10

20

30

40

50

された補償キャパシタの第 1 プレートと、従来とは異なり入力信号により駆動される補償キャパシタの他のプレートとを有する。入力信号の変化にตอบสนองして補償キャパシタを横断するように現れる電圧は、補償キャパシタの他のプレートが接地に接続された従来の補償構造を使用して達成されるよりも顕著に少ない。

【発明の効果】

【0015】

本発明の構成では、補償キャパシタを充電するのにほとんど電流を必要としないため、入力ステージ・テール電流はもはやスルーレートを制限しない。

【発明を実施するための最良の形態】

【0016】

図 1 を参照すると、単位利得応用に適した電圧モード全差動演算増幅器の概略的な回路が示されている。図 1 に示すような電圧モード増幅器のスルーレートは一般的に前述したように、入力テール電流 I_{TAIL} 及び補償キャパシタ 30 及び 32 の大きさにより制限される。増幅器の動作は式 (1) - (3) により制御される。また、上述した補償キャパシタ 30 及び 32 は、増幅器 100 が閉ループ内で発振しないように増幅器の単位利得帯域幅が十分に低くなるように選ばれている。従って、スルーレートを増加するために、補償キャパシタ 30 及び 32 の値を減少する必要がある。スルーレートを増加する 1 つの方法は、抵抗性退化により入力相互コンダクタンス G_m を減少することである。これにより、入力相互コンダクタンス G_m を減少して、一方、スルーイング電流 (I_{TAIL}) を一定に保つことができる。この解決は典型的な方法により得られるもずっと高いスルーレートを可能にするが、それはシステム内に雑音を導入するために問題がある。

【実施例 1】

【0017】

図 2 を参照すると、本発明の第 1 の実施の形態による単位利得応用に適したスルーレート増大増幅器の概略的な回路図が示されている。この応用では、増幅器の閉ループ利得は単位の近くに選ばれ、相互コンダクタンス G_m は単位利得出力ステージ 26 及び 28 が後に続く補償キャパシタ 50 及び 52 に向けられていて、出力ステージ 26 及び 28 への入力における電圧が大きさにおいてノード $IN+$ 及び $IN-$ の入力信号と同様であるタイプの増幅器である。単位利得出力ステージ 26 及び 28 は、クラス「AB」バッファ増幅器であると見ることができる。本発明の性質は、補償キャパシタ 50 及び 52 の両端をほぼ同一の信号により駆動することである。特に、補償キャパシタ 50 の一端はノード 40 (高インピーダンス利得ノード) に接続されており、他端は入力ノード $IN+$ に接続されている。補償キャパシタ 52 の一端はノード 42 (高インピーダンス利得ノード) に接続されており、他端は入力ノード $IN-$ に接続されている。単位利得構成については、補償キャパシタ 50 及び 52 を横断する電圧信号は、図 1 の従来技術の回路中の補償キャパシタ 30 及び 32 を横断するものよりもずっと小さい。これらの電圧は、図 1 の従来技術の回路中よりも、100 倍のオーダーで低くすることができる。従って、図 2 において、入力ステージ 20 から流出する電流は、増幅器のスルーレートを制限する要因ではなく、その代わりに、増幅器内で寄生容量を駆動して非線型性の減少を助けるために利用できる。

【0018】

小信号安定性の観点からは、図 2 の増幅器は図 1 に示された増幅器と大変似ている。例えば、入力ステージ 20 は、補償キャパシタ 50 及び 52 を充電し放電することがいまだ必要であるが、スルーイング要求がかなり減少している。従って、補償キャパシタ 50 及び 52 はもはや増幅器スルーレートに関して制限要因ではない。事実、それはその入力の信号転送を与える。入力ステージは出力バッファ (26 及び 28) の歪結果としての残余エラーを線型にして、存在するどんな寄生容量を充電することだけが必要である。

【0019】

まとめとして、スルーレート増大構造が、単位に等しい又は単位に近い閉ループ利得を持つ全差動増幅器に対して実現された。この構造は、補償キャパシタの一端側を従来のように高インピーダンス利得ノードに接続させ、一方、補償キャパシタの他端側が接地され

10

20

30

40

50

た従来の補償構造を使用した場合に達成されるよりも顕著に少ない電圧信号が補償キャパシタを横断して出現するように、補償キャパシタの他端側は従来と異なり増幅器への入力信号により駆動される。入力ステージにより生成されたテール電流は信号電圧と接地との間の電圧差を達成するために補償キャパシタをもはや充電する必要がないため、補償キャパシタの値はもはや増幅器スルーレートに影響する重要な要因ではない。今、テール電流は、増幅器内のどんな寄生容量を充電するために使用でき、従って、そのスルーレートを増大する。

【実施例 2】

【0020】

図 3 を参照すると、本発明の第 2 の実施の形態による閉利得ループが単位よりも小さい
10
応用に適したスルーレート増大増幅器の概略的な回路図が示されている。図 3 の回路は、
図 2 の補償キャパシタ 50 及び 52 と同じ構成の補償キャパシタ 60 及び 62 を有するが、
図 3 の回路は接地に接続された追加のキャパシタ 70 及び 72 を有する。増幅器の利得
が単位よりも小さい時、ノード IN+ 及び IN- での入力電圧はノード 40 及び 42 での
電圧よりも大きい。利得がさらに単位の下へ動くと、図 2 のキャパシタ構成により得られ
た利点は減少する。これを修正するため、図 3 の回路には補償キャパシタ 70 及び 72 が
追加された。このキャパシタ構成は、閉ループ増幅器の利得に一致した電圧分割器を実効
的に形成する。

【0021】

$$C_A / (C_A + C_B) = G_A \quad (4)$$

20

【0022】

ここで、 C_A は、補償キャパシタ 60 及び 62 の値であり、 C_B はキャパシタ 70 及び 72 の値であり、 G_A は閉ループ増幅器の利得である。

【0023】

どのようにキャパシタ 60、62、70 及び 72 の値が決定されるかの例として、図 3
にフィードバック抵抗 R_f と入力抵抗 R_i とが示されている。図 3 の回路の利得は、 R_f
/ R_i である。図 3 の補償キャパシタ 60、62、70 及び 72 の値は、電圧分割器式に
より決定される。

【0024】

$$C_A / (C_A + C_B) = R_f / R_i \quad (5)$$

30

【0025】

フィードバック抵抗 R_f と入力抵抗 R_i が、例として示されている。抵抗及びキャパシタの両方を含む他の装置も、フィードバック及び入力装置のために使用できる。

【0026】

以上説明したことから、本発明は単位に近い又はそれより小さい利得を持つ全差動増幅器のためのスルーレート増大構造の技術において顕著な進歩を提供することが理解される。さらに、データ通信技術分野の熟練した者に新規な原理を適用して必要に応じてその特定の部品を製造して使用するのに必要な情報を提供するために、本発明が相当の詳細さで説明された。上述の説明から、本発明が構成及び作用の点で従来技術と顕著な相違を持つことが理解される。本発明の特定の実施の形態が詳細に説明されたが、特許請求の範囲
40
の記載により定義される本発明の精神と範囲から逸脱することなくさまざまな変更、修正、及び置換がその中で可能であることが理解される。例えば、さまざまな実施の形態が特定のトランジスタのタイプを参照して提示されたが、本発明の構造と特性は、ここに説明された特定のトランジスタのタイプ又は特性組に限定する必要はない。上述された実施の形態は、上記の本発明の原理に従い、単位に近い又はそれより小さい閉ループ利得を持つ全差動増幅器のためのスルーレート増大構造を達成する限り、多くのさまざまなトランジスタのタイプで容易に実現できることが理解される。

【0027】

以上の記載に関連して、以下の各項を開示する。

【0028】

50

1. 第1及び第2差動入力を有して入力信号に応答して第1及び第2差動充電電流を発生するように動作する入力ステージと、

第1差動充電電流を受け取るように動作する第1高インピーダンス利得ノードと、

第2差動充電電流を受け取るように動作する第2高インピーダンス利得ノードと、

1つのプレートを第1高インピーダンス利得ノードに接続しその反対側のプレートを第2差動入力を接続して第1差動充電電流により実質的に充電される必要がない第1補償キャパシタと、

1つのプレートを第2高インピーダンス利得ノードに接続しその反対側のプレートを第1差動入力を接続して第2差動充電電流により実質的に充電される必要がない第2補償キャパシタと、

を含むスルーレート増大全差動増幅器。

10

【0029】

2. 増幅器が単位の閉ループ利得を有するように構成されている1項記載の装置。

【0030】

3. 第1高インピーダンス利得ノードに接続された第1出力バッファと、

第2高インピーダンス利得ノードに接続された第2出力バッファと、

をさらに含む1項記載の装置。

【0031】

4. 1つのプレートを第1高インピーダンス利得ノードに接続しその反対側のプレートを接地に接続した第3補償キャパシタと、

20

1つのプレートを第2高インピーダンス利得ノードに接続しその反対側のプレートを接地に接続した第4補償キャパシタと、

をさらに含む1項記載の装置。

【0032】

5. 増幅器が単位より小さい閉ループ利得を有するように構成された4項記載の装置。

【0033】

6. 第1高インピーダンス利得ノードに接続された第1出力バッファと、

第2高インピーダンス利得ノードに接続された第2出力バッファと、

をさらに含む4項記載の装置

【0034】

30

7. 第1及び第2入力を有する差動入力対と、

第1電流を提供するための差動入力対の第1ブランチからの第1電流経路と、

第2電流を提供するための差動入力対の第1ブランチからの第2電流経路と、

第1プレートを第1電流経路に接続し第2プレートを第2入力を接続して、第1電流により実質的に充電される必要がない第1補償キャパシタと、

第1プレートを第2電流経路に接続し第2プレートを第1入力を接続して、第2電流により実質的に充電される必要がない第2補償キャパシタと、

を含む作動増幅器。

【0035】

8. 第1補償キャパシタの第1プレートを接続された第1出力バッファと、

40

第2補償キャパシタの第2プレートを接続された第2出力バッファと、

をさらに含む7項記載の装置。

【0036】

9. 差動入力対と第1補償キャパシタとの間の第1電流経路に接続された第1トランジスタと、

差動入力対と第2補償キャパシタとの間の第2電流経路に接続された第2トランジスタと、

をさらに含む7項記載の装置。

【0037】

10. 第1トランジスタと接地の間に接続されて、共通モード・フィードバック・ノー

50

ドにより制御される第 3 トランジスタと、

第 2 トランジスタと接地の間に接続されて、共通モード・フィードバック・ノードにより制御される第 4 トランジスタと、

をさらに含む 9 項記載の装置。

【 0 0 3 8 】

1 1 . 単位に非常に近いか又はそれより小さい閉ループ利得を有する増幅器に使用するための全差動増幅器スルーレート増大構造は、補償キャパシタ 5 0 及び 5 2 の第 1 プレーートを従来と同様に内部の高インピーダンス利得ノード 4 0 及び 4 2 に接続させ、補償キャパシタ 5 0 及び 5 2 の第 2 プレーートを従来とは異なり入力信号 $I N +$ 及び $I N -$ により駆動させる。入力信号の変化に応答して補償キャパシタ 5 0 及び 5 2 を横断して出現する電圧は、補償キャパシタの他のプレーートを接地に接続させた従来の補償構成を使用して達成されるものよりも顕著に小さい。補償キャパシタ 5 0 及び 5 2 を充電するために電流をほとんど必要としないため、入力ステージのテール電流はもはやスルーレートを制限しない。

10

【 図面の簡単な説明 】

【 0 0 3 9 】

【 図 1 】 単位利得応用に適した電圧モード全差動フォールデッド・カスコード差動増幅器を示す概略図。

【 図 2 】 本発明の第 1 の実施の形態によるスルーレートを増大した単位利得増幅器を示す概略図。

20

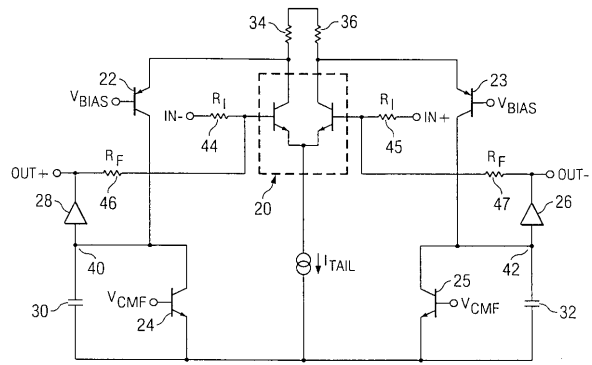
【 図 3 】 本発明の第 2 の実施の形態によるスルーレートを増大した利得が単位よりも小さい増幅器を示す概略図。

【 符号の説明 】

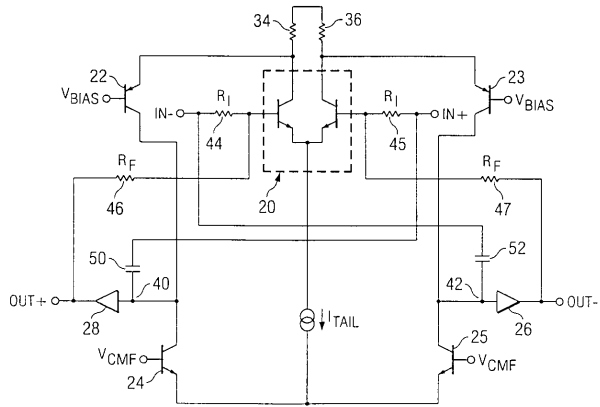
【 0 0 4 0 】

2 0	入力差動対 (入力ステージ)
2 6 、 2 8	出力ステージ (出力バッファ)
4 0 、 4 2	高インピーダンス利得ノード
5 0 、 5 2 、 6 0 、 6 2 、 7 0 、 7 2	補償キャパシタ

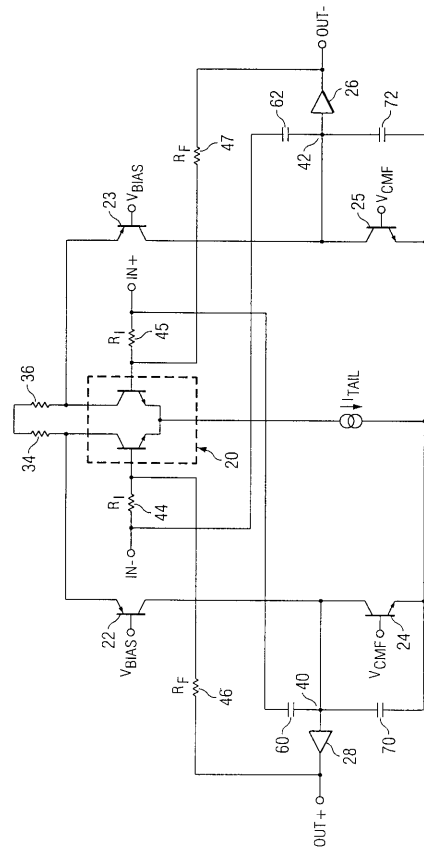
【図 1】



【図 2】



【図 3】



フロントページの続き

(72)発明者 マルコ コルシ

アメリカ合衆国 テキサス州 7 5 0 0 2 パーカー ブルダー ドライヴ 4 3 0 4

(72)発明者 ジェイムス アール ヘルムス

アメリカ合衆国 テキサス州 7 5 0 9 3 プラノ シティービュー ドライヴ 4 4 3 7

F ターム(参考) 5J500 AA01 AA12 AC65 AF04 AH08 AH25 AH29 AK03 AK05 AM11

AM17 DN01 DN11 DN22 DN23 DP02