

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2020년 1월 30일 (30.01.2020)

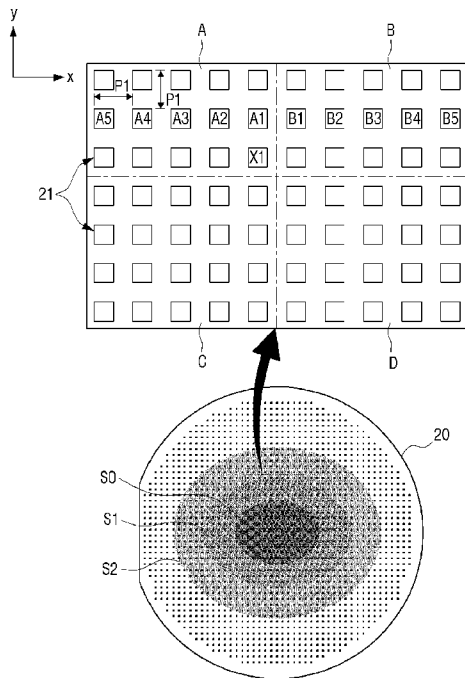


(10) 국제공개번호
WO 2020/022740 A1

- (51) 국제특허분류: *H01L 21/67* (2006.01) *H01L 33/00* (2010.01)
H01L 21/677 (2006.01)
- (21) 국제출원번호: PCT/KR2019/009074
- (22) 국제출원일: 2019년 7월 23일 (23.07.2019)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보:
10-2018-0085177 2018년 7월 23일 (23.07.2018) KR
10-2019-0088558 2019년 7월 22일 (22.07.2019) KR
- (71) 출원인: 삼성전자주식회사 (SAMSUNG ELECTRONICS CO., LTD.) [KR/KR]; 16677 경기도 수원시 영통구 삼성로 129, Gyeonggi-do (KR).
- (72) 발명자: 광도영 (KWAG, Doyoung); 16677 경기도 수원시 영통구 삼성로 129, Gyeonggi-do (KR). 김병철 (KIM, Byungchul); 16677 경기도 수원시 영통구 삼성로 129, Gyeonggi-do (KR). 오민섭 (OH, Minsub); 16677 경기도 수원시 영통구 삼성로 129, Gyeonggi-do (KR). 박상무 (PARK, Sangmo); 16677 경기도 수원시 영통구 삼성로 129, Gyeonggi-do (KR). 김은혜 (KIM, Eunhye); 16677 경기도 수원시 영통구 삼성로 129, Gyeonggi-do (KR). 이윤석 (LEE, Yoonsuk); 16677 경기도 수원시 영통구 삼성로 129, Gyeonggi-do (KR).
- (74) 대리인: 김태현 등 (KIM, Tae-hun et al.); 06626 서울시 서초구 강남대로 343 신덕빌딩 9층, Seoul (KR).
- (81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI

(54) Title: ELECTRONIC DEVICE INCLUDING LED TRANSMISSION DEVICE, AND CONTROL METHOD THEREFOR

(54) 발명의 명칭: LED 전송 장치를 포함하는 전자 장치 및 그 제어 방법



(57) Abstract: An electronic device is disclosed. The electronic device comprises: a transmission device capable of moving, to a target substrate, a plurality of LEDs arranged in a transfer substrate, and arranging same; a storage unit in which feature information of each of the plurality of LEDs is stored; and a processor for controlling the transmission device such that each of the plurality of LEDs is arranged in an arrangement location on the target substrate of each of the plurality of LEDs on the basis of the stored feature information.

(57) 요약서: 전자 장치가 개시된다. 개시된 전자 장치는 전사용 기판에 배치된 복수의 LED를 타겟 기판으로 이동하여 배치할 수 있는 전송 장치, 복수의 LED 각각의 특성 정보가 저장된 저장부 및 저장된 특성 정보에 기초하여 복수의 LED 각각의 타겟 기판 상의 배치 위치에 복수의 LED 각각을 배치하도록 전송 장치를 제어하는 프로세서를 포함한다.

WO 2020/022740 A1

(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML,
MR, NE, SN, TD, TG).

공개:

- 국제조사보고서와 함께 (조약 제21조(3))
- 청구범위 보정 기한 만료 전의 공개이며, 보정서를 접수하는 경우 그에 관하여 별도 공개함 (규칙 48.2(h))

명세서

발명의 명칭: LED 전송 장치를 포함하는 전자 장치 및 그 제어 방법 기술분야

- [1] 본 개시는 사파이어 기판 또는 웨이퍼 상의 반도체 공정에 의해 제조되는 LED를 디스플레이 모듈의 기판으로 전사 시에 재배치를 구현하는 LED 전자 장치 및 그 제어 방법에 관한 것이다.

배경기술

- [2] 반도체 발광다이오드(LED)는 조명 장치용 광원뿐만 아니라, TV, 휴대폰, PC, 노트북 PC, PDA 등과 같은 다양한 전자 제품의 각종 디스플레이 장치들을 위한 광원으로 널리 사용되고 있다.
- [3] 특히, 최근에는 단변(short edge)이 100 μ m이하의 마이크로 LED(micro LED)가 개발되고 있으며, 마이크로 LED는 기존의 LED에 비해 빠른 반응속도, 낮은 전력, 높은 휘도를 가지고 있으며, 작은 인치임에도 4K, 8K 등과 같은 고해상도로 영상을 표시할 수 있어 차세대 디스플레이의 발광 소자로서 각광받고 있다.
- [4] LED는 웨이퍼 상의 반도체 칩의 형태로 제조되고, 타겟 기판 상에 배치됨으로써 디스플레이의 발광 모듈을 구성할 수 있다.

발명의 상세한 설명

기술적 과제

- [5] 다만, 웨이퍼 상의 반도체 LED는 제조 과정에 있어서 제조 공차로 인해 색상, 밝기 등의 성능이 상호 다른 상태로 제조됨에 따라, 웨이퍼 상의 반도체 LED의 각 영역간의 성능이 차이점이 발생한다.
- [6] 이에 따라, 웨이퍼 상의 반도체 LED를 웨이퍼 상의 반도체 LED 간의 영역의 성능이 상이한 배치 상태 그대로 타겟 기판에 배치함에 따라, 타겟 기판 상의 반도체 LED의 각 영역간의 성능이 차이 나게 되었다.
- [7] 이러한 타겟 기판 상의 반도체 LED의 각 영역간의 성능의 차이는, 제조된 디스플레이의 휘도 또는 색상이 균일하지 않은 문제점을 수반하게 되었다.

과제 해결 수단

- [8] 본 개시의 목적은 타겟 기판 상에 배치되는 복수의 LED들 간의 성능 또는 특성이 균일도가 향상되도록 하는 LED 전송 장치를 포함하는 전자 장치 및 그 제어 방법을 제공하는 데 있다.
- [9] 전사용 기판에 배치된 복수의 LED를 타겟 기판으로 이동하여 배치할 수 있는 전송 장치, 복수의 LED 각각의 특성 정보가 저장된 저장부 및 저장된 특성 정보에 기초하여 결정된 복수의 LED 각각의 타겟 기판 상의 배치 위치에 복수의 LED 각각을 배치하도록 전송 장치를 제어하는 프로세서를 포함하는 전자 장치를 제공한다.
- [10] 프로세서는 전사용 기판 및 타겟 기판을 복수의 영역으로 구획하고, 타겟

기판을 구성하는 복수의 영역 간의 출력 특성이 균일하고 타겟 기판의 일 영역에 전사용 기판의 서로 다른 영역 내의 LED들이 배치되도록 복수의 LED 각각의 배치 위치를 결정할 수 있다.

- [11] 프로세서는 전사용 기판의 서로 다른 영역 내의 LED들이 교번적으로 타겟 기판의 일 영역에 배치되도록 전송 장치를 제어할 수 있다.
- [12] 프로세서는 전사용 기판 상에 배치된 복수의 LED 중 상호 이격된 복수의 LED가 동시에 픽업되도록 전송 장치를 제어할 수 있다.
- [13] 전송 장치는, 전사용 기판 상의 복수의 LED를 동시에 픽업하여 타겟 기판에 배치하고, 프로세서는 동시에 픽업할 복수의 LED 간의 간격을 결정하고, 결정된 간격에 기초하여 복수의 LED가 동시에 픽업되도록 전송 장치를 제어할 수 있다.
- [14] 프로세서는 타겟 기판의 복수의 영역 간의 출력 특성 및 전송 장치의 이동 거리를 고려하여 복수의 LED 각각의 타겟 기판 상의 배치 위치를 결정할 수 있다.
- [15] 프로세서는 복수의 LED 각각의 이동 순서를 결정하고, 결정된 복수의 LED 각각의 배치 위치 및 이동 순서에 기초하여 복수의 LED 각각을 타겟 기판에 배치하도록 전송 장치를 제어할 수 있다.
- [16] LED는 단변이 100 μm 이하인 크기이며, LED의 특성 정보는 LED LED의 출력 파장, 휘도, 성능 등급 중 적어도 하나일 수 있다.
- [17] 아울러, 상기 목적을 달성하기 위해 본 개시는, LED 배치 방법에 있어서, 복수의 LED가 배치된 전사용 기판을 복수의 영역으로 구획하는 단계, 복수의 LED 각각의 특성 정보에 기초하여, 타겟 기판을 구성하는 복수의 영역 간의 출력 특성이 균일하고 타겟 기판의 일 영역에 전사용 기판의 서로 다른 영역 내의 LED들이 배치되도록, 복수의 LED 각각의 배치 위치를 결정하는 단계 및 결정된 타겟 기판 상의 배치 위치에 복수의 LED 각각을 배치하는 단계를 포함하는 LED 배치 방법을 제공한다.
- [18] 배치하는 단계는 전사용 기판의 서로 다른 영역 내의 LED들이 교번적으로 타겟 기판의 일 영역에 배치되도록 제어할 수 있다.
- [19] 배치하는 단계는 전사용 기판 상의 상호 이격된 복수의 LED를 동시에 픽업하여 타겟 기판에 배치할 수 있다.
- [20] 결정하는 단계는 동시에 픽업할 복수의 LED 간의 간격을 결정하고, 배치하는 단계는 결정된 간격에 기초하여 복수의 LED를 동시에 픽업할 수 있다.
- [21] 결정하는 단계는 저장된 복수의 전사용 기판 각각의 특성 정보에 기초하여 복수의 전사용 기판 각각의 복수의 LED에 대한 타겟 기판 상의 배치 위치를 결정할 수 있다.
- [22] 결정하는 단계는 타겟 기판의 복수의 영역 간의 출력 특성 및 전송 장치의 이동 거리를 고려하여 타겟 기판 상의 배치 위치를 결정할 수 있다.
- [23] 복수의 LED 각각의 이동 순서를 결정하는 단계를 더 포함하고, 배치하는 단계는 결정된 복수의 LED 각각의 배치 위치 및 이동 순서에 기초하여 복수의

LED 각각을 배치할 수 있다.

- [24] LED는 단면이 100 μm 이하인 크기이며, LED의 특성 정보는 LED의 출력 파장, 휘도, 성능 등급 중 적어도 하나일 수 있다.
- [25] 상기 배치하는 단계는, 상기 전사용 기판의 복수의 LED를 상기 타겟 기판 상에 제1 방향으로 제2 간격을 둔 제1 복수의 열로 전사하는 단계, 상기 제1 복수의 열로 전사된 복수의 LED 사이에, 상기 전사용 기판의 복수의 LED를 상기 타겟 기판 상에 상기 제1 방향으로 상기 제1 복수의 열과 다른 제2 복수의 열로 전사하는 단계 및 상기 전사용 기판의 복수의 LED를 상기 타겟 기판 상에 상기 제1 방향과 수직한 제2 방향으로 전사하는 단계를 포함할 수 있다.
- [26] 상기 제2 복수의 열로 전사한 이후, 상기 전사용 기판 및 상기 타겟 기판 중 적어도 하나를 회전시키는 단계를 더 포함할 수 있다.
- [27] 상기 제2 복수의 열로 전사하는 단계는, 상기 복수의 LED를 제2 간격을 두고 전사하고, 상기 제2 방향으로 전사하는 단계는 상기 제1 방향으로 전사된 복수의 LED 사이에 상기 전사용 기판의 복수의 LED를 전사할 수 있다.
- [28] 상기 배치하는 단계는, 상기 전사용 기판의 복수의 LED 중 제1 전사 면적 내에 제2 간격으로 배치된 복수의 LED를 상기 타겟 기판 상에 상기 제1 전사 면적으로 전사하는 단계 및 상기 전사용 기판의 복수의 LED 중 상기 제1 전사 면적과 다른 제2 전사 면적 내에 상기 제2 간격으로 배치된 복수의 LED를 상기 타겟 기판 상에 상기 제2 전사 면적으로 전사하는 단계를 포함하고, 상기 제2 전사 면적으로 전사하는 단계는, 상기 제2 전사 면적 내의 복수의 LED를 상기 제1 전사 면적 내의 복수의 LED 사이에 전사할 수 있다.
- [29] 상기 제1 전사 면적으로 전사하는 단계는 상기 타겟 기판 상에 반복적으로 전사하고, 상기 제2 전사 면적으로 전사하는 단계는 상기 타겟 기판 상에 반복적으로 전사할 수 있다.
- [30] 상기 제1 전사 면적으로 전사하는 단계와 상기 제2 전사 면적으로 전사하는 단계는 픽 앤 플레이스 방식으로 전사할 수 있다.
- [31] 상기 제1 전사 면적으로 전사하는 단계는, 상기 전사용 기판의 제1 영역 내에 배치된 복수의 LED를 전사하고, 상기 제2 전사 면적으로 전사하는 단계는, 상기 전사용 기판의 제1 영역과 다른 제2 영역 내에 배치된 복수의 LED를 전사할 수 있다.
- [32] 아울러, 상기 목적을 달성하기 위해 본 개시는, LED 배치 방법을 실행하기 위한 프로그램을 포함하는 컴퓨터 판독가능 기록매체에 있어서, LED 배치 방법은 복수의 LED가 배치된 전사용 기판을 복수의 영역으로 구획하는 단계, 복수의 LED 각각의 특성 정보에 기초하여, 타겟 기판을 구성하는 복수의 영역 간의 출력 특성이 균일하고 타겟 기판의 일 영역에 전사용 기판의 서로 다른 영역 내의 LED들이 배치되도록, 복수의 LED 각각의 배치 위치를 결정하는 단계 및 복수의 LED 각각에 대한 타겟 기판 상의 배치 위치 정보를 출력하는 단계를 포함하는 컴퓨터 판독가능 기록매체를 제공한다.

도면의 간단한 설명

- [33] 도 1a는 본 개시의 일 실시예에 따른 전자 장치를 나타낸 개략도이다.
- [34] 도 1b는 본 개시의 다른 실시예에 따른 픽업 장치를 나타낸 개략도이다.
- [35] 도 2는 저장부와 프로세서를 나타낸 블록도이다.
- [36] 도 3은 복수의 마이크로 LED들의 특성 정보가 입력된 상태의 전사용 기관의 상면도이다.
- [37] 도 4a는 복수의 마이크로 LED가 실장된 제1 상태의 타겟 기관을 나타낸 상면도이다.
- [38] 도 4b는 복수의 마이크로 LED가 실장된 제2 상태의 타겟 기관을 나타낸 상면도이다.
- [39] 도 5는 도 4a 및 도 4b 과정 이후의 전사용 기관을 나타낸 상면도이다.
- [40] 도 6a는 도 4b 과정 이후의 복수의 마이크로 LED가 실장된 제3 상태의 타겟 기관을 나타낸 상면도이다.
- [41] 도 6b는 복수의 마이크로 LED가 실장된 제4 상태의 타겟 기관을 나타낸 상면도이다.
- [42] 도 7은 본 개시의 또 다른 실시예에 따른 복수의 마이크로 LED들의 특성 정보가 입력된 상태의 복수의 전사용 기관의 상면도이다.
- [43] 도 8a는 복수의 전사용 기관으로부터 복수의 마이크로 LED가 실장된 타겟 기관을 나타낸 상면도이다.
- [44] 도 8b는 도 8a의 타겟 기관에서 복수의 마이크로 LED가 추가적으로 실장된 것을 나타낸 상면도이다.
- [45] 도 9a는 본 개시의 일 실시예에 따른 전자 장치의 제어 방법을 설명하기 위한 흐름도이다.
- [46] 도 9b는 본 개시의 다른 실시예에 따른 전자 장치의 제어 방법을 설명하기 위한 흐름도이다.
- [47] 도 10은 전사용 기관을 나타낸 상면도이다.
- [48] 도 11a는 본 개시의 또 다른 실시예에 따른 전사용 기관이 타겟 기관 상에 배치된 것을 나타낸 개략도이다.
- [49] 도 11b는 도 11a의 도시된 상태에서 복수의 마이크로 LED를 제1 복수의 열로 제1 방향으로 전사하는 것을 나타낸 개략도이다.
- [50] 도 11c는 제1 복수의 열로 제1 방향으로 전사된 타겟 기관을 나타낸 상면도이다.
- [51] 도 12a는 도 11c의 도시된 상태에서 전사용 기관을 타겟 기관 상에 배치한 것을 나타낸 개략도이다.
- [52] 도 12b는 도 12a에 도시된 상태에서 복수의 마이크로 LED를 제2 복수의 열로 제1 방향으로 전사하는 것을 나타내는 개략도이다.
- [53] 도 12c는 제2 복수의 열로 제1 방향으로 전사된 타겟 기관을 나타낸

상면도이다.

- [54] 도 13a는 다른 전사용 기판을 나타낸 개략도이다.
- [55] 도 13b는 전사용 기판을 회전된 상태의 타겟 기판 상에 배치한 것을 나타낸 개략도이다.
- [56] 도 13c는 도 13b의 도시된 상태에서 복수의 마이크로 LED를 제2 방향으로 전사하는 것을 나타낸 개략도이다.
- [57] 도 14는 본 개시의 또 다른 실시 예에 따른 전사 공정이 끝난 상태의 타겟 기판을 나타낸 상면도이다.
- [58] 도 15a는 전사용 기판을 나타낸 상면도이다.
- [59] 도 15b는 본 개시의 또 다른 실시 예에 따른 복수의 제1 전사 면적이 표시된 타겟 기판의 개략도이다.
- [60] 도 15c는 제1 전사 면적으로 일부 전사된 상태의 타겟 기판을 나타낸 상면도이다.
- [61] 도 16a는 제1 전사 면적으로 전사된 상태 이후의 전사용 기판을 나타낸 상면도이다.
- [62] 도 16b는 제1 전사 면적으로 전사된 상태 이후의 타겟 기판 상에 복수의 제2 전사 면적이 표시된 타겟 기판의 개략도이다.
- [63] 도 16c는 제2 전사 면적으로 일부 전사된 상태의 타겟 기판을 나타낸 상면도이다.
- [64] 도 17a는 제2 전사 면적으로 전사하는 과정의 타겟 기판을 나타낸 상면도이다.
- [65] 도 17b는 본 개시의 또 다른 실시 예에 따른 전사 공정이 끝난 상태의 타겟 기판을 나타낸 상면도이다.

발명의 실시를 위한 형태

- [66] 본 개시의 구성 및 효과를 충분히 이해하기 위하여, 첨부한 도면을 참조하여 본 개시의 바람직한 실시예들을 설명한다. 그러나 본 개시는 이하에서 개시되는 실시예들에 한정되는 것이 아니라, 여러 가지 형태로 구현될 수 있고 다양한 변경을 가할 수 있다. 단지, 본 실시예들에 대한 설명은 본 개시의 개시가 완전하도록 하며, 본 개시가 속하는 기술 분야의 통상의 지식을 가진 자에게 개시의 범주를 완전하게 알려주기 위하여 제공되는 것이다. 첨부된 도면에서 구성 요소들은 설명의 편의를 위하여 그 크기를 실제보다 확대하여 도시한 것이며, 각 구성 요소의 비율은 과장되거나 축소될 수 있다.
- [67] 어떤 구성 요소가 다른 구성 요소에 "상에" 있다거나 "접하여" 있다고 재된 경우, 다른 구성 요소에 상에 직접 맞닿아 있거나 또는 연결되어 있을 수 있지만, 중간에 또 다른 구성 요소가 존재할 수 있다고 이해되어야 할 것이다. 반면, 어떤 구성 요소가 다른 구성 요소의 "바로 상에" 있다거나 "직접 접하여" 있다고 기재된 경우에는, 중간에 또 다른 구성 요소가 존재하지 않는 것으로 이해될 수 있다. 구성 요소들 간의 관계를 설명하는 다른 표현들, 예를 들면, "~사이에"와

"직접 ~사이에" 등도 마찬가지로 해석될 수 있다.

- [68] 제1, 제2 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되어서는 안된다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용될 수 있다. 예를 들어, 본 개시의 권리 범위를 벗어나지 않으면서 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소도 제1 구성요소로 명명될 수 있다.
- [69] 단수의 표현은 문맥상 명백하게 다르게 표현하지 않는 한, 복수의 표현을 포함한다. "포함한다" 또는 "가진다" 등의 용어는 명세서 상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것이 존재함을 지정하기 위한 것으로, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들이 부가될 수 있는 것으로 해석될 수 있다.
- [70] 또한 본 개시에서 언급한 균일 또는 균일도는 기준값과 동일하거나 기준값을 중심으로 일정 범위 내에 포함되는 모든 경우의 수를 포함하는 것을 의미한다.
- [71] 본 개시의 실시예들에서 사용되는 용어들은 다르게 정의되지 않는 한, 해당 기술 분야에서 통상의 지식을 가진 자에게 통상적으로 알려진 의미로 해석될 수 있다.
- [72] 도 1a는 본 개시의 일 실시예에 따른 전자 장치(1)를 나타낸 개략도이고, 도 1b는 본 개시의 다른 실시예에 따른 픽업 장치(11')를 나타낸 개략도이며, 도 2는 저장부(50)와 프로세서(60)를 나타낸 블록도이다.
- [73] 이하에서는, 도 1a 내지 도 2를 참조하여 전자 장치(1, 1')의 구성 및 구조에 대해서 구체적으로 설명한다.
- [74] 도 1a에 도시된 바와 같이, 전자 장치(1)는 전사용 기관(20)에 배치된 복수의 마이크로 LED(21)를 타겟 기관(30)으로 이동하여 배치할 수 있는 전송 장치(10), 복수의 마이크로 LED(21) 각각의 특성 정보가 저장되는 저장부(50) 및 저장된 특정 정보에 기초하여 복수의 마이크로 LED(21) 각각의 타겟 기관(30) 상의 배치 위치를 결정하고, 배치 위치에 복수의 마이크로 LED(21) 각각을 배치하도록 전송 장치(10)를 제어하는 프로세서(60)를 포함할 수 있다.
- [75] 전송 장치(10)는 전사용 기관(20)에 배치된 복수의 마이크로 LED(21)를 픽업하는 픽업 장치(11) 및 픽업 장치(11)와 연결되어 픽업 장치(11)를 전사용 기관(20) 또는 타겟 기관(30)으로 이동시키는 이동 장치(12)를 포함할 수 있다.
- [76] 여기서, 전사용 기관(20)은 제품에 사용되는 타겟 기관(30)에 최종적으로 전사되는 복수의 마이크로 LED(21)가 배치된 기관을 의미할 수 있다. 예를 들어, 전사용 기관(20)은 사파이어 기관, 캐리어 기관, 웨이퍼 등으로 지칭될 수 있다.
- [77] 아울러, 전송 장치(10)는 전사용 기관(20) 및 타겟 기관(30) 상에서 공간 좌표계(X, Y, Z 축)를 따라 상하좌우로 이동할 수 있을 뿐만 아니라, X, Y, Z축을 중심으로 회전할 수 있다.
- [78] 예를 들어, 도 3을 참조할 때, 전송 장치(10)는 A1마이크로 LED를 픽업하는 위치에서, A1마이크로 LED의 Y축 방향으로 이격 되어 배치된 X1마이크로

LED가 배치된 위치로 이동 할 수 있다.

- [79] 이에 따라, 전송 장치(10)는 전사용 기관(20)에서 복수의 마이크로 LED(21)를 픽업한 후, 픽업된 복수의 마이크로 LED(21)를 타겟 기관(30)의 다양한 위치에 실장 할 수 있다.
- [80] 픽업 장치(11)는 전사용 기관(20)에 배치된 복수의 마이크로 LED(21)를 선택적 또는 일괄적으로 픽업할 수 있으며, 필요에 따라 접착(adhesive) 방식, 진공(vacuum) 방식, 정전기 방식, 하이브리드(hybrid) 방식 등 다양한 방식으로 마이크로 LED(21)를 픽업할 수 있다.
- [81] 이에 따라, 픽업 장치(11)는 이동 장치(12)와 연결되어 이동함과 동시에 복수의 마이크로 LED(21)를 픽업할 수 있으면 다양한 구조로 형성될 수 있다.
- [82] 이후, 픽업 장치(11)는 픽업된 복수의 마이크로 LED(21)를 타겟 기관(30)으로 재배열하여 실장 할 수 있다. 픽업 장치(11, 11')가 타겟 기관(30)에 픽업된 복수의 마이크로 LED(21)를 실장하는 방법은 픽 앤 플레이스(pick and place) 방식, 레이저 리프트-오프(laser lift-off) 방식이 이용될 수 있다.
- [83] 도 1a에 도시된 픽업 장치(11)는 전사용 기관(20)의 복수의 마이크로 LED(21)를 픽 앤 플레이스(pick and place) 방식으로 타겟 기관(30) 상에 전사하는 장치를 의미할 수 있다.
- [84] 아울러, 도 1b에 도시된 픽업 장치(11')는 전사용 기관(20)의 복수의 마이크로 LED(21)를 레이저 리프트-오프(laser lift-off) 방식으로 타겟 기관(30) 상에 전사하는 장치를 의미할 수 있다.
- [85] 구체적으로, 전사용 기관(20)은 복수의 마이크로 LED(21)의 상면(21a)과 접촉하여 복수의 마이크로 LED(21)를 전사용 기관(20)에 고정시킬 수 있다. 즉, 전사용 기관(20)의 하면(20a)에 복수의 마이크로 LED(21)가 부착될 수 있다.
- [86] 이후, 전사용 기관(20)의 상부에 기 설정된 간격 또는 패턴으로 통과구(W)가 형성된 마스크 플레이트(22)가 배치되고, 통과구(W)를 통해 조사된 레이저는 통과구(W)에 대응되는 위치에 있는 마이크로 LED(21)를 분리시켜 타겟 기관(30) 상에 배치할 수 있다.
- [87] 이에 따라, 후술하는 바와 같이, 전사용 기관(20)에 배치된 복수의 마이크로 LED(21)가 타겟 기관(30)으로 재배열 실장되는 방법은, 픽 앤 플레이스 방식 또는 레이저 리프트 오프(Laser lift-off)/레이저 어블레이션(laser ablation) 방식 모두에 적용될 수 있다.
- [88] 이동 장치(12)는 픽업 장치(11)를 이송하기 위해 픽업 장치(11)를 지지하는 구조물이며, 도시하지 않은 구조체에 결합될 수 있다. 이동 장치(12)는 다중 관절 구조, 피스톤 구조, 슬라이딩 구조 등의 통상적인 구조를 통해 픽업 장치(11)를 이동시킬 수 있다.
- [89] 아울러, 이동 장치(12)는 픽업 장치(11)와 연결된 상태에서 이동 장치(12) 자체가 이동할 수 있다.
- [90] 복수의 마이크로 LED(21)는 전사용 기관(20)에 배치된다. 구체적으로, 도 1a에

도시된 바와 같이, 복수의 마이크로 LED(21)가 픽 앤 플레이스 방식으로 타겟 기판(30) 상에 전사되는 경우, 복수의 마이크로 LED(21)는 전사용 기판(20)의 상면에 배치될 수 있다.

- [91] 한편, 복수의 마이크로 LED(21)가 레이저 리프트-오프 방식으로 타겟 기판(30) 상에 전사되는 경우, 복수의 마이크로 LED(21)는 전사용 기판(20)의 하면에 배치될 수 있다.
- [92] 즉, 복수의 마이크로 LED(21)를 타겟 기판(30)에 전사하는 방식에 따라, 전사용 기판(20) 상의 복수의 마이크로 LED(21)의 배치 위치는 다양할 수 있다.
- [93] 또한, 복수의 마이크로 LED(21)는 XY 평면상에서 상호 제1 간격(P1)으로 배치될 수 있다. 여기서 제1 간격(P1)은 하나의 마이크로 LED의 일면에서 이웃한 다른 마이크로 LED의 일면 사이의 거리를 의미한다.
- [94] 여기서, 마이크로 LED(21)는 단변이 100 μm 인 크기일 수 있다. 구체적으로, 본 개시의 마이크로 LED(21)는 가로 세로, 높이가 각각 10 μm ~100 μm 이며, 바람직하게는 30 μm 이하일 수 있다.
- [95] 타겟 기판(30)은 복수의 마이크로 LED(21)가 배치되어 복수의 마이크로 LED(21)과 물리적 전기적으로 연결되는 구성이다. 타겟 기판(30)은 디스플레이 모듈 기판, TFT 기판(thin film transistor substrate), TFT 글라스 기판(thin film transistor glass substrate), 백플레인(backplane) 등으로 지칭될 수 있으며, 디스플레이 제품에 적용되기 위한 다양한 형상일 수 있다.
- [96] 스테이지(40)는 전사용 기판(20)과 타겟 기판(30)이 각각 로딩, 언로딩 되는 구성이며, 평판으로 형성될 수 있다. 스테이지(40)는 전사용 기판(20)과 타겟 기판(30)이 로딩된 상태에서 전송 장치(10)에 대해 상대적으로 이동할 수 있다.
- [97] 저장부(50)는 전자 장치(1) 내에 내재되어 있으며, 메모리로 구성될 수 있다. 구체적으로, 저장부(50)는 플래시 메모리 타입(flash memory), 롬(ROM), 램(RAM), 하드 디스크(hard disk type), 멀티미디어 카드 마이크로 타입(multimedia card micro type), 카드 타입의 메모리(예를 들어 SD 또는 XD 메모리 등) 중 적어도 하나로 구현될 수 있다.
- [98] 아울러, 저장부(50)는 프로세서(60)와 전기적으로 연결되어 있어 프로세서(60)와 상호간 신호 및 정보를 전송할 수 있다. 이에 따라, 저장부(50)는 입력되거나 조사된 복수의 마이크로 LED(21)의 특성 정보를 저장하여 프로세서(60)에 저장된 특성 정보를 전송할 수 있다.
- [99] 프로세서(60)는 전자 장치(1) 내에 내재되어 있으며, 전자 장치(1)의 전반적인 동작을 제어할 수 있다. 아울러, 프로세서(60)는 전자 장치(1)의 전반적인 동작을 제어하는 기능을 할 수 있다.
- [100] 여기서, 프로세서(60)는 중앙처리장치(central processing unit(CPU)), controller, 어플리케이션 프로세서(application processor(AP)), 또는 커뮤니케이션 프로세서(communication processor(CP)), ARM 프로세서 중 하나 또는 그 이상을 포함할 수 있다.

- [101] 아울러, 프로세서(60)는 저장부(50)와 전기적으로 연결되어, 저장부(50)에 저장된 복수의 마이크로 LED(21)의 특성 정보를 이용할 수 있다. 본 개시의 일 실시예에 따른 프로세서(60)의 구체적인 기능에 대해서는 후술한다.
- [102] 도 3은 복수의 마이크로 LED(21)들의 특성 정보가 입력된 상태의 전사용 기판(20)의 상면도이고, 도 4a는 복수의 마이크로 LED(21)가 실장된 제1 상태의 타겟 기판(30)을 나타낸 상면도이며, 도 4b는 복수의 마이크로 LED(21)가 실장된 제2 상태의 타겟 기판(30)을 나타낸 상면도이다. 이하에서는, 도 3 내지 도 5b를 참조하여, 전자 장치(1)의 마이크로 LED 배치 과정에 대해 설명한다.
- [103] 도 3에 도시된 바와 같이, 전사용 기판(20)에는 복수의 마이크로 LED(21)가 제1 간격(P1)으로 배치될 수 있다. 다만, 전사용 기판(20)에 배치된 복수의 마이크로 LED(21)의 개수는 설명의 편의를 위해 도시한 것이며, 도 3에 형성된 개수 및 크기에 제한되는 것이 아니다.
- [104] 복수의 마이크로 LED(21)는 제조 과정에 있어서 제작 공차에 의해 전사용 기판(20) 상의 특정 영역의 특성이 좋을 수 있다.
- [105] 예를 들어, 전사용 기판(20) 상의 제1 특성 영역(S0) 내에 배치된 복수의 마이크로 LED(21)의 특성이 제1 특성 영역(S0) 영역 외에 배치된 복수의 마이크로 LED(21)의 특성보다 좋을 수 있다.
- [106] 즉, 도 3에 도시된 바와 같이, 제1 내지 제3 특성 영역(S0, S1, S2)에 표시된 바와 같이, 복수의 마이크로 LED(21)의 제조 공차로 인해 전사용 기판(20) 상의 복수의 마이크로 LED(21)의 특성이 서로 다를 수 있다.
- [107] 여기서, 복수의 마이크로 LED(21)의 특성은 출력 파장, 휘도, 성능 등급 중 하나일 수 있다.
- [108] 구체적으로, 출력 파장은 마이크로 LED(21)가 방출하여 나타내는 색상과 관련된 것으로, 출력 파장에 따라 마이크로 LED(21)가 나타내는 색상이 달라질 수 있다.
- [109] 예를 들어, 마이크로 LED(21)가 약 630nm 내지 780nm 파장대의 광을 방출할 경우 빨강색을 낼 수 있으며, 약 520nm 내지 570nm 파장대의 광을 방출할 경우 초록색을 나타낼 수 있고, 약 420nm 내지 480nm 파장대의 광을 방출할 경우 파란색을 나타낼 수 있다.
- [110] 더욱 구체적으로, 전사용 기판(20) 상에 약 520nm 내지 570nm 파장대의 초록색 광을 나타내는 마이크로 LED가 배치된 경우에도, 약 520nm에 가까운 파장대는 청녹색을 나타낼 수 있으며, 약 570nm에 가까운 파장대는 황녹색을 나타낼 수 있다.
- [111] 따라서, 마이크로 LED(21)가 방출하는 출력 파장에 따라서도 마이크로 LED(21)의 특성은 달라질 수 있다.
- [112] 또한, 휘도는 일정한 범위를 가진 광원의 밝기를 나타내는 것으로 전사용 기판(20)에 배치된 복수의 마이크로 LED(21)의 휘도에 따라 복수의 마이크로 LED(21)가 나타내는 밝기는 달라질 수 있다.

- [113] 아울러, 성능 등급은 출력 파장 또는 휘도를 특정 기준에 따라 분류한 것이며, 특정 기준은 사용자의 필요에 따라 다양할 수 있다.
- [114] 예를 들어, 성능 등급이 출력 파장을 기준으로 할 경우, 특정 기준의 파장대에 가까울수록 높은 성능 등급으로 설정할 수 있으며, 특정 기준의 파장대에 멀어질수록 낮은 성능 등급으로 설정할 수 있다.
- [115] 또한, 성능 등급이 휘도를 기준으로 할 경우, 높은 휘도를 가질수록 높은 성능 등급으로 설정할 수 있으며, 낮은 휘도를 가질수록 낮은 성능 등급을 설정할 수 있다.
- [116] 아울러, 성능 등급은 사용자의 임의의 기준에 따라 출력 파장과 휘도를 모두 고려할 수 있다. 예를 들어, 마이크로 LED(21)에서 사용자가 구현하고자 하는 특성에 따라 출력 파장에 $U/100$ 의 비중을 두고(여기서 U 는 100이하의 자연수), 휘도에 $(100-U)/100$ 을 비중을 두고 성능 등급을 설정할 수 있다.
- [117] 복수의 마이크로 LED(21)의 특성은 전사용 기관(20)에 배치된 복수의 마이크로 LED(21)에 대해 외부의 측정장치(미도시)를 이용하여 측정될 수 있다. 아울러, 측정된 복수의 마이크로 LED(21) 각각에 대한 특성을 포함하는 특성 정보를 저장부(50)에 저장할 수 있다.
- [118] 또는, 저장부(50)에 저장되는 특성 정보는 별도의 입력 장치(미도시)를 통해 입력될 수 있다.
- [119] 여기서, 특성 정보는 복수의 마이크로 LED(21) 각각에 대한 출력 파장 또는 휘도에 대한 측정값이거나, 입력된 출력 파장, 휘도, 성능 등급 중 적어도 하나일 수 있다.
- [120] 프로세서(60)는 저장부(50)에 저장된 특성 정보를 이용하여, 전사용 기관(20)에 배치된 복수의 마이크로 LED(21) 각각에 대한 성능 등급을 결정할 수 있다.
- [121] 또한, 프로세서(60)는 저장부(50)에 저장된 특성 정보 및 결정된 성능 등급을 기초로, 전사용 기관(20)을 복수의 영역(A, B, C, D)으로 구획할 수 있다.
- [122] 예를 들어, 전사용 기관(20)의 A영역 내에서 1등급의 성능을 가지는 마이크로 LED는 A1마이크로 LED가라 할 수 있으며, A영역 내에서 5등급의 성능을 가지는 마이크로 LED는 A5마이크로 LED가라 할 수 있다.
- [123] 마찬가지로, 전사용 기관(20)의 B영역 내에서 1등급의 성능을 가지는 마이크로 LED는 B1마이크로 LED가라 할 수 있으며, B영역 내에서 5등급의 성능을 가지는 마이크로 LED는 B5마이크로 LED가라 할 수 있다.
- [124] 아울러, 프로세서(60)는 타겟 기관(30)을 복수의 영역(Q3 내지 Q5)으로 구획하고 타겟 기관(30)을 구성하는 복수의 영역(Q3 내지 Q5) 간의 출력 특성이 균일하고 타겟 기관(30)의 일 영역(Q3 내지 Q5)에 전사용 기관(20)의 서로 다른 영역(A, B, C, D) 내의 마이크로 LED들이 배치되도록 복수의 마이크로 LED(21) 각각의 배치 위치를 결정할 수 있다.
- [125] 여기서, 배치 위치는 복수의 마이크로 LED(21)가 타겟 기관(30)에 배치되는 위치를 의미하며, 이는 복수의 마이크로 LED(21)가 재배치되는 배열을

의미한다.

- [126] 또한, 프로세서(60)는 저장된 특성 정보에 기초하여 타겟 기판(30)을 구성하는 복수의 영역 간의 출력 특성이 균일하도록 복수의 마이크로 LED(21) 각각의 타겟 기판(30) 상의 배치 위치를 결정할 수 있다.
- [127] 여기서, 출력 특성은 특성 정보를 구성하는 출력 파장, 휘도, 성능 등급 중 어느 하나에 해당할 수 있다.
- [128] 아울러, 복수의 마이크로 LED(21)의 실장 방식이 픽 앤 플레이스 방식인 경우, 프로세서(60)는 동시에 픽업할 복수의 마이크로 LED(21) 간의 배치 간격(P2)을 결정하고, 결정된 배치 간격(P2)에 기초하여 복수의 마이크로 LED(21)가 동시에 픽업되도록 할 수 있다.
- [129] 즉, 전송 장치(10)는 전사용 기판(20) 상의 복수의 마이크로 LED(21)를 동시에 픽업하여 타겟 기판(30)에 배치할 수 있다.
- [130] 또한, 복수의 마이크로 LED(21)의 실장 방식이 레이저 리프트-오프 방식인 경우, 복수의 마이크로 LED(21)가 고정 배치된 전사용 기판(20) 상에 결정된 배치 간격(P2)으로 형성된 통과구(W)를 포함하는 마스크 플레이트(22)를 배치하고 레이저를 조사함으로써, 전사용 기판(20)으로부터 복수의 마이크로 LED(21)를 분리시켜, 복수의 마이크로 LED(21)를 동시에 타겟 기판(30)에 배치할 수 있다.
- [131] 배치 간격(P2)은 전사용 기판(20)에 배치된 복수의 마이크로 LED(21)들간의 간격인 제1 간격(P1)보다 클 수 있으며, 제1 간격(P1)의 정수배일 수 있다.
- [132] 구체적으로, 프로세서(60)는 A영역의 A1 내지 A5 마이크로 LED, B영역의 B1 내지 B5 마이크로 LED들의 저장부(50)에 저장된 특성 정보를 기초로, 타겟 기판(30) 상의 특정 영역(Q1 내지 Q3) 간의 출력 특성 또는 성능 등급의 평균값이 균일하도록 배치 간격(P2)을 결정할 수 있다.
- [133] 예를 들어, 도 4b를 참조할 때, 타겟 기판(30) 상의 제1 영역(Q1)에 포함되는 A5 마이크로 LED, B1 마이크로 LED의 성능 등급의 평균값은 3이며, 제2 영역(Q2)에 포함되는 A3 마이크로 LED, B3 마이크로 LED의 성능 등급의 평균값은 3이며, 제3 영역(Q3)에 포함되는 A1 마이크로 LED, B5 마이크로 LED의 성능 등급의 평균값은 3이다.
- [134] 따라서, 도 4b와 같은 타겟 기판(30) 상에 실장되는 마이크로 LED들과 같은 표준 편차 및 평균값을 구현하기 위해, 전송 장치(10)는 전사용 기판(20)의 복수의 영역(A, B, C, D)에서 복수의 마이크로 LED들을 제1 간격(P1)의 두 배인 배치 간격(P2)으로 복수의 마이크로 LED(21)를 동시에 픽업할 수 있다.
- [135] 또한, 프로세서(60)는 타겟 기판(30) 상의 특정 영역(Q1 내지 Q3) 간의 출력 특성 또는 성능 등급의 표준편차가 기 설정된 범위 내에 포함되도록 하는 배치 간격(P2)을 결정할 수 있다.
- [136] 예를 들어, 프로세서(60)는 전사용 기판(20)에 배치된 복수의 마이크로 LED(21)들의 특성 정보를 기초로, 배치 간격(P2)에 따른 타겟 기판(30)에의

배치에 대해 시뮬레이션을 실행할 수 있다.

- [137] 구체적으로, 타겟 기관(30)의 특정 영역(Q1 내지 Q3)에 포함되는 복수의 마이크로 LED들의 성능 등급에 대해 표준 편차를 산출하고, 표준 편차가 기 설정된 범위 이내라면, 프로세서(60)에서 결정된 배치 위치 및 배치 간격(P2)으로 마이크로 LED를 픽업하여 타겟 기관(30) 상에 배치할 수 있다.
- [138] 아울러, 계산된 표준 편차가 기 설정된 범위를 초과한다면, 프로세서(60)는 새로운 배치 위치 및 배치 간격(P2)을 토대로 새로운 표준 편차를 계산할 수 있다.
- [139] 여기서, 특정 영역(Q1 내지 Q3)는 임의의 영역이며 사용자의 선택에 따라 다양한 형상, 범위, 넓이일 수 있다.
- [140] 또한, 특정 영역(Q1 내지 Q3) 간의 평균값, 표준 편차는 타겟 기관(30)에 실장되는 복수의 마이크로 LED(21)가 성능 등급이 고른 분포를 가지는 것을 판단하기 위한 하나의 예로서 개시한 것이다.
- [141] 따라서, 복수의 마이크로 LED(21)가 성능 등급이 고른 분포를 판단하기 위해서는 특정 영역(Q1 내지 Q3)의 평균값, 표준 편차뿐만 아니라, 분산, 산포도 등 통계학에 이용될 수 있는 다양한 분포도의 측정 산술 방법이 사용될 수 있다.
- [142] 아울러, 특정 영역에 포함되는 모든 마이크로 LED(21)의 성능 등급을 평가하는 것에 제한되지 않고, 특정 영역에 포함되는 복수의 마이크로 LED의 표본을 산출하여 각 성능 등급을 분포도를 판단할 수 있다.
- [143] 구체적으로, 프로세서(60)의 과부하 정도, 산출 시간 등을 고려하여, 필요에 따라 특정 영역에 포함되는 마이크로 LED의 성능 등급 중 최대값 최소값의 평균, 중간값 등 다양한 표본을 통해서 분포도를 판단할 수 있다.
- [144] 또한, 프로세서(60)는 타겟 기관(30)의 복수의 영역 간의 출력 특성 및 전송 장치(10)의 이동 거리를 고려하여 복수의 마이크로 LED(21) 각각의 타겟 기관(30) 상의 배치 위치를 결정할 수 있다.
- [145] 구체적으로, 복수의 마이크로 LED(21)를 픽업하는 배치 간격(P2)이 크면 클수록, 픽업된 복수의 마이크로 LED(21)를 이송하는 전송 장치(10)의 이송 거리는 늘어난다.
- [146] 예를 들어, 픽업될 복수의 마이크로 LED(21)의 간격 배치 간격(P2)이 제1 간격(P1)의 네 배일 경우, 전송 장치(10)는 배치 간격(P2)이 제1 간격(P1)의 두 배인 경우보다 두 배 더 이동하게 되므로, 이송 거리가 늘어날 수 있다. 따라서 이송 거리가 늘어남에 따라, 전사용 기관(20)에 배치된 복수의 마이크로 LED(21)를 타겟 기관(30)에 배치하는 이송 속도 및 생산 속도가 느려질 수 있다.
- [147] 이에 따라, 프로세서(60)는 타겟 기관(30)의 복수의 영역 간의 출력 특성 및 전송 장치(10)의 이동 거리를 고려하여 복수의 마이크로 LED(21) 각각의 타겟 기관(30) 상의 배치 위치를 결정할 수 있다.
- [148] 다시 도 3을 참조할 때, 프로세서(60)는 전사용 기관(20) 상의 복수의 영역(A, B, C, D)내에 포함되는 복수의 마이크로 LED(21)에 대해 제1 간격(P1)의 두 배인

- 배치 간격(P2)으로 픽업 또는 전사용 기판(20)으로부터 분리할 것을 결정할 수 있다.
- [149] 이후, 프로세서(60)는 전송 장치(10)가 전사용 기판(20)의 A 영역에 포함되는 마이크로 LED들 중 배치 간격(P2)으로 배치된 A5 마이크로 LED, A3 마이크로 LED, A1 마이크로 LED를 동시에 픽업하거나 동시에 전사용 기판(20)으로부터 분리되도록 제어할 수 있다.
- [150] 다음으로, 프로세서(60)는 전송 장치(10)가 타겟 기판(30) 상으로 이동하도록 제어한 후, 전송 장치(10)가 배치 간격(P2)으로 픽업되거나 전사용 기판(20)으로부터 분리된 A5 마이크로 LED, A3 마이크로 LED, A1 마이크로 LED를 배치 간격(P2)으로 타겟 기판(30) 상에 실장 되도록 제어할 수 있다.
- [151] 이후, 프로세서(60)는 전사용 기판(20)의 서로 다른 영역 내의 마이크로 LED들이 교번적으로 타겟 기판(30)의 일 영역에 배치되도록 전송 장치(10)를 제어할 수 있다.
- [152] 구체적으로, 프로세서(60)는 전사용 기판(20)의 A 영역에 포함되는 A5 마이크로 LED, A3 마이크로 LED, A1 마이크로 LED를 픽업한 후, 전사용 기판(20)의 A 영역과 다른 B 영역에 포함되는 B1 마이크로 LED, B3 마이크로 LED, B5 마이크로 LED를 동시에 픽업 또는 동시에 전사용 기판(20)으로부터 분리되도록 제어할 수 있다.
- [153] 여기서, A 영역 및 B 영역의 픽업 또는 전사용 기판(20)으로부터 분리되는 순서는 다양할 수 있다.
- [154] 다음으로, 도 4b에 도시된 바와 같이, 프로세서(60)는 전송 장치(10)가 타겟 기판(30) 상으로 이동하도록 제어한 후, 전송 장치(10)가 배치 간격(P2)으로 픽업되거나 전사용 기판(20)으로부터 분리된 B1 마이크로 LED, B3 마이크로 LED, B5 마이크로 LED를 타겟 기판(30) 상에 배치 간격(P2)으로 실장 되도록 제어할 수 있다.
- [155] 이때, B1 마이크로 LED, B3 마이크로 LED, B5 마이크로 LED는 기존에 타겟 기판(30) 상에 먼저 배치된 A5 마이크로 LED, A3 마이크로 LED, A1 마이크로 LED 사이에 각각 배치될 수 있다.
- [156] 이에 따라, 타겟 기판(30) 상에는 A5 마이크로 LED, B1 마이크로 LED, A3 마이크로 LED, B3 마이크로 LED, A1 마이크로 LED, B5 마이크로 LED가 상호간 제1 간격(P1)으로 배치될 수 있다.
- [157] 아울러, 타겟 기판(30)상의 특정 영역(Q1 내지 Q3) 간의 성능 등급의 평균값이 균일할 수 있으며, 상호 다른 성능 등급의 복수의 마이크로 LED들이 고르게 분산되어 배치될 수 있다.
- [158] 또한, 프로세서(60)는 복수의 마이크로 LED(21) 각각의 이동 순서를 결정하고, 상기 결정된 복수의 마이크로 LED 각각의 배치 위치 및 이동 순서에 기초하여 복수의 마이크로 LED 각각을 타겟 기판(30)에 배치하도록 전송 장치(10)를 제어할 수도 있다.

- [159] 도 5는 도 4a 및 도 4b 과정 이후의 전사용 기판(20)을 나타낸 상면도이고, 도 6a는 도 4b 과정 이후의 복수의 마이크로 LED(21)가 실장된 제3 상태의 타겟 기판(30)을 나타낸 상면도이며, 도 6b는 복수의 마이크로 LED(21)가 실장된 제4 상태의 타겟 기판(30)을 나타낸 상면도이다.
- [160] 아울러, 픽 앤 플레이스 방식일 경우, 전사용 기판(20)이 도 5는 전사용 기판(20)의 상면도일 수 있으며, 레이저 리프트 오프 방식일 경우, 도 5는 전사용 기판(20)의 하면도일 수 있다.
- [161] 도 5에 도시된 바와 같이, A5 마이크로 LED, B1 마이크로 LED, A3 마이크로 LED, B3 마이크로 LED, A1 마이크로 LED, B5 마이크로 LED가 픽업되거나 전사용 기판(20)으로부터 분리된 이후에 전사용 기판(20) 상에는 나머지 마이크로 LED들이 배치되어 있다.
- [162] 구체적으로, 전사용 기판(20)의 A 영역에는 제1 간격(P1)의 두 배인 배치 간격(P2)으로 A4 마이크로 LED, A2 마이크로 LED가 배치되어 있으며, B 영역에는 제1 간격(P1)의 두 배인 배치 간격(P2)으로 B2 마이크로 LED, B4 마이크로 LED가 배치되어 있다.
- [163] 프로세서(60)는 전송 장치(10)가 결정된 배치 간격(P2)으로 A4 마이크로 LED, A2 마이크로 LED를 동시에 픽업 또는 동시에 전사용 기판(20)으로부터 분리되도록 제어하고, 픽업되거나 전사용 기판(20)으로부터 분리된 A4 마이크로 LED, A2 마이크로 LED를 결정된 타겟 기판(30)의 배치 위치에 배치하도록 제어할 수 있다.
- [164] 이때, A4 마이크로 LED, A2 마이크로 LED가 타겟 기판(30)에 배치되는 배치 위치는 이전의 A5 마이크로 LED, B1 마이크로 LED, A3 마이크로 LED, B3 마이크로 LED, A1 마이크로 LED, B5 마이크로 LED가 배치된 영역과 다른 열, 다른 행에 배치될 수 있다.
- [165] 이후, 프로세서(60)는 전송 장치(10)가 결정된 배치 간격(P2)으로 B2 마이크로 LED, B4 마이크로 LED를 동시에 픽업하거나 동시에 전사용 기판(20)으로부터 분리되도록 제어하고, 픽업되거나 전사용 기판(20)으로부터 분리된 B2 마이크로 LED, B4 마이크로 LED를 이전에 배치된 결정된 A4 마이크로 LED, A2 마이크로 LED 사이에 배치하도록 제어할 수 있다.
- [166] 이에 따라, 타겟 기판(30) 상에는 A4 마이크로 LED, B2 마이크로 LED, A2 마이크로 LED, B4 마이크로 LED가 상호간 제1 간격(P1)으로 배치될 수 있다.
- [167] 아울러, 타겟 기판(30) 상의 특정 영역(Q4 내지 Q5) 간의 성능 등급의 평균값이 균일할 수 있으며, 상호 다른 성능 등급의 복수의 마이크로 LED들이 고르게 분산되어 배치될 수 있다.
- [168] 도 7은 본 개시의 또 다른 실시 예에 따른 복수의 마이크로 LED(21)들의 특성 정보가 입력된 상태의 복수의 전사용 기판(20-1, 20-2)의 상면도이고, 도 8a는 복수의 전사용 기판(20-1, 20-2)으로부터 복수의 마이크로 LED(21)가 실장된 타겟 기판(30)을 나타낸 상면도이며, 도 8b는 도 8a의 타겟 기판(30)에서 복수의

- 마이크로 LED(21)가 추가적으로 실장된 것을 나타낸 상면도이다.
- [169] 도 7을 참조할 때, 복수의 전사용 기판(20-1, 20-2) 상에는 각각 상호간 특성이 다른 복수의 마이크로 LED가 배치될 수 있다.
- [170] 저장부(50), 프로세서(60), 특성 정보, 배치 간격은 이전에 설명한 내용과 동일하므로 중복되는 설명은 생략한다.
- [171] 구체적으로, 제1 전사용 기판(20-1)에는 제1 간격(P1)으로 특성이 상이한 E1 마이크로 LED 내지 E5 마이크로 LED가 배치되어 있으며, 제2 전사용 기판(20-2)에는 제1 간격(P1)으로 특성이 상이한 F5 마이크로 LED 내지 F1 마이크로 LED가 배치될 수 있다.
- [172] 제1 내지 제2 전사용 기판(20-1, 20-2) 상에 배치된 복수의 마이크로 LED들은 외부의 측정장치(미도시)를 이용하여 복수의 마이크로 LED의 특성을 측정하고, 측정된 복수의 마이크로 LED 각각에 대한 특성을 포함하는 특성 정보를 저장부(50)에 저장할 수 있다.
- [173] 즉, 저장부(50)는 복수의 전사용 기판(20-1, 20-2) 각각의 특성 정보를 저장할 수 있다.
- [174] 또는, 저장부(50)에 저장되는 특성 정보는 외부의 측정장치(미도시)를 이용하여 측정된 특성 정보를 별도의 입력 장치(미도시)를 통해 입력될 수 있다.
- [175] 도 7에 도시된 바와 같이, 프로세서(60)는 저장된 복수의 전사용 기판(20-1, 20-2) 각각의 특성 정보에 기초하여 복수의 전사용 기판(20-1, 20-2) 각각의 복수의 마이크로 LED에 대한 타겟 기판(30) 상의 배치 위치를 결정할 수 있다.
- [176] 프로세서(60)는 동시에 픽업할 복수의 마이크로 LED 간의 배치 간격(P2)을 결정하고, 결정된 배치 간격(P2)에 기초하여 각각의 전사용 기판(20-1, 20-2) 상에 배치된 복수의 마이크로 LED가 동시에 픽업되도록 할 수 있다.
- [177] 구체적으로, 프로세서(60)는 제1 전사용 기판(20-1)에서 배치 간격(P2)으로 동시에 픽업된 E1 마이크로 LED, E3 마이크로 LED, E5 마이크로 LED가 타겟 기판(30)으로 이동하여, 타겟 기판(30)상에 배치 간격(P2)으로 배치될 수 있도록 전송 장치(10)를 제어할 수 있다.
- [178] 이에 따라, 도 8a에 도시된 바와 같이, 타겟 기판(30) 상에는 E1 마이크로 LED, E3 마이크로 LED, E5 마이크로 LED가 배치 간격(P2)으로 배치된다.
- [179] 이후, 프로세서(60)는 제2 전사용 기판(20-2)에서 배치 간격(P2)으로 동시에 픽업되거나 전사용 기판(20)으로부터 분리된 F5 마이크로 LED, F3 마이크로 LED, F1 마이크로 LED가 타겟 기판(30)으로 이동하여, 타겟 기판(30)상에 배치 간격(P2)으로 배치될 수 있도록 전송 장치(10)를 제어할 수 있다.
- [180] 이때, 픽업된 F5 마이크로 LED, F3 마이크로 LED, F1 마이크로 LED는 기존에 타겟 기판(30) 상에 먼저 배치된 E1 마이크로 LED, E3 마이크로 LED, E5 마이크로 LED 사이에 각각 배치될 수 있다.
- [181] 이에 따라, 타겟 기판(30) 상에는 E1 마이크로 LED, F5 마이크로 LED, E3 마이크로 LED, F3 마이크로 LED, E5 마이크로 LED, F1 마이크로 LED가 상호간

- 제1 간격(P1)으로 배치될 수 있다.
- [182] 아울러, 타겟 기판(30)상의 특정 영역(Q1 내지 Q3) 간의 성능 등급의 평균값이 균일할 수 있으며, 상호 다른 성능 등급의 복수의 마이크로 LED들이 고르게 분산되어 배치될 수 있다.
- [183] 또한, 복수의 전사용 기판(20-1, 20-2)에 배치된 복수의 마이크로 LED들의 성능에 따라 복수의 마이크로 LED를 타겟 기판(30)에 재배치함으로써, 타겟 기판(30)의 특정 영역에 포함되는 마이크로 LED들의 성능 등급의 표준 편차가 기 설정된 범위 이내에 포함되게 하는 재배치의 다양성이 늘어날 수 있다.
- [184] 이에 따라, 프로세서(60)가 타겟 기판(30) 상에 배치하고자 하는 배치 위치, 배치 간격(P2)을 결정하는 시간이 단축될 수 있고, 다양한 재배치가 가능할 수 있다.
- [185] 아울러, 본 개시에 따른 개시는 픽 앤 플레이스 방식에 제한되는 것이 아니라, 레이저 리프트 오프 방식에도 적용될 수 있다.
- [186] 이에 따라, 전술한 바와 같이 프로세서(60)가 타겟 기판(30) 상에 배치하고자 하는 배치 위치, 배치 간격(P2)을 결정하는 시간이 단축될 수 있고, 다양한 재배치가 가능할 수 있다.
- [187] 도 9a는 본 개시의 일 실시 예에 따른 전자 장치의 제어 방법을 설명하기 위한 흐름도이다.
- [188] 먼저, 전사용 기판(20)에 배치된 복수의 마이크로 LED(21) 각각의 특성 정보를 저장부(50)에 저장한다(S10).
- [189] 이후, 프로세서(60)는 저장부(50)에 저장된 특성 정보에 기초하여 복수의 마이크로 LED(21) 각각의 타겟 기판(30) 상의 배치 위치 및 배치 간격(P2) 중 적어도 하나를 결정할 수 있다(S20).
- [190] 이때, 프로세서(60)는 배치 위치와 배치 간격(P2)을 결정하는 단계에 있어서, 배치 위치 및 배치 간격(P2)을 결정하기 위한 시뮬레이션을 수행한다.
- [191] 구체적으로, 프로세서(60)는 임의의 배치 위치와 배치 간격(P2)을 결정한다(S20-1). 이후, 프로세서(60)는 결정된 임의의 배치 위치와 배치 간격(P2)에 따라 타겟 기판(30)의 특정 영역에 배치될 복수의 마이크로 LED들의 표준 편차 또는 평균값을 계산한다(S20-2).
- [192] 다음으로, 프로세서(60)는 계산된 표준 편차 또는 평균값이 사용자가 설정한 기 설정된 범위 내인지 여부를 판단한다(S20-3).
- [193] 이때, 계산된 표준 편차와 평균값이 사용자가 설정한 기 설정된 범위 내일 경우에는 R1루트를 따라 그 S30단계로 진행할 수 있다.
- [194] 아울러, 계산된 표준 편차와 평균값이 사용자가 설정한 기 설정된 범위를 초과하는 경우에는 R2루트를 따라, 프로세서(60)는 다시 저장부(50)에 저장된 특성 정보에 기초하여 복수의 마이크로 LED(21) 각각의 타겟 기판 상의 새로운 배치 위치 및 배치 간격(P2') 중 적어도 하나를 결정할 수 있다(S20).
- [195] 또한, 프로세서(60)가 새로운 임의의 배치 위치 및 배치 간격(P2')을 결정할

때에는 이전에 계산된 배치 위치 및 배치 간격(P2)에 대한 시뮬레이션 결과를 참조하여 결정할 수 있다.

- [196] 이후, 프로세서(60)는 결정된 배치 간격(P2)으로 복수의 마이크로 LED를 동시에 픽업하도록 전송 장치(10)를 제어할 수 있다(S30).
- [197] 그 다음으로, 프로세서(60)는 결정된 배치 간격(P2)으로 픽업된 복수의 마이크로 LED가 타겟 기판(30)의 결정된 배치 위치에 배치하도록 전송 장치(10)를 제어할 수 있다(S40).
- [198] 아울러, 프로세서(60)는 R3루트를 따라 S30 및 S40 단계를 반복적으로 실행하도록 전송 장치(10)를 제어할 수 있다. 이에 따라, 전송 장치(10)는 전사용 기판(20)에 배치된 복수의 마이크로 LED를 타겟 기판으로 재배치하여 디스플레이의 발광 모듈을 제조할 수 있다.
- [199] 도 9b는 본 개시의 다른 실시 예에 따른 전자 장치(1)의 제어 방법을 설명하기 위한 흐름도이다. 도 10b의 S10, S20 단계는 전술한 S10, S20 단계와 동일한 것으로 중복되는 설명은 생략한다.
- [200] S10 내지 S20 단계를 거친 이후, 프로세서(60)는 결정된 배치 간격(P2)으로 복수의 마이크로 LED(21)를 동시에 전사용 기판(20)으로부터 분리할 수 있다.
- [201] 구체적으로, 전사용 기판(20) 상에 결정된 배치 간격(P2)으로 통과구(W)가 형성된 마스크 플레이트(22)를 배치하고 레이저를 조사하여, 결정된 배치 간격(P2)으로 복수의 마이크로 LED(21)를 동시에 전사용 기판(20)으로부터 분리할 수 있다(S30).
- [202] 그 다음으로, 전사용 기판(20)에서 분리된 복수의 마이크로 LED는 전사용 기판(20)의 하면에 배치되는 타겟 기판(30)에 실장 될 수 있다(S40).
- [203] 아울러, 프로세서(60)는 R3루트를 따라 S30 및 S40 단계를 반복적으로 실행하도록 전송 장치(10)를 제어할 수 있다.
- [204] 이에 따라, 전송 장치(10)는 전사용 기판(20)에 배치된 복수의 마이크로 LED를 타겟 기판(30)으로 재배치하여 디스플레이의 발광 모듈을 제조할 수 있다.
- [205] 한편, 이하에서는, 도 10 내지 도 14를 참조하여, 본 개시의 또 다른 실시 예에 따른 마이크로 LED(21) 배치 방법에 대해 설명한다.
- [206] 도 10은 전사용 기판(20)을 나타낸 상면도이고, 도 11a는 본 개시의 또 다른 실시 예에 따른 전사용 기판(20)이 타겟 기판(30) 상에 배치된 것을 나타낸 개략도이며, 도 11b는 도 11a의 도시된 상태에서 복수의 마이크로 LED(21)를 제1 복수의 열로 제1 방향(G1)으로 전사하는 것을 나타낸 개략도이고, 도 11c는 제1 복수의 열(n1)로 제1 방향으로 전사된 타겟 기판(30)을 나타낸 상면도이며, 도 12a는 도 11c의 도시된 상태에서 전사용 기판(20)을 타겟 기판(30) 상에 배치한 것을 나타낸 개략도이고, 도 12b는 도 12a에 도시된 상태에서 복수의 마이크로 LED(21)를 제2 복수의 열(n2)로 제1 방향(G1)으로 전사하는 것을 나타내는 개략도이며, 도 12c는 제2 복수의 열(n2)로 제1 방향(G1)으로 전사된 타겟 기판(30)을 나타낸 상면도이고, 도 13a는 다른 전사용 기판(20)을 나타낸

개략도이며, 도 13b는 전사용 기판(30)을 회전된 상태의 타겟 기판(30) 상에 배치한 것을 나타낸 개략도이고, 도 13c는 도 13b의 도시된 상태에서 복수의 마이크로 LED(21)를 제2 방향(G2)으로 전사하는 것을 나타낸 개략도이며, 도 14는 본 개시의 또 다른 실시 예에 따른 전사 공정이 끝난 상태의 타겟 기판(30)을 나타낸 상면도이다.

- [207] 여기서, 동일한 구성에 대해서는 동일한 부재번호를 사용하였으며, 중복되는 설명은 생략한다. 예를 들어, 복수의 마이크로 LED(21), 전사용 기판(20), 타겟 기판(30), 저장부(50) 및 프로세서(60)는 전술한 바와 동일하다.
- [208] 전자 장치(1)는 전사용 기판(20)에 배치된 복수의 마이크로 LED(21)를 저장부(50)에 저장된 특성 정보를 이용하여 타겟 기판(30) 상으로 전사할 수 있다.
- [209] 예를 들어, 도 10에 도시된 바와 같이, 전사용 기판(20) 상의 복수의 마이크로 LED(21)는 제1 내지 제3 특성 영역(S0 내지 S2)으로서 서로 다른 특성을 가질 수 있다.
- [210] 프로세서(60)는 저장부(50)에 저장된 복수의 마이크로 LED(21)의 특성 정보에 기초하여, 전사용 기판(20) 상의 전사 영역(T)을 결정할 수 있다.
- [211] 여기서, 전사 영역(T)은 타겟 기판(30)에 전사될 복수의 마이크로 LED(21)를 포함하는 전사용 기판(20)의 임의의 영역일 수 있다.
- [212] 아울러, 프로세서(60)는 복수의 마이크로 LED(21)의 특성 정보에 기초하여, 타겟 기판(30) 상에 복수의 마이크로 LED(21)의 배치 위치에 대한 시뮬레이션 결과로서, 전사 영역(T)을 결정할 수 있다.
- [213] 먼저, 도 11a에 도시된 바와 같이, 전자 장치(1)는 타겟 기판(30) 상에 전사용 기판(20)을 배치할 수 있다.
- [214] 전사용 기판(20)에는 복수의 마이크로 LED(21)가 제1 간격(P1)을 두고 배치될 수 있다. 아울러, 복수의 마이크로 LED(21)는 제1 내지 제3 복수의 마이크로 LED(21-1, 21-2, 21-3)를 포함할 수 있다.
- [215] 여기서, 제1 복수의 마이크로 LED(21-1)는 제1 방향(G1)으로 제1 복수의 열(n1)로 전사되는 복수의 마이크로 LED를 의미하고, 제2 복수의 마이크로 LED(21-2)는 제1 방향(G1)으로 제2 복수의 열(n2)로 전사되는 복수의 마이크로 LED를 의미하며, 제3 복수의 마이크로 LED(21-3)는 제1 방향(G1)과 수직인 제2 방향(G2)으로 전사되는 복수의 마이크로 LED를 의미할 수 있다.
- [216] 타겟 기판(30)은 제1 변(30a)의 제1 길이(L1)가 제2 변(30b)의 제2 길이(L2)보다 긴 직사각형 형상일 수 있다. 다만, 타겟 기판(30)은 직사각형 형상에 제한되지 않고, 필요에 따라 정사각형 형상일 수도 있다.
- [217] 전사용 기판(20)과 타겟 기판(30)이 마주하는 영역 상에는 레이저 라인(L)이 고정 배치될 수 있다. 여기서, 레이저 라인(L)은 전사용 기판(20)의 복수의 마이크로 LED(21)를 레이저 리프트-오프(LLO, laser lift-off) 또는 레이저 어블레이션(laser ablation) 방식으로 타겟 기판(30) 상에 전사하기 위한 레이저가

- 조사되는 라인을 의미할 수 있다.
- [218] 예를 들어, 도 11a에 도시된 바와 같이, 레이저 라인(L)은 고정되어 있으며, 전사용 기관(20)과 타겟 기관(30)이 서로 마주하는 방향으로 이동할 수 있다. 이에 따라, 레이저 라인(L)에 상에 위치하는 전사용 기관(20)의 복수의 마이크로 LED(21)는 레이저 라인(L) 상에 위치하는 타겟 기관(30) 상으로 전사될 수 있다.
- [219] 아울러, 설명의 편의를 위해 레이저 라인(L)은 제1 변(30a)을 따라 연장된 것으로 도시하였으나, 레이저 라인(L)은 필요한 폭으로 조사될 수 있다. 또한, 레이저 라인(L)은 고정된 것에 제한되지 않고, 필요에 따라 전사용 기관(20) 및 타겟 기관(30) 상으로 이동할 수도 있다.
- [220] 다음으로, 도 11b에 도시된 바와 같이, 전자 장치(1)는 레이저 라인(L)에 대해 전사용 기관(20)을 제1 방향(G1)과 평행한 H1 방향으로 이동시키고, 타겟 기관(30)을 제1 방향(G1)과 평행한 H2 방향으로 이동시켜 복수의 마이크로 LED(21)를 전사할 수 있다.
- [221] 여기서, H1 방향과 H2 방향은 서로 반대되는 방향일 수 있다.
- [222] 프로세서(60)는 복수의 마이크로 LED(21)를 타겟 기관(30) 상에 제1 방향(G1)으로 전사할 수 있다. 여기서, 제1 방향(G1)은 수직 방향으로 지칭될 수 있으며, Y축 방향과 평행할 수 있다. 아울러, 제1 방향(G1)은 타겟 기관(30)의 제2 변(30b)과 평행한 방향을 의미할 수 있다.
- [223] 프로세서(60)는 전사용 기관(20)의 복수의 마이크로 LED(21)를 타겟 기관(30) 상에 제1 방향(G1)으로 제2 간격(P2)을 둔 제1 복수의 열(n1)로 전사할 수 있다.
- [224] 여기서, 제1 복수의 열(n1)은 제2 간격(P2)을 두고 배치된 n1개의 열을 의미할 수 있다. 아울러, n1은 자연수를 의미할 수 있다. 예를 들어, 도 11b에 도시된 바와 같이 n1이 7일 경우, 제1 방향(G1)의 이동을 통해 제2 간격(P2)으로의 7개의 열의 복수의 마이크로 LED를 전사할 수 있다.
- [225] 또한, 제1 간격(P1)과 제2 간격(P2)은 정수배일 수 있다.
- [226] 아울러, 프로세서(60)는 제1 방향(G1)으로 복수의 마이크로 LED(21)를 타겟 기관(30) 상에 제2 간격(P2)을 둔 제1 복수의 열(n1)로 반복적으로 전사할 수 있다.
- [227] 이에 따라, 도 11c에 도시된 바와 같이, 타겟 기관(30) 상에 제2 간격(P2)을 두고 복수의 제1 마이크로 LED(21-1)가 전사될 수 있다. 이 때, 타겟 기관(30)의 가장자리 영역의 가장자리 복수의 열(n1')에서는 제1 복수의 열(n1)이 아닌 다른 개수의 열로 복수의 마이크로 LED가 전사될 수 있다.
- [228] 아울러, 제1 복수의 마이크로 LED(21-1)는 가로 세로 제2 간격(P2)을 두고 전사될 수 있다. 예를 들어, 제1 복수의 마이크로 LED(21-1)는 제2 변(30b)과 평행한 방향을 따라 제2 간격(P2)을 두고 전사될 수 있다.
- [229] 즉, 상기의 제1 방향(G1)으로의 반복적인 전사를 통해, 제1 복수의 마이크로 LED(21-1)는 타겟 기관(30) 상에 제2 간격(P2)을 두고 배치될 수 있다.
- [230] 다음으로, 도 12a에 도시된 바와 같이, 프로세서(60)는 전사용 기관(20)을 제1

- 복수의 마이크로 LED(21-1)가 배치된 타겟 기판(30) 상에 배치할 수 있다.
- [231] 이후, 도 12b에 도시된 바와 같이, 전자 장치(1)는 레이저 라인(L)에 대해 전사용 기판(20)을 제1 방향(G1)과 평행한 H1 방향으로 이동시키고, 타겟 기판(30)을 제1 방향(G1)과 평행한 H2 방향으로 이동시켜 제2 복수의 마이크로 LED(21-2)를 전사할 수 있다.
- [232] 구체적으로, 프로세서(60)는 제1 복수의 열(n1)로 전사된 제1 복수의 마이크로 LED(21-1) 사이에, 전사용 기판(20)의 복수의 마이크로 LED(21)를 타겟 기판(30) 상에 제1 방향(G1)으로 제1 복수의 열(n1)과 다른 제2 복수의 열(n2)로 전사할 수 있다.
- [233] 또한, 제2 복수의 마이크로 LED(21-1)는 가로 세로로 제2 간격(P2)을 두고 전사될 수 있다. 예를 들어, 제2 복수의 마이크로 LED(21-2)는 제2 변(30b)과 평행한 방향을 따라 제2 간격(P2)을 두고 전사될 수 있다.
- [234] 여기서, 제2 복수의 열(n2)은 제2 간격(P2)을 두고 배치된 n2개의 열을 의미할 수 있다. 아울러, n2은 자연수를 의미할 수 있다. 아울러, 제2 복수의 열(n2)의 수는 제1 복수의 열(n1)의 수보다 작을 수 있다.
- [235] 예를 들어, 제1 복수의 열(n1)이 7이고 제1 복수의 마이크로 LED(21-1)가 제2 간격(P2)으로 배치되며, 제2 복수의 열(n2)이 3이고 제2 복수의 마이크로 LED(21-2)가 제1 복수의 마이크로 LED(21-1) 사이에 제2 간격(P2)으로 배치되는 경우, 제1 방향(G1)으로의 한번의 전사를 통해, 제1 복수의 마이크로 LED(21-1)는 제1 변(30a)과 평행한 방향으로 1, 3, 5, 7, 9, 11, 13 번째 열에 배치될 수 있으며, 제2 복수의 마이크로 LED(21-2)는 제1 변(30a)과 평행한 방향으로 2, 4, 6 번째 열에 배치될 수 있다.
- [236] 이에 따라, 제2 복수의 열(n2)로 전사되는 제2 복수의 마이크로 LED(21-2)는 제1 복수의 열(n1)로 전사된 제1 복수의 마이크로 LED(21-1) 사이에 배치될 수 있다.
- [237] 즉, 제1 복수의 마이크로 LED(21-1)와 제2 복수의 마이크로 LED(21-2)는 제1 변(30a)에 평행한 방향으로 서로 제1 간격(P1)을 두고 배치될 수 있다.
- [238] 아울러, 프로세서(60)는 제1 방향(G1)으로 전사용 기판(20)의 복수의 마이크로 LED(21)를 타겟 기판(30) 상에 제2 간격(P2)을 둔 제2 복수의 열(n2)로 반복적으로 전사할 수 있다.
- [239] 이에 따라, 도 12c에 도시된 바와 같이, 타겟 기판(30) 상에는 제1 복수의 마이크로 LED(21-1)와 제2 복수의 마이크로 LED(21-2)가 수평 방향(X축 방향)을 따라 제1 간격(P1)을 두고 배치될 수 있다.
- [240] 따라서, 도 10에 도시된 전사용 기판(20) 상에 특성 영역의 차이가 있더라도, 전사용 기판(20)의 복수의 마이크로 LED(21)를 제1 복수의 열(n1)의 제1 복수의 마이크로 LED(21-1) 및 제2 복수의 열(n2)의 제2 복수의 마이크로 LED(21-2)로 분산하여 배치함으로써, 특성 영역이 골고루 분산배치될 수 있다.
- [241] 이에 따라, 타겟 기판(30) 상에 배치된 복수의 마이크로 LED의 색상 및 휘도의

균일성을 향상시킬 수 있다.

- [242] 아울러, n_2 는 n_1 의 약수가 아닐 수 있다. 즉, n_1 은 n_2 의 배수가 아닐 수 있다. 예를 들어, n_1 이 8이고 n_2 가 4일 경우, n_2 는 n_1 의 약수로서, 복수의 열 간의 패턴이 반복될 수 있다. 이에 따라, 상기의 반복된 패턴으로 인해 사용자는 일정한 주기의 마이크로 LED의 휘도를 인식하게 되고, 이는 사용자가 타겟 기판(30) 상의 휘도의 균일성을 저해하는 요소가 될 수 있다.
- [243] 이에 따라, n_2 가 n_1 의 약수가 아니므로, 많은 수의 반복된 패턴을 방지하여 타겟 기판(30) 상에 배치된 복수의 마이크로 LED의 색상 및 휘도의 균일성을 향상시킬 수 있다.
- [244] 다음으로, 도 13b에 도시된 바와 같이, 복수의 제1 마이크로 LED(21-1) 및 복수의 제2 마이크로 LED(21-2)를 제1 방향(G1)으로 전사한 이후, 제1 복수의 마이크로 LED(21-1) 및 제2 복수의 마이크로 LED(21-2)가 배치된 상태의 타겟 기판(30)은 기 설정된 방향(R)으로 회전할 수 있다.
- [245] 여기서, 타겟 기판(30)이 기 설정된 방향(R)으로 회전하는 것에 제한되지 않고, 전사용 기판(20) 및 타겟 기판(30) 중 적어도 하나를 회전시킬 수 있다.
- [246] 아울러, 도 13a에 도시된 바와 같이, 제1 방향(G1)으로 전사한 전사용 기판(20)과 다른 전사용 기판(20')이 사용될 수 있다. 예를 들어, 제2 방향(G2)으로 복수의 마이크로 LED를 전사하기 위해 다른 전사용 기판(20')이 사용될 수 있다. 다만, 이에 제한되지 않고, 제1 방향(G1)의 전사에 사용한 전사용 기판(20)을 사용할 수도 있다.
- [247] 다음으로, 도 13b 및 도 13c에 도시된 바와 같이, 전자 장치(1)는 레이저 라인(L)에 대해 전사용 기판(20')을 제2 방향(G2)과 평행한 I1 방향으로 이동시키고, 타겟 기판(30)을 제2 방향(G2)과 평행한 I2 방향으로 이동시켜 복수의 마이크로 LED(21)를 전사할 수 있다.
- [248] 여기서, I1 방향과 I2 방향을 서로 반대되는 방향일 수 있다. 아울러, 제2 방향(G2)은 회전된 타겟 기판(30)의 제1 변(30a)과 평행한 방향일 수 있다.
- [249] 구체적으로, 프로세서(60)는 다른 전사용 기판(20')의 복수의 마이크로 LED(21')를 타겟 기판(30) 상에 제1 방향(G1)과 수직인 제2 방향(G2)으로 전사할 수 있다.
- [250] 아울러, 프로세서(60)는 제1 방향(G1)으로 전사된 복수의 마이크로 LED(21-1, 21-2) 사이에 다른 전사용 기판(20')의 복수의 마이크로 LED(21')를 전사할 수 있다. 또한, 프로세서(60)는 복수의 제3 마이크로 LED(21-3)를 제2 간격(P2)을 두고 전사할 수 있다.
- [251] 예를 들어, 도 13c에 도시된 바와 같이, 제1 복수의 마이크로 LED(21-1)와 제2 복수의 마이크로 LED(21-2)는 제2 변(30b)과 평행한 방향으로 제2 간격(P2)을 두고 배치된 상태이며, 제2 방향(G2)으로 전사되는 제3 복수의 마이크로 LED(21-3)는 제1 복수의 마이크로 LED(21-1) 사이 및 제2 복수의 마이크로 LED(21-2) 사이에 전사될 수 있다.

- [252] 여기서, 제3 복수의 마이크로 LED(21-3)는 복수의 제3 열(n3)로서, 제2 방향(G2)으로 타겟 기관(30) 상에 전사될 수 있다. 여기서, n3은 자연수일 수 있다.
- [253] 이에 따라, 도 14에 도시된 바와 같이, 타겟 기관(30) 상에 전사된 제1 내지 제3 복수의 마이크로 LED(21-1, 21-2, 21-3)는 서로 제1 간격(P1)으로 배치될 수 있다.
- [254] 다만, 전술한 바와 같이, 제2 방향(G2)으로 제3 복수의 마이크로 LED(21-3)를 전사할 경우에도, 제1 복수의 마이크로 LED(21-1) 및 제2 복수의 마이크로 LED(21-2)와 같이 복수의 열로 구분하여 단계적으로 전사할 수도 있다.
- [255] 프로세서(60)는 전사용 기관(20) 및 다른 전사용 기관(20')의 특성 정보를 이용하여, 타겟 기관(30) 상에 전사될 제1 내지 제3 복수의 마이크로 LED(21-1, 21-2, 21-3)를 결정할 수 있다.
- [256] 예를 들어, 프로세서(60)는 시뮬레이션을 통해, 최적화된 제1 복수의 열(n1), 제2 복수의 열(n2)을 결정할 수 있다.
- [257] 이에 따라, 복수의 마이크로 LED(21)는 비교적 균일한 휘도, 색상을 구현할 수 있으며, 분산 배치된 복수의 마이크로 LED(21)가 구현하는 디스플레이 화면의 무라(mura)의 시인성을 크게 감소시킬 수 있다.
- [258] 한편, 이하에서는, 도 15a 내지 도 17b를 참조하여, 본 개시의 또 다른 실시 예에 따른 마이크로 LED(21) 배치 방법에 대해 설명한다.
- [259] 도 15a는 전사용 기관(20)을 나타낸 상면도이고, 도 15b는 본 개시의 또 다른 실시 예에 따른 복수의 제1 전사 면적(J1)이 표시된 타겟 기관(30)의 개략도이며, 도 15c는 제1 전사 면적(J1)으로 일부 전사된 상태의 타겟 기관(30)을 나타낸 상면도이고, 도 16a는 제1 전사 면적(J1)으로 전사된 상태 이후의 전사용 기관(20)을 나타낸 상면도이며, 도 16b는 제1 전사 면적(J1)으로 전사된 상태 이후의 타겟 기관(30) 상에 복수의 제2 전사 면적(J2)이 표시된 타겟 기관(30)의 개략도이고, 도 16c는 제2 전사 면적(J2)으로 일부 전사된 상태의 타겟 기관(30)을 나타낸 상면도이며, 도 17a는 제2 전사 면적(J2)으로 전사하는 과정의 타겟 기관을 나타낸 상면도이고, 도 17b는 본 개시의 또 다른 실시 예에 따른 전사 공정이 끝난 상태의 타겟 기관(30)을 나타낸 상면도이다.
- [260] 여기서, 동일한 구성에 대해서는 동일한 부재번호를 사용하였으며, 중복되는 설명은 생략한다. 예를 들어, 복수의 마이크로 LED(21), 전사용 기관(20), 타겟 기관(30), 저장부(50) 및 프로세서(60)는 전술한 바와 동일하다.
- [261] 도 15a에 도시된 바와 같이, 전사용 기관(20)은 제조 공차로 인해, 서로 다른 특성 영역을 나타내며, 프로세서(60)는 전사용 기관(20)을 복수의 영역(A, B, C, D)으로 구획할 수 있다.
- [262] 아울러, 전자 장치(1)는 전사용 기관(20)에 배치된 복수의 마이크로 LED(21)를 저장부(50)에 저장된 특성 정보를 이용하여 타겟 기관(30) 상으로 전사할 수 있다.
- [263] 구체적으로, 도 15b에 도시된 바와 같이, 프로세서(60)는 타겟 기관(30)의

- 크기를 고려하여, 타겟 기관(30)을 복수의 제1 전사 면적(J1)으로 구획할 수 있다.
- [264] 예를 들어, 프로세서(60)는 제1 전사 면적(J1)으로 복수의 제4 마이크로 LED(21-4)를 전사할 수 있으며, 제1 전사 면적(J1)과 다른 제2 전사 면적(J2)으로 복수의 제5 마이크로 LED(21-5)를 전사될 수 있다.
- [265] 프로세서(60)는 전사용 기관(20)의 복수의 마이크로 LED(21)의 특성 정보를 기초로 타겟 기관(30)의 무라 분산 값 및 복수의 마이크로 LED(21)의 한번에 전사되는 전사 면적으로 인한 전사 시간을 고려하여, 타겟 기관(30) 상의 전사 면적(J1, J2)를 결정할 수 있다.
- [266] 여기서, 무라 분산 값이란, 서로 다른 특성 정보를 가지는 복수의 마이크로 LED(21)가 타겟 기관(30)에 배치될 경우, 복수의 마이크로 LED(21)의 특성 정보의 분포도를 의미할 수 있다.
- [267] 예를 들어, 전사용 기관(20)에서 타겟 기관(30)으로 전사되는 전사 면적이 작을수록, 전사용 기관(20) 상의 복수의 마이크로 LED(21)는 타겟 기관(30) 상에 무라 분산 값이 커질 수 있다. 따라서, 타겟 기관(30) 상에 복수의 마이크로 LED(21)가 작동 시, 타겟 기관(30) 상의 균일한 휘도를 구현할 수 있다. 다만, 전사용 기관(20)에서 타겟 기관(30)으로 전사되는 전사 면적이 작을수록, 타겟 기관(30)으로의 전사 시간이 늘어나게 된다.
- [268] 따라서, 프로세서(60)는 복수의 마이크로 LED(21)의 특성 정보, 무라 분산 값, 전사 시간을 고려한 시뮬레이션을 통해, 최적의 전사 면적을 결정할 수 있다.
- [269] 먼저, 도 15c에 도시된 바와 같이, 복수의 마이크로 LED(21)는 전사용 기관(20) 상의 제1 전사 면적(J1)으로 타겟 기관(30) 상에 전사될 수 있다. 즉, 전사용 기관(20)의 복수의 마이크로 LED(21)를 타겟 기관(30) 상에 제1 전사 면적(J1)으로 전사할 수 있다.
- [270] 여기서, 전사 면적에 대응하는 복수의 마이크로 LED(21)는 픽 앤 플레이스 방식으로 일괄적으로 타겟 기관(30) 상에 전사될 수 있다.
- [271] 이에 따라, 제1 전사 면적(J1) 내에 포함되는 복수의 마이크로 LED(21)는 타겟 기관(30)의 제1 전사 면적(J1)에 대응되는 위치에 반복적으로 전사될 수 있다.
- [272] 예를 들어, 타겟 기관(30) 상에 제1 전사 면적(J1)이 8개가 존재하므로, 전사 장치(1)는 제1 전사 면적(J1)의 복수의 마이크로 LED(21)를 8번 전사하는 경우, 타겟 기관(30)의 복수의 제1 전사 면적(J1)을 채울 수 있다.
- [273] 즉, 전사용 기관(20)의 복수의 제4 마이크로 LED(21-4)를 제1 전사 면적(J1)으로 일괄적으로 타겟 기관(30) 상에 전사할 수 있다. 아울러, 도 15c에 도시된 바와 같이, 제1 전사 면적(J1) 내에 포함되는 복수의 제4 마이크로 LED(21-4)는 가로 세로 방향으로 제2 간격(P2)으로 이격된 상태로 타겟 기관(30) 상에 전사될 수 있다.
- [274] 즉, 제1 전사 면적(J1)의 홀수의 열, 홀수의 행에 배치된 복수의 제4 마이크로 LED(21-4)가 타겟 기관(30) 상에 전사될 수 있다.
- [275] 여기서, 프로세서(60)는 전사용 기관(20)의 제1 영역(A) 내에 배치된 복수의

마이크로 LED(21)를 타겟 기관(30) 상에 전사할 수 있다.

- [276] 다음으로, 도 16a 내지 도 16c에 도시된 바와 같이, 프로세서(60)는 전사용 기관(20)의 복수의 마이크로 LED(21) 중 제1 전사 면적(J1)과 다른 제2 전사 면적(J2) 내에 제2 간격(P2)으로 배치된 복수의 마이크로 LED(21)를 타겟 기관(30) 상에 제2 전사 면적(J2)으로 전사할 수 있다.
- [277] 여기서, 프로세서(60)는 제2 전사 면적(J2) 내의 복수의 마이크로 LED(21)를 제1 전사 면적(J1) 내의 복수의 마이크로 LED(21) 사이에 전사할 수 있다.
- [278] 예를 들어, 도 16c에 도시된 바와 같이, 제1 전사 면적(J1)의 복수의 제4 마이크로 LED(21-4)가 전사된 타겟 기관(30) 상에, 제2 전사 면적(J2)의 복수의 제5 마이크로 LED(21-5)가 전사될 수 있다. 이때, 제1 전사 면적(J1)과 제2 전사 면적(J2)은 타겟 기관(30) 상에서 서로 겹칠 수 있다.
- [279] 이에 따라, 제2 전사 면적(J2) 내의 제5 복수의 마이크로 LED(21-5)는 제2 간격(P2)의 복수의 제4 마이크로 LED(21-4) 사이에 배치될 수 있다.
- [280] 따라서, 제4 복수의 마이크로 LED(21-5)과 제5 복수의 마이크로 LED(21-5)는 가로 세로 방향으로 제1 간격(P1)을 두고 교번적으로 전사 및 배치될 수 있다.
- [281] 아울러, 제2 전사 면적(J2)은 제1 전사 면적(J1)의 약수가 아닐 수 있다. 만약, 제2 전사 면적(J2)이 제1 전사 면적(J1)의 약수일 경우, 복수의 열 간의 패턴이 반복될 수 있다.
- [282] 이에 따라, 상기의 반복된 패턴으로 인해 사용자는 일정한 주기의 마이크로 LED의 휘도를 인식하게 되고, 이는 사용자가 타겟 기관(30) 상의 휘도의 균일성을 저해하는 요소가 될 수 있다.
- [283] 이에 따라, 제2 전사 면적(J2)은 제1 전사 면적(J1)의 약수가 아니므로, 반복된 패턴을 방지하여 타겟 기관(30) 상에 배치된 복수의 마이크로 LED의 색상 및 휘도의 균일성을 향상시킬 수 있다.
- [284] 여기서, 프로세서(60)는 전사용 기관(20)의 제1 영역(A)과 다른 제2 영역(D) 내에 배치된 복수의 마이크로 LED(21)를 제2 전사 면적(J2)으로서, 타겟 기관(30) 상에 전사할 수 있다.
- [285] 이에 따라, 제1 전사 면적(J1)은 전사용 기관(20)의 제1 영역(A)에서 전사되고, 제2 전사 면적(J2)은 전사용 기관(20)의 제2 영역(D)에서 전사되므로, 특정 정보가 상이한 복수의 마이크로 LED(21)의 일정 수준 이상의 분산 배치가 가능하다.
- [286] 따라서, 타겟 기관(30) 상에 전사된 제4 및 제5 복수의 마이크로 LED(21-4, 21-5)의 색상 및 휘도의 균일성이 향상될 수 있다.
- [287] 다음으로, 도 17a을 참조할 때, 타겟 기관(30)의 크기에 의해 제2 전사 면적(J2)과 대응되지 않는 크기의 제3 전사 면적(J3) 및 제4 전사 면적(J4)을 포함할 수 있다.
- [288] 이때, 제2 전사 면적(J2) 내에 포함되는 복수의 마이크로 LED(21)를 제3 전사 면적(J3) 및 제4 전사 면적(J4)에 전사함으로써, 도 17b와 같이 복수의 마이크로

LED(21)를 제1 간격(P1)으로 전사할 수 있다.

- [289] 다만, 필요에 따라, 제3 전사 면적(J3) 및 제4 전사 면적(J4)에 맞는 복수의 마이크로 LED를 전사할 수도 있다.
- [290] 이에 따라, 전자 장치(1)는 타겟 기판(30) 상에 다양한 크기의 전사 면적(J1, J2)을 통해 반복적으로 전사함으로써, 다양한 특성 정보를 가지는 복수의 마이크로 LED를 타겟 기판(30) 상에 분산하여 전사할 수 있다.
- [291] 따라서, 복수의 마이크로 LED(21)는 비교적 균일한 휘도, 색상을 구현할 수 있으며, 분산 배치된 복수의 마이크로 LED(21)가 구현하는 디스플레이 화면의 무라(mura)의 시인성을 크게 감소시킬 수 있다.
- [292] 한편, 상술한 본 개시의 다양한 실시 예들에 따른 방법들은, 기존 전자 장치에 설치 가능한 어플리케이션 형태로 구현될 수 있다.
- [293] 또한, 상술한 본 개시의 다양한 실시 예들에 따른 방법들은, 기존 전자 장치에 대한 소프트웨어 업그레이드, 또는 하드웨어 업그레이드 만으로도 구현될 수 있다.
- [294] 또한, 상술한 본 개시의 다양한 실시 예들은 전자 장치에 구비된 임베디드 서버, 또는 전자 장치의 외부 서버를 통해 수행되는 것도 가능하다.
- [295] 한편, 이상에서 설명된 다양한 실시 예들은 소프트웨어(software), 하드웨어(hardware) 또는 이들의 조합을 이용하여 컴퓨터(computer) 또는 이와 유사한 장치로 읽을 수 있는 기록 매체 내에서 구현될 수 있다. 일부 경우에 있어 본 명세서에서 설명되는 실시 예들이 프로세서(130) 자체로 구현될 수 있다. 소프트웨어적인 구현에 의하면, 본 명세서에서 설명되는 절차 및 기능과 같은 실시 예들은 별도의 소프트웨어 모듈들로 구현될 수 있다. 소프트웨어 모듈들 각각은 본 명세서에서 설명되는 하나 이상의 기능 및 동작을 수행할 수 있다.
- [296] 한편, 상술한 본 개시의 다양한 실시 예들에 따른 전자 장치(100)의 프로세싱 동작을 수행하기 위한 컴퓨터 명령어(computer instructions)는 비일시적 컴퓨터 판독 가능 매체(non-transitory computer-readable medium)에 저장될 수 있다. 이러한 비일시적 컴퓨터 판독 가능 매체에 저장된 컴퓨터 명령어는 특정 기기의 프로세서에 의해 실행되었을 때 상술한 다양한 실시 예에 따른 전자 장치(100)에서의 처리 동작을 특정 기기가 수행하도록 한다.
- [297] 비일시적 컴퓨터 판독 가능 매체란 레지스터, 캐쉬, 메모리 등과 같이 짧은 순간 동안 데이터를 저장하는 매체가 아니라 반영구적으로 데이터를 저장하며, 기기에 의해 판독(reading)이 가능한 매체를 의미한다. 비일시적 컴퓨터 판독 가능 매체의 구체적인 예로는, CD, DVD, 하드 디스크, 블루레이 디스크, USB, 메모리카드, ROM 등이 있을 수 있다.
- [298] 이상에서는 본 개시의 다양한 실시예를 각각 개별적으로 설명하였으나, 각 실시예들은 반드시 단독으로 구현되어야만 하는 것은 아니며, 각 실시예들의 구성 및 동작은 적어도 하나의 다른 실시예들과 조합되어 구현될 수도 있다.
- [299] 또한, 이상에서는 본 개시의 바람직한 실시예에 대하여 도시하고

설명하였지만, 본 개시는 상술한 특정의 실시예에 한정되지 아니하며, 청구범위상에서 청구하는 본 개시의 요지를 벗어남이 없이 당해 개시가 속하는 기술분야에서 통상의 지식을 가진 자에 의해 다양한 변형실시가 가능한 것은 물론이고, 이러한 변형실시들은 본 개시의 기술적 사상이나 전망으로부터 개별적으로 이해되어서는 안될 것이다.

[300]

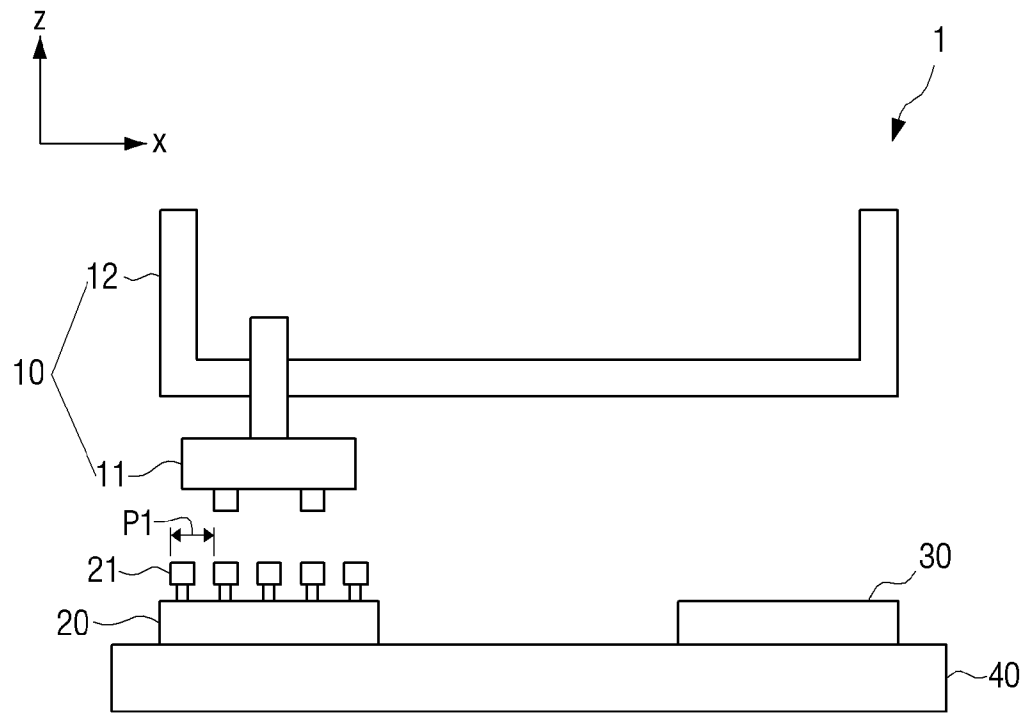
청구범위

- [청구항 1] 전자 장치에 있어서,
전사용 기판에 배치된 복수의 LED를 타겟 기판으로 이동하여 배치할 수 있는 전송 장치;
상기 복수의 LED 각각의 특성 정보가 저장된 저장부; 및
상기 저장된 특성 정보에 기초하여 결정된 상기 복수의 LED 각각의 상기 타겟 기판 상의 배치 위치에 상기 복수의 LED 각각을 배치하도록 상기 전송 장치를 제어하는 프로세서;를 포함하는 전자 장치.
- [청구항 2] 제1항에 있어서,
상기 프로세서는,
상기 전사용 기판 및 상기 타겟 기판을 복수의 영역으로 구획하고,
상기 타겟 기판을 구성하는 복수의 영역 간의 출력 특성이 균일하고 상기 타겟 기판의 일 영역에 상기 전사용 기판의 서로 다른 영역 내의 LED들이 배치되도록, 상기 복수의 LED 각각의 배치 위치를 결정하는 전자 장치.
- [청구항 3] 제2항에 있어서,
상기 프로세서는,
상기 전사용 기판의 서로 다른 영역 내의 LED들이 교번적으로 상기 타겟 기판의 상기 일 영역에 배치되도록 상기 전송 장치를 제어하는 전자 장치.
- [청구항 4] 제1항에 있어서,
상기 프로세서는,
상기 전사용 기판 상에 배치된 복수의 LED 중 상호 이격된 복수의 LED가 동시에 픽업되도록 상기 전송 장치를 제어하는 전자 장치.
- [청구항 5] 제1항에 있어서,
상기 전송 장치는,
상기 전사용 기판 상의 복수의 LED를 동시에 픽업하여 상기 타겟 기판에 배치하고,
상기 프로세서는,
상기 동시에 픽업할 복수의 LED 간의 간격을 결정하고, 상기 결정된 상기 간격에 기초하여 복수의 LED가 동시에 픽업되도록 상기 전송 장치를 제어하는 전자 장치.
- [청구항 6] LED 배치 방법에 있어서,
복수의 LED가 배치된 전사용 기판을 복수의 영역으로 구획하는 단계;
상기 복수의 LED 각각의 특성 정보에 기초하여, 타겟 기판을 구성하는 복수의 영역 간의 출력 특성이 균일하고 상기 타겟 기판의 일 영역에 상기 전사용 기판의 서로 다른 영역 내의 LED들이 배치되도록, 상기 복수의 LED 각각의 배치 위치를 결정하는 단계; 및
상기 결정된 상기 타겟 기판 상의 배치 위치에 상기 복수의 LED 각각을

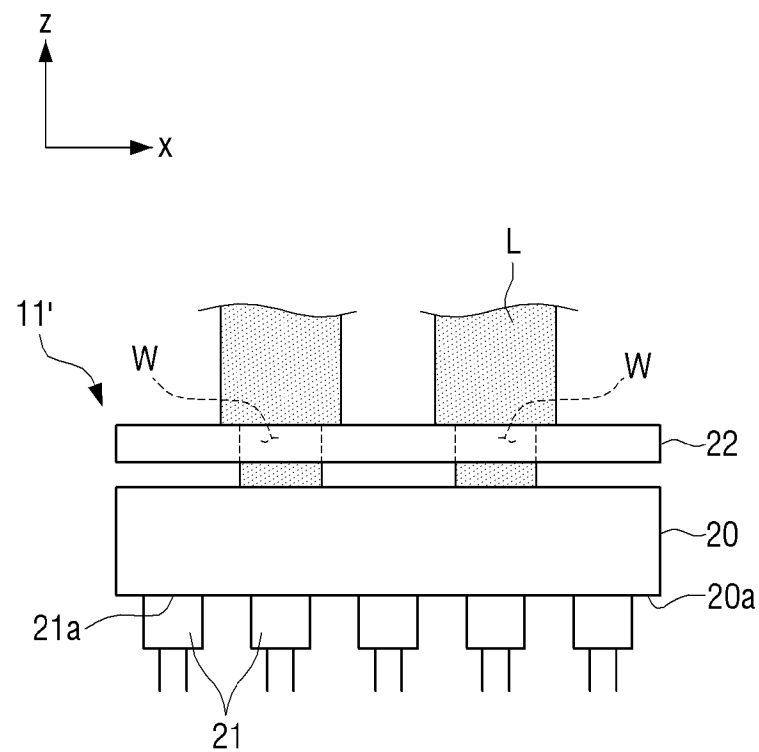
- 배치하는 단계;를 포함하는 LED 배치 방법.
- [청구항 7] 제6항에 있어서,
상기 배치하는 단계는,
상기 전사용 기관의 서로 다른 영역 내의 LED들이 교번적으로 상기 타겟 기관의 일 영역에 배치되도록 제어하는 LED 배치 방법.
- [청구항 8] 제6항에 있어서,
상기 배치하는 단계는,
상기 전사용 기관 상의 상호 이격된 복수의 LED를 동시에 픽업하여 상기 타겟 기관에 배치하는 LED 배치 방법.
- [청구항 9] 제8항에 있어서,
상기 결정하는 단계는,
상기 동시에 픽업할 복수의 LED 간의 간격을 결정하고,
상기 배치하는 단계는,
상기 결정된 간격에 기초하여 복수의 LED를 동시에 픽업하는 LED 배치 방법.
- [청구항 10] 제8항에 있어서,
상기 결정하는 단계는,
저장된 복수의 전사용 기관 각각의 특성 정보에 기초하여 상기 복수의 전사용 기관 각각의 복수의 LED에 대한 상기 타겟 기관 상의 배치 위치를 결정하는 LED 배치 방법.
- [청구항 11] 제8항에 있어서,
상기 결정하는 단계는,
상기 타겟 기관의 복수의 영역 간의 출력 특성 및 전송 장치의 이동 거리를 고려하여 상기 타겟 기관 상의 배치 위치를 결정하는 LED 배치 방법.
- [청구항 12] 제6항에 있어서,
상기 배치하는 단계는,
상기 전사용 기관의 복수의 LED를 상기 타겟 기관 상에 제1 방향으로 제2 간격을 둔 제1 복수의 열로 전사하는 단계;
상기 제1 복수의 열로 전사된 복수의 LED 사이에, 상기 전사용 기관의 복수의 LED를 상기 타겟 기관 상에 상기 제1 방향으로 상기 제1 복수의 열과 다른 제2 복수의 열로 전사하는 단계; 및
상기 전사용 기관의 복수의 LED를 상기 타겟 기관 상에 상기 제1 방향과 수직한 제2 방향으로 전사하는 단계;를 포함하고,
상기 제2 복수의 열로 전사한 이후, 상기 전사용 기관 및 상기 타겟 기관 중 적어도 하나를 회전시키는 단계를 더 포함하는 LED 배치 방법.
- [청구항 13] 제12항에 있어서,
상기 제2 복수의 열로 전사하는 단계는, 상기 복수의 LED를 제2 간격을

- 두고 전사하고,
 상기 제2 방향으로 전사하는 단계는 상기 제1 방향으로 전사된 복수의 LED 사이에 상기 전사용 기관의 복수의 LED를 전사하는 LED 배치 방법.
 [청구항 14] 제6항에 있어서,
 상기 배치하는 단계는,
 상기 전사용 기관의 복수의 LED 중 제1 전사 면적 내에 제2 간격으로 배치된 복수의 LED를 상기 타겟 기관 상에 상기 제1 전사 면적으로 전사하는 단계; 및
 상기 전사용 기관의 복수의 LED 중 상기 제1 전사 면적과 다른 제2 전사 면적내에 상기 제2 간격으로 배치된 복수의 LED를 상기 타겟 기관 상에 상기 제2 전사 면적으로 전사하는 단계;를 포함하고,
 상기 제2 전사 면적으로 전사하는 단계는, 상기 제2 전사 면적 내의 복수의 LED를 상기 제1 전사 면적 내의 복수의 LED 사이에 전사하는 LED 배치 방법.
 [청구항 15] 제14항에 있어서,
 상기 제1 전사 면적으로 전사하는 단계는, 상기 전사용 기관의 제1 영역 내에 배치된 복수의 LED를 전사하고,
 상기 제2 전사 면적으로 전사하는 단계는, 상기 전사용 기관의 제1 영역과 다른 제2 영역 내에 배치된 복수의 LED를 전사하는 LED 배치 방법.

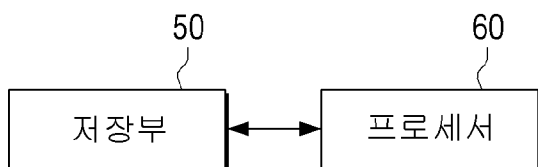
[도 1a]



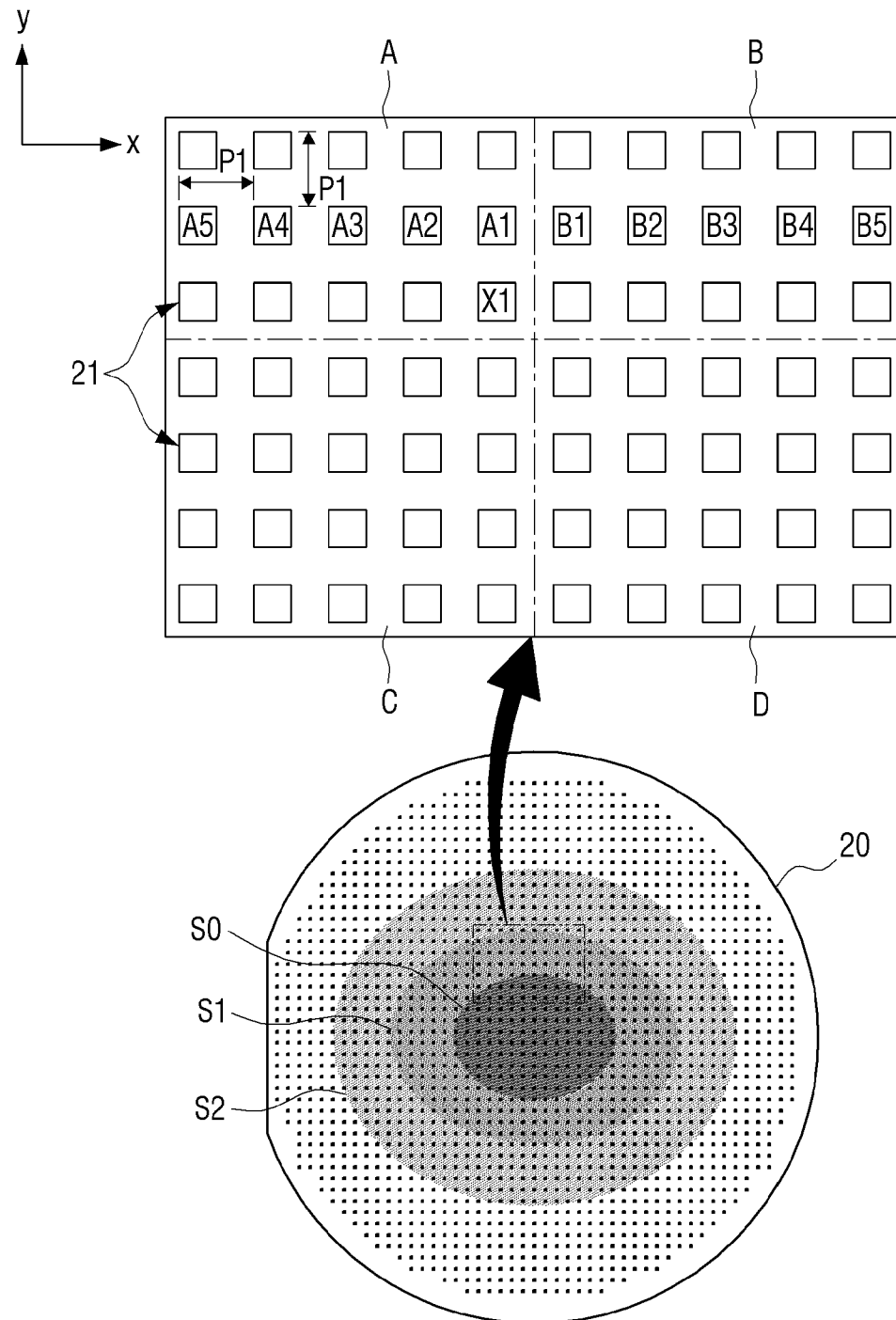
[도 1b]



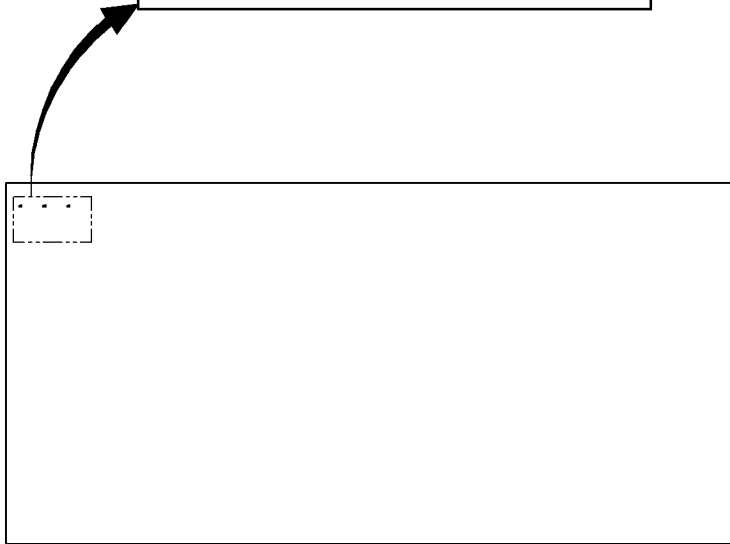
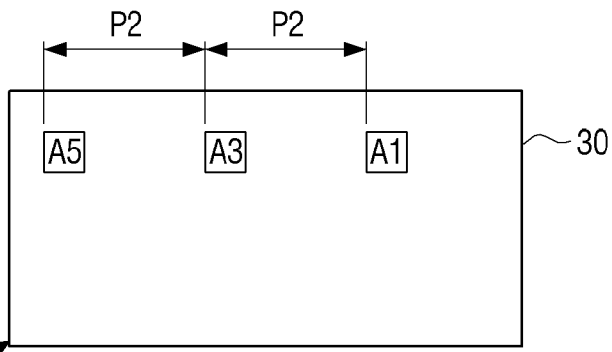
[도 2]



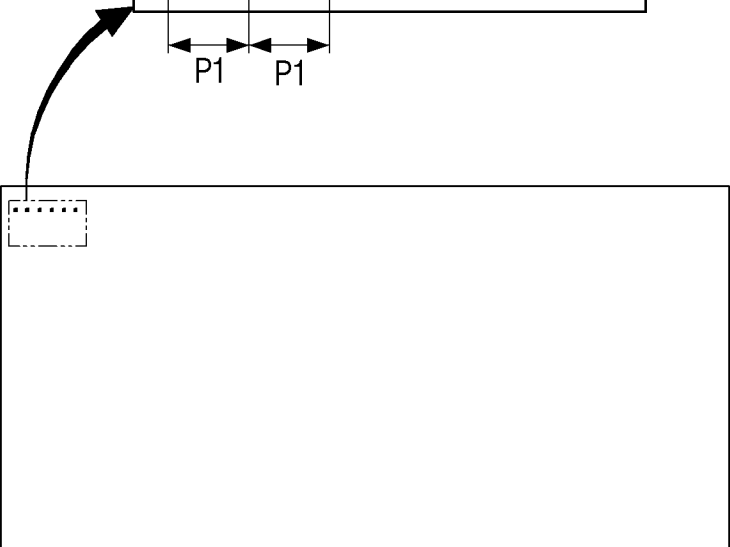
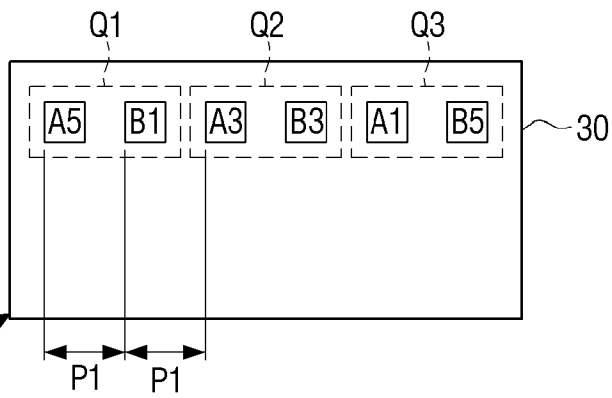
[도3]



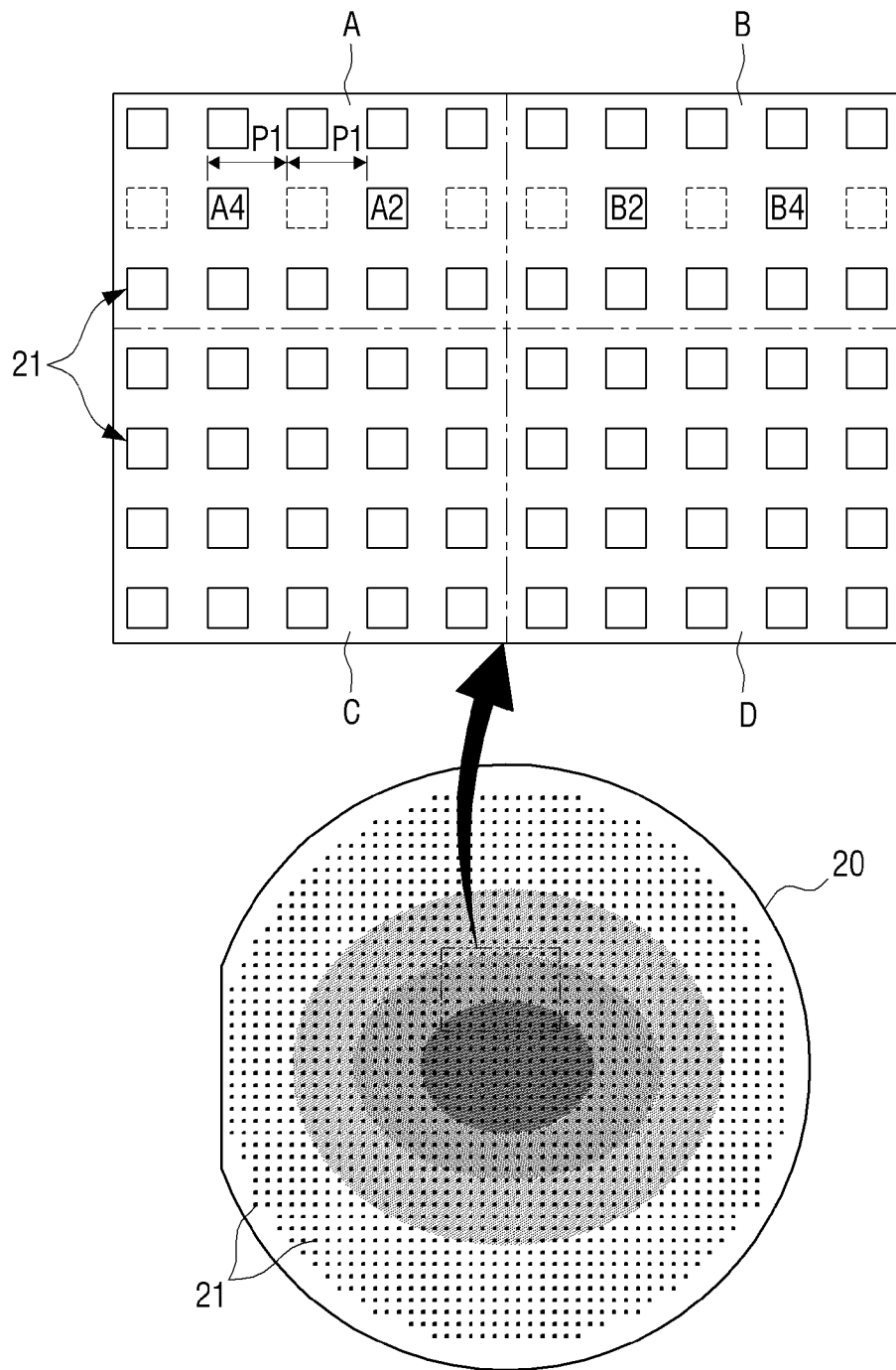
[도4a]



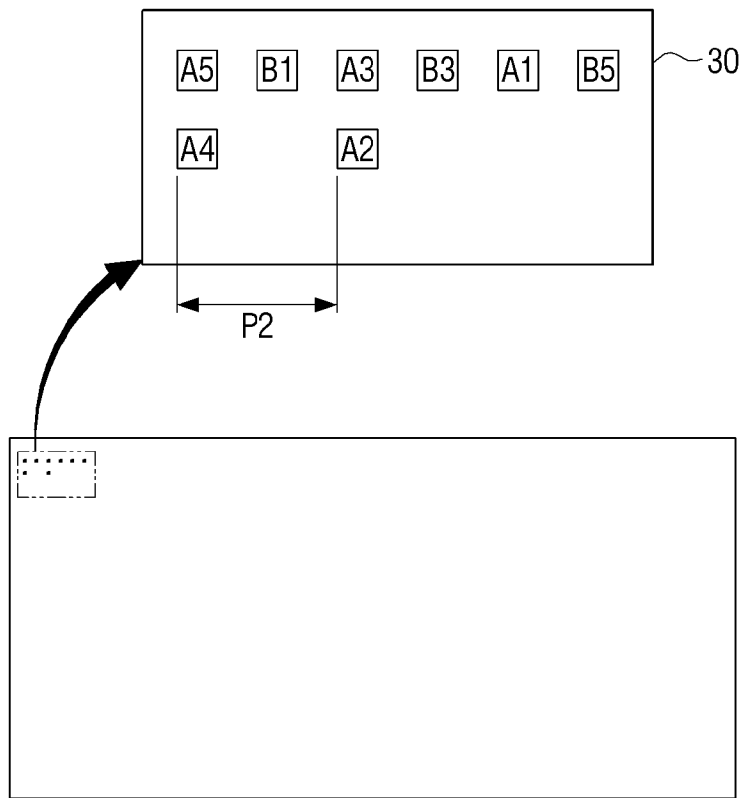
[도4b]



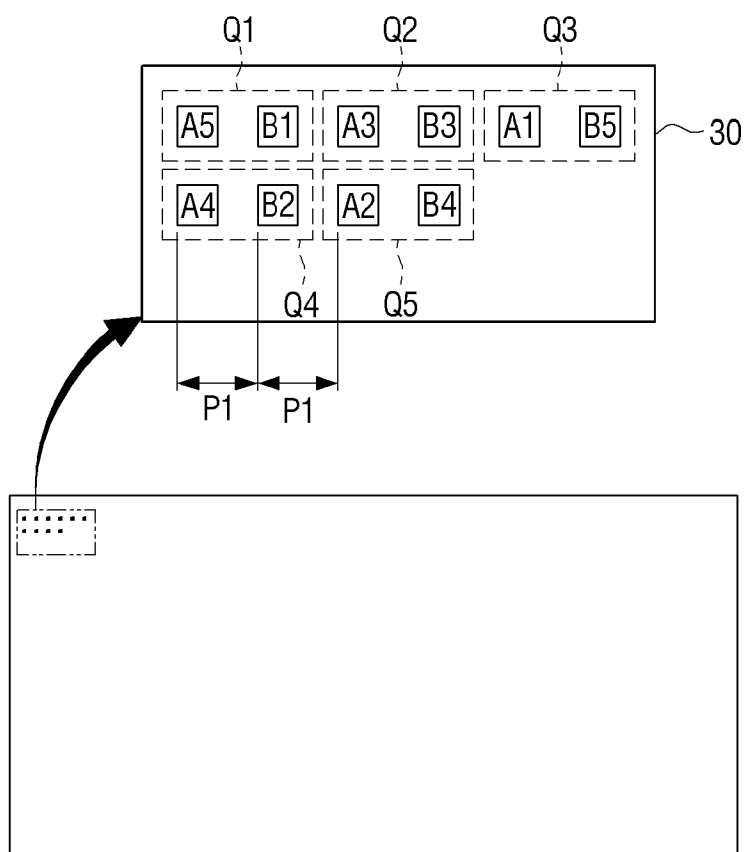
[도5]



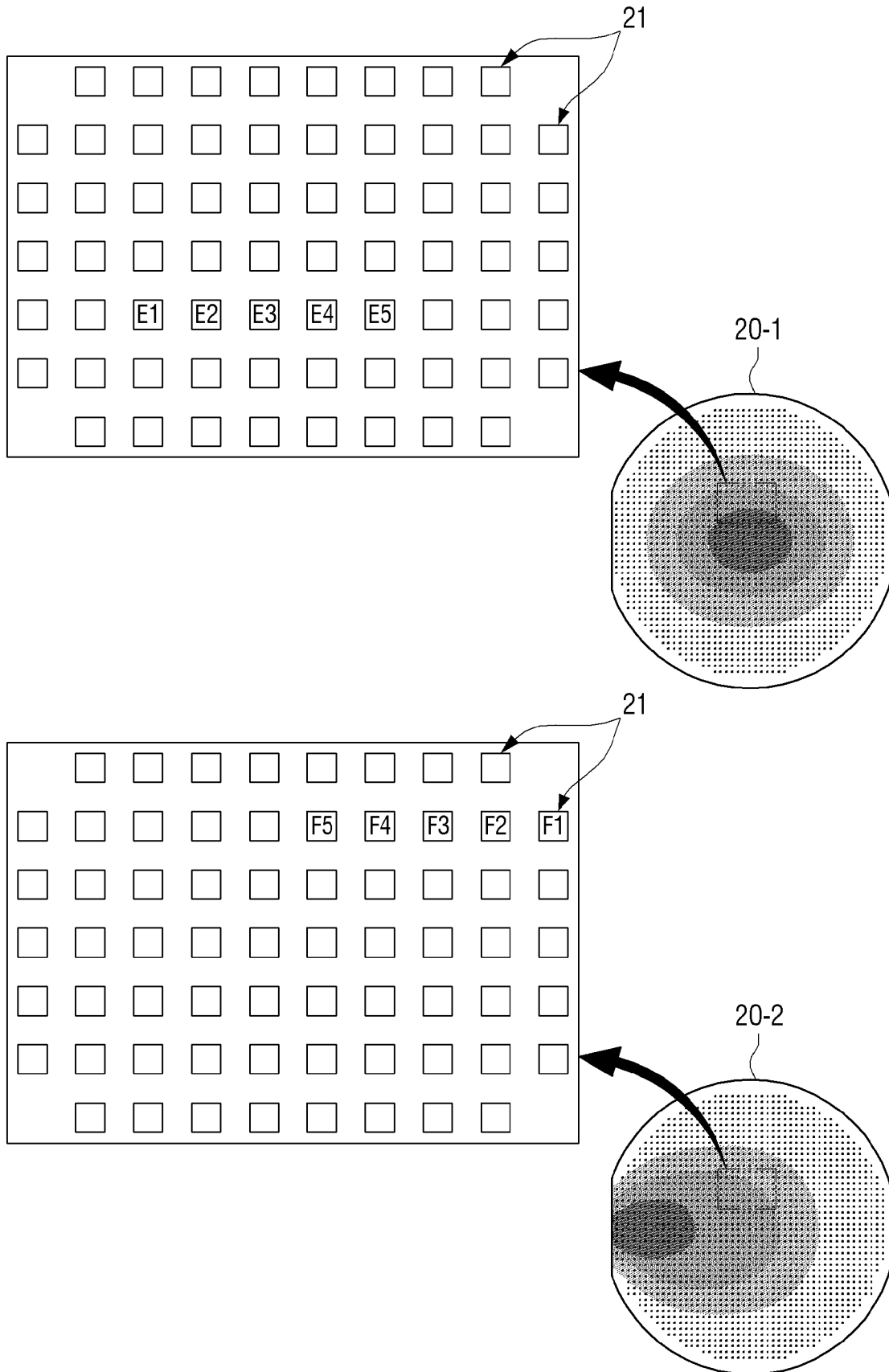
[도6a]



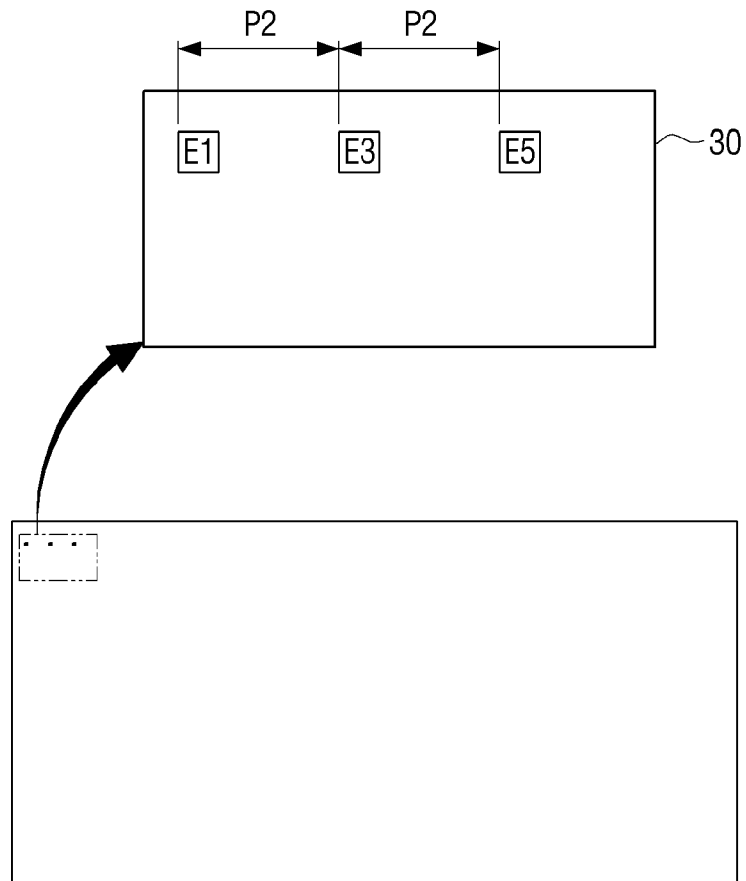
[도6b]



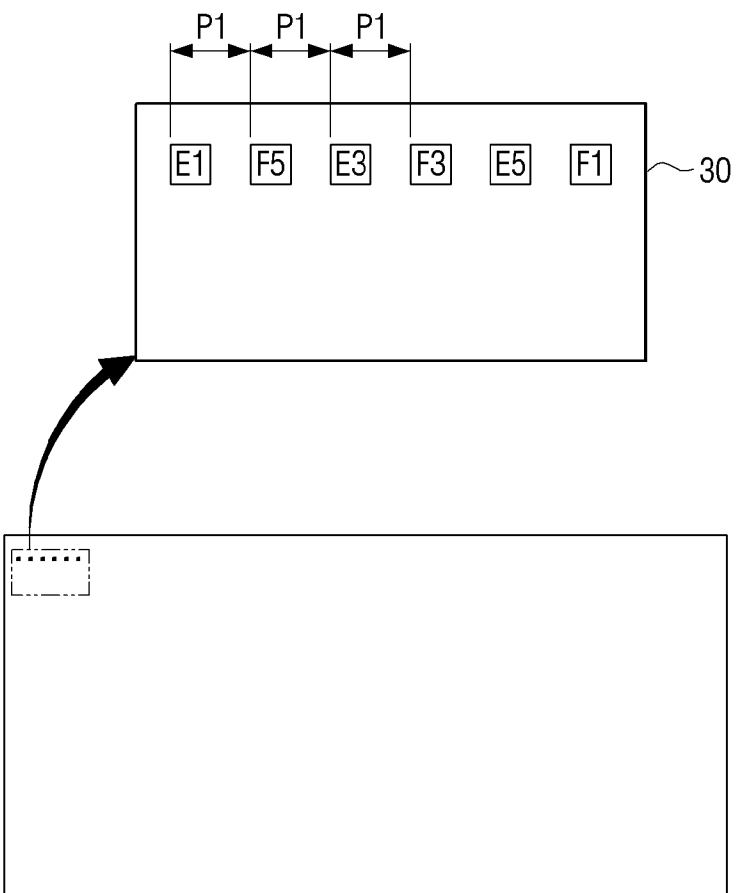
[도7]



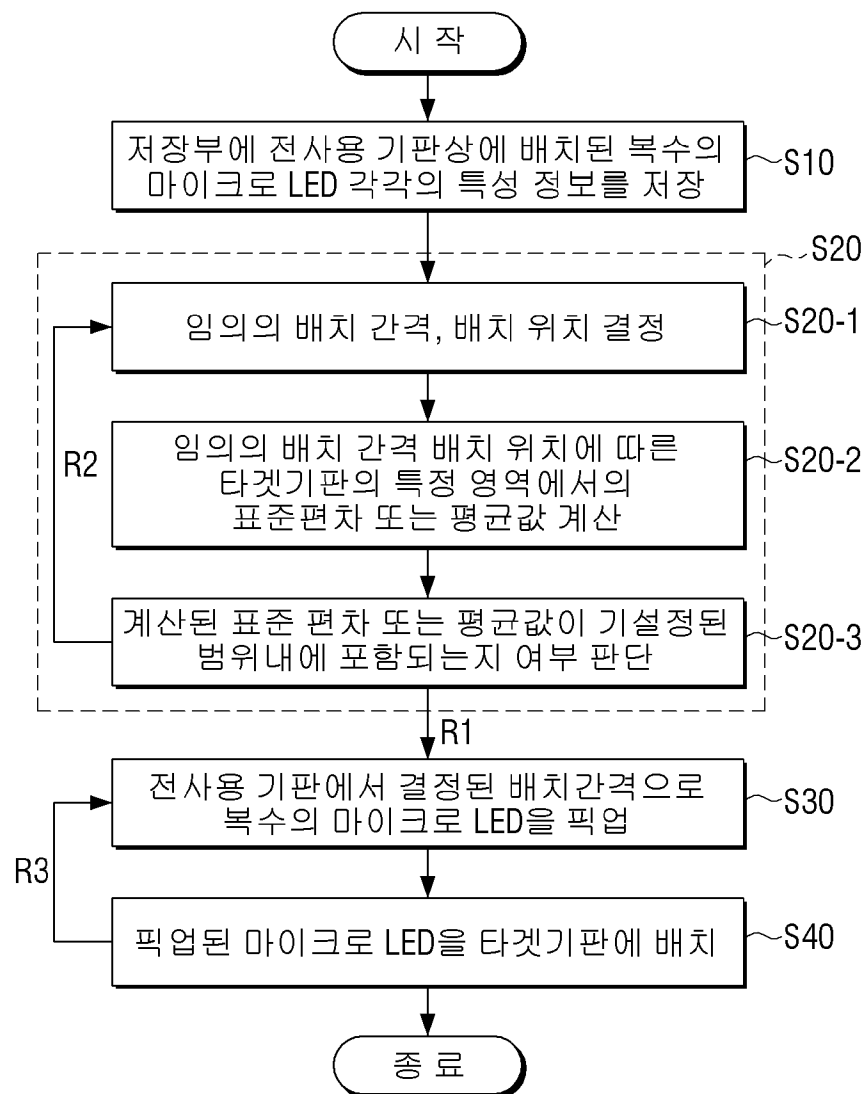
[도8a]



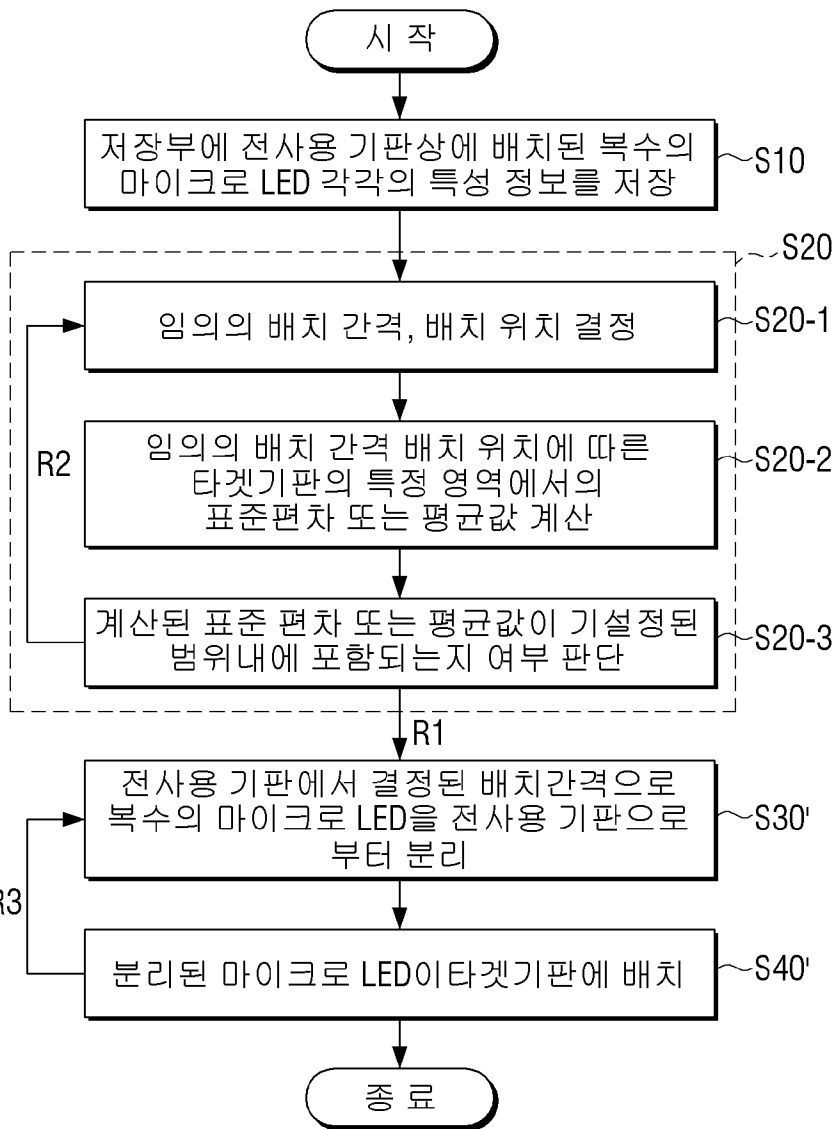
[도8b]



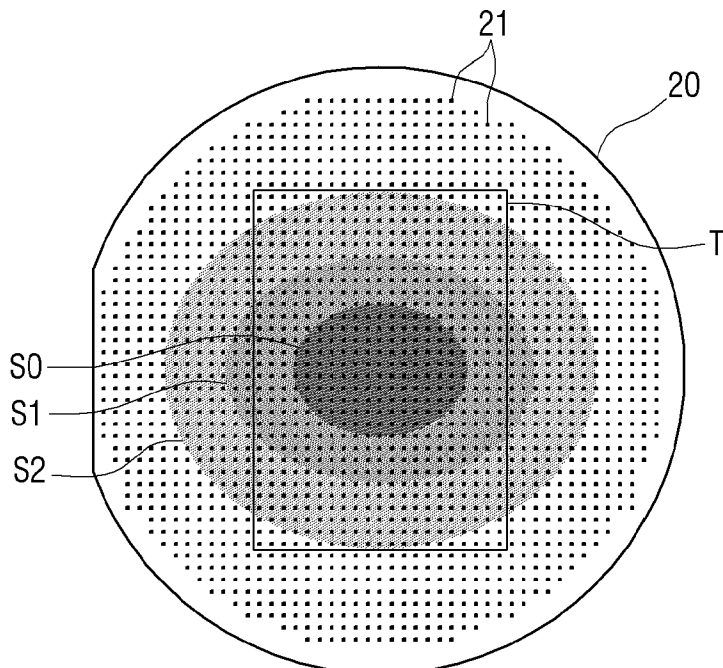
[도9a]



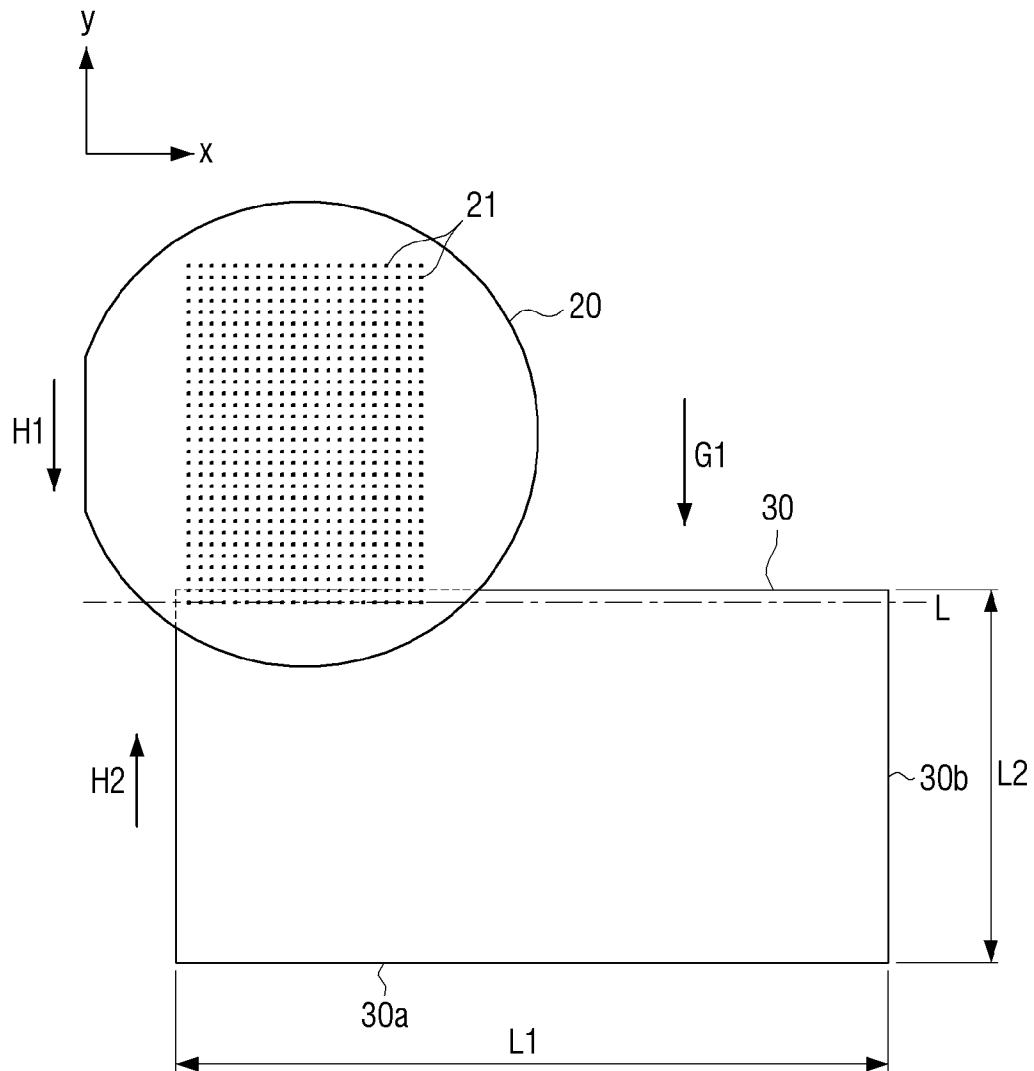
[도9b]



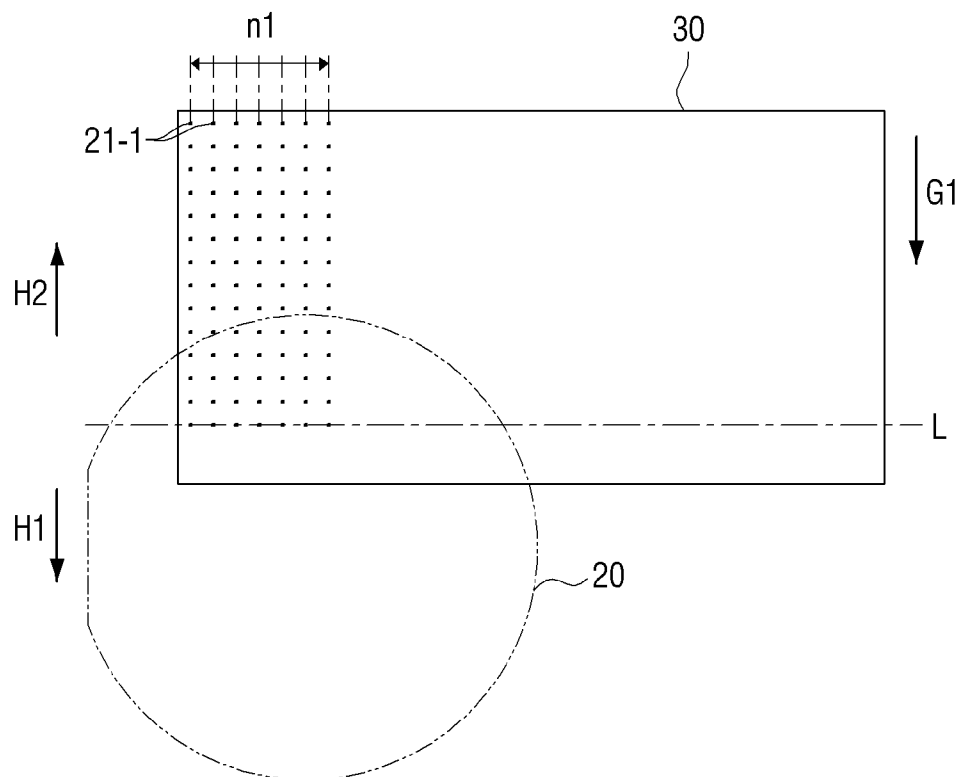
[도10]



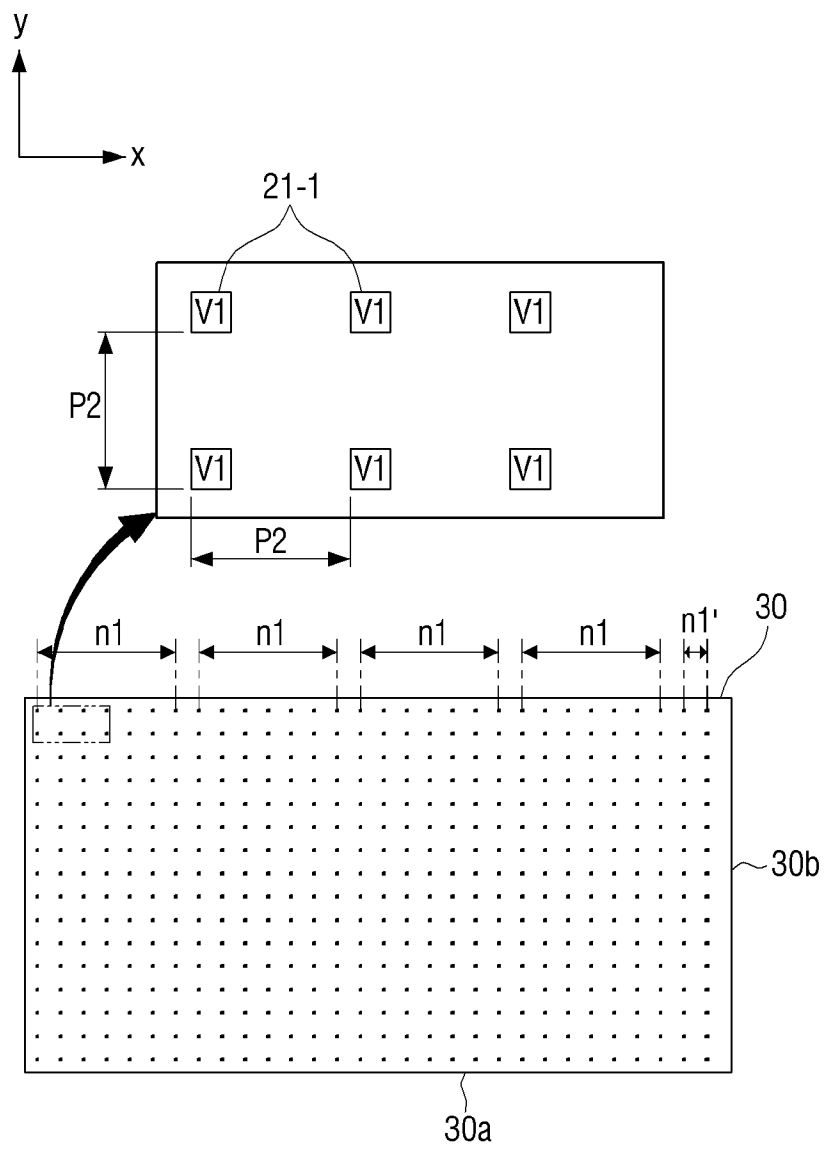
[도 11a]



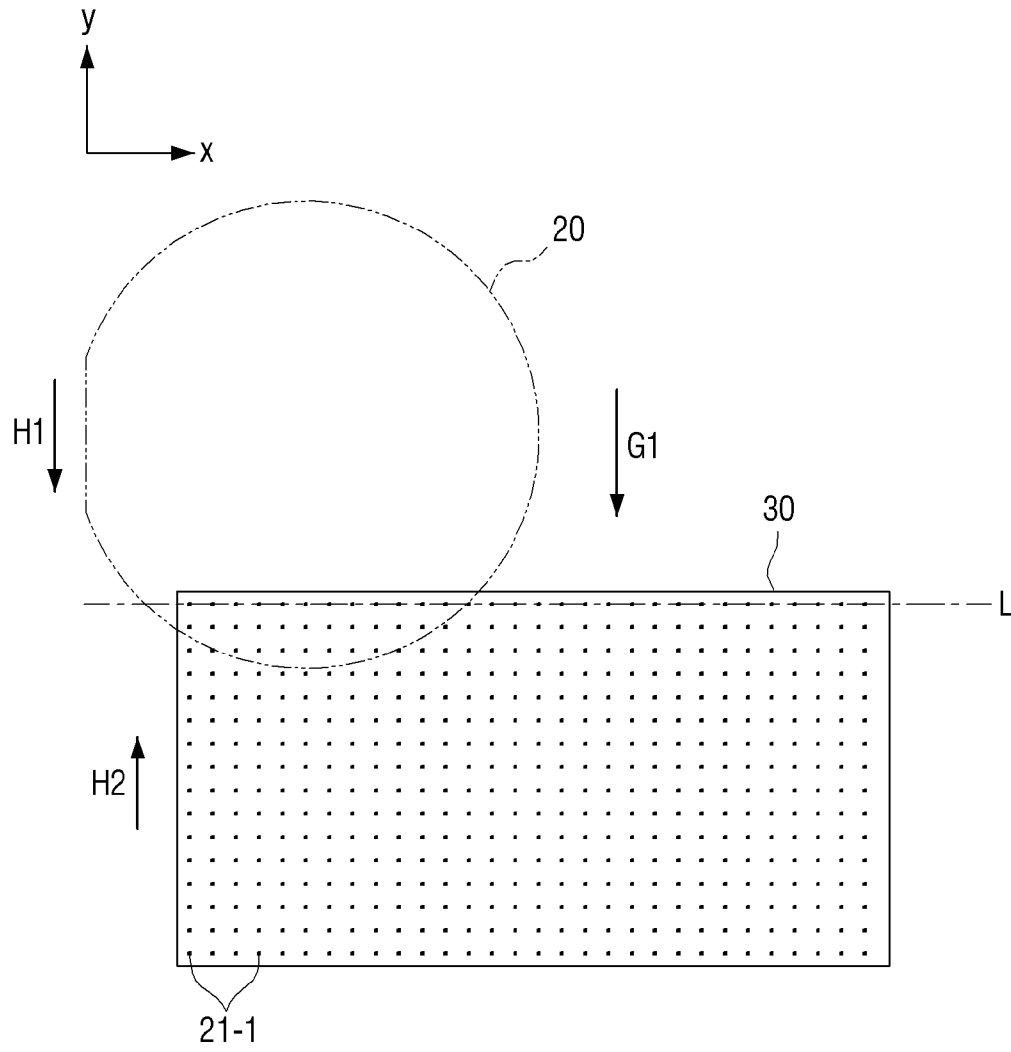
[도 11b]



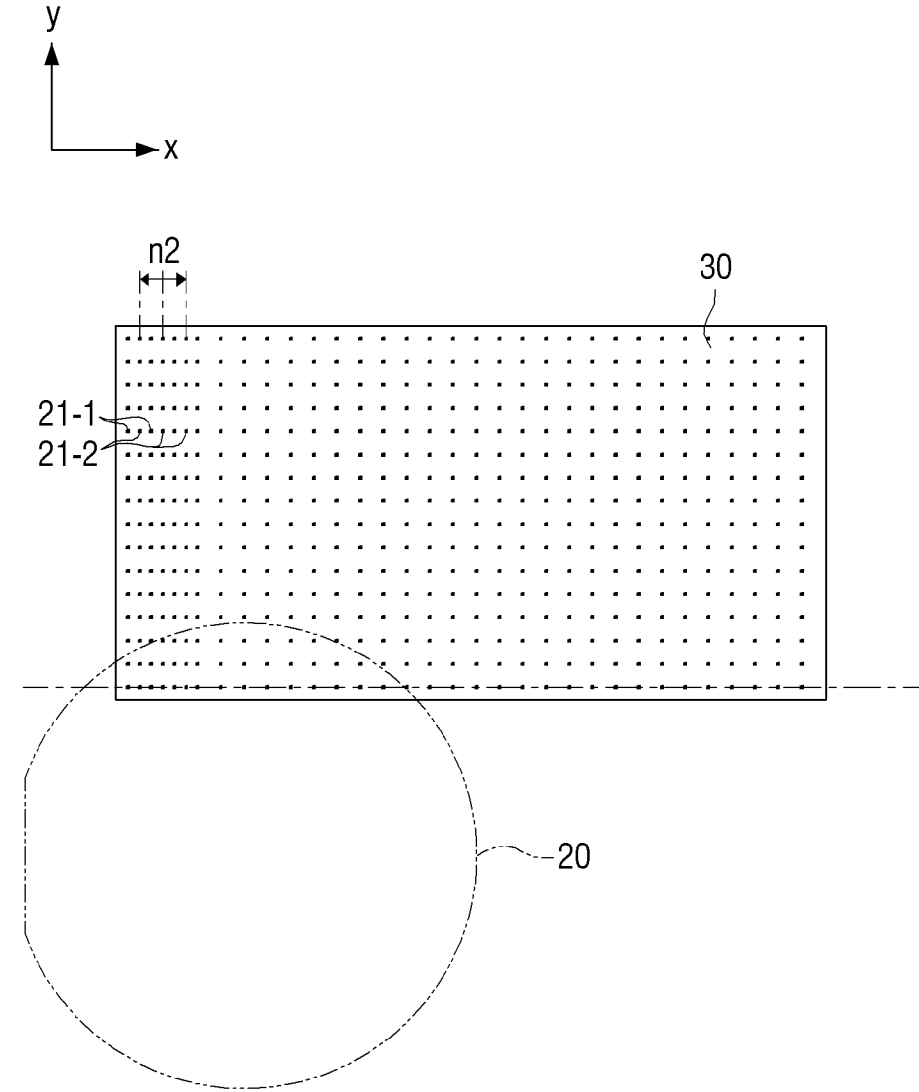
[도 11c]



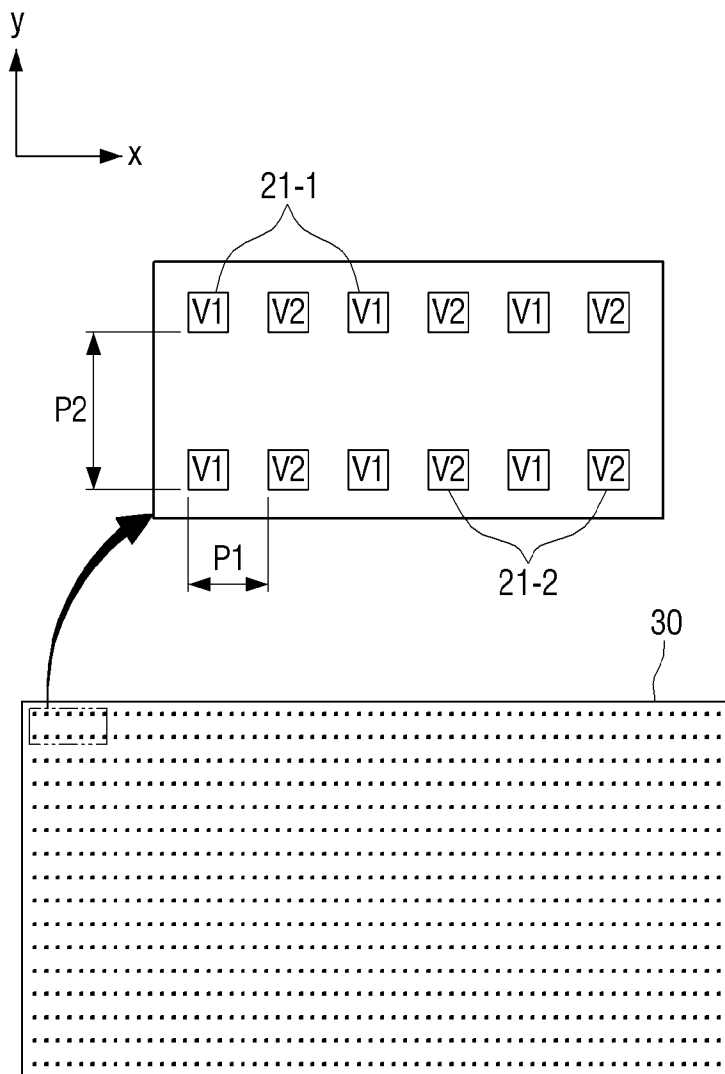
[도 12a]



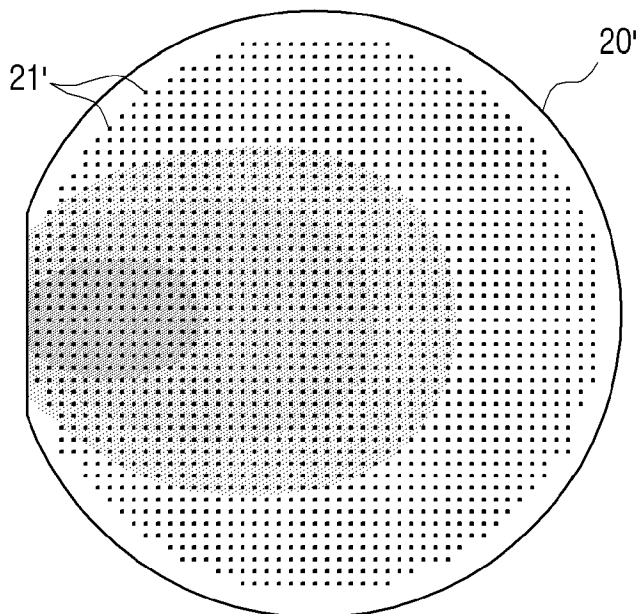
[도 12b]



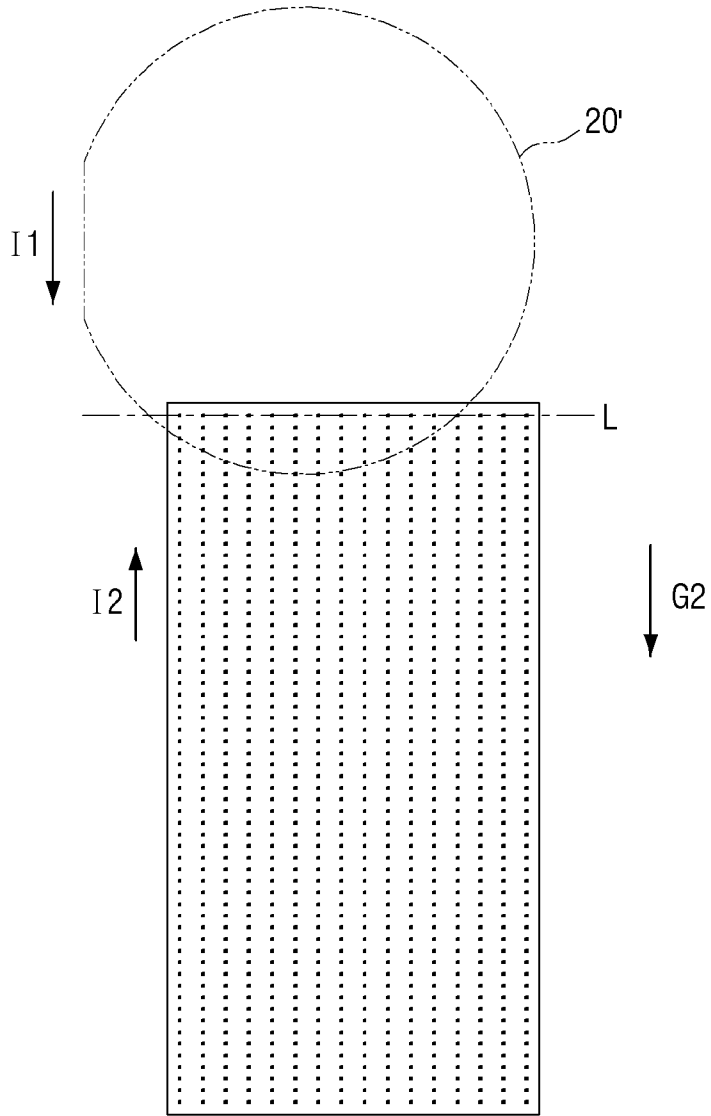
[도 12c]



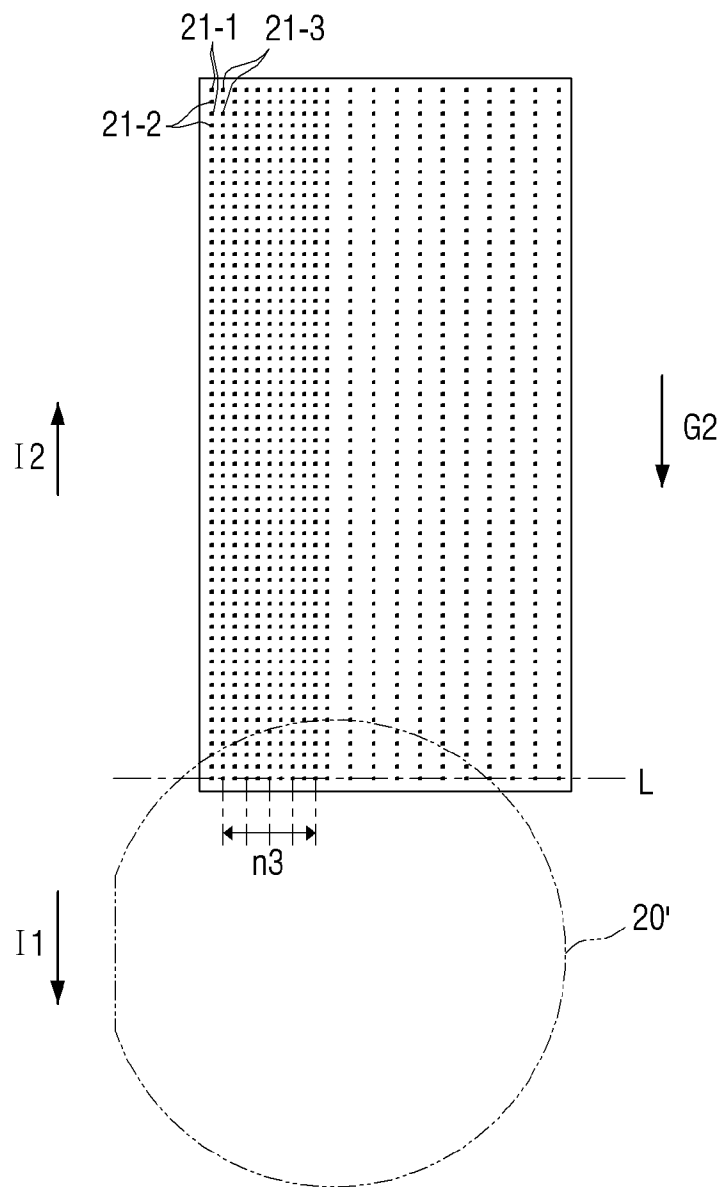
R
[도 13a]



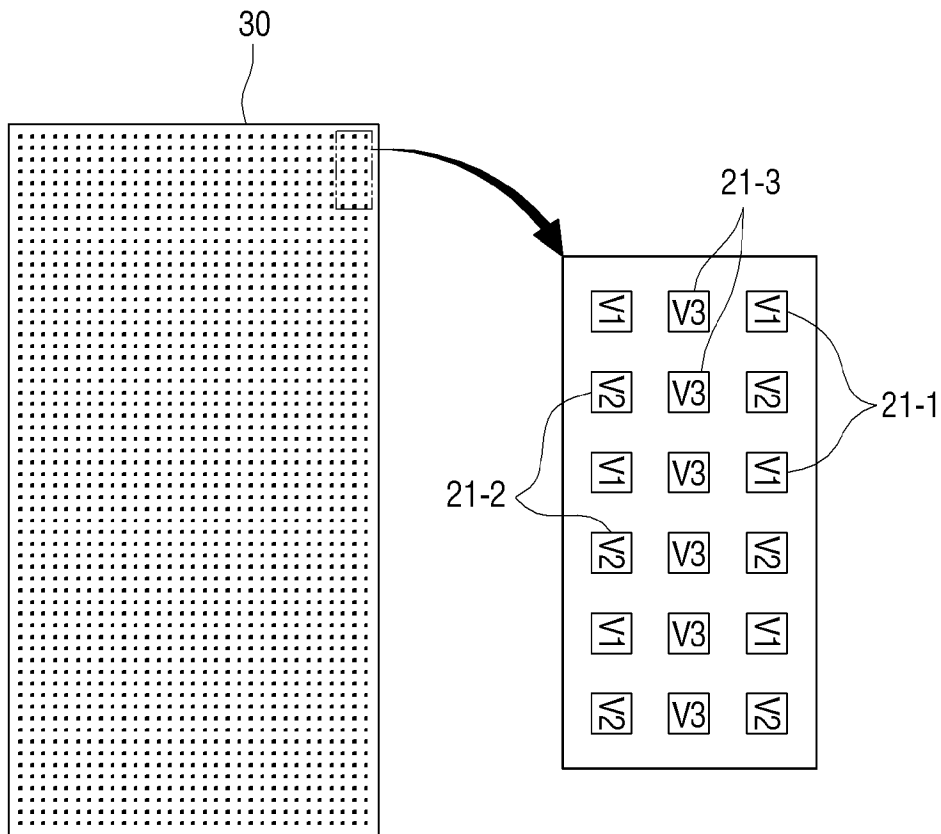
[도 13b]



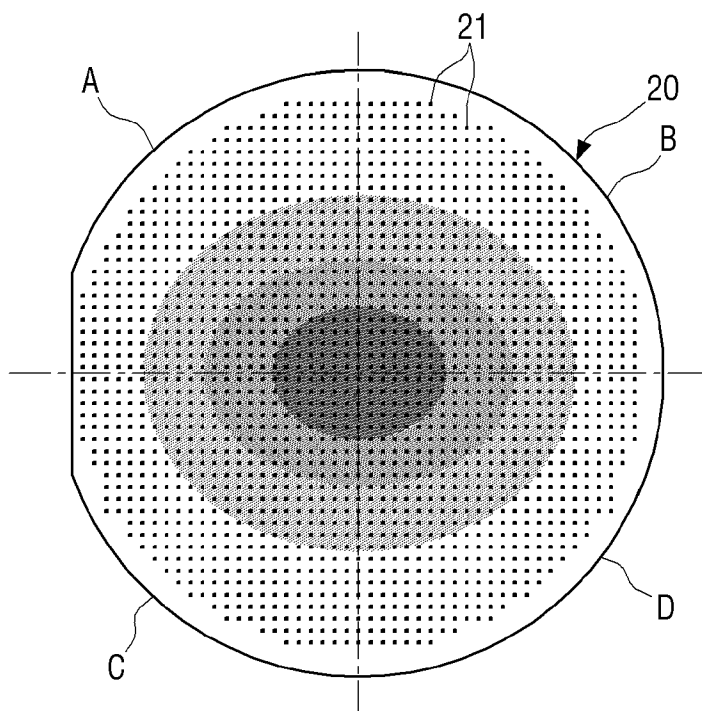
[도 13c]



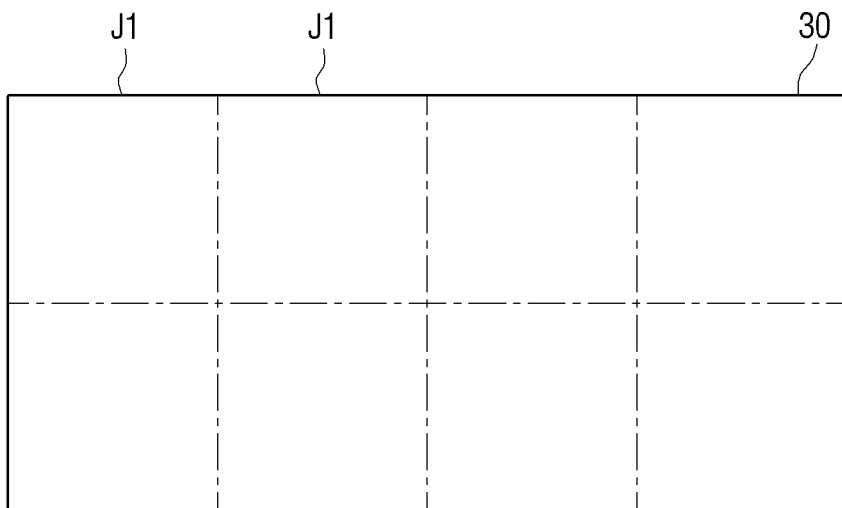
[도 14]



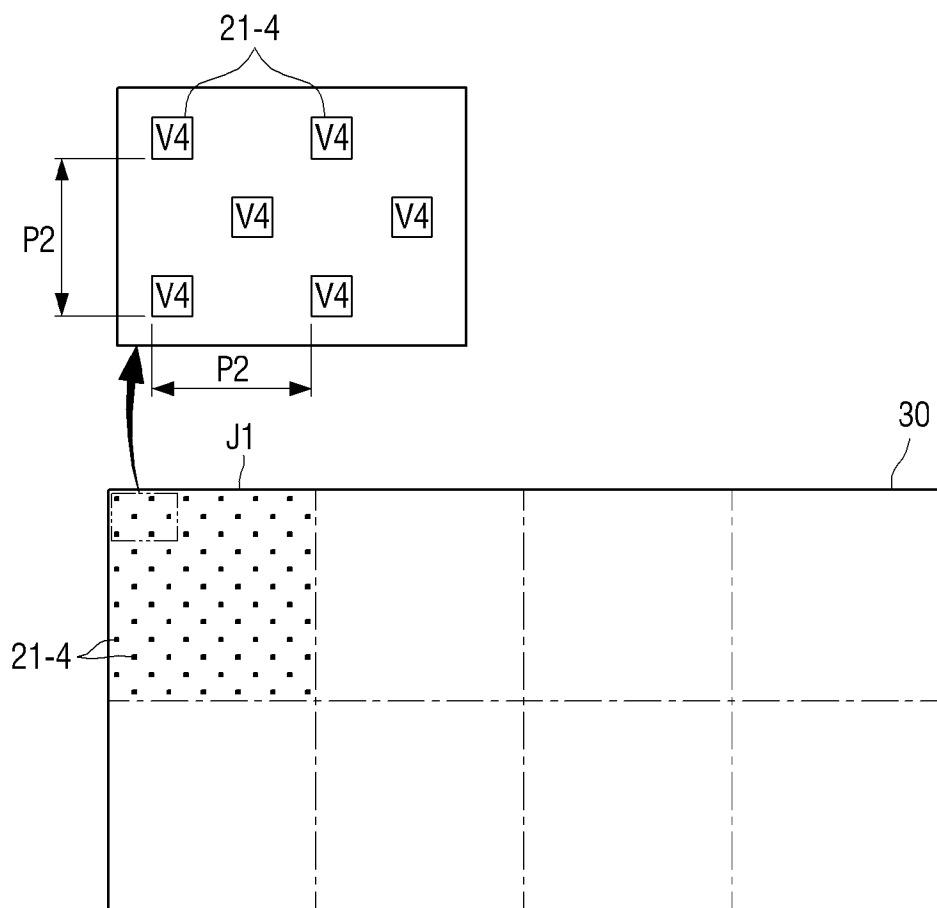
[도 15a]



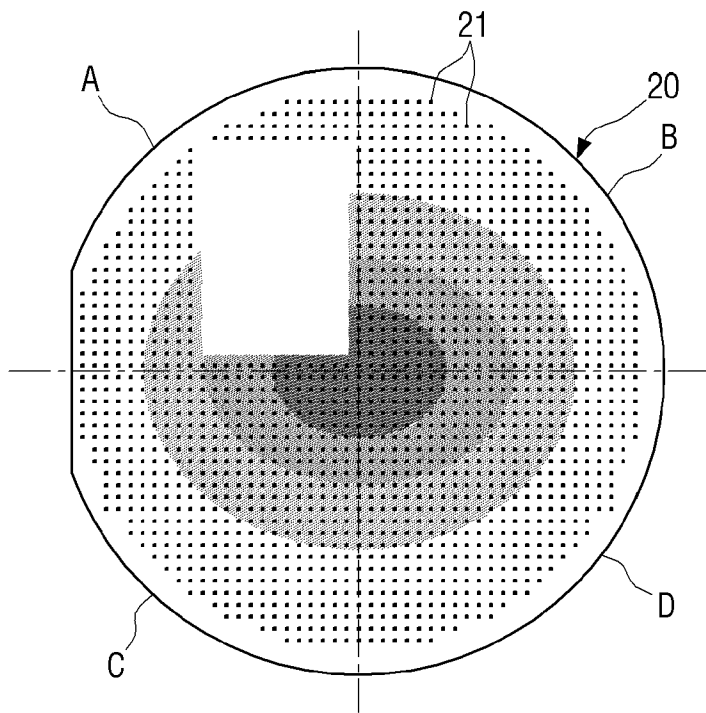
[도 15b]



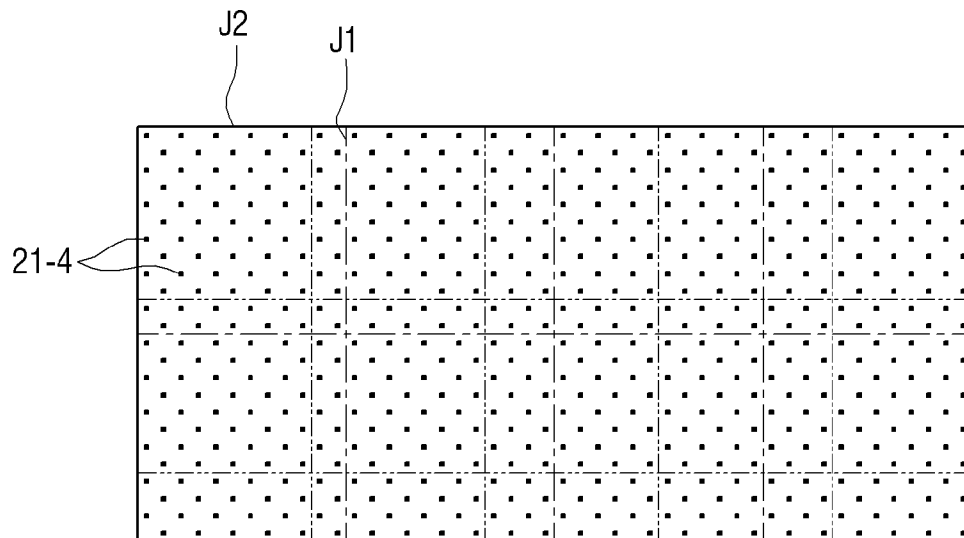
[도 15c]



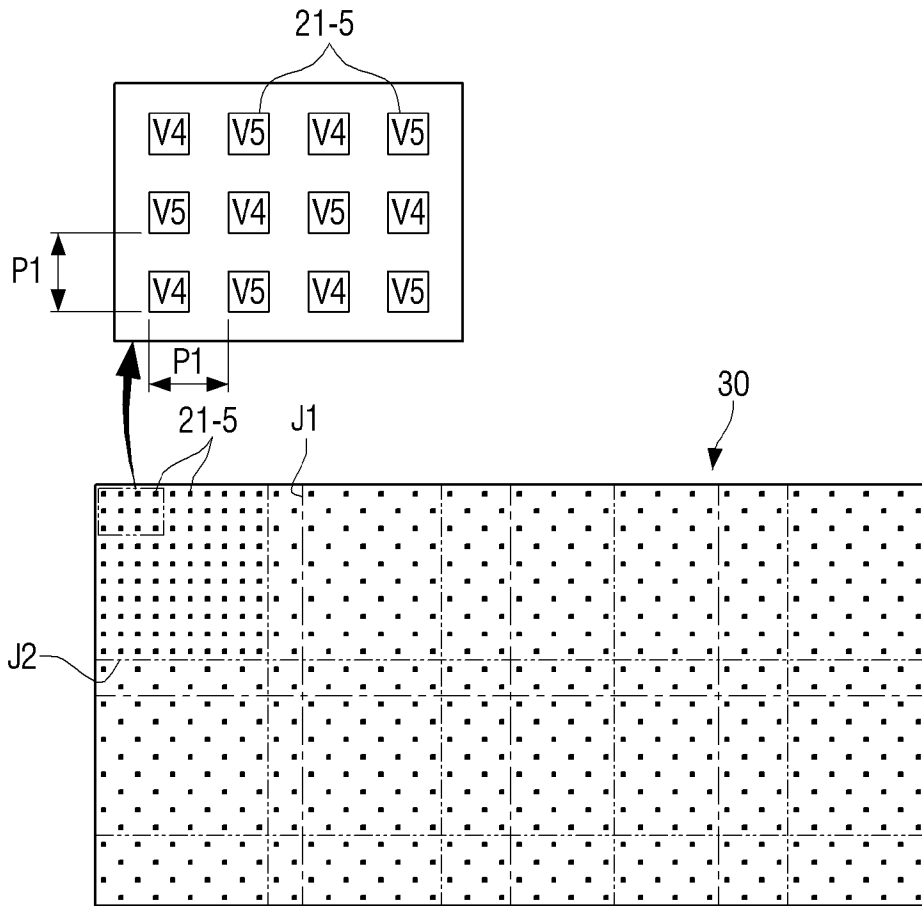
[도 16a]



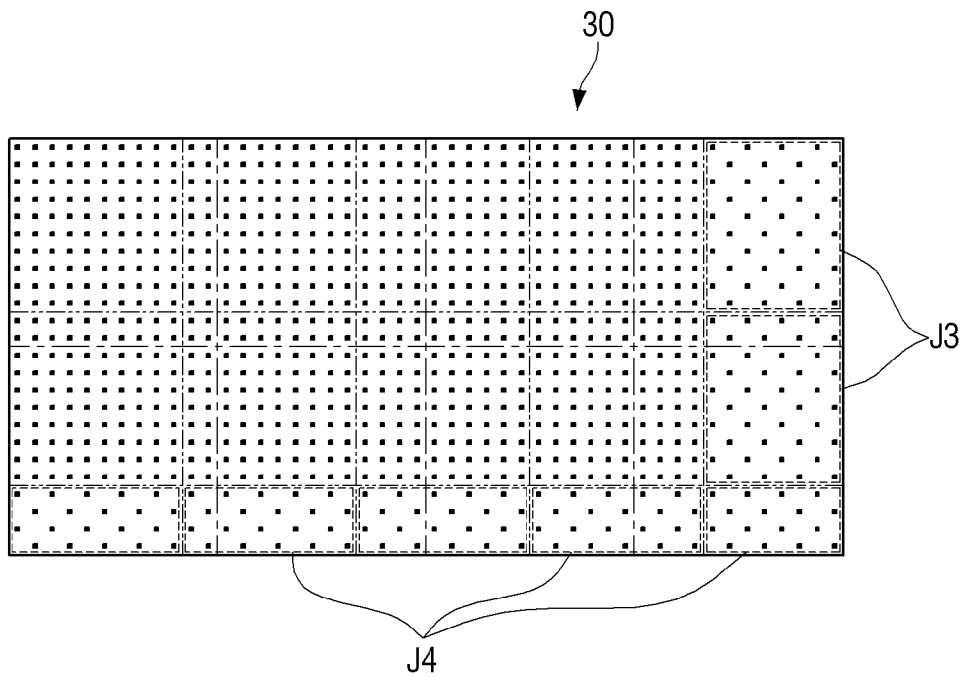
[도 16b]



[도 16c]

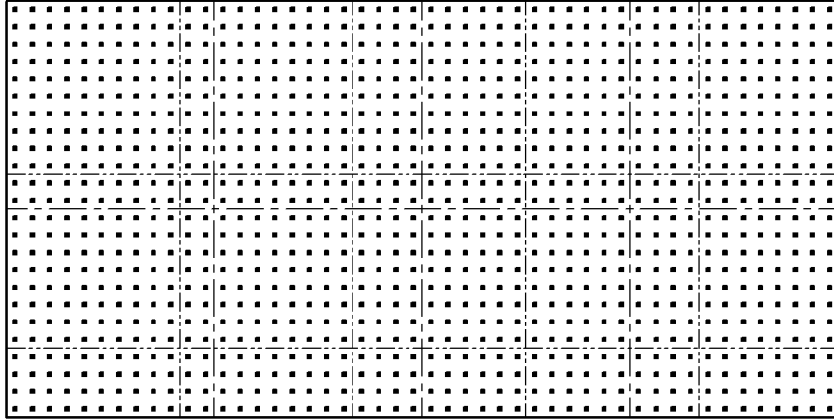


[도 17a]



[도 17b]

30



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2019/009074

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/67(2006.01)i, H01L 21/677(2006.01)i, H01L 33/00(2010.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L 21/67; B65G 15/00; B65G 49/06; B65G 49/07; H01L 33/00; H01L 33/02; H05K 003/30; H01L 21/677

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean utility models and applications for utility models: IPC as above

Japanese utility models and applications for utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: wafer, LED(light emitting diode), characteristic, transfer

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	KR 10-2018-0035430 A (LG INNOTEK CO., LTD.) 06 April 2018 See paragraphs [39]-[59]; claims 1, 10; and figures 2-3, 8-9.	1-15
A	KR 10-2013-0064010 A (ULTRATECH INC.) 17 June 2013 See paragraphs [6], [15], [73]; and figures 6-10.	1-15
A	KR 10-2014-0109890 A (LUXVUE TECHNOLOGY CORPORATION) 16 September 2014 See the entire document.	1-15
A	US 2011-0275171 A1 (CHEN, Wen-pin) 10 November 2011 See the entire document.	1-15
A	US 6961993 B2 (OOHATA, Toyoharu) 08 November 2005 See the entire document.	1-15



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

19 NOVEMBER 2019 (19.11.2019)

Date of mailing of the international search report

19 NOVEMBER 2019 (19.11.2019)

Name and mailing address of the ISA/KR

Korean Intellectual Property Office
Government Complex Daejeon Building 4, 189, Cheongsa-ro, Seo-gu,
Daejeon, 35208, Republic of Korea

Facsimile No. +82-42-481-8578

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2019/009074

Patent document cited in search report	Publication date	Patent family member	Publication date
KR 10-2018-0035430 A	06/04/2018	None	
KR 10-2013-0064010 A	17/06/2013	DE 102012023353 A1	13/06/2013
		JP 2013-120935 A	17/06/2013
		JP 5581365 B2	27/08/2014
		SG 191486 A1	31/07/2013
		TW 201324644 A	16/06/2013
		TW 1520245 B	01/02/2016
KR 10-2014-0109890 A	16/09/2014	AU 2012-339923 A1	05/06/2014
		AU 2012-339923 B2	29/01/2015
		AU 2012-339925 A1	05/06/2014
		AU 2012-339925 B2	19/02/2015
		AU 2012-339938 A1	05/06/2014
		AU 2012-339938 B2	19/02/2015
		AU 2012-339941 A1	05/06/2014
		AU 2012-339941 B2	13/11/2014
		AU 2012-339942 A1	05/06/2014
		AU 2012-339942 B2	27/11/2014
		AU 2015-200891 A1	12/03/2015
		AU 2015-200891 B2	12/01/2017
		BR 112014011800 A2	09/05/2017
		BR 112014011802 A2	09/05/2017
		BR 112014011807 A2	16/05/2017
		BR 112014011826 A2	09/05/2017
		BR 112014011849 A2	02/05/2017
		CN 104054167 A	17/09/2014
		CN 104054167 B	01/02/2017
		CN 104054168 A	17/09/2014
		CN 104054168 B	16/06/2017
		CN 104067379 A	24/09/2014
		CN 104067379 B	08/08/2017
		CN 104067381 A	24/09/2014
		CN 104067381 B	07/09/2016
		CN 104094422 A	08/10/2014
		CN 104094422 B	17/05/2017
		CN 104106132 A	15/10/2014
		CN 104106132 B	05/10/2016
		CN 104106149 A	15/10/2014
		CN 104115266 A	22/10/2014
		CN 104115266 B	22/02/2017
		EP 2780933 A1	24/09/2014
		EP 2780933 A4	04/11/2015
		EP 2780934 A1	24/09/2014
		EP 2780934 A4	22/07/2015
EP 2780936 A1	24/09/2014		
EP 2780936 A4	29/07/2015		
EP 2780953 A1	24/09/2014		
EP 2780953 A4	22/07/2015		

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2019/009074

Patent document cited in search report	Publication date	Patent family member	Publication date
		EP 2780954 A1	24/09/2014
		EP 2780954 A4	22/07/2015
		IN 3711CHN2014 A	09/10/2015
		IN 3732CHN2014 A	03/07/2015
		IN 3734CHN2014 A	04/09/2015
		JP 2014-533890 A	15/12/2014
		JP 2015-500561 A	05/01/2015
		JP 2015-500562 A	05/01/2015
		JP 2015-505736 A	26/02/2015
		JP 2015-507839 A	12/03/2015
		JP 2017-022391 A	26/01/2017
		JP 5783481 B2	24/09/2015
		JP 5954426 B2	20/07/2016
		JP 6100275 B2	22/03/2017
		JP 6196717 B2	13/09/2017
		KR 10-1585818 B1	14/01/2016
		KR 10-1596382 B1	22/02/2016
		KR 10-1596386 B1	22/02/2016
		KR 10-1622060 B1	17/05/2016
		KR 10-1622061 B1	17/05/2016
		KR 10-1653896 B1	09/09/2016
		KR 10-1684751 B1	08/12/2016
		KR 10-1704152 B1	07/02/2017
		KR 10-2014-0103278 A	26/08/2014
		KR 10-2014-0103279 A	26/08/2014
		KR 10-2014-0103963 A	27/08/2014
		KR 10-2014-0108228 A	05/09/2014
		KR 10-2014-0111254 A	18/09/2014
		KR 10-2014-0112486 A	23/09/2014
		KR 10-2014-0117497 A	07/10/2014
		MX 2014005969 A	15/05/2015
		MX 2014006030 A	16/01/2015
		MX 2014006031 A	16/01/2015
		MX 2014006032 A	16/01/2015
		MX 2014006033 A	17/10/2014
		MX 336453 B	20/01/2016
		MX 336548 B	22/01/2016
		MX 340348 B	06/07/2016
		MX 362327 B	11/01/2019
		TW 201327695 A	01/07/2013
		TW 201327721 A	01/07/2013
		TW 201327910 A	01/07/2013
		TW 201327911 A	01/07/2013
		TW 201330320 A	16/07/2013
		TW 201330323 A	16/07/2013
		TW 201331110 A	01/08/2013
		TW 201332140 A	01/08/2013
		TW 201347085 A	16/11/2013
		TW 201347121 A	16/11/2013
		TW 201709559 A	01/03/2017

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2019/009074


Patent document cited in search report	Publication date	Patent family member	Publication date
		TW 1527267 B	21/03/2016
		TW 1528494 B	01/04/2016
		TW 1535052 B	21/05/2016
		TW 1559572 B	21/11/2016
		TW 1562307 B	11/12/2016
		TW 1566433 B	11/01/2017
		TW 1568021 B	21/01/2017
		TW 1579221 B	21/04/2017
		TW 1579958 B	21/04/2017
		TW 1602251 B	11/10/2017
		TW 1636585 B	21/09/2018
		US 10121864 B2	06/11/2018
		US 10297712 B2	21/05/2019
		US 2013-0126081 A1	23/05/2013
		US 2013-0126098 A1	23/05/2013
		US 2013-0126589 A1	23/05/2013
		US 2013-0126827 A1	23/05/2013
		US 2013-0126891 A1	23/05/2013
		US 2013-0127020 A1	23/05/2013
		US 2013-0128585 A1	23/05/2013
		US 2013-0130416 A1	23/05/2013
		US 2013-0130440 A1	23/05/2013
		US 2013-0210194 A1	15/08/2013
		US 2014-0061687 A1	06/03/2014
		US 2014-0290867 A1	02/10/2014
		US 2014-0299837 A1	09/10/2014
		US 2017-0018613 A1	19/01/2017
		US 2019-0096846 A1	28/03/2019
		US 8333860 B1	18/12/2012
		US 8349116 B1	08/01/2013
		US 8426227 B1	23/04/2013
		US 8518204 B2	27/08/2013
		US 8552436 B2	08/10/2013
		US 8558243 B2	15/10/2013
		US 8573469 B2	05/11/2013
		US 8646505 B2	11/02/2014
		US 8789573 B2	29/07/2014
		US 8794501 B2	05/08/2014
		US 8809875 B2	19/08/2014
		US 9463613 B2	11/10/2016
		US 9620478 B2	11/04/2017
		US 9773750 B2	26/09/2017
		US 9831383 B2	28/11/2017
		WO 2013-074355 A1	23/05/2013
		WO 2013-074356 A1	23/05/2013
		WO 2013-074357 A1	23/05/2013
		WO 2013-074370 A1	23/05/2013
		WO 2013-074372 A1	23/05/2013
		WO 2013-074373 A1	23/05/2013
		WO 2013-074374 A1	23/05/2013

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2019/009074

Patent document cited in search report	Publication date	Patent family member	Publication date
		WO 2013-074375 A1	23/05/2013
		WO 2013-074376 A1	23/05/2013
		WO 2013-119671 A1	15/08/2013
US 2011-0275171 A1	10/11/2011	TW 201140885 A	16/11/2011
		TW 1483430 B	01/05/2015
		US 8318516 B2	27/11/2012
US 6961993 B2	08/11/2005	CN 1177252 C	24/11/2004
		CN 1349205 A	15/05/2002
		JP 2002-118124 A	19/04/2002
		JP 4491948 B2	30/06/2010
		KR 10-0862543 B1	09/10/2008
		KR 10-2002-0027253 A	13/04/2002
		TW 509969 B	11/11/2002
		US 2002-0064032 A1	30/05/2002

A. 발명이 속하는 기술분류(국제특허분류(IPC)) H01L 21/67(2006.01)i, H01L 21/677(2006.01)i, H01L 33/00(2010.01)i		
B. 조사된 분야 조사된 최소문헌(국제특허분류를 기재) H01L 21/67; B65G 15/00; B65G 49/06; B65G 49/07; H01L 33/00; H01L 33/02; H05K 003/30; H01L 21/677 조사된 기술분야에 속하는 최소문헌 이외의 문헌 한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC		
국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우)) eKOMPASS(특허청 내부 검색시스템) & 키워드: 웨이퍼(wafer), LED(light emitting diode), 특성(characteristic), 전사(transfer)		
C. 관련 문헌		
카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
A	KR 10-2018-0035430 A (엘지이노텍 주식회사) 2018.04.06 단락 39-59; 청구항 1, 10; 및 도면 2-3, 8-9 참조.	1-15
A	KR 10-2013-0064010 A (울트라테크 인크.) 2013.06.17 단락 6, 15, 73; 및 도면 6-10 참조.	1-15
A	KR 10-2014-0109890 A (렉스뷰 테크놀로지 코포레이션) 2014.09.16 문서 전체 참조.	1-15
A	US 2011-0275171 A1 (WEN-PIN CHEN) 2011.11.10 문서 전체 참조.	1-15
A	US 6961993 B2 (TOYOHARU OOHATA) 2005.11.08 문서 전체 참조.	1-15
<input type="checkbox"/> 추가 문헌이 C(계속)에 기재되어 있습니다. <input checked="" type="checkbox"/> 대응특허에 관한 별지를 참조하십시오.		
* 인용된 문헌의 특별 카테고리: “A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌 “D” 본 국제출원에서 출원인이 인용한 문헌 “E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후 “X”에 공개된 선출원 또는 특허 문헌 “L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌 “O” 구두 개시, 사용, 전사 또는 기타 수단을 언급하고 있는 문헌 “P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌 “T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌 “X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다. “Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다. “&” 동일한 대응특허문헌에 속하는 문헌		
국제조사의 실제 완료일 2019년 11월 19일 (19.11.2019)	국제조사보고서 발송일 2019년 11월 19일 (19.11.2019)	
ISA/KR의 명칭 및 우편주소 대한민국 특허청 (35208) 대전광역시 서구 청사로 189, 4동 (둔산동, 정부대전청사) 팩스 번호 +82-42-481-8578	심사관 박혜련 전화번호 +82-42-481-3463	

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2018-0035430 A	2018/04/06	없음	
KR 10-2013-0064010 A	2013/06/17	DE 102012023353 A1 JP 2013-120935 A JP 5581365 B2 SG 191486 A1 TW 201324644 A TW I520245 B	2013/06/13 2013/06/17 2014/08/27 2013/07/31 2013/06/16 2016/02/01
KR 10-2014-0109890 A	2014/09/16	AU 2012-339923 A1 AU 2012-339923 B2 AU 2012-339925 A1 AU 2012-339925 B2 AU 2012-339938 A1 AU 2012-339938 B2 AU 2012-339941 A1 AU 2012-339941 B2 AU 2012-339942 A1 AU 2012-339942 B2 AU 2015-200891 A1 AU 2015-200891 B2 BR 112014011800 A2 BR 112014011802 A2 BR 112014011807 A2 BR 112014011826 A2 BR 112014011849 A2 CN 104054167 A CN 104054167 B CN 104054168 A CN 104054168 B CN 104067379 A CN 104067379 B CN 104067381 A CN 104067381 B CN 104094422 A CN 104094422 B CN 104106132 A CN 104106132 B CN 104106149 A CN 104115266 A CN 104115266 B EP 2780933 A1 EP 2780933 A4 EP 2780934 A1 EP 2780934 A4 EP 2780936 A1 EP 2780936 A4 EP 2780953 A1 EP 2780953 A4	2014/06/05 2015/01/29 2014/06/05 2015/02/19 2014/06/05 2015/02/19 2014/06/05 2014/11/13 2014/06/05 2014/11/27 2015/03/12 2017/01/12 2017/05/09 2017/05/09 2017/05/16 2017/05/09 2017/05/02 2014/09/17 2017/02/01 2014/09/17 2017/06/16 2014/09/24 2017/08/08 2014/09/24 2016/09/07 2014/10/08 2017/05/17 2014/10/15 2016/10/05 2014/10/15 2014/10/22 2017/02/22 2014/09/24 2015/11/04 2014/09/24 2015/07/22 2014/09/24 2015/07/29 2014/09/24 2015/07/22

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
		EP 2780954 A1	2014/09/24
		EP 2780954 A4	2015/07/22
		IN 3711CHN2014 A	2015/10/09
		IN 3732CHN2014 A	2015/07/03
		IN 3734CHN2014 A	2015/09/04
		JP 2014-533890 A	2014/12/15
		JP 2015-500561 A	2015/01/05
		JP 2015-500562 A	2015/01/05
		JP 2015-505736 A	2015/02/26
		JP 2015-507839 A	2015/03/12
		JP 2017-022391 A	2017/01/26
		JP 5783481 B2	2015/09/24
		JP 5954426 B2	2016/07/20
		JP 6100275 B2	2017/03/22
		JP 6196717 B2	2017/09/13
		KR 10-1585818 B1	2016/01/14
		KR 10-1596382 B1	2016/02/22
		KR 10-1596386 B1	2016/02/22
		KR 10-1622060 B1	2016/05/17
		KR 10-1622061 B1	2016/05/17
		KR 10-1653896 B1	2016/09/09
		KR 10-1684751 B1	2016/12/08
		KR 10-1704152 B1	2017/02/07
		KR 10-2014-0103278 A	2014/08/26
		KR 10-2014-0103279 A	2014/08/26
		KR 10-2014-0103963 A	2014/08/27
		KR 10-2014-0108228 A	2014/09/05
		KR 10-2014-0111254 A	2014/09/18
		KR 10-2014-0112486 A	2014/09/23
		KR 10-2014-0117497 A	2014/10/07
		MX 2014005969 A	2015/05/15
		MX 2014006030 A	2015/01/16
		MX 2014006031 A	2015/01/16
		MX 2014006032 A	2015/01/16
		MX 2014006033 A	2014/10/17
		MX 336453 B	2016/01/20
		MX 336548 B	2016/01/22
		MX 340348 B	2016/07/06
		MX 362327 B	2019/01/11
		TW 201327695 A	2013/07/01
		TW 201327721 A	2013/07/01
		TW 201327910 A	2013/07/01
		TW 201327911 A	2013/07/01
		TW 201330320 A	2013/07/16
		TW 201330323 A	2013/07/16
		TW 201331110 A	2013/08/01
		TW 201332140 A	2013/08/01
		TW 201347085 A	2013/11/16
		TW 201347121 A	2013/11/16
		TW 201709559 A	2017/03/01

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
		TW I527267 B	2016/03/21
		TW I528494 B	2016/04/01
		TW I535052 B	2016/05/21
		TW I559572 B	2016/11/21
		TW I562307 B	2016/12/11
		TW I566433 B	2017/01/11
		TW I568021 B	2017/01/21
		TW I579221 B	2017/04/21
		TW I579958 B	2017/04/21
		TW I602251 B	2017/10/11
		TW I636585 B	2018/09/21
		US 10121864 B2	2018/11/06
		US 10297712 B2	2019/05/21
		US 2013-0126081 A1	2013/05/23
		US 2013-0126098 A1	2013/05/23
		US 2013-0126589 A1	2013/05/23
		US 2013-0126827 A1	2013/05/23
		US 2013-0126891 A1	2013/05/23
		US 2013-0127020 A1	2013/05/23
		US 2013-0128585 A1	2013/05/23
		US 2013-0130416 A1	2013/05/23
		US 2013-0130440 A1	2013/05/23
		US 2013-0210194 A1	2013/08/15
		US 2014-0061687 A1	2014/03/06
		US 2014-0290867 A1	2014/10/02
		US 2014-0299837 A1	2014/10/09
		US 2017-0018613 A1	2017/01/19
		US 2019-0096846 A1	2019/03/28
		US 8333860 B1	2012/12/18
		US 8349116 B1	2013/01/08
		US 8426227 B1	2013/04/23
		US 8518204 B2	2013/08/27
		US 8552436 B2	2013/10/08
		US 8558243 B2	2013/10/15
		US 8573469 B2	2013/11/05
		US 8646505 B2	2014/02/11
		US 8789573 B2	2014/07/29
		US 8794501 B2	2014/08/05
		US 8809875 B2	2014/08/19
		US 9463613 B2	2016/10/11
		US 9620478 B2	2017/04/11
		US 9773750 B2	2017/09/26
		US 9831383 B2	2017/11/28
		WO 2013-074355 A1	2013/05/23
		WO 2013-074356 A1	2013/05/23
		WO 2013-074357 A1	2013/05/23
		WO 2013-074370 A1	2013/05/23
		WO 2013-074372 A1	2013/05/23
		WO 2013-074373 A1	2013/05/23
		WO 2013-074374 A1	2013/05/23

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
		WO 2013-074375 A1	2013/05/23
		WO 2013-074376 A1	2013/05/23
		WO 2013-119671 A1	2013/08/15
US 2011-0275171 A1	2011/11/10	TW 201140885 A	2011/11/16
		TW I483430 B	2015/05/01
		US 8318516 B2	2012/11/27
US 6961993 B2	2005/11/08	CN 1177252 C	2004/11/24
		CN 1349205 A	2002/05/15
		JP 2002-118124 A	2002/04/19
		JP 4491948 B2	2010/06/30
		KR 10-0862543 B1	2008/10/09
		KR 10-2002-0027253 A	2002/04/13
		TW 509969 B	2002/11/11
		US 2002-0064032 A1	2002/05/30