

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국



(43) 국제공개일
2012년 2월 2일 (02.02.2012)

PCT

(10) 국제공개번호
WO 2012/015277 A2

- (51) 국제특허분류:
G02B 1/12 (2006.01) G02B 1/11 (2006.01)
- (21) 국제출원번호: PCT/KR2011/005625
- (22) 국제출원일: 2011년 7월 29일 (29.07.2011)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보:
10-2010-0074098 2010년 7월 30일 (30.07.2010) KR
- (71) 출원인 (US 을(를) 제외한 모든 지정국에 대하여): **광주과학기술원 (GWANGJU INSTITUTE OF SCIENCE AND TECHNOLOGY)** [KR/KR]; 광주광역시 북구 오룡동 1, 500-712 Gwangju (KR).
- (72) 발명자: **김**
- (75) 발명자/출원인 (US 에 한하여): **송영민 (SONG, Young Min)** [KR/KR]; 광주광역시 북구 첨단과기로 261 오룡동 광주과학기술원, 500-712 Gwangju (KR). **이용탁 (LEE, Yong Tak)** [KR/KR]; 광주광역시 북구 첨단과기로 261 오룡동 광주과학기술원 정보통신공학과, 500-712 Gwangju (KR).
- (74) 대리인: **정태훈 (JEONG, Tae Hoon)** 등; 서울시 강남구 대치동 968 안양빌딩 7층 TNI 특허법률사무소, 135-848 Seoul (KR).

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

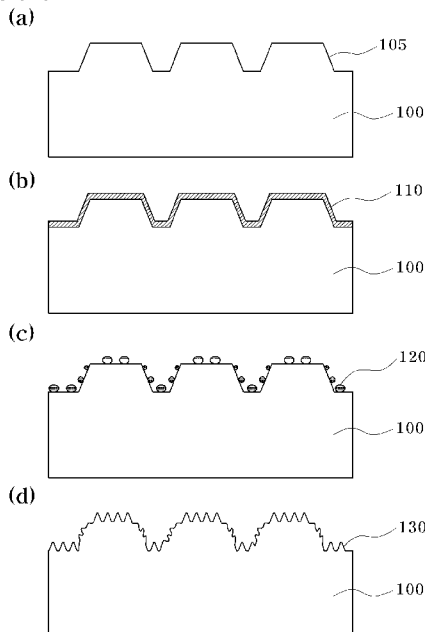
공개:

- 국제조사보고서 없이 공개하며 보고서 접수 후 이를 별도 공개함 (규칙 48.2(g))

(54) Title: MICRO/NANO COMBINED STRUCTURE, MANUFACTURING METHOD OF MICRO/NANO COMBINED STRUCTURE, AND MANUFACTURING METHOD OF AN OPTICAL DEVICE HAVING A MICRO/NANO COMBINED STRUCTURE INTEGRATED THEREWITH

(54) 발명의 명칭: 마이크로 나노 조합구조물, 마이크로 나노 조합구조의 제조방법 및 마이크로 나노 조합구조가 집적된 광소자의 제조방법

[Fig. 3]



(57) Abstract: The present invention relates to a micro/nano combined structure, a manufacturing method of a micro/nano combined structure, and a manufacturing method of an optical device having a micro/nano combined structure integrated therewith, the method comprising the steps of: forming a micro structure on a substrate; depositing a metal thin film on the substrate on which the micro structure is formed; heat treating and transforming the metal thin film into metal particles; and using the metal particles as a mask in order to form a non-reflective nanostructure, which has a frequency below that of light wavelengths and has a sharp wedge-shaped end, on the top surface of the substrate on which the micro structure is formed, and etching the front surface of the substrate on which the micro structure is formed, wherein the manufacturing process is simple, light reflectivity that occurs by means of a difference in refractive indices of air and semiconductor material can be minimized, and the method can easily be applied to the optical device field.

(57) 요약서: 본 발명은 마이크로 나노 조합구조물, 마이크로 나노 조합구조의 제조방법 및 마이크로 나노 조합구조가 집적된 광소자의 제조방법에 관한 것으로, 기판 상에 마이크로 구조를 형성하는 단계와, 상기 마이크로 구조가 형성된 기판 상에 금속박막을 증착하는 단계와, 상기 금속박막을 열처리하여 금속입자로 변형시키는 단계와, 상기 마이크로 구조가 형성된 기판 상면에 광파장 이하의 주기를 갖는 끝이 뾰족한 켜기형의 무반사 나노구조가 형성되도록 상기 금속입자를 마스크로 하여 상기 마이크로 구조가 형성된 기판의 전면을 식각하는 단계를 포함함으로써, 제조 공정이 간단하며, 공기와 반도체 물질간의 굴절률차로 인해 발생하는 빛의 반사량을 최소화할 수

있을 뿐만 아니라 광소자(optical device) 분야에 용이하게 적용할 수 있는 효과가 있다.

WO 2012/015277 A2

명세서

발명의 명칭: 마이크로 나노 조합구조물, 마이크로 나노 조합구조의 제조방법 및 마이크로 나노 조합구조가 집적된 광소자의 제조방법

기술분야

- [1] 본 발명은 마이크로 나노 조합구조물, 마이크로 나노 조합구조의 제조방법 및 마이크로 나노 조합구조가 집적된 광소자의 제조방법에 관한 것으로, 보다 상세하게는 기판 상에 마이크로 구조 형성 후 금속박막 증착, 열처리, 전면 식각을 이용하여 마이크로 구조 상에 광파장 이하의 주기를 갖는 끝이 뾰족한 켄트형 또는 파라볼라형의 무반사 나노구조를 형성함으로써, 공기와 반도체 물질간의 굴절률차로 인해 발생하는 프레넬(Fresnel) 반사 및 전반사를 최소화할 수 있도록 한 마이크로 나노 조합구조물, 마이크로 나노 조합구조의 제조방법 및 마이크로 나노 조합구조가 집적된 광소자의 제조방법에 관한 것이다.

배경기술

- [2] 일반적으로, 굴절률이 다른 두 매질간의 빛의 반사량을 줄이는 것은 예컨대, 태양 전지, 광검출기, 발광 다이오드, 투명 글래스(Glass) 등 광소자에서 해결해야할 매우 중요한 문제이다.
- [3] 이러한 빛의 반사는 광소자의 효율을 떨어뜨리는 주요 원인이 되며 이를 최소화할수록 높은 효율을 얻을 수 있게 된다. 빛의 반사를 줄이기 위해 일반적으로 사용되는 방법은 크게 두 가지로 나눌 수 있다.
- [4] 첫 번째로는 마이크로 크기의 구조물을 형성함으로써 전반사가 일어나는 확률을 줄이는 방법으로 표면 텍스처링(Texturing), 마이크로 렌즈, 마이크로 격자 패턴 등이 이에 해당한다.
- [5] 도 1은 종래 기술의 일 실시예에 따른 마이크로 패턴이 형성된 구조물에 입사하는 빛의 반사와 투과를 설명하기 위한 개념도로서, 종래 기술의 일 실시예에 따른 마이크로 패턴(1a)이 형성된 구조물(1)을 통해 빛이 외부로 빠져나올 확률이 높아지는 장점이 있으나(실선), 매질과 공기간의 굴절률차로 인한 프레넬(Fresnel) 반사는 극복할 수 없는 단점이 있다(점선).
- [6] 두 번째로는 굴절률의 차이로 인하여 생기는 손실을 근본적으로 줄이기 위해서 파장보다 짧은 크기의 격자나 비주기적 구조를 통해 두 매질간의 유효 굴절률을 서서히 변화시키는 방식이 있다.
- [7] 이는 나방 눈의 모양과 닮았다고 하여 ‘모스 아이(Moth eye)’ 구조라 불린다.
- [8] 도 2는 종래 기술의 다른 실시예에 따른 나노 패턴(2a)이 형성된 구조물(2)에 입사하는 빛의 반사와 투과를 설명하기 위한 개념도로서, 매질과 공기간의 계면에서 프레넬 반사가 거의 나타나지 않기 때문에 수직 입사각의 경우 거의 0%에 가까운 반사율을 얻어낼 수 있으나, 입사각이 커질 경우 발생하는

전반사는 없앨 수 없는 단점이 있다.

- [9] 전술한 바와 같이, 종래의 마이크로 구조를 이용하는 경우에는 전반사를 줄일 수는 있으나 프레넬 반사를 줄이기는 어렵고, 광파장 이하의 나노 구조를 이용하는 경우에는 프레넬 반사는 줄일 수 있으나 전반사를 줄일 수는 없는 단점이 있다.

발명의 상세한 설명

기술적 과제

- [10] 본 발명은 전술한 문제점을 해결하기 위하여 안출된 것으로서, 본 발명의 목적은 기판 상에 마이크로 구조 형성 후 금속박막 증착, 열처리, 전면 식각을 이용하여 마이크로 구조 상에 광파장 이하의 주기를 갖는 끝이 뾰족한 켜기형 또는 파라볼라형의 무반사 나노구조를 형성함으로써, 공기와 반도체 물질간의 굴절률차로 인해 발생하는 프레넬 반사 및 전반사를 최소화할 수 있도록 한 마이크로 나노 조합구조물, 마이크로 나노 조합구조의 제조방법 및 마이크로 나노 조합구조가 집적된 광소자의 제조방법을 제공하는데 있다.

과제 해결 수단

- [11] 전술한 목적을 달성하기 위하여 본 발명의 제1 측면은, 기판 상에 마이크로 구조가 형성되되, 상기 마이크로 구조가 형성된 기판 상면에 광파장 이하의 주기를 갖는 끝이 뾰족한 켜기형의 무반사 나노구조가 형성되는 것을 특징으로 하는 마이크로 나노 조합구조물을 제공하는 것이다.
- [12] 여기서, 상기 무반사 나노구조는, 상기 마이크로 구조가 형성된 기판 상에 증착되는 금속박막을 열처리하여 금속입자로 변형시키고, 상기 금속입자를 마스크로 하여 상기 마이크로 구조가 형성된 기판의 전면을 식각하여 형성됨이 바람직하다.
- [13] 바람직하게, 상기 무반사 나노구조는, 상기 마이크로 구조가 형성된 기판 상에 순차적으로 증착되는 버퍼층 및 금속박막을 열처리하여 금속입자로 변형시키고, 상기 버퍼층이 나노구조 버퍼층이 되도록 상기 금속입자를 마스크로 하여 전면 식각하며, 상기 나노구조 버퍼층을 마스크로 하여 상기 마이크로 구조가 형성된 기판의 전면을 식각하여 형성될 수 있다.
- [14] 본 발명의 제2 측면은, 기판 상에 마이크로 구조를 형성하는 단계; 상기 마이크로 구조가 형성된 기판 상에 금속박막을 증착하는 단계; 상기 금속박막을 열처리하여 금속입자로 변형시키는 단계; 및 상기 마이크로 구조가 형성된 기판 상면에 광파장 이하의 주기를 갖는 끝이 뾰족한 켜기형의 무반사 나노구조가 형성되도록 상기 금속입자를 마스크로 하여 상기 마이크로 구조가 형성된 기판의 전면을 식각하는 단계를 포함하는 마이크로 나노 조합구조의 제조방법을 제공하는 것이다.
- [15] 본 발명의 제3 측면은, 기판 상에 마이크로 구조를 형성하는 단계; 상기 마이크로 구조가 형성된 기판 상에 버퍼층 및 금속박막을 순차적으로 증착하는

단계; 상기 금속박막을 열처리하여 금속입자로 변형시키는 단계; 상기 버퍼층이 나노구조 버퍼층이 되도록 상기 금속입자를 마스크로 하여 전면 식각을 수행하는 단계; 및 상기 마이크로 구조가 형성된 기판 상면에 광파장 이하의 주기를 갖는 끝이 뾰족한 켜기형의 무반사 나노구조가 형성되도록 상기 나노구조 버퍼층을 마스크로 하여 상기 마이크로 구조가 형성된 기판의 전면을 식각하는 단계를 포함하는 마이크로 나노 조합구조의 제조방법을 제공하는 것이다.

- [16] 여기서, 상기 마이크로 구조는 표면 텍스처링, 마이크로렌즈, 마이크로 격자 패턴 등이 포함됨이 바람직하며, 상기 표면 텍스처링은 습식이나 건식 식각 방법을 사용하여 랜덤(Random)한 거칠기를 표면에 형성하는 것을 의미한다.
- [17] 상기 마이크로렌즈는 수 내지 수십 마이크로 크기의 렌즈 모양을 형성하는 것을 의미하며, 제작방식은 패터닝된 포토레지스트를 열처리하여 렌즈 모양을 만든 후 기판에 패터전사 하는 방식이 일반적이며, 이밖에도 알루미늄의 선택적 산화 방식 등 다양한 방식이 포함될 수 있다.
- [18] 상기 마이크로 격자패턴은 수 내지 수십 마이크로 크기의 포토레지스트 패턴 마스크로 하여 기판을 식각함으로써 형성할 수 있다.
- [19] 바람직하게, 상기 버퍼층은 산화규소(SiO_2) 또는 질화규소(SiN_x)로 이루어질 수 있다.
- [20] 바람직하게, 상기 금속박막은 은(Ag), 금(Au) 또는 니켈(Ni) 중 어느 하나의 금속을 이용하여 증착되거나, 상기 기판과의 표면 장력을 고려하여 상기 열처리후 광파장 이하의 주기를 갖는 금속입자로 변형될 수 있는 금속을 선택하여 증착할 수 있다.
- [21] 바람직하게, 상기 금속박막은 5nm~100nm 정도의 두께를 갖도록 증착되거나, 상기 열처리후 광파장 이하의 주기를 갖는 금속입자로 변형될 수 있는 두께를 선택하여 증착할 수 있다.
- [22] 바람직하게, 상기 열처리는 200도~900도 범위에서 시행되거나, 상기 열처리후 광파장 이하의 주기를 갖는 금속입자로 변형될 수 있는 온도를 선택하여 열처리할 수 있다.
- [23] 바람직하게, 상기 무반사 나노구조는 플라즈마 건식 식각법을 이용하여 형성할 수 있다.
- [24] 바람직하게, 상기 건식 식각 시 가스량, 압력, 구동 전압 중 적어도 어느 하나의 조건을 조절하여 무반사 나노구조의 높이 및 경사도를 조절함으로써 원하는 종횡비(aspect ratio)를 얻도록 할 수 있다.
- [25] 본 발명의 제4 측면은, 광소자의 제조방법에 있어서, n형 도핑층, 활성층 및 p형 도핑층을 순차적으로 적층한 후, 상기 p형 도핑층의 p형 상부전극 위치를 제외한 발광부 상면에 마이크로 구조를 형성하는 단계; 상기 p형 도핑층의 상면에 p형 상부전극을 적층하고, 상기 n형 도핑층의 하면에 n형 하부전극을 적층하는 단계; 상기 p형 도핑층의 마이크로 구조가 형성된 발광부 상면에 금속박막을 증착하는

단계; 상기 금속박막을 열처리하여 금속입자로 변형시키는 단계; 및 상기 p형 도핑층의 마이크로 구조가 형성된 발광부 상면에 광파장 이하의 주기를 갖는 끝이 뾰족한 켜기형의 무반사 나노구조가 형성되도록 상기 금속입자를 마스크로 하여 상기 p형 도핑층의 마이크로 구조가 형성된 발광부의 전면을 식각하는 단계를 포함하는 것을 특징으로 하는 마이크로 나노 조합구조가 집적된 광소자의 제조방법을 제공하는 것이다.

[26] 본 발명의 제5 측면은, 광소자의 제조방법에 있어서, n형 도핑층, 활성층 및 p형 도핑층을 순차적으로 적층한 후, 상기 p형 도핑층의 발광부 상면에 마이크로 구조를 형성하는 단계; 상기 p형 도핑층의 마이크로 구조가 형성된 발광부 상면에 금속박막을 증착하는 단계; 상기 금속박막을 열처리하여 금속입자로 변형시키는 단계; 상기 p형 도핑층의 마이크로 구조가 형성된 발광부 상면에 광파장 이하의 주기를 갖는 끝이 뾰족한 켜기형의 무반사 나노구조가 형성되도록 상기 금속입자를 마스크로 하여 상기 p형 도핑층의 마이크로 구조가 형성된 발광부의 전면을 식각하는 단계; 및 상기 무반사 나노구조를 포함한 p형 도핑층의 전면에 투명전극을 적층한 후, 상기 투명전극의 발광부를 제외한 상면에 접촉패드를 적층하고, 상기 n형 도핑층의 하면에 n형 하부전극을 적층하는 단계를 포함하는 것을 특징으로 하는 마이크로 나노 조합구조가 집적된 광소자의 제조방법을 제공하는 것이다.

[27] 본 발명의 제6 측면은, 광소자의 제조방법에 있어서, 하부 전지층, 중간 전지층 및 상부 전지층을 순차적으로 적층한 후, 상기 상부 전지층의 일측 상면에 p형 상부전극을 적층하고, 상기 하부 전지층의 하면에 n형 하부전극을 적층하는 단계; 상기 p형 상부전극 영역을 제외한 상부 전지층의 상면에 마이크로 구조를 형성하는 단계; 상기 마이크로 구조가 형성된 상부 전지층의 상면에 금속박막을 증착하는 단계; 상기 금속박막을 열처리하여 금속입자로 변형시키는 단계; 및 상기 p형 상부전극 영역을 제외한 마이크로 구조가 형성된 상부 전지층의 상면에 광파장 이하의 주기를 갖는 끝이 뾰족한 켜기형의 무반사 나노구조가 형성되도록 상기 금속입자를 마스크로 하여 상기 p형 상부전극 영역을 제외한 상부 전지층의 전면을 식각하는 단계를 포함하는 것을 특징으로 하는 마이크로 나노 조합구조가 집적된 광소자의 제조방법을 제공하는 것이다.

[28] 여기서, 상기 하부 전지층과 중간 전지층 사이 및 상기 중간 전지층과 상부 전지층의 사이는 각각 제1 및 제2 터널 접합층을 통해 연결됨이 바람직하다.

[29] 바람직하게, 상기 제1 터널 접합층과 중간 전지층 사이에 버퍼층이 더 구비될 수 있다.

[30] 본 발명의 제7 측면은, 광소자의 제조방법에 있어서, n형 도핑층, 광 흡수층 및 p형 도핑층을 순차적으로 적층한 후, 상기 p형 도핑층의 광 흡수부를 제외한 상면에 p형 상부전극을 적층하고, 상기 n형 도핑층의 하면에 n형 하부전극을 적층하는 단계; 상기 p형 도핑층의 광 흡수부 상면에 마이크로 구조를 형성하는 단계; 상기 마이크로 구조가 형성된 p형 도핑층의 광 흡수부 상면에 금속박막을

증착하는 단계; 상기 금속박막을 열처리하여 금속입자로 변형시키는 단계; 및 상기 마이크로 구조가 형성된 p형 도핑층의 광 흡수부 상면에 광과장 이하의 주기를 갖는 끝이 뾰족한 켜기형의 무반사 나노구조가 형성되도록 상기 금속입자를 마스크로 하여 상기 마이크로 구조가 형성된 p형 도핑층의 광 흡수부 전면을 식각하는 단계를 포함하는 것을 특징으로 하는 마이크로 나노 조합구조가 집적된 광소자의 제조방법을 제공하는 것이다.

- [31] 본 발명의 제8 측면은, 광소자의 제조방법에 있어서, n형 도핑층, 분포캐환 반사층, 활성층 및 p형 도핑층을 순차적으로 적층한 후, 상기 p형 도핑층의 p형 상부전극 위치를 제외한 발광부 상면에 마이크로 구조를 형성하는 단계; 상기 마이크로 구조가 형성된 p형 도핑층의 발광부 상면에 금속박막을 증착하는 단계; 상기 금속박막을 열처리하여 금속입자로 변형시키는 단계; 및 상기 마이크로 구조가 형성된 p형 도핑층의 발광부 상면에 광과장 이하의 주기를 갖는 끝이 뾰족한 켜기형의 무반사 나노구조가 형성되도록 상기 금속입자를 마스크로 하여 상기 마이크로 구조가 형성된 p형 도핑층의 발광부 전면을 식각하는 단계를 포함하는 것을 특징으로 하는 마이크로 나노 조합구조가 집적된 광소자의 제조방법을 제공하는 것이다.

- [32] 여기서, 상기 p형 도핑층의 일측 상부에 p형 상부전극을 형성한 후, 상기 n형 도핑층의 하면에 n형 하부전극을 형성하는 단계를 더 포함함이 바람직하다.

발명의 효과

- [33] 이상에서 설명한 바와 같은 본 발명의 마이크로 나노 조합구조물, 마이크로 나노 조합구조의 제조방법 및 마이크로 나노 조합구조가 집적된 광소자의 제조방법에 따르면, 기판 상에 마이크로 구조 형성 후 금속박막 증착, 열처리, 전면 식각을 이용하여 마이크로 구조 상에 광과장 이하의 주기를 갖는 끝이 뾰족한 켜기형 또는 파라볼라형의 무반사 나노구조를 형성함으로써, 제조 공정이 간단하며, 공기와 반도체 물질간의 굴절률차로 인해 발생하는 빛의 반사량을 최소화할 수 있을 뿐만 아니라 저비용으로 광과장 이하의 주기를 갖는 무반사 격자구조의 제작이 가능하며, 태양전지, 광검출기, 발광소자, 투명 글래스 등의 광소자에 집적 시 효율을 극대화할 수 이점이 있다.
- [34] 또한, 본 발명에 따르면, 기판의 단차가 있는 경우에도 공정이 가능하며, 웨이퍼 스케일 공정이 가능하며, 금속 마스크를 이용함으로써 기판 물질에 상관없이 마스크 역할을 충분히 할 수 있는 이점이 있다.

도면의 간단한 설명

- [35] 도 1은 종래 기술의 일 실시예에 따른 마이크로 패터닝이 형성된 구조물에 입사하는 빛의 반사와 투과를 설명하기 위한 개념도이다.
- [36] 도 2는 종래 기술의 다른 실시예에 따른 나노 패터닝이 형성된 구조물에 입사하는 빛의 반사와 투과를 설명하기 위한 개념도이다.
- [37] 도 3은 본 발명의 제1 실시예에 따른 마이크로 나노 조합구조의 제조방법을

설명하기 위한 단면도이다.

- [38] 도 4는 본 발명의 제1 실시예에 따른 마이크로 나노 조합구조에 입사하는 빛의 반사와 투과를 설명하기 위한 개념도이다.
- [39] 도 5는 종래의 마이크로 및 나노 패턴 구조와 본 발명의 제1 실시예에 의해 제작된 마이크로 나노 조합구조의 SEM 이미지를 나타낸 도면이다.
- [40] 도 6은 본 발명의 제2 실시예에 따른 마이크로 나노 조합구조의 제조방법을 설명하기 위한 단면도이다.
- [41] 도 7은 본 발명의 제3 실시예에 따른 마이크로 나노 조합구조가 집적된 광소자의 제조방법을 설명하기 위한 단면도이다.
- [42] 도 8은 본 발명의 제4 실시예에 따른 마이크로 나노 조합구조가 집적된 광소자의 제조방법을 설명하기 위한 단면도이다.
- [43] 도 9는 본 발명의 제5 실시예에 따른 마이크로 나노 조합구조가 집적된 광소자를 설명하기 위한 단면도이다.
- [44] 도 10은 본 발명의 제6 실시예에 따른 마이크로 나노 조합구조가 집적된 광소자를 설명하기 위한 단면도이다.
- [45] 도 11은 본 발명의 제7 실시예에 따른 마이크로 나노 조합구조가 집적된 광소자를 설명하기 위한 단면도이다.
- [46] 도 12는 본 발명의 제8 실시예에 따른 마이크로 나노 조합구조가 집적된 광소자의 제조방법을 설명하기 위한 단면도이다.
- [47] 도 13은 본 발명의 제8 실시예에 따른 마이크로 나노 조합구조가 집적된 광소자의 전류의 변화에 따른 광출력을 나타낸 그래프이다.
- [48] 도 14는 본 발명의 제9 실시예에 따른 마이크로 나노 조합구조가 집적된 광소자의 제조방법을 설명하기 위한 단면도이다.

발명의 실시를 위한 형태

- [49] 이하, 첨부 도면을 참조하여 본 발명의 실시예를 상세하게 설명한다. 그러나, 다음에 예시하는 본 발명의 실시예는 여러 가지 다른 형태로 변형될 수 있으며, 본 발명의 범위가 다음에 상술하는 실시예에 한정되는 것은 아니다. 본 발명의 실시예는 당업계에서 통상의 지식을 가진 자에게 본 발명을 보다 완전하게 설명하기 위하여 제공되어지는 것이다.
- [50] (제1 실시예)
- [51] 도 3은 본 발명의 제1 실시예에 따른 마이크로 나노 조합구조의 제조방법을 설명하기 위한 단면도이다.
- [52] 도 3의 (a)를 참조하면, 미리 준비한 기판(100) 상에 마이크로 구조(105)를 형성한다. 여기서, 기판(100)은 예컨대, 반도체 기판(예컨대, GaAs 기판 또는 InP 기판 등)으로 이루어짐이 바람직하지만, 이에 국한하지 않으며, 반도체 기판이 아니더라도 마이크로 구조(105)를 포함한 기판(100) 상에 후술하는 금속박막(110)을 증착할 수 있다면 어느 것이든 이용 가능한 것으로 한다.

- [53] 그리고, 마이크로 구조(105)는 예컨대, 표면 텍스처링(Texturing), 마이크로렌즈, 마이크로 격자패턴 등이 포함될 수 있다.
- [54] 상기 표면 텍스처링은 예컨대, 습식이나 건식 식각 방법을 사용해 랜덤(Random)한 거칠기를 표면에 형성하는 것을 의미한다.
- [55] 상기 마이크로렌즈는 수 내지 수십 마이크로 크기의 렌즈 모양을 형성하는 것을 의미하며, 제작방식은 패터닝된 포토레지스트를 열처리하여 렌즈 모양을 만든 후 기판에 패턴전사 하는 방식이 일반적이며, 이밖에도 알루미늄의 선택적 산화 방식 등 다양한 방식이 포함될 수 있다.
- [56] 상기 마이크로 격자패턴은 수 내지 수십 마이크로 크기의 포토레지스트 패턴 마스크로 하여 기판을 식각함으로써 형성할 수 있다.
- [57] 도 3의 (b)를 참조하면, 마이크로 구조(105)가 형성된 기판(100)의 상면에 예컨대, 전자빔 증착(E-beam evaporator) 또는 열 증착(thermal evaporator) 등을 이용하여 금속박막(110)을 증착한다.
- [58] 여기서, 금속박막(110)은 예컨대, 은(Ag), 금(Au), 니켈(Ni) 등 다양한 금속이 증착될 수 있으며, 기판(100)과의 표면 장력을 고려하여 이후 열처리 과정을 거친 후 광파장 이하(Subwavelength)의 주기를 갖는 금속입자(Metal Particle)(또는 금속 알갱이)(120, 도 3의 (c) 참조)로 변형될 수 있는 금속을 선택하여 증착할 수 있다.
- [59] 또한, 금속박막(110)은 약 5nm~100nm 정도의 두께를 갖도록 증착될 수 있으며, 상기 열처리후 광파장 이하의 주기를 갖는 금속입자(120)로 변형될 수 있는 두께를 선택하여 증착할 수 있다.
- [60] 한편, 금속박막(110)의 증착은 예컨대, 전자빔 증착(E-beam evaporator) 또는 열 증착(Thermal evaporator)에 국한하지 않으며, 예컨대, 스퍼터링 머신(Sputtering Machine) 등에 의해 금속을 약 5nm~100nm 정도의 두께로 증착할 수 있는 어떤 것이든 이용될 수 있다.
- [61] 도 3의 (c)를 참조하면, 금속박막(110)을 예컨대, 금속 열처리(Rapid Thermal Annealing, RTA) 방법 등을 이용하여 열처리함으로써 금속입자(120)로 변형시킨다.
- [62] 이때, 상기 열처리는 약 200도~900도 범위에서 시행될 수 있으며, 상기 열처리후 광파장 이하의 주기를 갖는 금속입자(120)로 변형될 수 있는 온도를 선택하여 열처리할 수 있다.
- [63] 도 3의 (d)를 참조하면, 금속입자(120)를 포함한 기판(100)의 전면에 예컨대, 건식 식각(Dry Etching) 공정을 수행함으로써, 마이크로 구조(105)를 포함한 기판(100) 자체의 상면에 일정한 주기(Period)(바람직하게, 약 100nm 내지 1000nm 정도)와 깊이(Depth)(바람직하게, 약 50nm 내지 600nm 정도) 즉, 광파장 이하(Subwavelength)의 주기를 갖는 무반사 나노구조(130)를 형성할 수 있다.
- [64] 이러한 무반사 나노구조(130)는 마이크로 구조(105)를 포함한 기판(100)의 표면에 주기적으로 일정하게 배열되어 있으며, 기판(100)의 표면으로부터 상층의 공기층으로 갈수록 횡단면적이 좁아지도록 끝이 뾰족한 켄넬형 예컨대,

- 원뿔(Cone) 형태로 형성됨이 바람직하지만, 이에 국한하지 않으며, 예컨대, 파라볼라(Parabola), 삼각뿔, 사각뿔 또는 다각뿔 형태 등으로 형성될 수도 있다.
- [65] 한편, 상기 건식 식각법은 예컨대, 플라즈마 건식 식각법(Plasma Dry Etching)을 이용함이 바람직하지만, 이에 국한하지 않으며, 반응성 기체와 플라즈마를 동시에 이용하여 이방성식각 특성 및 식각 속도를 향상시킨 건식식각 방법 예컨대, RF 전력(Power)에 의해 플라즈마가 생성되는 RIE(Reactive Ion Etching) 식각법 또는 ICP(Inductively Coupled Plasma) 식각법 등을 이용할 수도 있다.
- [66] 한편, 상기 건식 식각 시 예컨대, 가스량, 압력, 구동 전압 중 적어도 어느 하나의 조건을 조절하여 무반사 나노구조(130)의 높이 및 경사도를 조절함으로써, 원하는 종횡비(aspect ratio)를 용이하게 얻을 수 있다.
- [67] 도 4는 본 발명의 제1 실시예에 따른 마이크로 나노 조합구조에 입사하는 빛의 반사와 투과를 설명하기 위한 개념도로서, 본 발명의 마이크로 나노 조합구조에 의해 공기와 반도체 물질간의 굴절률차로 인해 발생하는 프레넬 반사 및 전반사를 최소화할 수 있다.
- [68] 도 5는 종래의 마이크로 패턴(a) 및 나노 패턴(b) 구조와 본 발명의 제1 실시예에 의해 제작된 마이크로 나노 조합구조(c)의 SEM 이미지를 나타낸 도면으로서, 기판(100, 도 3의 (a) 참조)은 갈륨비소(GaAs)를 이용하였으며, 마이크로 구조(105, 도 3의 (a) 참조)가 형성된 기판(100) 상에 끝이 뾰족한 형태의 원뿔형 무반사 나노구조를 가지는 것을 확인할 수 있다.
- [69] (제2 실시예)
- [70] 도 6은 본 발명의 제2 실시예에 따른 마이크로 나노 조합구조의 제조방법을 설명하기 위한 단면도이다.
- [71] 도 6의 (a)를 참조하면, 미리 준비한 기판(100) 상에 마이크로 구조(105)를 형성한다. 여기서, 기판(100)은 예컨대, 반도체 기판(예컨대, GaAs 기판 또는 InP 기판 등)으로 이루어짐이 바람직하지만, 이에 국한하지 않으며, 반도체 기판이 아니더라도 마이크로 구조(105)를 포함한 기판(100)의 상면에 후술하는 버퍼층(107)을 증착할 수 있다면 어느 것이든 이용 가능한 것으로 한다.
- [72] 도 6의 (b)를 참조하면, 마이크로 구조(105)가 형성된 기판(100)의 상면에 예컨대, 플라즈마 화학기상 증착(PECVD), 열 화학기상 증착(Thermal-CVD), 스퍼터(sputter) 등을 이용하여 예컨대, 산화규소(SiO₂) 또는 질화규소(SiN_x) 등으로 이루어진 버퍼층(107)을 증착하고, 순차적으로 예컨대, 전자빔 증착(E-beam evaporator) 또는 열 증착(thermal evaporator) 등을 이용하여 금속박막(110)을 증착한다.
- [73] 여기서, 버퍼층(107)은 예컨대, 산화규소(SiO₂) 또는 질화규소(SiN_x)에 국한하지 않으며, 버퍼층(107)과 금속박막(110) 간의 표면 장력에 의해 열처리 후 금속박막(110)이 광파장 이하의 주기를 갖는 금속입자(또는 금속 알갱이)(120, 도 6의 (c) 참조)로 변형될 수 있으면 어느 것이든 이용 가능한 것으로 한다.
- [74] 또한, 버퍼층(107)은 약 5nm~500nm 정도의 두께를 갖도록 증착할 수 있으며,

첫째, 열처리후 금속박막(110)이 광파장 이하의 주기를 갖는 금속입자(120)로 변형될 수 있으며, 둘째, 금속입자(120)를 이용하여 전면 식각을 통해 버퍼층(107)이 마이크로 구조(105)를 포함한 기판(100) 상면의 일정부분이 노출되도록 나노구조 버퍼층(107', 도 6의 (d) 참조)으로 될 수 있는 두께를 만족하도록 한다.

- [75] 일반적으로, 금속박막(110)을 열처리하여 금속입자(120)로 변형시킬 경우, 기판(100)과 금속박막(110) 간의 표면 장력에 의해 금속입자(120)의 주기 및 크기가 변하게 된다. 따라서, 기판(100)의 물질이 목적에 따라 바뀌게 될 경우, 그에 따라 금속의 두께 및 열처리 온도가 변경되어야 하며 이는 실제 응용에 적용하기에 어려운 점이 따른다.
- [76] 한편, 산화규소(SiO_2) 또는 질화규소(SiN_x)로 이루어진 버퍼층(107)을 이용할 경우, 기판(100)의 물질이 변경되더라도 버퍼층(107)과 금속박막(110) 간의 표면 장력에는 변화가 없으므로 금속의 두께 및 열처리 온도의 변경 없이 재현성 있게 금속입자(120)의 형성이 가능하다.
- [77] 그리고, 금속박막(110)은 예컨대, 은(Ag), 금(Au), 니켈(Ni) 등 다양한 금속이 증착될 수 있으며, 기판(100)과의 표면 장력을 고려하여 이후 열처리 과정을 거친 후 광파장 이하(Subwavelength)의 주기를 갖는 금속입자(120)로 변형될 수 있는 금속을 선택하여 증착할 수 있다.
- [78] 또한, 금속박막(110)은 약 5nm~100nm 정도의 두께를 갖도록 증착될 수 있으며, 상기 열처리 후 광파장 이하의 주기를 갖는 금속입자(120)로 변형될 수 있는 두께를 선택하여 증착할 수 있다.
- [79] 한편, 금속박막(110)의 증착은 예컨대, 전자빔 증착(E-beam evaporator) 또는 열 증착(Thermal evaporator)에 국한하지 않으며, 예컨대, 스퍼터링 머신(Sputtering Machine) 등에 의해 금속을 약 5nm~100nm 정도의 두께로 증착할 수 있는 어떤 것이든 이용될 수 있다.
- [80] 도 6의 (c)를 참조하면, 금속박막(110)을 예컨대, 급속 열처리(Rapid Thermal Annealing, RTA) 등을 이용하여 열처리함으로써 금속입자(120)로 변형시킨다. 이때, 상기 열처리는 약 200도~900도 범위에서 시행될 수 있으며, 상기 열처리후 광파장 이하의 주기를 갖는 금속입자(120)로 변형될 수 있는 온도를 선택하여 열처리할 수 있다.
- [81] 도 6의 (d)를 참조하면, 버퍼층(107) 및 금속입자(120)를 포함한 기판(100)의 전면에 예컨대, 건식 식각(Dry Etching) 공정을 수행함으로써, 마이크로 구조(105)를 포함한 기판(100)의 상면에 일정한 주기(Period)(바람직하게, 약 100nm 내지 1000nm 정도)와 깊이(Depth)(바람직하게, 약 50nm 내지 600nm 정도) 즉, 광파장 이하(Subwavelength)의 주기를 갖는 나노구조 버퍼층(107')을 형성할 수 있다.
- [82] 이러한 나노구조 버퍼층(107')은 정렬되어있지는 않으나 일정 간격을 두고 형성되어 있는 것을 특징으로 한다.

- [83] 도 6의 (e)를 참조하면, 나노구조 버퍼층(107')을 마스크로 이용하여 전면 식각을 통해 마이크로 구조(105)를 포함한 기판(100)의 상면에 광파장 이하의 주기를 갖는 무반사 나노구조(130)를 형성한다. 이후 잔여 버퍼층 및 금속입자(120)는 습식 식각을 통해 제거된다.
- [84] 이러한 무반사 나노구조(130)는 기판(100)의 표면으로부터 상측의 공기층으로 갈수록 횡단면적이 좁아지도록 끝이 뾰족한 켄트레예콘대, 원뿔(Cone) 형태로 형성됨이 바람직하지만, 이에 국한하지 않으며, 예컨대, 파라볼라(Parabola), 삼각뿔, 사각뿔 또는 다각뿔 형태 등으로 형성될 수도 있다. 경우에 따라 끝이 잘린 원뿔대(truncated cone)형태로 형성될 수도 있다.
- [85] 한편, 상기 건식 식각법은 플라즈마 건식 식각법(Plasma Dry Etching)을 이용함이 바람직하지만, 이에 국한하지 않으며, 반응성 기체와 플라즈마를 동시에 이용하여 이방성식각 특성 및 식각 속도를 향상시킨 건식식각 방법 예컨대, RF 전력(Power)에 의해 플라즈마가 생성되는 RIE(Reactive Ion Etching) 식각법 또는 ICP(Inductively Coupled Plasma) 식각법 등을 이용할 수도 있다.
- [86] 한편, 상기 건식 식각 시 예컨대, 가스량, 압력, 구동 전압 중 적어도 어느 하나의 조건을 조절하여 무반사 나노구조의 높이 및 경사도를 조절할 수 있으며, 특히 RF 전력(Power)을 조절하여 원하는 종횡비(aspect ratio)를 용이하게 얻을 수 있다.
- [87] 추가적으로, 기판(100)과 버퍼층(107) 간에 투명전극(미도시)이 추가로 개재될 수 있으며, 상기 투명전극은 예컨대, 전자빔 증착(E-beam evaporator) 또는 열 증착(thermal evaporator), 스퍼터링 증착(Sputtering evaporator) 등을 이용하여 증착함이 바람직하다.
- [88] 이러한 투명전극의 재료로는 예컨대, 인듐 틴 옥사이드(Indium Tin Oxide, ITO), 틴 옥사이드(Tin Oxide, TO), 인듐 틴 징크 옥사이드(Indium Tin Zinc Oxide, IZO) 및 인듐 징크 옥사이드(Indium Zinc Oxide, IZO) 중 어느 하나가 선택될 수 있다.
- [89] 한편, 상기 투명전극의 개재 공정 이외의 모든 제조 공정은 전술한 제2 실시예와 동일하므로, 이에 대한 상세한 설명은 전술한 제2 실시예를 참조하기로 한다. 다만, 상기 투명전극을 기판(100)과 버퍼층(107) 사이에 개재할 경우, 전술한 도 6의 (d)에서는 상기 투명전극의 상면에 나노구조 버퍼층(107')을 형성하게 되며, 도 6의 (e)에서는 나노구조 버퍼층(107')을 마스크로 하여 전면 식각을 통해 나노구조 투명전극을 형성하고, 기판(100)의 일정부분도 광파장 이하의 주기를 갖는 무반사 나노구조를 형성한다. 이후에, 기판(100)의 전면에 투명전극을 재증착하여, 상기 나노구조 투명전극끼리 연결될 수 있게 함으로써, 전류가 흐를 수 있도록 할 수도 있다.
- [90] (제3 실시예)
- [91] 도 7은 본 발명의 제3 실시예에 따른 마이크로 나노 조합구조가 집적된 광소자의 제조방법을 설명하기 위한 단면도이다.
- [92] 도 7의 (a)를 참조하면, 광소자는 일반적인 발광소자의 구조로써, 예컨대, n형 도핑층(200), 활성층(210) 및 p형 도핑층(220)을 순차적으로 적층한 후, p형

도핑층(220)의 발광부를 제외한 상면에 p형 상부전극(230)을 적층하고, n형 도핑층(200)의 하면에 n형 하부전극(240)을 적층함으로써 형성할 수 있으며, 이에 국한하지는 않는다.

[93] 도 7의 (b)를 참조하면, p형 도핑층(220)의 발광부 상면에 전술한 본 발명의 제1 또는 제2 실시예에 따라 형성된 무반사 나노구조(130)를 집적함으로써, 본 발명의 제3 실시예에 따른 무반사 마이크로 나노 조합구조가 집적된 광소자의 제조방법을 완성할 수 있다.

[94] 이때, 무반사 나노구조(130)의 형성 방법에 대한 상세한 설명은 전술한 본 발명의 제1 또는 제2 실시예와 동일하므로, 이에 대한 상세한 설명은 생략하기로 한다.

[95] (제4 실시예)

[96] 도 8은 본 발명의 제4 실시예에 따른 마이크로 나노 조합구조가 집적된 광소자의 제조방법을 설명하기 위한 단면도이다.

[97] 도 8의 (a)를 참조하면, 광소자는 일반적인 발광소자의 구조로써, 예컨대, n형 도핑층(300), 활성층(310) 및 p형 도핑층(320)을 순차적으로 적층한 후, p형 도핑층(320)의 상부에 투명전극(330) 및 접촉패드(340)를 순차적으로 적층하고, n형 도핑층(300)의 하면에 n형 하부전극(350)을 적층함으로써 형성할 수 있으며, 이에 국한하지는 않는다.

[98] 도 8의 (b)를 참조하면, 투명전극(330)을 적층하기 전에, p형 도핑층(320)의 발광부 상면에 전술한 본 발명의 제1 또는 제2 실시예에 따라 형성된 무반사 나노구조(130)를 집적함으로써, 본 발명의 제4 실시예에 따른 마이크로 나노 조합구조가 집적된 광소자의 제조방법을 완성할 수 있다.

[99] 이때, 무반사 나노구조(130)의 형성 방법에 대한 상세한 설명은 전술한 본 발명의 제1 또는 제2 실시예와 동일하므로, 이에 대한 상세한 설명은 생략하기로 한다.

[100] 한편, 투명전극(330)은 무반사 나노구조(130)를 포함한 p형 도핑층(320)의 전면에 적층한 후, 투명전극(330)의 발광부를 제외한 상면에 접촉패드(340)를 적층한다. 이때, 투명전극(330)은 무반사 나노구조(130)의 상부에 증착되기 때문에, 그 형태는 무반사 나노구조(130)의 형태와 동일하게 형성된다.

[101] (제5 실시예)

[102] 도 9는 본 발명의 제5 실시예에 따른 마이크로 나노 조합구조가 집적된 광소자를 설명하기 위한 단면도이다.

[103] 도 9를 참조하면, 광소자는 일반적인 삼중 접합(triple junction) 태양전지로서, 밴드갭이 약 0.65eV인 게르마늄(Ge)을 하부 전지층(Bottom Cell)(400)으로 사용하고, 그 상부에 약 1.4eV 근처의 $\text{In}_{0.08}\text{Ga}_{0.92}\text{As}$ 를 중간 전지층(Middle Cell)(430)과 그 상부에 약 1.9eV의 $\text{In}_{0.56}\text{Ga}_{0.44}\text{P}$ 를 상부 전지층(Top Cell)(450)이 구비된 구조이다.

[104] 그리고, 각 전지층(410, 430, 450)의 전기적 연결은 제1 및 제2 터널

접합층(Tunnel Junction)(410 및 440)을 통해 연결하고, 상부 전지층(450)의 일측 상면에 p형 상부전극(460)이 형성되며, 하부 전지층(400)의 하면에 n형 하부전극(470)이 형성되어 있다.

[105] 특히, p형 상부전극(460) 영역을 제외한 상부 전지층(450)의 상면에 전술한 본 발명의 제1 또는 제2 실시예에 따라 형성된 무반사 나노구조(130)를 집적함으로써, 본 발명의 제5 실시예에 따른 마이크로 나노 조합구조가 집적된 광소자인 삼중 접합 태양 전지의 제조방법을 완성할 수 있다.

[106] 이때, 무반사 나노구조(130)의 형성 방법에 대한 상세한 설명은 전술한 본 발명의 제1 또는 제2 실시예와 동일하므로, 이에 대한 상세한 설명은 생략하기로 한다.

[107] 바람직하게는, 제1 터널 접합층(410)과 중간 전지층(430) 사이에 InGaAs로 이루어진 버퍼층(420)이 더 구비할 수 있다.

[108] 즉, 태양광 스펙트럼을 흡수하는 측면에서 보면 상부 전지층(450)에서 약 650nm 파장 대역까지 흡수하고, 중간 전지층(430)에서 약 900nm까지 흡수하며, 하부 전지층(400)에서 약 1900nm까지 흡수함으로써 넓은 대역폭에 걸쳐 광을 흡수할 수 있는 구조를 갖는다.

[109] 여기서, 상부 전지층(450)의 표면에 무반사 나노구조(130)의 제조방법을 적용함으로써 입사광의 반사를 최소화할 수 있으며 이로 인해 태양 전지의 효율을 높일 수 있다.

[110] (제6 실시예)

[111] 도 10은 본 발명의 제6 실시예에 따른 마이크로 나노 조합구조가 집적된 광소자를 설명하기 위한 단면도이다.

[112] 도 10을 참조하면, 광소자는 일반적인 광검출기(photodetector)의 구조로써, 에컨대, n형 도핑층(500), 광 흡수층(510) 및 p형 도핑층(520)을 순차적으로 적층한 후, p형 도핑층(520)의 광 흡수부를 제외한 상면에 p형 상부전극(530)을 적층하고, n형 도핑층(500)의 하면에 n형 하부전극(540)을 적층함으로써 형성할 수 있으며, 이에 국한하지는 않는다.

[113] 특히, p형 도핑층(520)의 광 흡수부 상면에 전술한 본 발명의 제1 또는 제2 실시예에 따라 형성된 무반사 나노구조(130)를 집적함으로써, 본 발명의 제6 실시예에 따른 마이크로 나노 조합구조가 집적된 광소자의 제조방법을 완성할 수 있다.

[114] 이때, 무반사 나노구조(130)의 형성 방법에 대한 상세한 설명은 전술한 본 발명의 제1 또는 제2 실시예와 동일하므로, 이에 대한 상세한 설명은 생략하기로 한다.

[115] 여기서, p형 도핑층(520)의 표면에 무반사 나노구조(130)의 제조방법을 적용함으로써 입사광의 반사를 최소화할 수 있으며 이로 인해 광검출기의 효율을 높일 수 있다.

[116] (제7 실시예)

- [117] 도 11은 본 발명의 제7 실시예에 따른 마이크로 나노 조합구조가 집적된 광소자를 설명하기 위한 단면도이다.
- [118] 도 11을 참조하면, 광소자는 일반적인 투명 글래스(Transparent Glass)(600)로서, 약 1.5 정도의 굴절률을 가지며 특정 파장 대역에서 약 95% 이상의 투과율을 보인다. 그러나, 태양 전지 등 몇몇 응용분야에서는 넓은 대역에서 약 99% 이상의 투과율을 요하며 이를 위해서 전술한 본 발명의 제1 또는 제2 실시예에 따라 형성된 무반사 나노구조(130)의 제조방법이 이용될 수 있다.
- [119] 즉, 투명 글래스(600)의 상부에 전술한 본 발명의 제1 또는 제2 실시예에 따라 형성된 무반사 나노구조(130)를 집적함으로써 보다 넓은 대역에서 높은 투과율을 얻을 수 있다. 또한, 투명 글래스(600)의 상부뿐만 아니라 하부에도 무반사 나노구조(130)를 집적함으로써 보다 넓은 대역에서 높은 투과율을 얻을 수 있다.
- [120] (제8 실시예)
- [121] 도 12는 본 발명의 제8 실시예에 따른 마이크로 나노 조합구조가 집적된 광소자의 제조방법을 설명하기 위한 단면도이다.
- [122] 도 12를 참조하면, 광소자는 일반적인 발광소자 즉, 발광다이오드(Light Emitting Diode, LED)의 구조로써, 예컨대, n형 도핑층(n-GaAs)(700), 분포회반 반사층(AlAs/AlGaAs)(Distributed Bragg Reflector, DBR)(710), 활성층(720) 및 p형 도핑층(730)을 순차적으로 적층한 후, p형 도핑층(730)의 발광부를 제외한 상면에 p형 상부전극(740)을 적층하고, n형 도핑층(700)의 하면에 n형 하부전극(750)을 적층함으로써 형성할 수 있으며, 이에 국한하지는 않는다.
- [123] 특히, p형 도핑층(730)의 발광부 상면에 전술한 본 발명의 제1 또는 제2 실시예에 따라 형성된 무반사 나노구조(130)를 집적함으로써, 본 발명의 제8 실시예에 따른 마이크로 나노 조합구조가 집적된 광소자의 제조방법을 완성할 수 있다.
- [124] 이때, 무반사 나노구조(130)의 형성 방법에 대한 상세한 설명은 전술한 본 발명의 제1 또는 제2 실시예와 동일하므로, 이에 대한 상세한 설명은 생략하기로 한다.
- [125] 도 13은 본 발명의 제8 실시예에 따른 마이크로 나노 조합구조가 집적된 광소자의 전류의 변화에 따른 광출력을 나타낸 그래프로서, 도 13의 (a)는 무반사 나노구조가 없는 종래의 광소자를 나타낸 것이며, 도 13의 (b)는 무반사 나노패턴만 있는 종래의 광소자를 나타낸 것이며, 도 13의 (c)는 무반사 마이크로 패턴만 있는 종래의 광소자를 나타낸 것이며, 도 13의 (d)는 본 발명의 제8 실시예에 따른 마이크로 나노 조합구조가 있는 광소자를 나타낸 것으로 종래에 비해 광출력(Power)이 약 35% 내지 72.4% 향상되었음을 확인할 수 있으며, 출력 파장은 거의 변화가 없다.
- [126] (제9 실시예)
- [127] 도 14는 본 발명의 제9 실시예에 따른 마이크로 나노 조합구조가 집적된

광소자의 제조방법을 설명하기 위한 단면도이다.

- [128] 도 14를 참조하면, 광소자는 플립칩 본딩형 GaN계 발광다이오드(Light Emitting Diode, LED)의 구조로써, Al₂O₃ 계열의 성분으로 되어있는 사파이어(Sapphire) 기판(800) 상에 질화갈륨(GaN)으로 이루어진 버퍼층(buffer layer), N형 질화갈륨층(n-GaN)(810)을 형성한다.
- [129] 상기와 같이, 사파이어 기판(800) 상에 3족 계열의 원소를 박막 성장하기 위해서는 일반적으로 금속 유기화학 기상증착법(Metal Organic Chemical Vapor Deposition; MOCVD)을 사용하고, 성장 압력은 약 200 토르(torr)~650 토르(torr)를 유지하면서 레이어(layer)를 형성한다.
- [130] 이후에, N형 질화갈륨층(810)이 성장되면, N형 질화갈륨층(810) 상에 활성층(820)을 성장시킨다. 활성층(820)은 발광 영역으로서 질화인듐갈륨(InGaN)으로 이루어진 양자우물을 갖는 반도체 층 예컨대, 다중 양자 우물층(MQW)이다. 활성층(820)이 성장되면 계속해서 P형 질화갈륨층(p-GaN)(830)을 형성한다. P형 질화갈륨층(830)은 예컨대, AlGaN 또는 InGaN 성분으로 이루어진다.
- [131] P형 질화갈륨층(830)은 N형 질화갈륨층(810)과 대조되는 층으로써, N형 질화갈륨층(810)은 외부로부터 인가되는 전압에 의하여 전자들을 활성층(820)에 공급한다. 그리고, 상대적으로 P형 질화갈륨층(830)은 외부에 인가되는 전압에 의하여 정공(hole)들을 활성층(820)에 공급함으로써, 활성층(820)에서 정공(hole)과 전자가 서로 결합하여 광을 발생시키도록 한다.
- [132] 그리고, P형 질화갈륨층(830) 상에 반사율이 높은 금속을 형성하여 반사판 역할을 포함하는 P형 전극(840)을 형성한다. 여기서, P형 전극(840) 상에는 전극 패드(pad)를 더 형성할 수 있다.
- [133] 이후에, N형 질화갈륨층(810)까지 식각하여 오픈(open)시킨 다음, N형 질화갈륨층(810) 상에 N형 전극(850)을 형성한다.
- [134] 상기와 같이 구성된 발광다이오드(LED)는 플립칩 형태로 실리콘(Si) 서브마운트(900) 상에 실장되는데, 서브마운트(900) 상에 P형 및 N형 전극(840 및 850)과 대응되는 위치에 형성된 반사층(910) 사이에 금속범프(920)(예컨대, Au Bump)를 사용하여 전기적으로 본딩한다.
- [135] 상기와 같은 구조로 플립칩 본딩된 발광다이오드(LED)는 서브마운트(900)를 통하여 전원이 발광다이오드(LED)에 인가되면, 활성층(820)에서 전자와 정공이 결합하여 광을 발생한다.
- [136] 이와 같이 활성층(820)에서 발생된 광의 일부는 사파이어 기판(800)을 통하여 외부로 방출되고, 일부의 광은 P형 질화갈륨층(830)과 P형 전극(840) 및 서브마운트(900) 상에 형성되어 있는 반사층(910)에서 반사된 후 외부로 방출된다.
- [137] 특히, 발광다이오드(LED)가 플립칩 본딩된 경우에는 활성층(820)에서 발생된 광이 직접 또는 반사된 후 사파이어 기판(800)을 통하여 외부로 방출되므로,

반도체 탑면으로 광을 발생시키는 발광다이오드에 비해서 광효율이 증가하는 장점이 있다.

[138] 더욱이, 사파이어 기판(800)을 통하여 외부로 빛의 방출 시 공기와 반도체 물질간의 굴절률차로 인해 발생하는 빛의 반사량을 최소화할 수 있도록 사파이어 기판(800)의 외부 노출면에 전술한 본 발명의 제1 또는 제2 실시예에 따라 형성된 무반사 나노구조(130)를 집적함으로써, 본 발명의 제9 실시예에 따른 마이크로 나노 조합구조가 집적된 광소자의 제조방법을 완성할 수 있다.

[139] 이때, 무반사 나노구조(130)의 형성 방법에 대한 상세한 설명은 전술한 본 발명의 제1 또는 제2 실시예와 동일하므로, 이에 대한 상세한 설명은 생략하기로 한다.

[140] 전술한 본 발명에 따른 마이크로 나노 조합구조의 제조방법 및 마이크로 나노 조합구조가 집적된 광소자의 제조방법에 대한 바람직한 실시예에 대하여 설명하였지만, 본 발명은 이에 한정되는 것이 아니고 특허청구범위와 발명의 상세한 설명 및 첨부한 도면의 범위 안에서 여러 가지로 변형하여 실시하는 것이 가능하고 이 또한 본 발명에 속한다.

청구범위

- [청구항 1] 기관 상에 마이크로 구조가 형성되되,
상기 마이크로 구조가 형성된 기관 상면에 광파장 이하의 주기를 갖는 끝이 뾰족한 켜기형의 무반사 나노구조가 형성되는 것을 특징으로 하는 마이크로 나노 조합구조물.
- [청구항 2] 제1 항에 있어서,
상기 무반사 나노구조는, 상기 마이크로 구조가 형성된 기관 상에 증착되는 금속박막을 열처리하여 금속입자로 변형시키고, 상기 금속입자를 마스크로 하여 상기 마이크로 구조가 형성된 기관의 전면을 식각하여 형성되는 것을 특징으로 하는 마이크로 나노 조합구조물.
- [청구항 3] 제1 항에 있어서,
상기 무반사 나노구조는, 상기 마이크로 구조가 형성된 기관 상에 순차적으로 증착되는 버퍼층 및 금속박막을 열처리하여 금속입자로 변형시키고, 상기 버퍼층이 나노구조 버퍼층이 되도록 상기 금속입자를 마스크로 하여 전면 식각하며, 상기 나노구조 버퍼층을 마스크로 하여 상기 마이크로 구조가 형성된 기관의 전면을 식각하여 형성되는 것을 특징으로 하는 마이크로 나노 조합구조물.
- [청구항 4] 기관 상에 마이크로 구조를 형성하는 단계;
상기 마이크로 구조가 형성된 기관 상에 금속박막을 증착하는 단계;
상기 금속박막을 열처리하여 금속입자로 변형시키는 단계; 및
상기 마이크로 구조가 형성된 기관 상면에 광파장 이하의 주기를 갖는 끝이 뾰족한 켜기형의 무반사 나노구조가 형성되도록 상기 금속입자를 마스크로 하여 상기 마이크로 구조가 형성된 기관의 전면을 식각하는 단계를 포함하는 마이크로 나노 조합구조의 제조방법.
- [청구항 5] 기관 상에 마이크로 구조를 형성하는 단계;
상기 마이크로 구조가 형성된 기관 상에 버퍼층 및 금속박막을 순차적으로 증착하는 단계;
상기 금속박막을 열처리하여 금속입자로 변형시키는 단계;
상기 버퍼층이 나노구조 버퍼층이 되도록 상기 금속입자를 마스크로 하여 전면 식각을 수행하는 단계; 및
상기 마이크로 구조가 형성된 기관 상면에 광파장 이하의 주기를 갖는 끝이 뾰족한 켜기형의 무반사 나노구조가 형성되도록 상기 나노구조 버퍼층을 마스크로 하여 상기 마이크로 구조가 형성된

- 기판의 전면을 식각하는 단계를 포함하는 마이크로 나노 조합구조의 제조방법.
- [청구항 6] 제5 항에 있어서,
상기 버퍼층은 산화규소(SiO_2) 또는 질화규소(SiN_x)로 이루어진 것을 특징으로 하는 마이크로 나노 조합구조의 제조방법.
- [청구항 7] 제4 항 또는 제5 항에 있어서,
상기 금속박막은 은(Ag), 금(Au) 또는 니켈(Ni) 중 어느 하나의 금속을 이용하여 증착되거나, 상기 기판과의 표면 장력을 고려하여 상기 열처리후 광파장 이하의 주기를 갖는 금속입자로 변형될 수 있는 금속을 선택하여 증착하는 것을 특징으로 하는 마이크로 나노 조합구조의 제조방법.
- [청구항 8] 제4 항 또는 제5 항에 있어서,
상기 금속박막은 5nm~100nm 정도의 두께를 갖도록 증착되거나, 상기 열처리후 광파장 이하의 주기를 갖는 금속입자로 변형될 수 있는 두께를 선택하여 증착하는 것을 특징으로 하는 마이크로 나노 조합구조의 제조방법.
- [청구항 9] 제4 항 또는 제5 항에 있어서,
상기 열처리는 200도~900도 범위에서 시행되거나, 상기 열처리후 광파장 이하의 주기를 갖는 금속입자로 변형될 수 있는 온도를 선택하여 열처리하는 것을 특징으로 하는 마이크로 나노 조합구조의 제조방법.
- [청구항 10] 제4 항 또는 제5 항에 있어서,
상기 무반사 나노구조는 플라즈마 건식 식각법을 이용하여 형성하는 것을 특징으로 하는 마이크로 나노 조합구조의 제조방법.
- [청구항 11] 제10 항에 있어서,
상기 건식 식각 시 가스량, 압력, 구동 전압 중 적어도 어느 하나의 조건을 조절하여 무반사 나노구조의 높이 및 경사도를 조절함으로써 원하는 종횡비(aspect ratio)를 얻도록 하는 것을 특징으로 하는 마이크로 나노 조합구조의 제조방법.
- [청구항 12] 광소자의 제조방법에 있어서,
n형 도핑층, 활성층 및 p형 도핑층을 순차적으로 적층한 후, 상기 p형 도핑층의 p형 상부전극 위치를 제외한 발광부 상면에 마이크로 구조를 형성하는 단계;
상기 p형 도핑층의 상면에 p형 상부전극을 적층하고, 상기 n형 도핑층의 하면에 n형 하부전극을 적층하는 단계;
상기 p형 도핑층의 마이크로 구조가 형성된 발광부 상면에 금속박막을 증착하는 단계;

상기 금속박막을 열처리하여 금속입자로 변형시키는 단계; 및
 상기 p형 도핑층의 마이크로 구조가 형성된 발광부 상면에 광파장 이하의 주기를 갖는 끝이 뾰족한 켜기형의 무반사 나노구조가 형성되도록 상기 금속입자를 마스크로 하여 상기 p형 도핑층의 마이크로 구조가 형성된 발광부의 전면을 식각하는 단계를 포함하는 것을 특징으로 하는 마이크로 나노 조합구조가 집적된 광소자의 제조방법.

[청구항 13]

광소자의 제조방법에 있어서,
 n형 도핑층, 활성층 및 p형 도핑층을 순차적으로 적층한 후, 상기 p형 도핑층의 발광부 상면에 마이크로 구조를 형성하는 단계;
 상기 p형 도핑층의 마이크로 구조가 형성된 발광부 상면에 금속박막을 증착하는 단계;
 상기 금속박막을 열처리하여 금속입자로 변형시키는 단계;
 상기 p형 도핑층의 마이크로 구조가 형성된 발광부 상면에 광파장 이하의 주기를 갖는 끝이 뾰족한 켜기형의 무반사 나노구조가 형성되도록 상기 금속입자를 마스크로 하여 상기 p형 도핑층의 마이크로 구조가 형성된 발광부의 전면을 식각하는 단계; 및
 상기 무반사 나노구조를 포함한 p형 도핑층의 전면에 투명전극을 적층한 후, 상기 투명전극의 발광부를 제외한 상면에 접촉패드를 적층하고, 상기 n형 도핑층의 하면에 n형 하부전극을 적층하는 단계를 포함하는 것을 특징으로 하는 마이크로 나노 조합구조가 집적된 광소자의 제조방법.

[청구항 14]

광소자의 제조방법에 있어서,
 하부 전지층, 중간 전지층 및 상부 전지층을 순차적으로 적층한 후, 상기 상부 전지층의 일측 상면에 p형 상부전극을 적층하고, 상기 하부 전지층의 하면에 n형 하부전극을 적층하는 단계;
 상기 p형 상부전극 영역을 제외한 상부 전지층의 상면에 마이크로 구조를 형성하는 단계;
 상기 마이크로 구조가 형성된 상부 전지층의 상면에 금속박막을 증착하는 단계;
 상기 금속박막을 열처리하여 금속입자로 변형시키는 단계; 및
 상기 p형 상부전극 영역을 제외한 마이크로 구조가 형성된 상부 전지층의 상면에 광파장 이하의 주기를 갖는 끝이 뾰족한 켜기형의 무반사 나노구조가 형성되도록 상기 금속입자를 마스크로 하여 상기 p형 상부전극 영역을 제외한 상부 전지층의 전면을 식각하는 단계를 포함하는 것을 특징으로 하는 마이크로 나노 조합구조가 집적된 광소자의 제조방법.

[청구항 15]

제14 항에 있어서,

상기 하부 전지층과 중간 전지층 사이 및 상기 중간 전지층과 상부 전지층의 사이는 각각 제1 및 제2 터널 접합층을 통해 연결되는 것을 특징으로 하는 마이크로 나노 조합구조가 집적된 광소자의 제조방법.

[청구항 16]

제15 항에 있어서,

상기 제1 터널 접합층과 중간 전지층 사이에 버퍼층이 더 구비되는 것을 특징으로 하는 마이크로 나노 조합구조가 집적된 광소자의 제조방법.

[청구항 17]

광소자의 제조방법에 있어서,

n형 도핑층, 광 흡수층 및 p형 도핑층을 순차적으로 적층한 후, 상기 p형 도핑층의 광 흡수부를 제외한 상면에 p형 상부전극을 적층하고, 상기 n형 도핑층의 하면에 n형 하부전극을 적층하는 단계;

상기 p형 도핑층의 광 흡수부 상면에 마이크로 구조를 형성하는 단계;

상기 마이크로 구조가 형성된 p형 도핑층의 광 흡수부 상면에 금속박막을 증착하는 단계;

상기 금속박막을 열처리하여 금속입자로 변형시키는 단계; 및

상기 마이크로 구조가 형성된 p형 도핑층의 광 흡수부 상면에 광파장 이하의 주기를 갖는 끝이 뾰족한 켜기형의 무반사 나노구조가 형성되도록 상기 금속입자를 마스크로 하여 상기 마이크로 구조가 형성된 p형 도핑층의 광 흡수부 전면을 식각하는 단계를 포함하는 것을 특징으로 하는 마이크로 나노 조합구조가 집적된 광소자의 제조방법.

[청구항 18]

광소자의 제조방법에 있어서,

n형 도핑층, 분포레한 반사층, 활성층 및 p형 도핑층을 순차적으로 적층한 후, 상기 p형 도핑층의 p형 상부전극 위치를 제외한 발광부 상면에 마이크로 구조를 형성하는 단계;

상기 마이크로 구조가 형성된 p형 도핑층의 발광부 상면에 금속박막을 증착하는 단계;

상기 금속박막을 열처리하여 금속입자로 변형시키는 단계; 및

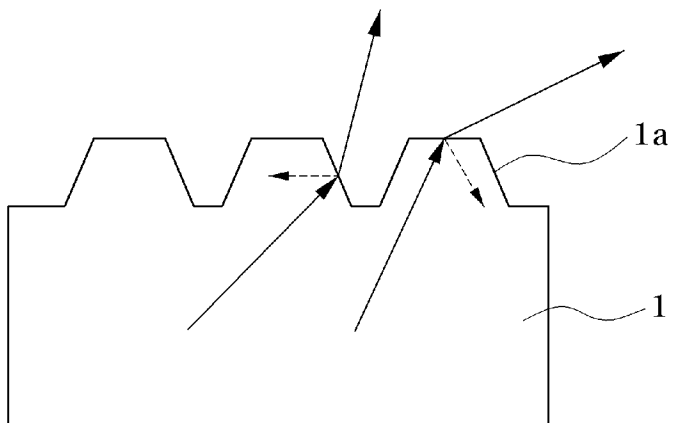
상기 마이크로 구조가 형성된 p형 도핑층의 발광부 상면에 광파장 이하의 주기를 갖는 끝이 뾰족한 켜기형의 무반사 나노구조가 형성되도록 상기 금속입자를 마스크로 하여 상기 마이크로 구조가 형성된 p형 도핑층의 발광부 전면을 식각하는 단계를 포함하는 것을 특징으로 하는 마이크로 나노 조합구조가 집적된 광소자의 제조방법.

[청구항 19]

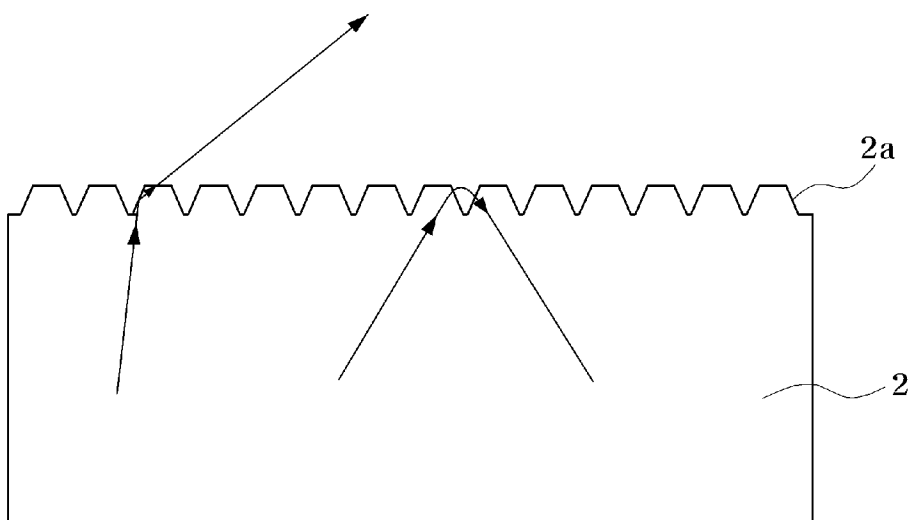
제18 항에 있어서,

상기 p형 도핑층의 일측 상부에 p형 상부전극을 형성한 후, 상기 n형 도핑층의 하면에 n형 하부전극을 형성하는 단계를 더 포함하는 것을 특징으로 하는 마이크로 나노 조합구조가 집적된 광소자의 제조방법.

[Fig. 1]

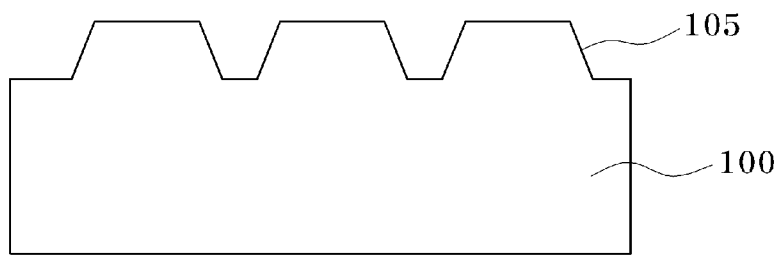


[Fig. 2]

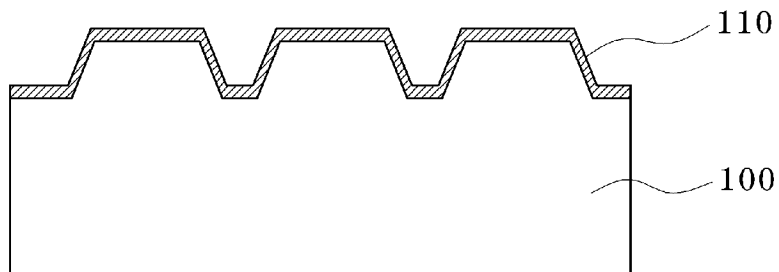


[Fig. 3]

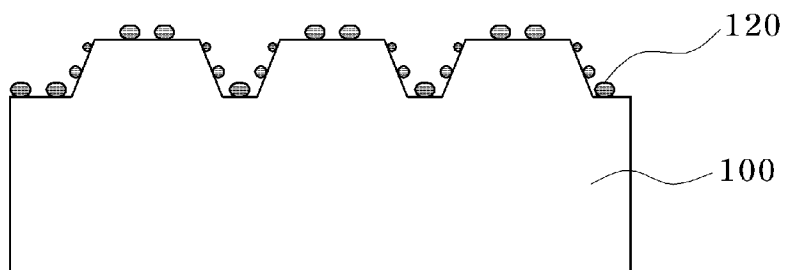
(a)



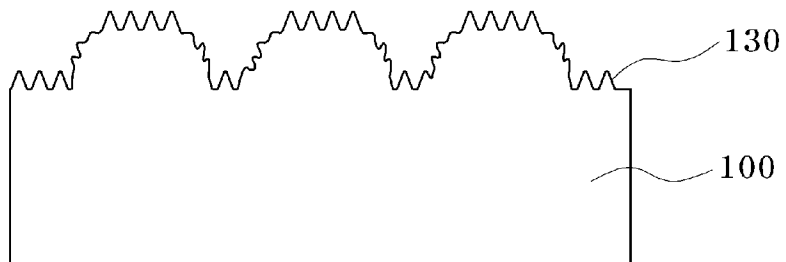
(b)



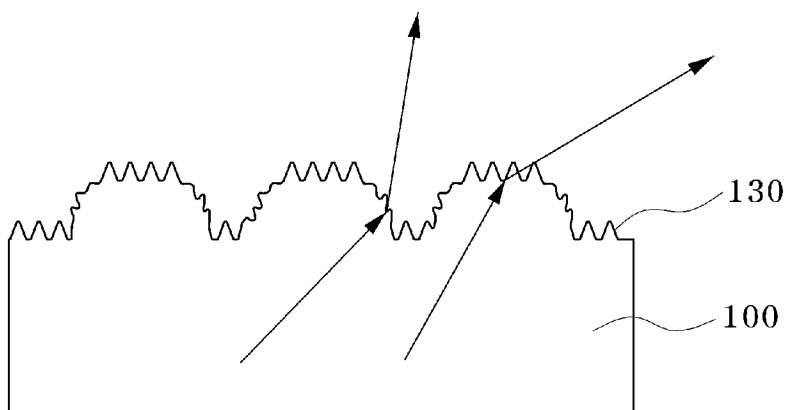
(c)



(d)

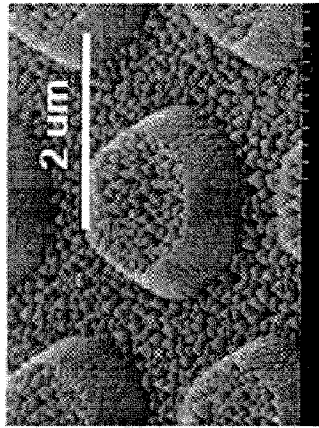
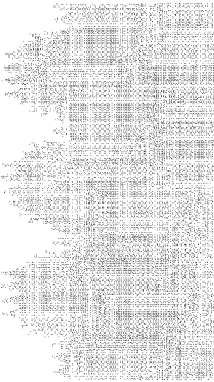


[Fig. 4]

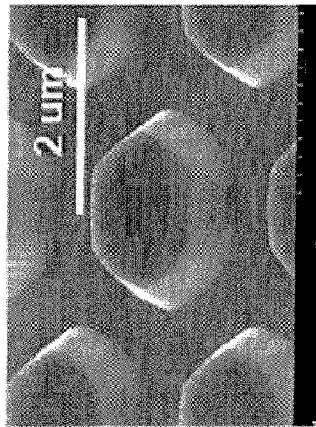
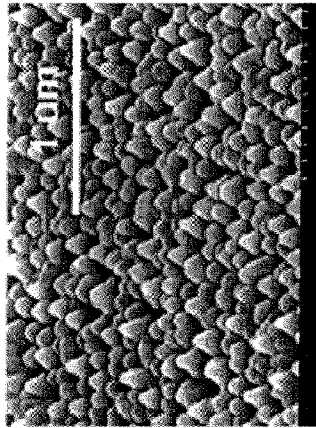


[Fig. 5]

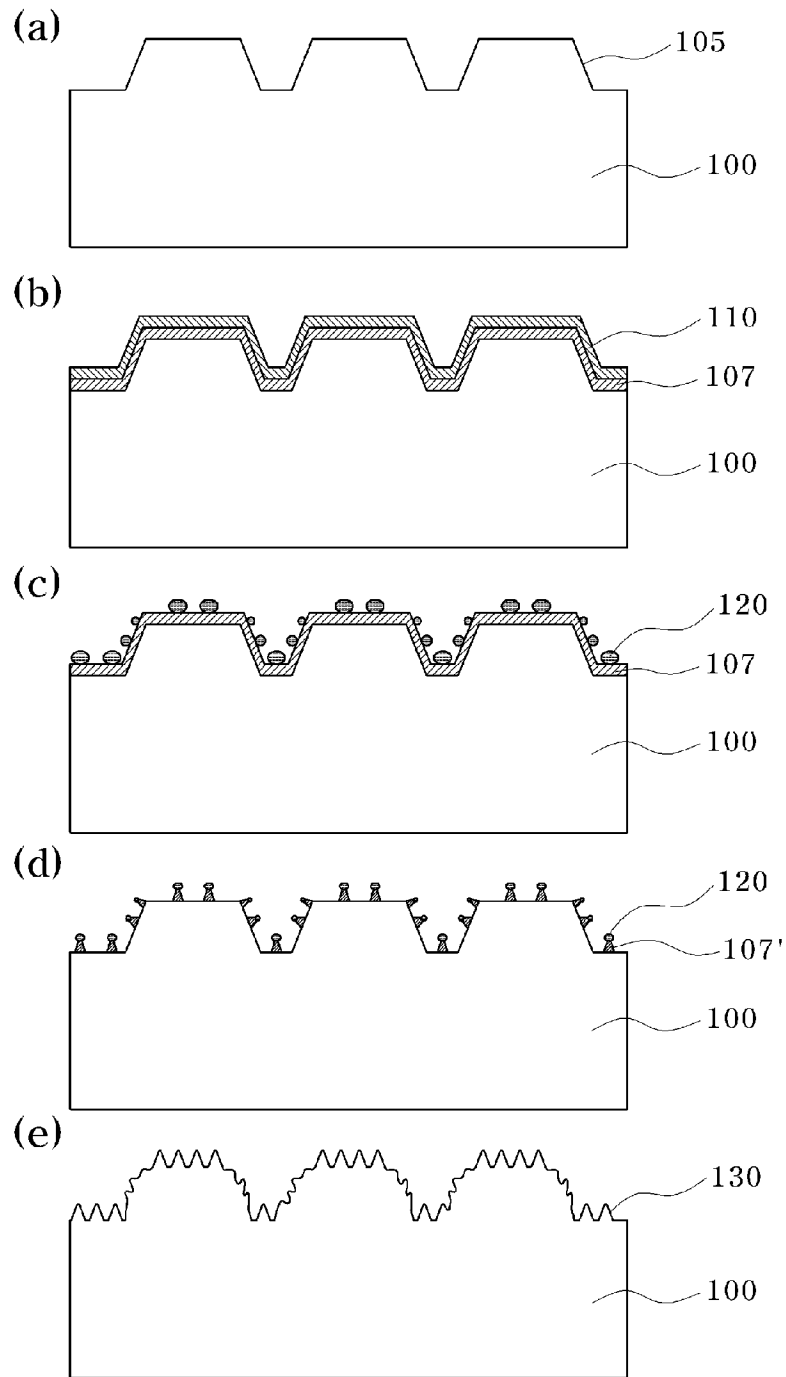
(c) Combination



(a) Micro-patterned (b) Nano-patterned

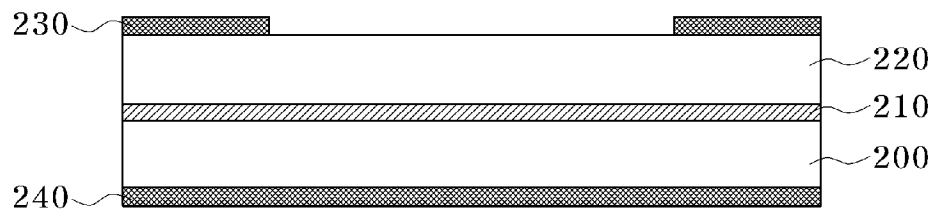


[Fig. 6]

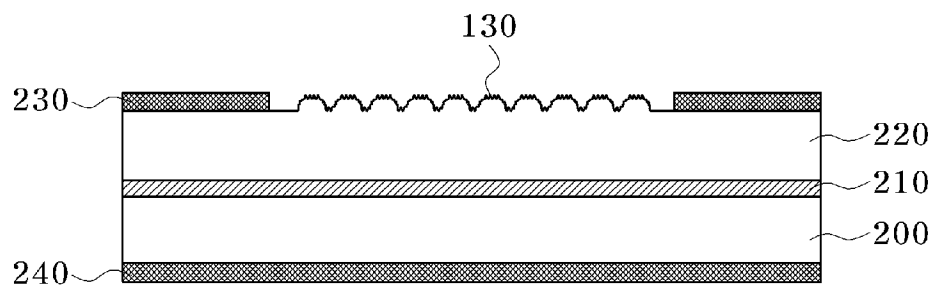


[Fig. 7]

(a)

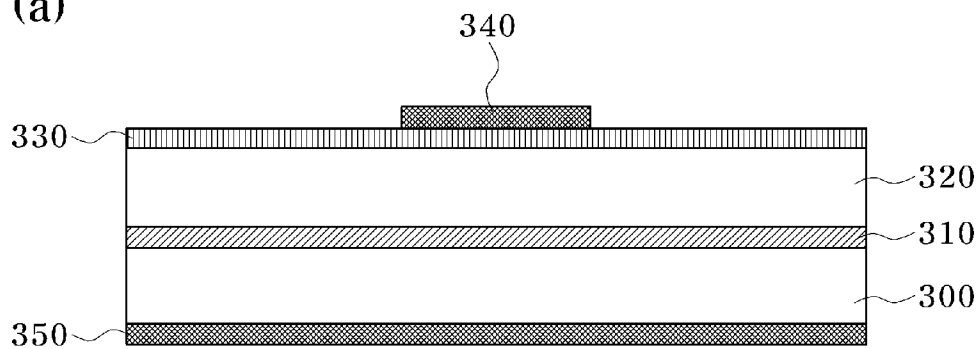


(b)

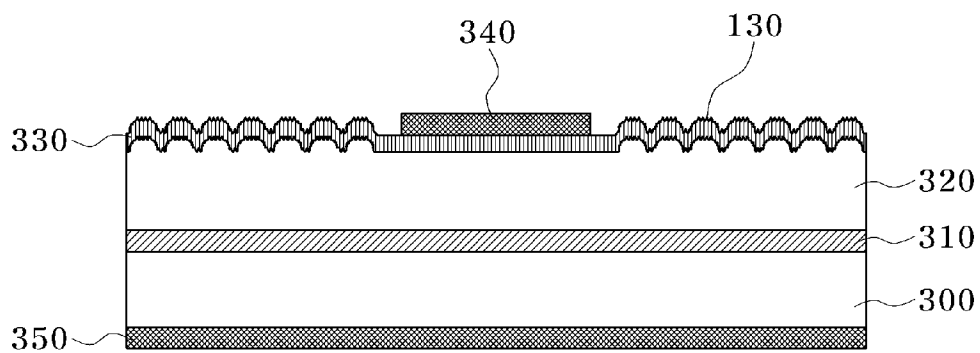


[Fig. 8]

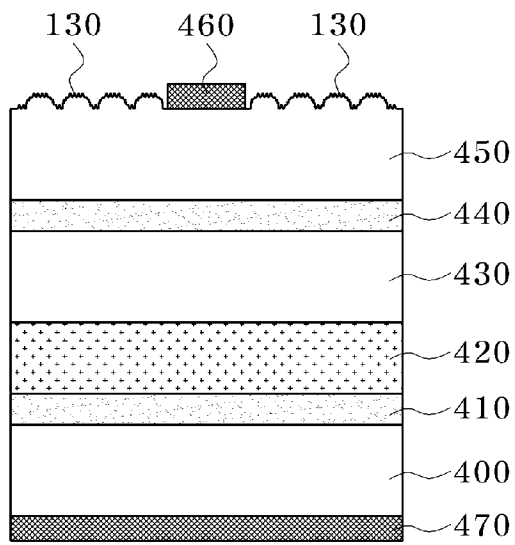
(a)



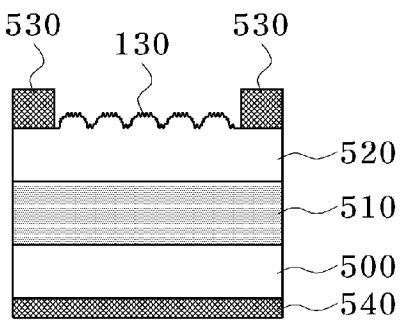
(b)



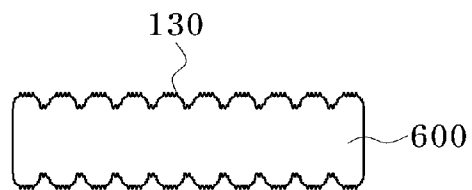
[Fig. 9]



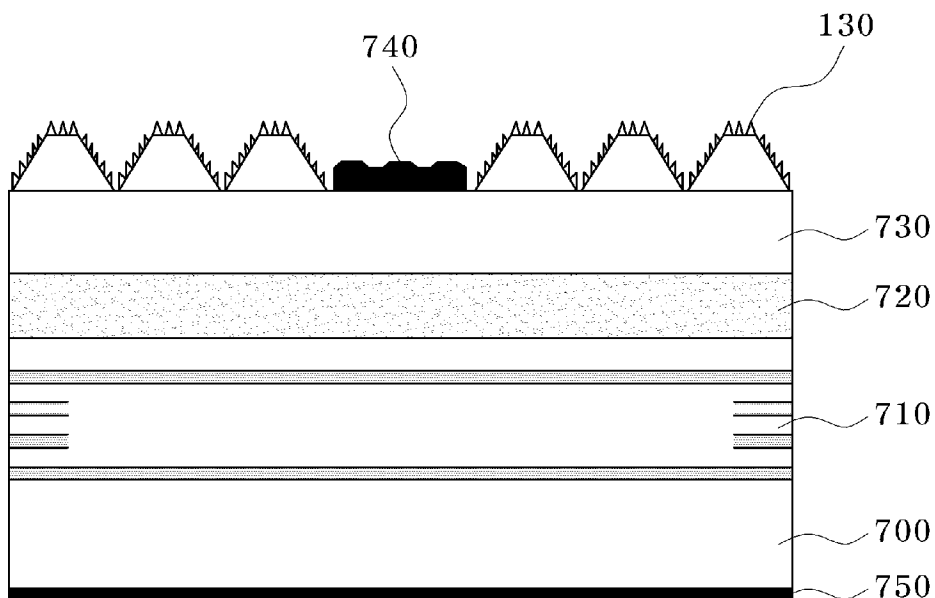
[Fig. 10]



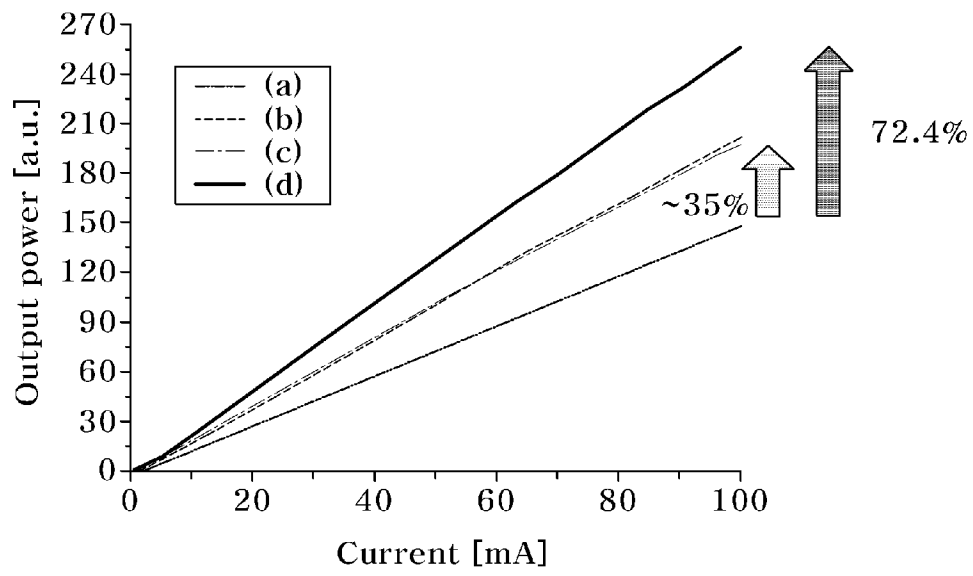
[Fig. 11]



[Fig. 12]



[Fig. 13]



[Fig. 14]

