

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4155211号
(P4155211)

(45) 発行日 平成20年9月24日(2008.9.24)

(24) 登録日 平成20年7月18日(2008.7.18)

(51) Int.Cl. F1
H02M 3/28 (2006.01) H02M 3/28 H

請求項の数 8 (全 16 頁)

(21) 出願番号	特願2004-57786 (P2004-57786)	(73) 特許権者	000006231
(22) 出願日	平成16年3月2日(2004.3.2)		株式会社村田製作所
(65) 公開番号	特開2005-102468 (P2005-102468A)		京都府長岡京市東神足1丁目10番1号
(43) 公開日	平成17年4月14日(2005.4.14)	(74) 代理人	100093894
審査請求日	平成17年8月18日(2005.8.18)		弁理士 五十嵐 清
(31) 優先権主張番号	特願2003-294469 (P2003-294469)	(72) 発明者	長井 淳
(32) 優先日	平成15年8月18日(2003.8.18)		京都府長岡京市天神二丁目26番10号
(33) 優先権主張国	日本国(JP)	(72) 発明者	辻 仁司
			京都府長岡京市天神二丁目26番10号
			株式会社村田製作所内
			株式会社村田製作所内
		審査官	安池 一貴

最終頁に続く

(54) 【発明の名称】 スイッチング電源装置

(57) 【特許請求の範囲】

【請求項1】

トランスと、トランスの一次巻線に接続されているメインスイッチング素子と、このメインスイッチング素子のスイッチオン・オフ動作に基づいてトランスの二次巻線から出力される電力を整流平滑して外部に出力する二次側整流平滑回路と、トランスの三次巻線に誘起される電圧を利用して二次側整流平滑回路の出力電圧を間接的に検出する検出回路と、この検出回路による出力電圧の検出電圧に基づき二次側整流平滑回路の出力電圧の安定化を図るべくメインスイッチング素子のスイッチオン・オフ動作を制御する制御回路とを有するスイッチング電源装置において、二次側整流平滑回路は、二次巻線に直列に接続されメインスイッチング素子のスイッチオン・オフ動作と同じスイッチオン・オフ動作を行う第1の同期整流器と、二次巻線に並列に接続されメインスイッチング素子のスイッチオン・オフ動作とは逆のスイッチオン・オフ動作を行う第2の同期整流器とを有し、それら第1と第2の同期整流器によって二次巻線の出力電力を整流する構成と成しており、メインスイッチング素子がスイッチオフしたときから一次巻線の励磁エネルギーに基づいて発生する共振状態を検出し当該共振状態の検出信号に基づき、共振状態が終了したときからメインスイッチング素子がスイッチオンするまでの間に、第1の同期整流器を早期スイッチオンさせる第1の同期整流器制御回路が設けられていることを特徴とするスイッチング電源装置。

【請求項2】

第1の同期整流器制御回路は、トランスに設けた四次巻線と、直流カット用コンデンサ

と整流素子の直列接続回路とを有し、直流カット用コンデンサと整流素子の直列接続回路は、直流カット用コンデンサを四次巻線側にして四次巻線に直列に接続され、直流カット用コンデンサと整流素子の接続部が、第1の同期整流器に設けられているスイッチング制御用端子に接続されていることを特徴とする請求項1記載のスイッチング電源装置。

【請求項3】

整流素子には抵抗体が直列に接続され、当該整流素子と抵抗体の直列接続回路は、直流カット用コンデンサに直列に接続されており、この直流カット用コンデンサと、整流素子と抵抗体の直列接続回路との接続部が、第1の同期整流器のスイッチング制御用端子に接続されていることを特徴とする請求項2記載のスイッチング電源装置。

【請求項4】

直流カット用コンデンサと整流素子を含む直列接続回路と、第1の同期整流器のスイッチング制御用端子との間の電力導通経路に、抵抗体と整流素子の並列接続回路が介設されていることを特徴とする請求項2又は請求項3記載のスイッチング電源装置。

【請求項5】

第1の同期整流器はMOSFETにより構成されており、第1の同期整流器制御回路には、第1の同期整流器のスイッチング制御用端子であるゲート端子とグランド間を接続する放電用通路と、この放電用通路の導通オン・オフを制御する放電制御用スイッチ素子と、メインスイッチング素子がスイッチオフしたときに放電制御用スイッチ素子をオン駆動させるための電力を発生する電源部と、その放電制御用スイッチ素子のオン駆動用の電力に基づいて放電制御用スイッチ素子をオン駆動させて第1の同期整流器のゲート-ソース間に蓄積されていた電荷を放電用通路を通して放電させて第1の同期整流器をスイッチオフさせるオフ制御用回路とが設けられていることを特徴とする請求項1乃至請求項4の何れか1つに記載のスイッチング電源装置。

【請求項6】

第1の同期整流器制御回路の電源部は、トランスに設けられメインスイッチング素子がスイッチオフしたときに正の電圧の電力出力を開始する巻線により構成されていることを特徴とする請求項5記載のスイッチング電源装置。

【請求項7】

二次側整流平滑回路は平滑用のチョークコイルを有して構成されており、第1の同期整流器制御回路は、その平滑用のチョークコイルを電源部として利用し、平滑用のチョークコイルに発生する電圧を用いてメインスイッチング素子がスイッチオフしたときに放電制御用スイッチ素子をオン駆動させて第1の同期整流器をスイッチオフさせることを特徴とする請求項5記載のスイッチング電源装置。

【請求項8】

二次側整流平滑回路は平滑用のチョークコイルを有して構成されており、第1の同期整流器制御回路の電源部は、その平滑用のチョークコイルに磁気結合した巻線により構成されていることを特徴とする請求項5記載のスイッチング電源装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、トランスを有すると共に、トランスの二次巻線から出力される電力を同期整流器を利用して整流する回路を備えたスイッチング電源装置に関するものである。

【背景技術】

【0002】

従来から、出力電圧を間接的に検出する検出回路を設け、この検出回路の検出結果に基づいてメインスイッチング素子をPWM方式により制御するスイッチング電源装置が提案されている(例えば特許文献1参照)。図9は、そのような検出回路を備えたスイッチング電源装置の主要な構成部分の一回路構成例を表す図である。

【0003】

このスイッチング電源装置200はトランス1を有し、このトランス1の一次巻線N1

10

20

30

40

50

にはメインスイッチング素子 (MOSFET) Q1 が接続され、このトランス 1 とメインスイッチング素子 Q1 の直列接続回路は、入力フィルタ 6 を介して外部の入力電源 5 に接続されている。

【0004】

トランス 1 の二次巻線 N2 には二次側整流平滑回路 20 が接続されている。この二次側整流平滑回路 20 は、二次巻線 N2 に直列に接続される第 1 の同期整流器 (スイッチング素子 (MOSFET)) Q2 と、二次巻線 N2 に並列に接続される第 2 の同期整流器 (スイッチング素子 (MOSFET)) Q3 と、二次巻線 N2 に並列に接続されているチョークコイル 21 とコンデンサ 22 の直列接続回路とを有して構成されている。この二次側整流平滑回路 20 は、二次巻線 N2 の出力電力を、同期整流器 Q2, Q3 のスイッチング動作によって整流し、また、チョークコイル 21 とコンデンサ 22 によって平滑して、直流電圧 V_{out} を外部の負荷に向けて出力する。

10

【0005】

同期整流器 Q3 のスイッチング制御用端子 (ゲート端子) には第 2 同期整流器駆動回路 25 が接続されており、この第 2 同期整流器駆動回路 25 は、同期整流器 Q3 が、メインスイッチング素子 Q1 のスイッチオン・オフ動作とは逆のスイッチオン・オフ動作を行うように同期整流器 Q3 のスイッチング動作を制御する。つまり、第 2 同期整流器駆動回路 25 によって、メインスイッチング素子 Q1 がオフのときには同期整流器 Q3 はオンし、メインスイッチング素子 Q1 がオンのときには同期整流器 Q3 はオフする。

【0006】

また、同期整流器 Q2 は、二次巻線 N2 の誘起電圧によって、メインスイッチング素子 Q1 のスイッチオン・オフ動作と同じスイッチオン・オフ動作を行う。

20

【0007】

トランス 1 には三次巻線 N3 が設けられており、この三次巻線 N3 には検出回路 30 が接続されている。検出回路 30 は、三次巻線 N3 に誘起された電圧を整流する整流素子であるダイオード 31, 32 と、その電圧を平滑するチョークコイル 33 とコンデンサ 34 と、整流平滑された電圧を分圧する分圧抵抗体 35, 36 とを有して構成されている。三次巻線 N3 には、二次巻線 N2 に誘起される電圧に応じた電圧が誘起されることから、検出回路 30 は、その三次巻線 N3 の誘起電圧を整流平滑することで、二次側整流平滑回路 20 から負荷に出力される出力電圧 V_{out} を間接的に検出し当該出力電圧 V_{out} の検出電圧を出力している。

30

【0008】

メインスイッチング素子 Q1 のスイッチング制御用端子であるゲート端子には制御回路 10 が接続されている。制御回路 10 は、検出回路 30 による出力電圧 V_{out} の検出電圧に基づき PWM 方式によりメインスイッチング素子 Q1 のスイッチオン・オフ動作を制御する回路であり、誤差増幅器 11 と、基準電圧源 12 と、比較器 13 と、三角波信号発振器 14 とを有して構成されている。つまり、制御回路 10 では、検出回路 30 による出力電圧 V_{out} の検出電圧と、基準電圧源 12 から出力された基準電圧との誤差電圧が誤差増幅器 11 によって増幅される。そして、比較器 13 によって、その増幅電圧と、三角波信号発振器 14 から出力される三角波信号との大きさが比較され、当該比較結果に基づいたスイッチング制御用の信号 (パルス信号) がメインスイッチング素子 Q1 のゲート端子に加えられる。そのスイッチング制御用の信号がハイレベルである場合にはメインスイッチング素子 Q1 はオンし、スイッチング制御用の信号がローレベルである場合にはメインスイッチング素子 Q1 はオフする。このように、二次側整流平滑回路 20 の出力電圧 V_{out} を間接的に検出する検出回路 30 の検出結果に基づき制御回路 10 によってメインスイッチング素子 Q1 のスイッチング制御が行われる。

40

【0009】

以下に、スイッチング電源装置 200 の主要な回路構成部分の動作例を図 10 の波形例を利用して述べる。

【0010】

50

例えば、制御回路10の制御動作によってメインスイッチング素子Q1がオンしているときには(例えば図10に示すON期間)、入力電源5から入力電圧 V_{in} が入力し当該入力電圧 V_{in} は入力フィルタ6により平滑されて一次巻線N1に供給される。これにより、二次巻線N2には電圧が誘起され、この二次巻線N2の誘起電圧によって同期整流器Q2がオンする(図10(d)参照)。また、第2同期整流器駆動回路25によって同期整流器Q3がオフする(図10(c)参照)。これら同期整流器Q2, Q3のスイッチング動作によって、二次側には、二次巻線N2の誘起電圧に基づいた電流が、二次巻線N2 負荷 チョークコイル21 同期整流器Q2 二次巻線N2の電流ループでもって通電して負荷に出力電圧 V_{out} が出力される。この電流通電によってチョークコイル21には励磁エネルギーが蓄積される。

10

【0011】

また、このメインスイッチング素子Q1のON期間に、検出回路30には、三次巻線N3の誘起電圧(図10(e)参照)に基づいた電流が、三次巻線N3 分圧抵抗体36 分圧抵抗体35 チョークコイル33 ダイオード32 三次巻線N3の電流ループでもって通電して、検出回路30から出力電圧 V_{out} の検出電圧が制御回路10に出力される。この電流通電によってチョークコイル33には出力電圧 V_{out} に応じた励磁エネルギーが蓄積される。

【0012】

メインスイッチング素子Q1がオフしているときには(例えば図10に示すOFF期間)、同期整流器Q2がオフし、同期整流器Q3はオンする。これにより、チョークコイル21に蓄積されていた励磁エネルギーの電流が、チョークコイル21 同期整流器Q3 負荷 チョークコイル21の電流ループでもって通電して負荷に出力電圧 V_{out} が出力される。このとき、検出回路30には、チョークコイル33の励磁エネルギーに基づいた出力電圧 V_{out} の検出電流がチョークコイル33とダイオード31と分圧抵抗体36と分圧抵抗体35を通る電流ループでもって通電して、検出回路30から出力電圧 V_{out} の検出電圧が出力される。

20

【0013】

【特許文献1】特開2001-25245号公報

【発明の開示】

【発明が解決しようとする課題】

30

【0014】

ところで、メインスイッチング素子Q1がスイッチオフすると、図10のB期間に示されるように、一次巻線N1の励磁エネルギーに基づいて、一次巻線N1と、メインスイッチング素子Q1の寄生容量とによる共振が行われる。この共振動作が終了してからメインスイッチング素子Q1がスイッチオンするまでの期間(A期間)には、同期整流器Q2のドレイン-ソース間に寄生ダイオード(ボディダイオード)23があるために、二次巻線N2の励磁を維持すべく、二次巻線N2の励磁電流が、同期整流器Q2のボディダイオード23 二次巻線N2 同期整流器Q3 ボディダイオード23の電流ループでもって通電する。この二次巻線N2の励磁電流は、チョークコイル21を通らないため、出力電圧 V_{out} には全く関係ない電流である。

40

【0015】

上記のようにボディダイオード23を介して二次巻線N2に電流が通電すると、ボディダイオード23の電圧降下に応じた電圧が二次巻線N2に誘起される。二次巻線N2と三次巻線N3は磁気結合していることから、A期間中には、その二次巻線N2の誘起電圧に応じた電圧 V_{N3A} が三次巻線N3に誘起される(例えば図10(e)参照)。この三次巻線N3の誘起電圧 V_{N3A} に基づいた電流は、チョークコイル33 ダイオード32 三次巻線N3 分圧抵抗体36 分圧抵抗体35 チョークコイル33の電流ループでもって通電するので、チョークコイル33の励磁エネルギーに基づいた出力電圧 V_{out} の検出電流に重畳されることになる。

【0016】

50

なお、同期整流器Q2のボディダイオード23の電圧降下を V_f とし、二次巻線N2の巻回数をN2とし、三次巻線N3の巻回数をN3とした場合には、メインスイッチング素子Q1のOFF期間中のA期間（一次側の共振動作が終了してからメインスイッチング素子Q1がスイッチオンするまでの期間）に三次巻線N3に誘起される電圧 V_{N3A} は、 $V_{N3A} = V_f \times (N3 / N2)$ の数式で表すことができる。この誘起電圧 V_{N3A} が発生しているA期間中に、検出回路30には、その誘起電圧 V_{N3A} に基づいた電流と、チョークコイル33の励磁エネルギーに基づいた出力電圧 V_{out} の検出電流とが通電するので、検出回路30で整流される電圧は、チョークコイル33の両端電圧と、ダイオード32の電圧降下量と、三次巻線N3の誘起電圧 V_{N3A} とが加算された電圧となるが、通常、制御回路10のインピーダンスは、検出回路30のインピーダンスよりもはるかに高いために、A期間中のチョークコイル33の両端電圧は、B期間中のチョークコイル33の両端電圧よりも、同期整流器Q2のボディダイオード23の電圧降下に起因した三次巻線N3の誘起電圧 V_{N3A} 分だけ低くなる（例えば図10（f）参照）。

10

【0017】

メインスイッチング素子Q1のOFF期間中のA期間において、三次巻線N3の誘起電圧 V_{N3A} に基づいて検出回路30を通電する電流は、二次巻線N2の励磁エネルギーに対応する電流であり、当該電流は出力電圧 V_{out} には関与しない電流であることから、この電流が、チョークコイル33の励磁エネルギーに基づいた出力電圧 V_{out} の検出電流に重畳されることによって、検出回路30から出力電圧 V_{out} の正確な検出電圧を得ることができないという問題が発生する。同期整流器Q2のオフ期間中のボディダイオード23の電圧降下 V_f は、オン期間中の電圧降下に比べてかなり大きいので、A期間中に、検出回路30の出力電圧 V_{out} の検出電流に重畳される前記電流は無視できないものであり、検出回路30の出力電圧 V_{out} の検出精度を低下させている。

20

【0018】

メインスイッチング素子Q1のOFF期間中におけるA期間は、入力電圧 V_{in} が高くなるにつれて長くなり、A期間が長くなる程、検出回路30の出力電圧 V_{out} の検出精度が悪くなる。このため、検出回路30の検出電圧に基づいた制御回路10によるメインスイッチング素子Q1のスイッチング制御によって、負荷への出力電圧 V_{out} が低くなる。また、同期整流器Q2のボディダイオード23の電圧降下 V_f は、周囲の環境温度が低くなるに従って大きくなるので、周囲の環境温度が低くなるにつれて、検出回路30の出力電圧 V_{out} の検出精度が悪くなって負荷への出力電圧 V_{out} が低くなる。図11のグラフ中の実線aに示されるように、入力電圧 V_{in} の大小や、周囲温度の変動に拘わらず、出力電圧 V_{out} が一定である出力電圧特性を持つことが望ましいが、図9に示すスイッチング電源装置200の構成では、A期間におけるボディダイオード23の電圧降下に起因した問題によって、図11のグラフ中の点線b, c, dに示されるように、入力電圧 V_{in} が高くなるに従って出力電圧 V_{out} が低下し、また、周囲温度が低くなるに従って入力電圧 V_{in} の変動量に対する出力電圧 V_{out} の変化量が大きくなるという出力電圧特性になってしまう。

30

【0019】

なお、同期整流器Q2のドレイン - ソース間に外付けのダイオードが設けられる場合があり、この場合にも、上記同様の問題が発生する。

40

【0020】

本発明は上記課題を解決するために成されたものであり、その目的は、メインスイッチング素子のOFF期間において、二次巻線に直列に接続された同期整流器のボディダイオードあるいは外付けのダイオードに起因した出力電圧 V_{out} の検出電圧の不正確さを改善して、出力電圧 V_{out} の高精度な安定化制御を行うことができるスイッチング電源装置を提供することにある。

【課題を解決するための手段】

【0021】

上記目的を達成するために、この発明は次に示す構成をもって前記課題を課題を解決す

50

るための手段としている。すなわち、この発明は、トランスと、トランスの一次巻線に接続されているメインスイッチング素子と、このメインスイッチング素子のスイッチオン・オフ動作に基づいてトランスの二次巻線から出力される電力を整流平滑して外部に出力する二次側整流平滑回路と、トランスの三次巻線に誘起される電圧を利用して二次側整流平滑回路の出力電圧を間接的に検出する検出回路と、この検出回路による出力電圧の検出電圧に基づき二次側整流平滑回路の出力電圧の安定化を図るべくメインスイッチング素子のスイッチオン・オフ動作を制御する制御回路とを有するスイッチング電源装置において、二次側整流平滑回路は、二次巻線に直列に接続されメインスイッチング素子のスイッチオン・オフ動作と同じスイッチオン・オフ動作を行う第1の同期整流器と、二次巻線に並列に接続されメインスイッチング素子のスイッチオン・オフ動作とは逆のスイッチオン・オフ動作を行う第2の同期整流器とを有し、それら第1と第2の同期整流器によって二次巻線の出力電力を整流する構成と成しており、メインスイッチング素子がスイッチオフしたときから一次巻線の励磁エネルギーに基づいて発生する共振状態を検出し当該共振状態の検出信号に基づき、共振状態が終了したときからメインスイッチング素子がスイッチオンするまでの間に、第1の同期整流器を早期スイッチオンさせる第1の同期整流器制御回路が設けられていることを特徴としている。

【発明の効果】

【0022】

この発明によれば、メインスイッチング素子がオフしている期間において、一次側の共振状態が終了したときからメインスイッチング素子がスイッチオンするまでの間（A期間）に、第1の同期整流器を早期スイッチオンさせる第1の同期整流器制御回路が設けられているので、第1の同期整流器制御回路によって、前記A期間中に第1の同期整流器をスイッチオンさせることができる。この第1の同期整流器のスイッチオン動作によって、二次巻線の励磁電流は第1の同期整流器（MOSFET）のドレイン-ソース間を通電することとなり、第1の同期整流器のボディダイオード（寄生ダイオード）に電流が通電することを阻止できる。このため、A期間中における第1の同期整流器のボディダイオードの電圧降下に起因した電圧が二次巻線および三次巻線に誘起されることを防止できる。これにより、A期間中における第1の同期整流器のボディダイオードの電圧降下に因る三次巻線の誘起電圧に起因して、検出回路の出力電圧の検出精度が低下するという問題を改善することができる。このため、入力電圧の変動や、周囲の環境温度変動に拘わらず、二次側整流平滑回路から予め定められた設定値の出力電圧を安定的に出力することが可能となる。これにより、スイッチング電源装置の信頼性を格段に向上させることができる。なお、第1の同期整流器に外付けのダイオードが設けられている場合においても、上記同様の効果を得ることができる。

【0023】

第1の同期整流器制御回路は、トランスに設けた四次巻線と、直流カット用コンデンサと整流素子の直列接続回路とを有し、直流カット用コンデンサと整流素子の直列接続回路は、直流カット用コンデンサを四次巻線側にして四次巻線に直列に接続され、直流カット用コンデンサと整流素子の接続部が、第1の同期整流器に設けられているスイッチング制御用端子に接続されている構成や、また、その整流素子には抵抗体が直列に接続され、当該整流素子と抵抗体の直列接続回路は、直流カット用コンデンサに直列に接続されており、この直流カット用コンデンサと、整流素子と抵抗体の直列接続回路との接続部が、第1の同期整流器のスイッチング制御用端子に接続されている構成を備えることによって、簡単な回路構成でもって第1の同期整流器制御回路を実現することができる。

【0024】

さらに、直流カット用コンデンサと整流素子を含む直列接続回路と、第1の同期整流器のスイッチング制御用端子との間の電力導通経路に、抵抗体と整流素子の並列接続回路が介設されている構成を備えることによって、その並列接続回路の抵抗体と、第1の同期整流器の内部容量（寄生容量）とによって時定数回路を構成することができる。このため、その時定数回路の時定数の調整によって、A期間中における第1の同期整流器のスイッチ

10

20

30

40

50

オンのタイミングを容易に調整することが可能となる。また、前記並列接続回路の整流素子の順方向特性によって、第1の同期整流器をスイッチオフさせるときに第1の同期整流器のスイッチング制御用端子の電圧を急峻に立ち下がらせることができる。

【0025】

第1の同期整流器制御回路には、メインスイッチング素子がスイッチオフしたときに第1の同期整流器のゲート-ソース間の電荷を放電させて第1の同期整流器をオフさせるオフ制御用回路が設けられている構成を備えることによって、メインスイッチング素子がスイッチオフしたときに瞬時に第1の同期整流器のゲート-ソース間の電荷が放電できて第1の同期整流器のゲート-ソース電圧を0レベルまで低下させることができる。これにより、メインスイッチング素子がスイッチオフした直後に第1の同期整流器のゲート-ソース間に電荷が残っていることに起因した例えば電流の逆流等に因るスイッチング電源装置の回路動作の乱調を防止することができる。

10

【0026】

第1の同期整流器制御回路の電源部は、トランスに設けられメインスイッチング素子がオフしたときに正の電圧の電力出力を開始する巻線により構成されている構成や、第1の同期整流器制御回路は、二次側整流平滑回路に設けられている平滑用のチョークコイルを電源部として利用する構成や、第1の同期整流器制御回路は、二次側整流平滑回路に設けられている平滑用のチョークコイルに磁気結合している巻線を電源部として利用する構成を備えることによって、メインスイッチング素子がスイッチオフしたときに放電制御用スイッチ素子をオン駆動させるための電力を簡単な構成でもって発生させることができる。

20

【発明を実施するための最良の形態】

【0027】

以下に、この発明に係る実施形態例を図面に基づいて説明する。

【0028】

図1には第1実施形態例のスイッチング電源装置の主要な回路構成部分が示されている。なお、第1実施形態例の説明において、図9に示すスイッチング電源装置200と同一構成部分には同一符号を付し、その共通部分の重複説明は省略する。

【0029】

この第1実施形態例のスイッチング電源装置100は、フォワードタイプのDC-DCコンバータにより構成されている。このスイッチング電源装置100では、トランス1には、一次巻線N1と二次巻線N2と三次巻線N3に加えて、四次巻線N4が設けられている。

30

【0030】

四次巻線N4には、直流カット用コンデンサ41と整流素子であるダイオード42との直列接続回路が、直流カット用コンデンサ41を四次巻線N4側にして直列に接続されている。その直流カット用コンデンサ41とダイオード42の直列接続回路において、ダイオード42のカソード側が直流カット用コンデンサ41に接続され、ダイオード42のアノード側はグラウンドに接地されている。そのダイオード42のカソード側と直流カット用コンデンサ41との接続部Xが、第1の同期整流器である同期整流器(MOSFET)Q2のスイッチング制御用端子(ゲート端子)に接続されている。この第1実施形態例では、四次巻線N4と、直流カット用コンデンサ41と、ダイオード42とによって、第1の同期整流器制御回路40が構成されている。なお、この第1実施形態例では、第1の同期整流器制御回路40が設けられている構成以外の構成は、図9のスイッチング電源装置200の構成と同様である。

40

【0031】

第1の同期整流器制御回路40の回路動作例を図2の波形例に基づいて説明する。四次巻線N4には、図2(b)に示すようなメインスイッチング素子Q1のドレイン-ソース電圧の波形を反転させた波形を持つ電圧が誘起される(図2(e)参照)。つまり、四次巻線N4には、メインスイッチング素子Q1のOFF期間中における一次巻線N1とメインスイッチング素子Q1との共振動作に起因した電圧波形が現れる。この四次巻線N4の

50

誘起電圧が、メインスイッチング素子Q1のOFF期間における一次巻線N1とメインスイッチング素子Q1の共振状態の検出信号となる。

【0032】

四次巻線N4の誘起電圧は、直流カット用コンデンサ41により直流成分がカットされる。そして、直流カット用コンデンサ41を通過した交流成分はダイオード42によって0(V)レベルが嵩上げられて、図2(f)に示されるような電圧が作り出される。当該電圧が、直流カット用コンデンサ41とダイオード42の接続部Xから同期整流器Q2のゲート端子に加えられる。

【0033】

なお、図2(f)に示すような接続部Xの電圧は、最も低い電圧値が0(V)よりもダイオード42の順方向電圧 V_{f42} 分だけ低いものとなるが、そのダイオード42の順方向電圧 V_{f42} は非常に小さいので、接続部Xでの最低電圧値は、約0(V)と見なすことができる。

10

【0034】

第1の同期整流器制御回路40(接続部X)から同期整流器Q2のゲート端子に加えられた電圧によって、同期整流器Q2のゲート-ソース電圧は、図2(d)に示されるように変化することとなる。このため、メインスイッチング素子Q1のOFF期間中において、一次巻線N1とメインスイッチング素子Q1の共振状態が終了してからメインスイッチング素子Q1がスイッチオンするまでの期間(A期間)中に、同期整流器Q2のゲート-ソース電圧は、同期整流器Q2のスレッシュOLD電圧値を越える。これにより、同期整流器Q2は、メインスイッチング素子Q1がスイッチオンするよりも前に、早期にオン動作を開始する。

20

【0035】

つまり、図9に示すスイッチング電源装置200の構成では、メインスイッチング素子Q1のOFF期間の全期間に渡って、同期整流器Q2のゲート-ソース電圧は、図2(c)に示されるように、ローレベルであって同期整流器Q2はオフ状態であった。これに対して、この第1実施形態例では、同期整流器Q2のゲート-ソース電圧は、第1同期整流器制御回路40から加えられる電圧に応じて変化し、図2(d)に示されるように、メインスイッチング素子Q1のOFF期間におけるA期間中に、同期整流器Q2のゲート-ソース電圧はスレッシュOLD電圧値を越えて同期整流器Q2は早期スイッチオンすることができる。

30

【0036】

図9のスイッチング電源装置200の構成では、A期間中に、同期整流器Q2のボディダイオード23と二次巻線N2を通る電流経路でもって電流が通電して、ボディダイオード23の電圧降下に応じた電圧が二次巻線に発生する。このため、図3(b)の電圧波形例に示されるように、A期間中に三次巻線N3には電圧 V_{N3A} が誘起される。これに起因して、図3(d)の電圧波形例に示されるように、チョークコイル33の両端電圧が電圧 V_{N3A} 分だけ低下して、二次側整流平滑回路20の出力電圧 V_{out} と、検出回路30の検出電圧との相関性が崩れる。このために、出力電圧 V_{out} を安定化するためのメインスイッチング素子Q1の高精度なスイッチング制御を行うことができないという問題が発生する。

40

【0037】

これに対して、この第1実施形態例の構成では、メインスイッチング素子Q1のOFF期間におけるA期間中に、同期整流器Q2を早期スイッチオンさせる。このため、そのA期間中の同期整流器Q2のスイッチオン動作によって、二次巻線N2の励磁電流は、同期整流器Q2のボディダイオード23ではなく、同期整流器Q2のドレイン-ソース間を通電することとなり、ボディダイオード23の電圧降下に起因した電圧が二次巻線N2に発生することを防止できる。これにより、図3(c)、(e)の電圧波形例に示されるように、A期間中に三次巻線N3の電圧は0(V)となり、また、メインスイッチング素子Q1のOFF期間中のチョークコイル33の両端電圧の変動を抑制することができて、同期

50

整流器 Q 2 のボディダイオード 2 3 の悪影響が三次側に及ぶことが回避される。これにより、出力電圧 V_{out} を安定化するためのメインスイッチング素子 Q 1 のスイッチング制御を高精度に行うことが可能となる。

【 0 0 3 8 】

よって、この第 1 実施形態例では、入力電圧 V_{in} の大きさの変動による A 期間の長さの変動や、周囲の環境温度変動による同期整流器 Q 2 のボディダイオード 2 3 の電圧降下量の変動の悪影響を受けることなく、予め定められた設定値の出力電圧 V_{out} を安定的に出力させることが可能となる。これにより、信頼性の高いスイッチング電源装置を提供することができる。

【 0 0 3 9 】

なお、この第 1 実施形態例の構成に加えて、図 4 (a) に示されるように第 1 の同期整流器制御回路 4 0 のダイオード 4 2 のアノード側に抵抗体 R 1 を直列に接続するか、あるいは、ダイオード 4 2 のカソード側と接続部 X との間に抵抗体 R 1 を直列に介設する構成としてもよい。抵抗体 R 1 を設けることによって、接続部 X の電圧の 0 (V) レベルを調整することができる。つまり、抵抗体 R 1 が設けられていない場合 (抵抗体 R 1 の抵抗値が 0 の場合 ($R 1 = 0$)) には、接続部 X の電圧の 0 (V) レベルは、図 4 (b) の点線 a に示すレベルであるのに対して、抵抗体 R 1 を設け、当該抵抗体 R 1 の抵抗値を大きくしていくに従って、接続部 X の電圧の 0 (V) レベルを図 4 (b) に示す上側に移動させることができる。

【 0 0 4 0 】

接続部 X の電圧の 0 (V) レベルを抵抗体 R 1 によって調整することによって、メインスイッチング素子 Q 1 の OFF 期間中において、同期整流器 Q 2 のゲート - ソース電圧がスレッシュホールド電圧値に達するタイミングを調整することができる。換言すれば、同期整流器 Q 2 のスレッシュホールド電圧値に応じて抵抗体 R 1 の抵抗値を適宜設定することによって、A 期間中の予め定めた設定のタイミング (例えば A 期間の開始時点 (一次側の共振状態が終了したタイミング)) をもって同期整流器 Q 2 をスイッチオン動作させることが可能となる。

【 0 0 4 1 】

以下に、第 2 実施形態例を説明する。なお、この第 2 実施形態例の説明において、第 1 実施形態例と同一構成部分には同一符号を付し、その共通部分の重複説明は省略する。

【 0 0 4 2 】

この第 2 実施形態例では、図 5 に示されるように、第 1 の同期整流器制御回路 4 0 において、直流カット用コンデンサ 4 1 とダイオード 4 2 との接続部 X (換言すれば、直流カット用コンデンサ 4 1 と、ダイオード 4 2 と抵抗体 R 1 の直列接続回路との接続部 X) と、同期整流器 Q 2 のスイッチング制御用端子であるゲート端子との間に、抵抗体 4 4 と整流素子であるダイオード 4 5 との並列接続回路が介設されている。この構成以外の構成は、第 1 実施形態例と同様である。

【 0 0 4 3 】

この第 2 実施形態例では、抵抗体 4 4 を設けたことによって、当該抵抗体 4 4 と、同期整流器 Q 2 の寄生容量とによる時定数回路が構成される。この時定数回路の時定数は、抵抗体 4 4 の抵抗値の可変設定によって調整することができるので、当該時定数回路の時定数の調整によって、同期整流器 Q 2 のゲート - ソース電圧の充電速度を制御することができる。これにより、メインスイッチング素子 Q 1 の OFF 期間における A 期間中に同期整流器 Q 2 を早期スイッチオンさせるタイミングを制御することができる。

【 0 0 4 4 】

例えば、メインスイッチング素子 Q 1 の OFF 期間に、同期整流器 Q 2 のゲート - ソース電圧が図 6 の点線 K 1 に示されるように充電される場合には、A 期間の前に、同期整流器 Q 2 のゲート - ソース電圧がスレッシュホールド電圧値を越えて同期整流器 Q 2 がスイッチオンする。このように、A 期間の前に、同期整流器 Q 2 がスイッチオンすることは、スイッチング電源装置 1 0 0 の回路動作の上で好ましい状態ではない。このような場合に、こ

10

20

30

40

50

の第2実施形態例の構成を備えることによって、図6の実線K2に示されるように、同期整流器Q2のゲート・ソース電圧の充電速度を緩めることができ、同期整流器Q2をA期間内でスイッチオンさせることが容易となる。

【0045】

なお、図5に示す例では、ダイオード42に直列に抵抗体R1が接続されており、前述したように抵抗体R1の抵抗値によっても、A期間中における同期整流器Q2のスイッチオンタイミングの調整が可能であることから、この第2実施形態例では、抵抗体R1および抵抗体44のそれぞれの抵抗値の調整によって、A期間中における同期整流器Q2のスイッチオンタイミングが制御される。このため、A期間において同期整流器Q2を予め定められた設定のタイミングでもってスイッチオンさせることがより容易となる。

10

【0046】

この第2実施形態例では、同期整流器Q2のゲート端子にダイオード45のアノード側が接続されているので、メインスイッチング素子Q1がスイッチオフしたときに、ダイオード45が無い場合(図6の鎖線K3参照)に比べて、図6の実線K4に示されるように、ダイオード45の順方向特性によって、同期整流器Q2のゲート・ソース間の電荷が急激に放電されて同期整流器Q2のゲート・ソース電圧を急峻に立ち下がらせることができる。

【0047】

なお、図5に示す例では、抵抗体R1はダイオード42のアノード側に直列に接続されていたが、抵抗体R1のカソード側と接続部Xとの間に抵抗体R1を設けてもよい。また、図5に示す例では、ダイオード42に抵抗体R1が直列に接続されていたが、例えば、抵抗体R1を設けなくとも、A期間内で同期整流器Q2を予め定められた設定のタイミングでもってスイッチオンさせることが可能である場合には、抵抗体R1を省略してもよい。

20

【0048】

以下に、第3実施形態例を説明する。なお、この第3実施形態例の説明において、第1や第2の各実施形態例と同一構成部分には同一符号を付し、その共通部分の重複説明は省略する。

【0049】

ところで、前述した第2実施形態例では、ダイオード45を設けたので、ダイオード45の順方向特性によって、メインスイッチング素子Q1がスイッチオフしたときに、同期整流器Q2のゲート・ソース電圧を急峻に立ち下がらせることができる。しかしながら、メインスイッチング素子Q1がスイッチオフしたときに、同期整流器Q2のゲート・ソース間の電荷放電が遅れる事態が発生する場合があります。これにより、例えば、同期整流器Q2のゲート・ソース電圧が図6の鎖線K3に示されるように緩やかに立ち下がることがある。この場合には、スイッチング電源装置100の回路動作が不安定となるという問題が生じる。

30

【0050】

この第3実施形態例では、メインスイッチング素子Q1がスイッチオフしたときに、同期整流器Q2のゲート・ソース電圧を確実に急峻に立ち下げることが可能な構成を備えている。つまり、この第3実施形態例では、第1の同期整流器制御回路40は、第1や第2の実施形態例の構成に加えて、図7に示されるように、同期整流器Q2のゲート端子をグラウンドGに接続させるための放電用通路47と、この放電用通路47の導通オン・オフを制御する放電制御用スイッチ素子(例えばMOSFET)Q4と、トランス1に設けられた電源部である五次巻線N5と、この五次巻線N5と放電制御用スイッチ素子Q4のゲート端子とを接続する導電経路上に直列に介設されるコンデンサ48と、このコンデンサ48と放電制御用スイッチ素子Q4のゲート端子との間の導電経路にカソード側が接続されアノード側がグラウンドに接続されるダイオード(整流素子)49と、放電制御用スイッチ素子Q4のゲート端子とグラウンド間に設けられる抵抗体50とを有して構成されている。

40

【0051】

50

この第3実施形態例において特徴的な構成部分の回路動作例を図8の波形例を利用して説明する。例えば、トランス1の五次巻線N5には、図8(b)に示されるような波形の電圧が誘起される。つまり、一次巻線N1の電圧波形を反転させた波形の電圧が五次巻線N5に誘起される。この五次巻線N5の誘起電圧は、メインスイッチング素子Q1がスイッチオフしたときに正の電圧となる。

【0052】

五次巻線N5の誘起電圧は、コンデンサ48により直流成分がカットされ、コンデンサ48を通過した電圧は、ダイオード49により0(V)レベルが設定されて、コンデンサ48とダイオード49の接続部Yから放電制御用スイッチ素子Q4のゲート端子に向けて図8(c)に示されるような波形の電圧が出力される。なお、接続部Yにおける電圧はその最低電圧値が0(V)よりもダイオード49の電圧降下 $V_{f_{49}}$ 分だけ低下した電圧値となる。

10

【0053】

その接続部Yの電圧に基づいて、抵抗体50と、放電制御用スイッチ素子Q4の寄生容量とから成る微分回路により、図8(d)に示されるような微分波形の電圧(トリガパルス信号)が作り出されて放電制御用スイッチ素子Q4のゲート端子に印加される。つまり、メインスイッチング素子Q1がスイッチオフしたときに、トリガパルス信号が放電制御用スイッチ素子Q4のゲート端子に印加して、放電制御用スイッチ素子Q4がスイッチオンする。これにより、放電用通路47が導通オン状態となって、同期整流器Q2のゲート-ソース間に蓄積されていた電荷が放電用通路47を介して放電して、同期整流器Q2がスイッチオフする。すなわち、この第3実施形態例では、コンデンサ48とダイオード49と抵抗体50によって、メインスイッチング素子Q1がスイッチオフしたときに放電制御用スイッチ素子Q4をスイッチオンさせて同期整流器Q2のゲート-ソース間に蓄積されていた電荷を放電用通路47を介して放電させて同期整流器Q2をスイッチオフさせるオフ制御用回路が構成されている。

20

【0054】

このように、メインスイッチング素子Q1がスイッチオフしたときに、同期整流器Q2のゲート-ソース間の電荷を強制的に放電させることができるので、同期整流器Q2のゲート-ソース電圧を急峻に立ち下がらせることができる。これにより、同期整流器Q2のゲート-ソース電圧の緩やかな立ち下がりに起因した問題を防止することができる。

30

【0055】

なお、この第3実施形態例では、メインスイッチング素子Q1がスイッチオフしたときに放電制御用スイッチ素子Q4をオン駆動させるための電力を発生する電源部として、五次巻線N5を設けたが、例えば、五次巻線N5に代えて、二次側のチョークコイル21を電源部として利用することができる。つまり、チョークコイル21の両端電圧は、図8(f)に示されるように、メインスイッチング素子Q1のスイッチオン・オフ動作に同期することから、メインスイッチング素子Q1がスイッチオフしたときに、負の極性から正の極性に立ち上がる。このチョークコイル21の電圧を利用して、放電制御用スイッチ素子Q4をオン駆動させるための電力を作り出すことができる。

40

【0056】

また、五次巻線N5やチョークコイル21ではなく、チョークコイル21に磁気結合する巻線を電源部として設け、当該巻線に誘起される電圧を利用して、放電制御用スイッチ素子Q4をオン駆動させるための電力を作り出す構成としてもよい。

【0057】

さらに、この第3実施形態例の構成に加えて、第1の同期整流器制御回路40のコンデンサ48から放電制御用スイッチ素子Q4のゲート端子に至るまでの導電通路上(例えば図7に示されるコンデンサ48と接続部Yとの間の導電通路部分や、接続部Yと接続部Zとの間の導電通路部分や、接続部Zと放電制御用スイッチ素子Q4のゲート端子との間の導電通路部分)に抵抗体を介設してもよい。この抵抗体を設けることによって、次に示すような効果を得ることができる。つまり、トランス1のリーケージインダクタンスに起因

50

したノイズが五次巻線N5に誘起されたときに、その抵抗体によってノイズを小さくすることができて、ノイズに因る放電制御用スイッチ素子Q4のスイッチング動作の誤動作を防止することができる。

【0058】

さらに、ダイオード49に代えて、ツェナーダイオードを設けてもよい。このツェナーダイオードは、五次巻線N5に誘起される電圧が非常に大きくなったときに、その電圧の一部をツェナーダイオードを通して逃がすことができる。このため、放電制御用スイッチ素子Q4のゲート端子に耐圧以上の大きな電圧が印加される事態を防止できて、放電制御用スイッチ素子Q4のゲート端子破損を回避できる。なお、もちろん、放電制御用スイッチ素子Q4の耐圧が高くて、放電制御用スイッチ素子Q4のゲート端子に耐圧以上の大きな電圧が印加される事態の発生が殆ど無いと想定される場合には、ツェナーダイオードを設けなくとも、放電制御用スイッチ素子Q4の前記ゲート端子破損を防止することができる。

10

【0059】

なお、この発明は第1～第3の各実施形態例の形態に限定されるものではなく、様々な実施の形態を採り得る。例えば、第1～第3の各実施形態例の構成に加えて、図1や図5や図7の点線で示されるような抵抗体R2を介して同期整流器Q2のゲート端子をグラウンドに接続させる構成を設けてもよい。これにより、同期整流器Q2のゲート端子の電位を安定化させることができる。

【0060】

また、第1～第3の各実施形態例の構成に加えて、同期整流器Q2のドレイン-ソース間に並列に外付けのダイオードを設けてもよい。このダイオードは、同期整流器Q2のボディダイオード23と同様の問題を招く虞があるものであるが、第1～第3の各実施形態例において特有な構成を備えることによって、そのダイオードが設けられても、第1～第3の各実施形態例と同様に、入力電圧 V_{in} の変動や、周囲の環境温度変動の悪影響を受けることなく、出力電圧 V_{out} の安定化を図ることができる。

20

【産業上の利用可能性】

【0061】

本発明は、トランスの一次巻線に接続されたメインスイッチング素子がPWM方式で制御され、そのメインスイッチング素子のスイッチオン・オフ動作に基づいて二次巻線から出力される電力を同期整流器を利用して整流し更に平滑した電圧を外部に出力する構成を備えたスイッチング電源装置に適用することができる。

30

【図面の簡単な説明】

【0062】

【図1】第1実施形態例のスイッチング電源装置の主要な構成部分を表した回路図である。

【図2】第1実施形態例において特徴的な構成部分の動作例を説明するための波形図である。

【図3】第1実施形態例の特有な構成から得られる効果を説明するための波形図である。

【図4】第1実施形態例の変形例を説明するための図である。

40

【図5】第2実施形態例のスイッチング電源装置の主要な構成部分を表した回路図である。

【図6】第2実施形態例の特有な構成から得られる効果を説明するための図である。

【図7】第3実施形態例のスイッチング電源装置の主要な構成部分を表した回路図である。

【図8】第3実施形態例において特徴的な構成部分の動作例を説明するための波形図である。

【図9】スイッチング電源装置の一従来例を示した回路図である。

【図10】図9の主要な構成部分の動作例を説明するための波形図である。

【図11】図9のスイッチング電源装置の問題点を説明するための図である。

50

【符号の説明】

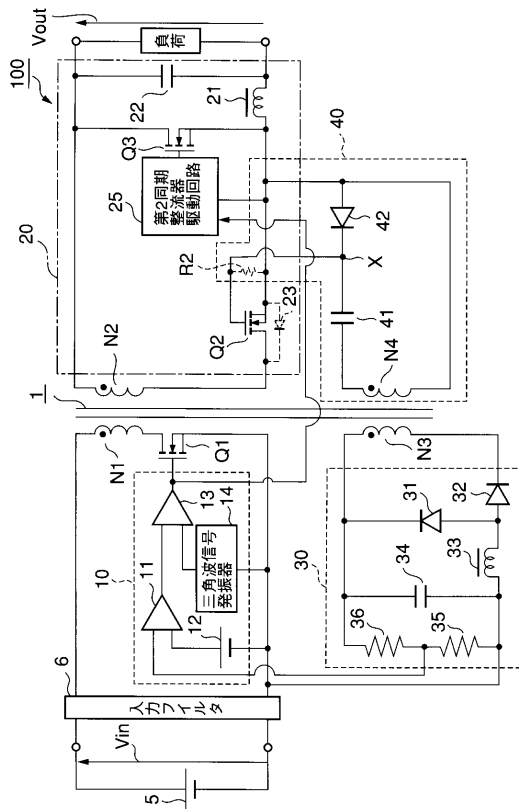
【0063】

- 1 トランス
- 10 制御回路
- 20 二次側整流平滑回路
- 21, 33 チョークコイル
- 30 検出回路
- 40 第1の同期整流器制御回路
- 41 直流カット用コンデンサ
- 42, 45 ダイオード
- 44 抵抗体
- 47 放電用通路
- 100 スwitching電源装置
- N1 一次巻線
- N2 二次巻線
- N3 三次巻線
- N4 四次巻線
- N5 五次巻線
- Q1 メインスイッチング素子
- Q2, Q3 同期整流器
- Q4 放電制御用スイッチ素子

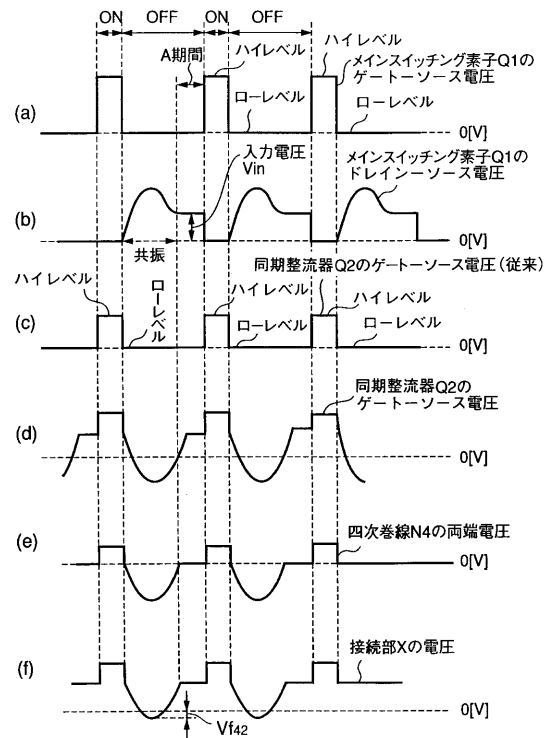
10

20

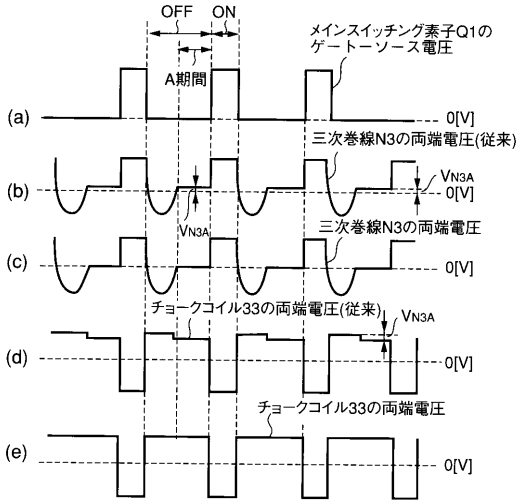
【図1】



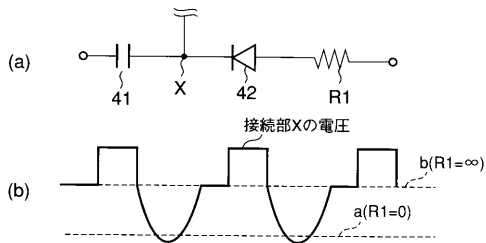
【図2】



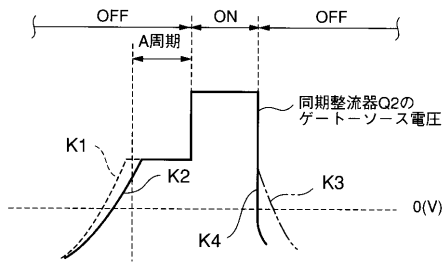
【図3】



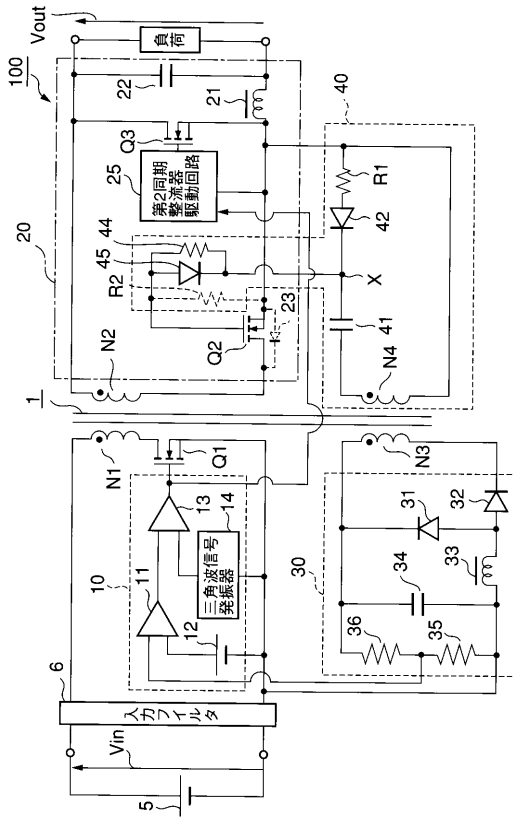
【図4】



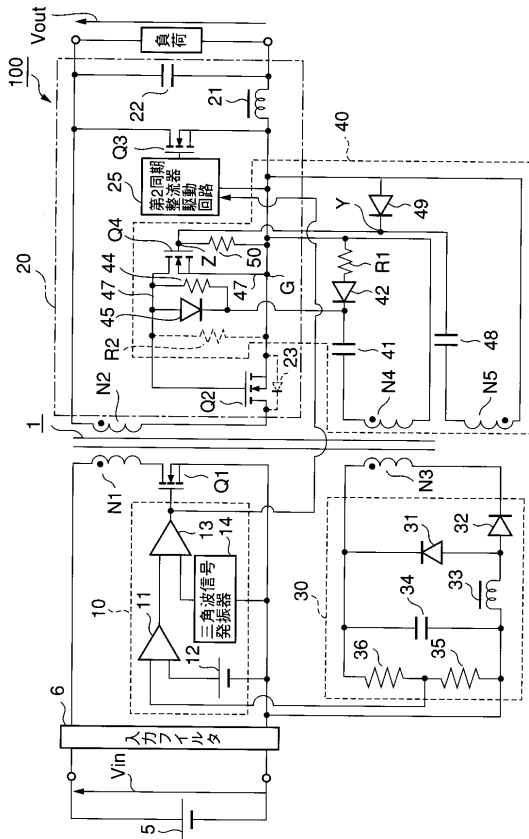
【図6】



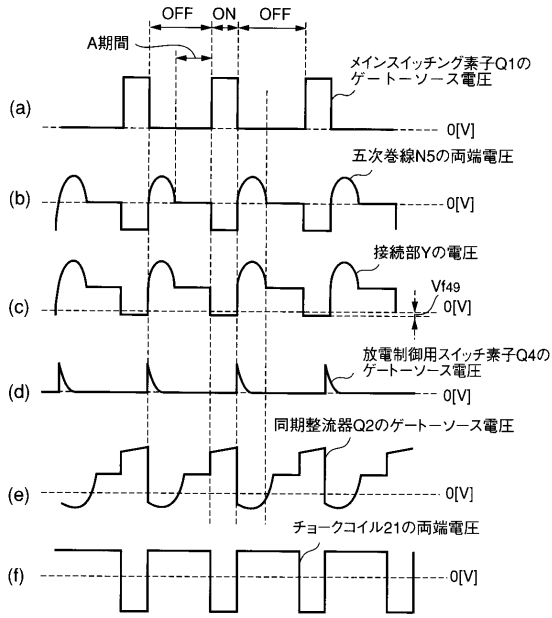
【図5】



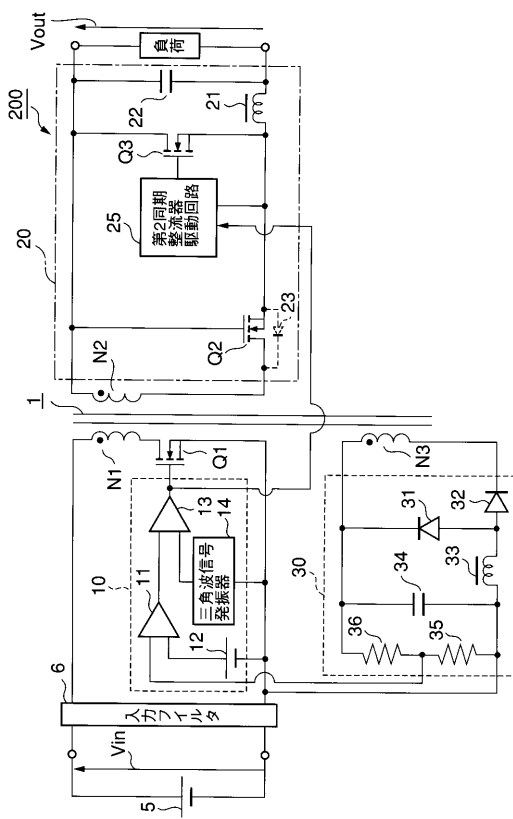
【図7】



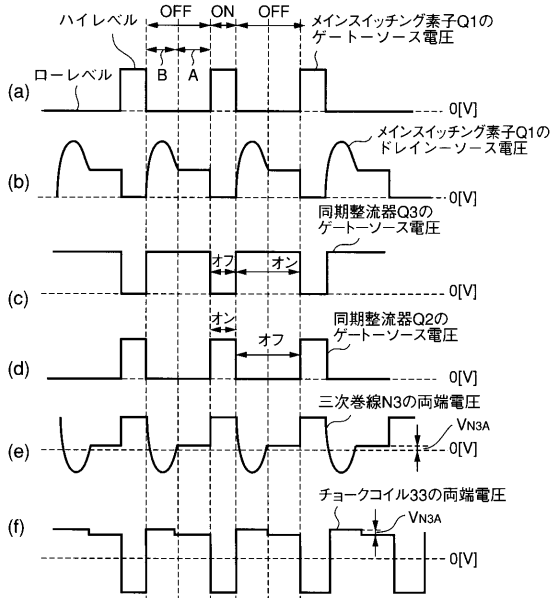
【図8】



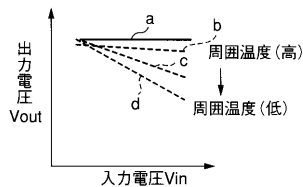
【図9】



【図10】



【図11】



フロントページの続き

(56)参考文献 特開2001-025245(JP,A)
特開平10-225114(JP,A)
特開平11-041927(JP,A)

(58)調査した分野(Int.Cl., DB名)
H02M 3/28