



[12] 发明专利申请公开说明书

[21]申请号 94192072.0

[51]Int.Cl⁶

G06K 7/10

[43]公开日 1996年5月22日

[22]申请日 94.5.9

[30]优先权

[32]93.5.10 [33]US[31]08/059,797

[86]国际申请 PCT/US94/04811 94.5.9

[87]国际公布 WO94/27245 英 94.11.24

[85]进入国家阶段日期 95.11.10

[71]申请人 PSC股份有限公司

地址 美国纽约州

[72]发明人 E·C·布雷默

[74]专利代理机构 上海专利商标事务所

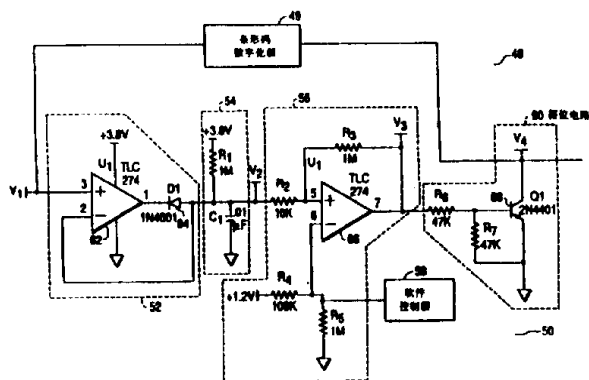
代理人 张政权

权利要求书 3 页 说明书 8 页 附图页数 4 页

[54]发明名称 伪条形码禁止器电路

[57]摘要

一种伪条形码禁止器电路包括检测器、信号恢复电路、比较器、软件控制器和高阻抗箝位电路。其基本原理是，检测器电路检测反射率由高到低或由低到高的第一次过渡。该过渡信号触发信号恢复电路。每次遇到合适的过渡就触发信号恢复电路。比较器电路将来自信号恢复电路的输出与电软件控制器的定时阈值进行比较，从而控制数字化器的输出。



权 利 要 求 书

1. 一种条形码阅读器的伪条形码禁止器电路,条形码阅读器响应阅读器检测的由条形码返回的光线而产生电学信号,条形码阅读器包括产生电学信号第一偏离信号的数字化器,其特征在于,所述禁止器电路包括:

检测第一偏离信号中由低到高反射状态过渡的装置;

与所述检测装置输出耦合并在经检测的过渡之间的时间超出设定极限时产生触发电平的信号恢复装置;

将所述信号恢复装置的输出与所述极限进行比较并向数字化器提供禁止输出的比较器装置;以及

从外部调整极限值的装置。

2. 如权利要求 1 所述的禁止器电路,其特征在于,所述检测装置包括运算放大器和二极管,所述正相输入端接收所述第一偏离信号,所述运算放大器的所述输出端耦合至所述二极管的负极,所述二极管的正极耦合至所述运算放大器的所述反相输入端。

3. 如权利要求 2 所述的禁止器电路,其特征在于,所述信号恢复装置包括电阻器和电容器,所述电阻器的一端连至电压源,另一端连至二极管的正极,所述电容器的一端连至二极管的正极而另一端接地,所述电阻器和电容器经过挑选,其时间常数大于在有效条形码阅读期间遇到另一次过渡可能所需的最长时间。

4. 如权利要求 3 所述的禁止器电路,其特征在于,所述比较器包括第二运算放大器、第二电阻器、第三电阻器、第四电阻器和第五电阻器,所述第二电阻器的一端连至所述二极管的正极,另一端连至所述第二运算放大器的正相输入端,所述第三电阻器的一端连至所述第二运算放大器的正相输入端,另一端连至所述第二运算放大器

的输出端,所述第四电阻器的一端连至第二电压源,另一端连至所述第二运算放大器的反相输入端,所述第五电阻器的一端连至所述第二运算放大器的反相输入端而另一端接地。

5. 如权利要求4所述的禁止器电路的特征在于还包括响应所述比较器装置输出并对所述数字化器起禁止作用的高阻抗箝位装置,所述箝位装置包括晶体管、第六电阻器和第七电阻器,所述第六电阻器的一端连至所述第二运算放大器的输出端而另一端连至所述晶体管的基极,所述第七电阻器的一端连至所述晶体管的基极而另一端连至所述晶体管的发射极,所述晶体管的发射极与虚地相连而集电极与条形码数字化器的输出端相连。

6. 如权利要求1所述的禁止器电路,其特征在于,所述检测装置包括运算放大器和二极管,所述正相输入端接收所述第一偏离信号,所述运算放大器的所述输出端耦合至所述二极管的正极,所述二极管的负极耦合至所述运算放大器的所述反相输入端。

7. 如权利要求6所述的禁止器电路,其特征在于,所述信号恢复装置包括电阻器和电容器,所述电阻器和电容器的一端接地,而所述电阻器和电容器的另一端连至所述二极管的负极,所述电阻器和电容器经过挑选,其时间常数大于在有效条形码阅读期间遇到另一次过渡可能所需的最长时间。

8. 如权利要求7所述的禁止器电路,其特征在于,所述比较器装置包括第二运算放大器、第二电阻器、第三电阻器、第四电阻器和第五电阻器,所述第二电阻器的一端连至所述二极管的负极,另一端连至所述第二运算放大器的反相输入端,所述第三电阻器的一端连至所述第二运算放大器的反相输入端,另一端连至所述第二运算放大器的输出端,所述第四电阻器的一端连至第二电压源,另一端连至所述第二运算放大器的正相输入端,所述第五电阻器的一端连至所述第二运算放大器的正相输入端而另一端接地。

9. 如权利要求 8 所述的禁止器电路的特征在于还包括响应所述比较器装置输出并对所述数字化器起禁止作用的高阻抗箝位装置,所述箝位装置包括晶体管、第六电阻器和第七电阻器,所述第六电阻器的一端连至所述第二运算放大器的输出端而另一端连至所述晶体管的基极,所述第七电阻器的一端连至所述晶体管的基极而另一端连至所述晶体管的发射极,所述晶体管的发射极与虚地相连而集电极与条形码数字化器的输出端相连。

说明书

伪条形码禁止器电路

技术领域

本发明一般涉及条形码阅读器的控制电路,特别涉及条形码阅读器的伪条形码禁止器电路。

背景技术

条形码阅读器的基本工作原理是利用光线扫描由一系列黑白条组成的条形码。从条形码返回的光线经条形码阅读器检测并转换为电学信号。随后对该信号进行处理从而读出条形码。各种因素都有可能引起误读,由此产生错误的输出。

例如,大多数条形码阅读器难以确定条形码序列从何处开始。来自条形码阅读器的光线常常会在遇到第一条黑条之前就从灰色背景区域移动至强反射的白色区域。这种最初从灰色背景到白色区域的过渡有可能在被误读为黑条的信号中产生一脉冲。因此,条形码阅读器输出的是错误的条形码。

大多数条形码阅读器不仅难以确定条形码的起始点,而且同样也难以确定其结束之处。因此,一些条形码扫描器偶尔会扫描出产生错误输出的条余的伪条码。

此外,大多数条形码阅读器没有向用户提供外部控制条形码阅读器阈值电平以检测黑条或当条形码数字化器的输出受阻时进行控制的能力。在有些应用中,由于阅读器可能要调整至特定的条形码标记,所以需要从外部调节阈值电平。在其它的应用中,最好能在扫描期间或扫描之后关闭数字化器的输出。

现有的带控制电路的条形码阅读器的例子是桑托(Sato)的美国

专利 No. 5,142,130。桑托揭示了一种带有开始边缘或区域检测电路的条形码阅读系统和条形码阅读装置。开始边缘识别电路首先检测白条宽度。如果白色宽度异常,则开始边缘检测电路判断信号在信号电平骤升超出预定电平之处有一黑条,并将前面的电平升高视为噪声。桑托未考虑上述诸如确定实际的条形码何时开始之类的问题。桑托的开始边缘检测电路由于仅仅是试图通过测量分隔白条宽度来确定黑条之间的错读,所以无法确定何时开始阅读。

现有的带控制电路的条形码阅读器的另一个例子是巴克(Barkan)的美国专利 No. 5,103,080,其中揭示了用于条形码的数字化器。该电路包括由扫描仪信号触发的可触发单稳态电路。只要数字化仪的一系列脉冲超过单稳态(one-shot)电路的阈值,单稳态电路就不会超时。在巴克的专利的控制电路中无法保证检测到实际的条码,并且该电路没有提供任何从外部设定阈值电平或能够对条形码数字化器的输出进行任何外部控制的手段。

本发明为条形码阅读器供改进电路以防止条形码的误读或错读。

发明内容

按照本发明,通过在包含检测器电路、信号恢复电路、外部可调比较器电路、软件控制器和高阻抗箝位电路的条形码阅读器的伪条形码禁止器电路达到本发明的各项目标。其基本原理是,检测器电路检测反射率由高到低或由低到高的第一次过渡。该过渡触发信号恢复电路,信号恢复电路设定了一个比在有效条形码阅读期间遇到另一次过渡所需的可能的最长时间还要长的时间常数。每次遇到过渡就触发信号恢复电路。外部可调比较器电路将来自信号恢复电路的输出与一个可以由软件控制器调整的极限相比较。在软件控制器的作用下,可以控制比较器的输出,从而对数字化器的输出进行控制。在一较佳实施例中,当输出可以通过条形码数字化器时,比较器的输

出驱动箝位电路。

伪条形码禁止器电路有效地禁止了条形码的输出,直到检测出反射率由高到低或由低到高的过渡,从而避免了开始的条码误读。伪条形码禁止器电路还创设一个用于从有效条形码中屏蔽伪条形码的“窗口”。此外,伪条形码禁止器电路可以对比较器使用的极限进行外部控制,因而可以外部控制窗口的大小和在条形码数字化器的输出通过时进行外部控制。

附图概述

借助于以下结合附图的说明可以更清楚地理解本发明前述以及其它的目标、优点和效能。

图 1 为按照本发明的与条形码扫描器的数字化器一起使用的伪条形码禁止器电路的框图;

图 2 为图 1 所示的条形码阅读器中的伪条形码禁止器电路的部分框图;

图 3(a)为代表被扫描条形码第一偏离信号的时序图;

图 3(b)为 V(2)处的电压的时序图;

图 3(c)为比较器输出电压在 V(3)处的时序图;

图 3(d)为数字条形码与条形码数字化器的伪条形码输出的时序图;以及

图 4 为按照本发明的条形码阅读器的伪条形码禁止器电路和数字化器的另一个实施例的部分框图。

本发明的最佳实施方式

图 1 所示为按照本发明的伪条形码禁止器电路 50。禁止器电路 50 包括检测器电路 52、信号恢复电路 54、外部可调阈值比较器电路 56、软件控制器 58 和高阻抗箝位电路 60。在本发明中,阅读条形码的窗口每次都动态设置,并且条形码阅读器利用该窗口可以在数字化器输出的条形码中屏蔽伪条形码。此外,可以从外部借助软件控制

器 58 控制条形码数字化器的输出。

图 2 为条形码阅读器中条形码禁止器电路的部分框图。在本实施例中,检测器电路 52 包括运算放大器 62 和二极管 64。运算放大器 62 的正极与 3.8 伏电源相连,负极连至虚地。在不偏离本发明的范围下也可以采用其它连接。运算放大器 62 的同相输入端与条形码数字化器 49 相连。在 1993 年 5 月 11 日和 1993 年 4 月 6 日授予柯达公司等美国专利 No. 5,210,397 和 5,200,597 中揭示了典型的条形码数字化器的工作原理,这些都在本发明中作为参考。运算放大器 62 的输出连至二极管 64 的负极。二极管 64 的正极接入返回至运算放大器 62 的反相输入端的反馈回路中。在本实施例中,采用 TLC274 运算放大器和 IN4001 二极管,虽然也可以使用其它类型的放大器和二极管。

信号恢复电路 54 包括电阻器 R1 和电容器 C1。电阻器 R1 的一端与 3.8 伏电源相连,另一端与二极管 D1 的正极相连。如果需要,也可以使用其它电源。电容器 C1 的一端与二极管 D1 的正极相连,另一端连至虚地。电容器 C1 和电阻器 R1 经过挑选,其时间常数大于在有效条形码阅读期间遇到另一次过渡可能所需的最长时间。在本实施例中,电容器 C1 为 $0.1\mu\text{F}$,电阻器 R1 为 $1\text{M}\Omega$ 。

比较器电路 56 包括运算放大器 66 和电阻器 R2、R3、R4 和 R5。电阻器 R2 的一端与二极管 D1 的正极相连,另一端连至运算放大器 66 的正相输入端。电阻器 R3 的一端连至运算放大器 66 的正相输入端,另一端连至运算放大器 66 的输出端。电阻器 R4 的一端连至 1.2 伏电源,另一端连至运算放大器 66 的反相输入端。电阻器 R5 的一端连至运算放大器 66 的反相输入端,另一端连至虚地。在本实施例中,采用 TLC274 运算放大器、 $10\text{K}\Omega$ 电阻器 R2、 $1\text{M}\Omega$ 电阻器 R3、 $100\text{K}\Omega$ 电阻器 R4 和 $1\text{M}\Omega$ 电阻器 R5,虽然可以采用其它电压源以及其它种类的运算放大器和电阻器。

软件控制器 58 连至运算放大器 66 的反相输入端。软件控制器 58 可以经外部编程后控制禁止电路 50 何时禁止或激励。在本实施例中,软件控制器 58 可以驱动反相输入端至 0 或 5 伏,或者可以短路连接。可以采用诸如在上面所述的专利 5,200,597 中揭示的使用操纵微处理器的软件。

高阻抗箝位电路 60 包括晶体管 68 和一对电阻器 R6 和 R7。电阻器 R6 的一端与比较器电路 56 中运算放大器 66 的输出相连,另一端连至晶体管 68 的基极。电阻 R7 的一端连至晶体管 68 的基极,另一端连至晶体管 68 的反射极。晶体管 68 的发射极连至虚地,集电极连至条形码数字化器 49 的输出。在本实施例中,采用 Q1—2N4401 晶体管和阻值为 $47\text{K}\Omega$ 的电阻 R6 和 R7,虽然可以采用其它晶体管和电阻器。

现在将借助图 3(a)—3(d)解释图 2 所示伪条形码禁止器电路的工作原理。具体而言,图 3(a)所示为经条形码阅读器检测的反射光产生的电学信号的第一偏离。该信号传送至检测器电路 52 中运算放大器的正相输入端和条形码数字化器 49。在本实施例中,检测器电路 52“检查”由高向低的反射率过渡。在图 3(a)的第一偏离信号的“谷底”69 发生了由高向低的过渡。在本实施例中,当第一偏离信号大约下降至 1 伏以下时,运算放大器 62 输出使二极管 D1 开始导通的负电压。当二极管 D1 开始导通时,如图 3(b)所示,电容器 C1 放电导致电压下降。当第一偏离信号超过 1V 时,运算放大器 62 切换至输出正电压,在本实施例中电压为 3.8 伏。二极管 D1 负极处 3.8 伏的电压使二极管 D1 停止导通而电容器 C1 又开始充电。

比较器电路 56 中的运算放大器 66 接收来自信号恢复电路 54 的图 3(b)所示的信号。在本实施例中,反相输入端由包括电阻器 R4 和 R5 以及 1.2 伏电源的电压分压器电路设置为 1 伏左右。如果正相输入端电压超过 1 伏,则运算放大器 66 将输出在这里是 4 伏的正

电压,否则放大器 66 将输出零伏,在这里是负电压。

通过软件控制器 58 可以控制运算放大器 66 反相输入端的电压。软件控制器 58 可以将反相端设置为各种不同的电压,因而迫使运算放大器 66 的输出处于所要求的状态或使得输出或所需现状更合适。因此,条形码禁止器电路可以在很大程度上控制条形码数字化器并能调整屏蔽窗口从而只允许有效的条形码输出。

比较器电路 56 的输出控制高阻抗箝位电路 60。如果比较器电路 66 输出的是零电压,那么晶体管 68 仍处于截止状态,而条形码数字化器 49 产生的如图 3(d)所示的条形码就能通过。如果对晶体管 68 的输入接近 4 伏,则晶体管 68 饱和,并且屏蔽了条形码数字化器的输出。图 3(d)所示数字化条形码与图 3(c)中信号反相形式进行逻辑“与”运算。

条形码禁止器电路 50 使用 3(c)所示的“窗口”根据外部编程指令以动态方式产生。在软件控制器 58 的作用下,可以从外部将触发过渡电平调节至较佳或所需要的设定。此外,即使是数字化器有效条形码的输出,操作者也可以通过编程软件予以停止。

图 4 所示为条形码阅读器的伪条形码禁止器电路 70 的另一个实施例。图 4 与图 2 中电路之间的主要差别在于,图 4 电路用“峰顶”探测器代替了“谷底”探测器。换句话说,图 4 中的电路寻找的是反射由低到高而非由高到底的过渡。

具体而言,图 4 中的电路包括探测器电路 72、信号恢复电路 74、外部可调比较器电路 76、软件控制器 78 和高阻抗箝位电路 80。检测器电路 72 包括运算放大器 82 和二极管 84。运算放大器 82 的正相输入端和条形码数字化器 49 相连以接收第一偏离信号。运算放大器 82 的输出与二极管 84 的正极相连。二极管 84 的负极连入返回至放大器 82 正相输入端的反馈回路。运算放大器 82 的正极连至 3.8 伏电源,负极与虚地相连。如果需要,可采用不同的电源。

信号恢复电路 76 包括电容器 C1 和电阻器 R1。电容器 C1 和电阻器 R1 的时间常数设定为大于可能的两次反射过渡之间最长的时间。电容器 C1 的一端与二极管 84 的负极相连,另一端接地。同样,电阻器 R1 的一端与二极管 84 的负极相连,另一端接地。

比较器电路 76 包括运算放大器 86 和电阻器 R2、R3、R4 和 R5。电阻器 R2 的一端与二极管 84 的负极相连,另一端连至运算放大器 86 的正相输入端。电阻器 R3 的一端连至运算放大器 86 的正相输入端,另一端连至运算放大器 86 的输出端。电阻器 R4 和 R5 的一端连至运算放大器 86 的反相输入端。电阻器 R4 的另一端与 3.8 伏电源相连,电阻器 R5 的另一端接地。软件控制器 78 连至运算放大器 86 的反相输入端。如果需要,在比较器电路 76 中也可采用其它的电源。

高阻抗箝位电路 80 包括一对电阻器 R6 和 R7 以及晶体管 88。电阻器 R6 的一端连至运算放大器 86 的输出端,另一端与晶体管 88 的基极相连,电阻 R7 的一端与晶体管 88 的基极相连,另一端接地。晶体管 88 的发射极接地,集电极与条形码数字化器 49 的输出端相连。

这里的伪条形码禁止器电路 70 的工作原理与前面实施例中的基本相同。它们主要的不同之处是这里的电路检测由低到高的反射过渡而不是检测由高到低的反射过渡。当第一偏离信号超过约 1.5 伏时,运算放大器 82 就输出电压为零伏的负电压,而当电压低于 1.5 伏时,运算放大器 82 则输出 3.8 伏的正电压。当二极管 84 两端的电压大于或等于 0.7 伏时二极管 84 导通,而当小于约 0.7 伏时截止。二极管 84 导通时,电容器 C1 充电,而二极管 84 截止时,则 C1 开始放电。

运算放大器 86 的正相输入端由包括电阻器 R4 和 R5 以及 3.8 伏电源的电压分压器设置。软件控制器 78 也连至运算放大器 86 的正相输入端,从而利用编程软件从外部控制运算放大器 86 的输出。

当软件控制器 78 没有控制住电压分压器时,在本实施例中正相输入端改定为 1.5 伏左右,虽然可以采用其它改定。

信号恢复电路 74 的输出传送至反相输入端。当输入大于 1.5 伏时,运算放大器 86 从其负极输出零伏的电压,否则从其正极输出在这里为 3.8 伏的电压。晶体管 88 与比较器电路 76 的输出端耦合。

当比较器电路 76 的输出为 3.8 伏时,晶体管 88 饱和并阻断条形码数字化器 49 的输出。当输出为零电压时,晶体管 88 截止而不阻断数字化器 49 的输出。

在对以上本发明基本概念作了描述后,本领域内普通技术人员很容易理解本发明的内容。虽然这里未作描述,但是对于本领域内普通技术人员来说,在不偏离本发明精神和范围的情况下,很容易作出各种改动、改进和改变。所以,本发明仅由如下的附权利要求限定。

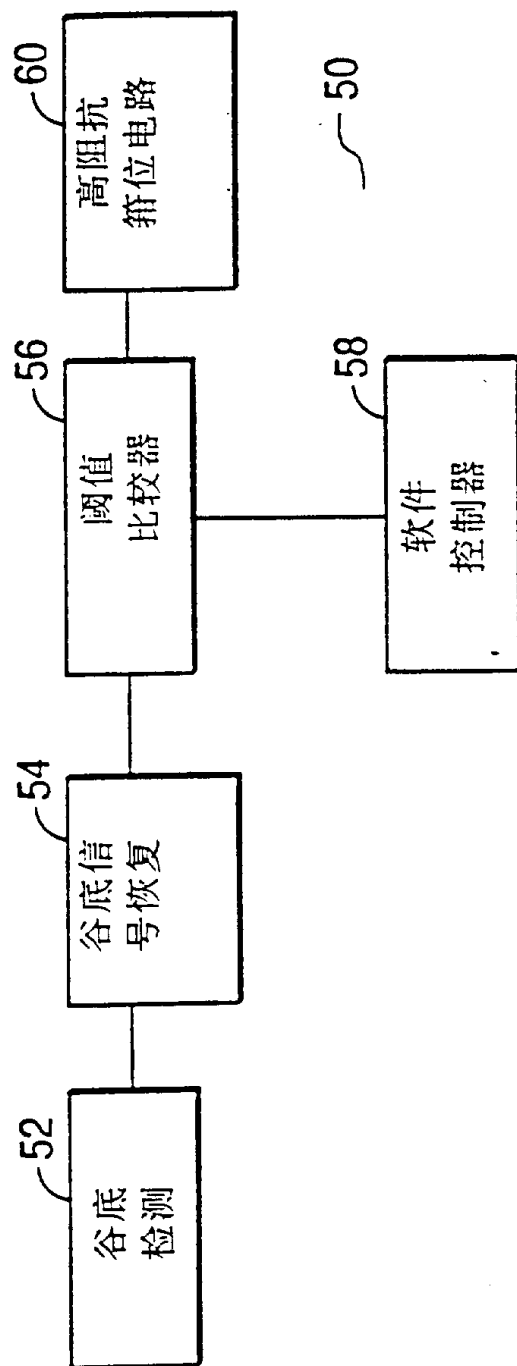


图 1

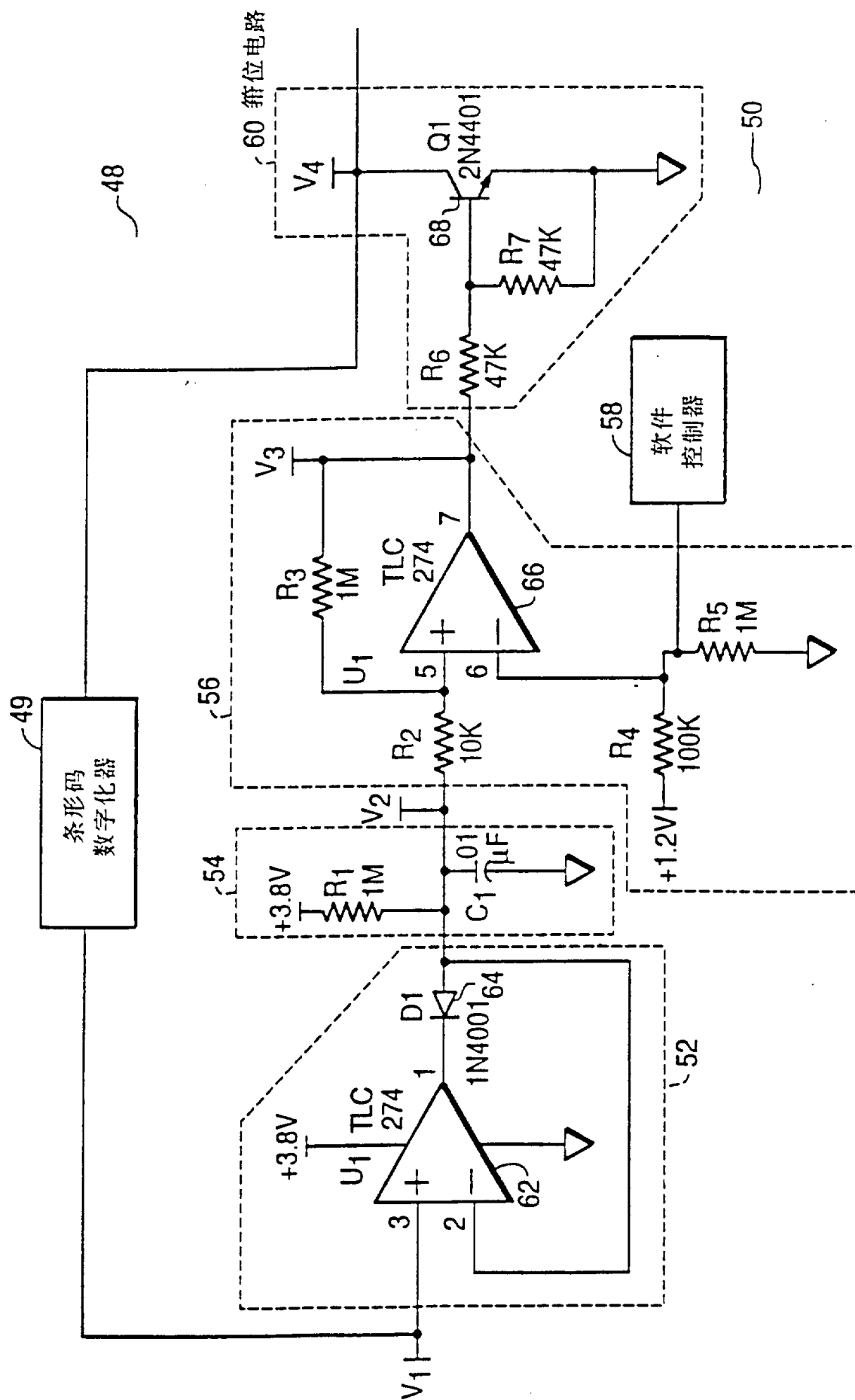


图 2

图 3(a)

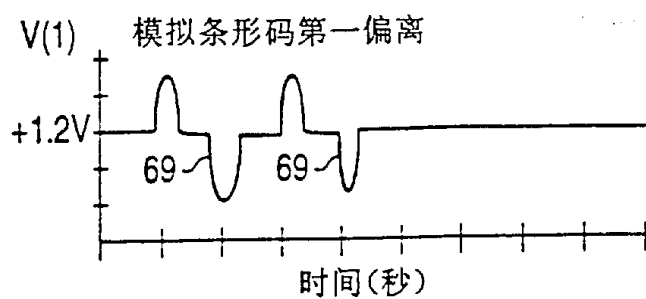


图 3(b)

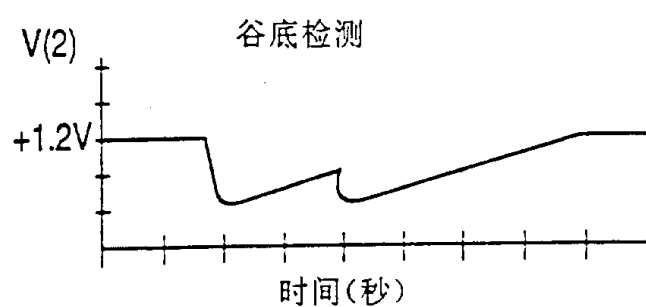


图 3(c)

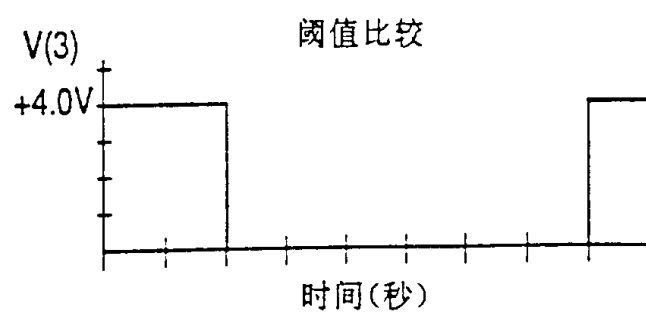
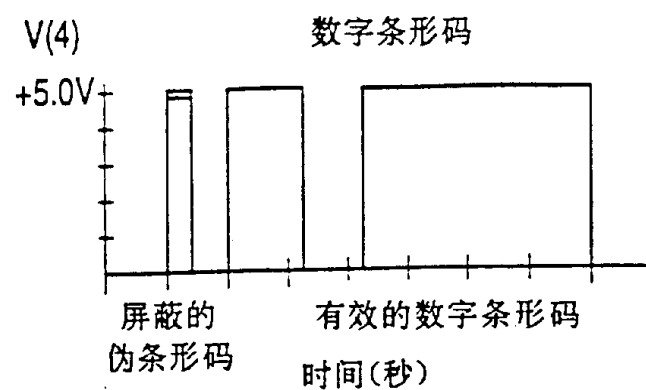


图 3(d)



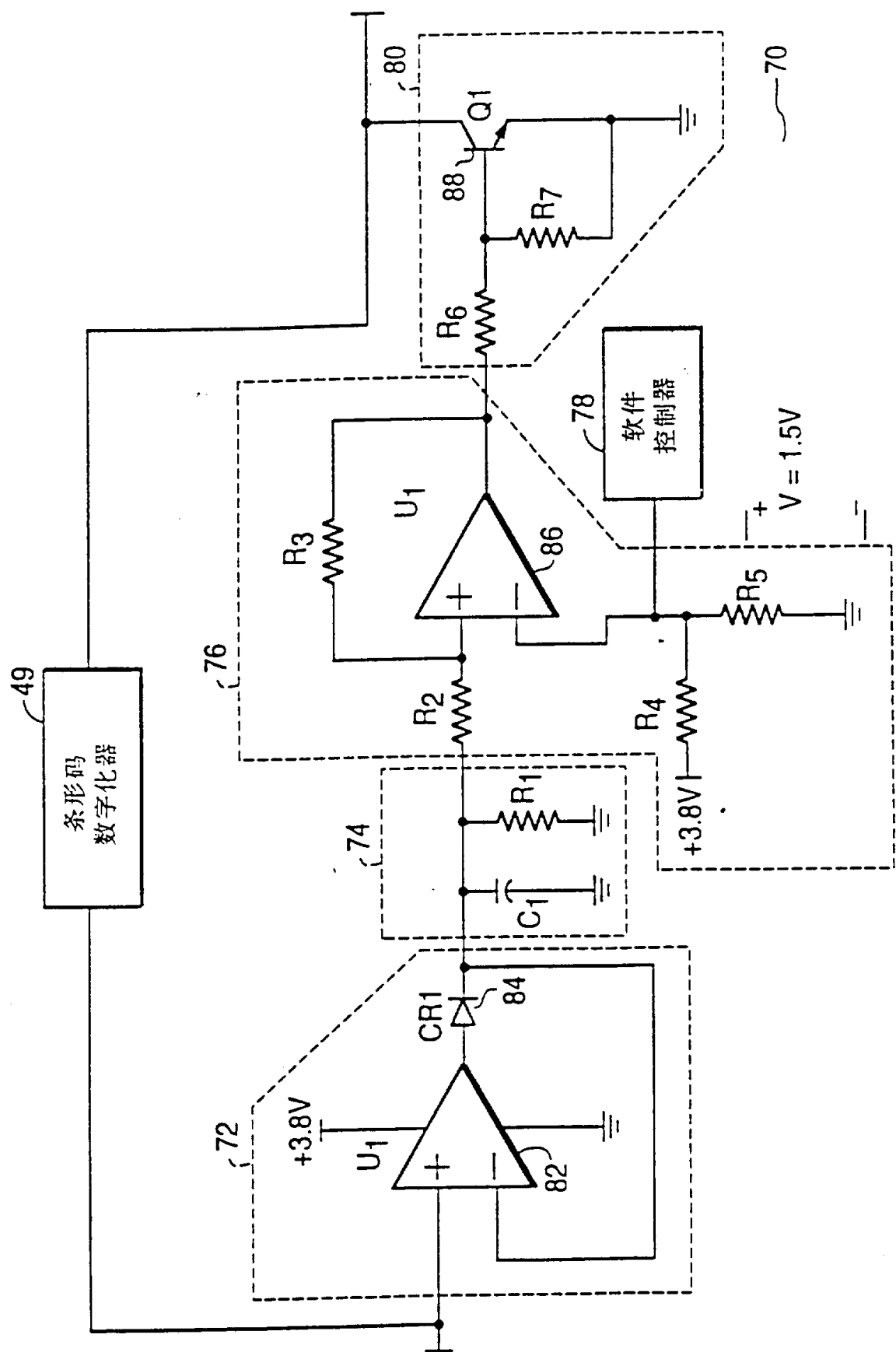


图 4