



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I478372 B

(45) 公告日：中華民國 104 (2015) 年 03 月 21 日

(21) 申請案號：098109027

(22) 申請日：中華民國 98 (2009) 年 03 月 20 日

(51) Int. Cl. : **H01L33/00 (2010.01)**

(71) 申請人：廣鎔光電股份有限公司 (中華民國) HUGA OPTOTECH INC. (TW)

臺中市大雅區中部科學工業園區科雅路 22 號

(72) 發明人：蔡宗良 TSAI, TZONG LIAN (TW)；高琳潔 KAO, LIN CHIEH (TW)

(56) 參考文獻：

US 7345321B2

US 2005/0202581A1

US 2006/0234408A1

US 2008/0303018A1

審查人員：于若天

申請專利範圍項數：18 項 圖式數：5 共 24 頁

(54) 名稱

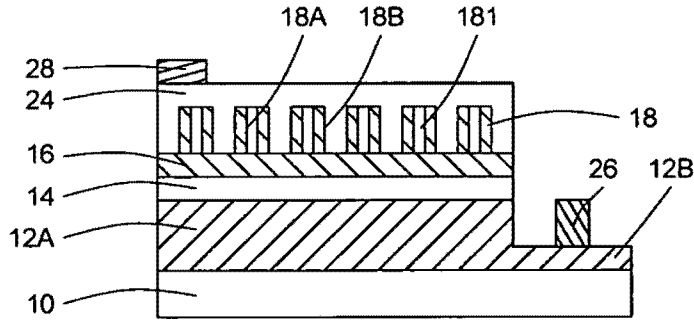
具有中空結構之柱狀結構之發光元件及其形成方法

LIGHT EMITTING DEVICE HAVING PILLAR STRUCTURE WITH HOLLOW STRUCTURE AND THE FORMING METHOD THEREOF

(57) 摘要

一種發光元件，包含：提供一基板；第一半導體導電層，形成在基板上，且第一半導體導電層具有一第一區域及一第二區域；發光層，形成在部份第一半導體導電層之第一區域上；第二半導體導電層形成在發光層上；複數個具有中空結構之柱狀結構，形成在第二半導體導電層之一表面上；一透明導電層，包覆具有中空結構之複數個柱狀結構；第一電極，形成在透明導電層上；及第二電極，形成在第一半導體導電層之第二區域上。

A light emitting device is provided which includes a substrate, a first semiconductor layer having a first region and a second region on the substrate; an active layer is formed on the first region of first semiconductor layer; a second semiconductor layer is formed on the active layer and the portion surface of the second semiconductor layer is a rough surface; a plurality of pillar structure with hollow structure, and the outside and inside of the pillar structures are rough surface; a transparent conductive layer is formed to cover the plurality of pillar structures; a first electrode is formed on the transparent conductive layer; and a second electrode is formed on the second region of first semiconductor layer.



第 4A 圖

- 10 . . . 基板
- 12 . . . 第一半導體
導電層
- 12A . . . 第一區域
- 12B . . . 第二區域
- 14 . . . 發光層
- 16 . . . 第二半導體
導電層
- 18 . . . 柱狀結構
- 181 . . . 中空結構
- 18A . . . 外表面
- 18B . . . 內表面
- 20 . . . 透明導電層
- 22 . . . 第一電極
- 24 . . . 第二電極

公告本

78年5月8日修正稿

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：98109027

※申請日：98-3-20

※IPC 分類：H01L 33/00 (2006.01)

一、發明名稱：

具有中空結構之柱狀結構之發光元件及其形成方法/Light emitting device having pillar structure with hollow structure and the forming method thereof

二、中文發明摘要：

一種發光元件，包含：提供一基板；第一半導體導電層，形成在基板上，且第一半導體導電層具有一第一區域及一第二區域；發光層，形成在部份第一半導體導電層之第一區域上；第二半導體導電層形成在發光層上；複數個具有中空結構之柱狀結構，形成在第二半導體導電層之一表面上；一透明導電層，包覆具有中空結構之複數個柱狀結構；第一電極，形成在透明導電層上；及第二電極，形成在第一半導體導電層之第二區域上。

三、英文發明摘要：

A light emitting device is provided which includes a substrate, a first semiconductor layer having a first region and a second region on the substrate; an active layer is formed on the first region of first semiconductor layer; a second semiconductor layer is formed on the active layer and the portion surface of the second semiconductor layer is a rough surface; a plurality of pillar structure with hollow structure, and the outside and inside of the pillar structures are rough surface; a transparent conductive layer is formed to cover the plurality of pillar structures; a first electrode is formed on the transparent conductive layer; and a second electrode is formed on the second region of first semiconductor layer.

四、指定代表圖：

(一)本案指定代表圖為：第(4A)圖。

(二)本代表圖之元件符號簡單說明：

- 10 基板
- 12 第一半導體導電層
- 12A 第一區域
- 12B 第二區域
- 14 發光層
- 16 第二半導體導電層
- 18 柱狀結構
- 181 中空結構
- 18A 外表面
- 18B 內表面
- 20 透明導電層
- 22 第一電極
- 24 第二電極

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無。

六、發明說明：

【發明所屬之技術領域】

本發明主要是揭露一種發光元件，更特別地是一種在發光元件中，形成具中空結構之柱狀結構以增加發光元件中的出光效率。

【先前技術】

發光元件(例如發光二極體)之輸出光量效率低落的主要原因是因為取光效率不佳，亦即實際發射發光元件外部之光量僅佔其發光層產生之光量的一小部份。為了解決傳統發光元件之取光效率不良問題，在習知技術中係將光子晶體加入發光元件之中，藉以改善發光元件的取光效率。

以往，發出藍色系之光線的半導體發光元件，如第 1A 圖所示，係由於藍寶石基板(sapphire substrate)100 上層具有：由氮化鎵(GaN)等所形成之低溫緩衝層 102；由氮化鎵(GaN)等所形成之 n 型半導體層 104；由帶隙能量比 n 型半導體導電層 104 小，決定發光波長之材料，例如氮化鎵銦(InGaN)系化合物半導體所形成之發光層 106；由氮化鎵(GaN)等所形成之 p 型導電層 108 而形成半導體層積部，於其表面藉由透光性導電層 110 而設置有 p 側(上部)電極 114，於其層積之半導體層積部的一部份被蝕刻而露出之 n 型半導體導電層 104 的表面，設置有 n 側(下部)電極 116 而形成。另外，為了提升載子之封閉效果，n 型半導體導電層 104 及 p 型半導體導電層 108 係於活性層側有使用 AlGaIn 系(意指鋁(Al)與鎵(Ga)的比例可以不同地改變，以下相同)化合物等之帶隙能量為更大的半導體層。

為了形成 n 側電極 116，蝕刻以移除部份的半導體層積部，使下層半導體層之 n 型半導體導電層 104 露出，此時，如第 1A 圖

所示，晶片周圍也同時蝕刻一寬度 W 。蝕刻晶片周圍係由於氮化物半導體材料較硬，不易切割或刻劃，為了不使發光層形成部產生龜裂，係利用乾蝕刻方式以分開發光層形成部。另一方面，氮化物半導體也與其他的化合物半導體相同，折射率約為 2.5，遠大於空氣(折射率為 1)的折射率。因此，以氮化物半導體層之發光層所發出的光線，從半導體層積部射出空氣時，容易引起全反射，不會從半導體層積部射出外部，於半導體層積部內的反射重複而衰減之光線變多，光的取出效率為 10%，很明顯地降低。為了解決此問題，於 GaP 系與 AlGaInP 系、AlGaAs 系等化合物半導體中，如第 1B 圖所示，於晶片的周圍形成凸凹結構，因此光線可以從半導體層積部取出外部。即在第 1B 圖中，於 n 型 GaP 基板 200 上磊晶成長 n 型 GaP 層 202 與 p 型 GaP 層 204 而形成半導體層積部，於其表面例如由三層構造所形成之 p 側電極 206、於 GaP 基板 200 背面形成 n 側電極 210，予以切割而晶片化後，例如藉由鹽酸之蝕刻，進行於 LED 晶片的表面形成凸凹結構 208 之粗面化處理。

而為獲得一較佳之發光效益，習知技藝均以提高所施加於電極之電流密度，藉此增加發光元件的發光效益，但此方式卻容易使得發光元件的可靠度及壽命降低。

鑒於以上所述之發光元件的缺點，實有需要持續發展新的改良結構以克服先前技藝中的各項缺失。所以，如何導出基板內的全反射光以及如何避免射出來的光線衰減，是此技術領域必然會遭遇的問題，也是本發明所要解決的問題。

【發明內容】

鑒於以上的問題，本發明的主要目的在於提供具中空結構之柱狀結構之發光元件，藉以增加發光元件之光取出效率。

本發明的另一目的係藉由不同深度的中空結構，增加光在發光元件的散射效率，以提高發光元件的光取出效率。

根據上述目的，本發明提供一種發光元件，包含：一基板；一第一半導體導電層，形成在基板上，且第一半導體導電層具有一第一區域及一第二區域；發光層，形成在部份第一半導體導電層之第一區域上；第二半導體導電層，形成在發光層上且第二半導體導電層上具有中空結構之複數個柱狀結構；一透明導電層，包覆具有中空結構之複數個柱狀結構；第一電極，形成在透明導電層上；及第二電極，形成在第一半導體導電層之第二區域上。

另外，本發明還揭露一種發光元件，包含：一基板；一第一半導體導電層，形成在基板上，且第一半導體導電層具有第一區域及第二區域；發光層，形成在部份第一半導體導電層之第一區域上；一第二半導體導電層，形成在發光層上且第二半導體導電層之部份表面為一粗糙表面；複數個具有中空結構之柱狀結構，形成在部份第二半導體導電層之一表面上，且複數個柱狀結構之一外表面及中空結構之一表面為一粗糙表面；透明導電層，包覆具有中空結構之複數個柱狀結構；第一電極，形成在透明導電層上；及第二電極，形成在第一半導體導電層之第二區域上。

本發明還提供另一種發光元件，包含：提供一基板，具有一上表面及一下表面；一第一半導體導電層，形成在基板之上表面之上；一發光層，形成在第一半導體導電層上；一第二半導體導電層，形成在發光層上且第二半導體導電層上具有中空結構之複數個柱狀結構；一透明導電層，包覆具有中空結構之複數個柱狀結構；一第一電極，形成在基板之該下表面及一第二電極，形成在透明導電層上。

【實施方式】

本發明在此所探討的方向為一種發光元件及其製作方法。為了能徹底地瞭解本發明，將在下列的描述中提出詳盡的發光元件之結構及其步驟。顯然地，本發明的實行並未限定此發光元件之技藝者所熟習的特殊細節，然而，對於本發明的較佳實施例，則會詳細描述如下。除了這些詳細描述之外，本發明還可以廣泛地施行在其他的實施例中，且本發明的範圍不受限定，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之專利保護範圍須視本說明書所附之申請專利範圍所界定者為準。

第 2A 至第 2B 係表示在發光元件中形成具有中空結構之柱狀結構之示意圖。首先，在第 2A 圖中，先提供一基板 10，例如以藍寶石(sapphire)所形成之基板 10；接著，將基板 10 置入一 MOVPE 的反應容器中，之後於此基板 10 上可選擇性地形成一緩衝層(buffer layer)(未在圖中表示)，此緩衝層為多重應力釋放層(multi-strain releasing layer)結構，藉此可以得到品質良好的氮化鎵層。在本實施例中，緩衝層可以由一化合物層(compound layer)(未在圖中表示)及五族/二族化合物(II-V group compound)層(未在圖中表示)所構成。其中，化合物層主要是以氮化鎵材料為主之含氮化合物層，例如氮化鎵鋁(AlGa₂N)。在此，基板 10 的材料可以選自於：尖晶石(MgAl₂O₄)、氮化鎵(GaN)、氮化鋁(AlN)、碳化矽(SiC)、砷化鎵(GaAs)、磷化鎵(GaP)、矽(Si)、鍺(Ge)、氧化鋅(ZnO)、氧化鎂(MgO)、LAO、LGO 及玻璃材料。

緊接著，在緩衝層的上方形成一半導體磊晶堆疊結構(semiconductor epi-stacked structure)，其包含：第一半導體導電層 12 係形成在緩衝層(未在圖中表示)上、發光層 14 形成在第一半導體導電層 12 上及第二半導體導電層 16 形成在發光層 14 上。其中，第一半導體導電層 12 及第二半導體導電層 16 係由五族/三族(III-V

group)材料所構成的化合物半導體層，特別是以氮化物為主的半導體層。

此外，第一半導體導電層 12 與第二半導體導電層 16 的電性相反，例如：當第一半導體導電層 12 為 n 型半導體導電層時，則第二半導體導電層 16 就必須是 p 型半導體導電層。因此，可以知道，在形成發光元件的基本結構中，在發光層 14 的上下形成一個 n 型半導體導電層 12 及 P 型半導體導電層 16，這使得 n 型半導體導電層 12 及 p 型半導體導電層 16 中的電子及電洞能夠在施加適當的偏壓之後，能夠被驅動至發光層 14 中，而產生複合 (recombination) 後發出光線。

因此，如前所述，本發明所揭露之發光元件中的半導體磊晶堆疊結構中，並不限定第一半導體導電層 12 或第二半導體導電層 16 為 n 型半導體導電層或是 p 型半導體導電層，其只要能夠形成發光元件的基本結構皆可。因此，在本發明的實施例中，當第二半導體導電層 16 為 n 型半導體導電層時，則第一半導體導電層 12 就必需是 p 型半導體導電層，反之亦然。同時，本發明所揭露之發光元件的半導體磊晶堆疊結構亦可作為發光二極體(LED)、雷射(Laser)、光偵測器(photodetector)或是面射型雷射(VCSEL)等元件的基本半導體磊晶堆疊結構。

接著，利用半導體製程，例如微影製程及蝕刻製程，先在第二半導體導電層 16 上形成一圖案化之光阻層(未在圖中表示)；接著，利用蝕刻步驟，依序移除部份第二半導體導電層 16、部份發光層 14 及部份第一半導體導電層 14 並以部份第一半導體導電層 12 為蝕刻終止層，以曝露出部份第一半導體導電層 12，使得形成在基板 10 上的半導體磊晶堆疊結構具有第一區域 12A 及第二區域 12B。

接著，在基板 10 上形成半導體磊晶堆疊結構(第一半導體導電層 12、發光層 14、第二半導體導電層 16)之後，係再次利用半導體製程，例如：微影製程及蝕刻製程，將具有圖案化之另一個光阻層(未在圖中表示)形成在半導體磊晶堆疊結構之第二半導體導電層 16 上方，在此，在光阻層上製作柱狀結構 18 的圖案時，係利用黃光顯影技術在部份第二半導體導電層 16 的發光區域定義出柱狀結構的圖形。接著，利用乾蝕刻的方式，移除部份第二半導體導電層 16，使得在第二半導體導電層 16 表面形成柱狀結構 18，且在此柱狀結構 18 內移除部份第二半導體導電層 16、部份發光層 14 及部份第一半導體導電層 12 以形成具有一中空結構之柱狀結構 18。在此實施例中，在第一半導體導電層(n-GaN)12 及第二半導體導電層(p-GaN)16 各自的電極(未在圖中表示)注入電流可以使發光層 14 發光，而發光層 14 所發出的光可藉由半導體磊晶堆疊結構的柱狀結構 18 增加散射效率，因此使得取光效率可以提升。

第 2B 圖係表示具有中空結構之複數個柱狀結構之俯視圖。在第 2B 圖中，每一個具有中空結構(181, 183, 185、187、189)之柱狀結構 18 形成在部份第二半導體導電層 16 上方，且曝露出的區域為部份第一半導體導電層 12，此曝露的區域係預留在後續製程中形成第一電極(未在圖中表示)的第二區域 12B。

接著，第 3 圖分別表示具有中空結構之柱狀結構之示意圖。在第 3 圖中，柱狀結構 18 的中空結構 181 的深度可以是由第二半導體導電層 16 向下至第二半導體導電層 16 之任意深度；於另一實施例中，柱狀結構 18 之中空結構 183 的深度係由第二半導體導電層 16 向下延伸至發光層 14 且曝露出發光層 14 之表面；或是由第二半導體導電層 16 向下延伸至發光層 14 之任意深度，如參考

標號 185 所示；另外，柱狀結構 18 之中空結構 187 的深度可以是由第二半導體導電層 16 向下經由發光層 14 延伸至第一半導體導電層 12，且曝露出第一半導體導電層 12 的表面；或是由第二半導體導電層 16 向下經由發光層 14 延伸至第一半導體導電層 12 之任意深度，如參考標號 189 所示。在此要說明的是，在本發明的實施例中，每一個在發光元件中的每一個柱狀結構 18 的中空結構 (181、183、185、187、189) 可以具有相同的深度。於另一實施例，在發光元件中的每一個柱狀結構 18 可以具有不相同深度之中空結構 (181、183、185、187、189) 可以具有不相同的深度。其目的均是為了增加由發光層 14 所發出的光在半導體磊晶堆疊結構中的柱狀結構 18 的散射效率。

接著，第 4A 圖，係表示具有中空結構之複數個柱狀結構之發光元件之示意圖。在第 4A 圖中，先於基板 10 上形成半導體磊晶堆疊結構，且半導體磊晶堆疊結構包含：第一半導體導電層 12 形成在基板 10 上；發光層 14 形成在第一半導體導電層 12 上以及第二半導體導電層 16 形成在發光層 14 上。要說明的是，半導體磊晶堆疊結構的形成方式、結構及功能均與前述相同，在此不再多加描述。接下來，係以深度與柱狀結構 18 相同高度之中空結構 181 (如第 3 圖所示) 做為說明。在基板 10 上形成具有中空結構 181 之複數個柱狀結構 18 之後，於整個第二半導體導電層 16 上形成一透明導電層 24，且包覆住具有粗糙表面 21 之中空結構 181 之複數個柱狀結構 18。在此實施例中，透明導電層 24 的厚度約為 2500 埃，其材料可以選自於下列之族群：Ni/Au、NiO/Au、Ta/Au、TiWN、TiN、氧化銻錫、氧化鉻錫、氧化銻錫、氧化鋅鋁及氧化鋅錫。

緊接著，在第一半導體導電層 12 所曝露之部份表面上 (第二區域 12B) 形成第一電極 26，此第一電極 26 之材料可以是 Au/Ge/Ni

或 Ti/Al 或 Ti/Au 或 Ti/Al/Ti/Au 或 Cr/Au 合金或是 W/Al 合金。接著，在透明導電層 24 上形成一層厚度約為 2000 nm 之第二電極 28。在本實施例中，第二半導體導電層 16 為一 p 型氮化物半導體導電層，因此，第二電極 28 之材料可以由 Au/Ge/Ni 或 Ti/Al 或 Ti/Au 或 Ti/Al/Ti/Au 或 Cr/Au 等合金所構成。

另外，在第 4B 圖中，係表示具有中空結構之複數個柱狀結構之發光元件之另一實施例之示意圖。在第 4B 圖中，在此，先於基板 10 上形成半導體磊晶堆疊結構，且半導體磊晶堆疊結構包含：第一半導體導電層 12 形成在基板 10 上；發光層 14 形成在第一半導體導電層 12 上以及第二半導體導電層 16 形成在發光層 14 上。要說明的是，半導體磊晶堆疊結構的形成方式、結構及功能均與前述相同，在此不再多加描述。接下來，係以深度與柱狀結構 18 相同高度之中空結構 181(如第 3 圖所示)做為說明。在基板 10 上形成具有中空結構 181 之複數個柱狀結構 18 之後，利用光輔助電化學蝕刻製程，在每一個柱狀結構 18 的內表面 18A 及外表面 18B 及第二半導體導電層 16 之所曝露之部份表面上形成粗糙表面 21。在此，形成粗糙表面 21 的目的在於增加由發光層 14 發出來的光取出效率。

緊接著，在複數個柱狀結構 18 之內表面 18A 及外表面 18B 形成粗糙表面 21 之後，同樣於整個第二半導體導電層 16 上形成一透明導電層 24，且包覆住具有粗糙表面 21 之中空結構 181 之複數個柱狀結構 18。在此實施例中，透明導電層 24 的厚度約為 2500 nm 埃，其材料可以選自於下列之族群：Ni/Au、NiO/Au、Ta/Au、TiWN、TiN、氧化銻錫、氧化鉻錫、氧化銻錫、氧化鋅鋁及氧化鋅錫。

緊接著，在第一半導體導電層 12 所曝露之部份表面上(第二區域 12B)形成第一電極 26，此第一電極 26 之材料可以是 Au/Ge/Ni

或 Ti/Al 或 Ti/Au 或 Ti/Al/Ti/Au 或 Cr/Au 合金或是 W/Al 合金。接著，在透明導電層 24 上形成一層厚度約為 2000 nm 之第二電極 28。在本實施例中，第二半導體導電層 16 為一 p 型氮化物半導體導電層，因此，第二電極 28 之材料可以由 Au/Ge/Ni 或 Ti/Al 或 Ti/Au 或 Ti/Al/Ti/Au 或 Cr/Au 等合金所構成。在此要說明的是，由於第一電極 26 及第二電極 28 在發光元件的製程中為一習知技藝，故在本發明中不再進一步的敘述。

接著，第 5A 圖係表示本發明所揭露之係表示具有中空結構之複數個柱狀結構之發光元件之另一實施例之示意圖。在第 5A 圖中，先於基板 10 上形成半導體磊晶堆疊結構，且半導體磊晶堆疊結構包含：第一半導體導電層 12 形成在基板 10 上；發光層 14 形成在第一半導體導電層 12 上以及第二半導體導電層 16 形成在發光層 14 上。接下來，係表示在基板 10 上形成半導體磊晶堆疊結構，且半導體磊晶堆疊結構包含：第一半導體導電層 12 形成在基板 10 上；發光層 14 形成在第一半導體導電層 12 上以及第二半導體導電層 16 形成在發光層 14 上。要說明的是，半導體磊晶堆疊結構的形成方式、結構及功能均與前述相同，在此不再多加描述。

接著，在基板 10 上形成半導體磊晶堆疊結構(由下而上分別為：第一半導體導電層 12、發光層 14、第二半導體導電層 16)之後，利用乾蝕刻的方式，移除部份第二半導體導電層 16，使得在第二半導體導電層 16 上形成柱狀結構 18，且在此柱狀結構 18 內移除部份第二半導體導電層 16、部份發光層 14 及部份第一半導體導電層 12 以形成具有一中空結構之柱狀結構 18。在此實施例中，在第一半導體導電層(n-GaN)12 及第二半導體導電層(p-GaN)16 各自的電極(未在圖中表示)注入電流可以使發光層 14 發光，而發光層 14 所發出的光可藉由半導體磊晶堆疊結構的柱狀結構 18 增加散射效

率，因此，可以提升發光元件的取光效率。

然後，在整個第二半導體導電層 16 上形成一透明導電層 24，用以包覆住整個第二半導體導電層 16 及具有粗糙表面 21 之中空結構 18 之複數個柱狀結構 18，其透明導電層 24 的厚度約為 2500 埃，其材料可以選自於下列之族群：Ni/Au、NiO/Au、Ta/Au、TiWN、TiN、氧化銻錫、氧化鉻錫、氧化銻錫、氧化鋅鋁及氧化鋅錫。

緊接著，在基板 10 之下表面上形成第一電極 26，此第一電極 26 之材料可以是 Au/Ge/Ni 或 Ti/Al 或 Ti/Au 或 Ti/Al/Ti/Au 或 Cr/Au 合金或是 W/Al 合金。接著，在透明導電層 24 上形成一層厚度約為 2000 um 之第二電極 28，而第二電極 28 之材料可以與第一電極 26 相同。在此要說明的是由於第一電極 26 及第二電極 28 在發光元件的製程中為一習知技藝，故在此實施例中不再進一步的敘述。

另外，第 5B 圖係表示具有粗糙表面之中空結構之複數個柱狀結構之發光元件之又一實施例之示意圖。在此，先於基板 10 上形成半導體磊晶堆疊結構，且半導體磊晶堆疊結構包含：第一半導體導電層 12 形成在基板 10 上；發光層 14 形成在第一半導體導電層 12 上以及第二半導體導電層 16 形成在發光層 14 上。要說明的是，半導體磊晶堆疊結構的形成方式、結構及功能均與前述相同，在此不再多加描述。接下來，在第二半導體導電層 16 上形成具有中空結構之複數個柱狀結構 18 之後，利用光輔助電化學蝕刻製程，對於每一個柱狀結構 18 的內表面 18A 及外表面 18B 及部份第二半導體導電層 16 之表面上形成粗糙表面 21。在此實施例中，形成粗糙表面 21 的目的在於增加由發光層 14 發出來的光取出效率。

緊接著，係在第二半導體導電層 16 上形成一透明導電層 24，

以包覆住具有粗糙表面 21 之中空結構 181 之複數個柱狀結構 18。在此實施例中，透明導電層 24 的厚度約為 2500 埃，其材料可以選自於下列之族群：Ni/Au、NiO/Au、Ta/Au、TiWN、TiN、氧化銻錫、氧化鉻錫、氧化銻錫、氧化鋅鋁及氧化鋅錫。

緊接著，在基板 10 之下表面上形成第一電極 26，此第一電極 26 之材料可以是 Au/Ge/Ni 或 Ti/Al 或 Ti/Au 或 Ti/Al/Ti/Au 或 Cr/Au 合金或是 W/Al 合金。接著，在透明導電層 24 上形成一層厚度約為 2000 nm 之第二電極 28，而第二電極 28 之材料可以與第一電極 26 相同。在此要說明的是由於第一電極 26 及第二電極 28 在發光元件的製程中為一習知技藝，故在此實施例中不再進一步的敘述。

在此要說明的是，在第 4A 圖、第 4B 圖、第 5A 圖及第 5B 圖之結構中，其柱狀結構 18 的中空結構(181、183、185、187、189)的深度、形成方式均與第 3 圖所揭露之結構相同，在此不再多加陳述。

因此，根據以上所述，藉由具有中空結構之柱狀結構增加由發光層所發出的光的散射作用，另外藉由柱狀結構之內表面及外表面的粗糙表面可以提升光線在發光元件內的散射效率，進而提高發光元件的光取出效率。

【圖式簡單說明】

第 1A 圖係根據習知之技術表示氮化物半導體之發光元件之側視圖；

第 1B 圖係根據習知之技術表示使用 GaP 之發光元件，於表面設置有凹凸結構之剖面圖；

第 2A 至第 2B 係表示本發明所揭露之發光元件之各步驟形成之示意圖；

第 3 圖分別表示具有不同深度之中空結構之柱狀結構之示意圖；

第 4A 圖係表示在具有中空結構之複數個柱狀結構之發光元件之示意圖；

第 4B 圖係表示形成具有粗糙表面之中空結構之複數個柱狀結構之發光元件之示意圖；

第 5A 圖係根據本發明所揭露之具有中空結構之柱狀結構之發光元件之另一實施例之示意圖；及

第 5B 圖係表示具有粗糙表面之中空結構之複數個柱狀結構之發光元件之又一實施例之示意圖。

【主要元件符號說明】

- 10、200、100 基板
- 102 緩衝層
- 104 n 型半導體導電層
- 106 發光層
- 108 p 型導電層
- 110 透光性導電層
- 114 p 側(上部)電極
- 116 n 側(下部)電極
- 202 n 型 GaP 層
- 204 p 型 GaP 層
- 206 p 側電極
- 208 凸凹結構
- 12 第一半導體導電層
- 12A 第一區域
- 12B 第二區域

- 14 發光層
- 16 第二半導體導電層
- 18 柱狀結構
- 18A 內表面
- 18B 外表面
- 181、183、185、187、189 中空結構
- 21 粗糙表面
- 24 透明導電層
- 26 第一電極
- 28 第二電極

七、申請專利範圍：

1. 一種發光元件，包含：

一基板；

一第一半導體導電層，形成在該基板上，且該第一半導體導電層具有一第一區域及一第二區域；

一發光層，形成在該第一半導體導電層之部份該第一區域上；

一第二半導體導電層，形成在該發光層上且該第二半導體導電層上具有中空結構之複數個柱狀結構；及

一透明導電層，包覆具有該中空結構之該些柱狀結構。

2. 如申請專利範圍第 1 項所述之發光元件，其中每一該柱狀結構之該中空結構之深度相同，且該深度選自於由該第二半導體導電層向下至該第二半導體導電層之任意深度、由該第二半導體導電層向下延伸至該發光層之任意深度、由該第二半導體導電層向下延伸至該發光層且曝露出該發光層之一表面、由該第二半導體層向下經由該發光層延伸至該第一半導體導電層且曝露出該第一半導體導電層之一表面或由該第二半導體層向下經由該發光層延伸至該第一半導體導電層之任意深度所組成之結構。

3. 如申請專利範圍第 1 項所述之發光元件，其中每一該柱狀結構之該中空結構之深度不同，且該深度選自於由該第二半導體導電層向下至該第二半導體導電層之任意深度、由該第二半導體導電層向下延伸至該發光層且曝露出該發光層之一表面、由該第二半導體導電層向下延伸至該發光層之任意深度、由該第二半導體導電層向下經由該發光層延伸至該第一半導體導電層且曝露出該第一半導體導電層之一表面、及由該第二半導體導電層向下經由該發光層延伸至該第一半導體導電層之任意深度所組成之結構。

4. 如申請專利範圍第 1 項所述之發光元件，更包含在該第二

半導體導電層之部份表面為一粗糙表面。

5. 如申請專利範圍第 1 項所述之發光元件，更包含在該中空結構之一內表面及一外表面為一粗糙表面。

6. 如申請專利範圍第 1 項所述之發光元件，更包含一第一電極，設置在該第一半導體導電層之該第二區域上。

7. 如申請專利範圍第 1 項所述之發光元件，更包含一第二電極設置在該透明導電層上。

8. 如申請專利範圍第 1 項所述之發光元件，其中該透明導電層係曝露出該第二半導體導電層之部份表面。

9. 如申請專利範圍第 8 項所述之發光元件，更包含一第二電極係設置在該第二半導體導電層之曝露之部份該表面上且與該透明導電層接觸。

10. 一種發光元件，包含：

一基板；

一第一半導體導電層，形成在該基板之一表面上；

一發光層，形成在該第一半導體導電層上；

一第二半導體導電層，形成在該發光層上且該第二半導體導電層上具有中空結構之複數個柱狀結構；及

一透明導電層，包覆具有該中空結構之該些柱狀結構。

11. 如申請專利範圍第 10 項所述之發光元件，其中每一該柱狀結構之該中空結構之深度相同，且該深度選自於由該第二半導體導電層向下至該第二半導體導電層之任意深度、由該第二半導體導電層向下延伸至該發光層且曝露出該發光層之一表面、由該第二半導體導電層向下延伸至該發光層之任意深度、由該第二半導體層向下經由該發光層延伸至該第一半導體導電層且曝露出該第一半導體導電層之一表面或由該第二半導體層向下經由該發光

層延伸至該第一半導體導電層之任意深度所組成之結構。

12. 如申請專利範圍第 10 項所述之發光元件，其中每一該柱狀結構之該中空結構之深度不同，且該深度選自於可以由該第二半導體導電層向下至該第二半導體導電層之任意深度、由該第二半導體導電層向下延伸至該發光層且曝露出該發光層之一表面、由該第二半導體導電層向下延伸至該發光層之任意深度、由該第二半導體層向下經由該發光層延伸至該第一半導體導電層且曝露出該第一半導體導電層之一表面及由該第二半導體層向下經由該發光層延伸至該第一半導體導電層之任意深度所組成之結構。

13. 如申請專利範圍第 10 項所述之發光元件，更包含在該第二半導體導電層之部份表面為一粗糙表面。

14. 如申請專利範圍第 10 項所述之發光元件，更包含在該中空結構之一內表面及一外表面為一粗糙表面。

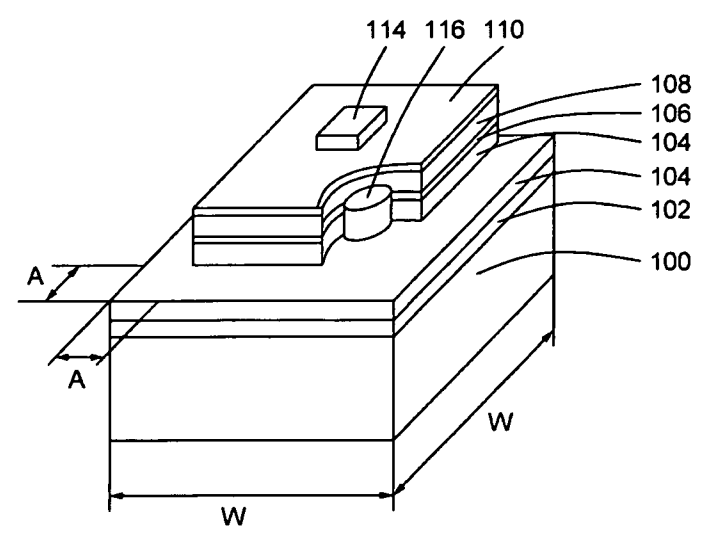
15. 如申請專利範圍第 10 項所述之發光元件，更包含一第一電極設置在該基板之該下表面。

16. 如申請專利範圍第 10 項所述之發光元件，更包含一第二電極設置在該透明導電層上。

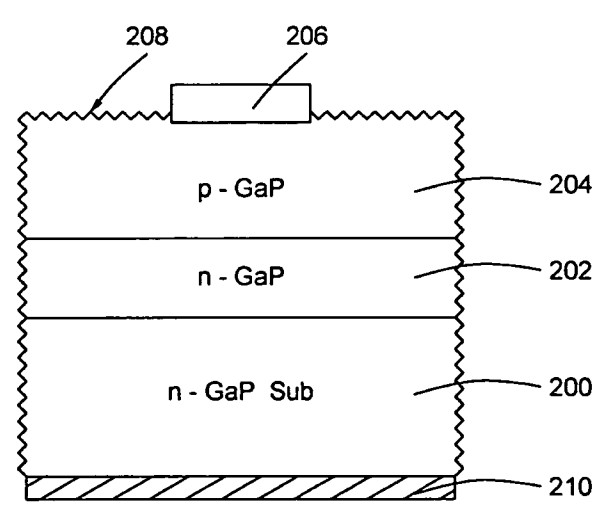
17. 如申請專利範圍第 10 項所述之發光元件，其中該透明導電層係曝露出該第二半導體導電層之部份表面。

18. 如申請專利範圍第 17 項所述之發光元件，更包含一第二電極係設置在該第二半導體導電層之曝露之該表面上且與該透明導電層接觸。

八、圖式：



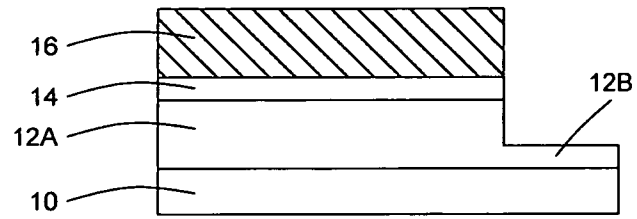
第 1A 圖 (習知技術)



第 1B 圖 (習知技術)

102年 09月 29日修正替換頁

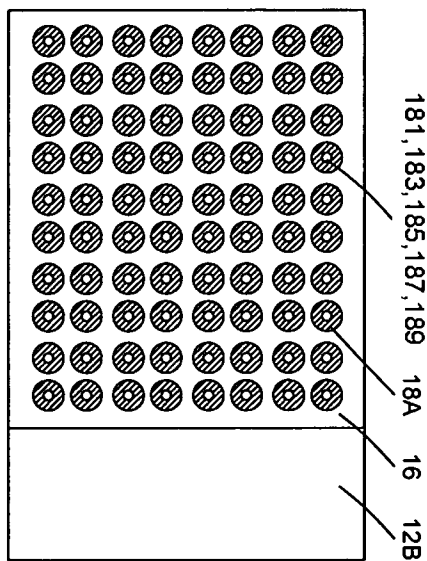
098109027
2014/09/19 主動修正



第 2A 圖

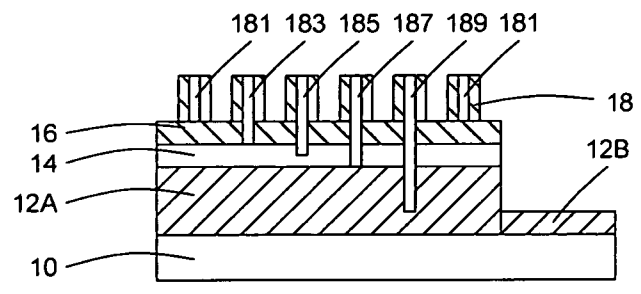
103年7月29日修正替換頁

098109027
2014/09/19 主動修正

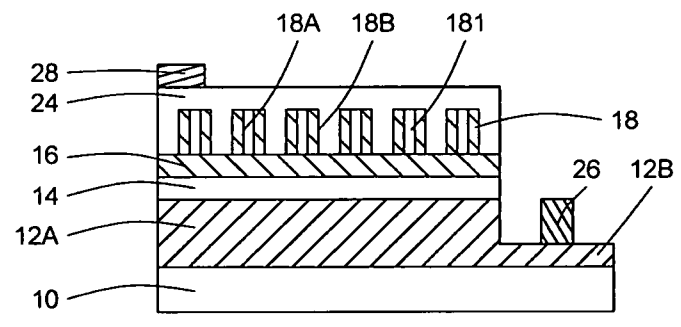


第 2B 圖

103年9月9日修正替換頁

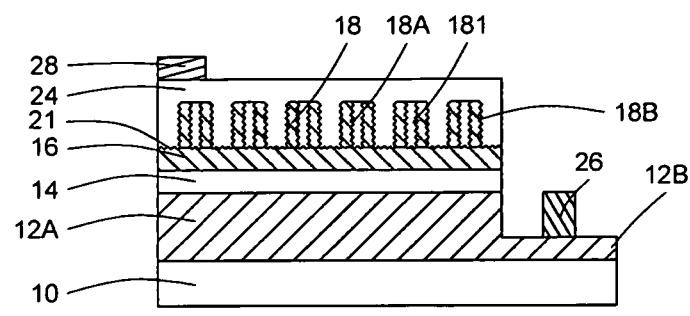


第 3 圖

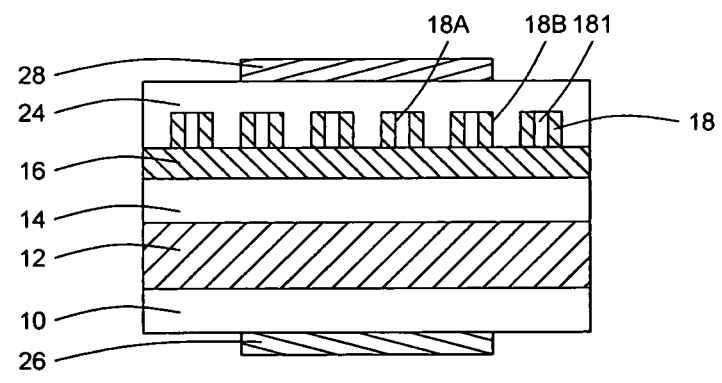


第 4A 圖

03年9月29日修正替換頁



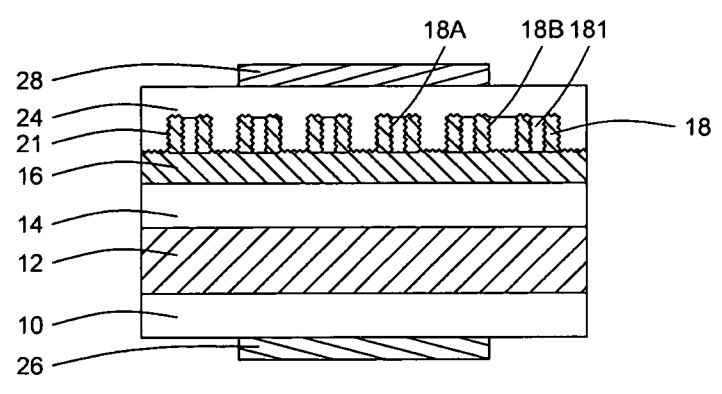
第 4B 圖



第 5A 圖

103年9月9日修正替換頁

098109027
2014/09/19 主動修正



第 5B 圖