



19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA

11 Número de publicación: **2 283 949**

51 Int. Cl.:
H03M 1/48 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Número de solicitud europea: **04255791 .8**

86 Fecha de presentación : **23.09.2004**

87 Número de publicación de la solicitud: **1615343**

87 Fecha de publicación de la solicitud: **11.01.2006**

54 Título: **Método de conversión de una señal analógica en una señal digital.**

30 Prioridad: **05.07.2004 JP 2004-197873**

45 Fecha de publicación de la mención BOPI:
01.11.2007

45 Fecha de la publicación del folleto de la patente:
01.11.2007

73 Titular/es: **TAMAGAWA SEIKI KABUSHIKI KAISHA**
1879, Ooyasumi
Iida-shi, Nagano-ken, JP

72 Inventor/es: **Kushihara, Hiroshi**

74 Agente: **Elzaburu Márquez, Alberto**

ES 2 283 949 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Método de conversión de una señal analógica en una señal digital.

5 Antecedentes de la invención**1. Campo de la invención**

La presente invención se refiere en general a un método de conversión de una señal analógica en una señal digital, y más particularmente a un nuevo método de conversión de obtención de una salida de ángulo digital que usa un sistema de control de realimentación negativo que tiene un discernidor dentro de un bucle cerrado para mejorar características de conversión (tales como resolución, exactitud, propiedad de controlar la alta velocidad y resistencia al ruido) para de ese modo poder proporcionar un discernidor integrado en la unidad de conversión discernidor/digital (R/D) económico y de altas características, usado en el campo de los automóviles, robots, automatización de fábricas (FA) y aplicaciones eléctricas domésticas).

2. Descripción de la técnica relacionada

En cuanto a un método para convertir en una señal digital una salida de discernidor (señal analógica) de un discernidor de esta clase que ha sido convenientemente usada, por ejemplo, es posible proporcionar un método de seguimiento que el descrito en los documentos JP 3.442.316 B y US 6.278.388 y se establece como la técnica relacionada.

Puesto que el método convencional de conversión de una señal analógica en una señal digital se establece como se ha descrito anteriormente, este método presenta los problemas siguientes.

En el método de seguimiento (véanse los documentos JP 3.442.316 B y US 6.278.388) como el método de conversión convencional, se configura un bucle cerrado con primera y segunda señales de modulación de amplitud emitidas desde un detector de rotación (discernidor) como un punto de partida. Por consiguiente, el propio detector de la rotación (discernidor) es independiente de un sistema de control, y por tanto es difícil mejorar la estabilidad y la seguridad de la operación de conversión, y la propiedad de supresión de perturbaciones tales como ruidos.

En adición, los medios para escribir los datos no lineales deseados en una memoria (ROM) no volátil de solamente lectura por adelantado, y otros similares se usan para obtener las características no lineales de una señal de SEN y una señal de COS, y por consiguiente un área de chip mayor que la de otros circuitos está acoplada también dependiendo de una capacidad de la ROM. Por tanto, un área de chip no puede hacerse menor cuando los circuitos están integrados entre sí en la forma de un IC (circuito integrado), lo cual conduce a un incremento en el coste.

En adición, en el método de seguimiento anteriormente mencionado, es difícil mantener la propiedad de controlar la alta velocidad a menos que la resolución sea reducida.

Asimismo, en adición al método de seguimiento anteriormente mencionado, un método que incluye extraer una señal Φ de ángulo digital de la información de fase de un componente de excitación es conocido convencionalmente como un método de fase. En este método, no obstante, es difícil obtener una salida continua en tiempo real con respecto a una entrada de ángulo giratorio.

El documento EP 0748 054 describe un método de conversión de una señal analógica en una señal digital usando un convertidor R/D que incluye un sistema de control de realimentación negativa que incluye el discernidor dentro de un bucle cerrado. El documento EP 1087 516 describe el uso de generadores sinusoidales en la conversión de una señal de discernidor analógico en una señal digital. El documento EP 0736 046 describe la corrección de desplazamiento de fase en un sistema de detección de ángulo digital.

Sumario de la invención

Un objeto de la presente invención es proporcionar un discernidor integrado en la unidad de conversión de R/D de altas características y económico, en el campo de los automóviles, robots, automatización de fábricas (FA) y aplicaciones domésticas, que sea capaz de mejorar características de la conversión (tales como resolución, exactitud, control de alta velocidad resistencia al ruido) obteniendo una salida de ángulo digital que usa un sistema de control de la realimentación negativa que tiene un discernidor dentro de un bucle cerrado.

Para lograr el objeto anteriormente mencionado de la presente invención, se proporciona un método de conversión de una señal analógica en una señal digital, que comprende:

introducir una señal sinusoidal de dos fases que se compone de señales de modulación de la amplitud de dos fases ($\text{sen } \theta \cdot \text{sen } \omega t$, $\text{cos } \theta \cdot \text{sen } \omega t$) que son emitidas desde un discernidor (1) y, moduladas en amplitud con las señales de modulación de amplitud que tienen componentes de excitación respectivos con una porción (3) de conversión de discernidor/digital (R/D);

convertir un ángulo (θ) rotacional de entrada en una salida (Φ) de ángulo digital; y

ES 2 283 949 T3

obtener la salida (Φ) de ángulo digital usando un sistema de control de realimentación negativa, que incluye el discernidor (1) dentro de un bucle cerrado, caracterizado porque:

5 el sistema de control de la realimentación negativa es del tipo de bucle (PLL) de fase bloqueada y el método comprende además usar la señal de control de realimentación negativa para realimentar una señal ($\omega_{rt} + \Phi$) de modulación de fase, como una señal ($\text{sen } \omega t$) de la fuente de excitación del discernidor (1), que usa la detección síncrona de una desviación (ε) de control obtenida a través de una señal de conversión de la señal sinusoidal de dos fases que usa al menos la multiplicación analógica y la adición/sustracción analógica en la porción (3) de conversión de señal de R/D; y

10 sincronizar la referencia (ω_{rt}) de la señal ($\omega_{rt} + \Phi$) de modulación de fase con la fase de la fuente (8) de excitación de discernidor, y efectuar la detección síncrona basada en una referencia de fase de excitación obtenida extrayendo la componente de excitación de las señales de modulación de la amplitud de dos fases ($\text{sen } \theta \cdot \text{sen } \omega t$, $\text{cos } \theta \cdot \text{sen } \omega t$), que corrige automáticamente de ese modo el desplazamiento de fase de la señal ($\omega_{rt} + \Phi$) de modulación de fase y el desplazamiento de fase de los componentes de excitación de las señales ($\text{sen } \theta \cdot \text{sen } \omega t$, $\text{cos } \theta \cdot \text{sen } \omega t$) de modulación de amplitud de dos fases.

15 Preferiblemente, el método comprende la configuración de al menos una porción de detección síncrona a la cual se aplica la desviación (ε) de control de la porción de conversión de la señal D/D, un compensador de bucle conectado a la porción de detección síncrona, un oscilador controlado por la tensión conectado al bucle compensador, y un contador conectado al oscilador controlado por la tensión en la forma de un circuito digital.

20 Preferiblemente el método comprende además, sustraer una referencia (ω_{rt}) de fase establecida por adelantado de la señal ($\omega_{rt} + \Phi$) de modulación de fase para proporcionar la información de ángulo rotacional contenida como información de fase en la señal ($\omega_{rt} + \Phi$) de modulación de fase como una salida (Φ) de ángulo digital de valor absoluto en tiempo real.

25 Preferiblemente el método comprende además, usar generadores seudosinusoidales para convertir la señal ($\omega_{rt} + \Phi$) de modulación de fase y la referencia (ω_{rt}) de fase en señales analógicas.

30 Preferiblemente, el método comprende además obtener una salida (ω_{rt}) de ángulo de fase de la señal ($\text{sen } \omega t$) de la fuente de excitación.

35 Puesto que el método de conversión de una señal analógica en una señal digital según la presente invención está constituido como se ha descrito anteriormente, pueden obtenerse las ventajas siguientes:

40 Es decir, este método tiene un principio de conversión (concepto) completamente diferente del método de seguimiento establecido como técnica relacionada para crear una desviación de control de la PLL por medio de la porción de conversión de la señal R/D basado en el tratamiento de la señal analógica, y el sistema (PLL) de control de la realimentación negativa que incluye el detector (discernidor) de la rotación dentro del bucle cerrado que está configurado para obtener de ese modo la salida Φ de ángulo digital. Por consiguiente, es posible conseguir la mejora de propiedades de la conversión (tales como la resolución, exactitud, propiedad de controlar la alta velocidad y la resistencia al ruido), y por tanto resulta posible construir el sistema discernidor (un discernidor y un convertidor) de modo que no requieren ajuste de fase.

45 En adición, la señal de entrada que ha sido originalmente convertida en amplitud es racionalmente convertida en la señal de modulación de fase por medio del procedimiento de conversión de la señal analógica para obtener la desviación de control del PLL. Por tanto, la frecuencia de control para el PLL puede ser limitada a un margen fijo, y por tanto puede esperarse un funcionamiento estable.

50 En adición el sistema de control de la realimentación negativa (el PLL establecido como un sistema de control de realimentación negativa estable) que incluye el detector de la rotación (discernidor) que también está configurado con la señal (θ) de rotación de entrada el mismo como un punto de inicio. Como un resultado, es posible mejorar la estabilidad y la seguridad en la operación de conversión (control de la realimentación negativa) y la propiedad de supresión de perturbaciones tales como ruidos.

55 En adición, en el método de seguimiento (véase los documentos JP 3.442.316 o US 6.278.388) como un método de conversión convencional, los medios para escribir datos no lineales en una memoria no volátil de solamente lectura (ROM), y así sucesivamente, se usan para obtener las características no lineales de una señal de SEN y una señal de COS, y por tanto un área de chip mayor que la necesaria en otros circuitos, que depende de la capacidad de la ROM, es ocupada también. Por tanto, el área de chip no puede hacerse menor cuando los circuitos son integrados unos con otros en la forma de IC (circuito integrado), lo cual conduce a un incremento en su coste. No obstante, la introducción del procedimiento de señal analógica hace la ROM innecesaria. También, la introducción del procedimiento de señal analógica permite reducir el área de chip cuando los circuitos son integrados en la forma de un IC monolítico. Como un resultado, resulta posible realizar de manera muy fiable, la miniaturación y comercialización económica (producción en masa) del dispositivo.

ES 2 283 949 T3

En adición, la información de la amplitud de las primera y segunda señales de modulación de la amplitud como la información del ángulo rotacional del detector (discernidor) de la rotación es sustituida con la información de fase continuamente y en tiempo real por medio de la conversión de la señal analógica anteriormente mencionada, y la información de fase se introduce entonces en la forma de la desviación de control en la PLL. De este modo, como en el método de seguimiento (véanse los documentos JP 3.442.316 B y US 6.278.388) como el método de conversión convencional, incluso si la resolución no se reduce, resulta posible controlar la alta velocidad y también es posible efectuar la conversión digital continua.

En adición, el PLL está configurado como medio para extraer la información de ángulo rotacional incluida en la señal de modulación de fase como la información de fase. Por tanto, la referencia de fase es sustraída de la señal de modulación de fase obtenida como la señal digital paralela para de ese modo poder obtener la salida (Φ) de ángulo digital paralela en tiempo real.

En adición, la señal de modulación de fase anteriormente mencionada es dividida sistemáticamente en las primera y segunda señales de modulación. Por tanto, la referencia de fase de la segunda señal de modulación está sincronizada con la fase de la señal fuente de excitación del discernidor para corregir el desplazamiento de fase originado a causa de la provisión de la porción de amplificación de la señal de excitación o similar. De este modo, resulta posible realizar la conversión digital muy exacta de la señal analógica.

En adición, la detección síncrona se efectúa en base a la referencia de fase de excitación obtenida extrayendo la componente de excitación de la propia señal de discernidor (las primera y segunda señales de modulación de amplitud), por lo que es posible corregir el desplazamiento de fase de la señal de discernidor originado a causa de la provisión del detector (discernidor) o similar, de la rotación, y también es posible efectuar la conversión digital muy precisa de la señal analógica.

Asimismo, debido a la configuración del sistema que tiene la redundancia de permitir que sean obtenidas tanto la salida (Φ) de ángulo digital como la salida ($\omega t (= \omega_{rt} + \Phi)$) de ángulo de fase, es posible construir un sistema de detección de ángulos que es excelente en cuanto a seguridad y fiabilidad.

30 Breve descripción de los dibujos

En los dibujos que se acompañan:

la figura 1 es un diagrama de bloques que muestra una configuración de un método de conversión de una señal analógica en una señal digital según la presente invención; y

la figura 2 es un diagrama de bloques que muestra concretamente la configuración mostrada en la figura 1.

40 Descripción de la realización preferida

A continuación se efectuará la descripción de una realización preferida de un método para convertir una señal analógica en una señal digital, según la presente invención, con referencia a los dibujos que se acompañan.

La figura 1 es un diagrama de bloques que muestra esquemáticamente una configuración global de un método de conversión de una señal analógica en una señal digital según la presente invención, y la figura 2 es un diagrama de bloques que muestra una configuración concreta mostrada en la figura 1.

Haciendo referencia a la figura 1, el número 1 de referencia designa un discernidor como un detector de rotación para detectar un ángulo θ giratorio de entrada. Las primera y segunda señales “ $\text{sen } \theta \cdot \text{sen } \omega t$ ” y “ $\text{cos } \theta \cdot \text{sen } \omega t$ ” (es decir, que son obtenidas por medio de la modulación de amplitud con una señal “ $\text{sen } \omega t$ ” de la fuente de excitación como una componente de excitación) como una señal 2 sinusoidal de dos fases obtenida del discernidor 1 son ambas aplicadas a una porción 3 de conversión de señales R/D para realizar la conversión (R/D) de discernidor/digital. Una desviación (ϵ) de control “ $\text{sen}(\omega t - \omega_{rt} - \theta) \cdot \text{sen } \omega t$ ” de la porción 3 de conversión de la señal R/D es introducida entonces en una porción 4 de detección síncrona. Una salida 4a de detección de la porción 4 de detección síncrona es aplicada a un oscilador (VCO) 6 controlado por la tensión, después una válvula o similar de la salida “4a” de detección requerida para configurar un bucle cerrado es compensada en un compensador 5 de bucle.

Después, una salida 6a del oscilador 6 controlado por la tensión, se recuenta en un contador 7, una salida del contador 7 es aplicada como señal ($\omega_{rt} + \Phi$) de modulación de fase a un generador 8 de señales de excitación. Tanto “ $\text{cos } \omega t$ ” como “ $\text{sen } \omega t$ ” del generador 8 de la señal de excitación son aplicados a la porción 3 de conversión de la señal. Después “ $\text{sen } \omega t$ ” es amplificado en una porción 9 de amplificación de la señal de excitación, la señal resultante es aplicada como una señal “ $\text{sen } \omega t$ ” de la fuente de excitación que actúa como una componente (portadora) de excitación para un cableado (no mostrado) de excitación del discernidor 1.

Consecuentemente, al menos el discernidor 1, la porción 3 de conversión de señales de R/D, la porción 4 de detección síncrona, el compensador 5 de bucle, el oscilador 6 controlado por la tensión, el contador 7, el generador 8 de la señal de excitación, y la porción 9 de amplificación de la señal de excitación constituyen un sistema 10 de control de realimentación negativa de un tipo de bucle cerrado.

ES 2 283 949 T3

Después, una salida 11a de oscilación de un oscilador 11 que se proporciona independientemente del sistema 10 de control de realimentación negativa para generar una señal de reloj es contada en un primer contador 12, la salida 11a de oscilación es aplicada como una referencia $\omega_R t$ a un generador 13 seudosenoidal. Las señales de las seudosenoides “sen $\omega_R t$ ” y “cos $\omega_R t$ ” del generador sinusoidal 13 son aplicadas entonces a la porción 3 de conversión de señal R/D.

En adición, la referencia “ $\omega_R t$ ” de fase es aplicada a un tercer sustraendo 20 al que la señal ($\omega_R t + \Phi$) se aplica también para restar la referencia “ $\omega_R t$ ” de fase de la señal ($\omega_R t + \Phi$) de modulación de fase para obtener de ese modo una salida Φ de ángulo digital.

El circuito mostrado en la forma del diagrama de bloques en la figura 1 está concretamente configurado como se muestra en la figura 2. Por tanto, la porción 3 de conversión de la señal R/D incluye del primer al sexto multiplicadores 30 a 35, primer y segundo sustraendos 40 y 41, un adicionador 50, un primer generador 13 seudosenoidal y una porción 60 de extracción del componente de excitación. Ha de tenerse en cuenta que el generador seudosenoidal es también denominado un PSG (Pseudo Sinusoid Generator) para acortar.

El contador 7 incluye el tercer y el segundo contadores 7A y 7B, y el generador 8 de la señal de excitación incluye los tercero y segundo generadores seudosenoidales 8A y 8B.

La señal ($\omega_R t + \Phi$) se compone de segunda y primera señales ($\omega t = \omega_R t + \Phi$) y ($\omega T = \omega_R t + \Phi + \beta$) de modulación de fase de los segundo y primer contadores 7A y 7B, respectivamente. Las señales ($\omega t = \omega_R t + \Phi$) y ($\omega T = \omega_R t + \Phi + \beta$) de modulación de fase segunda y primera son aplicadas a los generadores seudosenoidales 8A y 8B tercero y segundo respectivamente. Ambas “sen ωt ” y “cos ωt ” son aplicadas desde el tercer generador 8A seudosenoidal al convertidor 3 de señales de R/D.

La señal “sen ωt ” fuente de excitación se aplica a un comparador 70 para obtener una salida ($\omega t (= \omega_R t + \Phi)$) de ángulo de fase como una señal digital. La salida ωT de ángulo de fase resultante es aplicada también al tercer contador 7A.

Una salida Φ de ángulo digital es aplicada desde el tercer sustraendo 20 simultáneamente con la salida “ ωt ” de ángulo de fase, Por tanto, la redundancia del sistema está configurada.

El discernidor 1 adaptado al detector de rotación en la presente invención es un discernidor sin escobillas (BRX) del sistema de modulación de la amplitud de un tipo de excitación de una fase/salida de dos fases. Por tanto, la señal (sen ωt) de la fuente de excitación que tiene esencialmente una frecuencia fija es aplicada como una portadora al discernidor 1 que proporciona dos salidas de una primera señal (sen θ -sen($\omega t - \alpha$)) de modulación de la amplitud y una segunda señal (cos θ -sen($\omega t - \alpha$)) que son obtenidas por medio de la modulación de amplitud correspondiente a un ángulo θ giratorio de entrada mecánica. En las primera y segunda señales de modulación de la amplitud, el símbolo “ α ” de referencia representa el desplazamiento de fase (retardo de fase) debido a la provisión del propio detector (discernidor) de la rotación, el cable de sensor y similares. No obstante, en la presente invención, la fase (frecuencia) de la señal (sen ωt) de la fuente de excitación no es fija, y por tanto cambia en correspondencia con el ángulo rotacional (velocidad) del detector (discernidor) de la rotación.

La presente invención se refiere a un método de conversión de una señal analógica en una señal digital, que incluye, introducir la primera señal (sen θ -sen($\omega t - \alpha$)) de modulación de la amplitud y la segunda señal (cos θ -sen($\omega t - \alpha$)) de modulación de la amplitud en la porción 3 de conversión de la señal R/D; configurar el bucle (PLL) bloqueado de fase como el sistema 10 de realimentación negativa que incluye el detector de la rotación (discernidor) dentro del bucle cerrado basado en la desviación (ϵ) del control resultante; convertir la información de amplitud del ángulo rotacional (velocidad) en la información de fase (frecuencia); permitir que la salida Φ de ángulo digital que ha de ser obtenida a partir de la señal ($\omega_R t + \Phi$) de modulación de fase que es generada a través del procedimiento para realimentar la información de fase (frecuencia) resultante como la señal (sen ωt) de la fuente de excitación.

Seguidamente, se describirá en esta memoria un funcionamiento.

En primer lugar, la primera señal (sen θ -sen($\omega t - \alpha$)) de modulación de la amplitud y la segunda señal (cos θ -sen($\omega t - \alpha$)) de modulación de la amplitud como salidas del detector (discernidor) 1 de la rotación son aplicadas a los multiplicadores primero a cuarto, 30 a 33, respectivamente.

El primer multiplicador 30 multiplica la primera señal (sen θ -sen($\omega t - \alpha$)) por la tercera señal (sen ωt) de PSG del tercer generador 8A seudosenoidal para efectuar una operación aritmética analógica expresada por la ecuación (1):

$$\text{sen } \theta \cdot \text{sen } (\omega t - \alpha) \times \text{sen } \omega t = \text{sen } \theta \cdot \text{sen } (\omega t - \alpha) \cdot \text{sen } \omega t \quad (1)$$

ES 2 283 949 T3

De modo similar, el segundo multiplicador 31 multiplica la segunda señal ($\cos \theta \cdot \text{sen}(\omega t - \alpha)$) de modulación de la amplitud por la tercera señal ($\text{sen } \omega t$) de PSG para efectuar una operación aritmética analógica expresada por la Ecuación (2):

$$\cos \theta \cdot \text{sen}(\omega t - \alpha) \times \text{sen } \omega t = \cos \theta \cdot \text{sen}(\omega t - \alpha) \cdot \text{sen } \omega t \quad (2)$$

De modo similar, el tercer multiplicador 32 multiplica la primera señal ($\text{sen } \theta \cdot \text{sen}(\omega t - \alpha)$) de modulación de la amplitud por la tercera señal PSG ($\cos \omega t$) para efectuar una operación aritmética analógica expresada por la Ecuación (3):

$$\text{sen } \theta \cdot \text{sen}(\omega t - \alpha) \times \cos \omega t = \text{sen } \theta \cdot \text{sen}(\omega t - \alpha) \cdot \cos \omega t \quad (3)$$

Asimismo, de modo similar, el cuarto multiplicador 33 multiplica la segunda señal ($\cos \theta \cdot \text{sen}(\omega t - \alpha)$) de modulación de la amplitud por la tercera señal ($\cos \omega t$) de PSG para efectuar una operación aritmética analógica expresada por la Ecuación (4):

$$\cos \theta \cdot \text{sen}(\omega t - \alpha) \times \cos \omega t = \cos \theta \cdot \text{sen}(\omega t - \alpha) \cdot \cos \omega t \quad (4)$$

La sumadora 50 suma la salida del primer multiplicador 30, expresada por la Ecuación (1), a la salida del cuarto multiplicador 33 expresada por la Ecuación (4) para efectuar una operación aritmética analógica expresada por la Ecuación (5):

$$\text{Ecuación (1) + Ecuación (4) = } \text{sen } \theta \cdot \text{sen}(\omega t - \alpha) \cdot \text{sen } \omega t + \cos \theta \cdot \text{sen}(\omega t - \alpha) \cdot \cos \omega t = \cos(\omega t - \theta) \cdot \text{sen}(\omega t - \alpha) \quad (5)$$

También, el primer sustraendo 40 sustrae la salida del tercer multiplicador 32 expresada por la Ecuación (3) de la salida del segundo multiplicador 31 expresada por la Ecuación (2) para efectuar una operación aritmética analógica expresada por la Ecuación (6):

$$\text{Ecuación (2) - Ecuación (3) = } \cos \theta \cdot \text{sen}(\omega t - \alpha) \cdot \text{sen } \omega t - \text{sen } \theta \cdot \text{sen}(\omega t - \alpha) \cdot \cos \omega t = \text{sen}(\omega t - \theta) \cdot \text{sen}(\omega t - \alpha) \quad (6)$$

Además, el quinto multiplicador 34 multiplica la salida la sumadora 50 expresada mediante la Ecuación (5) por la primera señal PSG ($\text{sen } \omega_{\text{Rt}}$) del primer generador 13 seudosenoidal para efectuar una operación aritmética analógica expresada por la Ecuación (7):

$$\cos(\omega t - \theta) \cdot \text{sen}(\omega t - \alpha) \times \text{sen } \omega_{\text{Rt}} = \cos(\omega t - \theta) \cdot \text{sen } \omega_{\text{Rt}} \cdot \text{sen}(\omega t - \alpha) \quad (7)$$

De modo similar, el sexto multiplicador 35 multiplica la salida del primer sustraendo 40 expresada por la Ecuación (6) por la primera señal ($\cos \omega_{\text{Rt}}$) del primer generador (13) seudosenoidal para efectuar una operación aritmética analógica expresada por la Ecuación (8):

$$\text{sen}(\omega t - \theta) \cdot \text{sen}(\omega t - \alpha) \times \cos \omega_{\text{Rt}} = \text{sen}(\omega t - \theta) \cdot \cos \omega_{\text{Rt}} \cdot \text{sen}(\omega t - \alpha) \quad (8)$$

Aquí, el segundo sustraendo 41 sustrae la salida del quinto multiplicador 34 expresada por la Ecuación (7) de la salida del sexto multiplicador 35 expresada por la Ecuación (8) para efectuar una operación analógica aritmética expresada por la Ecuación (9):

$$\text{Ecuación (8) - Ecuación (7) = } \text{sen}(\omega t - \theta) \cdot \cos \omega_{\text{Rt}} \cdot \text{sen}(\omega t - \alpha) - \cos(\omega t - \theta) \cdot \text{sen } \omega_{\text{Rt}} \cdot \text{sen}(\omega t - \alpha) = \text{sen}(\omega t - \omega_{\text{Rt}} - \theta) \cdot \text{sen}(\omega t - \alpha) \quad (9)$$

La primera señal ($\text{sen } \theta \cdot \text{sen}(\omega t - \alpha)$) de modulación de la amplitud y la segunda señal ($\cos \theta \cdot \text{sen}(\omega t - \alpha)$) de modulación de la amplitud como salida del detector (discernidor) 1 de la rotación son convertidas en una desviación (ε) de control del sistema (PLL) de control de la conversión R/D expresada por la Ecuación (9) a través de los procedimientos para procesar la señal analógica expresados mediante las Ecuaciones (1) a (9).

En el método de conversión de una señal analógica en una señal digital según la presente invención, como se conoce bien, el control se efectúa de modo que la desviación (ε) de control se hace cero en todas las ocasiones.

ES 2 283 949 T3

La desviación (ε) de control $\text{sen}(\omega t - \omega_{Rt} - \theta) \cdot \text{sen } \omega t$ expresada por la Ecuación (9) se introduce en la porción 4 de detector síncrona de modo que $\text{sen}(\omega t - \alpha)$ como la componente de la excitación es expresada en la forma de un valor absoluto expresado mediante la Ecuación (10):

5 Ecuación 1

$$\varepsilon = \text{sen}(\omega t - \omega_{Rt} - \theta) \cdot |\text{sen}(\omega t - \alpha)| \quad (10)$$

10 Una referencia ($\omega t - \alpha$) de la fase de excitación aplicada desde la porción 60 de extracción del componente de excitación en la porción 4 de detección síncrona se obtiene extrayendo solamente los componentes de la excitación de la primera señal ($\text{sen } \theta \cdot \text{sen}(\omega t - \alpha)$) de modulación de la amplitud y la segunda señal ($\text{cos } \theta \cdot \text{sen}(\omega t - \alpha)$) de modulación de la amplitud en la porción 60 de extracción de componente de la excitación, respectivamente. Por tanto, es posible evitar el desplazamiento de fase (desplazamiento síncrono) en la porción 4 de detección síncrona. Consecuentemente, este
15 procedimiento contribuye a que la conversión digital (conversión R/D) sea muy exacta para una señal analógica. Se ha de tener en cuenta que la desviación (ε) de control expresada por la Ecuación (10) se introduce en el compensador 5 de bucle en la etapa siguiente, y por tanto puede ser considerada de modo equivalente como una señal expresada por la Ecuación (11):

$$20 \quad \varepsilon = \text{sen}(\omega t - \omega_{Rt} - \theta) \quad \dots (11)$$

Aquí, como se ha descrito anteriormente, el sistema 10 (FLL) de control de la realimentación negativa del convertidor R/D según la presente invención está controlado de modo que la desviación (ε) de control se hace cero en todas
25 las ocasiones. Por tanto, la desviación (ε) de control puede ser expresada por la Ecuación (12):

Ecuación 2

$$30 \quad \varepsilon = \text{sen}(\omega t - \omega_{Rt} - \theta) = 0 \therefore \omega t = \omega_{Rt} + \theta \quad (12)$$

Seguidamente, la desviación (ε) de control expresada por la Ecuación (11) se convierte en un tren de impulsos digitales que corresponde a una tensión de entrada en el oscilador 6 controlado por la tensión (VCO) para ser introducido en los segundo y tercer convertidores 7B y 7A en la etapa siguiente, respectivamente. Los contadores 7B y
35 7A segundo y tercero integran los trenes de impulsos digitales introducidos en los mismos para convertir las señales resultantes de estos en señales paralelas que se convierten en una primera señal ($\omega t = \omega_{Rt} + \Phi + \beta$) de modulación y una segunda señal ($\omega t = \omega_{Rt} + \Phi$) de modulación, respectivamente. Aquí, en esas señales de salida, Φ es una salida de ángulo digital que se obtiene finalmente, y β corresponde al desplazamiento de fase que es causado en la porción 9 de amplificación o similar de la señal de excitación.

Seguidamente, la primera señal ($\omega T = \omega_{Rt} + \Phi + \beta$) de modulación es una señal digital paralela. Entonces, después de haber sido convertida la primera señal ($\omega T = \omega_{Rt} + \Phi + \beta$) de modulación en una señal sinusoidal analógica por medio del segundo generador 8B seudosinusoidal, la señal sinusoidal analógica resultante se introduce en la porción 9 de amplificación de la señal de excitación para que sirva como la señal ($\text{sen } \omega T$) de la fuente de excitación para excitar el detector (discernidor) 1 de la rotación. Como un resultado, el sistema 10 de control de la realimentación negativa está configurado incluyendo el gran bucle (PLL) de control de realimentación negativa que tiene el detector (discernidor) 1. Se ha de tener en cuenta que un simple amplificador de tensión puede ser destinado a la porción 9 de amplificación de la señal de excitación. No obstante, un amplificador controlado por la corriente que sea muy eficaz en la compensación de las características de temperatura del detector (discernidor) 1 de la rotación es eficaz para ser adoptado por la porción 9 de amplificación de la señal de excitación. No obstante, puesto que el detector (discernidor) 1 de la rotación es básicamente una carga inductiva (L), es difícil evitar el desplazamiento de fase entre la entrada y la salida. Por tanto, como absorber el desplazamiento (β') de fase incluyendo el segundo generador 8B seudosinusoidal es una clave importante para la mejora de la exactitud en términos de la conversión R/D.

55 En adición, la señal ($\text{sen } \omega t$) de la fuente de excitación excita el detector (discernidor) 1 de la rotación, mientras que la señal ($\text{sen } \omega t$) de la fuente de excitación es introducida en el comparador 70 para ser digitalizada, y la señal resultante es entonces aplicada en la forma de la salida ($\omega t = \omega_{Rt} + \Phi$). También, la señal ($\text{sen } \omega t$) de fuente de excitación es utilizada para la sincronización del tercer contador 7A. Como un resultado, el desplazamiento (β) de fase que pertenece a la primera señal ($\omega t = \omega_{Rt} + \Phi + \beta$) de modulación de fase puede ser eliminado con la segunda señal
60 ($\omega t = \omega_{Rt} + \Phi$) de modulación de fase que es la salida del tercer contador 7A. Por tanto, la referencia (ω_{Rt}) de fase es sustraída de la segunda señal ($\omega t = \omega_{Rt} + \Phi$) de modulación de fase en el tercer dispositivo 20 de sustracción para de ese modo hacer posible la obtención de la salida (Φ) de ángulo digital exacto.

Por otra parte, la segunda señal ($\omega t = \omega_{Rt} + \Phi$) de modulación de fase se introduce dentro del tercer generador 8A seudosinusoidal para ser realimentada como la tercera señal ($\text{sen } \omega t$) de PSG y la tercera señal ($\text{cos } \omega t$) a los primero y segundo multiplicadores 30 y 31, y los tercero y cuarto multiplicadores 32 y 33, respectivamente.

ES 2 283 949 T3

El funcionamiento para convertir una señal analógica en una señal digital (conversión R/D) según la presente invención se efectúa secuencialmente de acuerdo con una señal de reloj de referencia generada desde un oscilador 11. La señal de reloj de referencia se proporciona como una señal de reloj síncrona a cada una de las porciones de tratamiento de la señal digital, mientras que la señal de reloj de referencia se convierte en paralelo en el primer contador 12 para ser proporcionada como una referencia (ω_{Rt}) de fase que aumenta linealmente con el transcurso del tiempo. La referencia (ω_{Rt}) de fase se aplica en la forma de una referencia de cronomedición para la salida ($\omega t (= \omega_{Rt} + \Phi)$) de ángulo de fase, en tanto que la referencia (ω_{Rt}) de fase es introducida en el primer generador 13 seudosinusoidal para ser realimentada como la primera señal ($\text{sen } \omega t$) de PSG y la primera señal ($\text{cos } \omega_{Rt}$) de PSG a los quinto y sexto multiplicadores 34 y 35, respectivamente.

Consecuentemente, la señal $\text{sen } \omega t$ de la fuente de excitación contiene la información de ángulo de detección en su componente de fase. Por tanto, la información de ángulo de detección es extraída en el exterior, haciendo posible obtener la salida equivalente a la salida (Φ) de ángulo distal que se obtiene directamente según la presente invención, y para garantizar la redundancia para la salida de ángulo.

En adición, como la señal $\text{sen } \omega t$ de fuente de excitación contiene la información de ángulo de detección en su componente de fase como se describe anteriormente, la velocidad rotacional del detector 1 de rotación (discernidor) puede ser obtenida en la forma de un cambio de fase (frecuencia) de la señal de fuente de excitación.

Por esta razón, cuando una velocidad rotacional máxima del detector (discernidor) 1 de rotación es de 160.000 r.p.m. por ejemplo, la frecuencia de control del sistema (PLL) de control de la realimentación negativa que incluye el detector (discernidor) 1 de rotación corresponde a un cambio de frecuencia de ± 1.000 Hz. Por tanto, cuando la frecuencia de la señal de fuente de excitación es de 10 kHz, la frecuencia de cambio de $\pm 10\%$ ha de ser controlada, lo cual es favorable para el control del bucle cerrado.

Además, el funcionamiento mencionado anteriormente se resume como sigue.

El método de conversión de una señal analógica en una señal digital según la presente invención incluye: introducir la señal sinusoidal de dos fases compuesta de las señales ($\text{sen } \theta \cdot \text{sen } \omega t$, $\text{cos } \theta \cdot \text{sen } \omega t$) de modulación de la amplitud de dos fases que son proporcionadas desde el discernidor 1 y moduladas en amplitud con las señales de modulación de la amplitud de dos fases que tienen respectivos componentes de excitación para la porción de conversión R/D; convertir el ángulo (θ) rotacional de entrada en la salida (Φ) de ángulo digital; y obtener la salida (Φ) de ángulo digital usando el sistema 10 de control de la realimentación negativa que incluye el discernidor 1 dentro del bucle cerrado.

El método de la presente invención incluye además: realimentar la señal ($\omega_{Rt} + \Phi$) de modulación de fase, como la señal ($\text{sen } \omega t$) del discernidor 1, del sistema 10 de control de la realimentación negativa del tipo de bucle (PLL) bloqueado de fase que usa una desviación (ε) de control obtenida por medio de la conversión de señales de la señal 2 sinusoidal de dos fases que usa al menos la multiplicación analógica y la adición y la sustracción analógicas en la porción 3 de conversión de la señal R/D.

El método de la presente invención incluye además: configurar al menos la porción 4 de detección síncrona a la cual se aplica la desviación (ε) de control de la porción 3 de conversión de señal R/D, un compensador 5 de bucle conectado a la porción 4 de detección síncrona, un oscilador 6 controlado por la tensión conectado al compensador 5 de bucle, y un contador 7 conectado al oscilador 6 controlado por la tensión en la forma del circuito digital para usar el circuito digital.

El método de la presente invención incluye además: sustraer la referencia (ω_{Rt}) de fase establecida por adelantado de la señal ($\omega_{Rt} + \Phi$) de modulación de fase para proporcionar la información de ángulo rotacional contenida como información de fase de la señal ($\omega_{Rt} + \Phi$) de modulación de fase como una salida (Φ) de ángulo digital de valor absoluto en tiempo real.

El método de la presente invención que incluye además: corregir automáticamente el desplazamiento de fase de la señal ($\omega_{Rt} + \Phi$) de modulación de fase, y el desplazamiento de fase de los componentes de excitación de las señales ($\text{sen } \theta \cdot \text{sen } \omega t$, $\text{cos } \theta \cdot \text{sen } \omega t$) de modulación de la amplitud de dos fases que usan los generadores 13, 8A y 8B seudosinusoidales para convertir la señal ($\omega_{Rt} + \Phi$) de modulación de fase y la referencia (ω_{Rt}) de fase en señales analógicas.

Se ha de tener en cuenta que aunque no se ilustra en las figuras, es posible adoptar una configuración tal en el discernidor 1, que la porción 3 de conversión de la señal R/D o similar sea proporcionada con un circuito, una función o similar para detectar varias clases de anomalías, o que incluya una función de autodiagnóstico que detecte constantemente si el funcionamiento es normal o no.

REIVINDICACIONES

1. Un método de conversión de una señal analógica en una señal digital, comprendiendo el método:

5 introducir una señal sinusoidal de dos fases que se compone de señales de modulación de la amplitud de dos fases (sen θ .sen ωt , cos θ .sen ωt) que son emitidas desde un discernidor (1) obtenidas a través de una modulación de la amplitud correspondiente a un ángulo (θ) rotacional de entrada de una señal (sen ωt) de la fuente de excitación, que tienen componentes de excitación respectivos para una porción (3) de conversión de discernidor/digital (R/D);

10 convertir el ángulo (θ) rotacional de entrada en una salida (Φ) de ángulo digital; y

obtener la salida (Φ) de ángulo digital usando un sistema de control de realimentación negativa, que incluye el discernidor (1) dentro de un bucle cerrado, **caracterizado** porque:

15 el sistema de control de la realimentación negativa es del tipo de bucle (PLL) de fase bloqueada y el método comprende además usar la señal de control de realimentación negativa para realimentar una señal ($\omega_R t + \Phi$) de modulación de fase, como la señal (sen ωt) de la fuente de excitación del discernidor (1), que usa la detección síncrona de una desviación (ε) de control obtenida a través de una señal de conversión de la señal sinusoidal de dos fases que usa al menos la multiplicación analógica y la adición/sustracción analógica en la porción (3) de conversión de señal de R/D;

20 y

sincronizar una referencia ($\omega_R t$) de la señal ($\omega_R t + \Phi$) de modulación de fase con la fase de la fuente (8) de excitación del discernidor, y efectuar la detección síncrona basada en una referencia de fase de excitación obtenida extrayendo la componente de excitación de las señales de modulación de la amplitud de dos fases (sen θ .sen ωt , cos θ .sen ωt), que corrige automáticamente de ese modo el desplazamiento de fase de la señal ($\omega_R t + \Phi$) de modulación de fase y el desplazamiento de fase de los componentes de excitación de las señales (sen θ .sen ωt , cos θ .sen ωt) de modulación de amplitud de dos fases.

25

2. Un método de conversión de una señal analógica en una señal digital según la reivindicación 1, que comprende además:

30

configurar al menos la porción (4) de detección síncrona a la cual se aplica la desviación (ε) de control de la porción de conversión de señal R/D, un compensador de bucle conectado a la porción de detección síncrona, un oscilador controlado por la tensión conectado al compensador de bucle, y un contador conectado al oscilador controlado por la tensión en la forma de un circuito digital.

35

3. Un método de conversión de una señal analógica en una señal digital según las reivindicaciones 1 ó 2, que comprende además:

40

sustraer la referencia ($\omega_R t$) de fase establecida por adelantado de la señal ($\omega_R t + \Phi$) de modulación de fase para proporcionar la información del ángulo rotacional contenida como información de fase de la señal ($\omega_R t + \Phi$) de modulación de fase como una salida (Φ) de ángulo digital de valor absoluto en tiempo real.

45

4. Un método de conversión de una señal analógica en una señal digital según la reivindicación 3, que comprende además:

50

usar generadores (13, 8A, 8B) seudosinusoidales para convertir la señal ($\omega_R t + \Phi$) de modulación de fase y la referencia ($\omega_R t$) de fase en señales analógicas.

55

5. Un método de conversión de una señal analógica en una señal digital según una cualquiera de las reivindicaciones 1 a 4, que comprende además:

60

obtener una salida (ωt) de ángulo de fase de la señal (sen ωt) de la fuente de excitación.

65

FIG. 1

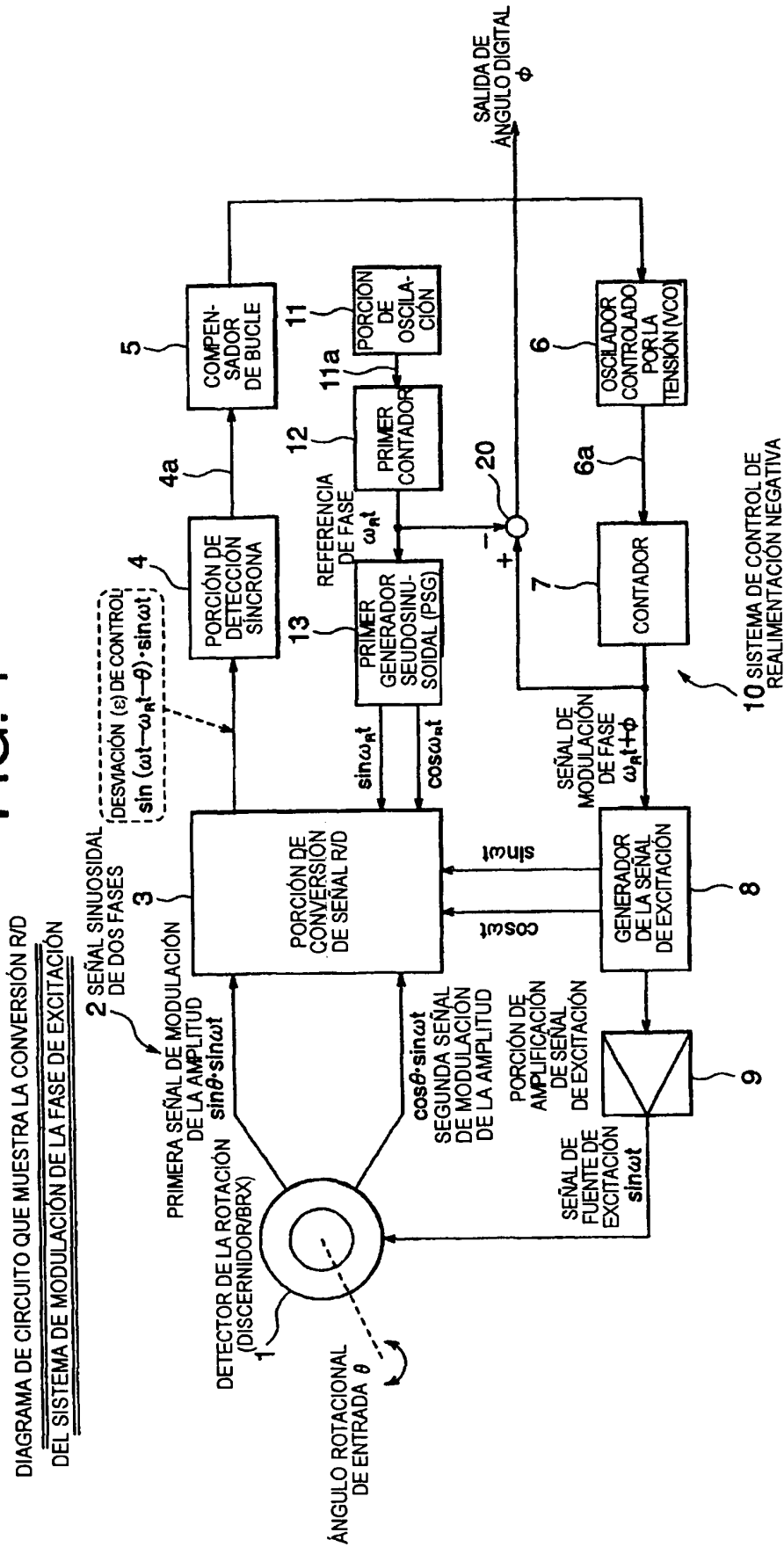


FIG. 2

DIAGRAMA DE CIRCUITO QUE MUESTRA LA CONVERSION R/D DEL SISTEMA DE MODULACION DE LA FASE DE EXCITACION

