



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2011년10월11일
(11) 등록번호 10-1071730
(24) 등록일자 2011년10월04일

(51) Int. Cl.

H03F 3/343 (2006.01)

(21) 출원번호 10-2010-0116444

(22) 출원일자 2010년11월22일

심사청구일자 2010년11월22일

(56) 선행기술조사문헌

US20090067541 A1

KR1020070031415 A

US5532583 A

김동수외 3인, 한국전자공학회 논문지
논문2008-45SD-5-4 pp.26-32, "옴셋이 제거된 승
자 독점회로" 2008.03.28.

(73) 특허권자

서강대학교산학협력단

서울 마포구 신수동 1-1 서강대학교

(72) 발명자

강지훈

전라남도 목포시 용해동 232번지

최용

서울특별시 송파구 잠실동 리센츠 254-1701

정진호

경기도 안산시 상록구 건건동 987번지 건건e-편한
세상아파트 1115동 201호

(74) 대리인

특허법인충현

전체 청구항 수 : 총 11 항

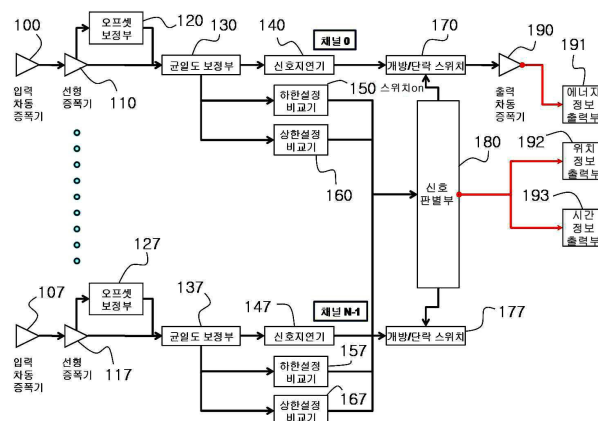
심사관 : 정병홍

(54) 출력채널수가 감소된 다채널 검출기

(57) 요약

본 발명은 출력채널수가 감소된 다채널 검출기에 관한 것으로서 입력 신호를 선형으로 증폭하는 선형 증폭기, 선형 증폭기에 독립적인 회로로 구성되며, 내부에 연산 증폭기를 포함하고, 연산 증폭기의 증폭율에 따라 달라지는 오프셋 수준을 보정하는 오프셋 보정부, 선형 증폭기의 출력 신호의 이득을 미세하게 조절하여 입력신호의 불균일 특성을 저하시키는 균일도 보정부, 비교부 및 신호 판별부로부터 출력신호가 발생하고, 스위치 회로가 신호 판별부로부터 트리거를 받는 시점까지 균일도 보정부의 출력 신호를 지연하는 신호 지연기, 균일도 보정부의 출력 신호를 일정 레벨의 신호와 비교하는 비교부, 비교부로부터 트리거 신호를 수신하여, 이벤트가 발생한 채널인 채널 위치 정보를 판별하고, 판별된 채널위치의 스위치 회로에 트리거 신호를 전송하며, 판별된 위치정보를 출력하는 신호 판별부, 및 신호 판별부로부터 판별된 채널위치의 스위치 회로에 트리거 신호가 입력되면, 에너지 정보, 시간 정보, 또는 이벤트가 발생한 채널 위치 정보를 입력받는 채널 정보 처리부를 포함하는 것을 특징으로 하며, 이벤트가 일어난 채널 위치 정보와 에너지 정보뿐만 아니라, 클럭 발생기와 신호 판별 회로를 추가로 사용하여 시간정보까지 제공할 수 있다.

대표도 - 도1



이 발명을 지원한 국가연구개발사업
 과제고유번호 2010K001109
 부처명 교육과학기술부
 연구관리전문기관 한국연구재단
 연구사업명 신기술융합형 성장동력사업
 연구과제명 신기술융합형 PET 기술
 기여율 1/2
 주관기관 서강대학교 산학협력단
 연구기간 2010.07.01 ~ 2011.06.30

이 발명을 지원한 국가연구개발사업
 과제고유번호 10030029
 부처명 지식경제부
 연구관리전문기관 한국산업기술평가원
 연구사업명 차세대신기술개발사업
 연구과제명 MR 호환 PET 시스템 개발
 기여율 1/2
 주관기관 서강대학교 산학협력단
 연구기간 2010.07.01 ~ 2011.06.30

특허청구의 범위

청구항 1

입력 신호를 선형으로 증폭하는 선형 증폭기;

상기 선형 증폭기에 독립적인 회로로 구성되며, 내부에 연산 증폭기를 포함하고, 상기 연산 증폭기의 증폭율에 따라 달라지는 오프셋 수준을 보정하는 오프셋 보정부;

상기 선형 증폭기의 출력 신호의 이득을 미세하게 조절하여 상기 입력신호의 불균일 특성을 저하시키는 균일도 보정부;

비교부 및 신호 판별부로부터 출력신호가 발생하고, 스위치 회로가 상기 신호 판별부로부터 트리거를 받는 시점까지 상기 균일도 보정부의 출력 신호를 지연하는 신호 지연기;

상기 균일도 보정부의 출력 신호를 일정 레벨의 신호와 비교하는 비교부;

상기 비교부로부터 트리거 신호를 수신하여, 이벤트가 발생한 채널인 채널 위치 정보를 판별하고, 상기 판별된 채널위치의 스위치 회로에 트리거 신호를 전송하며, 상기 판별된 위치정보를 출력하는 신호 판별부; 및

상기 신호 판별부로부터 상기 판별된 채널위치의 스위치 회로에 트리거 신호가 입력되면, 에너지 정보, 시간 정보, 또는 이벤트가 발생한 채널 위치 정보를 입력받는 채널 정보 처리부를 포함하는 출력채널수가 감소된 다채널 검출기.

청구항 2

제 1 항에 있어서,

상기 비교부는,

상기 균일도 보정부의 출력 신호가 일정 레벨 이상의 전압인지 여부를 판단하는 하한설정 비교기; 및

상기 균일도 보정부의 출력 신호가 일정 레벨 이하의 전압인지 여부를 판단하는 상한설정 비교기를 포함하는 것을 특징으로 하는 출력채널수가 감소된 다채널 검출기.

청구항 3

제 1 항에 있어서,

상기 채널 정보 처리부는,

상기 신호 판별부로부터 트리거 신호가 상기 스위치 회로로 입력되면, 상기 신호 지연기의 출력 신호를 에너지 정보로서 입력받는 에너지 정보 출력부;

상기 비교부 또는 상기 신호 판별부로부터 트리거 신호를 입력받아 시간 정보를 판별하는 시간 정보 출력부; 및

상기 신호 판별부로부터 이벤트가 발생한 채널 위치 정보를 입력받는 위치 정보 출력부를 포함하는 출력채널수가 감소된 다채널 검출기.

청구항 4

제 2 항에 있어서,

상기 하한설정 비교기와 상기 상한설정 비교기는 병렬로 구성되어 있는 것을 특징으로 하는 출력채널수가 감소된 다채널 검출기.

청구항 5

제 2 항에 있어서,

상기 하한설정 비교기와 상기 상한설정 비교기는 직렬로 구성되어 있는 것을 특징으로 하는 출력채널수가 감소된 다채널 검출기.

청구항 6

제 2 항에 있어서,

상기 하한설정 비교기와 상기 상한설정 비교기의 트리거 신호 각각을 한 개씩 혹은 다수 개를 동시에 출력하도록 구성된 다채널 검출기.

청구항 7

제 1 항에 있어서,

상기 시간 정보는 최종 반응 시간을 포함하는 것을 특징으로 하는 출력채널수가 감소된 다채널 검출기.

청구항 8

제 1 항에 있어서,

상기 채널 정보 처리부가 입력받은 에너지 정보, 시간 정보 및 이벤트가 발생한 채널 위치 정보를 동시에 출력하는 것을 특징으로 하는 출력채널수가 감소된 다채널 검출기.

청구항 9

제 2 항에 있어서,

상기 하한설정 비교기와 상기 상한설정 비교기를 이용하여 특정 레벨의 전압을 가진 이벤트를 추출하는 것을 특징으로 하는 출력채널수가 감소된 다채널 검출기.

청구항 10

제 1 항에 있어서,

상기 채널 정보 처리부는,

상기 신호 판별부로부터 상기 이벤트가 발생한 채널의 위치정보를 입력받으면, 상기 이벤트가 발생한 반응시간을 판별하고,

상기 반응시간 판별을 위해 클럭 신호를 상기 채널 정보 처리부로 제공하는 클럭 발생기를 더 포함하는 것을 특징으로 하는 출력채널수가 감소된 다채널 검출기.

청구항 11

제 1 항에 있어서,

상기 다채널 검출기 복수 개를 이용하되,

각각의 다채널 검출기는 상기 신호 판별부와 상기 채널 정보 처리부를 공통으로 이용함으로써, 출력채널수 감소 비율을 축소하거나 확장할 수 있도록 하는 다채널 검출기.

명세서

기술분야

[0001] 본 발명은 다채널 광검출기에 관한 것으로서, 더욱 상세하게는 이벤트가 일어난 채널 위치 정보와 에너지 정보 뿐만 아니라, 클럭 발생기와 신호 판별 회로를 추가로 사용하여 시간정보까지 제공하는 출력채널수가 감소된 다채널 검출기에 관한 것이다.

배경기술

[0002] Winner Take All(WTA) 회로는 승자독점회로, 최대/최소값 추출기, 최대/최소 레벨회로, 위치판별회로 등 다양한 이름으로 불리고 있으며, 다채널 광학 어레이 검출기 응용기술 및 논리회로 신경망 시스템 등 다양한 산업분야에서 널리 사용되고 있다.

[0003] 현재까지 개발된 회로들은 트랜지스터의 스위칭기능만을 사용하여 일정시간 동안에 입력받은 최대/최소 전압값

또는 전류값을 가지는 채널의 위치와 크기를 제공하는 데 그치고 있다. 즉, 반응이 일어난 정밀한 시간판별 능력을 갖추지 못하고 있다. 또한, 종래의 기술들은 입력전압들의 레벨차이에서 발생하는 오프셋 에러, 동일한 크기 입력신호가 다수 개 발생하는 상황에서의 반응위치 출력 에러 및 카운트 손실들을 동시에 보정하는 것이 어렵다.

[0004] 또한, 종래의 반응위치 판별 알고리즘은 전압값의 최대/최소를 구분하는 방식을 취하고 있다. 그러나, 다양한 광원들이 존재하는 상황에서 특정한 크기를 가진 광원을 검출하는 산업분야에서는 위 선행기술들의 사용이 어렵다. 예를 들면, 100/200/300/400 mV 에너지를 갖는 다양한 광원들이 존재하는 상황에서 200 mV 크기를 갖는 광원의 발생정도와 반응위치 확률분포를 분석하는 광원분석 등의 산업분야에서는 특정 신호레벨만을 검출할 수 있는 알고리즘이 필요하다.

[0005] 뿐만 아니라 일정한 전압 이상의 입력신호들 중에서 가장 빠르게 입력된 반응위치를 찾는 산업분야에서는 위 선행기술들의 사용이 어렵다. 예를 들면, PET 영상장비와 같이 두 개의 검출기로 동시계수를 측정하는 경우에 다수 개의 입력신호들 중에서 가장 반응이 빠르게 일어난 신호를 추출해야 하는 상황에 적용할 수 있는 알고리즘이 필요한 실정이다.

발명의 내용

해결하려는 과제

[0006] 따라서, 본 발명이 해결하고자 하는 과제는 이벤트가 일어난 채널 위치 정보와 에너지 정보뿐만 아니라, 클럭 발생기와 신호 판별 회로를 추가로 사용하여 시간정보까지 제공할 수 있는 출력채널수가 감소된 다채널 검출기를 제공하는 것이다.

과제의 해결 수단

[0007] 본 발명은 상기 과제를 달성하기 위하여, 입력 신호를 선형으로 증폭하는 선형 증폭기; 상기 선형 증폭기에 독립적인 회로로 구성되며, 내부에 연산 증폭기를 포함하고, 상기 연산 증폭기의 증폭율에 따라 달라지는 오프셋 수준을 보정하는 오프셋 보정부; 상기 선형 증폭기의 출력 신호의 이득을 미세하게 조절하여 상기 입력신호의 불균일 특성을 저하시키는 균일도 보정부; 비교부 및 신호 판별부로부터 출력신호가 발생하고, 스위치 회로가 상기 신호 판별부로부터 트리거를 받는 시점까지 상기 균일도 보정부의 출력 신호를 지연하는 신호 지연기; 상기 균일도 보정부의 출력 신호를 일정 레벨의 신호와 비교하는 비교부; 상기 비교부로부터 트리거 신호를 수신하여, 이벤트가 발생한 채널인 채널 위치 정보를 판별하고, 상기 판별된 채널위치의 스위치 회로에 트리거 신호를 전송하며, 상기 판별된 위치정보를 출력하는 신호 판별부; 및 상기 신호 판별부로부터 상기 판별된 채널위치의 스위치 회로에 트리거 신호가 입력되면, 에너지 정보, 시간 정보, 또는 이벤트가 발생한 채널 위치 정보를 입력받는 채널 정보 처리부를 포함하는 출력채널수가 감소된 다채널 검출기를 제공한다.

[0008] 본 발명의 일 실시예에 의하면, 상기 비교부는 상기 균일도 보정부의 출력 신호가 일정 레벨 이상의 전압인지 여부를 판단하는 하한설정 비교기; 및 상기 균일도 보정부의 출력 신호가 일정 레벨 이하의 전압인지 여부를 판단하는 상한설정 비교기를 포함할 수 있다.

[0009] 또한, 상기 채널 정보 처리부는 상기 신호 판별부로부터 트리거 신호가 상기 스위치 회로로 입력되면, 상기 신호 지연기의 출력 신호를 에너지 정보로서 입력받는 에너지 정보 출력부; 상기 비교부 또는 상기 신호 판별부로부터 트리거 신호를 입력받아 시간 정보를 판별하는 시간 정보 출력부; 및 상기 신호 판별부로부터 이벤트가 발생한 채널 위치 정보를 입력받는 위치 정보 출력부를 포함할 수 있다.

[0010] 이때, 상기 채널 정보 처리부가 입력받은 에너지 정보, 시간 정보 및 이벤트가 발생한 채널 위치 정보를 동시에 출력하는 것이 바람직하다.

[0011] 또한, 상기 하한설정 비교기와 상기 상한설정 비교기는 병렬로 구성되거나 직렬로 구성될 수 있다. 뿐만 아니라 상기 하한설정 비교기와 상기 상한설정 비교기를 이용하여 특정 레벨의 전압을 가진 이벤트를 추출할 수도 있다.

[0012] 또한, 상기 하한설정 비교기와 상기 상한설정 비교기의 트리거 신호 각각을 한 개씩 혹은 다수 개를 동시에 출력하도록 구성할 수 있다.

[0013] 또한, 상기 시간 정보는 최종 반응 시간을 포함할 수 있다.

- [0014] 본 발명의 다른 실시예에 의하면, 상기 채널 정보 처리부는 상기 신호 판별부로부터 상기 이벤트가 발생한 채널의 위치정보를 입력받으면, 상기 이벤트가 발생한 반응시간을 판별하고, 상기 반응시간 판별을 위해 클럭 신호를 상기 채널 정보 처리부로 제공하는 클럭 발생기를 더 포함할 수 있다.
- [0015] 또한, 상기 다채널 검출기 복수 개를 이용하되, 각각의 다채널 검출기는 상기 신호 판별부와 상기 채널 정보 처리부를 공통으로 이용함으로써, 출력채널수 감소비용을 축소하거나 확장할 수 있도록 할 수 있다.

발명의 효과

- [0016] 본 발명에 따르면, 이벤트가 일어난 채널 위치 정보와 에너지 정보뿐만 아니라, 클럭 발생기와 신호 판별 회로를 추가로 사용하여 시간정보까지 제공할 수 있으며, 독립된 오프셋 보정부를 사용하므로 입력 연산증폭기에서 발생하는 오프셋 에러보정이 가능하다. 또한, 본 발명에 따르면, 비교기와 신호 판별회로를 동시 알고리즘으로 구현하여 위치판별 에러 및 카운트 손실 보정이 가능하고, 다중 비교기를 사용하여 특정레벨을 가진 이벤트 추출이 가능하다. 나아가, 본 발명에 따르면, 신호 판별회로에 논리게이트를 사용하여 가장 빠른 신호입력을 추출하는 것이 가능하다.

도면의 간단한 설명

- [0017] 도 1은 본 발명의 일 실시예에 따른 출력채널수가 감소된 다채널 검출기의 구성도를 나타낸 것이다.
- 도 2는 오프셋 보정부가 포함된 오프셋 보정 회로의 예시이다.
- 도 3은 신호 지연기가 포함된 신호 지연 회로의 예시이다.
- 도 4는 본 발명의 실시예에 따른 다채널 검출기 8개가 메인보드에 결합하여 하나로 동작하는 확장형태를 제시한 것이다.
- 도 5는 오프셋 보정회로를 사용하여 증폭율에 따른 오프셋 에러 보정 결과를 도시한 것이다.
- 도 6은 아날로그 입력 신호로부터 생성된 하한설정 비교기(150) 및 상한설정 비교기(160)의 출력 신호와 에너지 정보 출력부(191), 위치 정보 출력부(192), 및 시간 정보 출력부(193)의 출력신호를 도시한 것이다.
- 도 7은 균일도 보정부를 사용하여 입력 신호의 불균일 특성을 보정한 결과를도시한 것이다.

발명을 실시하기 위한 구체적인 내용

- [0018] 본 발명에 관한 구체적인 내용의 설명에 앞서 이해의 편의를 위해 본 발명이 해결하고자 하는 과제의 해결 방안의 개요 혹은 기술적 사상의 핵심을 우선 제시한다.
- [0019] 본 발명의 일 실시예에 따른 출력채널수가 감소된 다채널 검출기는 입력 신호를 선형으로 증폭하는 선형 증폭기; 상기 선형 증폭기에 독립적인 회로로 구성되며, 내부에 연산 증폭기를 포함하고, 상기 연산 증폭기의 증폭율에 따라 달라지는 오프셋 수준을 보정하는 오프셋 보정부; 상기 선형 증폭기의 출력 신호의 이득을 미세하게 조절하여 상기 입력신호의 불균일 특성을 저하시키는 균일도 보정부; 비교부 및 신호 판별부로부터 출력신호가 발생하고, 스위치 회로가 상기 신호 판별부로부터 트리거를 받는 시점까지 상기 균일도 보정부의 출력 신호를 지연하는 신호 지연기; 상기 균일도 보정부의 출력 신호를 일정 레벨의 신호와 비교하는 비교부; 상기 비교부로부터 트리거 신호를 수신하여, 이벤트가 발생한 채널인 채널 위치 정보를 판별하고, 상기 판별된 채널위치의 스위치 회로에 트리거 신호를 전송하며, 상기 판별된 위치정보를 출력하는 신호 판별부; 및 상기 신호 판별부로부터 상기 판별된 채널위치의 스위치 회로에 트리거 신호가 입력되면, 에너지 정보, 시간 정보, 또는 이벤트가 발생한 채널 위치 정보를 입력받는 채널 정보 처리부를 포함한다.
- [0020] 이하, 바람직한 실시예를 들어 본 발명을 더욱 상세하게 설명한다. 그러나 이들 실시예는 본 발명을 보다 구체적으로 설명하기 위한 것으로, 본 발명의 범위가 이에 의하여 제한되지 않는다는 것은 당업계의 통상의 지식을 가진 자에게 자명할 것이다. 본 발명이 해결하고자 하는 과제의 해결 방안을 명확하게 하기 위한 발명의 구성을 본 발명의 바람직한 실시예에 근거하여 첨부 도면을 참조하여 상세히 설명하되, 도면의 구성요소들에 참조번호를 부여함에 있어서 동일 구성요소에 대해서는 비록 다른 도면상에 있더라도 동일 참조번호를 부여하였으며 당해 도면에 대한 설명시 필요한 경우 다른 도면의 구성요소를 인용할 수 있음을 미리 밝혀둔다. 아울러 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명 그리고 그 이외의 제반 사항이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다.

- [0021] 도 1은 본 발명의 일 실시예에 따른 출력채널수가 감소된 다채널 검출기의 구성도를 나타낸 것이다.
- [0022] 도 1을 참조하면, 본 실시예에 따른 다채널 검출기는 입력 차동 증폭기(100), 선형 증폭기(110), 오프셋 보정부(120), 균일도 보정부(130), 신호 지연기(140), 하한 설정 비교기(150), 상한 설정 비교기(160), 개방/단락 스위치(170), 신호 판별 회로(180), 출력 차동 증폭기(190), 에너지 정보 출력부(191), 위치 정보 출력부(192), 및 시간 정보 출력부(193)로 구성된다.
- [0023] 입력 차동 증폭기(100)는 높은 동상신호 제거비(common-mode rejection ratio, CMRR)를 얻을 수 있고, 단일 입력(Single-ended input)과 차동 입력(Differential input)을 가진 광검출기와 결합할 수 있어 회로의 확장성을 높일 수 있다.
- [0024] 선형 증폭기(110)는 입력신호를 높은 신호증폭율($10^0 \sim 10^{10}$)을 가지고 증폭한다.
- [0025] 오프셋 보정부(120)는 선형 증폭기(110)의 증폭율에 따라 달라지는 오프셋 수준을 정밀하게 조절한다. 오프셋 보정부(120)를 구성하는 오프셋 보정 회로는 캐패시터 병렬회로를 통해 기준전압을 보정한다. 또한, 오프셋 보정 회로는 마이크로파워(Micropower), 기준전압발생회로 (Voltage Reference Circuit), 및 연산증폭기 회로로 구성되어 기준전압을 보정한다. 오프셋 보정 회로는 선형 증폭기(110)에 속하지 않고 독립된 회로로 구성 및 동작하는 것이 바람직하다.
- [0026] 균일도 보정부(130)는 선형 증폭기(110)의 출력신호의 이득을 미세하게 조절하고, 다수 개의 광학 검출기들이 본질적으로 갖고 있는 불균일 특성을 보정한다. 균일도 보정부(130)는 아날로그 또는 디지털 가변저항을 이용하여 미세전압을 수동 혹은 자동으로 조절할 수 있다. 균일도 보정부(130)의 출력신호는 신호 지연기(140), 하한 설정 비교기(150), 및 상한설정 비교기(160)로 분리되어 전송된다.
- [0027] 신호 지연기(140)는 하한설정 비교기(150), 상한설정 비교기(160), 및 신호 판별부(180)로부터 출력신호가 발생하고, 개방/단락 스위치(170)가 트리거 신호를 받는 시점까지 아날로그 신호를 지연한다. 신호 지연기(140)는 신호의 왜곡이나 성능변화가 없는 다단 연산증폭기로 구성하고 이들의 이득값은 1을 가진다. 신호지연시간은 $1\text{ ns} \sim 1\text{ }\mu\text{s}$ 까지 변화가능하고 연산증폭기 개수를 변화하거나 지연회로를 구성함으로써 조절가능하다.
- [0028] 하한설정 비교기(150)는 일정 레벨 이상의 전압 여부를 판단하는 회로이다. 미리 세팅된 전압레벨 이상의 아날로그 신호가 입력되었을 때, 트리거 신호를 신호 판별부(180)로 전송한다. 하한설정 비교기(150)는 미리 세팅된 전압레벨 이하의 아날로그 신호가 입력되었을 때, 트리거 신호를 발생하지 않는다.
- [0029] 상한설정 비교기(160)는 일정 레벨 이하의 전압 여부를 판단하는 회로이다. 상한설정 비교기(160)는 미리 세팅된 전압레벨 이하의 아날로그 신호가 입력되었을 때, 트리거 신호를 신호 판별부(180)로 전송한다. 상한설정 비교기(160)는 미리 세팅된 전압레벨 이상의 아날로그 신호가 입력되었을 때, 트리거 신호를 발생하지 않는다.
- [0030] 하한설정 비교기(150)와 상한설정 비교기(160)는 분리 혹은 통합되어 설치될 수 있으며, 두 개의 비교회로를 설치함으로써 최대/최소와 같은 극한값만을 취하는 것이 아닌, 원하는 특정 전압 레벨만을 추출할 수 있다.
- [0031] 하한설정 비교기(150)와 상한설정 비교기(160)는 도 1에 도시된 바와 같이 병렬회로로 구성되어 트리거 신호를 출력하는 방식을 취할 수도 있으며, 직렬회로로 구성되어 2차 비교기의 형태로 구성될 수 있다.
- [0032] 또한, 하한설정 비교기(150)와 상한설정 비교기(160)는 일정시간 동안에 트리거 신호를 한 개 혹은 다수 개를 동시에 출력하도록 구성될 수 있다.
- [0033] 또한, 하한설정 비교기(150)와 상한설정 비교기(160)는 트리거 신호를 신호 판별부(180)로 전송함과 동시에 시간정보 판별을 위해 시간 정보 출력부(193)로 트리거 신호를 전송하도록 구성될 수 있다.
- [0034] 개방/단락 스위치(170)는 신호 판별부(180)의 출력신호를 받아 스위치를 단락한 후, 신호 지연기(140)의 출력신호를 출력 차동증폭기(190)로 전송할 수 있도록 한다.
- [0035] 신호 판별부(180)는 하한설정 비교기(150)와 상한설정 비교기(160)의 출력신호 중에서 정해진 알고리즘에 부합하는 신호가 입력된 채널 위치 정보를 찾아내고, 해당 채널의 개방/단락 스위치(170)에 트리거 신호를 전송하며, 위치 정보 출력부(192)와 시간 정보 출력부(193)에 위치정보를 제공한다.
- [0036] 신호 판별부(180)는 FPGA(Field Programmable Gate Array) 또는 CPLD(Complex Programmable Logic Device) 등의 논리회로들로 구성되어 다채널 검출기의 확장성 및 응용성을 높일 수 있다.
- [0037] 신호 판별부(180)는 하한설정 비교기(150)와 상한설정 비교기(160)의 출력신호들 중에서 최대/최소 전압을 가지

는 신호를 검출한다. 다중 논리 게이트나 MUX(Multiplexer) 장치가 비교기로 사용된다. 이는 일반적인 승자독점 회로로 동일한 기능으로 동작할 수 있다.

- [0038] 신호 판별부(180)는 하한설정 비교기(150)와 상한설정 비교기(160)의 출력신호들 중에서 가장 빨리 입력된 신호를 검출한다. 이를 위해 병렬로 연결된 다중 논리 게이트에서 가장 빨리 오는 신호를 검출한다.
- [0039] 신호 판별부(180)는 이벤트가 발생한 채널 위치 정보를 위치 정보 출력부(192)와 시간 정보 출력부(193)로 전송한다. 이는 병렬 형태 혹은 직렬 형태 신호전송방식을 사용하여 디지털 신호로 전송한다. 또한, 채널 위치 정보를 각각의 전압값으로 변환하여 아날로그 신호로 전송하는 것도 가능하고, 본 발명의 실시예에 따른 다채널 검출기의 최종 출력을 받는 부분은 디코더 회로를 추가설치하여 구동될 수 있다. 또한, 광학신호로 전송하는 것도 가능하고 본 발명의 실시예에 따른 다채널 검출기의 최종 출력을 받는 부분은 광학 디코더 회로를 추가설치하여 구동될 수 있다.
- [0040] 신호 판별부(180)는 해당 채널의 시간정보를 시간 정보 출력부(193)에 트리거 형태로 전송한다. 최종 반응시간 판별은 클럭발생기(미도시)의 클럭 신호를 기준으로 발생 전후를 판단함으로써 판별할 수 있다.
- [0041] 동일한 크기의 입력신호가 다수 개 발생하는 상황에서의 반응위치 출력 에러 및 카운트 손실들을 동시에 보정하기 위해 하한설정 비교기(150), 상한설정 비교기(160), 및 신호 판별부(180)를 알고리즘 상에 동시에 구현한다.
- [0042] 출력 차동증폭회로(190)는 최종 출력단 아날로그 신호가 발생하는 위치이다. 출력 차동증폭회로(190)는 단일 출력/차동 출력 형태로 신호를 발생할 수 있으며, 출력 오프셋 보정, 이득 보정회로가 포함된다.
- [0043] 에너지 정보 출력부(191)는 신호 판별부(180)로부터 트리거 신호가 개방/단락 스위치(170)로 입력되면, 신호 지연기(140)의 출력 신호를 입력받고, 각 이벤트에 대한 에너지 정보를 제공한다.
- [0044] 위치 정보 출력부(192)는 신호 판별부(180)로부터 이벤트가 발생한 채널 위치 정보를 입력받고 각 이벤트에 대한 채널 위치를 제공한다.
- [0045] 시간 정보 출력부(193)는 하한설정 비교기(150), 상한설정 비교기(160), 신호 판별부(180)로부터 트리거 신호를 입력받아 각 이벤트에 대한 시간 정보를 제공한다. 시간 정보에는 이벤트 반응 시간을 포함한다.
- [0046] 클럭발생기(미도시)는 다채널 검출기의 확장성을 제공하고, 반응 시간 판별을 가능하게 한다. 클럭은 정밀한 시간판별이 용이하도록 10 kHz ~ 100 GHz 단위로 동작할 수 있고, 다채널 광검출기용 출력채널수 감소회로 구동시에 가장 빠른 신호 출력을 출력하고, 시간 정보를 판단할 수 있게 한다. 또한, 다채널 검출기가 다수 개 연결되어 동시 구동할 수 있도록 시간정보를 제공한다.
- [0047] 메인보드(미도시)는 다채널 검출기를 다수 개 연결하는 확장보드로, 다채널 검출기 구동 수에 따라 채널 감소비율이 달라진다. 다채널 검출기들이 1~20개로 확장되어 구동하는 것이 가능하고 채널감소비율을 사용자의 요구에 맞게 조절가능하다. 또한, 각 다채널 검출기들 출력 중에서 신호를 추출할 수 있는 신호 판별회로가 포함될 수 있다.
- [0048] 한편, 채널 N-1에 대응하는 다채널 검출기의 구성인 입력 차동 증폭기(107), 선형 증폭기(117), 오프셋 보정부(127), 균일도 보정부(137), 신호 지연기(147), 하한 설정 비교기(157), 상한 설정 비교기(167), 및 개방/단락 스위치(177)는 이상에서 살펴본 채널 0에 대응하는 다채널 검출기의 구성과 동일하므로, 설명을 생략한다.
- [0049] 도 2는 오프셋 보정부가 포함된 오프셋 보정 회로의 예시이다.
- [0050] 오프셋 레벨은 기준 전압을 제공하는 장치(Voltage reference, 210)의 출력단에 연결된 가변 저항의 값을 변경함으로써, 조정될 수 있다.
- [0051] 오프셋 레벨 변환부(DC offset level translator, 220)는 이득 1에서 안정한 증폭기를 사용한다.
- [0052] 본 발명의 실시예에 따른 다채널 검출기의 이득을 조정하기 위해 오프셋 레벨 변환부(220)의 출력단에 직렬로 연결된 가변 저항의 값을 변경함으로써, 1에서 2 범위에서 이득을 변경할 수 있다.
- [0053] 도 3은 신호 지연기가 포함한 신호 지연 회로의 예시이다.
- [0054] 도 3에 도시된 회로는 10MHz에서 15MHz 사이의 주파수 범위에서 35ns의 지연 시간을 갖는 지연회로이다. 각각에 도시된 증폭기는 증폭율이 1인 증폭기이다.
- [0055] 도 4는 본 발명의 실시예에 따른 다채널 검출기 8개가 메인보드에 결합하여 하나로 동작하는 확장형태를 제시한

것이다.

- [0056] 도 5는 오프셋 보정회로를 사용하여 증폭율에 따른 오프셋 에러 보정 결과를 도시한 것이다.
- [0057] 오프셋 에러 보정 결과 신호의 왜곡이 없음을 확인할 수 있다.
- [0058] 도 6은 아날로그 입력 신호로부터 생성된 하한설정 비교기(150) 및 상한설정 비교기(160)의 출력 신호와 에너지 정보 출력부(191), 위치 정보 출력부(192), 및 시간 정보 출력부(193)의 출력신호를 도시한 것이다.
- [0059] 위치판별에러 및 카운트 손실은 발생하지 않았으며, 에너지 정보의 왜곡 또한 발생하지 않고, 시간 정보는 설계대로 50ns 지연되어 출력신호가 발생하였음을 알 수 있다.
- [0060] 도 7은 균일도 보정부를 사용하여 입력 신호의 불균일 특성을 보정한 결과를 도시한 것이다. 도 7을 참조하면, 불균일 에러는 20%에서 약 0.3% 이하로 감소하였음을 알 수 있다.
- [0061] 이상과 같이 본 발명에서는 구체적인 구성 요소 등과 같은 특정 사항들과 한정된 실시예 및 도면에 의해 설명되었으나 이는 본 발명의 보다 전반적인 이해를 돕기 위해서 제공된 것일 뿐, 본 발명은 상기의 실시예에 한정되는 것은 아니며, 본 발명이 속하는 분야에서 통상적인 지식을 가진 자라면 이러한 기재로부터 다양한 수정 및 변형이 가능하다. 따라서, 본 발명의 사상은 설명된 실시예에 국한되어 정해져서는 아니되며, 후술하는 특허청구범위뿐 아니라 이 특허청구범위와 균등하거나 등가적 변형이 있는 모든 것들은 본 발명 사상의 범주에 속한다고 할 것이다.

산업상 이용가능성

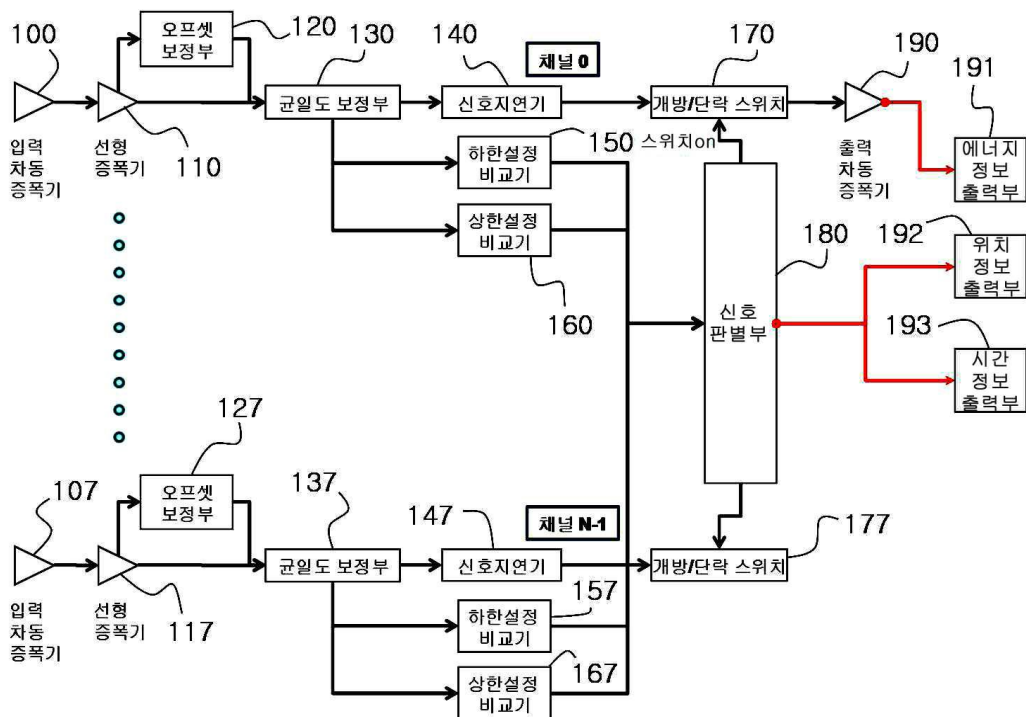
- [0062] 광학 응용 분야의 하나인 방사선 진단 장치와 PET 영상획득 장치에 적용 가능하다.

부호의 설명

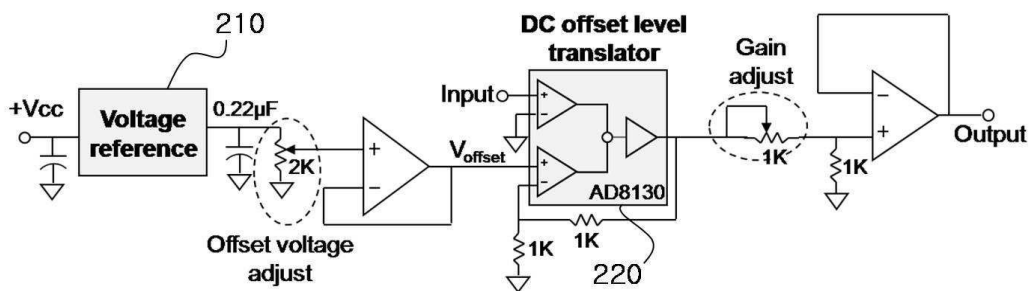
- [0063]
- | | |
|------------------|-----------------|
| 100 : 입력 차동 증폭기 | 110 : 선형 증폭기 |
| 120 : 오프셋 보정부 | 130 : 균일도 보정부 |
| 140 : 신호 지연기 | 150 : 하한 설정 비교기 |
| 160 : 상한 설정 비교기 | 170 : 개방/단락 스위치 |
| 180 : 신호 판별 회로 | 190 : 출력 차동 증폭기 |
| 191 : 에너지 정보 출력부 | 192 : 위치 정보 출력부 |
| 193 : 시간 정보 출력부 | |

도면

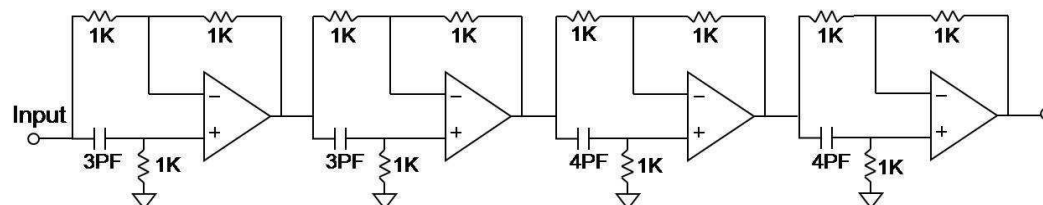
도면1



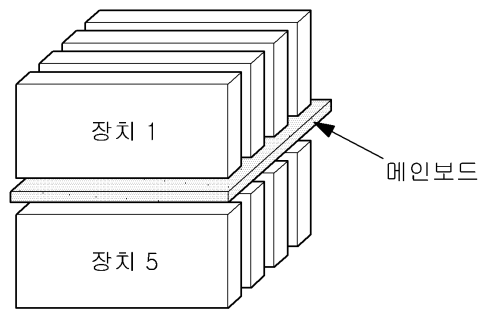
도면2



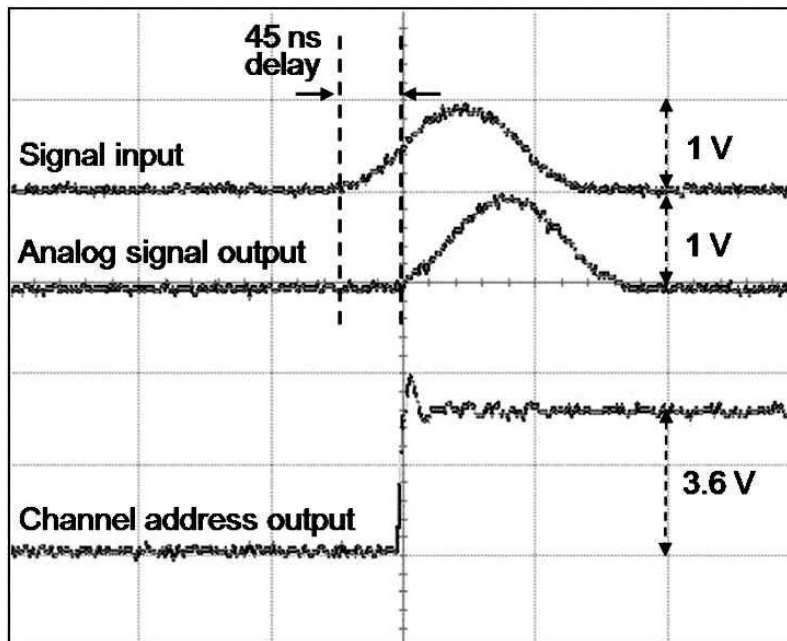
도면3



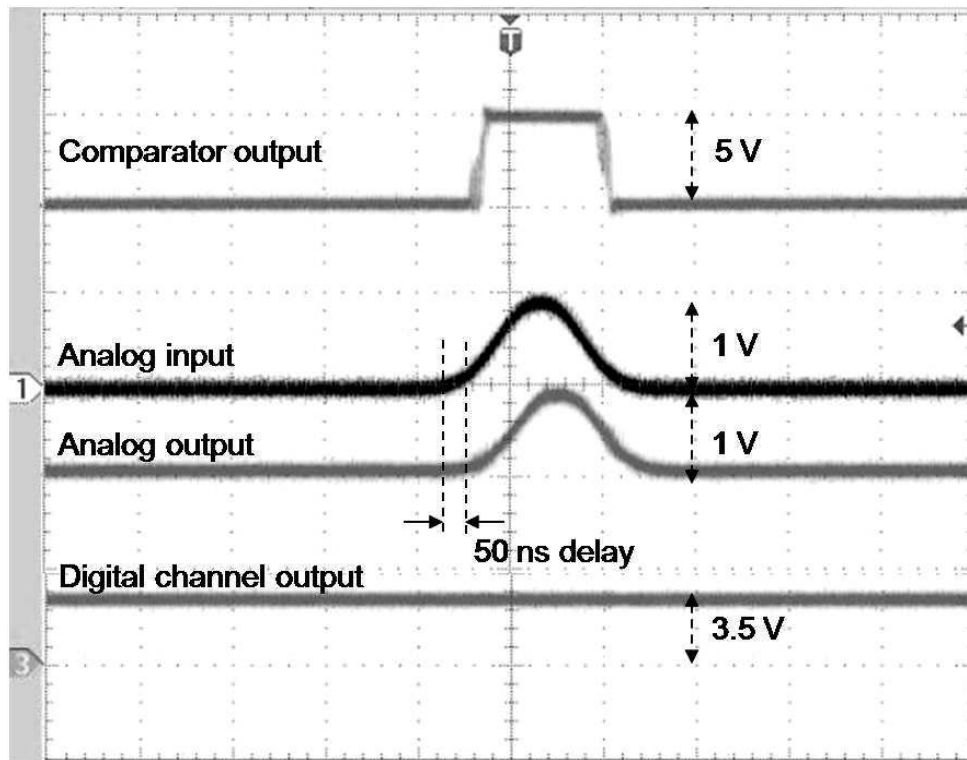
도면4



도면5



도면6



도면7

