

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2016-42700

(P2016-42700A)

(43) 公開日 平成28年3月31日(2016.3.31)

(51) Int. Cl.		F I			テーマコード (参考)	
H03F	3/68	(2006.01)	H03F	3/68	Z	5J500
H03F	3/24	(2006.01)	H03F	3/24		5K060
H04B	1/04	(2006.01)	H04B	1/04	A	

審査請求 未請求 請求項の数 24 O L 外国語出願 (全 21 頁)

(21) 出願番号	特願2015-160637 (P2015-160637)	(71) 出願人	503031330
(22) 出願日	平成27年8月17日 (2015.8.17)		スカイワークス ソリューションズ, イン
(31) 優先権主張番号	62/038, 323		コーポレイテッド
(32) 優先日	平成26年8月17日 (2014.8.17)		SKYWORKS SOLUTIONS,
(33) 優先権主張国	米国 (US)		INC.
(31) 優先権主張番号	62/038, 322		アメリカ合衆国、01801 マサチュー
(32) 優先日	平成26年8月17日 (2014.8.17)		セッツ州、ウォバーン、シルバン・ロード
(33) 優先権主張国	米国 (US)		、20
(特許庁注：以下のものは登録商標)		(74) 代理人	100083806
1. ブルートゥース			弁理士 三好 秀和
		(74) 代理人	100095500
			弁理士 伊藤 正和
		(74) 代理人	100111235
			弁理士 原 裕子

最終頁に続く

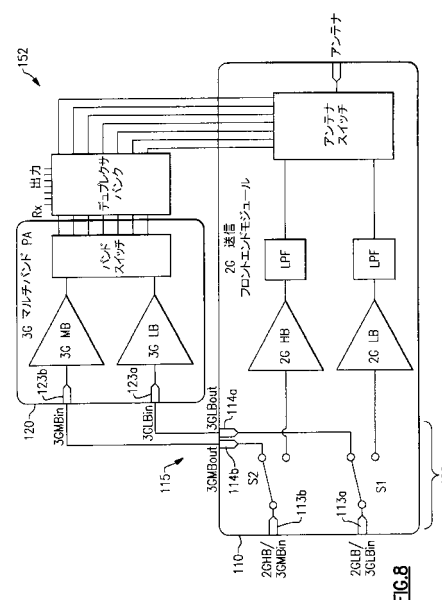
(54) 【発明の名称】 モード又は周波数によって分離された入力に対応する電力増幅器インターフェース

(57) 【要約】 (修正有)

【課題】モード又は周波数によって分離された入力に対応する電力増幅器インターフェースを提供する。

【解決手段】電力増幅器(PA)システム152は、第1のモードで動作するように構成された第1のPAを有する第1のブロック110及び第2のモードで動作するように構成された第2のPAを有する第2のブロック120を含む。PAシステム152は、第1のブロック110で実装されたインターフェース100を含む。インターフェースは、無線周波数(RF)信号を送受信機から第1のPAにルーティングすることが可能であり、RF信号を第2のPAにルーティングすることもできる。

【選択図】図8



【特許請求の範囲】**【請求項 1】**

電力増幅器（P A）システムであって

第 1 のモードで動作するように構成された第 1 の P A を含む第 1 のブロックと、

第 2 のモードで動作するように構成された第 2 の P A を含む第 2 のブロックと、

前記第 1 のブロックに実装されたインターフェースであって、送受信機からの無線周波数（R F）信号を前記第 1 の P A にルーティングすることができるように構成され、前記 R F 信号を第 2 の P A にルーティングすることができるようにさらに構成されたインターフェースと

を含む P A システム。

10

【請求項 2】

前記 R F 信号は、モード分離信号である請求項 1 に記載の P A システム。

【請求項 3】

前記インターフェースは、前記モード分離信号を前記第 1 の P A にルーティングするように構成されている請求項 2 に記載の P A システム。

【請求項 4】

前記 R F 信号は、周波数分離信号である請求項 1 に記載の P A システム。

【請求項 5】

前記インターフェースは、前記周波数分離信号を前記第 2 の P A にルーティングするように構成されている請求項 4 に記載の P A システム。

20

【請求項 6】

前記第 1 のブロック及び前記第 2 のブロックのインターフェース間に電気接続をさらに含み、前記周波数分離信号の前記第 2 の P A へのルーティングを容易にする請求項 5 に記載の P A システム。

【請求項 7】

前記インターフェースは入力ポートに接続された極を有するスイッチを含み、前記スイッチは第 1 のスロー及び第 2 のスローを含み、前記第 1 のスローは前記第 1 の P A に接続され、前記第 2 のスローはインターフェースポートに接続され、前記 R F 信号の前記第 2 の P A へのルーティングを可能にする請求項 1 に記載の P A システム。

【請求項 8】

30

前記第 1 及び第 2 のモードは、2 G 及び 3 G モードを含む請求項 1 に記載の P A システム。

【請求項 9】

前記第 1 のブロックは 2 G モードに構成され、前記第 2 のブロックは 3 G モードに構成された請求項 8 に記載の P A システム。

【請求項 10】

モード分離又は周波数分離の動作のために実装されると、前記 P A システムは実質的に同一である請求項 8 に記載の P A システム。

【請求項 11】

40

前記第 1 のブロックは 3 G モードに構成され、前記第 2 のブロックは 2 G モードに構成された請求項 8 に記載の P A システム。

【請求項 12】

前記第 1 のブロック及び前記第 2 のブロックのそれぞれは、複数の増幅経路をさらに含む請求項 8 に記載の P A システム。

【請求項 13】

前記複数の増幅経路は、対応するブロックのために 2 G 低帯域（L B）及び 2 G 高帯域（H B）を含む請求項 12 に記載の P A システム。

【請求項 14】

前記複数の増幅経路は、対応するブロックのために 3 G 低帯域（L B）及び 3 G 中帯域（M B）を含む請求項 13 に記載の P A システム。

50

【請求項 15】

電力増幅器（P A）のブロックであって、
第 1 のモードで動作するように構成された P A と、
送受信機からの無線周波数（R F）信号を前記 P A にルーティングすることができるように構成され、第 2 のモードにおいて前記 R F 信号を他の P A にルーティングすることができるようにさらに構成されたインターフェースと
を含む P A ブロック。

【請求項 16】

前記第 1 のモードは、2 G モード又は 3 G モードを含む請求項 15 に記載の P A ブロック。

10

【請求項 17】

前記第 2 のモードは、前記第 1 のモードが前記 2 G モードであると 3 G モードを含み、前記第 1 のモードが前記 3 G モードであると 2 G モードを含む請求項 16 に記載の P A ブロック。

【請求項 18】

前記インターフェースは、ルーティング回路を含む請求項 15 に記載の P A ブロック。

【請求項 19】

前記ルーティング回路は入力ポートに接続された極を有するスイッチを含み、前記スイッチは第 1 のスロー及び第 2 のスローを含み、前記第 1 のスローは前記 P A に接続され、前記第 2 のスローはインターフェースポートに接続され、前記 R F 信号の前記 P A ブロックへのルーティングを可能にする請求項 18 に記載の P A ブロック。

20

【請求項 20】

無線周波数（R F）信号増幅する方法であって、
第 1 のモードで動作するように構成された第 1 の電力増幅器（P A）のブロックに実装されたインターフェースへの送受信機からの無線周波数（R F）信号を受信し、
第 2 のモードで動作するように構成された第 2 の P A ブロックに R F 信号をルーティングすること
を含む方法。

【請求項 21】

電力増幅器（P A）デバイスの製造方法であって、
基板上に P A 回路を形成し、前記 P A 回路は第 1 のモードで動作するように構成され、
前記基板上にルーティング回路を形成し、前記ルーティング回路は無線周波数（R F）信号を受信できるように構成され、前記ルーティング回路は前記 R F 信号を前記 P A 回路又は第 2 のモードで動作するように構成された他の P A 回路にルーティングすることができるようにさらに構成されたこと
を含む方法。

30

【請求項 22】

回路基板上に電力増幅器（P A）システムを実装する方法であって、
第 1 のブロックを回路基板上に搭載し、前記第 1 のブロックは第 1 のモードで動作するように構成された第 1 の P A を含み、前記第 1 のブロックはインターフェースをさらに含み、
第 2 のブロックを前記回路基板上に搭載し、前記第 2 のブロックは第 2 のモードで動作するように構成された第 2 の P A を含み、
前記インターフェースのために複数の電気接続を形成し、前記第 1 及び第 2 の P A がモード分離無線周波数（R F）信号又は周波数分離 R F 信号を増幅することを可能にすること
を含む方法。

40

【請求項 23】

無線デバイスであって、
無線周波数（R F）信号を生成するように構成された送受信機と、

50

前記送受信機と通信している電力増幅器（P A）システムであって、R F 信号を増幅するように構成され、第 1 のモードで動作するように構成された第 1 の P A を有する第 1 のブロックを含み、第 2 のモードで動作するように構成された第 2 の P A を有する第 2 のブロックをさらに含み、前記第 1 のブロックに実装されたインターフェースをさらに含み、前記インターフェースは前記 R F 信号を前記第 1 の P A にルーティングすることができるように構成され、前記インターフェースは前記 R F 信号を前記第 2 の P A にルーティングすることができるようにさらに構成された P A システムと、

前記 P A システムと通信し、増幅された R F 信号の送信を容易にするように構成されたアンテナと

を含む無線デバイス。

10

【請求項 2 4】

前記無線デバイスは、2 G 及び 3 G モードで動作することが可能な携帯電話である請求項 2 3 に記載の無線デバイス。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

関連出願の相互参照

[1] この出願は、モード又は周波数によって分離された入力に対応する電力増幅器インターフェースと題する 2 0 1 4 年 8 月 1 7 日に提出された米国仮出願第 6 2 / 0 3 8 3 2 3 号、3 G / 4 G 線形経路結合を用いた 2 G 増幅のための回路及び方法と題する 2 0 1 4 年 8 月 1 7 日に提出された米国仮出願第 6 2 / 0 3 8 3 2 2 号の優先権の優先権を主張し、それぞれの開示は、その全体が参照により本明細書に組み込まれる。

20

【0 0 0 2】

技術分野

[2] 本開示は、一般に、無線周波数（R F）電力増幅器システムに関する。

【背景技術】

【0 0 0 3】

[3] 多くの無線周波数（R F）用途においては、無線デバイスは、R F 信号を増幅して送信することができる。このような送信は、指定された動作モードで達成することができる。このような R F 信号は、所定の周波数帯域であってもよい。

30

【発明の概要】

【0 0 0 4】

[4] いくつかの実施態様では、本開示は、第 1 のモードで動作するように構成された第 1 の P A を含む第 1 のブロック、及び第 2 のモードで動作するように構成された第 2 の P A を含む第 2 のブロックを有する電力増幅器（P A）システムに関する。P A システムは、第 1 のブロックに実装されたインターフェースをさらに含む。インターフェースは、無線周波数（R F）信号を送受信機から第 1 の P A にルーティングすることができ、R F 信号を第 2 の P A にルーティングすることができるように構成されている。

【0 0 0 5】

[5] いくつかの実施形態では、R F 信号は、モード分離信号であることができる。インターフェースは、モード分離信号を第 1 の P A にルーティングするように構成することができる。

40

【0 0 0 6】

[6] いくつかの実施形態では、R F 信号は、周波数分離信号であることができる。インターフェースは、周波数分離信号を第 2 の P A にルーティングするように構成することができる。P A システムは、第 1 のブロック及び第 2 のブロックのインターフェース間に電気接続をさらに含み、周波数分離信号の第 2 の P A へのルーティングを容易にする。

【0 0 0 7】

[7] いくつかの実施形態では、インターフェースは、入力ポート、第 1 のスロー及び第 2 のスローに接続された極を有するスイッチを含むことができる。第 1 のスローは第 1

50

の P A に接続することができ、第 2 のスローはインターフェースポートに接続することができ、R F 信号の第 2 の P A へのルーティングを可能する。

【 0 0 0 8 】

[8] いくつかの実施形態では、第 1 及び第 2 のモードは、2 G 及び 3 G モードを含むことができる。いくつかの実施形態では、第 1 のブロックは 2 G モードに設定することができ、第 2 のブロックは 3 G モードに設定することができる。P A システムは、モード分離又は周波数分離動作のために実装されるときには、実質的に同一であることができる。いくつかの実施形態では、第 1 のブロックは 3 G モードに設定することができ、第 2 のブロックは 2 G モードに設定することができる。

【 0 0 0 9 】

[9] いくつかの実施形態では、第 1 のブロック及び第 2 のブロックのそれぞれは、複数の増幅経路をさらに含むことができる。複数の増幅経路は、対応するブロックについて 2 G 低帯域 (L B) 及び 2 G 高帯域 (H B) を含むことができる。複数の増幅経路は、対応するブロックについて 3 G 低帯域 (L B) 及び 3 G 中帯域 (M B) を含むことができる。

【 0 0 1 0 】

[1 0] 多数の実装によると、本開示は、第 1 のモードとで動作するように構成された電力増幅器 (P A)、及び送受信機からの無線周波数 (R F) 信号を P A にルーティングすることができるように構成され、第 2 のモードにおいて R F 信号を他の P A にルーティングすることもできるように構成されたインターフェースを含む P A ブロックを含む P A に関する。

【 0 0 1 1 】

[1 1] いくつかの実施形態では、第 1 のモードは 2 G モード又は 3 G モードを含むことができる。第 2 のモードは、第 1 のモードが 2 G モードであるときに 3 G モードを含むことができ、第 1 のモードが 3 G モードであるときに 2 G モードを含むことができる。

【 0 0 1 2 】

[1 2] いくつかの実施形態では、インターフェースは、ルーティング回路を含むことができる。いくつかの実施形態では、ルーティング回路は、入力ポート、第 1 のスロー及び第 2 のスローに接続された極を有するスイッチを含むことができる。第 1 のスローは第 1 の P A に接続することができ、第 2 のスローはインターフェースポートに接続することができ、R F 信号の他の P A ブロックへのルーティングを可能する。

【 0 0 1 3 】

[1 3] いくつかの教示では、本開示は、無線周波数 (R F) 信号を増幅するための方法に関する。この方法は、第 1 のモードで動作するように構成された第 1 の電力増幅器 (P A) ブロックに実装されたインターフェースへの送受信機からの無線周波数 (R F) 信号を受信する。この方法は、第 2 のモードで動作するように構成された第 2 の P A ブロックに R F 信号をルーティングすることをさらに含む。

【 0 0 1 4 】

[1 4] 多数の教示に応じて、本開示は、電力増幅器 (P A) デバイスを製造する方法に関する。この方法は、基板上に P A 回路を形成することを含み、P A 回路は第 1 のモードで動作するように構成されている。この方法は、基板上に配線回路を形成することをさらに含み、ルーティング回路は、無線周波数 (R F) 信号を受信することができ、第 2 のモードで動作するように構成された P A 回路又は他の P A 回路に R F 信号をルーティングすることができるように構成されている。

【 0 0 1 5 】

[1 5] 多数の実装に応じて、本発明は、回路基板上の電力増幅器 (P A) システムを実装するための方法に関する。この方法は、回路基板上に第 1 のブロックを取り付けることを含み、第 1 のブロックは、第 1 のモードで動作するように構成された第 1 の P A、及びインターフェースを含む。この方法は、回路基板上に第 2 のブロックを取り付けることをさらに含み、第 2 のブロックは第 2 のモードで動作するように構成された第 2 の P A を

10

20

30

40

50

含む。この方法は、インターフェースのために複数の電気接続を形成することをさらに含み、第 1 及び第 2 の P A がモード分離無線周波数 (R F) 信号又は周波数分離 R F 信号を増幅することを可能にする。

【 0 0 1 6 】

[1 6] いくつかの実装では、本開示は、無線周波数 (R F) 信号を生成するように構成された送受信機、及び送受信機と通信する電力増幅器 (P A) システムを含む無線デバイスに関する。P A システムは、R F 信号を増幅するように構成され、第 1 のモードで動作するように構成された第 1 の P A を有する第 1 のブロック、及び第 2 のモードで動作するように構成された第 2 の P A を有する第 2 のブロックを含む。P A システムは、第 1 のブロックに実装されたインターフェースをさらに含む。インターフェースは、第 1 の P A への R F 信号をルーティングすることができ、第 2 の P A に R F 信号をルーティングすることができるように構成されている。無線デバイスは、P A システムと通信するアンテナをさらに含み増幅された R F 信号の送信を容易にするように構成される。いくつかの実装では、無線デバイスは、2 G 及び 3 G モードで動作することが可能な携帯電話とすることができる。

10

【 0 0 1 7 】

[1 7] 開示を要約する目的のために、本発明の特定の態様、利点及び新規な特徴は、本明細書中に記載されている。必ずしも全てではないこのような利点が、本発明の任意の特定の実施形態に従って達成され得ることが理解されるべきである。したがって、本発明は、本明細書に教示又は示唆され得るように必ずしも他の利点を達成することなく、本明細書で教示されるような一つの利点又は利点のグループを達成又は最適化する方法で具現化又は実施することができる。

20

【図面の簡単な説明】

【 0 0 1 8 】

【図 1】 [1 8] 図 1 は、インターフェースを有する電力増幅器 (P A) システムを示している。

【図 2】 [1 9] 図 2 は、第 1 の P A ブロック及び第 2 の P A ブロックを有する P A システムのために実装することができるインターフェースの一例を示している。

【図 3】 [2 0] 図 3 は、R F 信号のソースがモードによって分離されるように実装された第 1 及び第 2 の P A ブロックを有する P A システムを示している。

30

【図 4】 [2 1] 図 4 は、R F 信号のソースが周波数によって分離されるように実装された第 1 及び第 2 の P A ブロックを有する P A システムを示している。

【図 5】 [2 2] 図 5 は、モードによって分離された 2 G 及び 3 G の信号を処理するように構成された従来の P A システムの一例を示している。

【図 6】 [2 3] 図 6 は、周波数によって分離された 2 G 及び 3 G の信号を処理するように構成された従来の P A システムの一例を示している。

【図 7】 [2 4] 図 7 は、送受信機でのモードにより分離された R F 信号を受信するように構成することができる P A システムの一例を示し、2 G P A ブロック及び 3 G P A ブロックを含んでいる。

【図 8】 [2 5] 図 8 は、送受信機での周波数により分離された R F 信号を受信するように構成することができる P A システムの一例を示し、2 G P A ブロック及び 3 G P A ブロックを含んでいる。

40

【図 9】 [2 6] 図 9 は、送受信機でのモードにより分離された R F 信号を受信するように構成することができる P A システムの他の例を示し、2 G P A ブロック及び 3 G P A ブロックを含んでいる。

【図 1 0】 [2 7] 図 1 0 は、送受信機での周波数により分離された R F 信号を受信するように構成することができる P A システムの他の例を示し、2 G P A ブロック及び 3 G P A ブロックを含んでいる。

【図 1 1】 [2 8] 図 1 1 は、2 つの別個の 2 G 送受信機を収容するように構成することができる P A システムの一例を示している。

50

【図 1 2】[2 9] 図 1 2 は、いくつかの実施形態では、本開示の 1 つ以上の特徴は、複数の 3 G / 4 G の増幅経路を介した 2 G 信号の処理を容易にするために利用できることを示している。

【図 1 3】[3 0] 図 1 3 は、P A システムを動作させるために実施することができるプロセスを示している。

【図 1 4】[3 1] 図 1 4 は、P A システムを有するデバイスを製造するために実施することができる処理を示している。

【図 1 5】[3 2] 図 1 5 は、携帯電話などの無線デバイスにおけるチップセットを実装するために利用することができる処理を示している。

【図 1 6】[3 3] 図 1 6 は、本明細書に記載された 1 つ以上の有利な特徴を有する一例のワイヤレスデバイスを示す図である。

【発明を実施するための形態】

【 0 0 1 9 】

[3 4] 本明細書に提供される見出しは、あるとすれば、便宜上のもののみであり、本発明の範囲又は意味には必ずしも影響を与えない。

【 0 0 2 0 】

[3 5] 図 1 は、インターフェース 1 0 0 を有する電力増幅器 (P A) 1 0 2 システムを示している。本明細書に記載のように、そのようなインターフェースは、P A システム 1 0 2 が送受信機 1 0 4 からの無線周波数 (R F) 信号をどのように受け取って処理するかにより有利な機能を提供するように構成されることができる。

【 0 0 2 1 】

[3 6] 図 2 は、第 1 の P A ブロック 1 1 0 及び第 2 の P A ブロック 1 2 0 を有する P A システム 1 0 2 のために実施することができるインターフェース 1 0 0 の一例を示している。いくつかの実施形態では、P A ブロック 1 1 0、1 2 0 は、例えば、P A ダイ、P A モジュール、他のダイ又はモジュールの一部、チップ、又はそれらの任意の組み合わせとして実施することができる。いくつかの実施形態では、P A ブロックは、共通のダイ上に一般的に別個のブロック、モジュール等として実施することもできる。本明細書中には 2 つの P A ブロックの文脈において様々な実施例が記載されているが、本開示の 1 つ以上の特徴は、異なる数の P A ブロックを有する P A システムにも利用することができることが理解されるであろう。

【 0 0 2 2 】

[3 7] 図 2 の例では、第 1 及び第 2 の P A ブロック 1 1 0、1 2 0 のそれぞれは、複数の P A 1 1 2、1 2 2 を含むことが示されている。説明の目的のために、そのような P A は各 P A のブロックにおいて「 1 」、「 2 」のように示されている。しかしながら、第 1 の P A ブロック 1 1 0 の増幅経路「 1 」は、第 2 の P A ブロック 1 2 0 の増幅経路「 1 」からモード及び / 又は周波数が一般的に異なるということが理解されるであろう。いくつかの状況では、第 1 及び第 2 の P A ブロック 1 1 0、1 2 0 のそのような増幅経路間での周波数範囲に重複又は類似性が存在してもよい。同様の特徴は、第 1 及び第 2 の P A ブロック 1 1 0、1 2 0 の増幅経路「 2 」に適用することができる。また、本明細書中には P A ブロックごとに 2 つの増幅経路の文脈において様々な実施例が記載されているが、本開示の 1 つ以上の特徴は、異なる数の増幅経路を有する P A ブロックにも利用することができることが理解されるであろう。

【 0 0 2 3 】

[3 8] 図 2 は、いくつかの実施形態では、インターフェース 1 0 0 は、第 1 の P A ブロック 1 1 0 に実装されたルーティング回路 1 0 6 とすることができることを示している。そのようなルーティング回路の様々な例は、より詳細に本明細書に記載される。本明細書に記載のように、そのようなルーティング回路は、第 1 及び第 2 の P A ブロック 1 1 0、1 2 0 が、送受信機 (図示せず) と別個に、共に、又はそれらの任意の組み合わせでインターフェースすることを可能にすることができる。いくつかの用途では、このような特徴は、実質的に同一の P A ブロックを使用してチップセット設計に大幅な柔軟性を提供す

10

20

30

40

50

ることができる。

【 0 0 2 4 】

[3 9] 図 3 及び図 4 は、同一の P A ブロック 1 1 0、1 2 0 を利用するそのような設計の柔軟性の例を示している。図 3 において、第 1 及び第 2 の P A ブロック 1 1 0、1 2 0 を有する P A システム 1 0 2 は、R F 信号のソースが（送受信機では）モードによって分離されるように実施される。したがって、第 1 の P A ブロック 1 1 0 は、入力 1 3 0 を介して 1 つ以上の第 1 のモード信号を受信することができる。同様に、第 2 の P A ブロック 1 2 0 は、入力 1 4 0 を介して 1 つ以上の第 2 のモード信号を受信することができる。そのような第 1 及び第 2 のモードの例は、より詳細に本明細書中に記載されている。

【 0 0 2 5 】

[4 0] 図 3 の例では、第 1 の P A ブロック 1 1 0 のルーティング回路 1 0 6 は、入力 1 3 0 を介して受信した 1 つ以上の第 1 モード信号が、それぞれの P A にルーティングされるように構成することができる。例えば、増幅される第 1 の R F 信号（第 1 モード）は、経路 1 3 2 a を介して第 1 の P A にルーティングすることができる。同様に、増幅される第 2 の R F 信号（第 1 のモード）は、経路 1 3 2 B を介して第 2 の P A にルーティングすることができる。

【 0 0 2 6 】

[4 1] 図 3 を参照すると、入力 1 4 0 を介して受信した 1 つ以上の第 2 のモード信号、それぞれの P A にルーティングされる。例えば、増幅される第 1 の R F 信号（第 2 のモード）は、経路 1 4 2 a を介して第 1 の P A にルーティングすることができる。同様に、増幅される第 2 の R F 信号（第 2 モード）は、経路 1 4 2 b を介して第 2 の P A にルーティングすることができる。したがって、第 1 及び第 2 の P A ブロック 1 1 0、1 2 0 の入力は、図 3 の例では一般的に分離されたままである。

【 0 0 2 7 】

[4 2] 図 4 は、第 1 及び第 2 の P A ブロック 1 1 0、1 2 0 を有する P A システム 1 0 2 が、R F 信号のソースを周波数によって分離されるように実施される。したがって、第 1 の P A ブロック 1 1 0 は、送受信機（図示せず）から複数の周波数分離された R F 信号を受信することができる。本明細書の説明のために、そのような周波数分離及び関連する周波数は、周波数値、周波数範囲（例えば、周波数帯域のような）、又はそれらの任意の組合せに基づくことができる。

【 0 0 2 8 】

[4 3] 図 4 の例では、第 1 の周波数を有する第 1 の R F 信号は、第 1 の入力 1 3 4 を介してルーティング回路 1 0 6 によって受信されることが示されている。同様に、第 2 の周波数を有する第 2 の R F 信号は、第 2 の入力 1 3 6 を介してルーティング回路 1 0 6 によって受信されることが示されている。そのような第 1 及び第 2 の周波数の例は、より詳細に本明細書に記載される。

【 0 0 2 9 】

[4 4] 図 4 の P A システム 1 0 2 が第 1 の P A ブロック 1 1 0 で動作する場合は、ルーティング回路 1 0 6 は、R F 信号が入力（1 3 4 及び / 又は 1 3 6）を介して受信され、第 1 の P A ブロック 1 1 0 の各 P A にルーティングされるように構成することができる。例えば、増幅される第 1 の R F 信号（第 1 の周波数）は、経路 1 3 2 a を介して第 1 の P A にルーティングすることができる。同様に、増幅される第 2 の R F 信号（第 2 の周波数）は、経路 1 3 2 b を介して第 2 の P A にルーティングすることができる。

【 0 0 3 0 】

[4 5] 図 4 の P A システム 1 0 2 が第 2 の P A ブロック 1 2 0 で動作する場合は、ルーティング回路 1 0 6 は、R F 信号が入力（1 3 4 及び / 又は 1 3 6）を介して受信され、第 2 の P A ブロック 1 2 0 の各 P A にルーティングされるように構成することができる。2 つの P A ブロック間の R F 信号のそのようなルーティングは、第 1 の P A ブロック 1 1 0 に実装された信号経路 1 3 8、並びに第 1 及び第 2 の P A ブロック 1 1 0、1 2 0 間に実装された信号経路 1 4 4 によって容易にされることが示される。したがって、増幅さ

10

20

30

40

50

れる第1のRF信号(第1の周波数)は、信号経路138の一つ、信号経路144の一つ、及び経路142aを介して第2のPAブロック120の第1のPAにルーティングすることができる。同様に、増幅される第2のRF信号(第2の周波数)は、信号経路138の一つ、信号経路144の一つ、及び経路142bを介して第2のPAブロック120の第2のPAにルーティングすることができる。

【0031】

[46] 図3及び図4を参照して説明した上述の実施例に基づいて、実質的に同一のPAブロック110120が、帯域分離(図3)及び周波数分離(図4)の構成の両方に利用することができることが分かる。本明細書に記載のように、そのような有利な柔軟性は、ルーティング回路106の1つ以上の特徴によって容易にすることができる。

10

【0032】

[47] いくつかのRF用途において、PAブロック(例えば、図3及び4の第1のPAブロック110)に実装されたルーティング回路によって提供される上述の有利な特徴は、2G及び3Gモードを含むPAシステムにおいて有用であり得る。2G及び3G用途の事情においては、図5及び図6は図7~12のPAシステムの様々な例との比較のために従来のPAシステムの例を示し、本明細書に記載のルーティング機能は少なくとも1つのPAブロック内に実装することができる。

【0033】

[48] 様々な実施例が、2G及び3G用途の事情で説明されているが、本開示の1つ以上で使用される特徴は、過去に使用された、現在使用されている、将来使用されるであろうモードの他の組み合わせ、又はそれらの任意の組み合わせでも実施され得ることが理解されるであろう。また、3G帯域のために実施される1つ以上の特徴は、4G帯域のためにも実施され得ることが理解されるであろう。

20

【0034】

[49] 図5は、送受信機(図示せず)からの2G及び3Gの信号を処理するように構成された従来のPAシステム10の一例を示している。そのような信号は、送受信機からのモード(例えば、2G及び3G)によって分離される。したがって、一つ以上の2G信号が2GPAブロック12に直接供給されることができ、一つ以上の3G信号が3GPAブロック14に直接供給されることができる。例えば、2GPAブロック12は、単一の入力を介してそれぞれの信号(2GLB/2GHB)を受信するデュアルバンドPA(2G低帯域(LB)、2G高帯域(HB))を含むことが示されている。同様に、3GPAブロック14は、単一の入力を介してそれぞれの信号(3GLB/3GMB)を受信するデュアルバンドPA((3GLB)、3G中帯域(MB))を含むことが示されている。

30

【0035】

[50] 図6は、送受信機(図示せず)からの2G及び3Gの信号を処理するように構成された従来のPAシステム20の一例を示している。そのような信号は、送信機からの周波数によって分離されている(例えば、2GLB/3GLB及び2GHB/3GMB)。そのような入力信号を2GPAブロック22及び3GPAブロック24内の適切なPAにルーティングするように、スイッチング回路26が一般的に提供され、スイッチング回路26は2GPA及び3GPAブロック22、24の両方の外部にある。

40

【0036】

[51] スwitching回路26は、2つの入力のそれぞれについての極、及び各極のための2つのスローを有することが描かれている。より具体的には、第1の極を2GLB信号又は送受信機からの3GLB信号を受信することが示され、第2の極は2GHB信号又は送受信機から3GMB信号を受信することが示されている。2Gモードで動作している場合、第1の極は、第1のスローに接続され、それによって2GLB信号を2GPAブロック22内の2GLBPAにルーティングすることができ、第2の極は、第2のスローに接続され、2GHB信号を同じく2GPAブロック22内の2GHBPAにルーティングすることができる。3Gモードで動作している場合、第1の極は、第1のスローに接続され、それによって3GLB信号を3GPAブロック24内の3GLBPAにルーティング

50

することができ、第2の極は、第2のスローに接続され、3 G M B 信号を同じく3 G P A ブロック24内の3 G M B P A にルーティングすることができる。

【0037】

[52] 図5及び図6を参照して説明した上述の実施例ではP Aブロックの入力構成は、モード設定分離及び周波数分離した構成の間で著しく異なっていることが分かる。例えば、図5の2 G P Aブロック12及び3 G P Aブロック14のそれぞれにおいて、単一の入力は、対応するP Aのブロック内の2つの入力経路に分割されることが示されている。対照的に、図6の2 G P Aブロック22及び3 G P Aブロック24のそれぞれに、2つの別個の入力経路は、2つのP Aのために提供されることが示されている。したがって、図5の2 G P Aブロック12及び図6の2 G P Aブロック22は、一般的に入れ替えることができない。同様に、図5の3 G P Aブロック14と図6の3 G P Aブロック24も、一般的に入れ替えることができない。

10

【0038】

[53] 図7～12は、ルーティング回路100が少なくとも一つのP Aブロックに実装されたP Aシステムの非限定的な例を示している。図7及び8は、モード分離及び周波数分離ソース構成の例をそれぞれ示し、2 G P Aブロックは、そのようなルーティング回路を含んでいる。図9及び図10は、周波数分離ソース構成の例をそれぞれ示し、3 G P Aブロックは、そのようなルーティング回路を含んでいる。図11及び12は、付加的な例を示し、2 G P A及び3 G P Aブロックの一つは、そのようなルーティング回路を含んでいる。

20

【0039】

[54] 図7では、P Aシステム150は、送受信機（図示せず）でのモードによって分離されたR F信号を受信するように構成されることが示されている。P Aシステム150は、2 G P Aブロック110及び3 G P Aブロック120を含むことが示されている。2 G P Aブロック110は、単一のソースから2 G L B / 2 G H B 信号を受信するように構成されたルーティング回路100を含むことが示されている。より具体的には、ルーティング回路100は、2つの入力ポート（113 A、113 B）及び2つの対応するスイッチ（S 1、S 2）を含むことができ、各入力ポートは、対応するスイッチの極に接続されている。例えば、第1の入力ポート113 aは第1スイッチS 1の極に接続することができ、第2の入力ポート113 bは第2のスイッチS 2の極に接続することができる。

30

【0040】

[55] 図7の例では、スイッチS 1、S 2のそれぞれは、2つのスローを含むことが示されている。第1スイッチS 1について、第1のスローは2 G L B P Aの入力に接続されることが示されている。同様に、第2のスイッチS 2の第1のスローは、2 G H B P Aの入力に接続されることが示されている。

【0041】

[56] 第1及び第2のスイッチS 1、S 2のそれぞれの第2のスローは、図7の構成例では使用されないインタフェースポート（114 a又は114 b）に接続されることが示されている。周波数分離構成で実装された場合（例えば、図8）、そのようなインタフェースポートは、2 G P A及び3 G P Aブロック間に所望の接続を提供することができる。

40

【0042】

[57] 図7を参照すると、3 G P Aブロック120は、3 G L B P A及び3 G M B P Aにそれぞれ接続された2つの入力ポート123 A、123 Bを含むことが示されている。したがって、単一周波数分離ソースからの3 G L B / 3 G M B 信号は、3 G P Aブロック120の2つの入力ポート123 a、123 bに分割されることが示されている。したがって、3 G P A 120ブロックは、2 G P Aブロック110からの3 G 信号を一般的に独立して処理することができる。

【0043】

[58] 同様に、単一の周波数で分離されたソースからの2 G L B / 2 G H B 信号は、

50

2 G P A 1 1 0 の 2 つの入力ポート 1 1 3 a、1 1 3 b に分割されることが示されている。したがって、(図 7 に示すように) 第 1 のスローに接続された極を有する 2 つのスイッチ S 1、S 2 で、2 G P A ブロックは 3 G P A 1 2 0 からの 2 G 信号を一般に独立して処理することができる。

【 0 0 4 4 】

[5 9] 図 8 では、P A システム 1 5 2 は、送受信機 (図示せず) の周波数によって分離された R F 信号を受信するように構成されることが示されている。P A システム 1 5 2 は、ブロック 2 G P A ブロック 1 1 0 及び 3 G P A 1 2 0 を含むことに示されている。いくつかの実施形態では、図 8 の 2 G P A 及び 3 G P A ブロック 1 1 0、1 2 0 は、図 7 の 2 G P A 及び 3 G ブロック 1 1 0、1 2 0 と実質的に同一であることができる。本明細書で説明するように、入力構成は、図 8 の周波数分離システムに対応するように、図 7 の例から調整することができる。

10

【 0 0 4 5 】

[6 0] 図 8 は、周波数分離ソースからの 2 G L B / 3 G L B 信号は、第 1 の入力ポート 1 1 3 a に提供されることが示されている。図 8 に示すように第 2 のスローに接続された極を持つ第 1 のスイッチ S 1 で、2 G L B / 3 G L B 信号は、2 G P A ブロック 1 1 0 の第 1 のインターフェースポート 1 1 4 a、ブロック間の接続 1 1 5 の 1 つ、及び 3 G P A ブロック 1 2 0 の第 1 の入力ポート 1 2 3 a を介して、増幅のために 3 G P A ブロック 1 2 0 の 3 G L B P A にルーティングすることができる。

【 0 0 4 6 】

20

[6 1] 同様に、周波数分離ソースからの 2 G H B / 3 G M B 信号は、第 2 の入力ポート 1 1 3 b に提供されることが示されている。図 8 に示すように第 2 のスローに接続された極を持つ第 2 のスイッチ S 2 で、2 G H B / 3 G M B 信号は、2 G P A ブロック 1 1 0 の第 2 のインターフェースポート 1 1 4 b、ブロック間の接続 1 1 5 の 1 つ、及び 3 G P A ブロック 1 2 0 の第 2 の入力ポート 1 2 3 b を介して、増幅のために 3 G P A ブロック 1 2 0 の 3 G M B P A にルーティングすることができる。

【 0 0 4 7 】

[6 2] 図 8 の例では、入力信号のすべては、増幅のために 3 G P A ブロック 1 2 0 にルーティングされることが示されている。しかし、そのような入力信号の一部又は全部は、2 G P A ブロック 1 1 0 によって増幅もされ得ることが理解されるであろう。

30

【 0 0 4 8 】

[6 3] 図 9 及び図 1 0 は、モード分離及び周波数分離されたソース構成の例を示し、3 G P A ブロックはそのようなルーティング回路を含んでいる。図 9 では、P A システム 1 5 4 は、送受信機 (図示せず) でのモードによって分離された R F 信号を受信するように構成されることが示されている。P A システム 1 5 4 は、2 G P A ブロック 1 1 0 及び 3 G P A ブロック 1 2 0 を含むことが示されている。3 G P A ブロック 1 2 0 は、ルーティング回路 1 0 0 を含むことが示されている。2 G P A ブロック 1 1 0 の代わりに 3 G P A ブロック 1 2 0 に実装されているルーティング回路 1 0 0 以外に、図 9 の P A システム 1 5 4 は、図 7 の例と同様とすることができる。

【 0 0 4 9 】

40

[6 4] したがって、単一周波数分離ソースからの 2 G L B / 2 G H B 信号は、2 G P A ブロック 1 1 0 の 2 つの入力ポートに分割されることが示されている。したがって、2 G P A ブロック 1 1 0 は、3 G P A ブロック 1 2 0 からの 2 G 信号を一般に独立して処理することができる。同様に、単一周波数分離ソースから 3 G L B / 3 G M B 信号は、3 G P A ブロック 1 2 0 の 2 つの入力ポートに分割されることが示されている。(図 9 に示すように) 第 1 のスローに接続された極を有する 2 つのスイッチ S 1、S 2 で、3 G P A ブロックは、2 G P A ブロック 1 1 0 からの 3 G 信号を一般に独立して処理することができる。

【 0 0 5 0 】

[6 5] 図 1 0 で、P A システム 1 5 6 は、送受信機 (図示せず) で周波数によって分

50

離された R F 信号を受信するように構成されることが示されている。P A システム 1 5 6 は、2 G P A ブロック 1 1 0 及び 3 G P A ブロック 1 2 0 を含むことが示されている。3 G P A ブロック 1 2 0 は、ルーティング回路 1 0 0 を含むことが示されている。2 G P A ブロック 1 1 0 の代わりに 3 G P A ブロック 1 2 0 に実装されているルーティング回路 1 0 0 以外に、図 1 0 の P A システム 1 5 6 は、図 8 の例と同様とすることができる。

【 0 0 5 1 】

[6 6] したがって、本明細書に記載のように、周波数分離ソースからの 2 G L B / 3 G L B 信号は 3 G P A ブロック 1 2 0 の第 1 の入力ポートに提供され、2 G P A ブロック 1 1 0 の 2 G L B P A にルーティングすることができることが示されている。同様に、周波数分離ソースからの 2 G H B / 3 G M B 信号は、3 G P A ブロック 1 2 0 の第 2 の入力ポートに提供され、2 G P A ブロック 1 1 0 の 2 G H B P A にルーティングすることができることが示されている。図 1 0 の例では、入力信号のすべては、増幅のために 2 G P A ブロック 1 1 0 にルーティングされることが示されている。しかし、そのような入力信号の一部又は全部は、3 G P A ブロック 1 2 0 によって増幅もされ得ることが理解されるであろう。

【 0 0 5 2 】

[6 7] 図 5 及び図 6 の例の従来の P A システム、並びに 7 ~ 1 2 の P A システムの実施例では、(2 G P A ブロック内の) 2 G L B P A の出力は、ローパスフィルタを介してアンテナスイッチにルーティングされることが示されている。同様に、2 G H B P A の出力は、ローパスフィルタを介してアンテナスイッチにルーティングされることが示されている。3 G 信号について、増幅された信号は、3 G L B 及び 3 G M B P A の出力から帯域選択スイッチ及びデュプレクサバンクを介してアンテナスイッチにルーティングされることが示されている。アンテナスイッチは、増幅された 2 G / 3 G 信号の送信を容易にするために、アンテナポートに接続されることが示されている。

【 0 0 5 3 】

[6 8] いくつかの実施形態では、同一のアンテナポート及びアンテナスイッチは、受信 (R x) 動作を容易にすることができる。そのような場合には、受信された信号は、アンテナポートからアンテナスイッチ及びデュプレクサバンクを介して「受信出力 (R x O u t p u t s) 」にルーティングすることができる。

【 0 0 5 4 】

[6 9] 図 7 ~ 1 2 の P A システムの様々な例では、2 G P A ブロック 1 1 0 は、フロントエンドモジュール (F E M) として描かれている。しかしながら、本明細書に記載される 1 つ以上の特徴を有する 2 G P A ブロックは、他の種類のデバイスとして実装されることもできる。

【 0 0 5 5 】

[7 0] いくつかの実施形態では、本明細書に記載のような 1 つ以上の特徴を有する 3 G P A ブロック 1 2 0 は、例えば、ダイ (例えば、P A ダイ) 又はパッケージ化されたモジュール (例えば、P A モジュール又はフロントエンドモジュール) に実装することができる。いくつかの実施形態では、本明細書に記載された 1 つ以上の特徴を有する 2 G P A ブロック 1 1 0 及び 3 G P A ブロック 1 2 0 は、必ずしも別個のデバイスに実装する必要はなく、そのような P A ブロックの一部又は全部は、共通のデバイスに実装することができる。

【 0 0 5 6 】

[7 1] 図 7 ~ 1 2 を参照して本明細書に記載の様々な実施例では、同一の P A ブロックは、モード分離及び周波数分離用途の両方に使用することができることが分かる。より具体的には、入力ポートへの接続と P A ブロック間の接続に関する小さな変更によって、同一の P A ブロックは、モード分離及び周波数分離用途の両方のために利用することができるようになる。また、(周波数分離操作 (例えば、図 6) のための従来の P A システムでの) 外部スイッチの必要性を排除することができる。

【 0 0 5 7 】

【 7 2 】 図 1 1 及び 1 2 は、図 7 ~ 1 0 を参照して説明した様々な構成から実施することができる変形の例を示す。他の設計の変形も可能であることが理解されるであろう。

【 0 0 5 8 】

【 7 3 】 図 1 1 では、P A システム 1 6 0 は、例えば、2 つの別個の 2 G 送受信機を含む状況に適するように構成することができる。例えば、1 つの送受信機は低帯域信号 2 G L B を提供することができ、他の送受信機は P A システム 1 6 0 に高帯域信号 2 G H B を提供することができる。そのような状況では、2 G L B 及び 2 G H B 信号は、図 7 の例と同様に 2 G P A ブロック 1 1 0 の第 1 及び第 2 の入力ポートに提供することができる。したがって、2 G L B と 2 G H B 信号の一方又は両方は、本明細書に記載されるように 2 G P A ブロック 1 1 0 に対応する P A によって増幅することができる。

10

【 0 0 5 9 】

【 7 4 】 図 1 2 は、いくつかの実施形態では、本開示の 1 つ以上の特徴が、例えば、3 G / 4 G の増幅経路を介して複数の 2 G 信号の処理を容易にするために利用できることを示している。図 1 2 の P A システム 1 6 2 では、低帯域 2 G 信号 (2 G L B) が、3 G / 4 G 低帯域 P A 及び 3 G / 4 G 超低帯域 P A に提供されることが示されている。このような技術に関するさらなる詳細は、3 G / 4 G 線形経路組み合わせを使用した 2 G 増幅のための回路及び方法と題する 2 0 1 4 年 8 月 1 7 日に出願された米国仮特許出願第 6 2 / 0 3 8 3 2 2 号、及び 3 G / 4 G 線形経路組み合わせを使用した 2 G 増幅のための回路及び方法と題する対応する米国出願に記載され、それらのそれぞれは、その全体が明示的に参照により組み込まれ、本出願の明細書の一部とみなされる。また、図 1 2 に示すように、そのような特徴は、2 G P A ブロック 1 2 0 から 2 G H B P A を排除することができる。

20

【 0 0 6 0 】

【 7 5 】 いくつかの実施形態では、前述の機能を容易にする入力構成は、3 G / 4 G P A ブロック 1 1 0 に実装されたルーティング回路 1 0 0 の一部とすることができる。図 1 2 の例に示すように、そのようなルーティング回路は、(3 G / 4 G P A ブロック 1 1 0) 3 G / 4 G M B P A へ、又はブロック間接続 1 1 5 を介した (2 G P A ブロック 1 2 0 の) 2 G H B P A への 2 G / 3 G 4 G M B 信号のルーティングを可能にするスイッチ S 3 を含むこともできる。

【 0 0 6 1 】

【 7 6 】 図 1 3 は、P A システムを動作させるために実施することができる処理 2 0 0 を示している。ブロック 2 0 2 では、R F 信号は、第 1 の P A のインターフェースで受信することができる。ブロック 2 0 4 では、インターフェースは、第 2 の P A への R F 信号経路を動作させることができる。

30

【 0 0 6 2 】

【 7 7 】 図 1 4 は、P A システムを有するデバイスを製造するために実施することができる処理 2 1 0 を示している。ブロック 2 1 2 では、第 1 の P A ブロックは、第 1 のデバイスに実装することができる。ブロック 2 1 4 では、そのようなルーティング回路などのインターフェースは、第 1 の P A ブロックに含めることができる。そのようなインターフェースは、R F 信号を受信し、第 1 の P A ブロック又は第 2 のデバイスの第 2 の P A ブロックにルーティングするように構成することができる。

40

【 0 0 6 3 】

【 7 8 】 図 1 5 は、携帯電話などの無線デバイスにおけるチップセットを実装するために利用することができる処理 2 2 0 を示している。ブロック 2 2 2 では、第 1 の P A デバイスは、回路基板に実装することができる。ブロック 2 2 4 では、第 2 の P A デバイスは、回路基板に実装することができる。ブロック 2 2 6 では、電気接続は、信号が送受信機から第 1 の P A デバイスに提供されることができるよう形成することができる。ブロック 2 2 8 では、電気接続は、信号が第 1 の P A デバイスから第 2 の P A デバイスにルーティングできるように第 1 及び第 2 の P A デバイス間で行うことができる。

【 0 0 6 4 】

【 7 9 】 いくつかの実施態様では、本明細書に記載の 1 以上の特徴を有するデバイス及

50

び／又は回路は、無線デバイスなどのRFデバイスに含めることができる。このようなデバイス及び／又は回路は、本明細書に記載のモジュラー形式、又はそれらの組み合わせにより無線デバイス内で直接に実装することができる。いくつかの実施形態では、そのような無線デバイスは、例えば、携帯電話、スマートフォン、電話機能の有無にかかわらずハンドヘルド無線デバイス、無線タブレット等を含むことができる。

【0065】

〔80〕図16は、本明細書に記載される1つ以上の有利な特徴を有する例示的な無線デバイス400を示している。本明細書に記載される1つ以上の特徴を有するPAシステムの文脈では、そのようなPAシステムは、一般的に点線のボックス102によって描くことができる。本明細書に記載のように、そのようなPAシステムは、第1及び第2のPAブロック110、120を含むことができ、そのようなPAブロックの少なくとも1つはインターフェース100（例えば、ルーティング回路）を含むことができる。そのようなインターフェースは、送受信機410から1つ以上のRF信号を受信し、本明細書に記載されるようにルーティングすることができる。他のRF信号420は、送受信機410からRFシステム102に提供することができる。いくつかの実施形態（例えば、送受信機410が周波数分離された信号を提供する場合）においては、PAシステム102は、第1及び第2のPAブロック110、120間に1つ以上の電気接続115を含むことができる。

【0066】

〔81〕さらに図16に示すように、PAブロック110、120の一方又は両方からの増幅された信号は、デュプレクサ430のアセンブリに提供することができる。そのような増幅された信号は、送信のためにアンテナスイッチ432を介してアンテナ416にルーティングすることができる。

【0067】

〔82〕例示する無線デバイス400では、アンテナを介して受信したRF信号416は、アンテナスイッチ432及びデュプレクサ430を介して1つ以上のローノイズアンプ（LNA）418にルーティングすることができる。LNA418からの出力は、さらなる処理のために送受信機410にルーティングすることができる。

【0068】

〔83〕送受信機410は、ユーザに適したデータ及び／又は音声信号と送受信機410に適したRF信号との間の変換を提供するように構成されたベースバンドサブシステム408と相互作用することが示されている。送受信機410は、無線デバイスの動作のために電力を管理するように構成された電力管理構成要素406に接続されるように示されている。このような電力管理はまた、ベースバンドサブシステム408及びPAシステム102の動作を制御することができる。

【0069】

〔84〕ベースバンドサブシステム408は、ユーザに提供され、ユーザから受け取る音声及び／又はデータの様々な入力及び出力を容易にするためにユーザインタフェース402に接続されることが示されている。ベースバンドサブシステム408は、無線デバイスの動作を容易にするために、及び／又はユーザの情報の格納を提供するために、データ及び／又は命令を格納するように構成されたメモリ404にも接続することができる。

【0070】

〔85〕多数の他の無線デバイスの構成は、本明細書に記載の1つ以上の特徴を利用することができる。例えば、無線デバイスは、マルチバンドのデバイスである必要はない。他の例において、無線デバイスは、ダイバーシティアンテナなどの追加のアンテナ、及びこのようなWi-Fi、ブルートゥース、及びGPSのような付加的な接続機能を含むことができる。

【0071】

〔86〕文脈が明らかに他を求めない限り、本明細書及び特許請求の範囲を通じて、「含む」等の語は、排他的又は網羅的な意味とは逆に、包括的な意味で解釈されるべきであ

10

20

30

40

50

る。換言すると、「含んでいるが、それに限定されない」という意味である。本明細書で一般的に使用される、「結合され」という語は、直接に接続された、又は1つ以上の中間要素を介して接続されてもよい2つ以上の要素を参照している。また、「本」、「上」、「下」及び同様な語は、本出願において使用される場合、この出願の全体を参照するものであり、この明細書のいずれの特定の部分をも参照するものではない。文脈が許せば、単数又は複数を使用した上記の記載の語は、それぞれ複数又は単数を含んでもよい。2つ以上の項目のリストを参照した語「又は」は、リスト内の項目のいずれか、リスト内の項目のすべて、及び項目の任意の組み合わせという解釈のすべてをカバーする。

【0072】

[87] 本発明の実施形態の上記の詳細な説明は、網羅的であること、又は上記の開示された正確な形態に本発明を限定するものではない。例示の目的のために本発明の特定の実施形態及び例が上記に記載されているが、当業者が認識するように、本発明の範囲内で様々な同等の修正が可能である。例えば、処理又はブロックが所与の順序で提示されているが、代替的な実施形態は、異なる順序で、ルーチンを実施し、又はブロックを有するシステムを使用してもよく、いくつかの処理又はブロックは、削除、移動、追加、再分割、結合及び/又は修正してもよい。これらのプロセス又はブロックのそれぞれは、様々な異なる方法で実施することができる。また、処理又はブロックは続けて実行されるものとして示された時間にあるが、これらの処理又はブロックは、その代わりに並行して行ってもよいし、異なる時間に行ってもよい。

【0073】

[88] 本明細書で提供される本発明の教示は、必ずしも上記のシステムに限らず、他のシステムにも適用することができる。上述の様々な実施形態の要素及び行為は、さらなる実施形態を提供するために組み合わせることができる。

【0074】

[89] 本発明のいくつかの実施形態を説明してきたが、これらの実施形態は例としてのみ提示されており、本開示の範囲を限定するものではない。実際、本明細書に記載の新規な方法及びシステムは、他の様々な形態で実施することができる。また、種々の省略、置換、及び本明細書に記載される方法及びシステムの形態の変更は、本開示の精神から逸脱することなくなされる。添付の特許請求の範囲及びそれらの均等物は、本開示の範囲及び精神内に入るような形態又は修正を包含することを意図している。

【図 1】

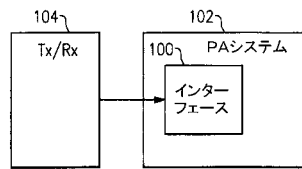


FIG.1

【図 2】

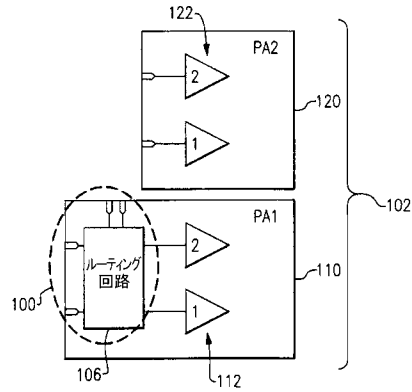


FIG.2

【図 3】

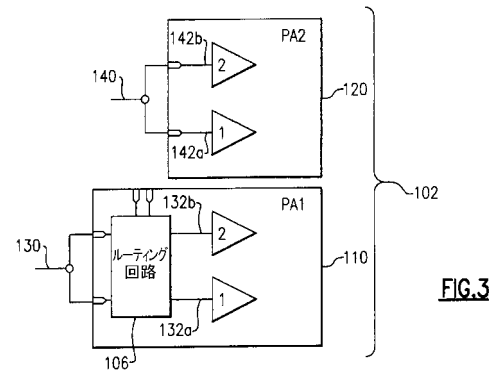


FIG.3

【図 4】

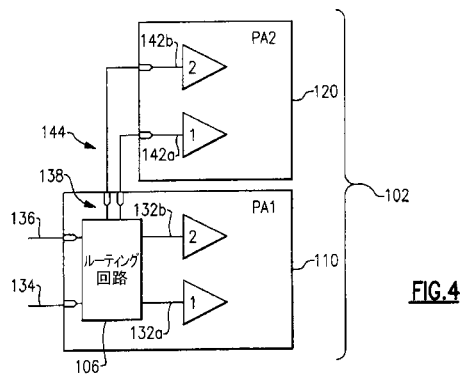


FIG.4

【図 5】

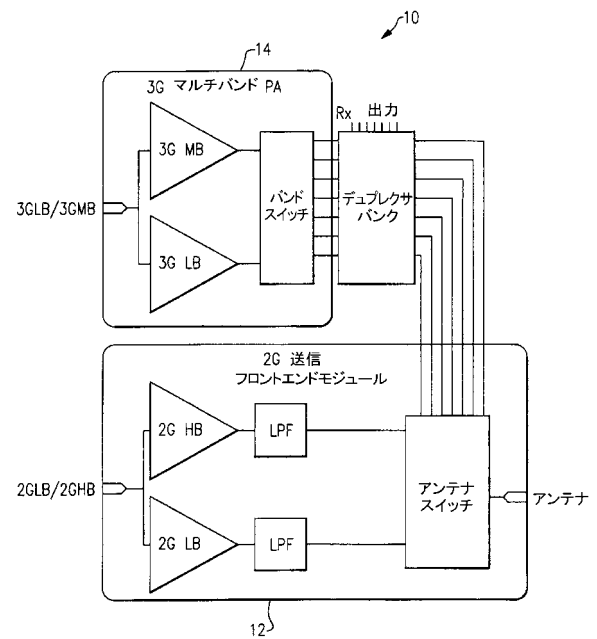
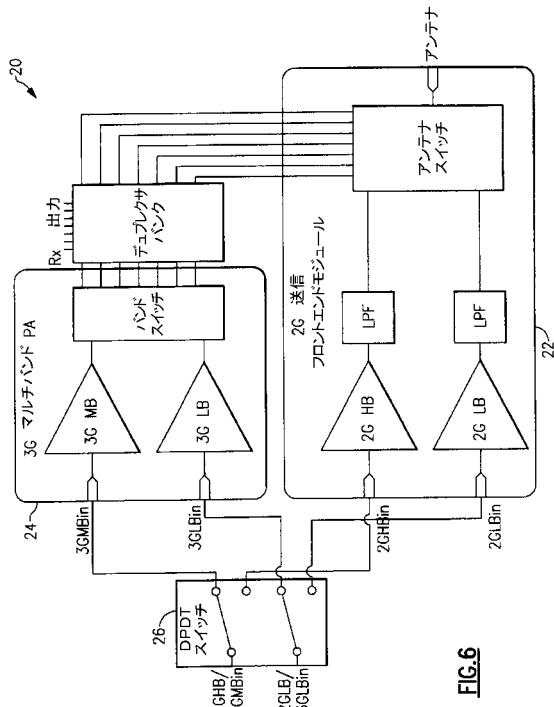
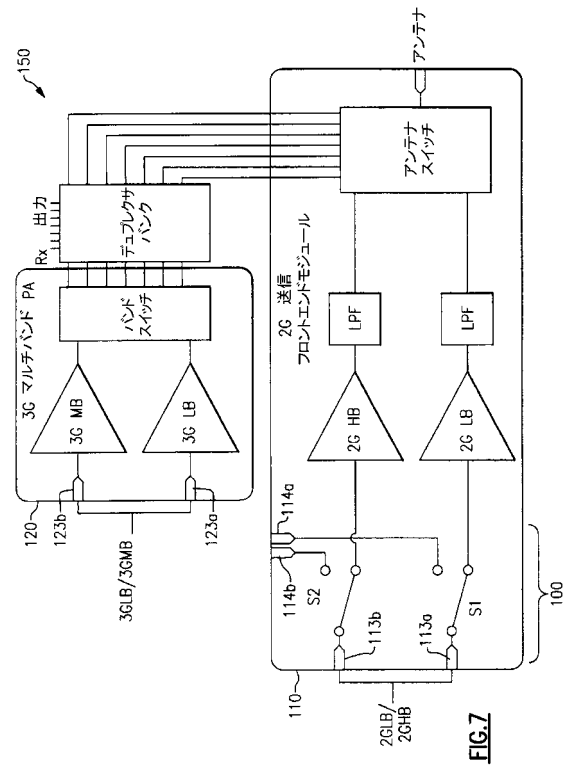


FIG.5

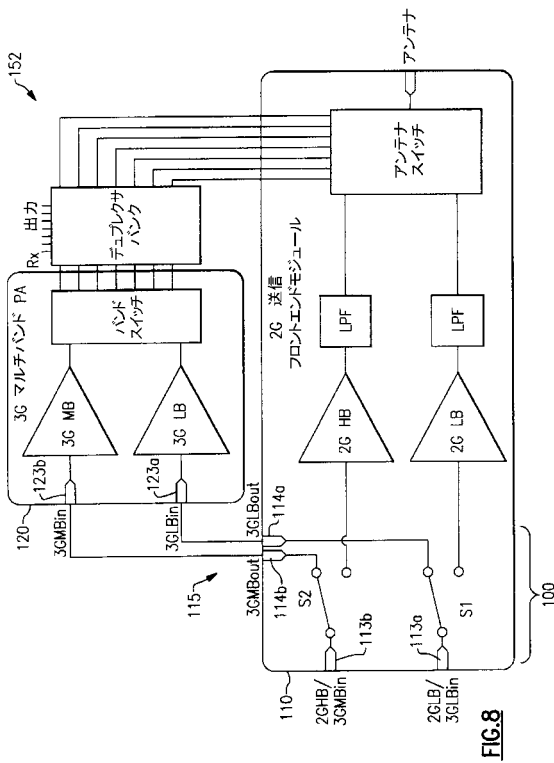
【図 6】



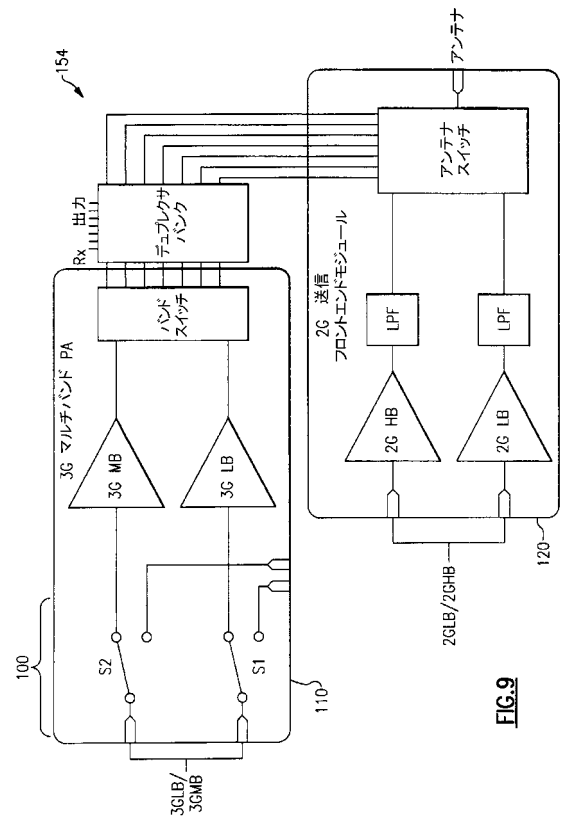
【図 7】



【図 8】



【図 9】



【図 10】

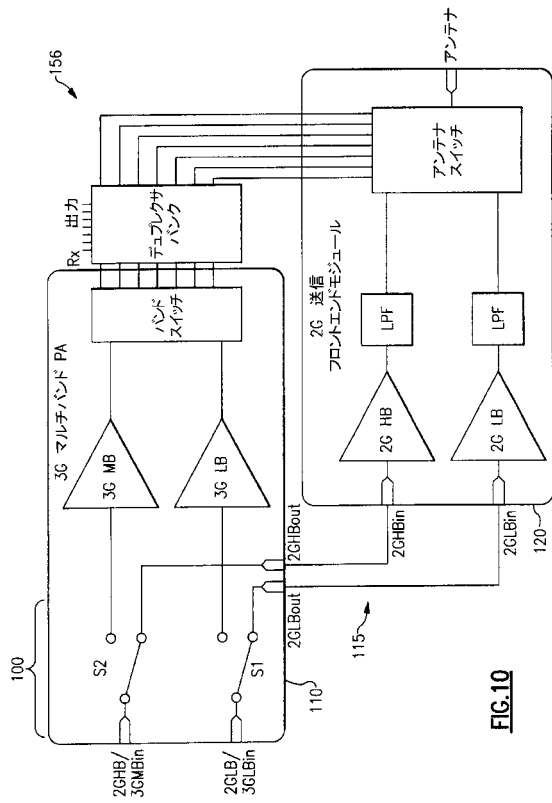


FIG.10

【図 11】

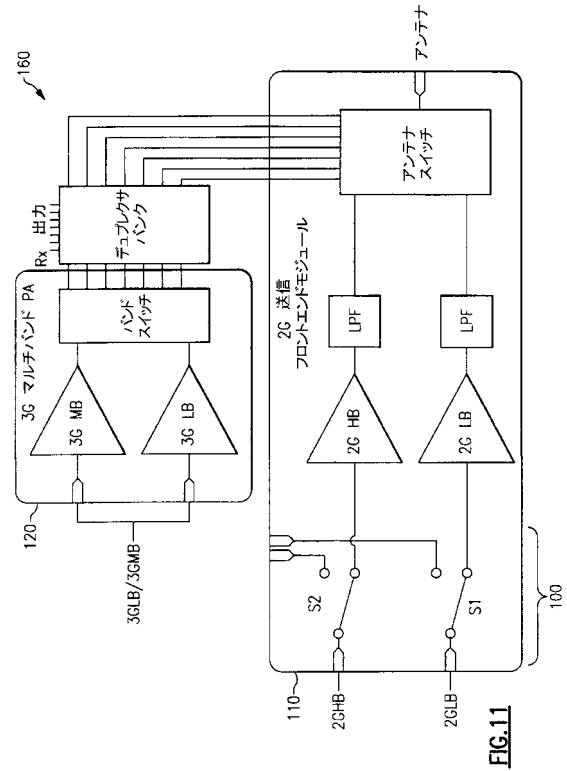


FIG.11

【図 12】

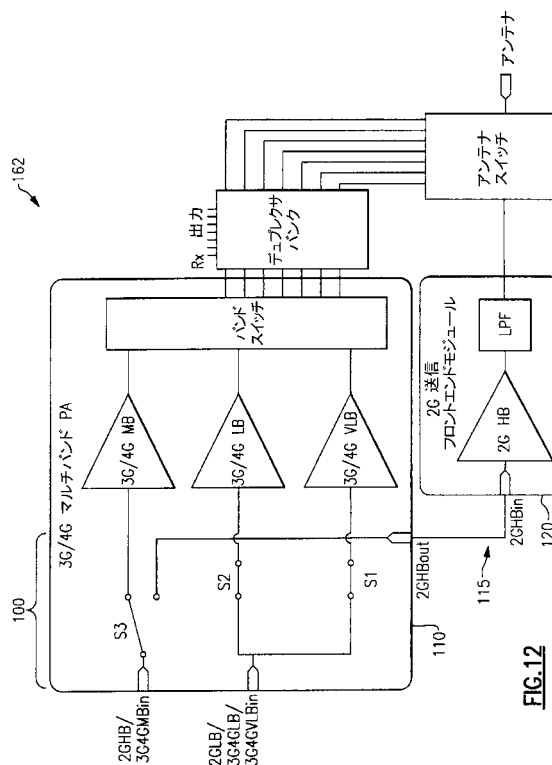


FIG.12

【図 13】

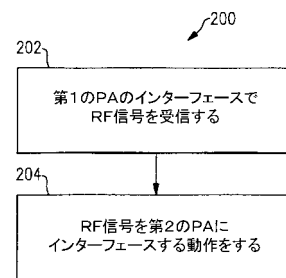


FIG.13

【図 14】

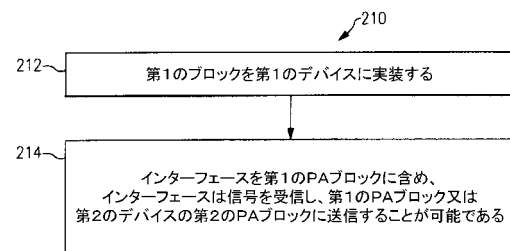


FIG.14

【図 15】

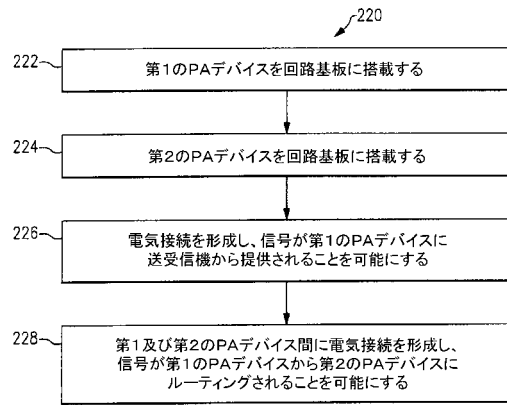


FIG.15

【図 16】

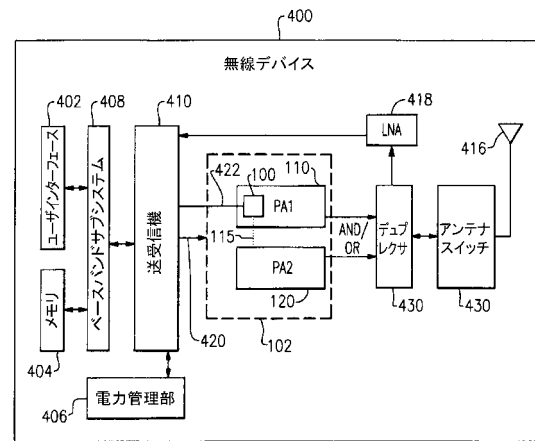


FIG.16

フロントページの続き

(72)発明者 ペンティコフ、 ジョエル アンソニー

アメリカ合衆国 5 2 4 1 1 アイオワ州 シーダーラピッズ オールド ミル コート ノース
イースト 4 9 2 8

F ターム(参考) 5J500 AA01 AA04 AA41 AC91 AF15 AF18 AH39 AK42 AM00 AS14

AT01

5K060 CC04 CC17 DD04 HH06 HH11 HH39 JJ23

【外国語明細書】
2016042700000001.pdf