

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 4 区分

【発行日】平成26年11月13日 (2014.11.13)

【公開番号】特開2013-73660(P2013-73660A)

【公開日】平成25年4月22日 (2013.4.22)

【年通号数】公開・登録公報2013-019

【出願番号】特願2011-213698(P2011-213698)

【国際特許分類】

G 1 1 C 11/4093 (2006.01)

H 0 3 K 5/151 (2006.01)

【F I】

G 1 1 C 11/34 3 5 4 P

H 0 3 K 5/15 C

【手続補正書】

【提出日】平成26年9月25日 (2014.9.25)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

入力信号を受けて反転信号を出力する第 1 のインバータと、
前記反転信号を受けて第 1 の出力信号を出力する第 2 のインバータと、
前記入力信号を受けて第 2 の出力信号を出力する第 3 のインバータと、
前記第 3 のインバータと出力信号線を共有する補助インバータと、を備え、
前記第 3 のインバータおよび前記補助インバータは、前記入力信号の反転信号を電源とすることを特徴とする半導体装置。

【請求項 2】

前記第 3 のインバータおよび前記補助インバータは、前記第 1 のインバータから出力される反転信号を電源とすることを特徴とする請求項 1 に記載の半導体装置。

【請求項 3】

前記入力信号を受けて反転信号を出力する第 4 のインバータ、を更に備え、
前記第 3 のインバータおよび前記補助インバータは、前記第 4 のインバータから出力される反転信号を電源とすることを特徴とする請求項 1 に記載の半導体装置。

【請求項 4】

前記補助インバータは、第 1 導電型トランジスタと第 2 導電型トランジスタを含み、かつ、いずれのトランジスタの制御電極もオン電位に固定されていることを特徴とする請求項 1 から 3 のいずれかに記載の半導体装置。

【請求項 5】

前記第 1 および第 2 の出力信号のうちの一方を偶数回反転させた信号と他方を奇数回反転させた信号を合成する合成回路、を更に備えることを特徴とする請求項 1 から 4 のいずれかに記載の半導体装置。

【請求項 6】

外部から供給されるコマンド信号をデコードするコマンドデコーダ、を更に備え、
前記入力信号は前記コマンド信号の各ビットであり、前記第 1 および第 2 の出力信号が前記コマンドデコーダに入力されることを特徴とする請求項 1 から 5 のいずれかに記載の半導体装置。

【請求項 7】

位相制御された内部クロック信号を生成するクロック生成回路と、前記内部クロック信号に同期してデータを出力する出力ドライバ、を更に備え、

前記入力信号は前記内部クロック信号であり、前記第 1 および第 2 の出力信号が前記出力ドライバに入力されることを特徴とする請求項 1 から 5 のいずれかに記載の半導体装置。

【請求項 8】

位相制御された内部オンダイターミネーション信号を生成する ODT 制御回路と、前記内部オンダイターミネーション信号に同期してデータ入出力端子を終端抵抗器として機能させるデータ入出力回路、を更に備え、

前記入力信号は前記内部オンダイターミネーション信号であり、前記第 1 および第 2 の出力信号が前記データ入出力回路に入力されることを特徴とする請求項 1 から 5 のいずれかに記載の半導体装置。

【請求項 9】

第 1 信号を供給する第 1 信号線と、

前記第 1 信号とは異なる論理レベルの第 2 信号を供給する第 2 信号線と、

第 1 の電位を供給する第 1 の電源供給線と、

前記第 1 の電位とは異なる第 2 の電位を供給する第 2 電源供給線と、

第 1 の導電型の第 1 及び第 2 のトランジスタと、

前記第 1 の導電型とは異なる第 2 の導電型の第 3 及び第 4 のトランジスタと、

第 3 信号線と、を備え、

前記第 1、第 2、第 3 及び第 4 のトランジスタは、前記第 2 信号線と前記第 3 信号線との間に並列に接続され、

前記第 1 及び第 3 のトランジスタは、前記第 1 信号線に接続された制御電極を有し、

前記第 2 及び第 4 のトランジスタは、それぞれ前記第 1 及び第 2 の電源供給線に接続された制御電極を有している、ことを特徴とする半導体装置。

【請求項 10】

前記第 2 の電源供給線と第 4 信号線の間で、順に接続された前記第 1 の導電型の第 5 及び第 6 のトランジスタと、

前記第 1 の電源供給線と前記第 4 信号線の間で、順に接続された前記第 2 の導電型の第 7 及び第 8 のトランジスタと、を更に備え、

前記第 5 及び第 7 のトランジスタは、前記第 2 信号が供給される制御電極を有し、

前記第 6 及び第 8 のトランジスタは、それぞれ前記第 1 及び第 2 の電源供給線に接続された制御電極を有する、ことを特徴とする請求項 9 に記載の半導体装置。

【請求項 11】

前記第 3 信号線の第 3 信号と前記第 4 信号線の第 4 信号とを受信する同期回路を更に備える、ことを特徴とする請求項 10 に記載の半導体装置。

【請求項 12】

前記同期回路は、前記第 3 信号と前記第 4 信号の反転信号とを同期する第 1 の回路と、前記第 4 信号と前記第 3 信号の反転信号とを同期する第 2 の回路と、を有している、ことを特徴とする請求項 11 に記載の半導体装置。