



(12) 发明专利申请

(10) 申请公布号 CN 102667649 A

(43) 申请公布日 2012. 09. 12

(21) 申请号 201080053027. 7

(51) Int. Cl.

(22) 申请日 2010. 09. 20

G05B 19/042 (2006. 01)

(30) 优先权数据

G05B 19/05 (2006. 01)

12/571, 142 2009. 09. 30 US

(85) PCT申请进入国家阶段日

2012. 05. 23

(86) PCT申请的申请数据

PCT/US2010/049468 2010. 09. 20

(87) PCT申请的公布数据

W02011/041150 EN 2011. 04. 07

(71) 申请人 通用电气公司

地址 美国纽约州

(72) 发明人 W. 尚 Y. 刘 W. H. 吕肯巴赫

L. 刘 张育

(74) 专利代理机构 中国专利代理(香港)有限公司
72001

代理人 柯广华 朱海煜

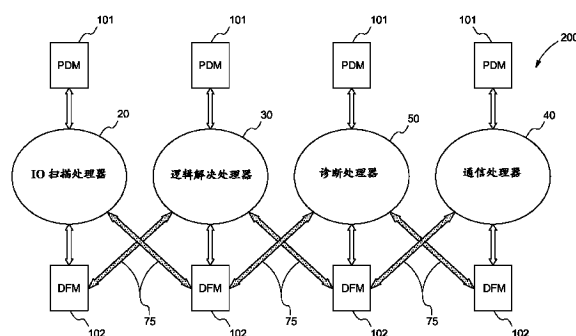
权利要求书 2 页 说明书 8 页 附图 14 页

(54) 发明名称

基于多处理器的可编程逻辑控制器及其操作方法

(57) 摘要

公开了具有多个 PLC 功能的可编程逻辑处理器 (PLC)。此 PLC 包括存储多个程序或数据的至少一个的至少一个存储器, 以及指配给每个 PLC 功能并且耦合到存储器的一个或多个处理器。PLC 功能并行运行。还公开了操作 PLC 的方法和具有多个处理器的 PLC 系统。



1. 一种能够具有多个 PLC 功能的可编程逻辑控制器 (PLC), 包括 :
指配给每个所述 PLC 功能的一个或多个处理器 ; 以及
耦合到所述处理器并且存储多个程序或数据的至少一个的至少一个存储器 ;
其中, 至少两个所述 PLC 功能并行运行。
2. 如权利要求 1 所述的 PLC, 还包括连接对应于每个所述 PLC 功能的所述处理器而使它们能够彼此通信的多个信道。
3. 如权利要求 1 所述的 PLC, 其中, 所述存储器包括每个直接与一个 PLC 功能关联的多个第一存储器和第二存储器 ; 以及其中, 在通信期间在所述处理器之间所述第一存储器放置所述程序及中间结果并且所述第二存储器放置数据流变量。
4. 如权利要求 3 所述的 PLC, 还包括分别连接所述第二存储器与对应于它们的间接关联的 PLC 功能的所述处理器的多个信道。
5. 如权利要求 1 所述的 PLC, 其中, 所述处理器通过同步阶段和运行阶段周期性地循环 ; 以及其中, 对应于每个所述 PLC 功能的所述处理器在所述同步阶段中彼此交换数据, 并且在所述运行阶段中执行存储在所述存储器中的所述程序。
6. 如权利要求 5 所述的 PLC, 其中, 当所有处理器完成对应的程序时, 所述处理器同时从所述运行阶段转换到所述同步阶段。
7. 如权利要求 5 所述的 PLC, 其中, 当达到预定义的最大时间周期时, 所述处理器同时从所述运行阶段转换到所述同步阶段。
8. 如权利要求 1 所述的 PLC, 其中, 所述存储器包括每个与一个 PLC 功能关联的多个程序存储器, 以及包括第一存储器和第二存储器的乒乓缓存。
9. 如权利要求 8 所述的 PLC, 其中, 所述处理器包括 IO 扫描处理器和逻辑解决处理器, 它们交替地访问所述第一存储器和所述第二存储器。
10. 如权利要求 8 所述的 PLC, 还包括分别连接所述第一存储器及所述第二存储器与所述处理器并且控制所述处理器访问所述第一存储器或所述第二存储器的两个仲裁器。
11. 如权利要求 10 所述的 PLC, 还包括与所述仲裁器相连接的保护机制 ; 其中, 当两个或更多处理器访问所述第一存储器或所述第二存储器的一个相同区域时, 所述保护机制设置优先级到所述处理器。
12. 如权利要求 8 所述的 PLC, 其中, 所述第一存储器是乒乓缓存并且所述第二存储器是乒乓缓存 ; 以及其中, 所述乒乓缓存和所述乒乓缓存具有用于存储输入数据和输出数据的类似空间。
13. 一种操作能够具有多个 PLC 功能的可编程逻辑控制器 (PLC) 的方法, 所述 PLC 包括 : 存储多个程序或数据的至少一个的至少一个存储器 ; 以及指配给每个所述 PLC 功能并且耦合到所述存储器的一个或多个处理器, 所述方法包括 :
 - (a) 同时初始化对应于每个所述 PLC 功能的所述处理器 ;
 - (b) 在当前扫描循环中, 通过使用所述处理器执行对应程序来并行运行所述 PLC 功能 ;
 - (c) 在当前扫描循环中, 通过使用所述处理器来并行交换数据 ;
 - (d) 将所述处理器转换到下一扫描循环中的步骤 (b) 以周期性地执行步骤 (b)、(c) 和 (d), 直到所述处理器分别完成所有要求的程序。

14. 如权利要求 13 所述的方法,其中,所述存储器包括每个与一个 PLC 功能关联的多个第一存储器和第二存储器;以及其中,所述方法还包括在所述第一存储器中放置在步骤(b)期间生成的中间结果并且在步骤(c)期间在所述第二存储器中放置来自其它存储器的数据流变量。

15. 如权利要求 13 所述的方法,其中,当达到预定义的最大周期时,在步骤(d)期间将所有处理器同时转换到所述下一扫描循环中的步骤(b)。

16. 如权利要求 13 所述的方法,其中,当在当前扫描循环中所有处理器完成对应程序时,在步骤(d)期间将所有处理器同时转换到所述下一扫描循环中的步骤(b)。

17. 一种可编程逻辑控制器(PLC)系统,包括:

多个可编程逻辑控制器(PLC),每个能够具有多个 PLC 功能;

连接所述 PLC 的多个系统链路;以及

连接所述 PLC 与一个或多个设备的多个 IO 模块;

每个 PLC 包括:

指配到每个所述 PLC 功能的一个或多个处理器;以及

耦合到所述处理器并且存储多个程序或数据的至少一个的至少一个存储器;

其中,至少两个所述 PLC 功能并行运行。

18. 如权利要求 17 所述的 PLC 系统,其中,所述系统链路是低压差分信号(LVDS)。

19. 如权利要求 17 所述的 PLC 系统,其中,每个 PLC 包括连接对应于每个所述 PLC 功能的所述处理器而使它们能够彼此通信的多个信道。

20. 如权利要求 17 所述的 PLC 系统,其中,所述处理器包括多个逻辑解决处理器。

21. 如权利要求 17 所述的 PLC 系统,其中,所述存储器包括每个与一个 PLC 功能关联的多个第一存储器和第二存储器;以及其中,在通信期间在所述处理器之间所述第一存储器放置所述程序及中间结果并且所述第二存储器放置数据流变量。

22. 如权利要求 21 所述的 PLC 系统,其中,所述第二存储器还包括专门用来分别存储通过所述系统链路传送的数据的系统输入域和系统输出域。

23. 如权利要求 17 所述的 PLC 系统,其中,所述存储器包括每个与一个 PLC 功能关联的多个系统程序存储器以及乒乓缓存,所述乒乓缓存包括第一存储器和具有用于存储输入数据和输出数据的、与所述第一存储器相同的空间的第二存储器。

24. 如权利要求 23 所述的 PLC 系统,其中,所述乒乓缓存包括分别连接所述第一存储器及所述第二存储器与所述处理器的两个仲裁器;以及其中,所述仲裁器控制所述处理器以访问所述第一存储器或所述第二存储器。

基于多处理器的可编程逻辑控制器及其操作方法

技术领域

[0001] 一般地说,本发明涉及可编程逻辑控制器 (PLC),并且更具体来说,涉及基于多处理器的 PLC 和用于操作该基于多处理器的 PLC 的方法。

背景技术

[0002] 可编程逻辑控制器广泛应用于多种工业中用于逻辑控制、顺序控制、运动控制、过程控制、分布式系统控制等等。可编程逻辑控制器 (PLC) 一般具有一个或多个处理器、存储器、以及耦合到设备的多个输入 / 输出 (IO) 模块。处理器是 PLC 的核心并且为许多 PLC 功能负责, PLC 功能例如输入扫描、逻辑解决、以及输出扫描。还应注意到可有与每个 PLC 功能关联的多个处理器。因此,选择合适的处理器帮助 PLC 获得高性能。

[0003] 扫描循环的持续时间和逻辑解决的速度是典型地用于测量 PLC 的效率的两个参数。图 1 示意性地示出常规的 PLC 100 的扫描循环。PLC 100 典型地包括多个 PLC 功能例如输入扫描、逻辑解决、以及输出扫描。除了输入扫描、逻辑解决、以及输出扫描以外,取决于应用可包括其它 PLC 功能。所有 PLC 功能都典型地以串行序列实现,在其中,在继续另一个功能前每个功能整个地处理。随后的未处理 PLC 功能从而保持在等待期或队列中,直到在前的功能完成。因此,总扫描循环 6 的持续时间是 PLC 功能的所有单独循环时间 1、2、3、4、和 5 的持续时间和在各个循环时间中间的任何时间 7 的总和。单独 PLC 功能的串行处理导致了 PLC 的较低效率。

[0004] 因此,需要具有高效率的改进 PLC 来满足实际需求和应用。

发明内容

[0005] 在本发明的一方面中,提供了一种能够具有多个 PLC 功能的可编程逻辑处理器 (PLC)。该 PLC 包括指配给每个 PLC 功能的一个或多个处理器、以及耦合到处理器并且存储多个程序或数据的至少一个的至少一个存储器。至少两个 PLC 功能并行运行。

[0006] 在本发明的另一方面中,提供了一种操作具有多个 PLC 功能的 PLC 的方法。该 PLC 包括指配给每个 PLC 功能并且耦合到存储器的一个或多个处理器、以及存储多个程序或数据的至少一个的至少一个存储器。该方法包括:(a) 同时初始化对应于每个 PLC 功能的处理器;(b) 在当前扫描循环中,通过使用处理器执行对应程序来并行运行 PLC 功能;(c) 在当前扫描循环中,通过使用处理器来并行交换数据;以及 (d) 将处理器转换到下一扫描循环中的步骤 (b) 以周期性地执行步骤 (b)、(c) 和 (d),直到处理器分别完成所有要求的程序。

[0007] 在本发明的另一方面中,提供了一种 PLC 系统。该 PLC 系统包括多个可编程逻辑控制器 (PLC),其中每个可编程逻辑控制器能够具有多个 PLC 功能;连接 PLC 的多个系统链路;以及连接 PLC 与一个或多个设备的多个 IO 接口。每个 PLC 包括指配给每个 PLC 功能的一个或多个处理器、以及耦合到处理器并且存储多个程序或数据的至少一个的至少一个存储器。至少两个 PLC 功能并行运行。

[0008] 从下面结合附图提供的本发明的优选实施例的详细描述中,会更好地理解这些和

其它优点和特征。

附图说明

[0009] 图 1 是示出常规的可编程逻辑控制器 (PLC) 的扫描循环的示意框图；
图 2 是依照本发明的一个实施例的 PLC 的示意框图；
图 3 是说明图 2 中 PLC 的硬件架构的示意框图；
图 4 是说明图 3 中数据流存储器 (DFM) 的结构示意框图；
图 5A 是图 2 中 PLC 应用第一运行 (run) - 同步 (synch) 阶段转换格式的示意时序图；
图 5B 是图 2 中 PLC 应用第二运行 - 同步阶段转换格式的示意时序图；
图 5C 是图 2 中 PLC 应用第三运行 - 同步阶段转换格式的示意时序图；
图 6 是说明依照本发明的另一个实施例中的 PLC 中的数据流的示意框图；
图 7 是说明依照本发明的另一个实施例中的 PLC 中的数据流的示意框图；
图 8 是说明依照本发明的另一个实施例的操作 PLC 的方法的流程图；
图 9 是说明依照本发明的另一个实施例的 PLC 的硬件架构的示意框图；
图 10A 是说明在阶段 A 中 PLC 的一种数据流的示意框图；
图 10B 是说明在阶段 B 中 PLC 的一种数据流的示意框图；以及
图 11 是依照本发明的另一个实施例的 PLC 系统的示意框图。

具体实施方式

[0010] 在下文将参照附图描述本公开的实施例。在下面的描述中，不会详细描述众所周知的功能和构造以避免用不必要的细节模糊本公开。

[0011] 众所周知，可编程逻辑控制器 (PLC)、可编程自动化控制器 (PAC)、以及分布式控制系统 (DCS) 在功能上重叠。它们之间的界限越来越模糊。因此，本文提及的术语 PLC 不限于它的本义，并且意为具有相似能力和功能性的所有设施，例如 PAC 和 DCS。

[0012] 附图中所用的后缀 (“s”) 通常意图为包括术语变化的单数和复数，因此包括该术语的一个或多个。

[0013] 图 2 示出了依照本发明的一个实施例的可编程逻辑控制器 (PLC) 200。PLC 200 与设备 70 (例如传感器或驱动促动器) 交换数据，用来采集数据、控制运动等等。PLC 200 典型地具有一个或多个处理器以及耦合到处理器的至少一个存储器 10。存储器 10 典型地存储多个程序、中间结果以及相关数据。在此实施例中的处理器包括 I/O 扫描处理器 20、逻辑解决处理器 30、通信处理器 40 以及诊断处理器 50，其中每个实现一个 PLC 功能。在每个处理器 20、30、40、50 中，可有同样可并行运行的一个或多个处理器。处理器 20、30、40、50 可以是包含多个处理器的一个或多个处理器组装件的部分。

[0014] 应当注意到本发明不限于任何具体的处理器。术语“处理器”，当此术语用于本文中，意图为表示能够执行程序的任何单元、模块、机器和其它形式。术语“处理器”意图为表示任何单元、模块、机器和其它形式，其能够接收输入和依照规定的规则处理输入以产生输出，如本领域技术人员所能理解的。

[0015] PLC 200 还包括多个信道，其将处理器连在一起以允许它们彼此通信。在一些实施例中，可不使用信道。处理器 20、30、40、50 并行运行以履行对应的 PLC 功能，这样高度地改

进了 PLC 的效率。

[0016] 再参照图 2, IO 扫描处理器 20 通过具有输入模块和输出模块的一个或多个输入/输出 (IO) 模块 60 与一个或多个设备 70 相连接。IO 扫描处理器 20 扫描设备 70 或关联的处理器, 以采集输入数据或传输输出数据。在一些实施例中, 用输入扫描处理器和输出扫描处理器替代 IO 扫描处理器 20。逻辑解决处理器 30 执行逻辑计算, 其结果去到 IO 扫描处理器 20、诊断处理器 50 或通信处理器 40。通信处理器 40 通过系统链路例如低压差分信号 (LVDS) 与人机接口 (HMI) 80 相连接。通信处理器 40 与其它处理器交换数据并且从 HMI 80 接收请求。HMI 80 还指的是主计算机、MMI (人机接口) 以及 GUI (图形用户接口)。通信处理器 40 还通过其它 PLC、经由系统链路 with HMI 80 通信。诊断处理器 50 执行 PLC 硬件的例行检查并且维护存储器 10 中的故障表。

[0017] 图 3 说明图 2 中依照一个实施例的 PLC 200 的硬件架构。存储器 10 具有存储器的多个部分, 其分别由程序和本地数据存储器 (PDM) 101 和数据流存储器 (DFM) 102 实现。每个处理器 20、30、40 以及 50 具有关联 PDM 101、直接关联 DFM 102 (本地 DFM) 和三个间接关联 DFM (外部 DFM)。PDM 101 分成用于存储系统程序及用户程序的程序存储器和用于存储中间结果的本地数据存储器。DFM 102 是数据流变量的池。数据流变量具有数据值和指示数据值的存在或不存在的关联标志。

[0018] 图 3 还示出四个处理器 20、30、40 及 50、PDM 101 和 DFM 102 之间的关系, 没有示出四个处理器 20、30、40 及 50 以及它们的外部 DFM 102 之间的全部连接。处理器 20、30、40 及 50 的每个可以完全访问它的关联 PDM 101 和它的本地 DFM 102。当需要存储在它的外部 DFM 102 中的数据流变量时, 处理器 20、30、40 及 50 通过遵照预定义的处理器间通信协议的信道 75 间接接近 (take approach), 如 45 度角箭头所示。信道 75 可由某些信号或共享存储器实现, 例如多端口存储器、乒乓缓存或先进先出 (FIFO)。在此实施例中, 采用 FIFO 来链接处理器。

[0019] 参照图 4 连同图 2 和图 3, 根据存储的数据值的不同类型, 用于为数据流变量提供空间的 DFM 102 分成数个域, 例如输入域 103、输出域 104、中间域 105、系统输入域 106 以及系统输出域 107。输入域 103 用于存储通过输入模块、来自设备 70 的输入数据。输出域 104 用于存储输出数据。中间域 105 用于存储它的本地 PLC 的本地或中间数据。系统输入域 106 用于存储通过系统链路、来自其它 PLC 或 HMI 80 来的输入数据。系统输出域 107 用于存储通过系统链路到其它 PLC 的输出数据。至少一个 DFM 还包括用于存储数据的一个域 (未示出)。例如, IO 扫描处理器 20 的本地 DFM 102 具有输入域 103 和输出域 104; 并且通信处理器 40 的本地 DFM 102 具有系统输入域 106 和系统输出域 107。在一些实施例中, 一个域是分布在处理器 20、30、40 及 50 中的一组小域。

[0020] 在此实施例中, PLC 200 的所有处理器 20、30、40 及 50 并行运行, 这样扫描循环比常规 PLC 短。扫描循环典型地由同步阶段和运行阶段组成。在同步阶段中, 所有处理器 20、30、40 及 50 发送数据到它们的目的地并且从其它处理器接收数据。在 PLC 中的程序是典型的周期性的和预先确定的, 这样数据流方向和数据包大小根据应用要求在系统配置中确定。在运行阶段中, 所有处理器 20、30、40 及 50 执行对应的程序以履行它们的 PLC 功能。在运行阶段期间, 生成一些中间结果并放置在关联 PDM 101 中; 同时, 更新 DFM 102。在此实施例中, 一个扫描循环的持续时间由最大的 PLC 功能确定, 最大的 PLC 功能典型地由逻辑解

决处理器 30 执行。

[0021] 在一个实施例中,处理器 20、30、40 及 50 遵照同步 - 运行转换格式和本文描述的三种运行 - 同步转换格式中的任何一种在同步阶段和运行阶段之间转换。同步 - 运行转换格式是指当所有数据已发送并且它们要求的数据已接收时,处理器 20、30、40 及 50 各自地从同步阶段转换成运行阶段。对第一运行 - 同步转换格式,当它们完成它们的对应程序时,处理器 20、30、40 及 50 各自地从运行阶段转换成同步阶段。对第二运行 - 同步转换格式,当达到执行的预定义最大周期 ($T_{\max}$) 时,处理器 20、30、40 及 50 同时从运行阶段转换成同步阶段。对第三运行 - 同步转换格式,当所有处理器 20、30、40 及 50 完成它们的对应程序时,处理器 20、30、40 及 50 同时从运行阶段转换成同步阶段。

[0022] 图 5A 示出采用第一运行 - 同步阶段转换格式的、图 3 中 PLC 200 的扫频循环。因为处理器 20、30、40 及 50 的处理速度或从 / 到处理器的数据包的数量可不同,所以从同步阶段到运行阶段的转换点可能不能完美地定位。所有处理器 20、30、40 及 50 以它们的各自的扫频循环并行运行,并且各自的转换发生在相应的 PLC 功能的完成处。在此例子中的循环时间可以被视为最长处理器功能的单独的循环时间的完成的时间。第一运行 - 同步阶段转换格式易于实现,从而获得最有效率的 PLC。

[0023] 图 5B 示出采用第二运行 - 同步阶段转换格式的、图 3 中 PLC 200 的扫频循环。在此情形中,在预定义时间周期 $T_{\max}$ 或在当前循环中的所有任务的完成之后,处理器 20、30、40 及 50 执行处理和下一循环的开始。预定义时间周期 $T_{\max}$ 可以由仿真确定或凭经验获得,这样下一循环之前所有的 PLC 处理已完成。在单独的 PLC 功能的循环时间和预定义时间周期 $T_{\max}$ 之间典型地存在小延迟。小延迟典型地计算为在最长的单独的 PLC 功能处理时间的典型或平均时间的紧凑余量之内。在多数应用中,放置逻辑解决功能在最高优先级。有时这样指示 $T_{\max}$: 最大扫描时间至多是 $T_{\max}$,这样可以避免其它功能的无穷尽的执行。例如,当通信处理器 40 要求大量数据时,运行阶段可能会很长。在这种情况下,当任何功能违反 $T_{\max}$ 时,会产生警告或错误。

[0024] 图 5C 示出采用第三运行 - 同步阶段转换格式的、图 3 中 PLC 200 的扫频循环。在此实施例中,当最长的单独的 PLC 处理时间完成时,处理器 20、30、40 及 50 同时从运行阶段转换成同步阶段。在此例子中,逻辑解决处理器 20 是最长的循环时间。在此实施例中,一个扫频循环的持续时间是处理器 20、30、40 及 50 中最大的执行周期。相比之下,常规 PLC 的一个扫频循环的持续时间是所有处理器的总和,因此本发明获得了高效率。通过增加或者减少 PLC 功能的数量,还具有实施例的许多备选。如本文所描述,在多数应用中放置逻辑解决功能在最高优先级。当逻辑解决功能的处理时间预估计为不短于其它 PLC 功能时,通常使用第三运行 - 同步阶段转换格式。

[0025] 为了更好地理解本系统的并行性能,本文描述了数据流模型的几个例子。参照图 6,举个例子,PLC 300 具有两个处理器,即 I/O 扫描处理器和逻辑解决处理器。PLC 300 具有 I/O 扫描处理器 301、逻辑解决处理器 302、以及存储器。在此实施例中的存储器包括 PDM 303 及 304 和 DFM 305 及 306,其每个分别关联 I/O 扫描处理器 301 和逻辑解决处理器 302。I/O 扫描处理器 301 和逻辑解决处理器 302 由多个信道(例如,多个 FIFO 310)连接起来。在一些实施例中,FIFO 310 由其它类型的信道替代。

[0026] 符号“in_io”和“out-logic”是由 I/O 扫描处理器 301 和逻辑解决处理器 302 分

别生成的中间结果的指示。多种箭头表示数据流的方向。本文描述了五种路线,其表示为 R1、R2、R3、R4 以及 R5。

[0027] R1 指示 I/O 扫描处理器 301 通过输入模块 307 从设备接收数据并且生成中间结果 in_io。R2 指示以数据流变量的形式传送中间结果 in_io 并将其放置在 DFM 306 中。数据流变量具有标志和数据值。标志通常以整数的形式出现。如果标志示为零,逻辑解决处理器 302 不能访问在对应 DFM 306 中的数据流变量。一旦有数据传送进 DFM 306,标志变成大于零的整数,这样允许逻辑解决处理器 302 访问数据流变量。

[0028] R3 指示逻辑解决处理器 302 执行用户程序:使用在 DFM306 中的数据流变量生成中间结果 out_logic 然后放置它们在对应的 PDM 304 中。R4 指示发送中间结果 out_logic 到 I/O 扫描处理器 301 然后通过 FIFO 310 将其放置在 DFM 305 中。R5 指示 I/O 扫描处理器 301 发送在 DFM 305 中的数据流变量到输出模块 308。

[0029] 在此实施例中,用 FIFO 310 来连接 I/O 扫描处理器 301 与逻辑解决处理器 302。在一些实施例中,用信道(例如, FIFO 310)来连接处理器与它们的外部 DFM。以图 6 的 PLC 300 中的 R2 为例,在此实施例中, I/O 扫描处理器 301 从 FIFO 310 采集中间结果 in_io,然后放置中间结果 in_io 到 DFM 305。在一些实施例中, FIFO 310 连接逻辑解决处理器 302 与 DFM 305 而不是 I/O 扫描处理器 301。结果,中间结果 in_io 通过 FIFO 310 直接被放置 DFM 305,从而跳过 I/O 扫描处理器 301。还应注意到可应用与 R2 相似的方式来实现 R4。

[0030] 布置五种路线在两个阶段中。根据上面提到的两个阶段的定义,路线 R2 和 R4 在同步阶段中并行执行,并且路线 R1、R3 和 R5 在运行阶段中并行执行。图 6 中的数据流模型高效地帮助 PLC 功能: I/O 扫描和逻辑解决由 I/O 扫描处理器 301 和逻辑解决处理器 302 并行运行。

[0031] 参照图 7, PLC 400 具有与图 6 的 PLC 300 相似的布置,但还具有通信处理器 401,其通过系统链路 411 连接 PLC 400 与 HMI 407。图 7 说明在它的同步阶段期间通信处理器 401 如何在处理器 301 和 302 之间交换数据。为了图 7 中的简明,忽略了图 6 中示出的一些路线和通信处理器 401 与 I/O 扫描处理器 301 之间的连接。在 PLC 400 中,存储器包括与通信处理 401 关联的 PDM 403 和 DFM404。符号“in_comm”是对应于通信处理器 401 的中间结果的指示。

[0032] 路线 R2'、R4' 和 R6' 表示同步阶段中的数据流。R2' 指示以数据流变量的形式传送中间结果 in_io 并将其放置在 DFM 306 和 404 中。R4' 指示发送中间结果 out_logic 到 I/O 扫描处理器 301 和通信处理器 401 然后放置中间结果 out_logic 在 DFM 305 和 404 中。

[0033] R6' 指示发送中间结果到 I/O 扫描处理器 301 然后放置中间结果在 DFM 306 中。在运行阶段中,通信处理器 401 通过系统链路 411(例如, LVDS)从 HMI 407 接收请求并且解码请求。与此同时,打包在 DFM 404 中的、来自 I/O 扫描处理 301 或 / 和逻辑解决处理 302 的数据,并通过系统链路 411 发送出去到 HMI 407。结果,通信处理器 401 通过 I/O 扫描处理器 301 与逻辑解决处理器 302 周期性地传送设备的更新数据。而且,通信处理器 401 不断地从 HMI 407 接收请求以更新设备的状态。

[0034] 如上面提到的,在一些实施例中, FIFO 310 连接逻辑解决处理器 302 与 DFM 305 而不是 I/O 扫描处理器 301(图 6 和图 7 中示出),从而直接地发送中间结果 in_io 到 DFM 305。应当理解本文中 R2'、R4' 和 R6' 可以以相同的方式实现。

[0035] DFM 404 具有其空间通常受限的系统输入域和系统输出域。当必须上载大量数据超过预定义的阈值时,可能发生数据阻塞。因此,在一些实施例,在通信处理器中提供调度器。当上载大量数据超过预先确定的阈值时,触发调度器以分派上载请求并且使它能在连续的循环中上载数据。

[0036] 逻辑解决处理器执行的程序被定义为用户程序,典型地,其可是巨大和计算高强度的。扫描循环由逻辑解决处理器的执行确定。为了减少逻辑解决处理器的处理持续时间,在一些实施例,将 PLC 配置成带有共同执行用户程序的多个逻辑解决处理器。在这些实施例中,将用户程序分成一组小块,其在逻辑解决处理器上并行执行。这组小块可具有不同的优先级。可提供指配器用来根据优先级或其它合适的标准将用户程序分成小块。在一些实施例中,指配器布置在 PLC 中的存储器中,或配置为 PLC 中的单独成员。虽然在此没有描述其中 PLC 具有四个或更多 PLC 功能的一些实施例中的数据流,但其可以被本领域技术人员参照图 6 及图 7 和对应的详细介绍而理解。在一些实施例中,为了改进效率,在两个或更多处理器上执行每个 I/O 扫描、逻辑解决和通信。

[0037] 图 8 示出用于依照另一个实施例操作 PLC 的方法。在此实施例中,PLC 具有四个并行运行的 PLC 功能 810、820、830、840。正如注意到的,可以有关联每个 PLC 功能的一个或多个处理器。根据不同的应用要求,可以增加或减少 PLC 功能的数量。为了简明,PLC 功能之间的部分连接(传送器和接收器)未示出。

[0038] 在此实施例中,一旦 PLC 启动,四个 PLC 功能 810、820、830、840 的并行处理启动,并且在一个实施例中,硬件代表来自图 2 的 I/O 扫描处理器 20、逻辑解决处理器 30、诊断处理器 50 和通信处理器 40。根据本文详细描述地转换格式执行随后的处理步骤。在 PLC 功能中的步骤的数量和 PLC 功能的循环时间可以变化,但是 PLC 功能的处理是并行执行的。

[0039] 再参照图 8 和图 2 中所示配置,首先,启动 PLC 并且同时初始化用于每个 PLC 功能的相应处理器。其次,处理器 20、30、40 及 50 进入当前扫描循环中的运行阶段以实现它们的对应 PLC 功能:I/O 扫描、逻辑解决、通信和诊断。

[0040] 在运行阶段中,I/O 扫描处理器 20 运行系统程序以访问 I/O 模块 60;逻辑解决处理器 30 运行用户程序;通信处理器 40 运行系统程序以访问系统链路,从而与其它 PLC 或 HMI 80 通信;以及诊断处理器 50 运行系统程序以实现诊断路线检查和输出诊断信息。如本文所描述,有多种转换格式。如果在此 PLC 中应用第一同步-运行转化格式,当处理器 20、30、40 及 50 完成它们的各自的程序时,它们分别转换成同步阶段。如果在此 PLC 中应用第二运行-同步转化格式,当达到预定义的 T-max 时,处理器 20、30、40 及 50 同时转换成同步阶段。如果在此 PLC 中应用第三运行-同步阶段转化格式,当处理器 20、30、40 及 50 完成它们的各自的程序时,所有处理器同时转换成同步阶段。

[0041] 处理继续,并且在一个实施例中,处理器进入同步阶段。在同步阶段中,所有的处理器发送数据到其它并从其它接收数据。

[0042] PLC 周期性地检查是否每个处理器已经接收它要求的,以及是否每个处理器已经发送出去其它处理器要求的数据(检查数据完成?)。如果响应为是,处理器 20、30、40 及 50 分别返回运行阶段以在下一扫描循环中执行它们的各自的程序,否则,它们保持在处理器 20、30、40 及 50 之间交换数据。

[0043] 在一些实施例中,PLC 可具有多个 PLC 功能,并且具有共享存储器和通过多个信道

耦合到共享存储器的多个处理器。根据不同的应用要求,可以增加或减少 PLC 功能的数量。一个 PLC 功能可在一个或多个处理器上执行。共享存储器具有用于存储程序(包括系统程序和用户程序)的多个程序存储器(PM)和乒乓缓存(PPB)。每个处理器与一个 PM 关联。PPB 具有第一存储器和具有与第一存储器相似的用于存储输入数据、输出数据或中间数据的空间的第二存储器。

[0044] 在一些实施例中,第一存储器包括仲裁器和乒乓缓存;而第二存储器包括仲裁器和乒乓缓存。当两个或更多处理器同时访问在相同存储器中的一个相同区域时,仲裁器测试并且确定访问结果,并且使 PLC 功能能够并行运行。在一些实施例中,共享存储器为第一存储器和第二存储器的使用布置公用仲裁器。

[0045] 图 9 示出依照另一个实施例的具有 IO 扫描处理器 901 和逻辑解决处理器 902 的 PLC 900。在每个处理器 901 或 902 中,可有也可并行运行的一个或多个处理器。处理器 901 或 902 可以是包含许多处理器的一个或多个处理器组装件的一部分。

[0046] PLC 900 具有包括分别关联 IO 扫描处理器 901 和逻辑解决处理器 902 的两个 PM 903 和 904 的共享存储器,第一存储器 905 和第二存储器 906。在此实施例中,第一存储器 905 具有用于存储输入数据、输出数据和中间结果的乒乓缓存 907 和用于控制访问乒乓缓存 907 的仲裁器 909。第一存储器 906 具有乒乓缓存 908 和仲裁器 910。乒乓缓存 908 具有与乒乓缓存 907 相似的用于存储输入数据、输出数据和中间数据的空间。当被访问的数据虽然位于相同的区域但位于不同的地址时,仲裁器 909 和 910 允许访问数据。

[0047] 图 10A 和 10B 示出分别在阶段 A 和阶段 B 中的 PLC 900 中的一种数据流。PLC 900 在阶段 A 和阶段 B 中周期性地执行程序。在一个扫描循环中,(见图 10A 中阶段 A),IO 扫描处理器 901 和逻辑解决处理器 902 并行执行它们的对应程序。在阶段 A 中说明了四种数据流路线:L1、L2、L3 和 L4。IO 扫描处理器 901 执行路线 L1 和 L4;同时,逻辑解决处理器 902 执行路线 L2 和 L3。根据预先确定的分类将通过路线 L1 存储在乒乓缓存 907 的输入区域中的输入数据指配到不同的地址。当 IO 扫描处理器 901 和逻辑解决处理器 902 完成它们的当前对应的程序或者达到了预先确定的最大周期时,它们转换到下一扫描循环(见图 10B 中阶段 B)。IO 扫描处理器 901 执行路线 L1' 和 L4';同时,逻辑解决处理器 902 执行路线 L2' 和 L3'。显然 IO 扫描处理器 901 和逻辑解决处理器 902 并行运行它们各自的程序。在一些特别应用中,IO 扫描处理器 901 和逻辑解决处理器 902 可访问一个相同区域。再次触发在 PLC 900 中的仲裁器 909 和 910,以测试被访问的目的地是否在相同的地址。如果响应为是,仲裁器随机地首先选择一个访问并挂起另一个。否则,IO 扫描处理器 901 和逻辑解决处理器 902 可并行访问,其意味着两个 PLC 功能:IO 扫描和逻辑解决并行运行。

[0048] 为了改进数据完整性,在 PLC 900 中提供了保护系统(未示出)。从软件角度,保护机制由在第一存储器或第二存储器 905 和 906 中的互斥体(mutex)实现。互斥体提供测试-设置操作并且根据预定义标准对同时引发的访问设置优先级。当两个或更多处理器同时访问在乒乓缓存 907 或乒乓缓存 908 中的相同区域中的相同地址时。仲裁器 909 和 910 允许具有最高优先级的访问并且挂起其它。

[0049] 图 11 示出依照本发明的另一个实施例的分布式 PLC 系统 1100。在图 11 中,“P.”是处理器的缩写。分布式 PLC 系统 1100 用于耦合 HMI 1104 到多种设备 1105、1106 和 1107,这样用户通过 HMI 1104 自动地控制设备 1105、1106 和 1107 的运动、处理或其它动作。在

此实施例中,分布式 PLC 系统 1100 具有 :三个可编程逻辑控制器 (PLC) 1101、1102 和 1103 ;将 PLC 1101、1102 及 1103 彼此连接或将它们与 HMI 1104 连接的多个系统链路 1108 ;以及连接 PLC 1101、1102 及 1103 与对应的设备 1105、1106 及 1107 的多个 IO 模块。PLC 1101、1102 和 1103 被指配来控制不同的设备,并且在备选实施例中,它们被指配来控制一个设备中的不同部分。

[0050] 每个 PLC 1102、1102 或 1103 可具有多个 PLC 功能,并且具有用于存储系统程序及用户程序的存储器和多个处理器。每个 PLC 功能指配给一个或多个处理器。在一些实施例中,根据应用,用上面提到的实施例的任何 PLC 替代 PLC 1102、1102 和 1103。在此实施例中,每个 PLC 包括 IO 扫描处理器、逻辑解决处理器、通信处理器和诊断处理器。在每个处理器中,可有也可并行运行的一个或多个处理器。处理器可以是包含许多处理器的一个或多个处理器组装件的部分。

[0051] IO 扫描处理器执行对应的系统程序以扫描耦合的设备 1105、1106 或 1107。逻辑解决处理器执行对应的用户程序以处理器逻辑计算。通信处理器执行对应的系统程序并与系统链路 1108 协作在两个 PLC 或一个 PLC 与 HMI 1104 之间建立通信。在操作中,诊断处理器执行对应的系统程序并执行诊断路线检查以生成诊断结果,并发送它们到其它处理器。

[0052] 在每个 PLC 1102、1102 或 1103 中,PLC 功能并行运行。每个 PLC 的配置的细节参照上面提到的 PLC 的实施例。在此也使用图 9、图 10A 和图 10B 所示的 PLC,这样 PLC 功能并行运行。

[0053] 在每个 PLC 中的通信处理器负责在任意两个 PLC 之间或一个 PLC 与 HMI 1104 之间建立通信。有时一个 PLC 的操作依赖其它 PLC 要求的数据。通信处理器与系统链路 1108 不断地从其它处理器发送和接受更新的数据或请求。在一些实施例中,存储器具有专门用于放置通过系统链路 1108 接收 / 发送的数据的系统输入域和系统输出域。在此实施例中,系统链路 1108 由低压差分信号 (LVDS) 实现。如果 PLC 系统传输大量的数据,在此可应用工业以太网协议。

[0054] 在编程中,通过 HMI 或其它计算机 1104 使用一个编译器 (未示出) 在分布式 PLC 系统 600 中编程所有程序。编译器记录每个 PLC 1102、1102 或 1103 的所有信息,包括硬件和软件信息。编译器指定在每个 PLC 1102、1102 或 1103 中的处理器并自动地创立系统链路。与常规的编程方法相比,其首先编程每个 PLC 然后将它们连接起来,本发明的配置使得编程更容易。并且,它使用户能够根据应用通过插入额外的 PLC 容易地按比例增大 PLC 系统。

[0055] 上面提到的在 PLC 中或在 PLC 系统的一个 PLC 中的多处理器可放置在多个芯片上。例如,具有多个处理器的 PLC 可包括两个芯片,并且一个芯片放置一个处理器或更多处理器。并且,假如集成度性能满足应用,则所有处理器放置在一个芯片上。

[0056] 虽然本公开已经在典型实施例中说明和描述,但无意于限制到所示的细节上,因为在以任何方式背离本公开的精神的情况下,可以做出多种改变和替换。这样,本领域技术人员可使用仅仅是惯常的实验方法而想到在此公开的本公开的进一步的改变和等同,并且所有这些改变和等同被认为在由所附权利要求限定的本公开的精神和范围内。

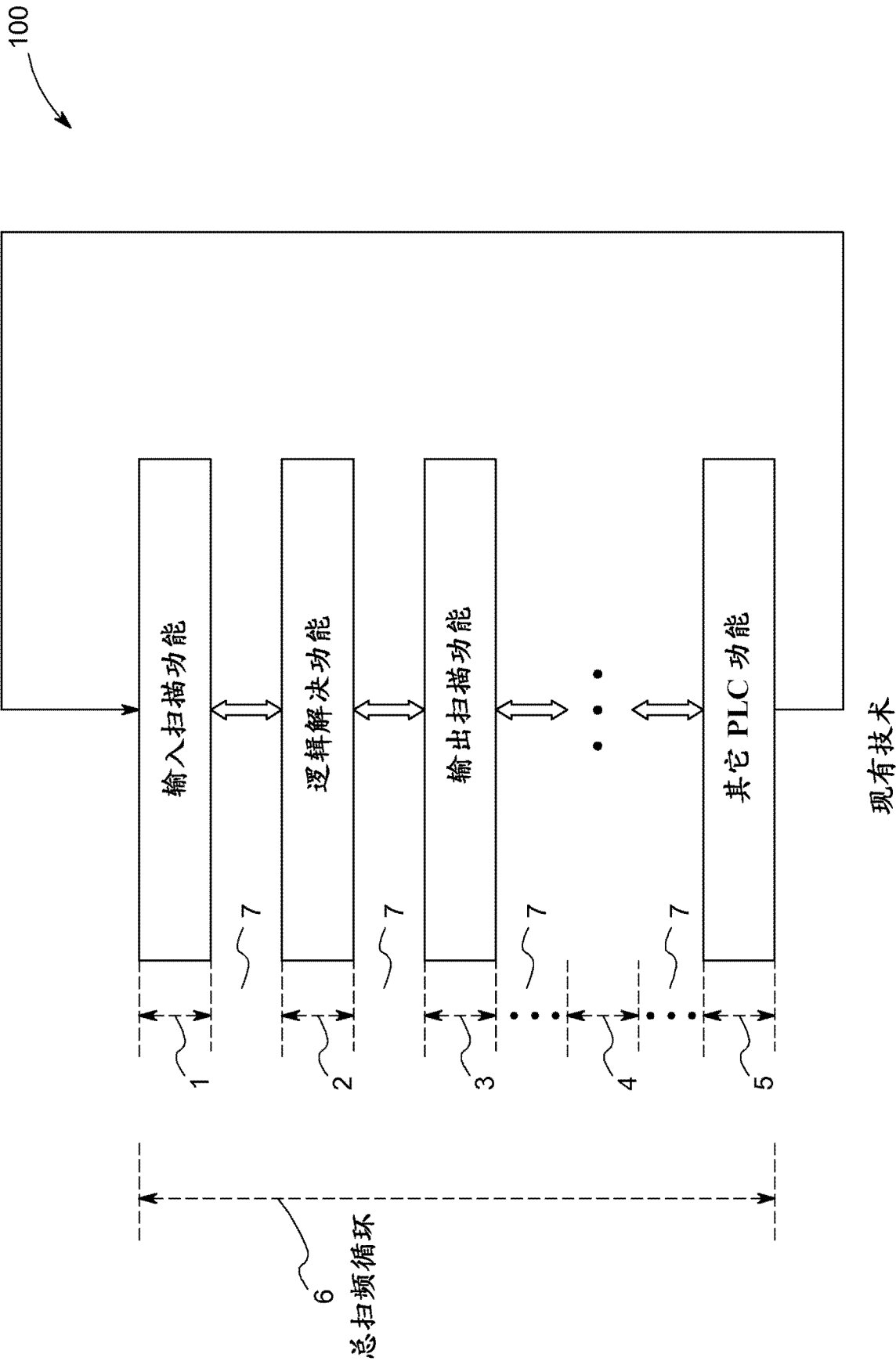


图 1

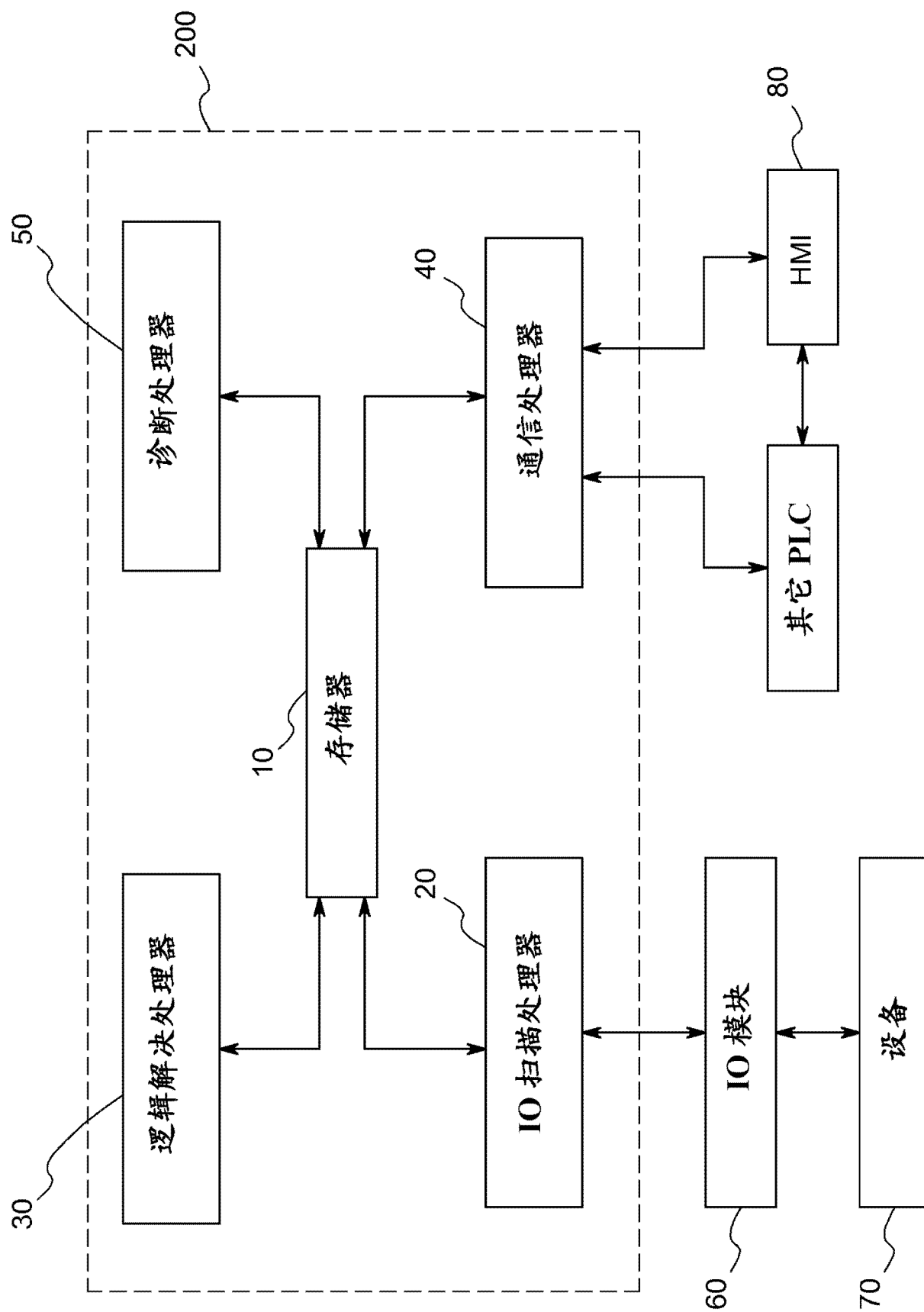


图 2

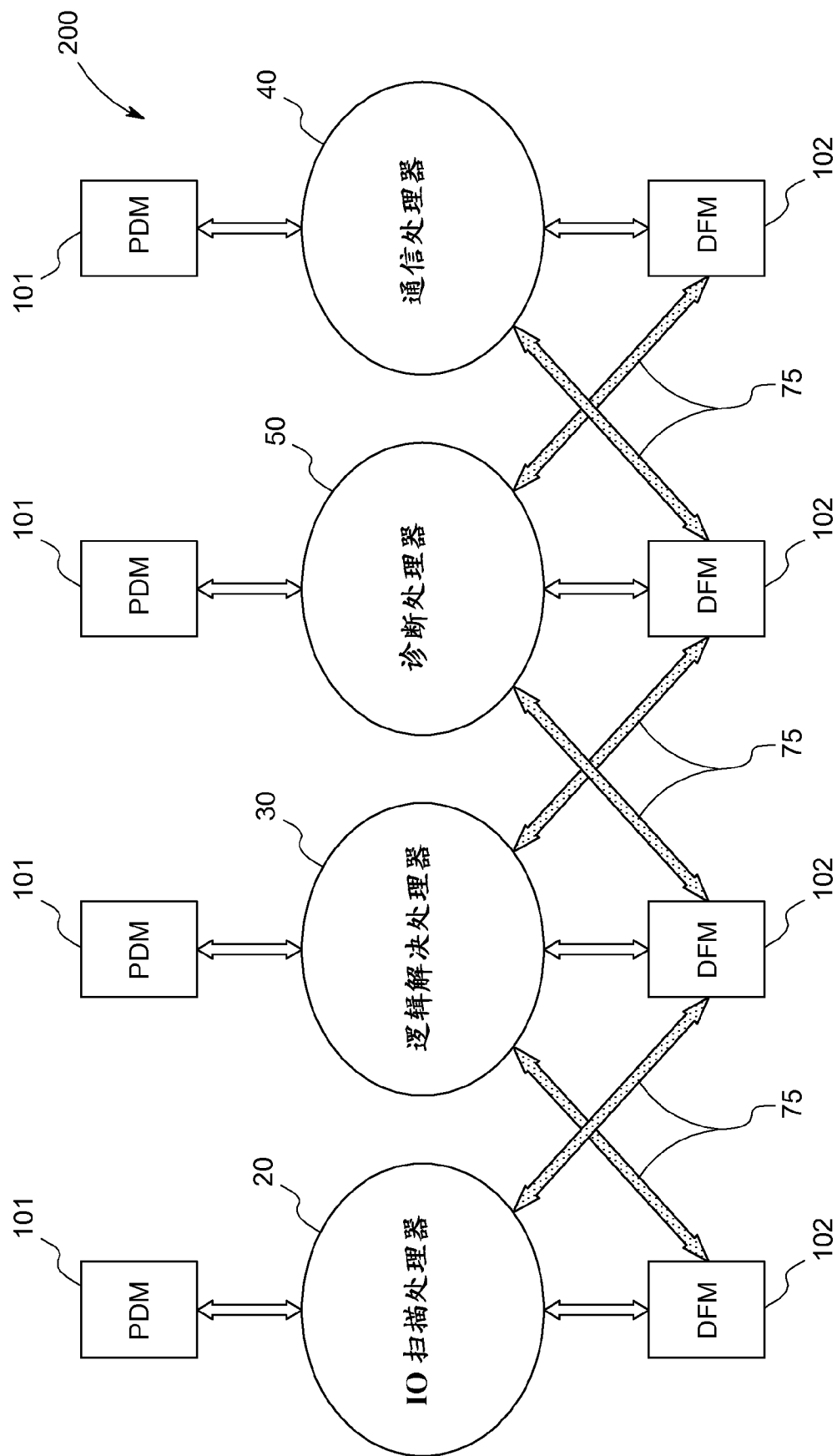


图 3

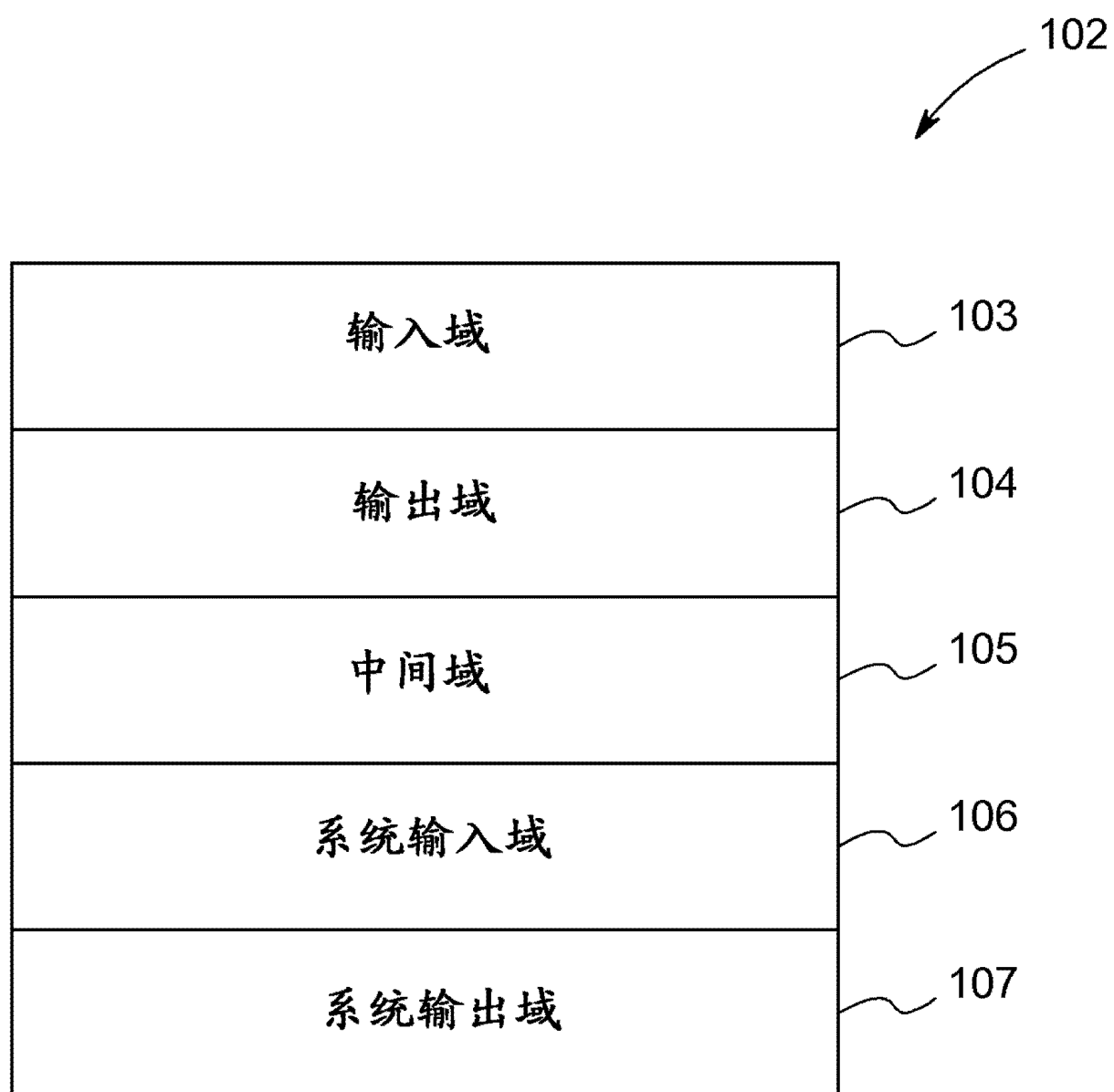


图 4

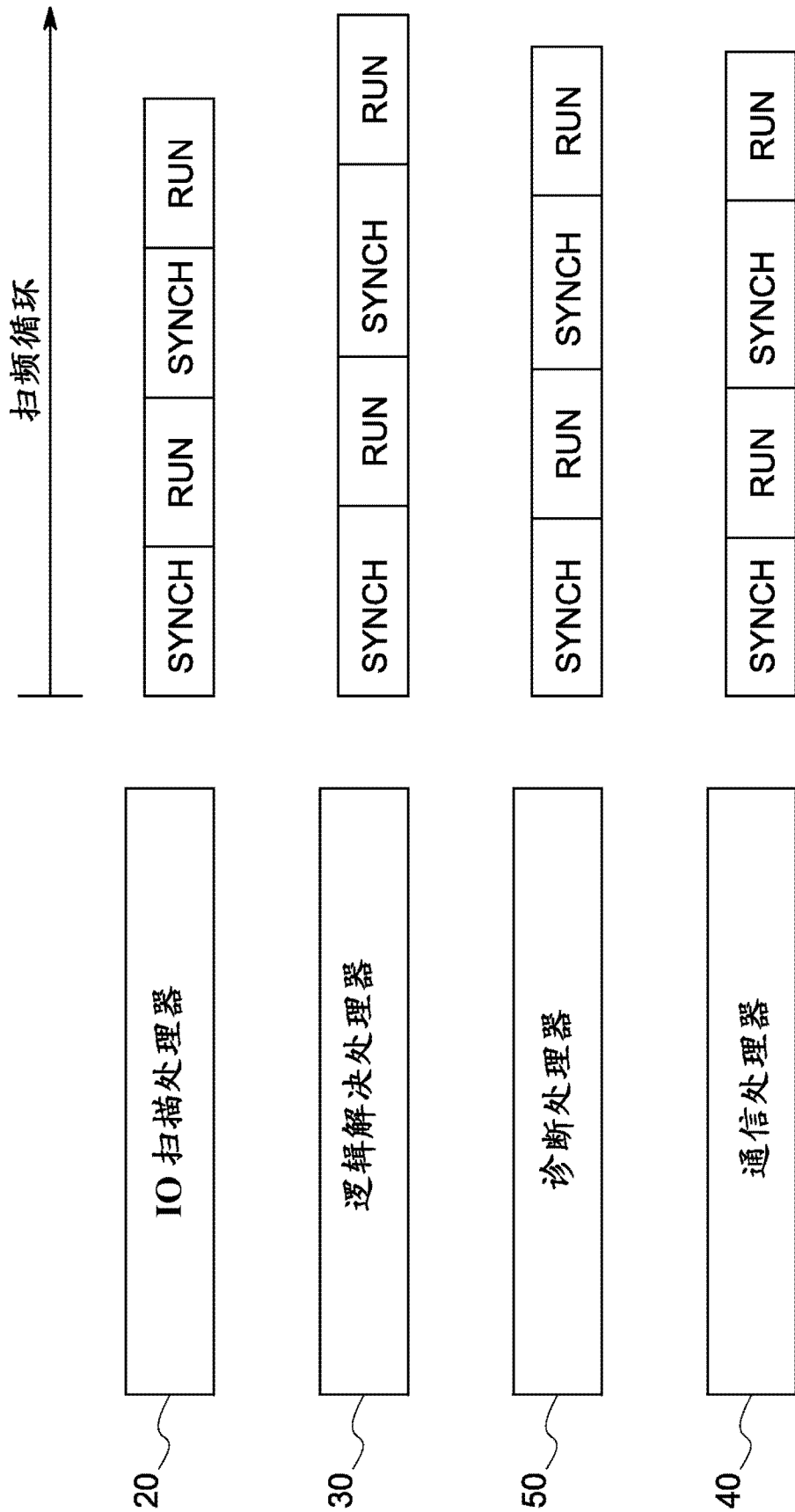


图 5A

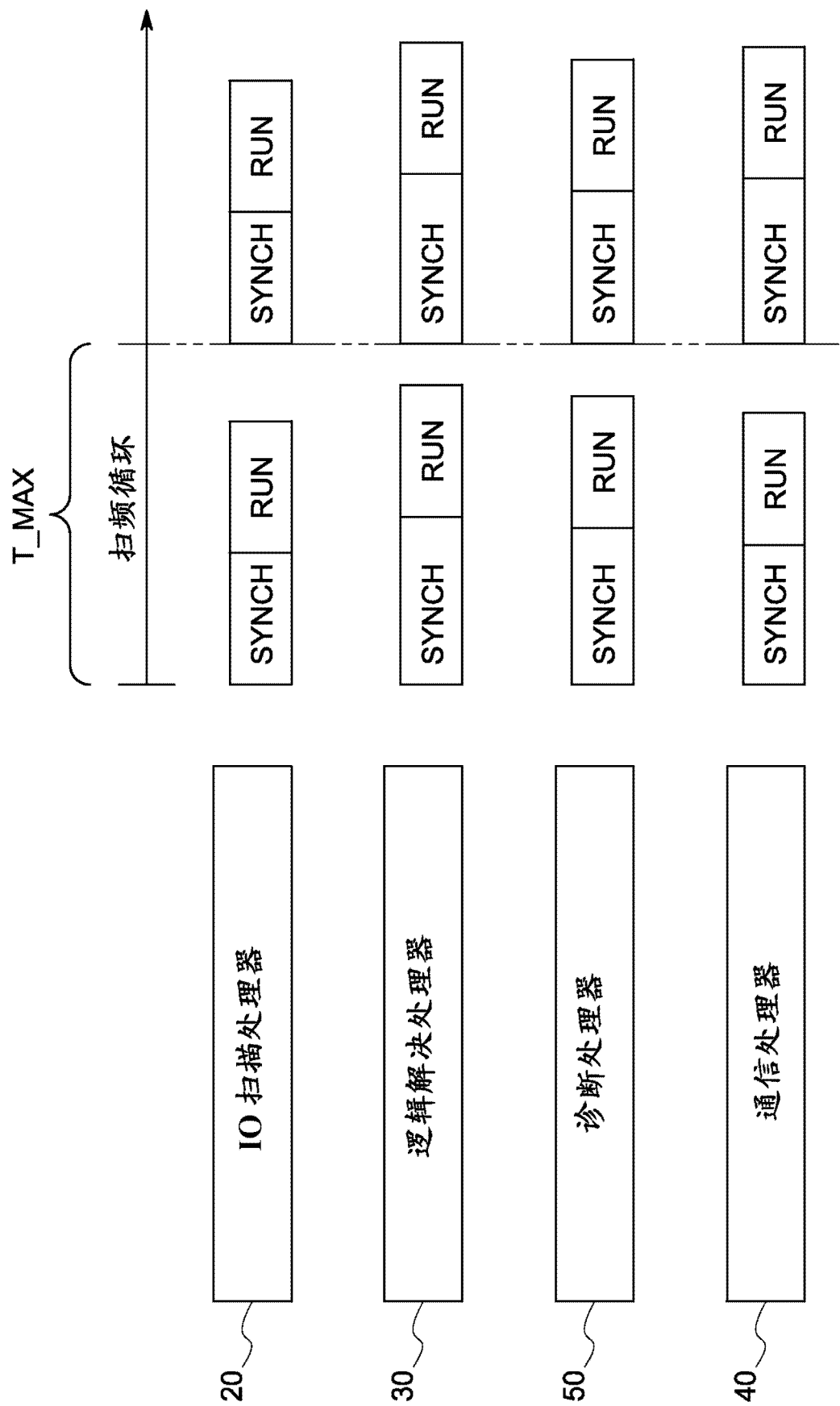


图 5B

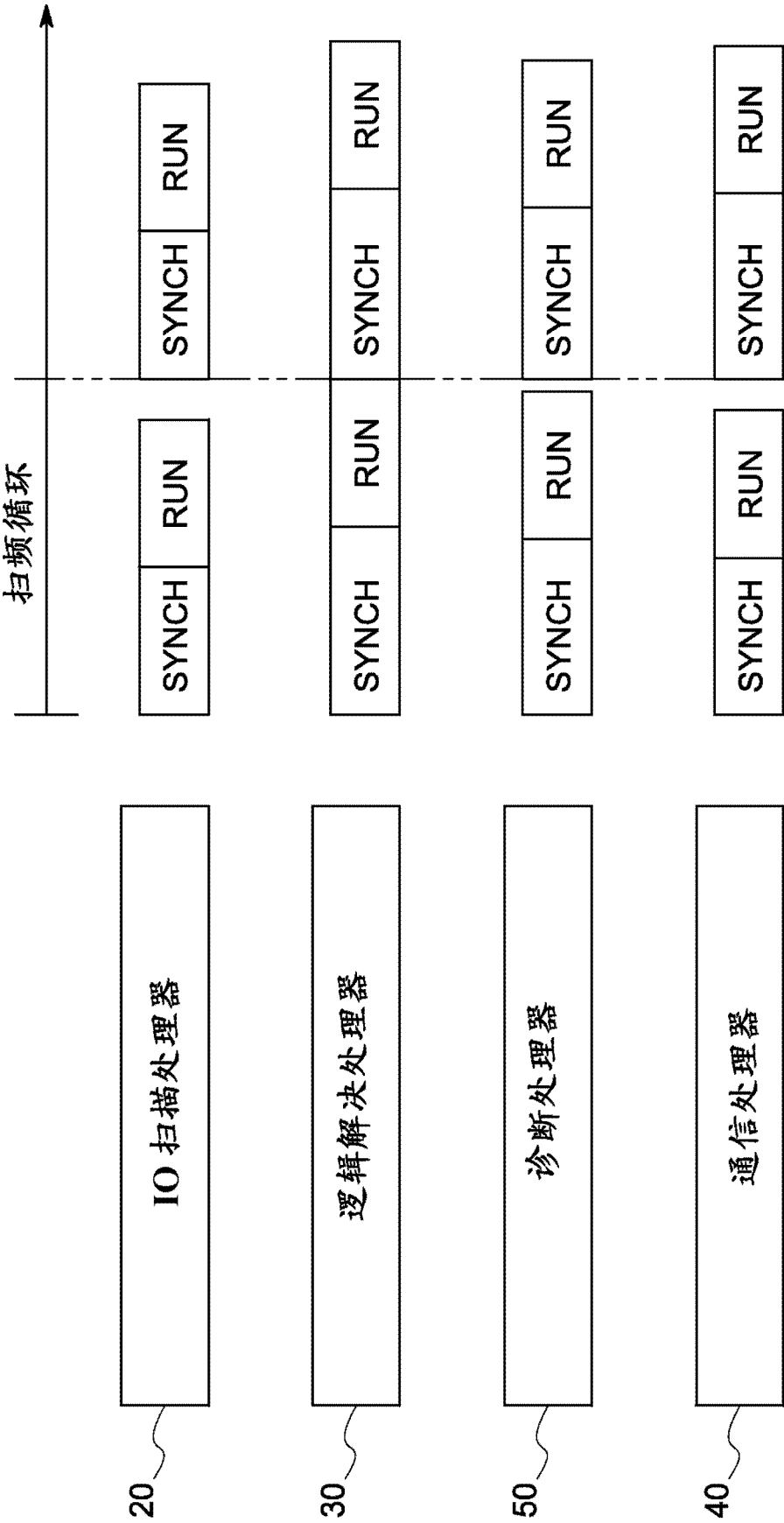


图 5C

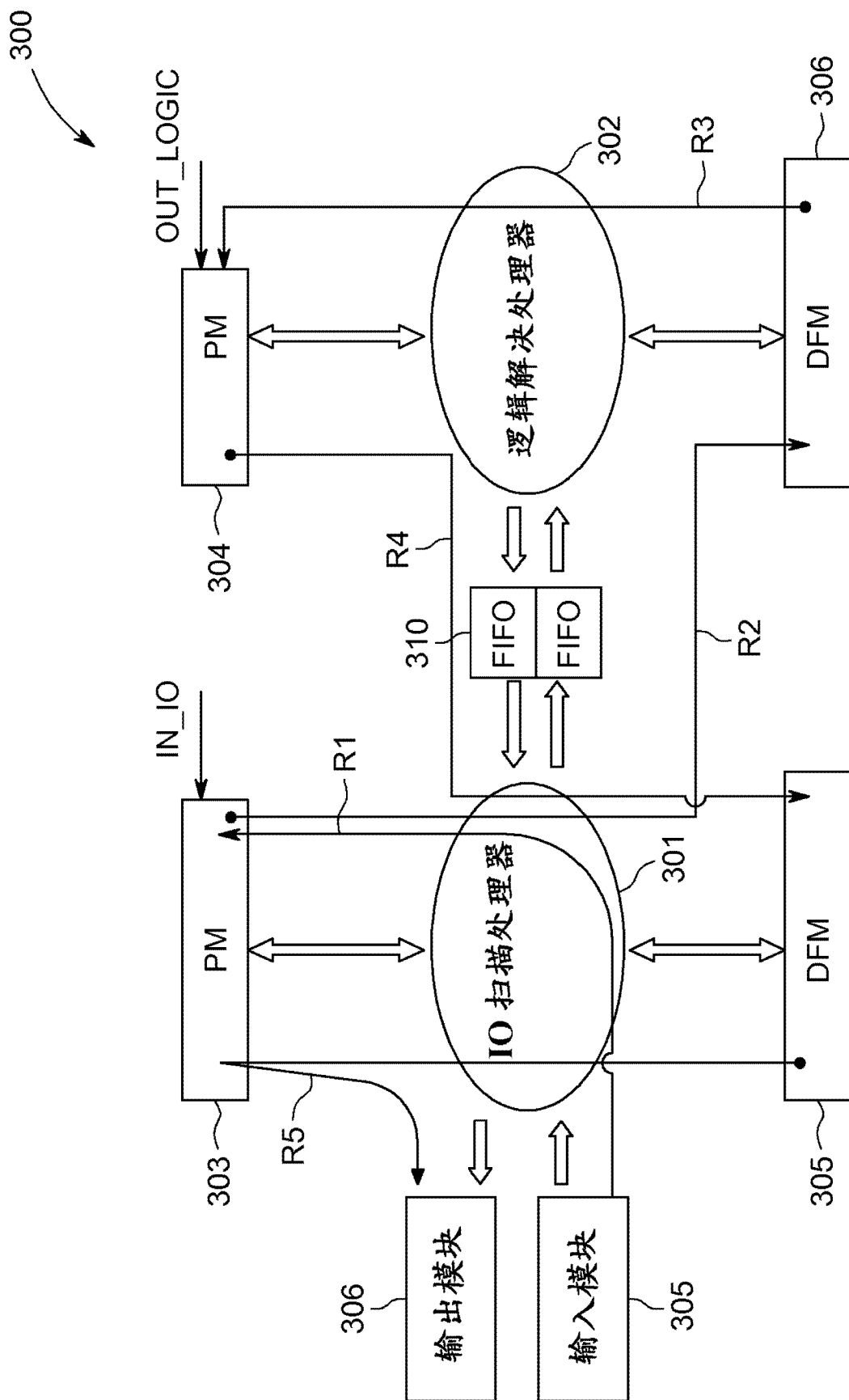


图 6

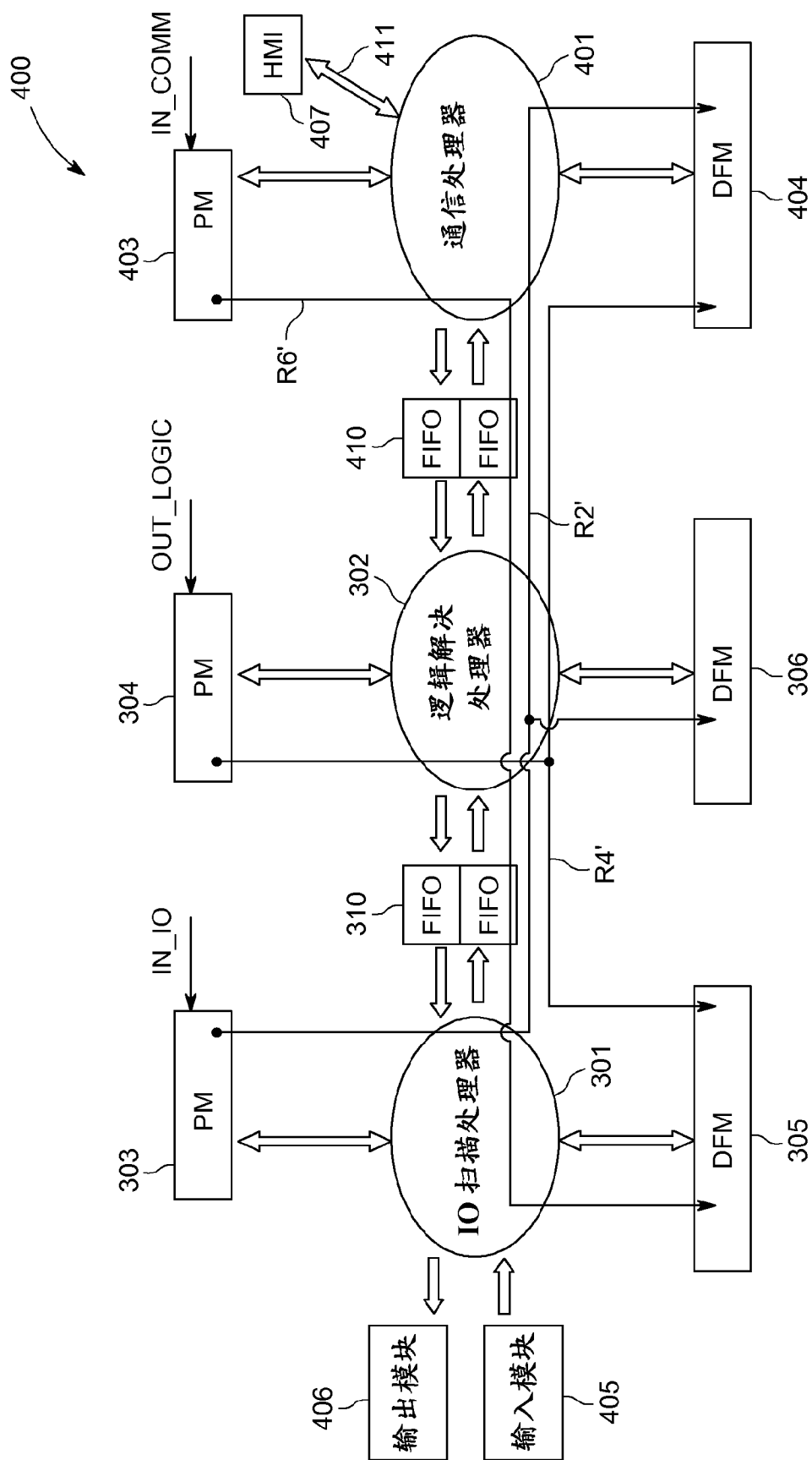


图 7

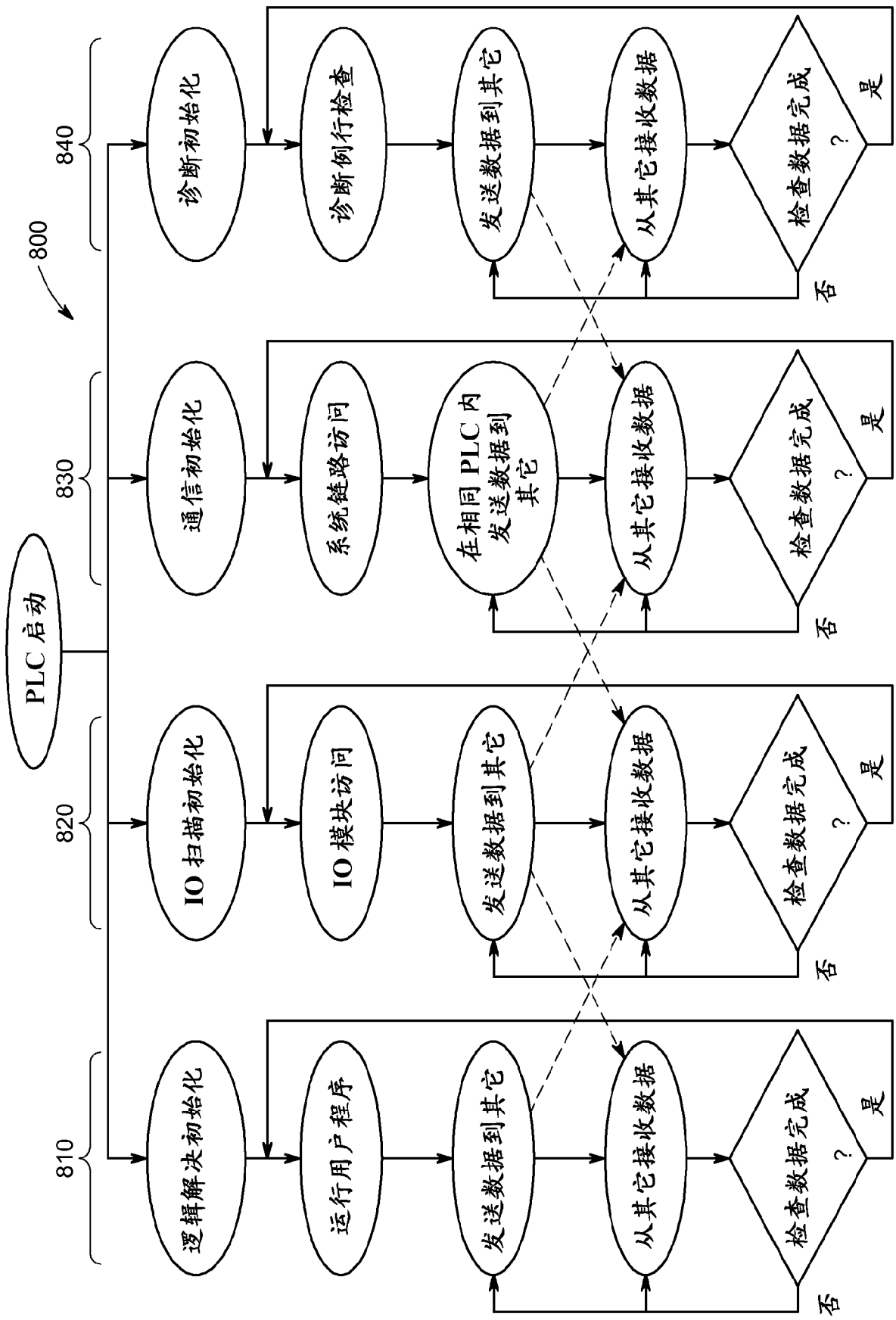


图 8

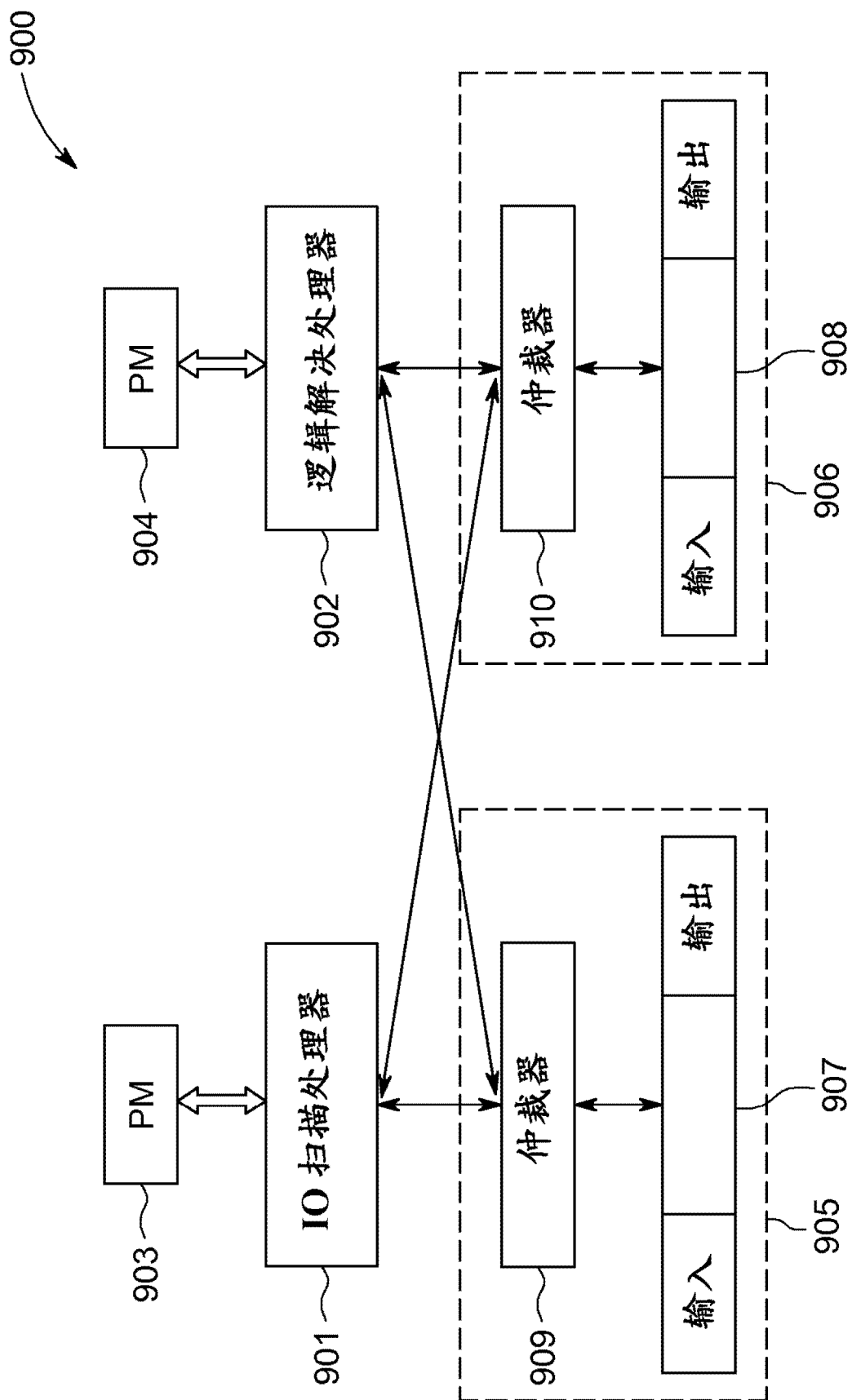


图 9

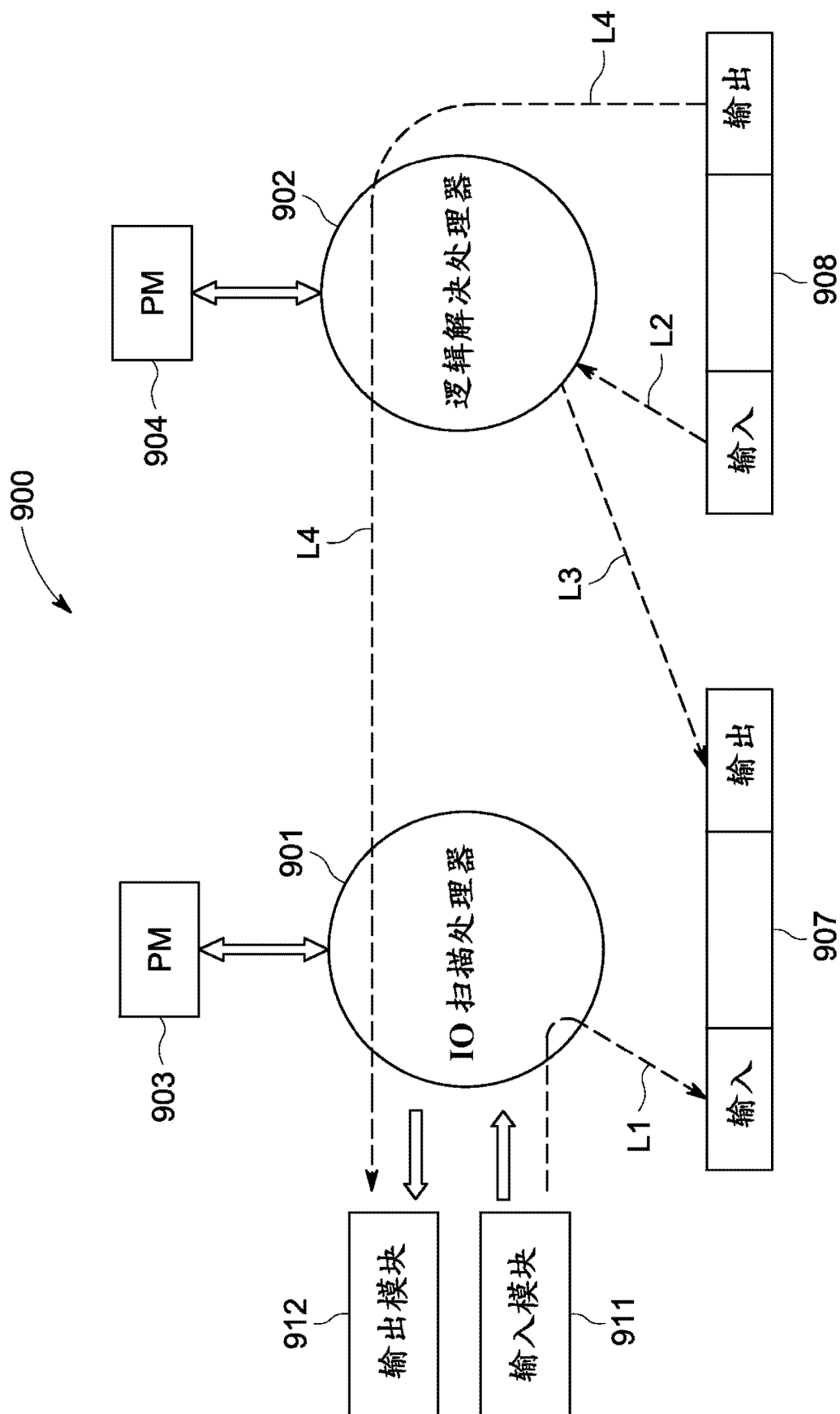


图 10A

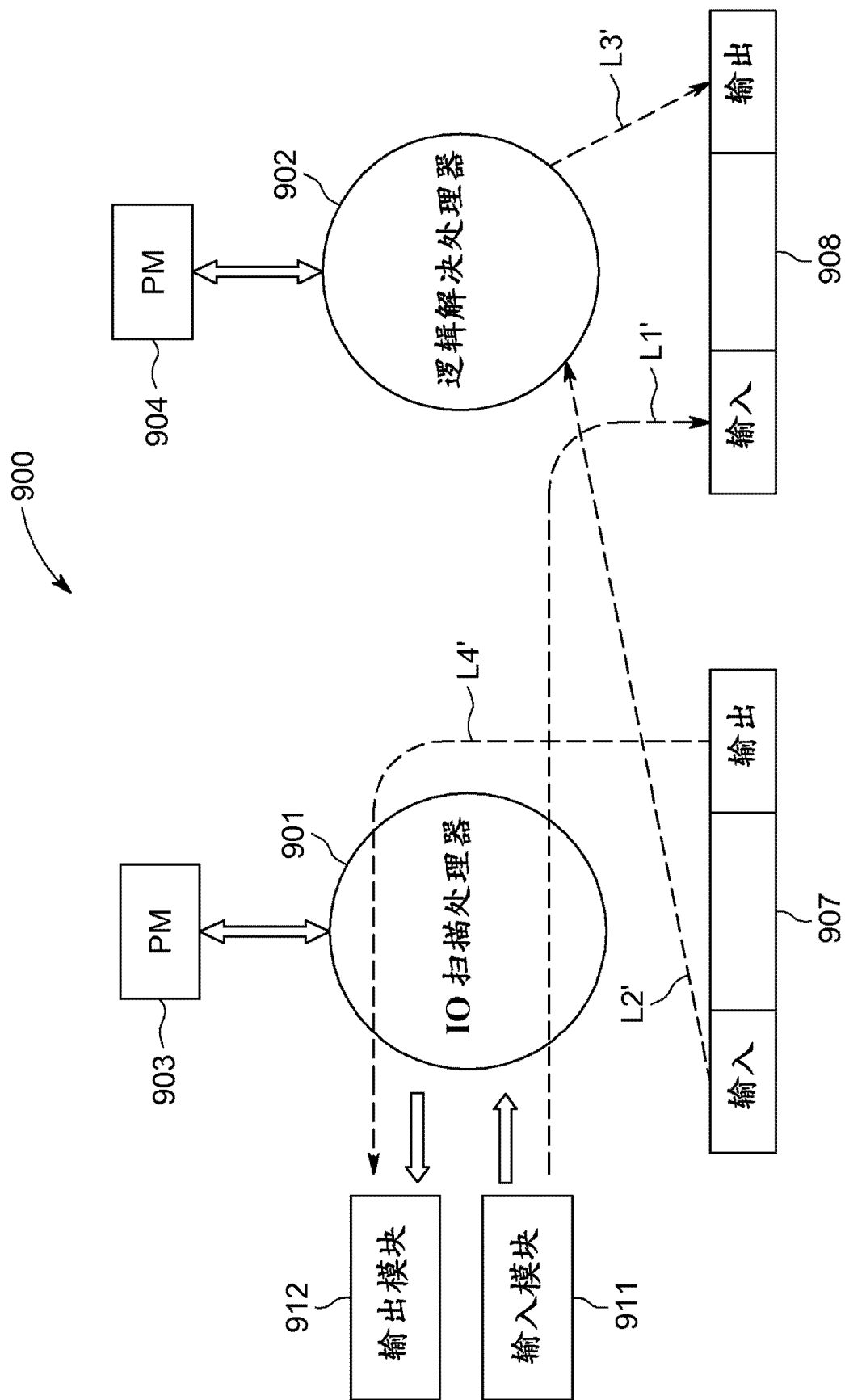


图 10B

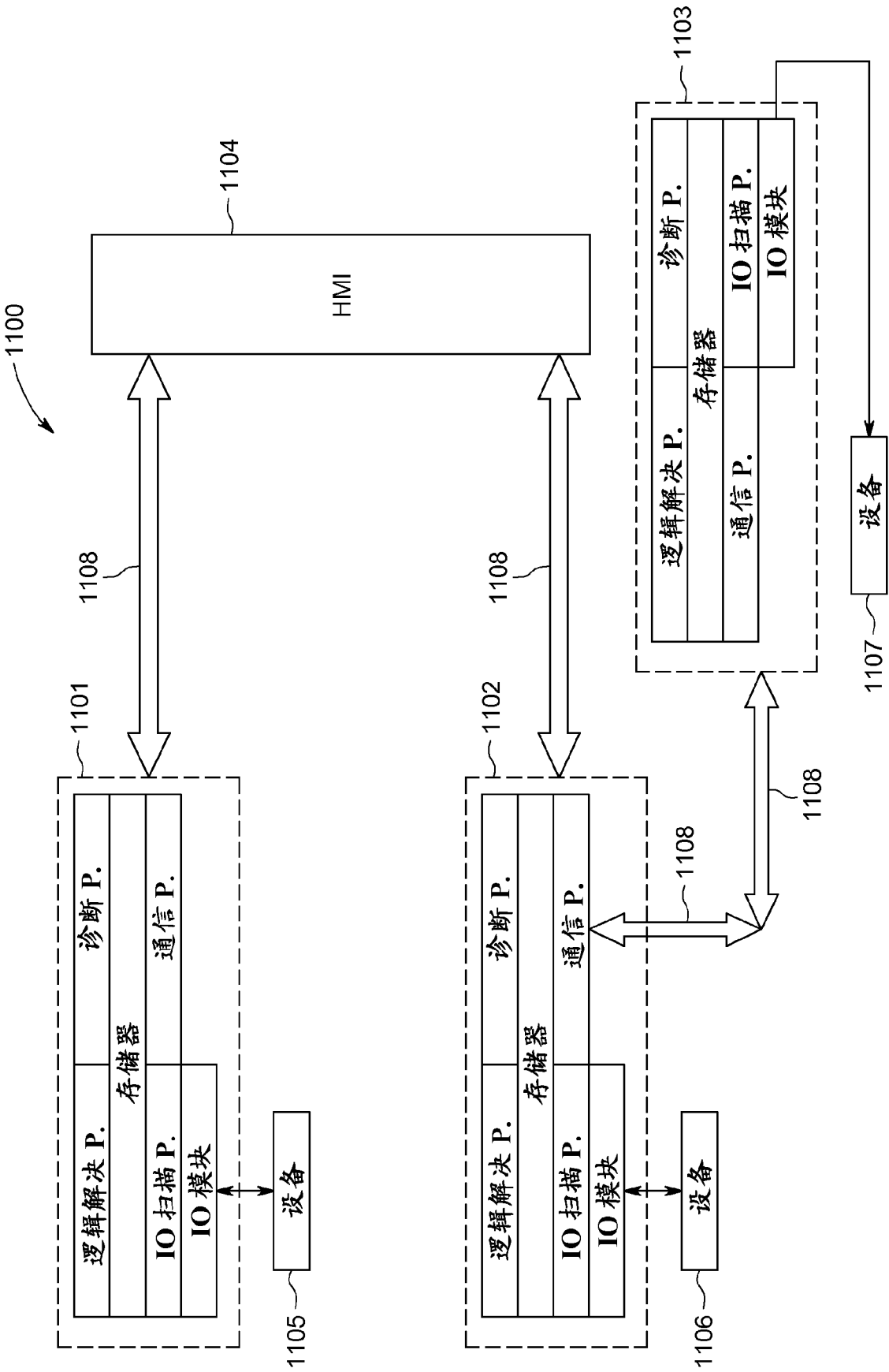


图 11