

(19) Országkód

HU



**MAGYAR
KÖZTÁRSASÁG
ORSZÁGOS
TALÁLMÁNYI
HIVATAL**

SZABADALMI LEÍRÁS

SZOLGÁLATI TALÁLMÁNY

(22) Bejelentés napja: 1987. 12. 28. (21) (6023/87)

(41) (42) Közzététel napja: 1989. 07. 28.

(45) Megadás meghirdetésének dátuma
a Szabadalmi Közlönyben: 1990. 09. 28.

(11) Lajstromszám

201190 B

(51)

Int Cl⁵
H03M 1/66

(72) Feltaláló(k):

SZEPESI János	22 %
KERESZTÉLY Sándor	22 %
VARRÓ Győző	22 %
GESZTESI Ákos	15 %
KÁZMÉR Sándor, Budapest	13 %
HÁMORINÉ, GÁL Éva, Érd (HU)	6 %

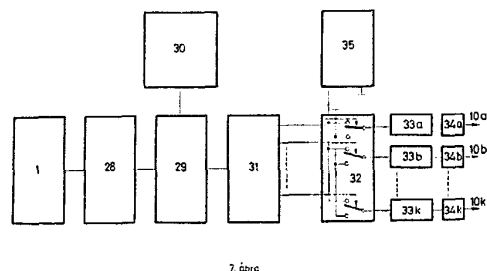
(73) Szabadalmas:

MTA Számítástechnikai és Automatizálási
Kutató Intézete, Budapest (HU)

(54) ELJÁRÁS ÉS KAPCSOLÁSI ELRENDEZÉS DIGITÁLIS JELEK ANALÓG JELLÉ VALÓ ALAKÍTÁSÁRA

(57) KIVONAT

A találmány tárgya eljárás digitális jelek analóg jellé való alakítására, amely eljárás során a digitális jeleket logikai egységen keresztül mikroprocesszorra (29) juttatjuk, majd a digitális jelek nagyságától függően egy bittárba (31) 1 és 0 értékeket írunk be oly módon, hogy egy ciklusidőre az 1 állapotok összideje arányos legyen a digitális jelek nagyságával, ezután a bittárral (31) egy analóg kapcsolót (32) vezérlünk oly módon, hogy ha a bittár (31) tartalma 0, a szűrő (33a, 33b, ... 33k) bemenetét nulla feszültségre, vagy ha a bittár (31) tartalma 1, a szűrő (33a, 33b, ... 33k) bemenetét referencia feszültségre kapcsoljuk, akkor a szűrő (33a, 33b, ... 33k) kimenetén a digitális jel nagyságával arányos analóg jel jelenik meg. A találmány tárgya továbbá kapcsolási elrendezés digitális jelek analóg jellé való alakítására, amely kapcsolási elrendezésben mikroszámítógép (1) logikai egységen (28), előnyösen tárral ellátott logikai egységen (28) keresztül mikroprocesszorra (29) csatlakozik, amely mikroprocesszor (29) kimenetei bittárra (31) vannak kötve és a bittárnak (31) bitenként egy-egy kimenete, továbbá a bittár (31) kimeneteinek mindegyikén egy-



7. ábra

A leírás terjedelme: 16 oldal, 8 ábra

HU 201190 B

-egy analóg kapcsoló (32) van, míg az analóg kapcsolóra (32) egy-egy szűrő (33a, 33b, ... 33k) csatlakozik.

A találmány szerinti eljárásnak az a lényege, hogy a bittár (31) tartalmát a ciklusidőn (T) belül minden második elemi ciklusban a legnagyobb helyértékű (n) bitnek megfelelően írjuk be; minden negyedik ciklusban a helyérték szerint következő (n-1)-ik bitnek megfelelően, minden további 2^{m+1} -ik ciklusban az (n-m)-ik helyértékű bitnek megfelelően írjuk be, vagy a bittár (31) tartalmát minden elemi ciklusban egy összeadás eredményével határozzuk meg, ahol az előző ciklusban képzett eredményhez hozzáadjuk a

digitális jel nagyságát és a bittárba (31) akkor írunk 1-t, ha az összeadás eredménye nagyobb, mint 2^n , vagy egyenlő 2^n -el, míg ha az eredmény kisebb, mint 2^n , akkor a bittárba (31) 0-t írunk, továbbá ha a bittárba (31) 1-t írunk, az eredményt 2^n -el csökkentjük és a műveletet minden elemi ciklusban megismételjük. A találmány szerinti kapcsolási elrendezésnek az a lényege, hogy a mikroprocesszor (29) bemenetére minimális zavar szintű jelkiadást vezérlő memória (30) csatlakozik, továbbá a bittár (31) az analóg kapcsolóval (32) egy egységet képez, amelynek tápfeszültség bemenetére referencia feszültség forrás (35) van kötve. (7. ábra)

A találmány tárgya eljárás digitális jelek analóg jellé való alakítására, amely eljárás során a digitális jeleket logikai egységen keresztül mikroprocesszorra juttatjuk, majd a digitális jelek nagyságától függően egy bittárba 1 és 0 értékeket írunk be oly módon, hogy egy ciklusidőre az 1 állapotok összideje arányos legyen a digitális jelek nagyságával, ezután a bittárral egy analóg kapcsolót vezérlünk oly módon, hogy ha a bittár tartalma 0, a szűrő bemenetét nulla feszültségre, vagy ha a bittár tartalma 1, a szűrő bemenetét referencia feszültségre kapcsoljuk, akkor a szűrő kimenetén a digitális jel nagyságával arányos analóg jel jelenik meg. A találmány tárgya továbbá kapcsolási elrendezés digitális jelek analóg jellé való alakítására, amely kapcsolási elrendezésben mikroszámítógép logikai egységen, előnyösen tárral ellátott logikai egységen keresztül mikroprocesszorra csatlakozik, amely mikroprocesszor kimenetei bittárra vannak kötve és a bittárnak bitenként egy-egy kimenete, továbbá a bittár kimeneteinek mindegyikén egy-egy analóg kapcsoló van, míg az analóg kapcsolóra egy-egy szűrő csatlakozik.

Az ilyen átalakítóknál egy mikroprocesszor egy kapcsolót váltakozva nullára és referencia feszültségre kapcsol és egy időegységre vonatkozóan a referencia feszültségre kapcsolt állapot ideje arányos a digitális értékkel.

Folytonos és szakaszos ipari folyamatok irányítására szolgáló többcsatornás berendezés tipikus felépítését szemlélteti az 1. ábra. Egy 1 mikroszámítógéphez – mely mikroprocesszorból, memóriából, real-time órából és egyéb elektronikus egységekből áll – a következő egységek csatlakoznak:

- analóg jelek 2 jelfogadó és jelátalakító egysége, mely méréspontváltóból és A/D átalakítóból áll és bemenetére az ipari folyamattól jövő 8 analóg jelek csatlakoznak;

- kétállapotú jelek 3 jelfogadó egysége, mely bemenetére az ipari folyamattól jövő 9 kétállapotú jelek csatlakoznak;

- analóg jelek 4 jelátalakító és jelkiadó egysége, mely D/A átalakítóból és analóg erősítőkből áll és kimenetén az ipari folyamatot vezérlő 10 analóg jelek jelennek meg;

- kétállapotú jelek 5 jelkiadó egysége, melynek kimenetén az ipari folyamatot vezérlő relék, félvezető relék, mágnesszelepek 11 működtető jelei jelennek meg;

- 6 kezelő egység, mely kijelzőket, nyomógombokat, kapcsolókat foglal magába;

- 7 kommunikációs egység, mely bemeneti/kimeneti jeleivel csatlakozást biztosít fölérendelt számítógéphez és/vagy többprocesszoros hálózati rendszerhez.

Az analóg jelek 4 jelátalakító és jelkiadó egységének egy ismert megoldásánál (2. ábra) az 1 mikroszámítógéphez kimeneti csatornánként egy 8–16 bites 12a, 12b, ... 12k tár, 13a, 13b, ... 13k D/A átalakító, 14a, 14b, ... 14k kimenő erősítő tartozik, melynek kimenetén az irányított folyamathoz csatlakozó (pl. 4–20 mA-es) 10a, 10b, ... 10k analóg jelek jelennek meg.

A 13 D/A átalakító ismert megoldásait szemlélteti a 3., 4. és 5. ábra.

A 3. ábra szerinti elrendezésnél a 12 tár kimenetéhez 15 kapcsolt áramgenerátorok csatlakoznak. Az

egyes áramgenerátorok áramának nagysága 2 hatványai szerint növekszik. (1; 2I; 2²I; ... 2ⁿI, ahol n a tárban az adatbitek száma.) Az áramok összege a 16 összegző kimenetén a 13 D/A átalakító kimenő jele.

A 4. ábra szerinti elrendezésnél a 12 tár kimenetéhez 17 kapcsolóvezérlő csatlakozik. Az R és 2R ellenállásokból álló 18 ellenállásletra 2R ellenállásain rendre I, 2I, ... 2ⁿI áram folyik. A 17 kapcsolóvezérlővel működtetett 19 kapcsolók az áramokat földre, illetve 20 erősítő bemenetére csatlakoztatják. A 20 erősítő egy R ellenállással visszacsatolt műveleti erősítő. A műveleti 20 erősítő kimenő feszültsége a 13 D/A átalakító kimenő jele.

Az 5. ábra szerinti elrendezésnél a 12 tár kimenetéhez 21 digitális érték/impulzus szélesség átalakító csatlakozik. A 21 digitális érték/impulzus szélesség átalakító egy ismert megoldásánál két számlálót tartalmaz. Az egyik számlálóba a tár tartalma kerül beírásra, amikor a másik számláló tartalma nulla. A számláló kimenete kapcsolót vezérel, mely egy 22 szűrő bemenetét a digitális értékkel arányos időre referencia feszültségre, különben nullára kapcsolja. A 22 szűrő kimenő feszültsége a 13 D/A átalakító kimenő jele.

Az analóg jelek 4 jelátalakító és jelkiadó egysége egy másik ismert megoldásánál (6. ábra) az 1 mikroszámítógéphez csatlakozó 23 tár minden kimenő jel digitális értékét tartalmazza. Az összes kimeneti csatornához egyetlen 25 D/A átalakító tartozik, mely célszerűen a 3., vagy 4. ábra szerinti felépítésű. A 25 D/A átalakító bemenetére a 24 vezérlő egymás után rákapcsolja az egyes kimeneteket meghatározó digitális értéket. Ezzel egyidejűleg a 24 vezérlő kimenő jelének hatására a 26 csatornaváltó a 25 D/A átalakító kimenetére csatlakoztatja a 27a, 27b, ... 27k analóg tartóerősítők közül a kiválasztott csatornához tartozót. Az összekapcsolt állapotot 24 vezérlő meghatározott ideig fenntartja, célszerűen olyan időtartamra, mely alatt a kimenő jel állandósult értékét eléri. Ezután 24 vezérlő a következő csatornához tartozó digitális értéket csatlakoztatja a 25 D/A átalakító bemenetére és 26 csatornaváltó a 25 D/A átalakító kimenetét a 27a, 27b, ... 27k analóg tartóerősítők közül a következő bemenetére csatlakoztatja. A műveletsort a 24 vezérlő az összes csatormán elvégzi, majd újra az első csatormát csatlakoztatja a 25 D/A átalakítóhoz. A 27a, 27b, ... 27k analóg tartóerősítők 10a, 10b, ... 10k analóg jele az irányított folyamathoz csatlakozik. A 27a, 27b, ... 27k analóg tartóerősítők célszerű felépítése olyan, hogy a 25 D/A átalakító kimenetére csatlakoztatás után az új analóg kimenet értéke gyorsan beáll, majd a 26 csatornaváltó szakadtá válása után a kimenő jel az értékét hosszú ideig változatlanul megtartja.

Az ipari folyamatok irányítására használt több analóg kimenetű 4 jelátalakító és jelkiadó egységek közül a csatornánként külön gyors 13 D/A átalakítót tartalmazó analóg kimenő jele a digitális érték változását gyorsan követi. Ezek ára – mivel a 13 D/A átalakító viszonylag költséges – kedvezőtlenül magas. Ha csatornánként külön gyors 13 D/A átalakítót a 4 jelátalakító és jelkiadó egység nem tartalmaz, a digitális jel változását az analóg kimenet változása lassan követi.

A mikroprocesszorok, memória áramkörök egyre csökkenő ára gazdaságossá teszi az analóg áramkörök (pl. 4. ábra szerinti D/A átalakító) helyettesítését ezen

elemekkel. További lehetőséget kínál a gyors CMOS integrált áramkörök analóg kapcsolóként történő felhasználása.

A találmány azon a felismerésen alapszik, hogy az analóg jelek változása akkor követi gyorsan a digitális jel változását és egyidejűleg az analóg kimeneten a bittár 1-0 állapotának változásából származó zavarjel akkor kicsi, ha minél rövidebb időre igaz, hogy a bittár 1-es állapotának ideje arányos, vagy közel arányos a digitális jel nagyságával.

A találmány szerinti eljárásnak az a lényege, hogy a bittár tartalmát a ciklusidőn belül minden második elemi ciklusban a legnagyobb helyértékű bitnek megfelelően írjuk be, minden negyedik ciklusban a helyérték szerint következő $(n-1)$ -ik bitnek megfelelően, minden további 2^{m+1} -ik ciklusban az $(n-m)$ -ik helyértékű bitnek megfelelően írjuk be, vagy a bittár tartalmát minden elemi ciklusban egy összeadás eredményével határozzuk meg, ahol az előző ciklusban képzett eredményhez hozzáadjuk a digitális jel nagyságát és a bittárba akkor írunk 1-t, ha az összeadás eredménye nagyobb, mint 2^n , vagy egyenlő 2^n -el, míg ha az eredmény kisebb, mint 2^n , akkor a bittárba 0-t írunk, továbbá ha a bittárba 1-t írunk, az eredményt 2^n -el csökkentjük és a műveletet minden elemi ciklusban megismételjük. A találmány szerinti kapcsolási elrendezésnek az a lényege, hogy a mikroprocesszor bemenetére minimális zavar szintű jelkiadást vezérlő memória csatlakozik, továbbá a bittár az analóg kapcsolóval egy egységet képez, amelynek tápfeszültség bemenetére referencia feszültség forrás van kötve.

A találmányt részletesebben az ábrákon bemutatott kiviteli példák segítségével ismertetjük:

- a 7. ábrán a találmány szerinti kapcsolási elrendezés egy kiviteli példájának blokkvázlata látható,
- a 8. ábra egy eljárást mutat be, mely szerint egy analóg kapcsolót a bemenő digitális érték helyértékei szerint vezérlünk, míg
- a 9. ábra egy másik eljárást szemléltet, mely szerint az analóg kapcsolót a bemenő digitális érték ciklikus összegzése alapján vezéreljük.

A találmány szerinti analóg 4 jelátalakító és jelkiadó egység felépítését szemlélteti a 7. ábra. Az 1 mikroszámítógéphez csatlakozó tárral ellátott 28 logikai egységből, az ehhez csatlakozó digitál/analóg átalakítást végző 29 mikroprocesszorból és 30 minimális zavar szintű jelkiadást vezérlő memóriából, a 29 mikroprocesszorhoz csatlakozó 31 bittárból, a 31 bittárhoz csatlakozó 32 analóg kapcsolóból, a hozzá csatlakozó 33a, 33b, ... 33k szűrőből, ez utóbbiakhoz csatlakozó 34a, 34b, ... 34k kimenő erősítőkből áll. A 32 analóg kapcsoló referencia feszültség jel bemenetére 35 referencia feszültség forrás van kötve.

A 33a, 33b, ... 33k szűrők bemenetét a hozzá csatlakozó 32 analóg kapcsoló nullára kapcsolja, ha a 31 bittárban a megfelelő bit nulla és referencia feszültségre kapcsolja, ha a megfelelő bit 1-es. A 34a, 34b, ... 34k kimenő erősítők 10a, 10b, ... 10k kimenő jelei az irányított folyamathoz csatlakozó analóg jelek.

A 30 minimális zavar szintű jelkiadást vezérlő memória tartalmazza azt a programot, amelyet a mikroprocesszor végrehajt és ezzel megtörténik az adatbeolvasás a 28 logikai egységből, létrejön a 31 bittárba beírandó adat és a következő számítási ciklus

számára adatok, továbbá az új bittár tartalom a 31 bittárba beírásra kerül.

A találmány szerinti kapcsolási elrendezésben a 31 bittár és a 32 analóg kapcsoló nem külön egység, Alkalmasan választott tároló (pl. 74HC374) kimenetén a feszültség kis terhelés esetén elhanyagolható mértékben tér csak el nullától, illetve a tápfeszültségtől. Ha a tápfeszültsége $U_{ref} = 5$ V referencia feszültség, a tárfeszültsége a 32 analóg kapcsoló kimenő jelének tekinthető.

A 29 mikroprocesszorral a 31 bittár tartalmát oly módon vezéreljük, hogy egy meghatározott ciklusidőre vonatkozóan a bittár 1-es értékének átlagideje a tárral ellátott 28 logikai egységben lévő digitális értékkel arányos legyen és a ciklusidőn belül az egyes és nulla értékek eloszlása minél egyenletesebb legyen. A ciklus célszerűen 2^n elemi ciklusból áll, ahol n a digitális érték biteinek a száma.

A 8. ábrán bemutatott eljárás esetén a ciklusidőn belül az elemi ciklusokat úgy osztjuk el, hogy minden második elemi ciklust a digitális érték legnagyobb $(n-1)$ -ik helyértékéhez, minden negyedik elemi ciklust a digitális érték $(n-1)$ -ik helyértékéhez, minden 2^{m+1} -ik ciklust a digitális érték $(n-m)$ -ik helyértékéhez rendeljük hozzá. Az eljárás szerinti vezérlés esetén a 32 analóg kapcsoló kimenő jelét a 8. ábra négy bites digitális értékre vonatkozóan szemlélteti.

A 9. ábrán bemutatott eljárás esetén a 29 mikroprocesszorral a 31 bittár egy elemi ciklusra vonatkozó értékét a következő módon hozzuk létre:

1. az előző számítás eredményéhez hozzáadjuk a digitális értéket;
2. ha az összeadás eredménye kisebb, mint 2^n , a 31 bittárba nullát írunk;
3. ha az összeadás eredménye nagyobb, mint 2^n , vagy egyenlő 2^n -el, a 31 bittárba 1-et írunk és az összeadás eredményéből levonunk 2^n értéket;
4. a műveletet az 1. pont szerint folytatjuk.

Az eljárás szerinti vezérlés esetén a 32 kapcsoló kimenő jelét a 9. ábra 4 bites digitális értékre vonatkozóan szemlélteti.

Mindkét eljárás esetén a 31 bittárat célszerűen nyolc kimenetre vonatkozóan egyidőben írjuk be.

Ha a 10a, 10b, ... 10k analóg jel 4-20 mA-es áramjel, a vezérlés módja mind a 8., mind a 9. ábra szerinti vezérlés esetén módosítható. Négy egymás utáni elemi ciklusban a kimenő jelet a korábban leírt vezérlési mód szerint írjuk a 31 bittárba. Ezután beiktatunk egy ciklust, amikor a bittárba mindig 1-et írunk, majd újabb négy elemi ciklusban a korábban leírt vezérlési mód szerint létrehozott adatot írunk a 31 bittárba. A módosított vezérlési mód esetén a teljes ciklus $5/4 \cdot 2^n$ elemi ciklusból fog állni. Az analóg jel kimeneten a nulla digitális értékhez 4 mA, a 2^n digitális értékhez 20 mA fog tartozni.

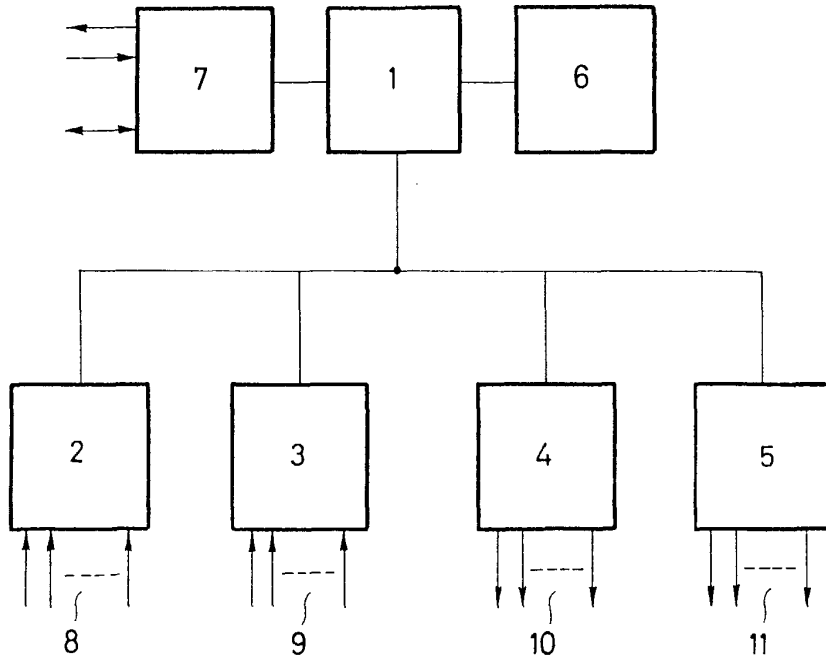
A találmány szerinti analóg jelek jelátalakító és jelkiadó egysége az ismert megoldásokhoz képest lényegesen egyszerűbben és olcsóbban teszi lehetővé ipari folyamatok irányítására több analóg jel kiadását. A bemeneti digitális jelek analóg jelekké alakítása közepes sebességgel és megfelelő pontossággal történik.

A találmány nem korlátozódik a kiviteli példákban leírt megoldásokra, hanem kiterjed az igénypontok, különösen a főigénypontok által oltalom alá vont minden megoldásra.

SZABADALMI IGÉNYPONTOK

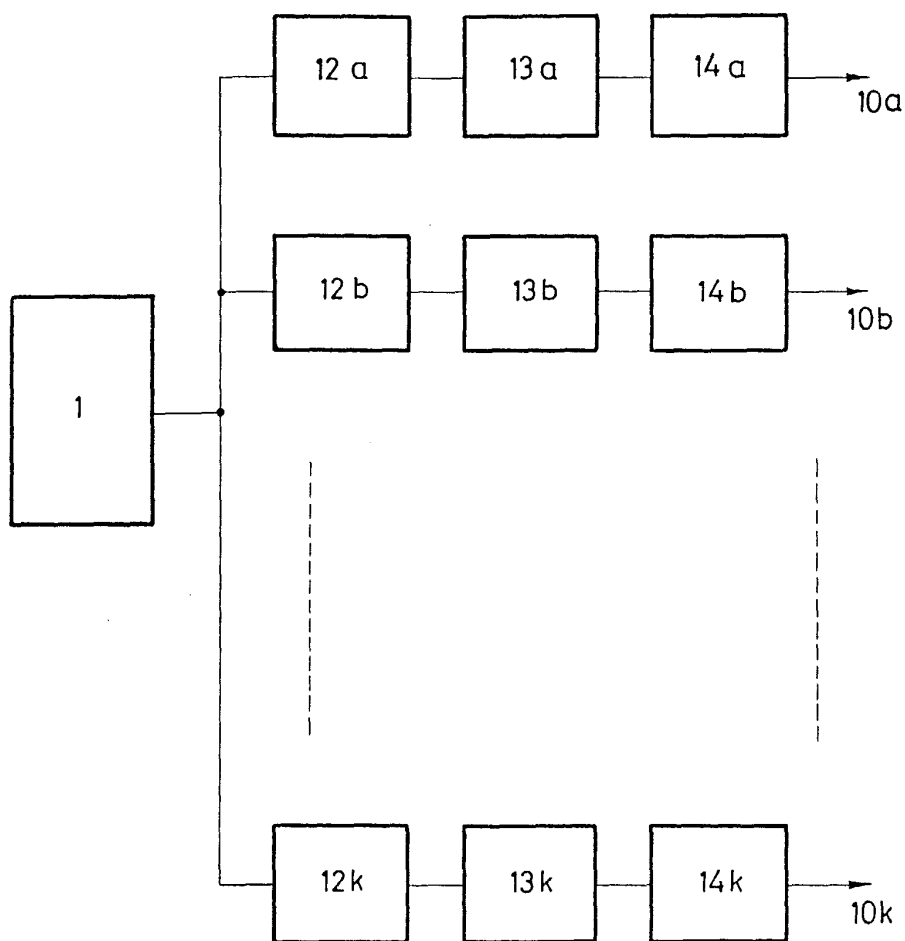
1. Eljárás digitális jelek analóg jellé való alakítására, amely eljárás során a digitális jeleket logikai egységen keresztül mikroprocesszorra juttatjuk, majd a digitális jelek nagyságától függően egy bittárba 1 és 0 értéket írunk be oly módon, hogy egy ciklusidőre az 1 állapotok összideje arányos legyen a digitális jelek nagyságával, ezután a bittárral egy analóg kapcsolót vezérlünk oly módon, hogy ha a bittár tartalma 0, a szűrő bemenetét nulla feszültségre, vagy ha a bittár tartalma 1, a szűrő bemenetét referenciafeszültségre kapcsoljuk, akkor a szűrő kimenetén a digitális jel nagyságával arányos analóg jel jelenik meg, *azzal jellemezve*, hogy a bittár (31) tartalmát a ciklusidőn (T) belül minden második elemi ciklusban a legnagyobb helyértékű (n) bitnek megfelelően írjuk be, minden negyedik ciklusban a helyérték szerinti következő (n-1)-ik bitnek megfelelően, minden további 2^{m+1} -ik ciklusban az (n-m)-ik helyértékű bitnek megfelelően írjuk be, vagy a bittár (31) tartalmát minden elemi ciklusban egy összeadás eredményével határozzuk meg, ahol az előző elemi ciklusban képzett eredményhez hozzáadjuk a digitális jel nagyságát és a bittárba (31) akkor írunk 1-t, ha az összeadás eredménye nagyobb, mint 2^n , vagy egyenlő 2^n -el, míg ha az eredmény kisebb, mint 2^n , akkor a bittárba (31) 0-t írunk, továbbá ha a bittárba (31) 1-t írtunk, az eredményt 2^n -el csökkentjük és a műveletet minden elemi ciklusban megismételjük.
2. Az 1. igénypont szerinti eljárás, *azzal jellemezve*, hogy minden négy elemi ciklus után egy ötödik elemi ciklusban analóg kapcsolót (32) referencia feszültségre kapcsolunk.
3. Kapcsolási elrendezés digitális jelek analóg jellé való alakítására, amely kapcsolási elrendezésben mikroszámítógép logikai egységen, előnyösen tárral ellátott logikai egységen keresztül mikroprocesszorra csatlakozik, amely mikroprocesszor kimenetei bittárra vannak kötve és a bittárnak bitenként egy-egy kimenete, továbbá a bittár kimeneteinek mindegyikén egy-egy analóg kapcsoló van, míg az analóg kapcsolókra egy-egy szűrő csatlakozik, *azzal jellemezve*, hogy a mikroprocesszor (29) bemenetére minimális zavar szintű jelkiadást vezérlő memória (30) csatlakozik, továbbá a bittár (31) az analóg kapcsolóval (32) egy egységet képez, amelynek tápfeszültség bemenetére referencia feszültség forrás (35) van kötve.
4. A 3. igénypont szerinti kapcsolási elrendezés, *azzal jellemezve*, hogy a szűrőkre (33a, 33b, ... 33k) egy-egy kimenő erősítő (34a, 34b, ... 34k) csatlakozik, amely kimenő erősítők (34a, 34b, ... 34k) kimenetei a kapcsolási elrendezés analóg jelkimenetei.

8/1



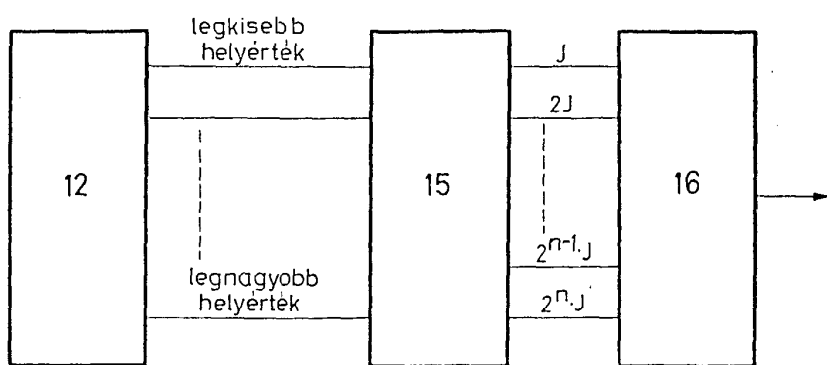
1. ábra.

8/2

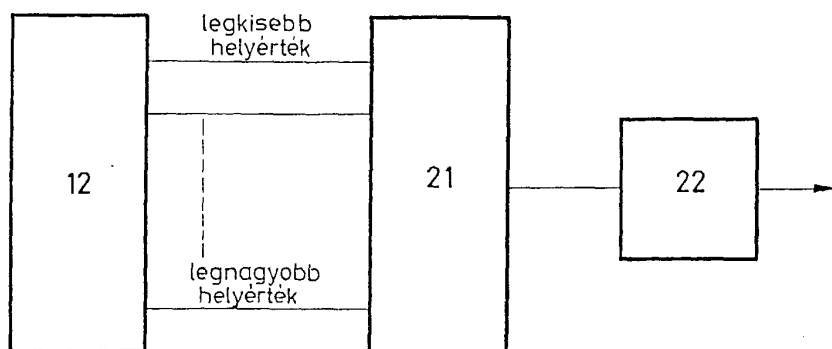


2. ábra

8/3

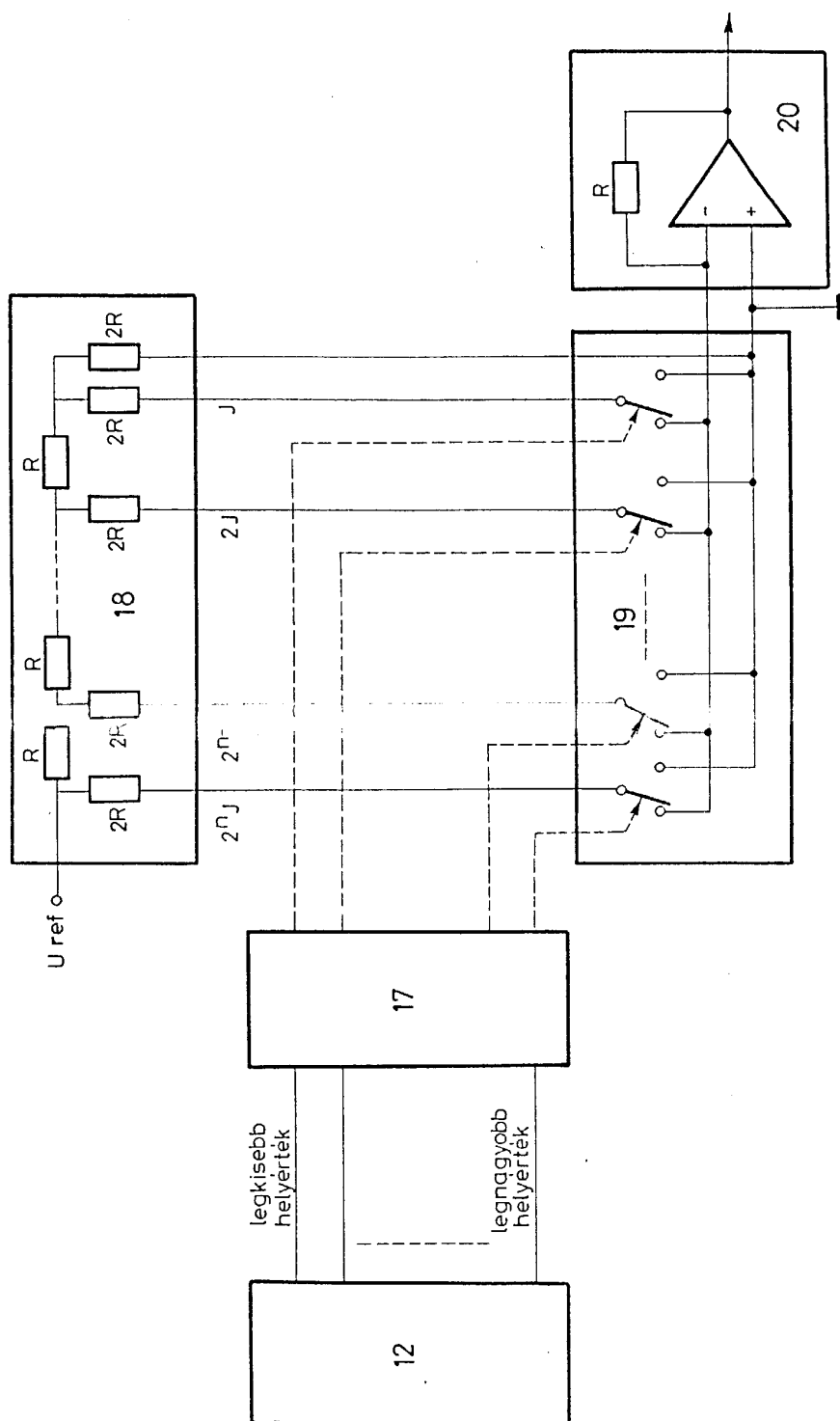


3. ábra

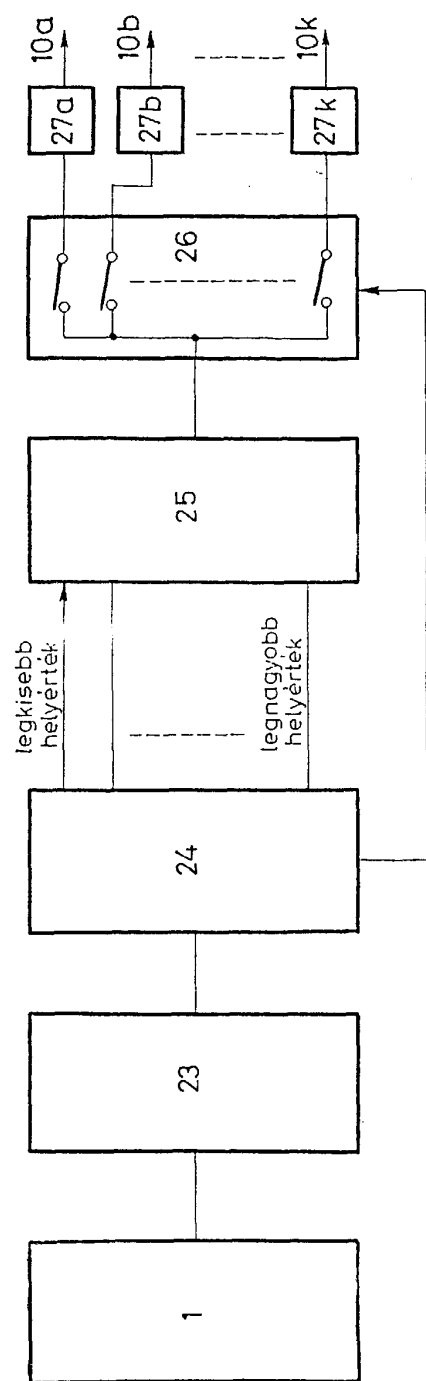


5. ábra.

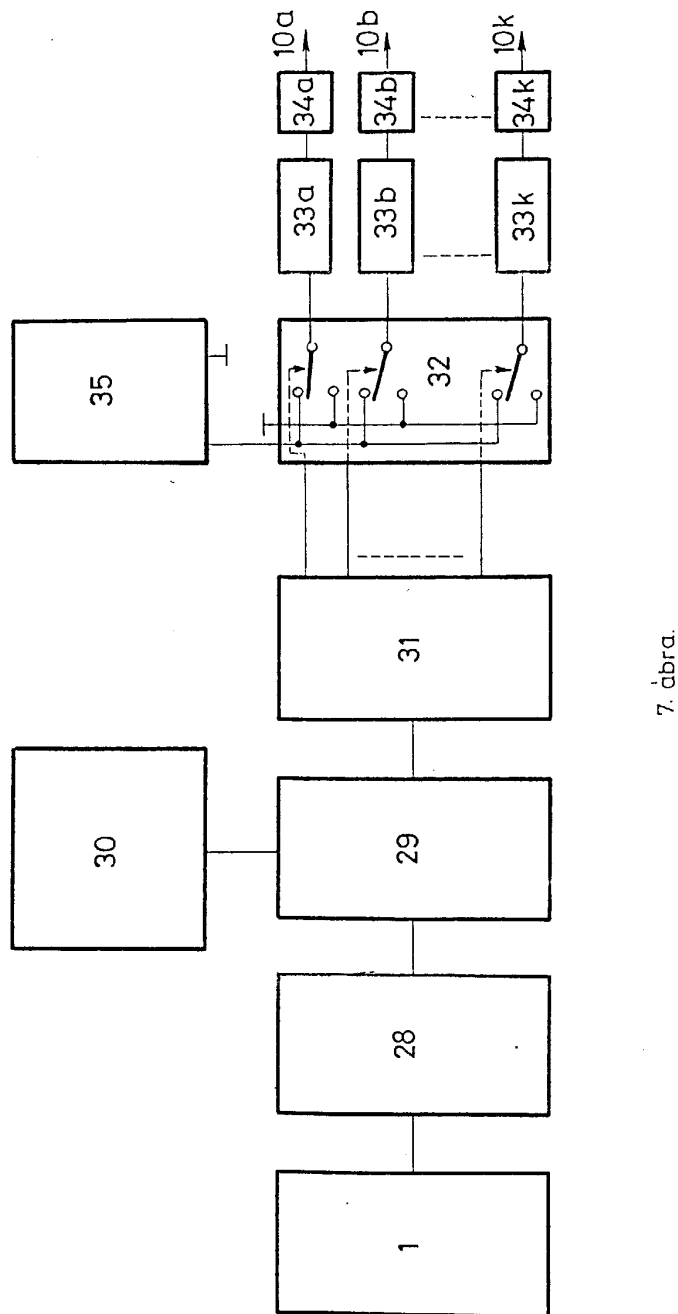
8/4



4. ábra.



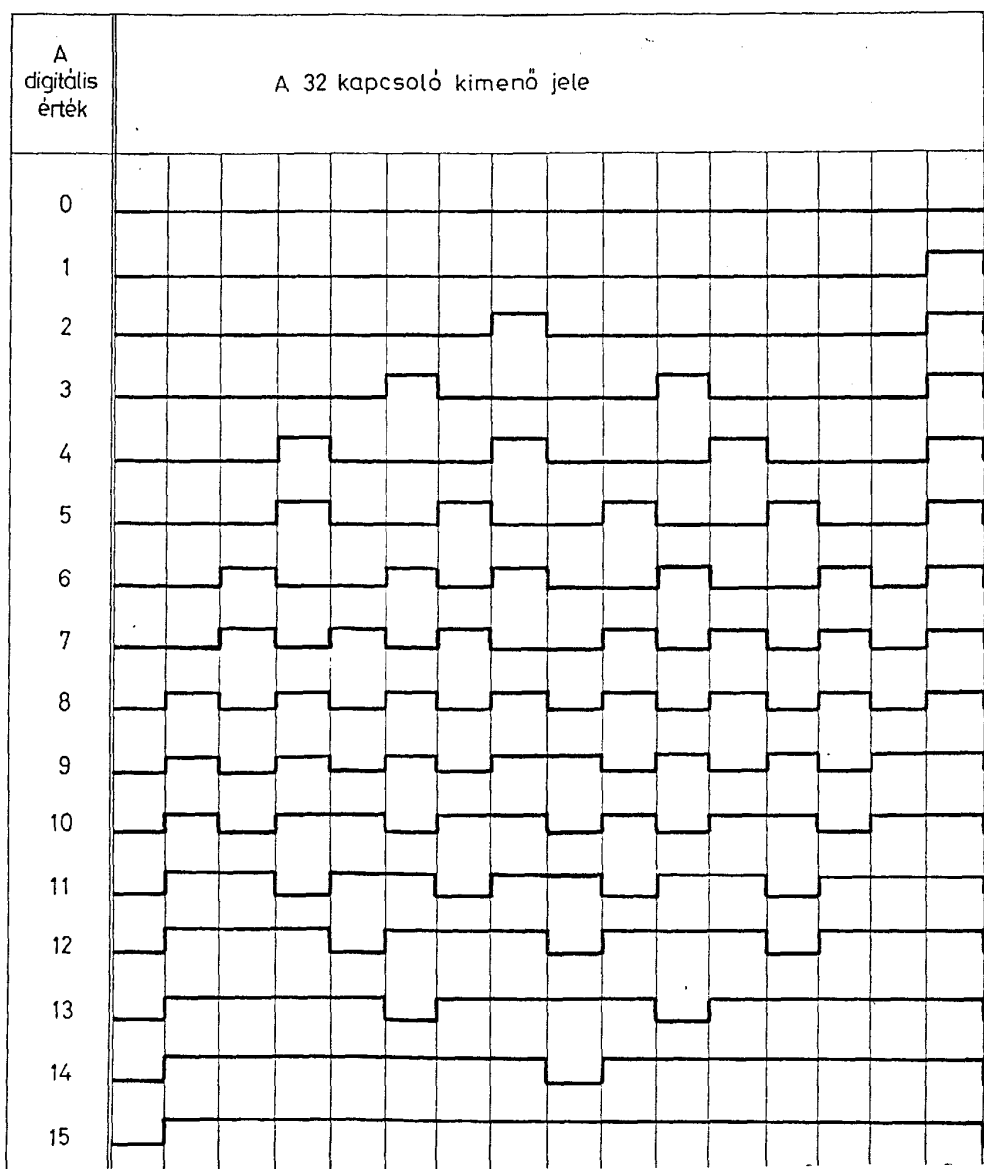
6. dbra.



8/7

A digitális érték d ₃ -d ₀ bitjeinek hozzárendelése elemi ciklusokhoz		d ₃	d ₂	d ₃	d ₁	d ₃	d ₂	d ₃	d ₀	d ₃	d ₂	d ₃	d ₁	d ₃	d ₂	d ₃	
A digitális érték		A 32 kapcsoló kimenő jele															
deci- mális	d ₃ d ₂ d ₁ d ₀																
0	0 0 0 0																
1	0 0 0 1																
2	0 0 1 0																
3	0 0 1 1																
4	0 1 0 0																
5	0 1 0 1																
6	0 1 1 0																
7	0 1 1 1																
8	1 0 0 0																
9	1 0 0 1																
10	1 0 1 0																
11	1 0 1 1																
12	1 1 0 0																
13	1 1 0 1																
14	1 1 1 0																
15	1 1 1 1																

8. ábra.



9. ábra