(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl.[6]
H04N 9/77

(45) 공고일자 2005년02월05일
(11) 등록번호 10-0460549
(24) 등록일자 2004년11월30일

(21) 출원번호 10-1996-0074745
(22) 출원일자 1996년12월28일

(65) 공개번호 10-1997-0058039
(43) 공개일자 1997년07월31일

(30) 우선권주장 579,723 1995년12월28일 미국(US)

(73) 특허권자 톰슨 콘슈머 일렉트로닉스, 인코포레이티드
미국 인디아나주 46290-1024 인디아나폴리스 노스 메리디안 스트리트 10330

(72) 발명자 마크 프란씨스 럼레이
미국, 인디아나, 인디아나폴리스 인디안 레이크 불레바드 사우스, 10308

(74) 대리인 정상구
이병호
신현문
이범래

심사관 : 최미숙

# (54) 다중비디오입력클램프장치

## 요약

입력 신호를 제 1 기준 레벨(level)에 클램프하기 위한 선택가능한 제 1 동작 모드와, 상기 입력 신호로부터 유도된 신호를 제 2 기준 레벨에 클램프하기 위한 선택가능한 제 2 동작 모드를 구비한 장치를 제공한다.

## 대표도

도 1

## 명세서

### 도면의 간단한 설명

도 1은 본 발명을 구체화하는 신호 클램프 장치를 포함하는 다중 비디오 입력 텔레비전 시스템을 도시하는 도면.
도 2는 본 발명의 다른 측면에 따라 본 발명의 실시예의 일부로서 구체화되는 신호 클램프 장치의 종래 기술을 도시하는 도면.
도 3은 본 발명을 구체화하는 신호 클램프 장치를 포함하는 다중 비디오 입력 텔레비전 시스템을 도시하는 도면.
도 4는 도 1과 도 3의 텔레비전 시스템에 사용하기 적합한 A/D 변환기를 도시하는 도면.
* 도면의 주요부분에 대한 부호의 설명 *
CV1 : 제 1 합성 비디오 입력 신호 140, 150, 240, 250 : 스위치
CV2 : 제 2 합성 비디오 입력 신호 100, 200 : 클램프
C1, C2 : 커패시터 160, 170 : 전류원
120, 220, 360 : 비교기 102, 202 : 노드

# 발명의 상세한 설명

## 발명의 목적

### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 일반적으로 화상 처리 시스템(video processing system)에 관한 것으로, 특히, 화상 처리 시스템에 사용할 비디오 신호 클램프 회로(video signal clamping circuit)에 관한 것이다.
합성 텔레비전 신호(composite television signal)에 의해 표현되는 이미지 정보는 휘도 성분(luminance component)에 의해 정의되며, 컬러 비디오 신호의 경우에는 부가적으로 색차 성분(chrominance component)에 의해 정의된다. 밝기 기준 레벨(brightness reference level)은 휘도 성분의 블랙 레벨(black level)에 포함되어 있으며, 이 DC 레벨의 임의의 변화는 바람직하지 않은 이미지 밝기 변화를 초래한다.
다중 비디오 입력 신호들을 갖는 비디오 신호 처리 시스템에 있어서, 선택된 입력 비디오 신호의 변경은, 이전 입력 신호와 새로운 입력 신호의 블랙 레벨이 상이할 경우, 바람직하지 않은 이미지 밝기 변화들(예를 들어, 픽처 번쩍임(picture flashing))을 초래할 것이다. 또한, 픽처-인-픽처 시스템(picture-in picture system, PIP system)에서와 같이, 주 이미지뿐만 아니라 2차 또는 보조 이미지를 디스플레이할 수 있는 능력을 갖는 텔레비전 시스템과 같은 비디오 신호 처리 시스템에 있어서, 주이미지(main image)와 2차 이미지의 밝기 레벨들은 거의 동일한 것이 바람직하다. 주 이미지와 2차 이미지를 디스플레이할 수 있는 비디오 처리 시스템들은, 다수의 상이한 비디오 입력 신호들을 주이미지로 디스플레이할지 또는 2차 이미지로 디스플레이할 것인지에 대한 개별적인 선택을 할 수 있도록 할 수도 있으며, 이는 이미지 밝기의 균형 잡기를 점점 더 어렵게 한다.
다중 입력 시스템에서 블랙 레벨이 상이한 것을 방지하기 위해, 기준 레벨, 즉, 모든 비디오 입력 신호들의 동기 구간들의 동기 펄스들('sync tips')의 피크들(peaks) 또는 블랙 레벨들을 공통 기준 레벨로 클램프하는 것이 공지되어 있다.
비록 비디오 입력 신호들이 모두 공통 기준 신호에 클램프되었다 하더라도 신호 처리 에러들이 발생할 수도 있다. 예를 들어, 만약 레벨 비교기(level comparator)('sync slicer')를 포함하는 동기 신호 분리기(synchronization signal separator)가 동기 성분들을 추출하는데 사용되면, 입력 선택 스위치와 동기 분리기 사이의 신호 처리 채널에서의 오프셋들(offsets)이 에러들을 초래할 것이다. 신호 처리 채널이 디지털이든 아날로그이든 이와 같은 에러들은 발생한다.
신호 처리 채널의 출력으로부터 클램프 회로로의 피드백이 클램프 에러들을 줄이는데 이용될 수도 있다. 아날로그 피드백 클램프는 미국 특허 제 4,197,557 (튜마(Tuma) 등)호에 기술되어 있다. 종래기술의 디지털 피드백 클램프 회로가 도 2에 도시되어 있다. 이 디지털 피드백 클램프는 A/D 변환기 출력의 DC 레벨을 디지털 비교기에 의해 결정된 레벨에 클램프할 것이다.
유감스럽게도, 이와 같은 공지된 피드백 클램프 배열들은 단일 비디오 입력 신호에 대해서만 동작한다. 따라서, 다중 입력 비디오 신호 처리 시스템에 있어서, 선택되지 않은 비디오 입력 신호들은 선택된 비디오 입력 신호들과 동일한 DC 레벨에 클램프되지 않을 것이다. 상기 기술된 바와 같이, 이 회로 배열은 입력 재 선택(input reselection) 동안 및 주이미지와 PIP 이미지가 동시에 디스플레이되는 동안 바람직하지 않은 이미지 밝기 변화에 영향을 받을 수 있다.

### 발명이 이루고자 하는 기술적 과제

본 발명은, 입력 신호를 제 1 기준 레벨에 클램프하기 위한 제 1 동작 모드, 입력 신호로부터 유도된 신호를 제 2 기준 신호에 클램프하기 위한 제 2 동작 모드, 및 동작 모드를 선택하기 위한 수단을 갖는 비디오 신호 클램프 장치에 관한 것이다.
예시적으로, 본 발명은 다중 비디오 입력들과 비디오 처리 채널을 갖는 비디오 신호 처리 시스템이, 소정의 DC 기준 레벨 또는 신호 처리 채널의 출력 신호로부터 유도된 DC 기준 레벨을 이용하여 비디오 입력 신호를 선택적으로 클램프할 수 있도록 한다. 따라서, 선택된 비디오 신호는 신호 처리 채널의 출력으로부터 유도된 DC 기준 레벨에 클램프될 수 있고, 선택되지 않은 신호는 소정의 DC 기준 레벨에 클램프될 수 있다. 선택된 비디오 입력 신호와 선택되지 않은 비디오 입력 신호가 모두 DC 기준 레벨들에 클램프되기 때문에 밝기 변화들은 감소된다.

## 발명의 구성 및 작용

본 발명은 첨부 도면을 참조하여 기술될 것이다.
여러 도면들에서 동일한 참조부호들은 동일하거나 유사한 요소들을 나타낸다.
도 1을 참조하면, 예시적으로 텔레비전 시스템인 비디오 신호 처리 시스템은 비록 N개의 입력들 중 101과 201의 2개의 입력들만이 도시되어 있지만, N개의 비디오 입력들을 포함한다. 제 1 CV1 합성 비디오 입력 신호와 제 CV2 합성 비디오 입 력 신호는 각각 커패시터들(C1, C2)에 의해 스위치(300)와 스위치(400)에 연결된다. 커패시터들(C1, C2)은 각각 출력 노드들(102, 202)을 포함한다. 커패시터 출력 노드들(102, 202)은 각각의 커패시터 출력 노드들에 나타

나는 신호들의 DC 레벨들을 제어하기 위해 각각의 클램프 회로들에 연결된다. 소자들(100, 200)은 CV1과 CV2에 대한 클램프 회로들의 일부분들을 포함한다. CV2 입력 신호에 대한 DC 레벨 제어에 사용되는 클램프 회로의 일부분이도 1에서 200으로 도시되어 있다.

도 1의 텔레비전 시스템은 주 픽처 처리 채널과 픽처-인-픽처(PIP) 처리 채널을 포함한다. 비디오 입력 신호가 PIP 처리를 위해 선택되면, 선택된 비디오 신호는, 처리에 따른 오프셋들을 감소시키도록 PIP 처리 채널에 의해 처리된 후, 클램프 장치에 의해, 선택된 비디오 입력 신호로부터 유도된 DC 기준 레벨에 클램프된다. 그러나, 비디오 입력 신호가 PIP 처리 채널에 의해 처리되기 위해 선택되지 않을 때에도, 선택되지 않은 비디오 신호의 DC 레벨은, 후속하는 비디오 신호의 선택이 바람직하지 않은 이미지 밝기 변화들을 초래하지 않도록, DC 기준 레벨에 클램프된다.

주처리 채널(main processing channel)은 제어기(350)에 응답하여, N개의 비디오 입력 신호들 중 하나의 신호를 아날로그-디지털 변환기(410)에 선택적으로 연결하기 위한 스위치(400)를 포함한다. A/D 변환기(410)는 선택된 입력 비디오 신호를 8비트 데이터 스트림으로 변환하고, 이 8비트 데이터 스트림은 디지털 휘도 DYM 데이터 스트림과 디지털 색차 DCM 데이터 스트림으로 분리 처리하기 위한 콤 필터(comb filter)에 제공된다. 디지털 휘도 DYM 데이터 스트림과 디지털 색차 DCM 데이터 스트림은 각각의 디지털-아날로그 변환기(430, 440)에 의해 각각 아날로그 휘도 AYM 신호와 아날로그 색차 ACM 신호로 변환된다. 주 아날로그 휘도 AYM 신호와 주 아날로그 색차 ACM 신호들은 이제 스위치(500)의 제 1 입력 단자쌍에 연결된다.

PIP 처리 채널은, 제어기(350)에 응답하여, N개의 비디오 입력 신호들 중 하나의 신호를 아날로그-디지털 변환기(310)에 선택적으로 연결하기 위한 스위치(300)를 포함한다. A/D 변환기(310)는 입력 비디오 신호를 8비트 데이터 스트림으로 변환하며, 이 8비트 데이터 스트림은 디지털 신호 처리기(DSP)(320)와 디지털 비교기(360)에 제공된다. DSP(320)는, 제어기(350)에 응답하여, 2차 이미지 또는 작은 이미지(small image)를 나타내는 디지털 휘도 데이터 스트림(DYP)과 디지털 색차 데이터 스트림(DCP)을 생성하도록 디지털 비디오 데이터 스트림을 처리한다. DSP(320)는 2차 휘도 비디오 신호와 색차 비디오 신호에 의해 표시되는 이미지의 크기를 상기 성분들의 픽셀들과 라인들(pixels and lines)을 제거함으로써 감소시킨다. 디지털 휘도 DYP 데이터 스트림과 디지털 색차 DCP 데이터 스트림은 각각 디지털-아날로그 변환기들(330, 340)에 의해 각각 아날로그 휘도 AYD 신호와 아날로그 색차 ACP 신호로 변환된다. 그후, PIP 아날로그 휘도 AYP 신호와 PIP 아날로그 색차 ACP 신호는 스위치(500)의 제 2 입력 단자쌍에 연결된다.

'주(main)' 모드에서 동작하는 제어기(350)에 응답하여, 스위치(500)는, 단지 주 아날로그 휘도 AYM 신호와 주 아날로그 색차 ACM 신호만을 휘도 및 색차 처리기(600)에 연결한다. 휘도 신호는 픽처의 콘트라스트(contrast), 선명도(sharpness) 및 밝기(brightness) 속성들을 제어하기 위해 처리된다. 색차 신호는 적색 R-Y, 녹색 G-Y, 청색 B-Y 색차이 신호들(color difference signals)을 생성하기 위해 복조되고, 픽처의 채도(saturation)와 농담(tint) 속성들을 제어하기 위해 처리된다. 처리된 휘도 신호(Y)와 색 차이 신호들(R-Y, G-Y, B-Y)은 출력 증폭기와, 하이 레벨(high level)의 적색(R), 녹색(G), 청색(B) 신호들을 디스플레이 장치(800)에 공급하는 매트릭스(matrix) 또는 '드라이버(driver)'(700)에 연결된다.

'PIP' 모드에서 동작하는 제어기(350)에 응답하여, 스위치(500)는, PIP 처리 채널에 의해 처리된 비디오 신호가 보다 큰 주 픽처 내에서 작은 픽처로 디스플레이 장치(800)에 의해 디스플레이되도록, 주이미지의 소정 부분동안, 부가적으로 PIP 아날로그 휘도 AYP 신호와 PIP 아날로그 색차 ACP 신호를 휘도 및 색차 처리기(600)에 연결한다.

클램프(100)는 기준 신호(CLAMP_REF1), 스위치 제어 신호(ADC_FB), 및 선택 신호(USE_ADC_FB1)를 수신한다. 유사하게, 클램프(200)는 기준 신호(CLAMP_REF2), ADC_FB와 동일한 스위치 제어 신호, 및 선택 신호(USE_ADC_FB2)를 수신한다. 클램프들(100, 200)은 유사하기 때문에, 이하에서는 주로 클램프(100)에 대해서 기술할 것이다.

각 기준 신호들(CLAMP_REF1, CLAMP_REF2)은 DC 전압 레벨들이며, 출력 노드들(102, 202)의 신호의 최대 네가티브 편위(most negative excursion)의 공칭 레벨(nominal level)을 나타낸다. 이러한 전압 레벨들은 전압원들 또는 공통 전압 원과 상이할 수도 있다. 각 기준 신호들(CLAMP_REF1, CLAMP_REF2)의 목적은 PIP 비디오 처리 채널에 의한 처리에 선택되지 않은 각 비디오 신호들에 대한 클램프 레벨들을 설정하는 데 있다.

스위치 제어 신호(ADC_FB)는 예시적인 실시예에서 PIP 비디오 처리 채널에 의해 생성된다. 이 스위치 제어 신호는, 예를 들어, A/D 변환기(310)의 출력과, 예를 들어, 싱크 팁(sync tip) 레벨에 대응하는 DC 신호 기준 레벨을 나타내는 디지털 워드를 비교함으로써 유도된다. 스위치 제어 신호(ADC_FB)의 목적은 PIP 비디오 처리 채널에 의한 처리를 위해 선택된 비디오 신호에 대한 클램프 레벨을 설정하는 데 있다.

선택 신호(USE_ADC_FB)는 제어기(350)에 의해 생성한다. 제어기(350)의 구성이 본 발명에 대해 결정적인 것은 아니며, 그것은 마이크로프로세서 또는 마이크로 제어기 회로, 상태 머신(state machine), 조합 논리 회로(combinational logic circuit) 또는 아날로그 제어 회로를 포함할 수도 있다. 제어기(350)는 또한 사용자 입력, 예를 들어, 원격 제어 입력(들)과 일체화될 수도 있다.

클램프들(100, 200)은 두개의 동작 모드를 갖고 있는데, 제 1(비선택) 모드는 PIP 비디오 처리 채널에 의한 처리에 대해 선택되지 않은 입력들을 클램프하는데 사용되고, 제 2(선택) 모드는 PIP 처리에 대해 선택된 입력들을 클램프하는데 사용된다. 비선택 모드와 선택 모드는 각각, USE_ADC_FB 기준 선택 신호의 논리 저레벨(logic low level)과 논리 고레벨(logic high level)에 의해 결정된다.

예시된 실시예에서, 클램프 회로(100)는 싱크 팁 클램프이다. 싱크 팁 클램 프(100)는 결합 커패시터(C1), 비교기(120) 스위치(140), 스위치(150), 전류원들(160, 170)을 포함한다. 싱크 팁 클램프(100)는 또한 선택 저역 필터(optional low pass filter)(도시하지 않음)를 포함할 수도 있으며, 이 필터의 목적은 싱크 팁 클램프(100)의 기본 동작을 기술한 다음에 기술될 것이다.

클램프될 비디오 신호는 결합 커패시터(C1)의 입력 단자(101)에 인가된다. 예에서, 수평 동기화 펄스들은 네가티브(negative) 방향으로 진행하는 펄스들이고, 액티브 비디오(active video)의 포지티브(positive) 방향으로 진행하는 편위

(excursion)는 이미지들의 백색 영역들(white areas)을 나타낸다. DC 복원되거나 클램프된 비디오 출력 신호는 커패시터(C1)의 출력 단자(102)에 제공된다.

커패시터(C1)의 출력 단자(102)의 비디오 신호는 비교기(120)의 반전 입력 단자(inverting input terminal)에 연결된다. 기준 전위(CLAMP_REF1)는 비교기(120)의 비반전 입력 단자에 인가된다. 비교기(120)는 2레벨(bilevel) 출력 신호를 발생시키며, 이 2레벨 신호는, 비디오 신호의 진폭이 CLAMP_REF1 보다 작을 때에는 상대적으로 포지티브가 되고, 비디오 신호의 진폭이 CLAMP_REF1 보다 클 때에는 상대적으로 네가티브가 된다.

비선택 모드(USE_ADC_FB=0)에서 비교기의 2레벨 출력은 스위치(140)를 통해 스위치(150)에 연결된다. 스위치(150)는 비교기(120)로부터의 상대적으로 포지티브인 레벨의 출력에 응답하여 닫힌다. 스위치(150)가 닫히면, 전류원(160)으로부터의 일정한 전류가 커패시터(C1)의 단자(102)에 연결된다. 전류는, 단자(102)에서의 신호의 DC 전압 레벨이 증가하도록 커패시터(C1)를 충전하기 시작한다. 단자(102)에 서 신호의 DC 레벨이 증가함에 따라, 비교기(120)의 반전 입력에 인가된 비디오 신호의 DC 레벨 또한 증가한다. 비교기(120)의 반전 입력에서의 비디오 신호가 비교기(120)의 비반전 입력의 CLAMP_REF 신호를 초과하면, 비교기(120)에 의해 발생되는 2레벨 출력 신호는 상대적으로 네가티브가 될 것이다. 이 상대적으로 네가티브인 레벨이 스위치(150)를 열리게 할 것이고, 따라서 전류원(160)을 단자(102)와 분리시킬 것이다. 이때, 전류원(170)은, 단자(102)의 비디오 신호의 DC 레벨이 감소하도록 커패시터(C1)를 방전하기 시작할 것이다. 전류원(170)은 단자(102)에 연결되고, 단자(102)를 상대적으로 네가티브의 전위로 구동하려고 하는 커패시터(C1)로부터의 전류를 약화시킨다(예를 들어, 1mA). 전류원(170)은 시스템이 잘못된 상대적으로 포지티브의 DC 값으로 고정되지 않도록 보장한다. 제 1 제어 루프(loop)는 단자(102)에서의 신호의 DC 레벨을 기준 전압(CLAMP_REF1)의 DC 레벨에 클램프하도록 동작한다.

선택 모드(USE_ADC_FB=1)에서, 스위치(140)는 클램프 제어 신호(ADC_FB)를 스위치(150)에 연결한다. 제 2 제어 루프의 동작동안 스위치 제어 신호(ADC_FB)는 직접적으로 스위치(150)를 제어하는 데 사용되고 비교기(120)는 바이패스(bypass)된다. 클램프 제어 신호(ADC_FB)는 A/D 변환기(310)의 출력과 -40 IRE 기준 레벨을 나타내는 디지털 워드를 비교함으로써 유도된다. ADC_FB는 또한 A/D 변환기(310)의 출력 레벨이 -40 IRE 클램프 레벨을 초과하는지 또는 그렇지 않은지의 여부를 나타내는 2레벨 신호이며, -40 IRE 기준 레벨은 A/D 변환기(310)의 출력의 최대 네가티브 편위의 공칭 레벨을 나타낸다.

비교기(360)에 인가된 순간 비디오 신호가 -40 IRE 미만의 진폭 레벨(동기화 펄스 첨단의 'blacker-than-black' 레벨을 표시함)을 포함하는 것으로 가정하면, 비교기(360)의 2레벨 출력(ADC_FB)은 상대적으로 포지티브일 것이다. 이와 같이, 스위치(150)는 닫힐 것이고, 전류원(160)으로부터의 일정한 전류(예를 들어, 25μA)는, 단자(102)에서의 신호의 DC 전압 레벨을 증가시키도록, 커패시터 C1을 충전하기 시작할 것이다. 단자(102)에서의 비디오 신호의 DC 레벨이 증가함에 따라, A/D 변환기(310)에 인가된 비디오 신호 역시 증가하고, A/D 변환기(310)는 그에 응답하여 디지털 비디오 출력 신호의 DC 레벨을 증가시킨다. 비교기(360)에 인가된 비디오 신호의 순간 레벨이 -40 IRE 미만으로 떨어지지 않으면, 비교기(360)의 2레벨 출력(ADC_FB)은 상대적으로 네가티브가 될 것이다. 이 상대적으로 네가티브인 신호는 스위치(150)를 열게 할 것이고, 따라서 단자(102)로부터 전류원(160)은 분리된다. 이때, 전류원(170)은, 단자(102)에서의 신호의 DC 전압 레벨을 감소시켜, 그에 따라 비디오 신호의 DC 레벨을 감소시키도록, 커패시터(C1)를 방전하기 시작할 것이다. 상기 제 2 제어 루프는 비디오 신호의 최소 진폭 레벨을 -40 IRE 레벨에 클램프하도록 동작한다.

커패시터(C1)의 출력 단자(102)로부터의 비디오 신호는 선택 저역 필터(LPF)를 통해 비교기(120)에 연결될 수도 있다. LPF는 입력 비디오 신호가 휘도 성분과 색차 성분 모두를 포함하는 합성 비디오 신호일 때 사용된다. LPF가 사용될 때는, 예를 들어, 직렬 저항기와 분로 커패시터(shunt capacitor)를 포함할 수도 있다. 버스트(burst)를 포함하는 액티브 비디오 신호의 노이즈와 고주파 성분들을 감쇄시 키면서 수평 동기화 펄스들이 통과하도록 LPF의 3dB 주파수 롤오프(rolloff) 포인트가 선택되어야 한다. 또한, LPF의 직렬 저항기는 단자(102)에 부하가 걸리지 않도록 충분히 커야 한다.

도 4를 참조하면, A/D 변환기 회로(310)가 비교기(360)와 함께 기술되어 있다. 클램프 회로(예를 들어, 스위치(300)를 통한 클램프(100))로부터 수신된 아날로그 비디오 신호(A_CLAMPED)는 A/D 변환기(310A)에 연결된다. A/D 변환기(310A)는 아날로그 비디오 신호(A_CLAMPED)를, 클럭 신호(CLOCK)의 주파수에 의해 결정되는 샘플링 레이트(sampling rate)로 각 아날로그 비디오 신호(A_CLAMPED)의 샘플들에 대응하는 일련의 디지털 워드들을 포함하는 디지털 비디오 신호(D_CLAMPED)로 변환한다. 예시적인 실시예에서, 8-비트 A/D 변환기가 사용된다. 디지털 신호(D_CLAMPED)는 디지털 신호 처리기(320)(도 1에 도시됨)에 연결된다.

클램프 제어 신호(ADC_FB)는 디지털 비디오 신호(D_CLAMPED)를 비교기(360)에 연결함으로써 유도된다. 색차 노치 필터(chrominance notch filter)(310B)는 아래에서 논의되는 이유로 A/D변환기(310A)와 비교기(360)사이에 삽입될 수도 있다. 색차 노치 필터(310B)는 디지털 비디오 신호(D_CLAMPED)가 색차 성분과 휘도 성분 모두를 포함할 때 색차 성분들을 떼어 내버리는 데 사용될 수도 있다. 비교기(410C)는, 상기 설명된 바와 같이, 디지털 비디오 신호(D_CLAMPED)와 -40 IRE 레벨을 나타내는 신호를 비교한다. 이 기술분야에 숙련된 사람은 전술된 선택적 색차 노치(310B)와 비교기(360)가, 예를 들어, 이산 논리 회로(discrete logic), 상태 머신들, 디지털 신호 처리기들(DSPs) 등의 다양한 회로들에 의해 구 현될 수도 있다는 것을 인식할 것이다.

A/D 변환기 회로(310)는, 비록 상부(top)($V_+$ 와 접속), 하부(bottom)(접지와 접속), R1, R8, R24 및 R256 저항기들만이 도시되어 있지만, 직렬-접속된 다수의 저항기들을 포함하는 사다리꼴 저항기 회로망(310G)(resistor ladder network)을 포함한다. A/D 변환기(310A)의 상위 및 하위 변환 범위는 상부 및 하부 저항기들에서의 전압 기준 탭들(voltage reference taps)에 의해 설정된다. 나머지 저항기들은, A/D 변환기(310A)가 아날로그 비디오 신호(A_CLAMPED)를 디지털 비디오 신호(D_CLAMPED)로 변환하는 데 사용된 이산 기준 전압 단계들을 결정한다.

신호 CLAMP_REF는 버퍼 증폭기(310D)를 통해 사다리 저항기(R8)에서의 전압 레벨로부터 유도된다. 이 전압은 비디오 신호(A_CLAMPED)의 싱크 팁에 대한 적절한 기준 레벨에 대응한다. CLAMP_REF 신호는 각 클램프 회로들에 기준 신호들(CLAMP_REF1, CLAMP_REF2 ... CLAMP_REFN)을 대체하도록 제공될 수도 있다. 비선택 모드 기준 레벨로서 CLAMP_REF를 사용함으로써, 비선택 입력 비디오 신호들(CV1, CV2 내지 CVN)은 A/D 변환기(310A)의 동작 범위에 직접적으로 관계된 밝기 레벨에 클램프된다. 이와 같이, 선택되지 않은 비디오 입력이 비디오 처리를 위해 선택되면, 바람직하지 않은 이미지 밝기 변화는 (조금 있다고 하더라도) 거의 없는 정도일 것이다.
입력 비디오 신호가 처리를 위해 선택되지 않을 때, 본 발명의 클램프 장치는 선택되지 않은 비디오 신호를 DC 전압 레벨에 클램프한다. 선택되지 않은 비디 오 입력이 후속 처리를 위해 선택될 때, 본 발명의 클램프 장치는, 클램프된 비디오 신호를 PIP 처리 채널의 DC 레벨 한계 내에서 유지하면서 비선택 모드로부터 선택모드로 변화할 수 있을 것이다. 선택되지 않은 비디오 신호가 선택된 비디오 신호를 위해 필요한 레벨에 근사한 DC 레벨로 이미 클램프되었기 때문에, 전이 응답은 상당히 신속하다. 상기 논의된 바와 같이, 이 근사는 선택된 채널에서 A/D 변환기의 사다리 회로망으로부터 유도된 인액티브 모드 클램프 레벨(inactive mode clamping level)을 이용함으로써 개선될 수도 있다.
도 3을 참조하면, 도 1의 시스템과 유사한 비디오 신호 처리 시스템이 도시되어 있다. 도 3의 텔레비전 시스템은, 비록 N개의 입력들 중 3개의 입력(101, 201, 301)만 도시되어 있지만, N개의 비디오 입력들을 포함한다. 제 1 합성 비디오 입력 신호(CV1)는 CLAMP1에 의해 클램프되며, CLAMP1은 커패시터(C1)와 (도시하지 않은) 비교기(120), 스위치(140), 스위치(150), 및 전류원들(160, 170)을 포함한다. 제 2 합성 비디오 입력 신호(CV2)는 커패시터(C2)를 포함하는 CLAMP2에 의해 클램프된다. 제 3 합성 비디오 입력 신호(CV3)는 커패시터(C3)를 포함하는 CLAMP3에 의해 클램프된다. 도 1의 비디오 신호 입력 처리 시스템과 달리, 도 3의 시스템은, 주 A/D 변환기 회로(410) 또는 PIP A/D 변환기 회로(310) 중 하나의 회로로부터 클램프 회로들로의 선택할 수 있는 피드백을 스위치에 제공한다.
두 A/D 변환기 회로들(310, 410)의 출력 신호들은 제어기(350)에 응답하는 피드백 스위치 및 비교기 회로(900)에 연결된다. 피드백 스위치 및 비교기 회로(900)는, 주 A/D 변환기의 출력과 -40 IRE를 나타내는 디지털 워드를 비교하는 제 1 비교기와, PIP A/D 변환기의 출력과 -40 IRE를 나타내는 디지털 워드를 비교하는 제 2 비교기를 포함한다. 비교기 회로들 각각은 비교기(360)에 관하여 전술된 바와 같은 방식으로 동작하며, 각 비교기는 각각의 출력 신호를 생성한다. 피드백 스위치 및 비교기 회로(900)는 또한 클램핑 스위치 제어 신호들(ADC_FB1, ADC_FB2 또는 ADC_FB3)로서, 두 비교기의 출력이 3개의 클램프 회로들(CLAMP1 내지 CLAMP3) 중 어느 하나에 연결되는 스위칭 회로망(switching network)을 포함한다. 또한, 피드백 스위치 및 비교기 회로망(900)은 제어기(350)에 응답하여 3개의 각 클램프 선택 신호들(USE_ADC_FB1, USE_ADC_FB2 및 USE_ADC_FB3)을 제공한다.
도 3의 비디오 신호 처리 시스템은 주입력 비디오 신호와 PIP 입력 비디오 신호를 각각의 주 아날로그-디지털 변환기 회로와 PIP 아날로그-디지털 변환기 회로에 의해 결정된 레벨들에 클램프할 수 있도록 한다.

## 발명의 효과

본 발명은 수평 동기화 성분들을 포함하는 종래의 비디오 신호들의 관점에서 기술되었으나, 예를 들어, 펄스화된 구간들(pulsed intervals)을 갖는, 즉, 진폭이 신호의 DC 기준 값과 어떤 관련성을 갖는 임의의 신호들에 적용할 수 있다는 것이 인식되어야 한다.
본 발명이 특정 예들에 관하여 설명되었지만, 발명의 본질을 벗어나지 않고, 상기 개시된 실시예에 대한 수정과 변화가 이루어질 수 있다는 것이 이 기술분야에 숙련된 사람에게 명백할 것이다. 예를 들어, 본 발명이 합성 비디오 신호들과 같은 비디오 신호들의 특정 유형에 관해 설명되었지만, 컴포넌트(component) 비디오 신 호들과 같은 다른 유형의 비디오 신호들이 처리될 때도 역시 적용가능하다. 또한, 본 발명이 디지털 처리 채널이 사용되는 실시예를 참조하여 설명되었지만, 아날로그 처리 채널이 사용된 경우에도 역시 적용가능하다. 따라서, 첨부한 특허청구의 범위가 상기 설명과 예들로부터 자연스럽게 도출되는 모든 변형 실시예들을 포함한다는 것이 이해되어야 한다.

## (57) 청구의 범위

### 청구항 1.

비디오 신호 클램핑 장치에 있어서,
제 1 신호(102, 202)와 제 1 기준 레벨(CLAMP_REF1, CLAMP_REF2)을 비교하기 위한 아날로그 비교기 수단(120, 220)과, 제 2 신호(310의 출력)와 제 2 기준 레벨(-40 IRE)을 비교하기 위한 디지털 비교기 수단(360)을 포함하는 비교 수단(120, 220, 360)으로서, 상기 제 1 신호는 아날로그 신호이고, 상기 제 2 신호는 상기 제 1 신호로부터 유도된 디지털 신호인 상기 비교 수단(120, 220, 360);
상기 아날로그 비교기 수단에 응답하여, 제 1 동작 모드동안 상기 제 1 신호가 상기 제 1 기준 레벨에 클램프되도록 상기 제 1 신호를 조정하기 위한 조정 수단(150, 250)으로서 상기 조정 수단은 상기 디지털 비교기 수단에 응답하여, 제 2 동작 모드동안 상기 제 1 신호가 상기 제 2 기준 레벨에 클램프되도록 하는, 상기 조정 수단(150, 250); 및
상기 조정 수단에 대해 상기 제 1 동작 모드와 상기 제 2 동작 모드 사이에서 선택하기 위한 수단(140, 240)을 포함하는 비디오 신호 클램핑 장치.

### 청구항 2.

제 1 항에 있어서,
상기 제 1 신호로부터 상기 제 2 신호를 유도하기 위한 아날로그-디지털 변환기 수단(310)을 더 포함하는, 비디오 신

호 클램핑 장치.

**청구항 3.**

제 1 항에 있어서,

상기 제 1 신호는 합성 비디오 신호인, 비디오 신호 클램핑 장치.

**청구항 4.**

제 1 항에 있어서,

상기 제 1 신호는 콤포넌트(component) 비디오 신호인, 비디오 신호 클램핑 장치.

**청구항 5.**

제 2 항에 있어서,

상기 제 1 신호는 합성 비디오 신호인, 비디오 신호 클램핑 장치.

**청구항 6.**

제 5 항에 있어서,

상기 제 1 기준 레벨은 상기 제 1 신호의 최대 네가티브 편위(most negative excursion)의 공칭 레벨(nominal level)을 나타내고, 상기 제 2 기준 레벨은 상기 제 2 신호의 최대 네가티브 편위의 공칭 레벨을 나타내는, 비디오 신호 클램핑 장치.

**청구항 7.**

제 6 항에 있어서,

상기 조정 수단은:

상기 비교 수단으로부터의 제 1 출력 레벨에 응답하여 상기 제 1 신호의 DC 레벨을 증가시키기 위한 충전 수단; 및

상기 비교 수단으로부터의 제 2 출력 레벨에 응답하여 상기 제 1 신호의 상기 DC 레벨을 감소시키기 위한 방전 수단을 포함하는, 비디오 신호 클램핑 장치.

**청구항 8.**

제 7 항에 있어서,

상기 제 1 신호는 저역 필터 회로에 의해 상기 아날로그 비교기에 결합되는, 비디오 신호 클램핑 장치.

**청구항 9.**

비디오 신호 클램핑 방법에 있어서,

제 1 또는 제 2 동작 모드를 선택하는 단계;

상기 제 1 동작 모드에서 제 1 신호(102, 202)와 제 1 기준 레벨(CLAMP_REF1, CLAMP_REF2)과의 아날로그 비교를 제공하는 단계;

상기 제 1 신호로부터 제 2 신호(301의 출력)를 유도하는 단계;

상기 제 2 동작 모드에서 상기 제 2 신호와 제 2 기준 레벨(-40 IRE)과의 디지털 비교를 제공하는 단계; 및

상기 제 1 동작 모드에서 상기 아날로그 비교에 응답하여 상기 제 1 신호가 상기 제 1 기준 레벨에 클램프되고, 상기 제 2 동작 모드에서 상기 디지털 비교에 응답하여 상기 제 2 신호가 상기 제 2 기준 레벨에 클램프되도록, 상기 제 1 신호를 응답적으로 조정하는 단계를 포함하는, 비디오 신호 클램핑 방법.

**청구항 10.**

제 9 항에 있어서,

상기 제 1 신호는 아날로그 신호이고, 상기 제 2 신호는 아날로그-디지털 변환기(310)를 사용하여 상기 제 1 신호로부터 유도되는 디지털 신호인, 비디오 신호 클램핑 방법.

**청구항 11.**

비디오 신호 클램핑 장치에 있어서,

제 1 신호(102)와 제 1 기준 레벨(CLAMP_REF1)을 비교하기 위한 제 1 아날로그 비교기 수단(120)과, 제 2 신호(202)와 제 2 기준 레벨(CLAMP_REF2)을 비교하기 위한 제 2 아날로그 비교기 수단(120)과, 제 3 신호(310의 출력)와 제 3 기준 레벨(-40 IRE)을 비교하기 위한 디지털 비교기 수단(360)을 포함하는 비교 수단(120, 220, 360)으로서, 상기 제 1 및 제 2 신호들은 아날로그 신호들이고, 상기 제 3 신호는 상기 제 1 및 제 2 신호들로부터 유도된 디지털 신호인, 상기 비교 수단(120, 220, 360);

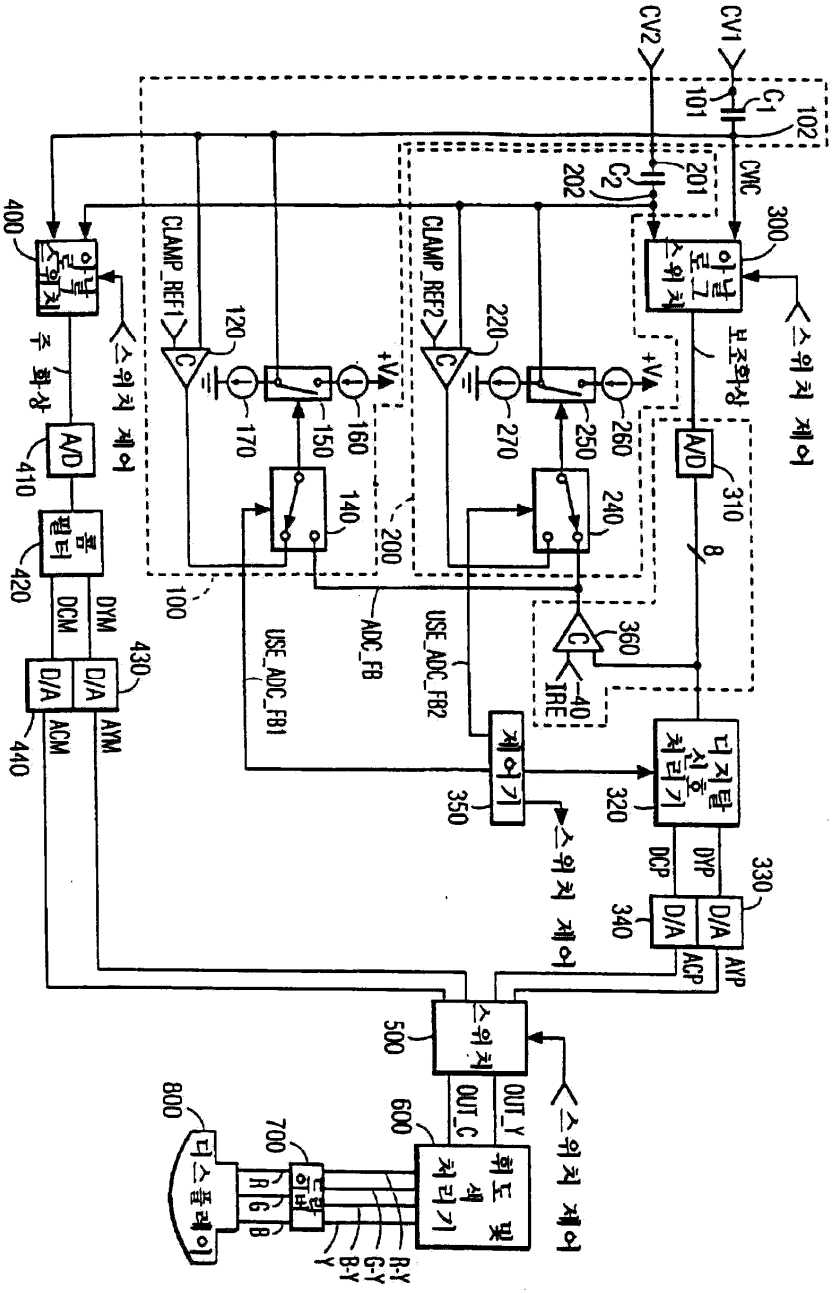
상기 제 1 아날로그 비교기 수단과 상기 디지털 비교기 수단에 응답하여, 제 1 동작 모드동안 상기 제 1 신호가 상기 제 1 기준 레벨에 클램프되도록 상기 제 1 신호를 조정하고, 상기 디지털 비교기 수단에 응답하여, 제 2 동작 모드동안 상기 제 1 신호가 상기 제 3 기준 레벨에 클램프되도록 하는, 제 1 조정 수단(150);

상기 제 2 아날로그 비교기 수단과 상기 디지털 비교기 수단에 응답하여, 상기 제 1 동작 모드동안 상기 제 2 신호가 상기 제 3 기준 레벨에 클램프되도록 상 기 제 2 신호를 조정하고, 제 2 동작 모드동안 상기 제 2 신호가 상기 제 2 기준 레벨에 클램프되도록 하는, 제 2 조정 수단(250); 및

상기 제 1 및 제 2 조정 수단에 대해 상기 제 1 동작 모드와 상기 제 2 동작 모드 사이에서 선택하기 위한 수단(140, 240)을 포함하는, 비디오 신호 클램핑 장치.

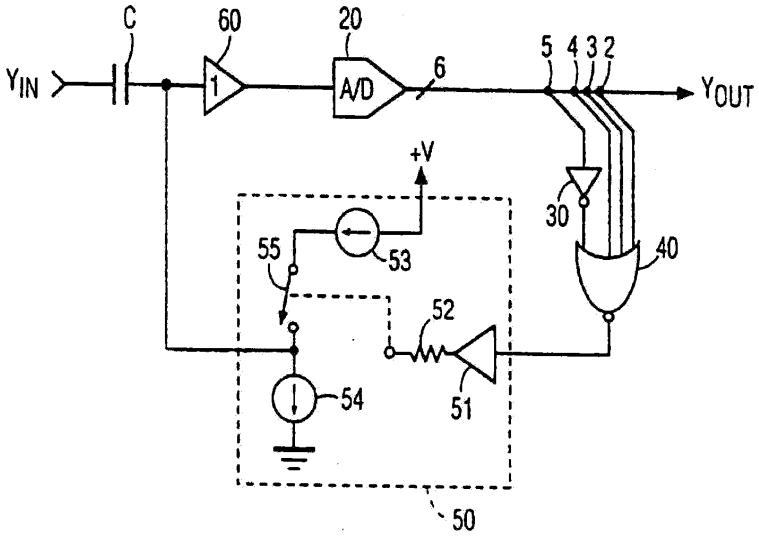
도면

도면1

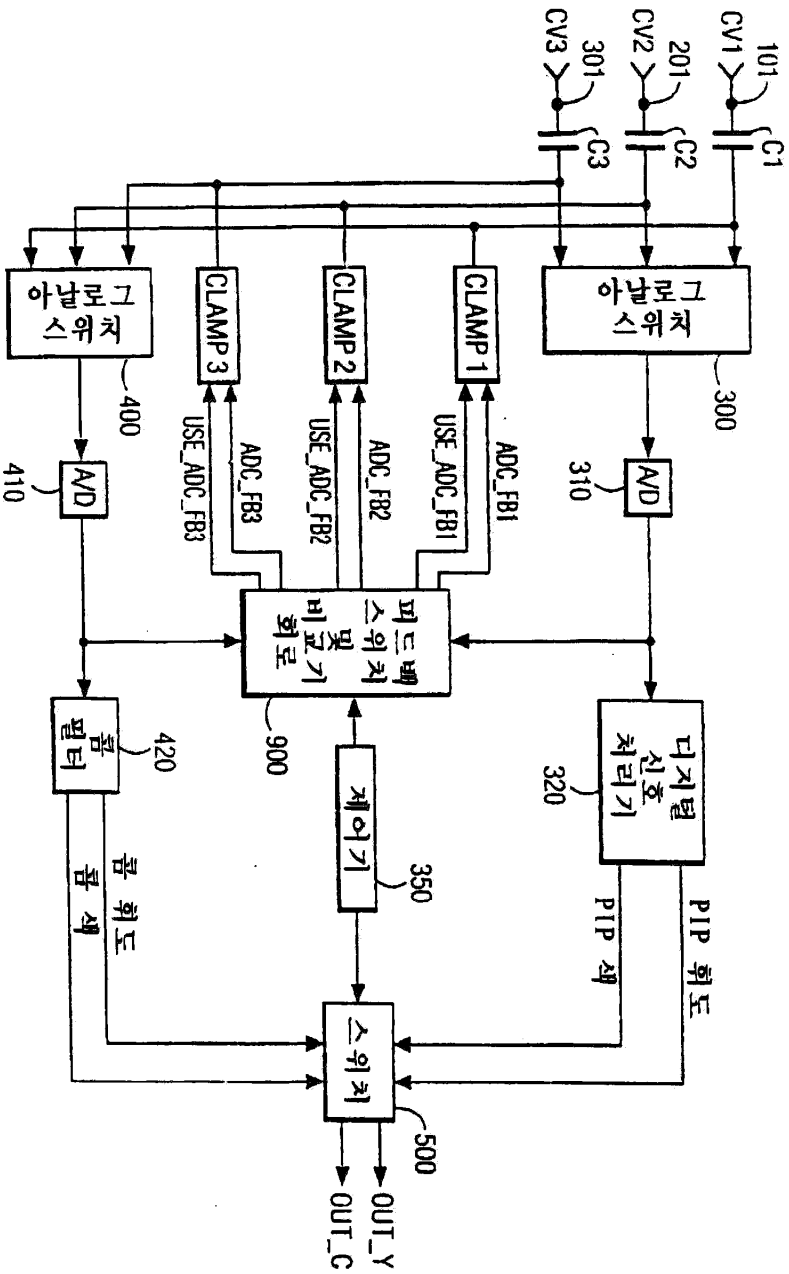

CV2
CV1
C1
101
102
C2
201
202
CVC
300
아날로그 스위치
스위치 제어
보조확성
A/D
310
8
CLAMP_REF1
CLAMP_REF2
120
220
C
+VA
170
150
160
270
250
260
140
240
200
100
ADC_FB
USE_ADC_FB2
USE_ADC_FB1
360
40
IRE
400
아날로그 스위치
주 확상
스위치 제어
A/D
410
필터
420
DYM
DCM
D/A
430
AYM
ACM
440
제어기
350
디지털 신호 처리기
320
DYP
DCP
330
340
AYP
ACP
스위치
500
OUT_Y
OUT_C
600
휘도 및 색 처리기
스위치 제어
800
디스플레이
700
드라이버
R
G
B
R-Y
G-Y
B-Y
Y

도면2

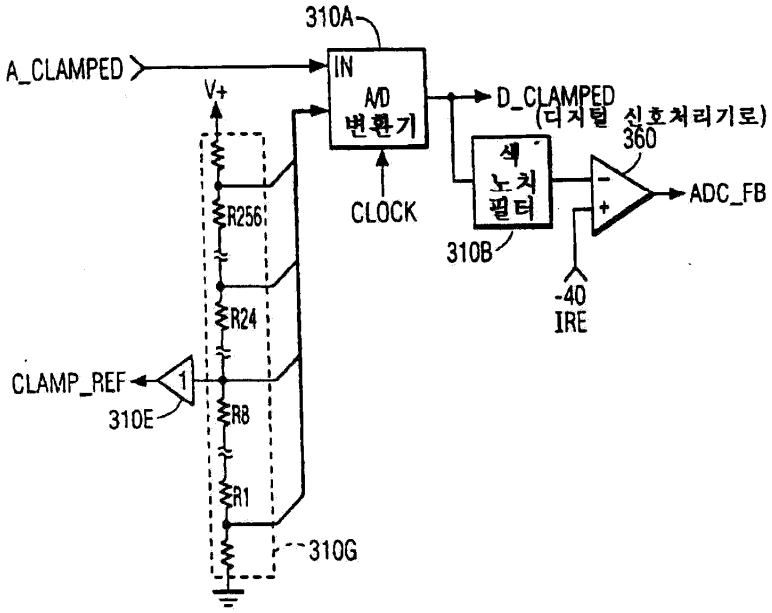
종래기술



도면3


CV1
CV2
CV3
101
201
301
C1
C2
C3
아날로그 스위치
아날로그 스위치
300
400
CLAMP 1
CLAMP 2
CLAMP 3
USE_ADC_FB1
ADC_FB1
USE_ADC_FB2
ADC_FB2
USE_ADC_FB3
ADC_FB3
A/D
310
A/D
410
피드백 스위치 및 비교기 회로
900
디지털 신호 처리기
320
볼륨 필터
420
제어기
350
PIP 색
PIP 휘도
볼륨 색
볼륨 휘도
스위치
500
OUT_Y
OUT_C

도면4


310A
A_CLAMPED
IN
A/D
변환기
D_CLAMPED
(디지털 신호처리기로)
V+
CLOCK
색
노치
필터
360
ADC_FB
310B
-40
IRE
R256
R24
CLAMP_REF
1
310E
R8
R1
310G