

(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl. <sup>6</sup> H01L 21/28	(11) 공개번호 특 1997-0077196	(43) 공개일자 1997년 12월 12일
(21) 출원번호 특 1996-0015575		
(22) 출원일자 1996년 05월 11일		
(71) 출원인 삼성전자 주식회사 김광호		
(72) 발명자 여정호		
	경기도 수원시 팔달구 매탄동 416번지	
	경기도 수원시 팔달구 매탄동 삼성2차아파트 6동 706호	

심사청구 : 없음

(54) 반도체장치의 금속 배선 형성방법

요약

실리콘질화막을 반사방지막으로 이용하는 반도체 장치의 금속 배선 형성방법에 곤하여 개시한다. 본 발명은 반도체 기판 상에 실리콘화막을 형성하는 단계와, 상기 실리콘산화막 상에 제1금속막을 형성하는 단계와, 상기 제1금속막상에 실리콘질화막(SiN)으로 반사방지막을 형성하는 단계와, 상기 반사방지막 상에 제1포토리소그래피 패턴을 형성하는 단계와, 상기 제1포토리소그래피 패턴을 마스크로 상기 반사방지막 및 제1금속막을 식각하여 홀을 갖는 제1반사방지막 패턴 및 제1금속막 패턴을 형성하는 단계와, 상기 제1포토리소그래피 패턴을 제거하는 단계와, 상기 기판의 전면에 상기 홀을 매립하도록 실리콘질화막으로 보호막을 형성하는 단계와, 상기 보호막 상에 제2포토리소그래피 패턴을 형성하는 단계와, 상기 제2포토리소그래피 패턴을 마스크로 상기 보호막 및 제1반사방지막 패턴을 순차적으로 식각하여 보호막 패턴 및 제2반사방지막 패턴을 형성하는 단계와, 상기 제2포토리소그래피 패턴을 제거하는 단계를 포함하는 것을 특징으로 하는 반도체 장치의 금속 배선 형성방법을 제공한다. 본 발명은 반사방지막을 실리콘질화막으로 형성하고, 와이어 본딩을 위한 반사방지막의 식각을 보호막의 식각시 순차적으로 식각하여 공정을 단순하게 할 수 있다.

대표도

도 7

명세서

[발명의 명칭]

반도체장치의 금속 배선 형성방법

[도면의 간단한 설명]

제5도 내지 제7도는 본 발명에 의한 반도체 장치의 금속 배선 형성방법을 설명하기 위하여 도시한 단면도들이다.

본 내용은 요부공개 건이므로 전문내용을 수록하지 않았음

(57) 청구의 범위

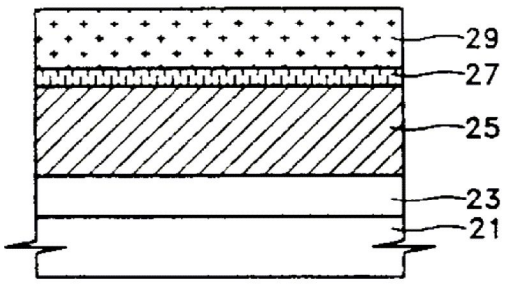
청구항 1

반도체 기판 상에 실리콘산화막을 형성하는 단계; 상기 실리콘산화막 상에 제1금속막을 형성하는 단계; 상기 제1금속막상에 실리콘질화막(SiN)으로 반사방지막을 형성하는 단계; 상기 반사방지막 상에 제1포토리소그래피 패턴을 형성하는 단계; 상기 제1포토리소그래피 패턴을 마스크로 상기 반사방지막 및 제1금속막을 식각하여 홀을 갖는 제1반사방지막 패턴 및 제1금속막 패턴을 형성하는 단계; 상기 제1포토리소그래피 패턴을 제거하는 단계; 상기 기판의 전면에 상기 홀을 매립하도록 실리콘질화막으로 보호막을 형성하는 단계; 상기 보호막 상에 제2포토리소그래피 패턴을 형성하는 단계; 상기 제2포토리소그래피 패턴을 마스크로 상기 보호막 및 제1반사방지막 패턴을 순차적으로 식각하여 보호막 패턴 및 제2반사방지막 패턴을 형성하는 단계; 및 상기 제2포토리소그래피 패턴을 제거하는 단계를 포함하는 것을 특징으로 하는 반도체 장치의 금속 배선 형성방법.

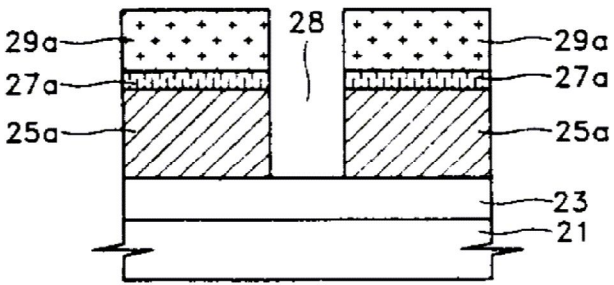
※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임

도면

도면5



도면6



도면7

