

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】平成28年3月3日(2016.3.3)

【公表番号】特表2015-510195(P2015-510195A)

【公表日】平成27年4月2日(2015.4.2)

【年通号数】公開・登録公報2015-022

【出願番号】特願2014-556696(P2014-556696)

【国際特許分類】

G 0 6 N 3/04 (2006.01)

G 0 6 N 3/08 (2006.01)

【F I】

G 0 6 N 3/04 1 9 0

G 0 6 N 3/08 1 2 0

【手続補正書】

【提出日】平成28年1月8日(2016.1.8)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

スパイクニューラルネットワークを使用して学習する方法であって、

1つまたは複数の学習人工ニューロンの各々において、論理入力のセットを与えることであって、ここにおいて、真の因果的論理関係が論理入力の前記セットに課される、

論理入力の各セットにおいて入力スパイク間の変動するタイミングを受信することと、

前記1つまたは複数の学習人工ニューロンの各々について、前記受信された入力スパイクを使用して前記論理入力の各々に関連する遅延を調整することであって、その結果、前記学習人工ニューロンが、前記真の因果的論理関係に対応する1つまたは複数の論理条件に従ってターゲット出力遅延に合う出力スパイクを放出する、

を備える上記方法。

【請求項2】

前記1つまたは複数の学習人工ニューロンの各々について、前記調整することの前に前記論理入力の各々に関連する前記遅延を初期化すること

をさらに備える、請求項1に記載の方法。

【請求項3】

前記1つまたは複数の学習人工ニューロンの各々において、論理入力の前記セットを与えることが、複数の論理入力を備えるグループから論理入力の各セットを選択することを備える、請求項1に記載の方法。

【請求項4】

前記グループが前記複数の論理入力の複数の否定をさらに備え、ここにおいて、論理入力の各セットを選択することが、前記複数の論理入力と前記複数の否定とを備える前記グループから論理入力の各セットを選択することを備える、請求項3に記載の方法。

【請求項5】

入力人工ニューロンとして前記複数の論理入力の各々をモデル化することと、

前記複数の論理入力の各々について、1つまたは複数の否定ベクトルのうちの少なくとも1つが前記論理入力のための否定表示を有する場合、前記論理入力の否定を表す否定人工ニューロンを与えることであって、ここにおいて、論理入力の各セットが前記否定ベク

トルのうちの1つに従って選択される、  
をさらに備える請求項3に記載の方法。

【請求項6】

各学習人工ニューロンが前記否定ベクトルのうちの1つに対応し、ここにおいて、前記複数の論理入力の各々について、前記入力人工ニューロンのまたはその対応する否定人工ニューロンの出力が、前記否定ベクトルに従って前記学習人工ニューロンの入力に結合される、請求項5に記載の方法。

【請求項7】

前記入力人工ニューロンの各々が、前記対応する否定人工ニューロンを抑制する、または、

前記否定表示が-1を備える、請求項5に記載の方法。

【請求項8】

前記1つまたは複数の学習人工ニューロンが、前記学習人工ニューロンからの前記出力スパイクのタイミングに基づいて、前記真の因果的論理関係に対応する前記1つまたは複数の論理条件を学習したと判断すること  
をさらに備える、請求項1に記載の方法。

【請求項9】

前記1つまたは複数の学習人工ニューロンが前記1つまたは複数の論理条件を学習したと判断することは、前記複数の学習人工ニューロンの間の発火のパターンまたはコインシデンスを判断することを備える、請求項8に記載の方法。

【請求項10】

前記学習人工ニューロンの各々からの出力に結合された一時的コインシデンス認識人工ニューロンを与えることであって、ここにおいて、前記一時的コインシデンス認識人工ニューロンは、しきい値数の前記学習人工ニューロンがほぼ同じ時間に発火する場合、発火するように構成される、与えることと、

前記一時的コインシデンス認識人工ニューロンが発火する場合、前記1つまたは複数の学習人工ニューロンが、前記真の因果的論理関係に対応する前記論理条件のうちの少なくとも1つを学習した、と判断することと

をさらに備える、請求項1に記載の方法。

【請求項11】

論理入力の各セットにおいて前記入力スパイク間の前記変動するタイミングを受信することが、論理入力の前記セットにおいて変動するプールベクトルを受信することを備える、請求項1に記載の方法。

【請求項12】

前記変動するプールベクトルにおいて前記入力スパイク間の比較的長い遅延が論理FALSEを表し、前記入力スパイク間の比較的短い遅延が論理TRUEを表す、請求項11に記載の方法。

【請求項13】

スパイクニューラルネットワークを使用して学習するための装置であって、

1つまたは複数の学習人工ニューロンの各々において、論理入力のセットを与えるための手段であって、ここにおいて、真の因果的論理関係が論理入力の前記セットに課される

論理入力の各セットにおいて入力スパイク間の変動するタイミングを受信するための手段と、

前記1つまたは複数の学習人工ニューロンの各々について、前記受信された入力スパイクを使用して前記論理入力の各々に関連する遅延を調整するための手段であって、その結果、前記学習人工ニューロンが、前記真の因果的論理関係に対応する1つまたは複数の論理条件に従ってターゲット出力遅延に合う出力スパイクを放出する、

を備える上記装置。

【請求項14】

スパイキングニューラルネットワークを使用して学習するためのコンピュータプログラム製品であって、

1つまたは複数の学習人工ニューロンの各々において論理入力のセットを与えることであって、  
ここにおいて、真の因果的論理関係が論理入力の前記セットに課される、

論理入力の各セットにおいて入力スパイク間の変動するタイミングを受信することと、  
前記1つまたは複数の学習人工ニューロンの各々について、前記受信された入力スパイクを使用して前記論理入力の各々に関連する遅延を調整することであって、その結果、  
前記学習人工ニューロンが、前記真の因果的論理関係に対応する1つまたは複数の論理条件に従ってターゲット出力遅延に合う出力スパイクを放出する、

を行うために実行可能な命令を備えるコンピュータ可読媒体を備える、コンピュータプログラム製品。

【請求項15】

スパイキングニューラルネットワークを使用して学習するための装置であって、

1つまたは複数の学習人工ニューロンの各々において論理入力のセットを与えることであって、ここにおいて、真の因果的論理関係が論理入力の前記セットに課される、

論理入力の各セットにおいて入力スパイク間の変動するタイミングを受信することと、  
前記1つまたは複数の学習人工ニューロンの各々について、前記受信された入力スパイクを使用して前記論理入力の各々に関連する遅延を調整することであって、その結果、  
前記学習人工ニューロンが、前記真の因果的論理関係に対応する1つまたは複数の論理条件に従ってターゲット出力遅延に合う出力スパイクを放出する、

を行うように構成された処理ユニットを備える上記装置。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0443

【補正方法】変更

【補正の内容】

【0443】

[00278]特許請求の範囲は、上記に示した厳密な構成および構成要素に限定されないことを理解されたい。上記で説明した方法および装置の構成、動作および詳細において、特許請求の範囲から逸脱することなく、様々な改変、変更および変形が行われ得る。

以下に、本願出願の当初の特許請求の範囲に記載された発明を付記する。

[C1]

スパイキングニューラルネットワークを使用して学習する方法であって、

1つまたは複数の学習ニューロンモデルの各々において、論理入力のセットを与えることであって、  
ここにおいて、真の因果的論理関係が論理入力の前記セットに課される、

論理入力の各セットにおいて入力スパイク間の変動するタイミングを受信することと、  
前記1つまたは複数の学習ニューロンモデルの各々について、前記受信された入力スパイクを使用して前記論理入力の各々に関連する遅延を調整することであって、その結果、  
前記学習ニューロンモデルが、前記真の因果的論理関係に対応する1つまたは複数の論理条件に従ってターゲット出力遅延に合う出力スパイクを放出する、

を備える上記方法。

[C2]

前記1つまたは複数の学習ニューロンモデルの各々について、前記調整することの前に  
前記論理入力の各々に関連する前記遅延を初期化すること

をさらに備える、C1に記載の方法。

[C3]

前記1つまたは複数の学習ニューロンモデルの各々において、論理入力の前記セットを  
与えることが、複数の論理入力を備えるグループから論理入力の各セットを選択すること  
を備える、C1に記載の方法。

[C4]

前記グループが前記複数の論理入力の複数の否定をさらに備え、ここにおいて、論理入力の各セットを選択することが、前記複数の論理入力と前記複数の否定とを備える前記グループから論理入力の各セットを選択することを備える、C 3に記載の方法。

[ C 5 ]

入力ニューロンモデルとして前記複数の論理入力の各々をモデル化することと、前記複数の論理入力の各々について、1つまたは複数の否定ベクトルのうちの少なくとも1つが前記論理入力のための否定表示を有する場合、前記論理入力の否定を表す否定ニューロンモデルを与えることであって、ここにおいて、論理入力の各セットが前記否定ベクトルのうちの1つに従って選択される、  
をさらに備えるC 3に記載の方法。

[ C 6 ]

各学習ニューロンモデルが前記否定ベクトルのうちの1つに対応し、ここにおいて、前記複数の論理入力の各々について、前記入力ニューロンモデルのまたはその対応する否定ニューロンモデルの出力が、前記否定ベクトルに従って前記学習ニューロンモデルの入力に結合される、C 5に記載の方法。

[ C 7 ]

前記入力ニューロンモデルの各々が、前記対応する否定ニューロンモデルを抑制する、C 5に記載の方法。

[ C 8 ]

前記否定表示が - 1を備える、C 5に記載の方法。

[ C 9 ]

前記1つまたは複数の学習ニューロンモデルが、前記学習ニューロンモデルからの前記出力スパイクのタイミングに基づいて、前記真の因果的論理関係に対応する前記1つまたはより多くの論理条件を学習したと判断すること  
をさらに備える、C 1に記載の方法。

[ C 10 ]

前記1つまたはより多くの学習ニューロンモデルが前記1つまたはより多くの論理条件を学習したと判断することは、前記複数の学習ニューロンモデルの間の発火のパターンまたはコインシデンスを判断することを備える、C 9に記載の方法。

[ C 11 ]

前記学習ニューロンモデルの各々からの出力に結合された一時的コインシデンス認識ニューロンモデルを与えることであって、ここにおいて、前記一時的コインシデンス認識ニューロンモデルは、しきい値数の前記学習ニューロンモデルがほぼ同じ時間に発火する場合、発火するために構成される、与えることと、

前記一時的コインシデンス認識ニューロンモデルが発火する場合、前記1つまたは複数の学習ニューロンモデルが、前記真の因果的論理関係に対応する前記論理条件のうちの少なくとも1つを学習した、と判断することと  
をさらに備える、C 1に記載の方法。

[ C 12 ]

論理入力の各セットにおいて前記入力スパイク間の前記変動するタイミングを受信することが、論理入力の前記セットにおいて変動するブールベクトルを受信することを備える、C 1に記載の方法。

[ C 13 ]

前記変動するブールベクトルにおいて前記入力スパイク間の比較的長い遅延が論理 F A L S Eを表し、前記入力スパイク間の比較的短い遅延が論理 T R U Eを表す、C 12に記載の方法。

[ C 14 ]

スパイクニューラルネットワークを使用して学習するための装置であって、  
1つまたはより多くの学習ニューロンモデルの各々において論理入力のセットを与えることであって、ここにおいて、真の因果的論理関係が論理入力の前記セットに課される、

論理入力の各セットにおいて入力スパイク間の変動するタイミングを受信することと、前記1つまたはより多くの学習ニューロンモデルの各々について、前記受信された入力スパイクを使用して前記論理入力の各々に関連する遅延を調整することであって、その結果、前記学習ニューロンモデルが、前記真の因果的論理関係に対応する1つまたは複数の論理条件に従ってターゲット出力遅延に合う出力スパイクを放出する、を行うように構成された処理ユニットを備える上記装置。

[ C 1 5 ]

前記処理ユニットが、前記1つまたはより多くの学習ニューロンモデルの各々について、前記遅延を調整する前に前記論理入力の各々に関連する前記遅延を初期化するように構成された、C 1 4に記載の装置。

[ C 1 6 ]

前記処理ユニットが、複数の論理入力を備えるグループから論理入力の各セットを選択することによって論理入力の前記セットを前記1つまたは複数の学習ニューロンモデルの各々において与えるように構成された、C 1 4に記載の装置。

[ C 1 7 ]

前記グループが前記複数の論理入力の否定をさらに備え、ここにおいて、論理入力の各セットを選択することが、前記複数の論理入力と前記複数の否定とを備える前記グループから論理入力の各セットを選択することを備える、C 1 6に記載の装置。

[ C 1 8 ]

前記処理ユニットは、  
入力ニューロンモデルとして前記複数の論理入力の各々をモデル化することと、  
前記複数の論理入力の各々について、1つまたはより多くの否定ベクトルのうちの少なくとも1つが前記論理入力のための否定表示を有する場合、前記論理入力の否定を表す否定ニューロンモデルを与えることであって、ここにおいて、論理入力の各セットが前記否定ベクトルのうちの1つに従って選択される、  
を行うようにさらに構成されたC 1 6に記載の装置。

[ C 1 9 ]

各学習ニューロンモデルが前記否定ベクトルのうちの1つに対応し、ここにおいて、前記複数の論理入力の各々について、前記入力ニューロンモデルのまたはその対応する否定ニューロンモデルの出力が、前記否定ベクトルに従って前記学習ニューロンモデルの入力に結合される、C 1 8に記載の装置。

[ C 2 0 ]

前記入力ニューロンモデルの各々が、前記対応する否定ニューロンモデルを抑制する、C 1 8に記載の装置。

[ C 2 1 ]

前記否定表示が - 1を備える、C 1 8に記載の装置。

[ C 2 2 ]

前記処理ユニットは、  
前記1つまたは複数の学習ニューロンモデルが、前記学習ニューロンモデルからの前記出力スパイクのタイミングに基づいて前記真の因果的論理関係に対応する前記1つまたはより多くの論理条件を学習したと判断するようにさらに構成された、C 1 4に記載の装置。

[ C 2 3 ]

前記処理ユニットは、前記1つまたは複数の学習ニューロンモデルが前記学習ニューロンモデルの間の発火のパターンまたはコインシデンスを判断することによって、前記1つまたはより多くの論理条件を学習したと判断するように構成される、C 2 2に記載の装置。

[ C 2 4 ]

前記処理ユニットは、  
前記学習ニューロンモデルの各々からの出力に結合された一時的コインシデンス認識二

ユーロンモデルを与えるように、ここにおいて、前記一時的コインシデンス認識ニューロンモデルは、しきい値数の前記学習ニューロンモデルがほぼ同じ時間に発火する場合、発火するように構成される、

前記1つまたはより多くの学習ニューロンモデルが、前記一時的コインシデンス認識ニューロンモデルが発火する場合、前記真の因果的論理関係に対応する前記論理条件のうちの少なくとも1つを学習したと判断するようにさらに構成される、C14に記載の装置。

[C25]

前記処理ユニットは、論理入力の前記セットにおいて変動するブールベクトルを受信することによって、論理入力の各セットにおいて前記入力スパイク間の前記変動するタイミングを受信するように構成される、C14に記載の装置。

[C26]

前記変動するブールベクトルにおいて前記入力スパイク間の比較的長い遅延が論理FALSEを表し、前記入力スパイク間の比較的短い遅延が論理TRUEを表す、C25に記載の装置。

[C27]

スパイクングニューラルネットワークを使用して学習するための装置であって、1つまたはより多くの学習ニューロンモデルの各々において、論理入力のセットを与えるための手段であって、ここにおいて、真の因果的論理関係が論理入力の前記セットに課される、

論理入力の各セットにおいて入力スパイク間の変動するタイミングを受信するための手段と、

前記1つまたはより多くの学習ニューロンモデルの各々について、前記受信された入力スパイクを使用して前記論理入力の各々に関連する遅延を調整するための手段であって、その結果、前記学習ニューロンモデルが、前記真の因果的論理関係に対応する1つまたはより多くの論理条件に従ってターゲット出力遅延に合う出力スパイクを放出する、

を備える上記装置。

[C28]

前記1つまたはより多くの学習ニューロンモデルの各々について、前記調整することの前に前記論理入力の各々に関連する前記遅延を初期化するための手段をさらに備える、C27に記載の装置。

[C29]

前記1つまたはより多くの学習ニューロンモデルの各々において論理入力の前記セットを与えるための前記手段が、複数の論理入力を備えるグループから論理入力の各セットを選択するように構成された、C27に記載の装置。

[C30]

前記グループが前記複数の論理入力の否定をさらに備え、ここにおいて、論理入力の各セットを選択することが、前記複数の論理入力と前記複数の否定とを備える前記グループから論理入力の各セットを選択することを備える、C29に記載の装置。

[C31]

入力ニューロンモデルとして前記複数の論理入力の各々をモデル化するための手段と、前記複数の論理入力の各々について、1つまたはより多くの否定ベクトルのうちの少なくとも1つが前記論理入力のための否定表示を有する場合、前記論理入力の否定を表す否定ニューロンモデルを与えるための手段であって、ここにおいて、論理入力の各セットが前記否定ベクトルのうちの1つに従って選択される、

をさらに備えるC29に記載の装置。

[C32]

各学習ニューロンモデルが前記否定ベクトルのうちの1つに対応し、ここにおいて、前記複数の論理入力の各々について、前記入力ニューロンモデルのまたはその対応する否定ニューロンモデルの出力が、前記否定ベクトルに従って前記学習ニューロンモデルの入力に結合される、C31に記載の装置。

[ C 3 3 ]

前記入力ニューロンモデルの各々が、前記対応する否定ニューロンモデルを抑制する、  
C 3 1 に記載の装置。

[ C 3 4 ]

前記否定表示が - 1 を備える、C 3 1 に記載の装置。

[ C 3 5 ]

前記 1 つまたはより多くの学習ニューロンモデルが、前記学習ニューロンモデルからの  
前記出力スパイクのタイミングに基づいて、前記真の因果的論理関係に対応する前記 1 つ  
またはより多くの論理条件を学習したと判断するための手段

をさらに備える C 2 7 に記載の装置。

[ C 3 6 ]

前記 1 つまたはより多くの学習ニューロンモデルが前記 1 つまたは複数の論理条件を学  
習したと判断するための前記手段は、前記学習ニューロンモデルの間の発火のパターンま  
たはコインシデンスを判断するように構成された C 3 5 に記載の装置。

[ C 3 7 ]

前記学習ニューロンモデルの各々からの出力に結合された一時的コインシデンス認識ニ  
ューロンモデルを与えるための手段であって、ここにおいて、前記時間コインシデンス認  
識ニューロンモデルは、しきい値数の前記学習ニューロンモデルがほぼ同じ時間に発火す  
る場合、発火するように構成される、

前記一時的コインシデンス認識ニューロンモデルが発火する場合、前記 1 つまたは複数  
の学習ニューロンモデルが、前記真の因果的論理関係に対応する前記論理条件のうちの少  
なくとも 1 つを学習したと判断するための手段と

をさらに備える C 2 7 に記載の装置。

[ C 3 8 ]

論理入力の前記セットにおいて前記入力スパイク間の前記変動するタイミングを受信す  
るための前記手段が、論理入力の前記セットにおいて変動するブールベクトルを受信す  
るように構成された、C 2 7 に記載の装置。

[ C 3 9 ]

前記変動するブールベクトルにおいて前記入力スパイク間の比較的長い遅延が論理 F A  
L S E を表し、前記入力スパイク間の比較的短い遅延が論理 T R U E を表す C 3 8 に記載  
の装置。

[ C 4 0 ]

スパイクングニューラルネットワークを使用して学習するためのコンピュータプログラ  
ム製品であって、

1 つまたはより多くの学習ニューロンモデルの各々において論理入力のセットを与える  
ことであって、ここにおいて、真の因果的論理関係が論理入力の前記セットに課される、

論理入力の前記セットにおいて入力スパイク間の変動するタイミングを受信することと、

前記 1 つまたはより多くの学習ニューロンモデルの各々について、前記受信された入力  
スパイクを使用して前記論理入力の前記各々に関連する遅延を調整することであって、その結  
果、前記学習ニューロンモデルが、前記真の因果的論理関係に対応する 1 つまたはより多  
くの論理条件に従ってターゲット出力遅延に合う出力スパイクを放出する、

を行うために実行可能な命令を備えるコンピュータ可読媒体を備える、コンピュータプ  
ログラム製品。

[ C 4 1 ]

前記 1 つまたはより多くの学習ニューロンモデルの各々について、前記調整することの  
前に前記論理入力の前記各々に関連する前記遅延を初期化するために実行可能な命令をさら  
に備える、C 4 0 に記載のコンピュータプログラム製品。

[ C 4 2 ]

前記 1 つまたはより多くの学習ニューロンモデルの各々において、論理入力の前記セッ  
トを与えることが、複数の論理入力を備えるグループから論理入力の前記各セットを選  
択する

ことを備える、C 4 0 に記載のコンピュータプログラム製品。

[ C 4 3 ]

前記グループが前記複数の論理入力の否定をさらに備え、ここにおいて、論理入力の各セットを選択することが、前記複数の論理入力と前記複数の否定とを備える前記グループから論理入力の各セットを選択することを備える、C 4 2 に記載のコンピュータプログラム製品。

[ C 4 4 ]

入力ニューロンモデルとして前記複数の論理入力の各々をモデル化することと、前記複数の論理入力の各々について、1つまたはより多くの否定ベクトルのうちの少なくとも1つが前記論理入力のための否定表示を有する場合、前記論理入力の否定を表す否定ニューロンモデルを与えることであって、ここにおいて、論理入力の各セットが前記否定ベクトルのうちの1つに従って選択される、

を行うために実行可能な命令をさらに備えるC 4 2 に記載のコンピュータプログラム製品。

[ C 4 5 ]

各学習ニューロンモデルが前記否定ベクトルのうちの1つに対応し、ここにおいて、前記複数の論理入力の各々について、前記入力ニューロンモデルのまたはその対応する否定ニューロンモデルの出力が、前記否定ベクトルに従って前記学習ニューロンモデルの入力に結合される、C 4 4 に記載のコンピュータプログラム製品。

[ C 4 6 ]

前記入力ニューロンモデルの各々が、前記対応する否定ニューロンモデルを抑制する、C 4 4 に記載のコンピュータプログラム製品。

[ C 4 7 ]

前記否定表示が - 1 を備える、C 4 4 に記載のコンピュータプログラム製品。

[ C 4 8 ]

前記学習ニューロンモデルからの前記出力スパイクのタイミングに基づいて、前記1つまたは複数の学習ニューロンモデルが、前記真の因果的論理関係に対応する前記1つまたは複数の論理条件を学習したと判断するために実行可能な命令をさらに備える、C 4 0 に記載のコンピュータプログラム製品。

[ C 4 9 ]

ここから

前記1つまたは複数の学習ニューロンモデルが前記1つまたは複数の論理条件を学習したと判断することは、前記学習ニューロンモデルの間の発火のコインシデンスまたはパターンを判断することを備える、C 4 8 に記載のコンピュータプログラム製品。

[ C 5 0 ]

前記学習ニューロンモデルの各々からの出力に結合された時間コインシデンス認識ニューロンモデルを与えることであって、ここにおいて、前記時間コインシデンス認識ニューロンモデルは、しきい値数の前記学習ニューロンモデルがほぼ同じ時間に発火する場合、発火するために構成

される、与えることと、

前記時間コインシデンス認識ニューロンモデルが発火する場合、前記1つまたは複数の学習ニューロンモデルが、前記真の因果的論理関係に対応する前記論理条件のうちの少なくとも1つを学習したと判断することと

を行うために実行可能な命令をさらに備える、C 4 0 に記載のコンピュータプログラム製品。

[ C 5 1 ]

論理入力の各セットにおいて前記入力スパイク間の前記変動するタイミングを受信することが、論理入力の前記セットにおいて変動するプールベクトルを受信することを備える、C 4 0 に記載のコンピュータプログラム製品。

[ C 5 2 ]

前記変動するブールベクトルにおいて、前記入カスパイク間の比較的短い遅延が論理 T R U E を表し、前記入カスパイク間の比較的長い遅延が論理 F A L S E を表す、C 5 1 に記載のコンピュータプログラム製品。