

申請日期 87.7.24

案號：87112010

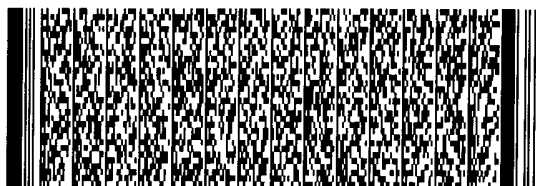
類別：H-11 2/205

全
本

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中文	具有雙結構之電荷傳送電極的CCD型固態影像拾取裝置
	英文	CCD TYPE SOLID STATE IMAGE PICKUP DEVICE HAVING DOUBLE-STRUCTURED CHARGE TRANSFER ELECTRODES
二、 發明人	姓名 (中文)	1. 小川 智弘
	姓名 (英文)	1.
	國籍	1. 日本
	住、居所	1. 日本國東京都港區芝五丁目7番1號日本電氣股份有限公司內
三、 申請人	姓名 (名稱) (中文)	1. 日本電氣股份有限公司
	姓名 (名稱) (英文)	1. NEC Corporation
	國籍	1. 日本
	住、居所 (事務所)	1. 日本國東京都港區芝五丁目7番1號
	代表人 姓名 (中文)	1. 金子 尚志
	代表人 姓名 (英文)	1.



申請日期 87.7.24

案號：87112010

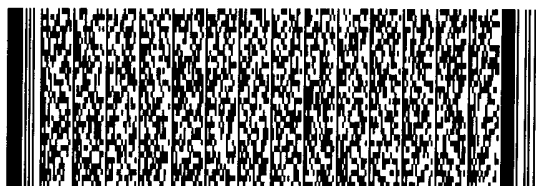
類別：H-11 2/205

全
本

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中文	具有雙結構之電荷傳送電極的CCD型固態影像拾取裝置
	英文	CCD TYPE SOLID STATE IMAGE PICKUP DEVICE HAVING DOUBLE-STRUCTURED CHARGE TRANSFER ELECTRODES
二、 發明人	姓名 (中文)	1. 小川 智弘
	姓名 (英文)	1.
	國籍	1. 日本
	住、居所	1. 日本國東京都港區芝五丁目7番1號日本電氣股份有限公司內
三、 申請人	姓名 (名稱) (中文)	1. 日本電氣股份有限公司
	姓名 (名稱) (英文)	1. NEC Corporation
	國籍	1. 日本
	住、居所 (事務所)	1. 日本國東京都港區芝五丁目7番1號
	代表人 姓名 (中文)	1. 金子 尚志
	代表人 姓名 (英文)	1.



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

日本 JP

1997/09/11 特願平9-247073

有

有關微生物已寄存於

寄存日期

寄存號碼

無



五、發明說明 (1)

【發明背景】

【發明之領域】

本發明是關於CCD(charge-coupled device、電荷藕合裝置)型固態影像拾取裝置。

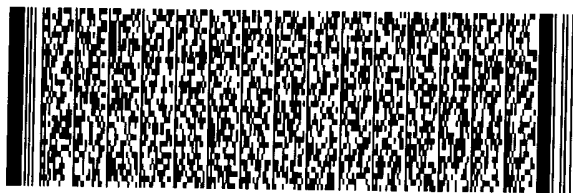
【發明之領域】

CCD型的固態影像拾取裝置已取代影像拾取管而被應用於家庭攝影機及電子新聞採集(ENG)攝影機等相關產品。

在先前的技術中，CCD型固態影像拾取裝置包含了一片半導體基板，其上形成有光/電轉換部及第一絕緣層，在此絕緣層上則形成多數個多晶矽之單一結構的電荷傳送電極、而第二絕緣層則是介設於相鄰的兩個電荷傳送電極間。這部份在接下來的章節將會做更詳細的說明。

然而，在上述的先前裝置中，由於多晶矽有高的電阻值，使得電荷傳送電極的寄生電阻值亦相當的高。因而，乃使由上述電荷傳送電極形成之前述寄生電阻或寄生電容所決定之時間常數增大了。因而，輸入至此電荷傳送電極中心位置之電壓波形會被圓形化，並降低了電荷傳送的效率。

為了減少電荷傳送電極的寄生電阻值，可在電荷傳送電極上連接上一個光遮蔽層。(參考：K.Orihara等人之著作"New Shunt Wiring Technologies for High Performance HDTV CCD Image Sensors"、IEDM92，pp. 105-108)。



五、發明說明 (2)

然而，在此技術中光遮蔽效應的退化會增加污跡電荷而使得影像產生缺陷。此外，當像素增加時，光遮蔽層的各部分間之間隙亦變得非常小。舉例而言，此間隙約為 $0.2\ \mu\text{m}$ 。然而，由於光遮蔽層係以鎢或鋁所形成而非以多晶矽形成，故無法形成小至 $0.2\ \mu\text{m}$ 之間隙。

【發明概要】

本發明之目的是提供一CCD型的固態影像拾取裝置。此裝置可降低電荷傳送電極的寄生電阻值以提昇電荷傳送的效率。

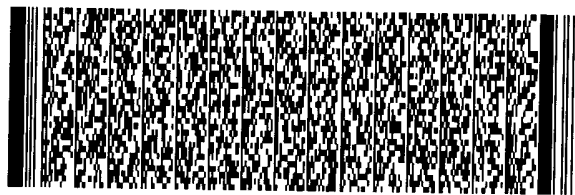
依據本發明，在一CCD型固態影像拾取裝置中，包含了一片半導體基板，其上形成有光/電轉換部及第一絕緣層，在此絕緣層上則形成多數個有雙導電層之雙結構電荷傳送電極。這些電荷傳送電極由第一導電層及第二導電層所構成，其中，相較於第一導電層，第二導電層有較低的電阻值。於相鄰的兩個電荷傳送電極間則介設了第二絕緣層。

由於電荷傳送電極為一雙結構而降低了寄生電阻值。

【較佳實施例之詳細說明】

在說明較佳實施例之前，先參考圖1、2、3A、3B及圖4來說明先前CCD型固態影像拾取裝置。

圖1顯示了一個先前CCD型固態影像拾取裝置。當光線射至由發光二極體排列而成的光/電轉換部101後，光/電轉換部101產生訊號電荷並傳送至垂直偏移暫存器102。此訊號電荷再經由水平輸出暫存器103將電荷傳送至輸出暫



五、發明說明 (3)

存器104，並產生一輸出電壓 V_{out} 。垂直偏移暫存器102是由四相傳送脈衝訊號 ϕ_{v1} ， ϕ_{v2} ， ϕ_{v3} 及 ϕ_{v4} 來操作。而水平偏的出暫存器103則是由二相傳送脈衝訊號 ϕ_{H1} ， ϕ_{H2} 來操作。

圖2為圖1之裝置之部分放大平面圖。由多晶矽形成的電荷傳送電極 E_1 ， E_2 ， E_3 和 E_4 ，乃提供至光/電轉換部101的兩側。而 E_1 及 E_3 亦作為讀取開區之讀取閘，稍後會進一步說明。

此外四條鋁製匯流排105-1，105-2，105-3和105-4分別連接至電荷傳送電極 E_1 ， E_2 ， E_3 和 E_4 ，而傳送脈衝訊號 ϕ_{v1} ， ϕ_{v2} ， ϕ_{v3} 及 ϕ_{v4} 則分別供應給匯流排105-1，105-2，105-3和105-4。

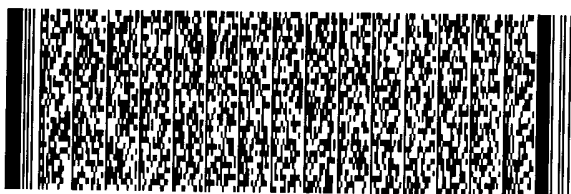
另外在電荷傳送電極 E_1 ， E_2 ， E_3 和 E_4 上形成光/電換部101之含開口之光遮蔽層OP。

圖3A及3B之III-III及III'-III橫剖面圖詳細的說明了圖2中的裝置。

圖3A及3B中，標號1為多晶矽 N^- 型基板，其上形成P型井2。且於P型井2中形成P型孤立區3，N型電傳送區4，雜質擴散區5及 P^+ 型擴散區6。其中，由雜質擴散區5及 P^+ 型擴散區6所形成的二極體即為圖2之光/電轉換部101。

接著，在整個表面上形成一閘絕緣層7。並於其上沈積一層多晶矽層8。其後，再將此一多晶矽層以微影蝕刻方式製出電荷傳送閘 E_1 ， E_2 ， E_3 和 E_4 之圖案。

接下來的製程乃是於整個表面上沈積一層絕緣層9，



五、發明說明 (4)

並在其上沈積出鎢或鋁製的金屬層10。最後，在此金屬層上製出光/電轉換部101之開口10a而同時形成了光遮蔽層OP。

在圖1，2，3A及3B的裝置中，光線射至光/電轉換部101後即產生出電荷。接著，電荷傳送電極如 E_3 ，反轉光/電轉換部101及電荷傳送區4間之讀取閘區後，電荷即被傳送至電荷傳送區4。其後，電荷即經由圖1中之垂直偏移暫存器102及水平輸出暫存器103傳送至輸出暫存器104。

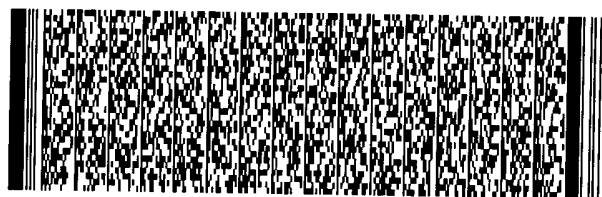
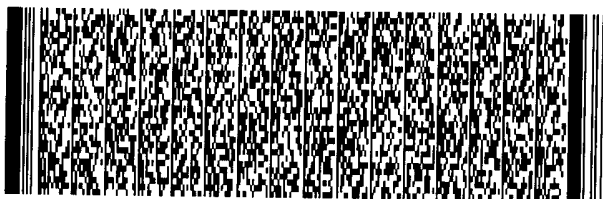
當此裝置應用於含大量像素之高視覺電視攝影機拾取元件時，裝置之晶片需有更高之積集度，且需提高電荷傳送的速度，俾使所有像素之電荷輸出能在1/Bus或更短的時間內完成。

在圖1，2，3A及3B的裝置中，電荷傳送電極 E_1 ， E_2 ， E_3 和 E_4 之寄生電阻相當大。例如，在高視覺電視攝影機拾取元件中，如果多晶矽之片電阻約為30 Ω 時，則電荷傳送電極像是 E_3 ，其中間位置之寄生電阻值為：

$$150 \times (2000/2)/2 = 75k \Omega$$

因此，由電荷傳送電極像是 E_3 及 P^+ 型擴散區6形成之前述寄生電阻或寄生電容所決定之時間常數乃增大，此造成輸入至此電荷傳送電極中心之電壓波形會被圓形化，並降低了電荷傳送的效率。

為了減少電荷換電極的電阻值，可在電荷傳送電極 E_1 ， E_2 ， E_3 和 E_4 上接上一個光遮蔽層。（參考：K.Orihara et al.、"New Shunt Wiring Technologies for High



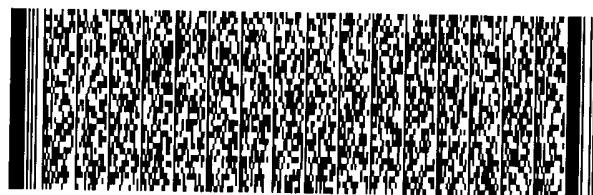
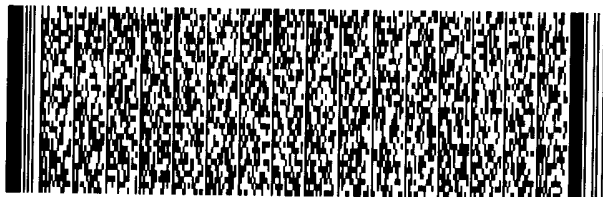
五、發明說明 (5)

Performance HDTV CCD Image Sensors"、IEDM92、pp. 105-108)。即在金屬層10上微影形成圖案之同時，形成10a之開口及第一，第二，第三及第四部份。第一部份連接至電荷傳送電極 E_1 ，第二部份連接至電荷傳送電極 E_2 ，第三部份連接至電荷傳送電極 E_3 ，第四部份連接至電荷傳送電極 E_4 。

在圖4的裝置中，由於金屬層10同時被形成第一、第二、第三及第四部份的圖案，使得金屬層10不夠形成光遮蔽層0P，而光遮蔽效應之退化會增加污跡電荷(smear charges)而使得影像產生缺陷。此外，當像素增加時，金屬層10之第一，第二，第三及第四部份的間隙必須變的更小。舉例而言，間隙需約 $0.2\ \mu\text{m}$ 。然而，以鎢或鋁所形成的金屬層10，無法同多晶矽一樣能形成小至 $0.2\ \mu\text{m}$ 之間隙。

圖5A、5B、6A、6B、7A、7B、8A、8B、9A、9B、10A、10B、11A及11B為用以解釋本發明之CCD型固態影像拾取裝置之第一實施例之橫剖面圖。其中，5A、6A、7A、8A、9A、10A、11A對應到圖3A。5B、6B、7B、8b、9B、10B、11B對應到圖3B。

首先，參考圖5A及圖5B，於 N^- 型多晶矽底層1中摻入P型雜質而形成P型井2。接著，P型孤立區3，N型電荷傳送區4，雜質擴散區5及 P^+ 型擴散區6依次以離子植入法於P型井2上成形。由雜質擴散區5及 P^+ 型擴散區6所形成的二極體，即為光/電轉換部。接著製作出由氧化矽或氮化矽所



五、發明說明 (6)

形成之單層或多層之間絕緣層7，其厚度約500至1500埃。於間絕緣層7上沈積出含磷之多晶矽層8a，其厚度約0.3至0.8 μm 。

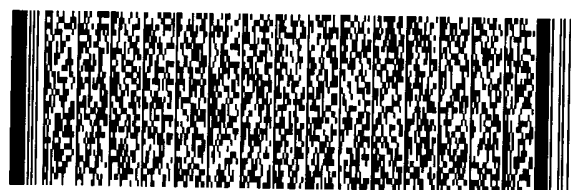
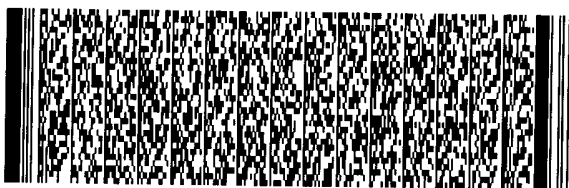
接著，參考圖6A及圖6B，利用微影蝕刻製程在多晶矽層8a上製出圖案。此圖案中的間隙約為0.1到0.3 μm 。此時可經多晶矽層8a之間隙摻入硼離子以減少電荷傳送區4之能隙。且於形成光阻圖案前，可沈積上一層氧化矽層，並以光阻圖案在此氧化矽層上轉移出圖案來。已形成圖案之氧化矽層將圖案轉移至多晶矽層8a。之後，再沈積一層氧化矽層並於多晶矽層8a之間隙中蝕刻出側壁氧化矽層。

接著，參考圖7A及圖7B，於整個表面上沈積一層氧化矽或氮化矽之絕緣層9a，並使其完全填入多晶矽層8a之間隙中。

接著，參考圖8A及圖8B，絕緣層9a以化學機械研磨製程移除，直至暴露出多晶矽層8a。圖7A及圖7B中，由點線所標示之多晶矽層8a之上部亦被移除。

接著，參考圖9A及圖9B，多晶矽層8a之上部用稀釋之硝酸蝕刻。此時，若蝕刻前多晶矽層8a之厚度為0.6 μm ，且蝕刻量為3500埃，則剩餘之多晶矽層8a厚度為2500埃。

接著，參考圖10A及圖10B，由鋁或耐火金屬鎢所形成之金屬層8b沿著多晶矽層8a成長。金屬層8b之上表面低於絕緣層9a，使得由多晶矽層8a及金屬層8b所形成之 E_1 ， E_2 ， E_3 和 E_4 之電荷傳送電極能相互絕緣。



五、發明說明 (7)

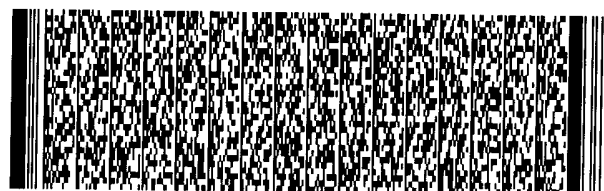
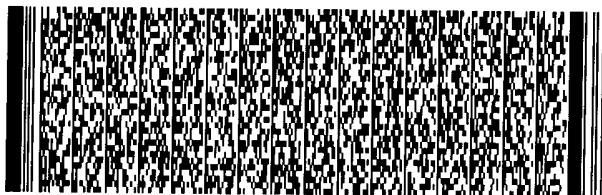
最後，參考11A及11B，將氧化矽或類似材料之絕緣層9b，沈積於整個表面。在其上沈積出鎢或鋁製的金屬層10，並在此金屬層上微影蝕刻出光/電轉換部之開口10a。於此，整個裝置即告完成。

第一實施例中，如圖5A、5B、6A、6B、7A、7B、8A、8B、9A、9B、10A、10B、11A及11B所示，如果金屬層9b之厚度為 $0.4\ \mu\text{m}$ ，其鋁材電阻值約數十 $\text{m}\Omega$ ，而鎢材電阻值約數百 $\text{m}\Omega$ 。相較於 $0.4\ \mu\text{m}$ 多晶矽層8a之數十 Ω ，可使電荷傳送電極 E_1 、 E_2 、 E_3 和 E_4 之寄生電阻值獲得明顯的下降。

圖12A、12B、13A、13B、14A、14B、15A、15B、16A、16B、17A、17B、18A及18B為用以解釋本發明之CCD型固態影像拾取裝置之第二實施例之橫剖面圖。其12A、12B、13A、13B、14A、14B、15A、15B、16A、16B、17A、17B、18A及18B分別對應到圖5A、5B、6A、6B、7A、7B、8A、8B、9A、9B、10A、10B、11A及11B。

首先，以相同於圖5A、5B的方式參考圖12A及圖12B，於N⁻型多晶矽底層1中摻入P型雜質而形成P型井2。接著，P型孤立區3，N型電荷傳送區4，雜質擴散區5及P⁺型擴散區6依次以離子植入法於P型井2上成形。由雜質擴散區5及P⁺型擴散區6所形成的二極體，即為光/電轉換部。接著製作出由氧化矽或氮化矽所形成之單層或多層之閘絕緣層7，其厚度約500至1500埃。於閘絕緣層7上沈積出含磷之多晶矽層8a，其厚度約 0.3 至 $0.8\ \mu\text{m}$ 。

接著，以相同於圖13A、13B的方式參考圖6A及圖6B，



五、發明說明 (8)

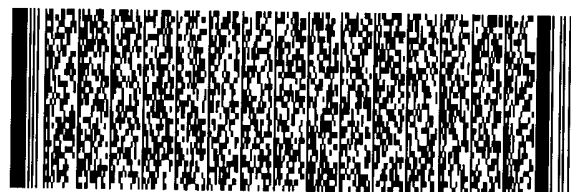
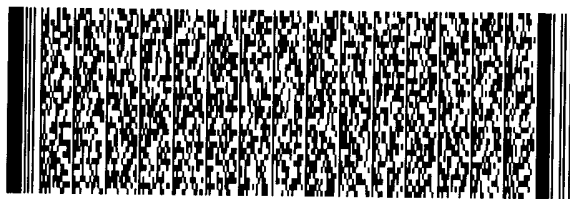
利用微影蝕刻製程在多晶矽層8a上製出圖案。此圖案中的間隙約為0.1到0.3 μm 。此時可經多晶矽層8a之間隙摻入硼離子以減少電荷傳送區4之能隙。且於形成光阻圖案前，可沈積上一層氧化矽層，並以光阻圖案在此氧化層上轉移出圖案來。已形成圖案之氧化矽層將圖案轉移至多晶矽層8a。之後，再沈積一層氧化矽層並於多晶矽層8a之間隙中蝕刻出氧化矽層。

接著，以相同於圖7A、7B的方式參考圖14A及圖14B，於整個表面上沈積一層氧化矽或氮化矽之絕緣層9a，並使其完全填入多晶矽層8a之間隙中。

接著，參考圖15A及圖15B，絕緣層9a以非均向蝕刻製程蝕刻，使得多晶矽層8a上之絕緣層9a被完全的移除。由於不同晶圓之蝕刻率多少會有變動，因此寧可將絕緣層9a稍微過蝕刻，如圖15A及圖15B中X1及X2所示。此時，開絕緣層7亦稍微會有蝕刻的情形。但如果開絕緣層7用氧化矽形成，而絕緣層9a以氮化矽形成，則由於兩者之蝕刻之比率遠大於1，使得開絕緣層7不易被蝕刻。

接著，以相同於圖9A、9B的方式參考圖16A及圖16B，多晶矽層8a之上部用稀釋之硝酸蝕刻。此時，若蝕刻前多晶矽層8a之厚度為0.6 μm ，且蝕刻量為3500 埃，則剩餘之多晶矽層8a厚度為2500 埃。

接著，以相同於圖10A、10B的方式參考圖17A及圖17B，由鋁或耐火金屬鎢所形成之金屬層8b沿著多晶矽層8a成長。金屬層8b之上表面低於絕緣層9a，使得由多晶矽



五、發明說明 (9)

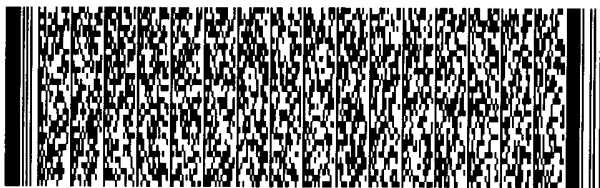
層8a及金屬層8b所形成之 E_1 ， E_2 ， E_3 和 E_4 之電荷傳送電極能相互絕緣。

最後，以相同於圖11A、11B的方式參考18A及18B，將氧化矽或類似材料之絕緣層9b，沈積於整個表面。在其上沈積出鎢或鋁製的金屬層10，並在此金屬層上微影蝕刻出光/電轉換部之開口10a。於此，整個裝置即告完成。

即使第二實施例中，如圖12A、12B、13A、13B、14A、14B、15A、15B、16A、16B、17A、17B、18A及18B所示，電荷傳送電極 E_1 ， E_2 ， E_3 和 E_4 之寄生電阻值可獲得明顯的下降。

圖19A、19B、20A、20B、21A、21B、22A、22B、23A、23B、24A、24B、25A、25B、26A及26B為用以解釋本發明之CCD型固態影像拾取裝置之第三實施例之橫剖面圖。其中，圖19A、19B對應到圖5A、5B。圖24A、24B、25A、25B、26A、26B對應到圖8A、8B、9A、9B、10A、10B。圖22C為圖22A、22B中多晶矽層之平面圖。圖23C為圖23A、23B中多晶矽層之平面圖。

首先，以相同於圖5A、5B的方式參考圖19A及圖19B，於N型多晶矽底層1中摻入P型雜質而形成P型井2。接著，P型孤立區3，N型電荷傳送區4，雜質擴散區5及P⁺型擴散區6依次以離子植入法於P型井2上成形。由雜質擴散區5及P⁺型擴散區6所形成的二極體，即為光/電轉換部。接著製作出由氧化矽或氮化矽所形成之單層或多層之閘絕緣層7，其厚度約500至1500埃。於閘絕緣層7上沈積出含磷之



五、發明說明 (10)

多晶矽層8a-1，其厚度約0.3至0.8 μm 。

接著，參考圖20A及圖20B，利用微影蝕刻製程在多晶矽層8a-1上製出圖案。

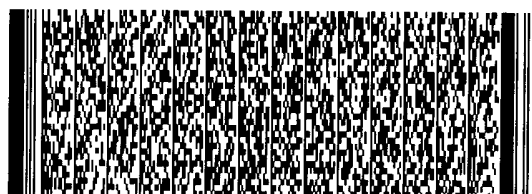
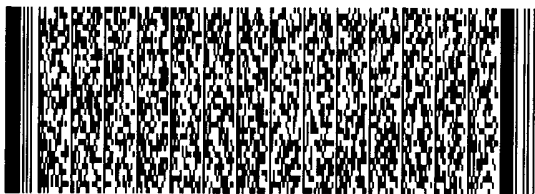
接著，參考圖21A及圖21B，於多晶矽層8a-1上，加熱形成厚度約為500埃至3000埃之絕緣層9a。絕緣層9a亦可以化學氣相沈積製程(CVD)，沈積於整個表面。

接著，厚度約為0.3至0.8 μm 之含磷多晶矽層8a-2 沈積於絕緣層7上。再以微影時刻的製程於多晶矽層8a-2上製出圖案。如圖22C所示，多晶矽層8a-2之一部份乃形成於多晶矽層8a-1上。

接著，參考圖23A、23B及23C，多晶矽層8a-2及絕緣層9a之一部份以化學機械研磨製程移除，直至暴露出多晶矽層8a-1。圖23A及圖23B中，由點線所標示之多晶矽層8a-1之上部亦被移除。結果如圖23B及圖23C所示，絕緣層9a完全填入多晶矽層8a-1及8a-2之間隙中。

接著，以相同於圖9A、9B的方式參考圖24A及圖24B，多晶矽層8a-1，8a-2之上部用稀釋之硝酸蝕刻。此時，若蝕刻前多晶矽層8a-1，8a-2之厚度為0.6 μm ，且蝕刻量為3500埃，則剩餘之多晶矽層8a厚度為2500埃。

接著，以相同於圖10A、10B的方式參考圖25A及圖25B，由鋁或耐火金屬鎢所形成之金屬層8b於多晶矽層8a-1，8a-2上成長。金屬層8b之上表面低於絕緣層9a，使得由多晶矽層8a-1、8a-2及金屬層8b所形成之 E_1 ， E_2 ， E_3 和 E_4 之電荷傳送電極能相互絕緣。



五、發明說明 (11)

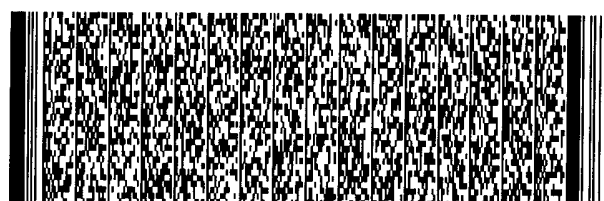
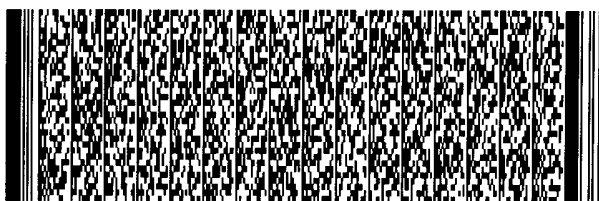
最後，以相同於圖11A、11B的方式參考26A及26B，將氧化矽或類似材料之絕緣層9b，沈積於整個表面。在其上沈積出鎢或鋁製的金屬層10，並在此金屬層上微影蝕刻出光/電轉換部之開口10a。於此，整個裝置即告完成。

第三實施例中，可如實施例二，於絕緣層9a上使用蝕刻製程來取代CMP製程。

即使第三實施例中，如圖19A、19B、20A、20B、21A、21B、22A、22B、23A、23B、24A、24B、25A、25B、26A及26B所示，電荷傳送電極 E_1 ， E_2 ， E_3 和 E_4 之寄生電阻值可獲得明顯的下降。另外，多晶矽層8a-1、8a-2間之間隙可簡單的由所謂的雙多晶矽技術來達成，此種方式有助於降低生產成本。

圖27A、27B、28A、28B、29A、29B、30A及30B為用以解釋本發明之CCD型固態影像拾取裝置之第四實施例之橫剖面圖。其中，27A、27B、28A、28B、29A、39B、30A及30B分別對應到圖5A、5B、6A、6B、7A、7B、8A、8B。圖9A、9B、10A、10B、11A、11B亦可用於解釋本發明之第四實施例。

首先，以相同於圖5A、5B的方式參考圖27A及圖27B，於N型多晶矽底層1中摻入P型雜質而形成P型井2。接著，P型孤立區3，N型電荷傳送區4，雜質擴散區5及 P^+ 型擴散區6依次以離子植入法於P型井2上成形。由雜質擴散區5及 P^+ 型擴散區6所形成的二極體，即為光/電轉換部。接著製作出由氧化矽或氮化矽所形成之單層或多層之間絕緣層



五、發明說明 (12)

7，其厚度約500至1500埃。於絕緣層7上沈積出含磷之多晶矽層8a，其厚度約0.1至0.4 μm ，比之前的厚度要薄。

另外，如圖27A及圖27B所示，一層約0.2至0.5 μm 之含硼矽玻璃(BSG)層11，沈積於多晶矽層8a上。

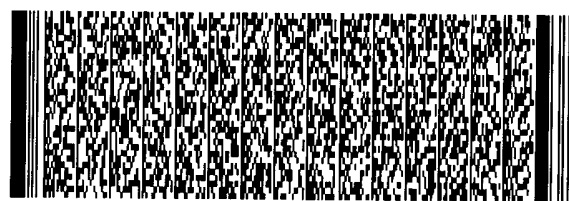
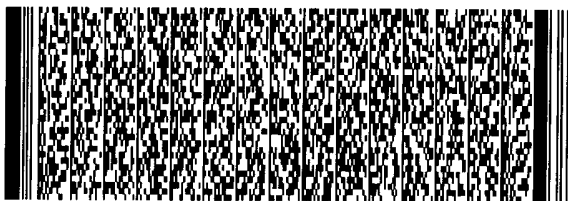
接著，以相同於圖6A、6B的方式參考圖28A及圖28B，利用微影蝕刻製程在多晶矽層8a及BSG層上製出圖案。此圖案中，多晶矽層8a及硼矽玻璃(BSG)層之間隙約為0.1到0.3 μm 。此時可經多晶矽層8a之間隙摻入硼離子以減少電荷傳送區4之能隙。

接著，以相同於圖7A、7B的方式參考圖29A及圖29B，於整個表面上沈積一層氧化矽或氮化矽之絕緣層9a，並使其完全填入多晶矽層8a及BSG層11之間隙中。

接著，以相同於圖8A、8B的方式參考圖30A及圖30B，絕緣層9a以化學機械研磨製程移除，直至暴露出BSG層11。此步驟中，可以非均向蝕刻製程取代CMP。圖27A及圖27B中，由點線所標示之BSG層11之上部亦被移除。

接著，以氣相氫氟酸(HF)蝕刻製程來移除BSG層11。得到的結果是使得圖30A、30B中的裝置成為圖9A、9B中之裝置。

之後，以相同於圖10A、10B、11A、11B的方式，由鋁或耐火金屬鎢所形成之金屬層8b，選擇性的於多晶矽層8a上成長。接著，將氧化矽或類似材料之絕緣層9b，沈積於整個表面。在其上沈積出鎢或鋁製的金屬層10，並在此金



五、發明說明 (13)

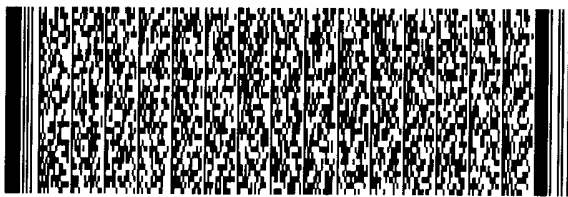
屬層上微影蝕刻出光/電轉換部之開口10a。於此，整個裝置即告完成。

即使第四實施例中，如圖27A、27B、28A、28B、29A、29B、30A、30B、9A、9B、10A、10B、11A及11B所示，電荷傳送電極 E_1 、 E_2 、 E_3 和 E_4 之寄生電阻值亦可獲得明顯的下降。

圖31A、31B、32A、32B、33A、33B、34A及34B為用以解釋本發明之CCD型固態影像拾取裝置之第五實施例之橫剖面圖。其中，31A、31B、32A、32B、33A、33B、34A及34B分別對應到圖5A、5B、6A、6B、7A、7B、8A、8B。圖9A、9B、10A、10B、11A、11B亦可用於解釋本發明之第五實施例。

首先，以相同於圖5A、5B的方式參考圖31A及圖31B，於N型多晶矽底層1中摻入P型雜質而形成P型井2。接著，P型孤立區3，N型電荷傳送區4，雜質擴散區5及P⁺型擴散區6依次以離子植入法於P型井2上成形。由雜質擴散區5及P⁺型擴散區6所形成的二極體，即為光/電轉換部。接著製作出由氧化矽或氮化矽所形成之單層或多層之閘絕緣層7，其厚度約500至1500埃。於閘絕緣層7上沈積出含磷之多晶矽層8a，其厚度約0.1至0.4 μm ，比之前的厚度要薄。

另外，如圖31A及圖31B所示，一層約50埃之氧化矽層12及約0.2至0.5 μm 之多晶矽層13，沈積於多晶矽層8a上。



五、發明說明 (14)

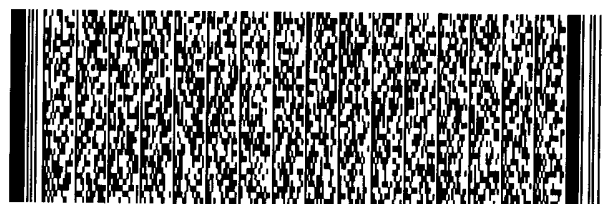
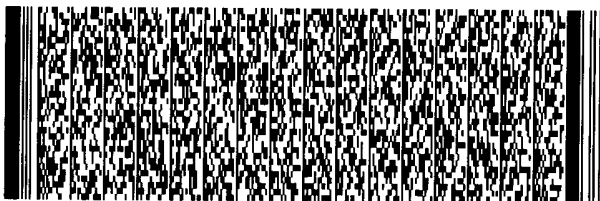
接著，以相同於圖6A、6B的方式參考圖32A及圖32B，利用微影蝕刻製程在多晶矽層13，氧化矽層12及多晶矽層8a上製出圖案。此圖案中，多晶矽層13，氧化矽層12及多晶矽層8a間之間隙約為0.1到0.3 μm 。此時可經多晶矽層8a之間隙摻入硼離子以減少電荷傳送區4之能隙。

接著，以相同於圖7A、7B的方式參考圖33A及圖33B，於整個表面上沈積一層氧化矽或氮化矽之絕緣層9a，並使其完全填入多晶矽層13，氧化矽層12及多晶矽層8a之間隙中。

接著，參考圖34A及34B，以與圖8A及8B相同的方式，以CMP製程移除絕緣層9a至露出BSG層11為止。注意，可使用非等向性蝕刻製程來取代CMP製程。在此情況下，多晶矽層13之頂部的一部分，如圖33A及33B的虛線所示，也被移除。

接著，多晶矽層13以絕緣層9a，氧化矽層12為蝕刻中止層，用蝕刻製程移除。而氧化矽層12用稀釋後的氟酸蝕刻移除。得到的結果是使得圖34A、34B中的裝置成為圖9A、9B中之裝置。

之後，以相同於圖10A、10B、11A、11B的方式，由鋁或耐火金屬鎢所形成之金屬層8b，選擇性的於多晶矽層8a上成長。接著，將氧化矽或類似材料之絕緣層9B，沈積於整個表面。在其上沈積出鎢或鋁製的金屬層10，並在此金屬層上微影蝕刻出光/電轉換部之開口10a。於此，整個裝置即告完成。



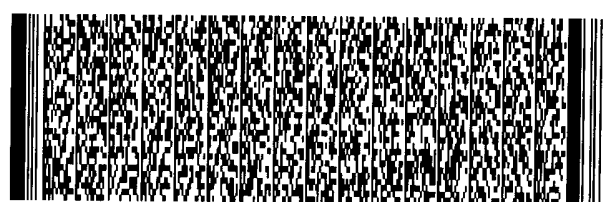
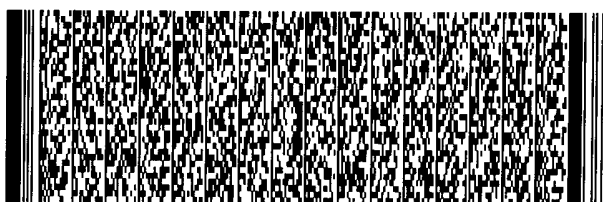
五、發明說明 (15)

即使在如圖31A、31B、32A、32B、33A、33B、34A、34B、9A、9B、10A、10B、11A及11B所示之第五實施例中，電荷傳送電極 E_1 、 E_2 、 E_3 和 E_4 之寄生電阻值可獲得明顯的下降。同時，亦可精確的控制多晶矽層8a之厚度。

圖35A、35B、36A、36B、37A、37B、38A、38B、40A、40B、41A及41B為用以解釋本發明之CCD型固態影像拾取裝置之第六實施例之橫剖面圖。其中，35A、35B、36A、36B、37A、37B、38A、38B、40A、40B、41A及41B分別對應到圖5B、6A、6B、7A、7B、8A、8B、10A、10B、11A及11B。

首先，以相同於圖5A、5B的方式參考圖35A及圖35B，於N型多晶矽底層1中摻入P型雜質而形成P型井2。接著，P型孤立區3，N型電荷傳送區4，雜質擴散區5及P⁺型擴散區6依次以離子植入法於P型井2上成形。由雜質擴散區5及P⁺型擴散區6所形成的二極體，即為光/電轉換部。接著製作出由氧化矽或氮化矽所形成之單層或多層之閘絕緣層7，其厚度約500至1500埃。於閘絕緣層7上沈積出含磷之多晶矽層8a，其厚度約0.1至0.4 μm ，比之前的來的薄。

接著，以相同於圖6A、6B的方式參考圖36A及圖36B，利用微影蝕刻製程在多晶矽層8a上製出圖案。此圖案中的間隙約為0.1到0.3 μm 。此時可經多晶矽層8a之間隙摻入硼離子以減少電荷傳送區4之能隙。且於形成光阻圖案前，可沈積上一層氧化矽層，並以光阻圖案在此氧化矽層上轉移出圖案來。已形成圖案之氧化矽層將圖案轉移至多



五、發明說明 (16)

晶矽層8a。之後，再沈積一層氧化矽層並於多晶矽層8a之間隙中蝕刻出側壁氧化矽層。

接著，以相同於圖7A、7B的方式參考圖37A及圖37B，於整個表面上沈積一層氧化矽或氮化矽之絕緣層9a，並使其完全填入多晶矽層8a之間隙中。

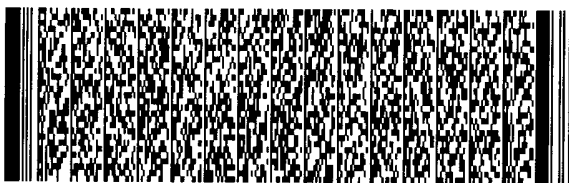
接著，以相同於圖8A、8B的方式參考圖38A及圖38B，絕緣層9a以化學機械研磨製程移除，直至暴露出多晶矽層8a。圖37A及圖37B中，由點線所標示之多晶矽層8a之上部亦被移除。

接著，參考圖39A及圖39B，氧化矽層14用液相沈積(LPD)製程，僅沈積於絕緣層9a上。

接著，以相同於圖10A、10B的方式參考圖40A及圖40B，由鋁或耐火金屬鎢所形成之金屬層8b沿著多晶矽層8a成長。金屬層8b之上表面低於氧化矽層14，使得由多晶矽層8a及金屬層8b所形成之 E_1 、 E_2 、 E_3 和 E_4 之電荷傳送電極能相互絕緣。

最後，以相同於圖11A、11B的方式參考41A及41B，將氧化矽或類似材料之絕緣層9b，沈積於整個表面。在其上沈積出鎢或鋁製的金屬層10，並在此金屬層上微影蝕刻出光/電轉換部之開口10a。於此，整個裝置即告完成。

即使於第六實施例中，如圖35A、35B、36A、36B、37A、37B、38A、38B、39A、39B、40A、40B、41A及41B所示，電荷傳送電極 E_1 ， E_2 ， E_3 和 E_4 之寄生電阻值可獲得明顯的下降。



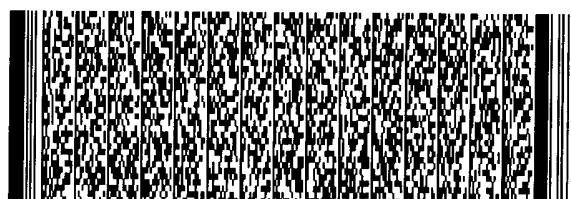
五、發明說明 (17)

圖42A、42B、43A、43B、44A、44B、45A、45B、46A、46B、47A、47B、48A、48B、49A、49B、50A及50B為用以解釋本發明之CCD型固態影像拾取裝置之第七實施例之橫剖面圖。其中，42A、42B、43A、43B、44A、44B、45A、45B、49A、49B、50A及50B分別對應到圖5B、6A、6B、7A、7B、8A、8B、10A、10B、11A及11B。

首先，以相同於圖5A、5B的方式參考圖42A及圖42B，於N⁻型多晶矽底層1中摻入P型雜質而形成P型井2。接著，P型孤立區3，N型電荷傳送區4，雜質擴散區5及P⁺型擴散區6依次以離子植入法於P型井2上成形。由雜質擴散區5及P⁺型擴散區6所形成的二極體，即為光/電轉換部。接著製作出由氧化矽或氮化矽所形成之單層或多層之閘絕緣層7，其厚度約500至1500埃。於閘絕緣層7上沈積出含磷之多晶矽層8a，其厚度約0.3至0.8 μm 。

接著，以相同於圖6A、6B的方式參考圖43A及圖43B，利用微影蝕刻製程在多晶矽層8a上製出圖案。此圖案中的間隙約為0.1到0.3 μm 。此時可經多晶矽層8a之間隙摻入硼離子以減少電荷傳送區4之能隙。且於形成光阻圖案前，可沈積上一層氧化矽層，並以光阻圖案在此氧化矽層上轉移出圖案來。已形成圖案之氧化矽層將圖案轉移至多晶矽層8a。之後，再沈積一層氧化矽層並於多晶矽層8a之間隙中蝕刻出側壁氧化矽層。

接著，以相同於圖7A、7B的方式參考圖44A及圖44B，於整個表面上沈積一層氧化矽或氮化矽之絕緣層9a，並使



五、發明說明 (18)

其完全填入多晶矽層8a之間隙中。

接著，以相同於圖8A、8B的方式參考圖45A及圖45B，絕緣層9a以化學機械研磨製程移除，直至暴露出多晶矽層8a。圖44A及圖44B中，由點線所標示之多晶矽層8a之上部亦被移除。

接著，參考圖46A及圖46B，多晶矽8a的上部稍微的以稀釋後之硝酸移除。

接著，參考圖47A及圖47B，厚約100至1000埃之白金或耐火金屬如鈦之金屬層15 沈積於整個表面。

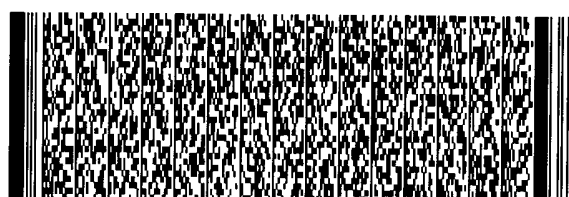
接著，參考圖48A及圖48B，實行一道熱處理程序，使金屬層15及多晶矽層8a產生交互作用，而形成矽化金屬層16。於此程序中，絕緣層9a上之金屬層15並未反應。

接著，參考圖49A及圖49B，為反應之金屬曾以蝕刻之方式移除。若金屬層之材料為白金，則蝕刻液用王水。若金屬層為鈦，則蝕刻液為稀釋氫氟酸。

圖49A及圖49B中，矽化金屬層16之上表面低於絕緣層9a，使得由多晶矽層8a及矽化金屬層8b所形成之 E_1 、 E_2 、 E_3 和 E_4 之電荷傳送電極能相互絕緣。

最後，以相同於圖11A、11B的方式參考50A及50B，將氧化矽或類似材料之絕緣層9B，沈積於整個表面。在其上沈積出鎢或鋁製的金屬層10，並在此金屬層上微影蝕刻出光/電轉換部之開口10a。於此，整個裝置即告完成。

即使於如圖42A、42B、43A、43B、44A、44B、45A、45B、46A、46B、47A、47B、48A、48B、49A、49B、50A



五、發明說明 (19)

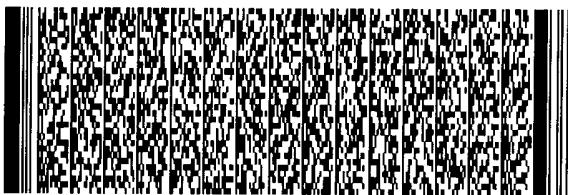
及50B所示之第七實施例中，電荷傳送電極 E_1 、 E_2 、 E_3 和 E_4 之寄生電阻值亦可獲得明顯的下降。

依據實施例七之改良，如果圖46A、46B中之多晶矽層8a上之蝕刻作用刪除，而圖47A、47B、48A、48B、49A、49B，依次由圖51A、51B、52A、52B、53A、53B、54A、54B所取代，亦即，矽化金屬層的上部幾乎與絕緣層9a齊高。

實施例七之改良如圖51A、51B、52A、52B、53A、53B、54A、54B所示，使電荷傳送電極 E_1 、 E_2 、 E_3 、 E_4 相互孤立之絕緣層9a和電荷傳送電極 E_1 、 E_2 、 E_3 、 E_4 有相同之高度。為了要確保荷電荷傳送電極 E_1 、 E_2 、 E_3 、 E_4 能相互孤立，於圖53A、53B之製程後加上一道蝕刻矽化金屬層16之製程如圖55A、55B所示。如此，可獲得如圖50A、50B中之裝置。

圖56A、56B、57A、57B、58A、58B、59A、59B、60A、60B、61A、61B、62A、62B、63A、63B、64A及64B為用以解釋本發明之CCD型固態影像拾取裝置之第八實施例之橫剖面圖。其中，56A、56B、57A、57B、58A、58B、60A、60B、61A、61B、63A、63B、64A、64B分別對應到圖5A、5B、6A、6B、7A、7B、8A、8B、9A、9B、10A、10B、11A、11B。

首先，以相同於圖5A、5B的方式參考圖27A及圖27B，於N型多晶矽底層1中摻入P型雜質而形成P型井2。接著，P型孤立區3，N型電荷傳送區4，雜質擴散區5及P⁺型擴散區6依次以離子植入法於P型井2上成形。由雜質擴散區5及



五、發明說明 (20)

P+型擴散區6所形成的二極體，即為光/電轉換部。接著製作出由氧化矽或氮化矽所形成之單層或多層之閘絕緣層7，其厚度約500至1500埃。於閘絕緣層7上沈積出含磷之多晶矽層8a，其厚度約0.3至0.7 μm 。

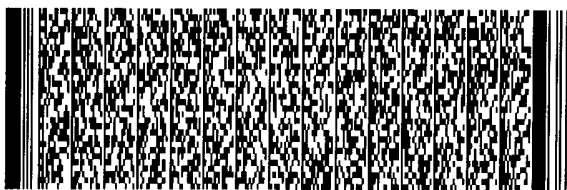
接著，以相同於圖6A、6B的方式參考圖57A及圖57B，利用微影蝕刻製程在多晶矽層8a上製出圖案。此圖案中的間隙約為0.1到0.3 μm 。此時可經多晶矽層8a之間隙摻入硼離子以減少電荷傳送區4之能隙。且於形成光阻圖案前，可沈積上一層氧化矽層，並以光阻圖案在此氧化矽層上轉移出圖案來。已形成圖案之氧化矽層將圖案轉移至多晶矽層8a。之後，再沈積一層氧化矽層並於多晶矽層8a之間隙中蝕刻出側壁氧化矽層。

接著，以相同於圖7A、7B的方式參考圖58A及圖58B，於整個表面上沈積一層氧化矽或氮化矽之絕緣層9a，並使其完全填入多晶矽層8a之間隙中。

接著，參考圖59A、59B，於整個表面上沈積一層BSG層17。其厚度高於多晶矽層8a。例如，BSG層17之厚度為多晶矽層8a之1.5至2倍。

接著，以相同於圖8A、8B的方式參考圖60A及圖60B，BSG層17及絕緣層9a以化學機械研磨製程移除，直至暴露出多晶矽層8a。圖59A及圖59B中，由點線所標示之多晶矽層8a之上部亦被移除。而無多晶矽層18a之區域的BSG層17則保留下來。

接著，以相同於圖9A、9B的方式參考圖61A及圖61B，



五、發明說明 (21)

多晶矽層8a之上部用稀釋之硝酸蝕刻。此時，若蝕刻前多晶矽層8a之厚度為 $0.6\ \mu\text{m}$ ，且蝕刻量為3500埃，則剩餘之多晶矽層8a厚度為2500埃。

接著，以相同於圖10A、10B的方式參考圖62A及圖62B，由鋁或耐火金屬鎢所形成之金屬層8b沿著多晶矽層8a成長。金屬層8b之上表面低於絕緣層9a，使得由多晶矽層8a及金屬層8b所形成之 E_1 、 E_2 、 E_3 和 E_4 之電荷傳送電極能相互絕緣。

接著，參考圖63A及63B，BSG層17以氣相氟酸蝕刻製程蝕刻。

最後，以相同於圖11A、11B的方式參考圖64A及64B，將氧化矽或類似材料之絕緣層9B，沈積於整個表面。在其上沈積出鎢或鋁製的金屬層10，並在此金屬層上微影蝕刻出光/電轉換部之開口10a。於此，整個裝置即告完成。

第八實施例中，如圖56A、56B、57A、57B、58A、58B、59A、59B、60A、60B、61A、61B、62A、62B、63A、63B所示，電荷傳送電極 E_1 、 E_2 、 E_3 和 E_4 之寄生電阻值可獲得明顯的下降。另外，因BSG層17乃形成於光/電傳送區上，即使於CMP製程中有殘留之多晶矽層8a沈積於光/電轉換部上，此殘留部份亦會於BSG層17之蝕刻製程中完全移除，如圖63A、63B所示。因而可減少電荷殘留的情形。

圖65A、65B、66A、66B、67A、67B、68A、68B、69A、69B、70A、70B、71A、71B、72A及72B為用以解釋本發明之CCD型固態影像拾取裝置之第九實施例之橫剖面



五、發明說明 (22)

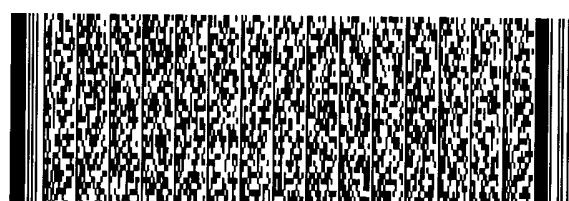
圖。其中，65A、65B、66A、66B、68A、68B、69A、69B、70A、70B、72A及72B對應到圖5A、5B、6A、6B、8A、8B、9A、9B、10A、10B、11A及11B。

首先，以相同於圖5A、5B的方式參考圖65A及圖65B，於N⁻型多晶矽底層1中摻入P型雜質而形成P型井2。接著，P型孤立區3，N型電荷傳送區4，雜質擴散區5及P⁺型擴散區6依次以離子植入法於P型井2上成形。由雜質擴散區5及P⁺型擴散區6所形成的二極體，即為光/電轉換部。接著製作出由氧化矽或氮化矽所形成之單層或多層之閘絕緣層7，其厚度約500至1500埃。於閘絕緣層7上沈積出含磷之多晶矽層8a，其厚度約0.3至0.8 μm 。

接著，以相同於圖6A、6B的方式參考圖66A及圖66B，利用微影蝕刻製程在多晶矽層8a上製出圖案。此圖案中的間隙約為0.1到0.3 μm 。此時可經多晶矽層8a之間隙摻入硼離子以減少電荷傳送區4之能隙。且於形成光阻圖案前，可沈積上一層氧化矽層，並以光阻圖案在此氧化矽層上轉移出圖案來。已形成圖案之氧化矽層將圖案轉移至多晶矽層8a。之後，再沈積一層氧化矽層並於多晶矽層8a之間隙中蝕刻出側壁氧化矽層。

接著，參考圖67A、67B，於整個表面上沈積一層氧化矽層18。其厚度高於多晶矽層8a。例如，氧化矽層18之厚度為多晶矽層8a之1.5至2倍。

接著，以相同於圖8a、8b的方式參考圖68A及圖68B，氧化矽層18以化學機械研磨製程移除，直至暴露出多晶矽



五、發明說明 (23)

層8a。圖67A及圖67B中，由點線所標示之多晶矽層8a之上部亦被移除。而無多晶矽層8a之區域的氧化層18則保留下來。

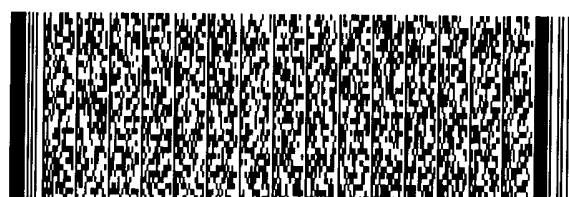
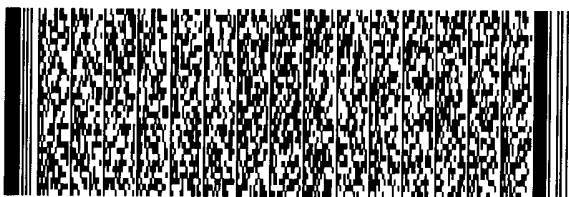
接著，以相同於圖9A、9B的方式參考圖69A及圖69B，多晶矽層8a之上部用稀釋之硝酸蝕刻。此時，若蝕刻前多晶矽層8a之厚度為 $0.6\ \mu\text{m}$ ，且蝕刻量為3500埃，則剩餘之多晶矽層8a厚度為2500埃。

接著，以相同於圖10A、10B的方式參考圖70A及圖70B，由鋁或耐火金屬鎢所形成之金屬層8b沿著多晶矽層8a成長。金屬層8b之上表面低於絕緣層9a，使得由多晶矽層8a及金屬層8b所形成之 E_1 、 E_2 、 E_3 和 E_4 之電荷傳送電極能相互絕緣。

接著，參考圖71A、71B，氧化矽層18以稀釋之氟酸來蝕刻。

最後，以相同於圖11A、11B的方式參考72A及72B，將氧化矽或類似材料之絕緣層9b，沈積於整個表面。在其上沈積出鎢或鋁製的金屬層10，並在此金屬層上微影蝕刻出光/電轉換部之開口10a。於此，整個裝置即告完成。

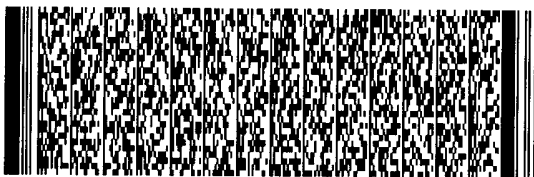
第九實施例中，如圖65A、65B、66A、66B、67A、67B、68A、68B、69A、69B、70A、70B、71A、71B、72A及72B所示，電荷傳送電極 E_1 、 E_2 、 E_3 和 E_4 之寄生電阻值可獲得明顯的下降。另外，因氧化矽層18乃形成於光/電傳送區上，即使於CMP製程中有殘留之多晶矽層8a沈積於光/電轉換部上，此殘留部份亦會於氧化矽層18之蝕刻製程中完



五、發明說明 (24)

全移除，如圖71A、71B所示。因而可減少電荷殘留的情形。再者，由於第九實施例中之光/電轉換部比第八實施例中的要來的更小，使得污跡電荷可被進一步的降低。

如前所述，基於本發明，由於電荷傳送電極是由矽或低電阻金屬如鋁或耐火金屬所形成，使得電荷傳送電極之寄生電阻值可被降低，進而提昇了電荷傳送之效率。



圖式簡單說明

藉由比較下列先前技術的說明及其對應的圖例，可以使吾人更瞭解本發明之技術。

圖1顯示了先前CCD型固態影像拾取裝置的平面圖。

圖2為圖1之部分平面圖

圖3A和3B是圖2之橫剖面圖。

圖4顯示另一型先前CCD型固態影像拾取裝置之平面圖。

圖5A、5B、6A、6B、7A、7B、8A、8B、9A、9B、10A、10B、11A及11B為用以解釋本發明之CCD型固態影像拾取裝置之第一實施例之橫剖面圖。

圖12A、12B、13A、13B、14A、14B、15A、15B、16A、16B、17A、17B、18A及18B為用以解釋本發明之CCD型固態影像拾取裝置之第二實施例之橫剖面圖。

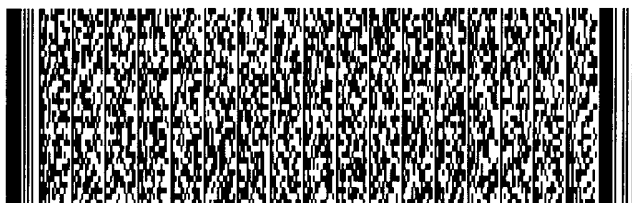
圖19A、19B、20A、20B、21A、21B、22A、22B、23A、23B、24A、24B、25A、25B、26A及26B為用以解釋本發明之CCD型固態影像拾取裝置之第三實施例之橫剖面圖。

圖22C為圖22A及圖22B中多晶矽之平面圖。

圖23C為圖23A及圖23B中多晶矽之平面圖。

圖27A、27B、28A、28B、29A、29B、30A及30B為用以解釋本發明之CCD型固態影像拾取裝置之第四實施例之橫剖面圖。

圖31A、31B、32A、32B、33A、33B、34A及34B為用以解釋本發明之CCD型固態影像拾取裝置之第五實施例之橫



圖式簡單說明

剖面圖。

圖35A、35B、36A、36B、37A、37B、38A、38B、39A、39B、40A、40B、41A及41B為用以解釋本發明之CCD型固態影像拾取裝置之第六實施例之橫剖面圖。

圖42A、42B、43A、43B、44A、44B、45A、45B、46A、46B、47A、47B、48A、48B、49A、49B、50A及50B為用以解釋本發明之CCD型固態影像拾取裝置之第七實施例之橫剖面圖。

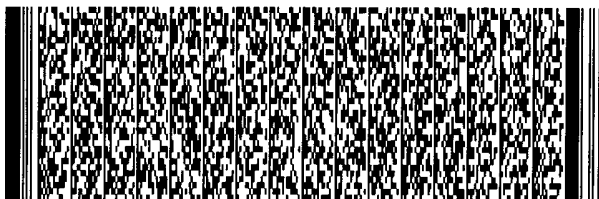
圖51A、51B、52A、52B、53A、53B、54A及54B為第七實施例之橫剖面圖。

圖55A、55B、56A、56B、57A、57B、58A、58B、59A、59B、60A、60B、61A、61B、62A、62B、63A、63B、64A及64B為用以解釋本發明之CCD型固態影像拾取裝置之第八實施例之橫剖面圖。

圖65A、65B、66A、66B、67A、67B、68A、68B、69A、69B、70A、70B、71A、71B、72A、72B、73A及73B為用以解釋本發明之CCD型固態影像拾取裝置之第七實施例之橫剖面圖。

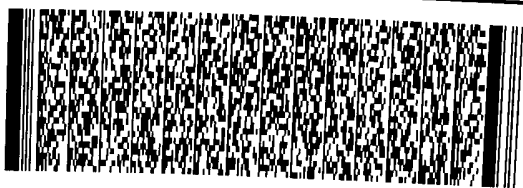
【符號說明】

- 1~多晶矽N型基板
- 2~P型井
- 3~P型孤立區
- 4~N型電傳送區



圖式簡單說明

- 5~雜質擴散區
- 6~P⁺型擴散區
- 7~閘絕緣層
- 8~多晶矽層
- 8a~多晶矽層
- 8a-1~含磷多晶矽層
- 8a-2~含磷多晶矽層
- 8b~金屬層
- 9~絕緣層
- 9a~氧化矽或氮化矽之絕緣層
- 10~金屬層
- 12~氧化矽層
- 13~多晶矽層
- 14~氧化矽層
- 15~金屬層
- 16~矽化金屬層
- 17~BSG層
- 18~氧化矽層
- 18a~多晶矽層
- 101~光/電轉換部
- 102~垂直偏移暫存器
- 103~水平輸出暫存器
- 104~輸出暫存器
- 105-1、105-2、105-3、105-4~鋁製匯流排



圖式簡單說明

OP~ 光遮蔽層

ϕ_{v1} 、 ϕ_{v2} 、 ϕ_{v3} 、 ϕ_{v4} ~ 四相傳送脈衝訊號

ϕ_{H1} 、 ϕ_{H2} ~ 二相傳送脈衝訊號

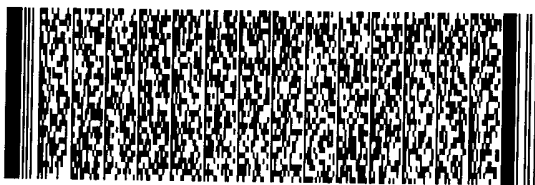
E_1 、 E_2 、 E_3 、 E_4 ~ 電荷傳送電極



四、中文發明摘要 (發明之名稱：具有雙結構之電荷傳送電極的CCD型固態影像拾取裝置)

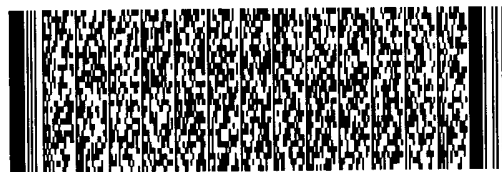
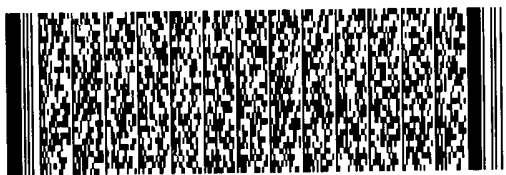
CCD型固態影像拾取裝置中，包含了一片半導體基板(1)，其上形成有光/電轉換部(101)及第一絕緣層(7)，在此第一絕緣層上形成多數個電荷傳送電極(E_1 ， E_2 ， E_3 ， E_4)，這些電荷傳送電極係由第一導電層(8a)及二導電層(8b)所構成之雙層結構，其中，相較於第一導電層(8a)，第二導電層(8b)具有較低的電阻值。一第二絕緣層(9a，18)介設於相鄰的兩個電荷傳送電極之間。

英文發明摘要 (發明之名稱：CCD TYPE SOLID STATE IMAGE PICKUP DEVICE HAVING DOUBLE-STRUCTURED CHARGE TRANSFER ELECTRODES)



六、申請專利範圍

1. 一種CCD型固態影像拾取裝置，包括：
一半導體基板，其上具有光/電轉換部(101)；
第一絕緣層(7)，形成於前述半導體基板上；
多數個電荷傳送電極(E_1 、 E_2 、 E_3 、 E_4)，形成於前述絕緣層上，各該電荷傳送電極具有由第一導電層(8a)及第二導電層(8b)所構成之雙層結構，其中，第二導電層(8b)較第一導電層(8a)具有較低的電阻值；及
第二絕緣層(9A、18)，介設於相鄰兩個電荷傳送電極間。
2. 如申請專利範圍第1項所述裝置，其中，該第一導電層係由多晶矽所形成。
3. 如申請專利範圍第1項所述裝置，其中，該第二導電層係由鋁所形成。
4. 如申請專利範圍第1項所述裝置，其中，該第二導電層係由耐火金屬所形成。
5. 如申請專利範圍第1項所述裝置，其中，該第二導電層係由金屬矽化物所形成。
6. 如申請專利範圍第1項所述裝置，其中，該第二絕緣層比電荷轉移電極高。
7. 如申請專利範圍第1項所述裝置，其中，該第二絕緣層包含一LPD氧化矽層(14)。
8. 一種製造CCD型固態影像拾取裝置的方法，包含下列步驟：
於半導體基板(1)內形成一電荷傳送區(5)；



六、申請專利範圍

於半導體基板(1)上形成第一絕緣層(7)；

於第一絕緣層上形成第一導電層(8a)；

於前述第一導電層上形成圖案；

於前述已形成圖案之第一導電層及第一絕緣層上形成第二絕緣層(9a)；

僅將前述已形成圖案之第一導電層之上表面之第二絕緣層移除，使已形成圖案之第一導電層之上表面暴露於外；

蝕刻前述已形成圖案之第一導電層之上表面；

僅於前述上表面已蝕刻且已形成圖案之第一導電層之上層形成第二導電層(8b)。

9. 如申請專利範圍第8項所述方法，其中，該第一導電層，由多晶矽所形成；且該第二導電層，係由鋁或耐火金屬所形成。

10. 如申請專利範圍第8項所述方法，其中，該移除步驟採化學機械研磨製程。

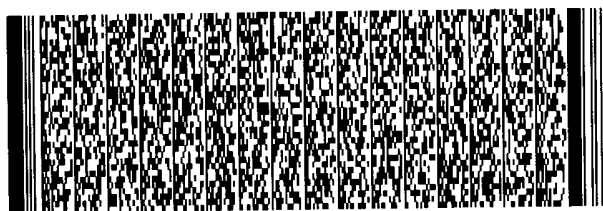
11. 如申請專利範圍第8項所述方法，其中，該移除步驟採異相性蝕刻製程。

12. 如申請專利範圍第8項所述方法，其中，該第二絕緣層之上表面高於第二導電層。

13. 一種製造CCD型固態影像拾取裝置的方法，包含下列步驟：

於半導體基板(1)上形成一電荷傳送區(5)；

於半導體基板(1)上形成第一絕緣層(7)；



六、申請專利範圍

於第一絕緣層上形成第一導電層(8a-1)；

於前述第一導電層上形成圖案；

於前述已形成圖案之第一導電層及第一絕緣層上形成第二絕緣層(9A)；

於第一、第二絕緣層上形成第二導電層(8a-2)；

於前述第二導電層上形成圖案；

僅將前述已形成圖案之第二絕緣層上之第二導電層及已形成圖案之第一導電層之上表面之第二絕緣層移除，使已形成圖案之第一導電層之上表面暴露於外；

蝕刻前述已形成圖案之第一、第二導電層之上表面；

僅於前述上表面已蝕刻且已形成圖案之第一、第二導電層之上形成第三導電層。

14. 如申請專利範圍第13項所述方法，其中，第一、第二導電層係由多晶矽所形成；第三導電層係由鋁或耐火金屬所形成。

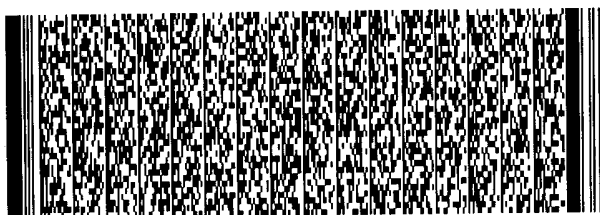
15. 如申請專利範圍第13項所述方法，其中，該移除步驟採化學機械研磨製程。

16. 如申請專利範圍第13項所述方法，其中，該移除步驟採異相性蝕刻製程。

17. 如申請專利範圍第13項所述方法，其中，第二絕緣層之上表面高於第三導電層。

18. 一種製造CCD型固態影像拾取裝置的方法，包含下列步驟：

於半導體基板(1)上形成一電荷傳送區(5)；



六、申請專利範圍

於半導體基板(1)上形成第一絕緣層(7)；

於第一絕緣層上形成第一導電層(8a)；

於第一導電層上形成一虛設層(11)；

於前述虛設層及第一導電層上形成圖案；

於前述已形成圖案虛設層及第一絕緣層上形成第二絕緣層(9a)；

僅將前述已形成圖案之之虛設層上表面之第二絕緣層移除，使已形成圖案之虛設層之上表面暴露於外；

蝕刻前述已形成圖案虛設層之上表面；

於虛設層被蝕刻後，僅於已形成圖案之第一導電層上形成第二導電層。

19. 如申請專利範圍第18項所述方法，其中，該虛設層係由BSG所形成；

該虛設層蝕刻步驟採氣相氟酸蝕刻製程。

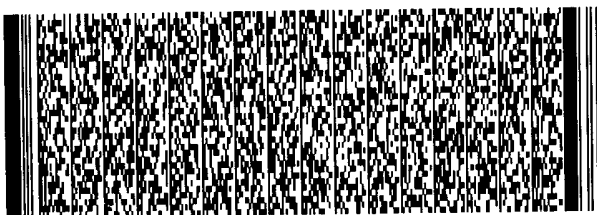
20. 如申請專利範圍第18項所述方法，其中，該第一導電層，由多晶矽所形成；第二導電層，由鋁或耐火金屬所形成。

21. 如申請專利範圍第18項所述方法，其中，該移除步驟採化學機械研磨製程。

22. 如申請專利範圍第18項所述方法，其中，該移除步驟採異相性蝕刻製程；

23. 如申請專利範圍第18項所述方法，其中，該第二絕緣層之上表面高於第二導電層。

24. 一種製造CCD型固態影像拾取裝置的方法，包含



六、申請專利範圍

下列步驟：

於半導體基板(1)上形成一電荷傳送區(5)；

於半導體基板(1)上形成第一絕緣層(7)；

於第一絕緣層上形成第一導電層(8a)；

於第一導電層上形成第一虛設層(12)；

於第一虛設層上形成第二虛設層(13)；

於前述第一，第二虛設層及第一導電層上形成圖案；

於前述已形成圖案之第二虛設層及第一導電層上形成第二絕緣層(9a)；

僅將前述已形成圖案之上之第二虛設層上表面之第二絕緣層移除，使已形成圖案之第二虛設層之上表面暴露於外；

蝕刻前述已形成圖案第二虛設層之上表面；

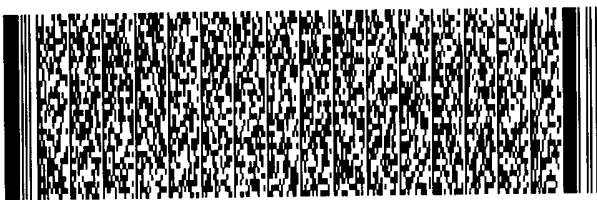
蝕刻前述已形成圖案第一虛設層之上表面；

於第一虛設層被蝕刻後，僅於已形成圖案之第一導電層上形成第二導電層(8b)。

25. 如申請專利範圍第24項所述方法，其中，該第一虛設層，由氧化矽所形成；第二虛設層，由多晶矽所形成；

26. 如申請專利範圍第24項所述方法，其中，該第一導電層，由多晶矽所形成；第二導電層，由鋁或耐火金屬所形成；

27. 如申請專利範圍第24項所述方法，其中，該移除步驟採化學機械研磨製程。



六、申請專利範圍

28. 如申請專利範圍第24項所述方法，其中，該移除步驟採異相性蝕刻製程。

29. 如申請專利範圍第24項所述方法，其中，該第二絕緣層之上表面高於第二導電層。

30. 一種製造CCD型固態影像拾取裝置的方法，包含下列步驟：

於半導體基板(1)上形成一電荷傳送區(5)；

於半導體基板(1)上形成第一絕緣層(7)；

於第一絕緣層上形成第一導電層(8a)；

於前述第一導電層上形成圖案；

於前述已形成圖案之第一導電層及第一絕緣層上形成第二絕緣層(9a)；

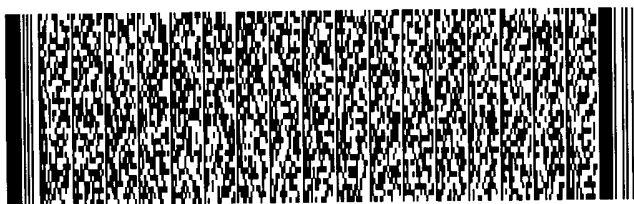
僅將前述已形成圖案之第一導電層之上表面之第二絕緣層移除，使已形成圖案之第一導電層之上表面暴露於外；

僅於前述第二絕緣層上，以液相沈積製程，形成第三絕緣層；

僅於前述第一導電層上，於第三絕緣層形成後，形成第二導電層。

31. 如申請專利範圍第30項所述方法，其中，該第一導電層係由多晶矽所形成；該第二導電層係由鋁或耐火金屬所形成；該第三絕緣層係由氧化矽所製程。

32. 如申請專利範圍第30項所述方法，其中，該移除步驟採化學機械研磨製程。



六、申請專利範圍

33. 如申請專利範圍第30項所述方法，其中，該移除步驟採異相性蝕刻製程。

34. 如申請專利範圍第30項所述方法，其中，該第三絕緣層之上表面高於第二導電層。

35. 一種製造CCD型固態影像拾取裝置的方法，包含下列步驟：

於半導體基板(1)上形成一電荷傳送區(5)；

於半導體基板(1)上形成第一絕緣層(7)；

於第一絕緣層上形成第一導電層(8a)；

於前述第一導電層上形成圖案；

於前述已形成圖案之第一導電層及第一絕緣層上形成第二絕緣層(9a)；

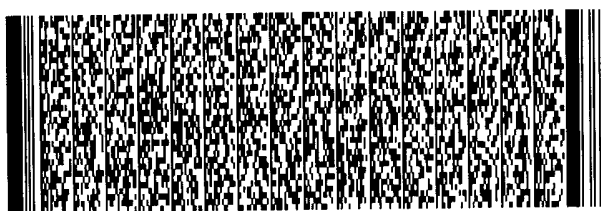
僅將前述已形成圖案之第一導電層之上表面之第二絕緣層移除，使已形成圖案之第一導電層之上表面暴露於外；

僅於前述上表面已蝕刻且已形成圖案之第一導電層及第二絕緣層之上於第二絕緣層被移除後，形成第二導電層(15)。

36. 如申請專利範圍第35項所述方法，其中，該金屬係為鋁或耐火金屬。

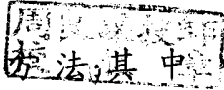
37. 如申請專利範圍第35項所述方法，其中，更包含於該第二絕緣層被移除後，進一步將第一導電層之上部移除的步驟。

38. 如申請專利範圍第35項所述方法，其中，更包含



六、申請專利範圍

於前述無作用之第二導電層被移除後，進一步將第三導電層之上部移除的步驟。

39. 如申請專利範圍第35項所述  該移除步驟採化學機械研磨製程。

40. 如申請專利範圍第35項所述  該移除步驟採異相性蝕刻製程。

41. 如申請專利範圍第35項所述  該第三絕緣層之上表面高於第二導電層。

42. 一種製造CCD型固態影像拾取裝置的方法，包含下列步驟：

於半導體基板(1)上形成一電荷傳送區(5)；

於半導體基板(1)上形成第一絕緣層(7)；

於第一絕緣層上形成第一導電層(8a)；

於前述第一導電層上形成圖案；

於前述已形成圖案第一導電層及第一絕緣層上形成第二絕緣層(9a)；

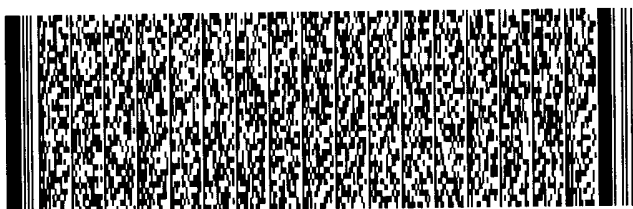
於第二絕緣層上形成一虛設層(17)；

僅將前述已形成圖案之上之第一導電層上表面之虛設層及第二絕緣層移除，使已形成圖案之第一導電層之上表面暴露於外；

蝕刻前述已形成圖案之第一導電層之上表面；

於第一導電層之上部被蝕刻後，僅於已形成圖案之第一導電層上形成第二導電層(8b)；

於形成第二導電層後，將虛設層移除。



六、申請專利範圍

43. 如申請專利範圍第42項所述~~周法其中~~，該第一導電層係由多晶矽所形成；第二導電層，由鋁或耐火金屬所形成；虛設層，由BSG所形成。

44. 如申請專利範圍第42項所述~~周法其中~~該移除步驟採化學機械研磨製程。

45. 如申請專利範圍第42項所述~~周法其中~~該移除步驟採異相性蝕刻製程。

46. 如申請專利範圍第42項所述~~周法其中~~該第二絕緣層之上表面高於第二導電層。

47. 一種製造CCD型固態影像拾取裝置的方法，包含下列步驟：

於半導體基板(1)上形成一電荷傳送區(5)；

於半導體基板(1)上形成第一絕緣層(7)；

於第一絕緣層上形成第一導電層(8a)；

於前述第一導電層上形成圖案；

於第一導電層及絕緣層上形成一虛設層(18)；此虛設層是由不同於絕緣層之金屬所形成；

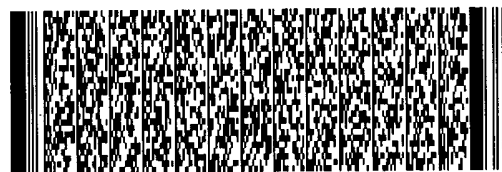
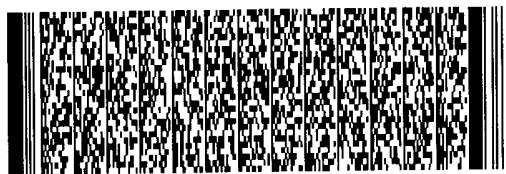
僅將前述已形成圖案之上之第一導電層上表面之虛設層移除，使已形成圖案之第一導電層之上表面暴露於外；

蝕刻前述已形成圖案之第一導電層之上表面；

於第一導電層之上部被蝕刻後，僅於已形成圖案之第一導電層上成形成第二導電層(8b)；

於成形成第二導電層後，將虛設層移除。

48. 如申請專利範圍第47項所述~~周法其中~~，該第一導



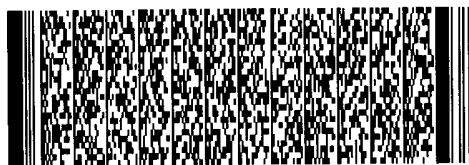
六、申請專利範圍

電層，由多晶矽所形成；第二導電層，由鋁或耐火金屬所形成。

49. 如申請專利範圍第47項所述~~方法其中~~，該移除步驟採化學機械研磨製程。

50. 如申請專利範圍第47項所述~~方法其中~~，該移除步驟採異相性蝕刻製程。

51. 如申請專利範圍第47項所述~~方法其中~~，該第二絕緣層之上表面高於第二導電層。



407306

圖式

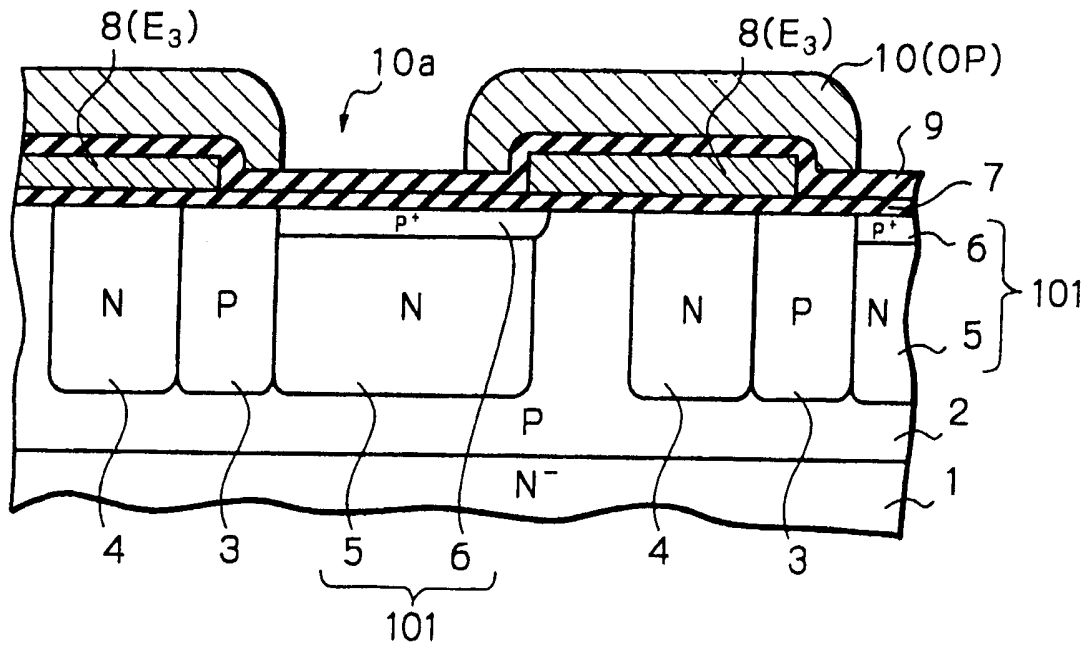


圖 3A

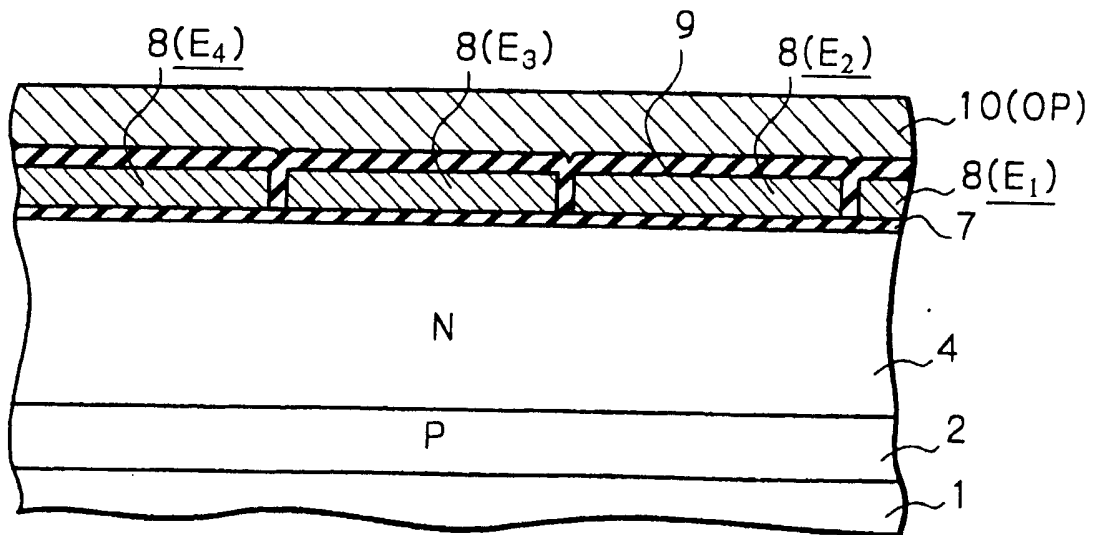


圖 3B

圖式

裝

訂

3/1

(請先閱讀背面之注意事項再行繪製)

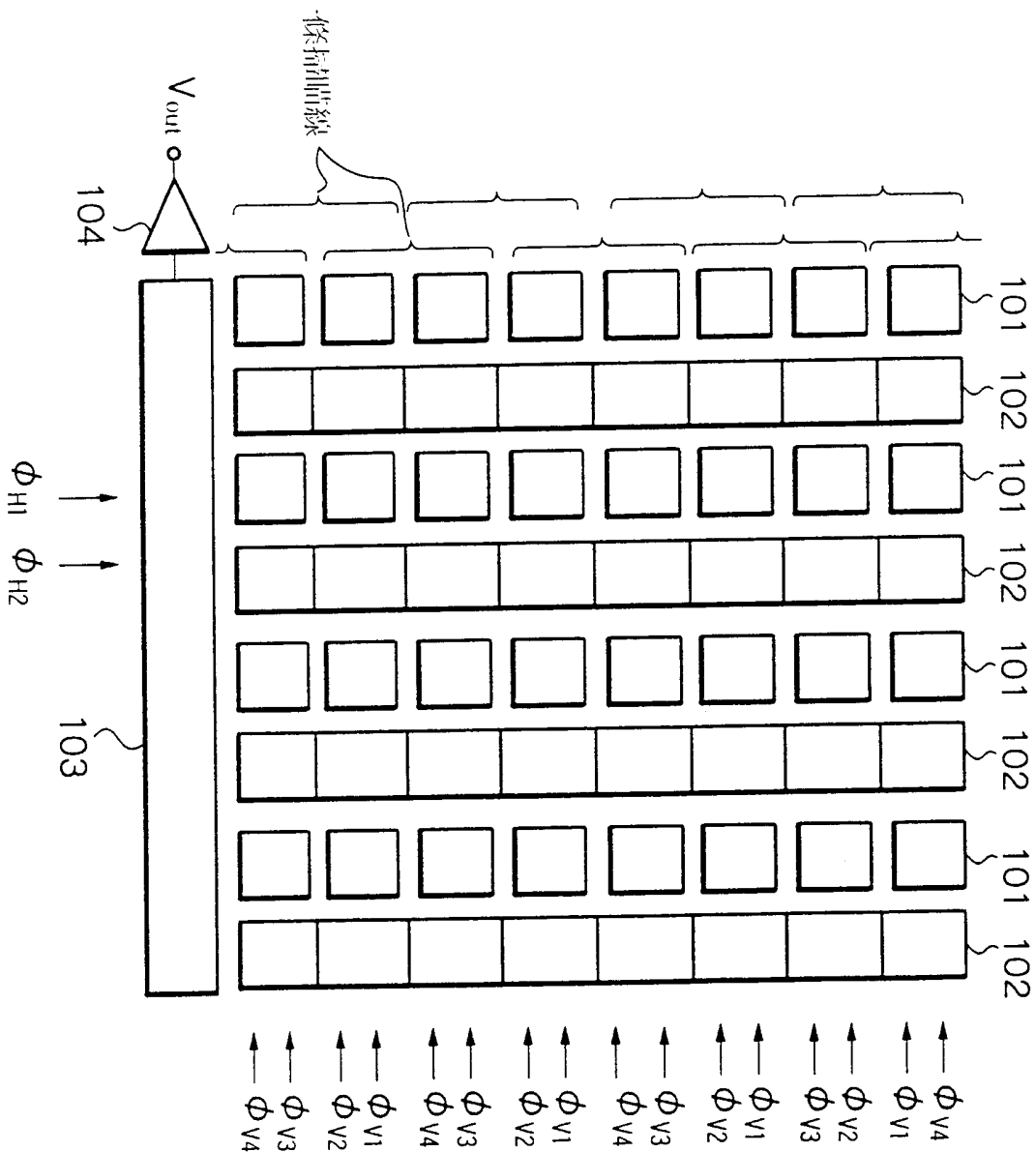


圖 1

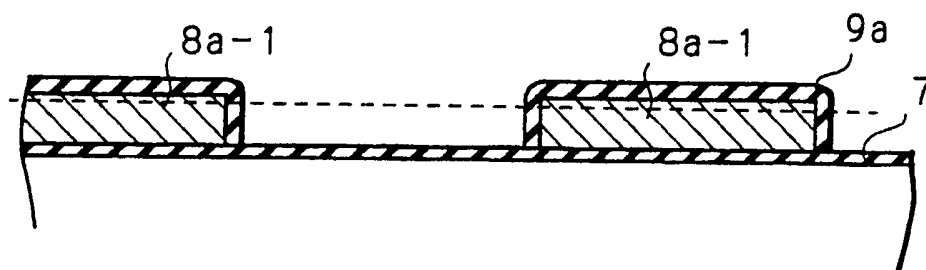


圖 22A

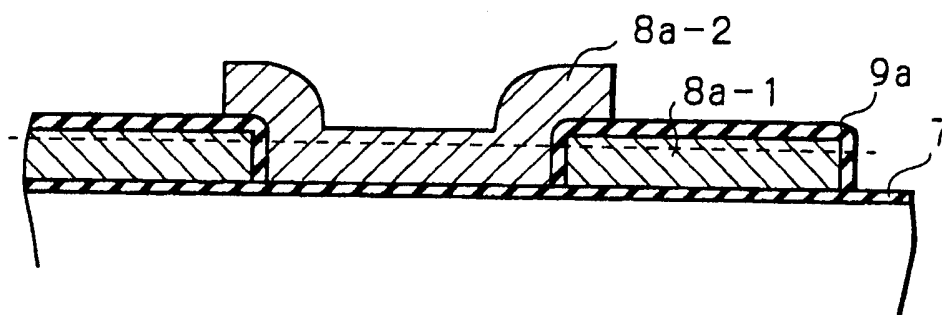
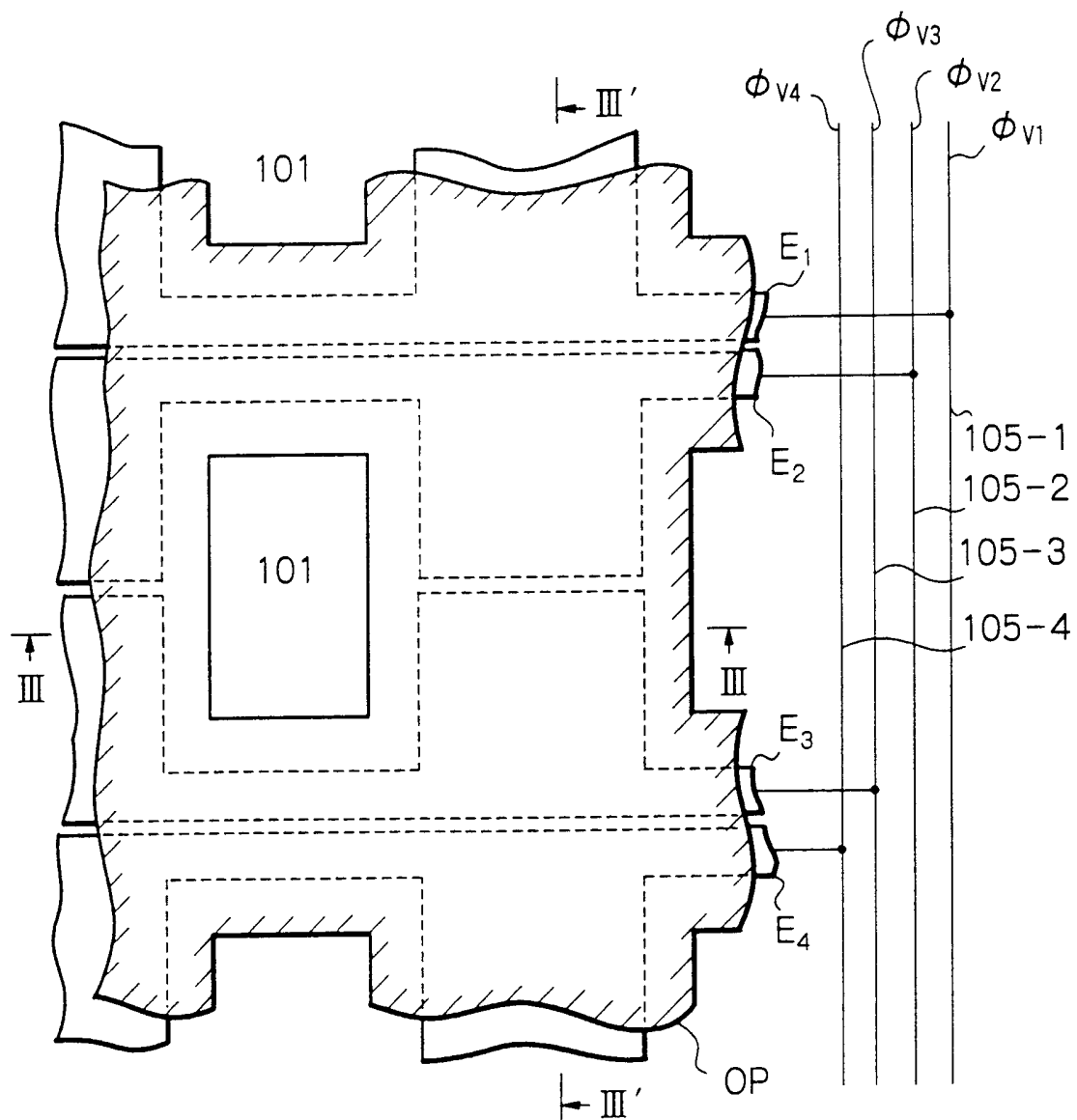


圖 22B

圖式

圖 2



(請先閱讀背面之注意事項再行繪製)

裝

訂

系

407306

圖式

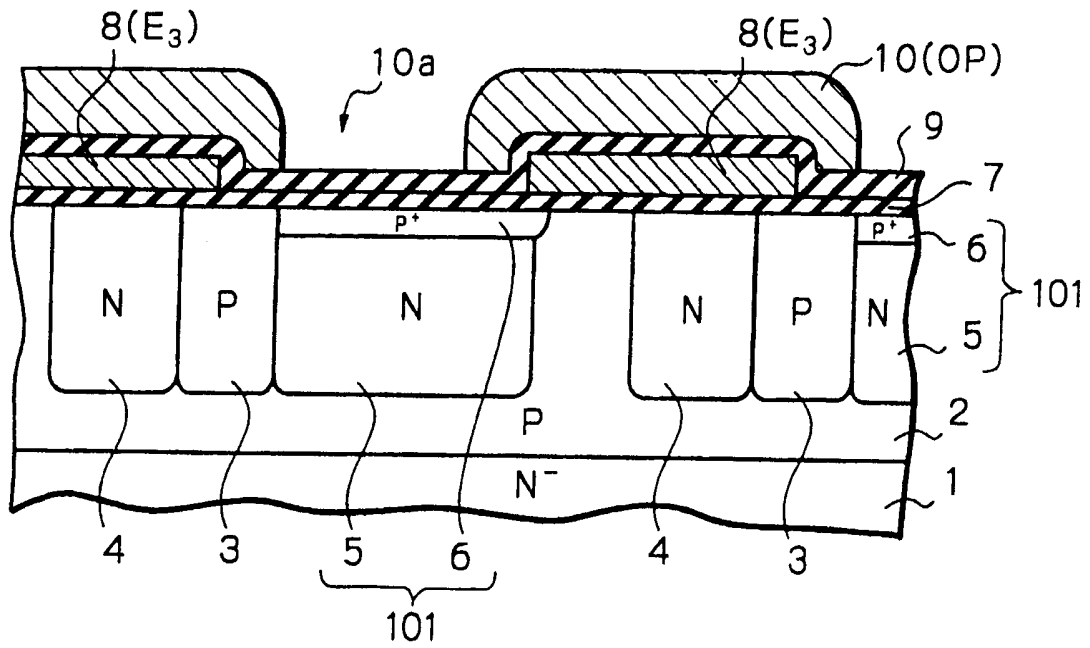


圖 3A

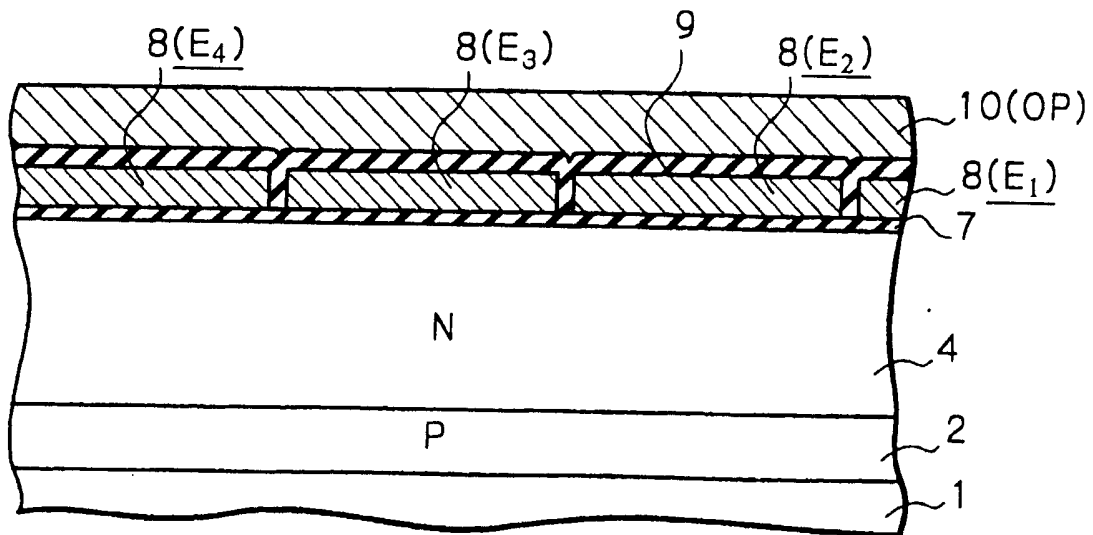


圖 3B

(請先閱讀背面之注意事項再行繪製)

裝

訂

線

圖式

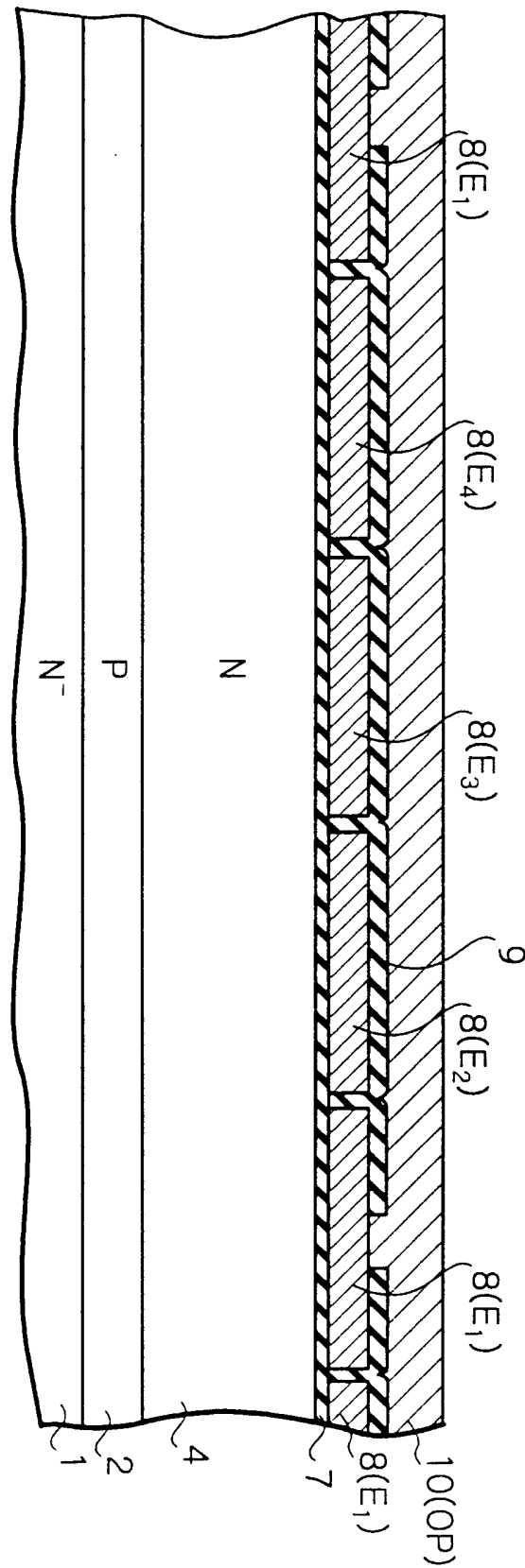


圖 4

圖式

圖 5A

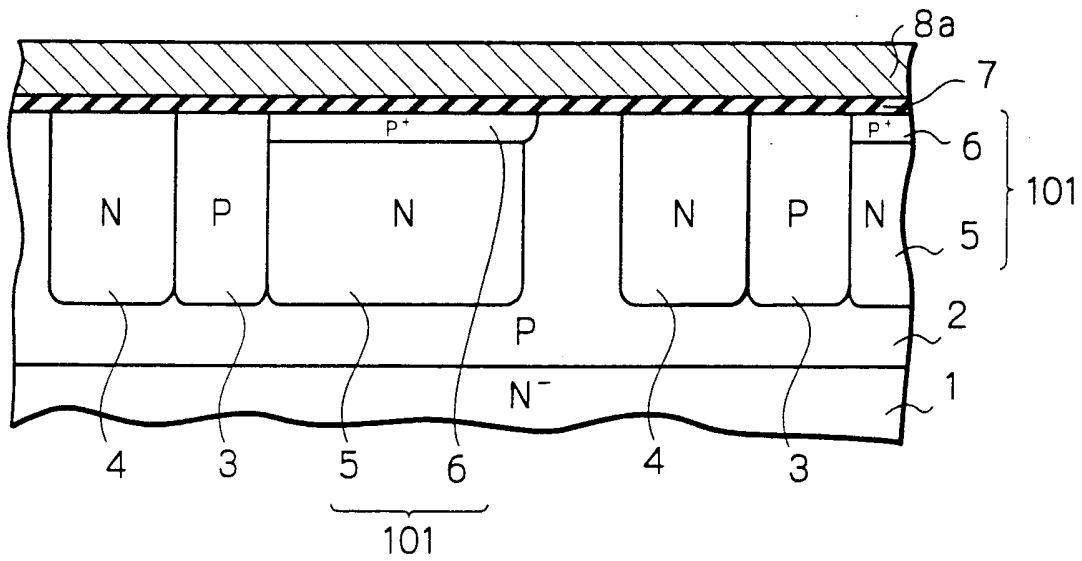
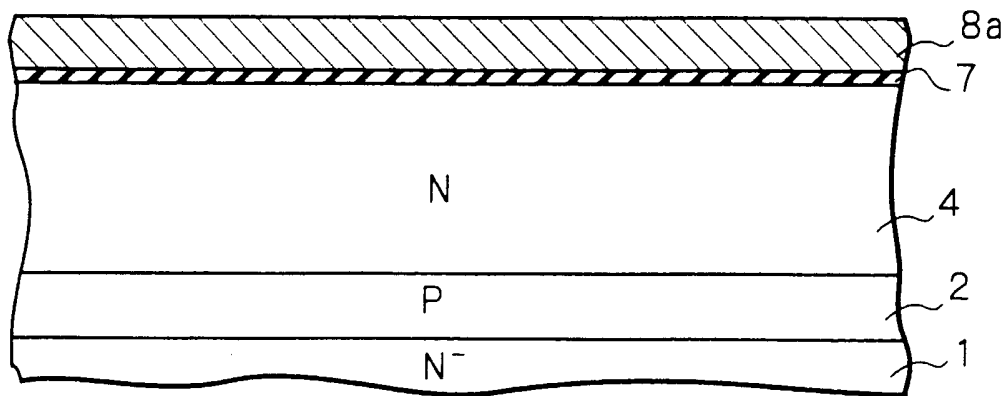


圖 5B



(請先閱讀背面之注意事項再行繪製)

裝

訂

線

圖式

圖 6A

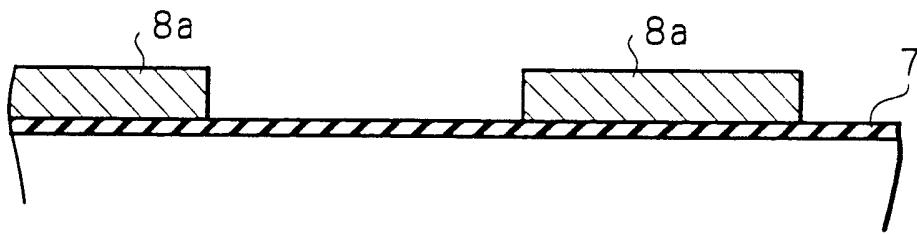
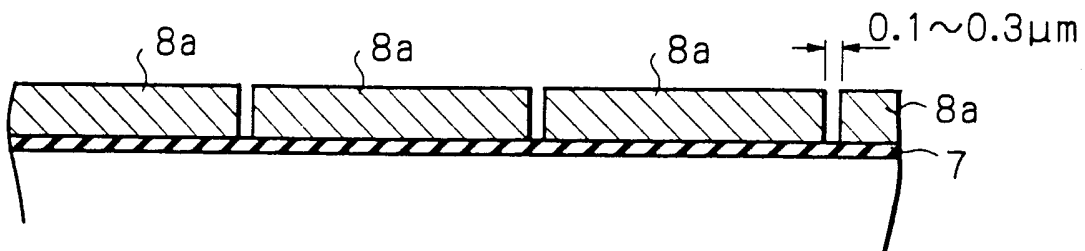


圖 6B



(請先閱讀背面之注意事項再行繪製)

裝

訂

線

圖式

圖 7A

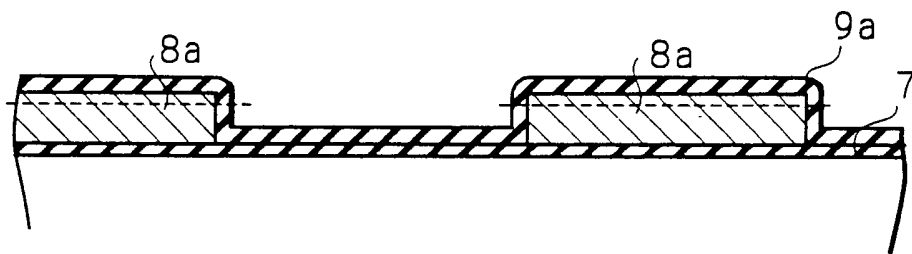
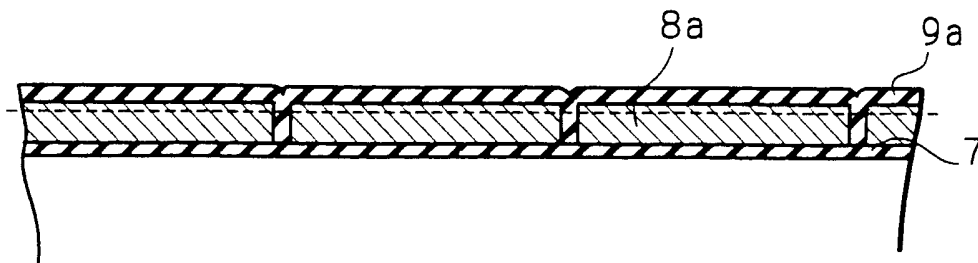


圖 7B



(請先閱讀背面之注意事項再行繪製)

裝

訂

線

圖式

圖 8A

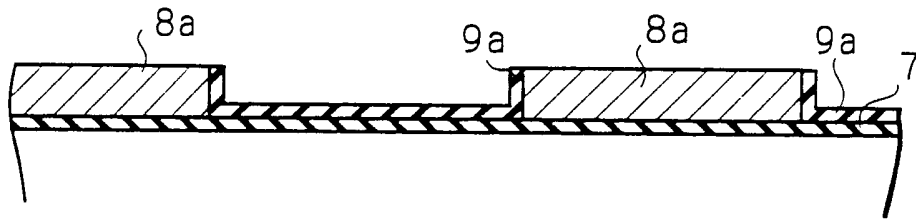
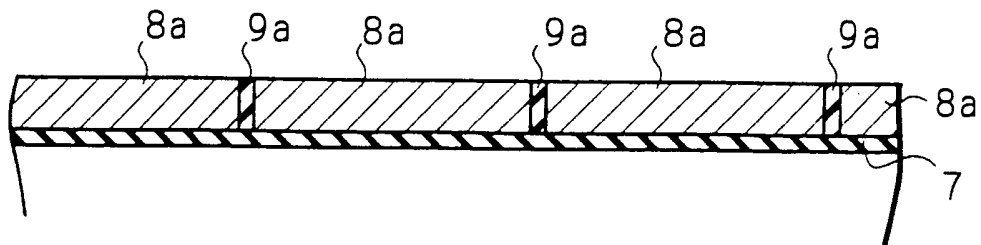


圖 8B



(請先閱讀背面之注意事項再行繪製)

裝

訂

縫

圖式

圖 9A

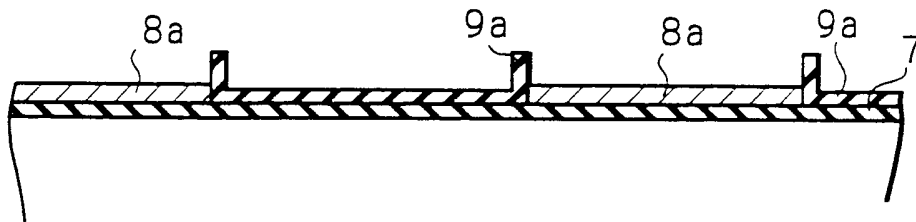
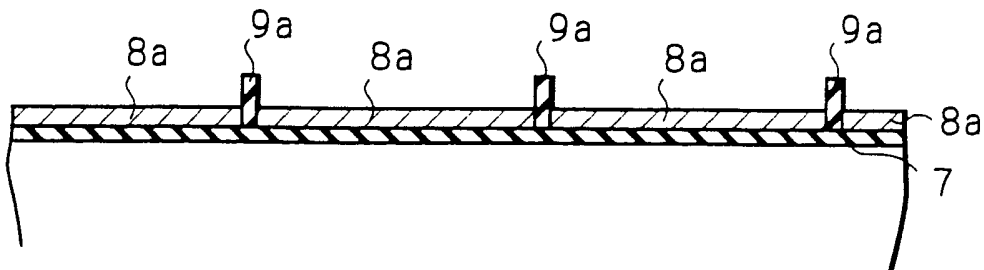


圖 9B



(請先閱讀背面之注意事項再行繪製)

裝

訂

線

圖式

圖 10A

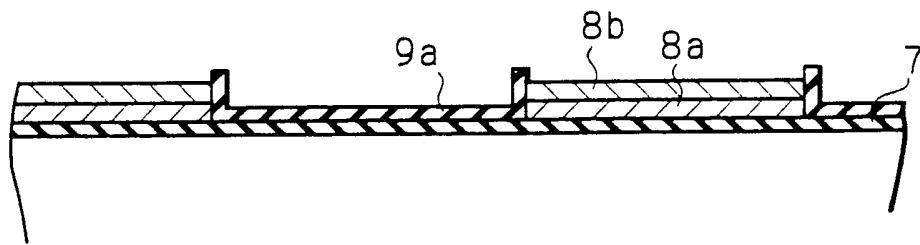
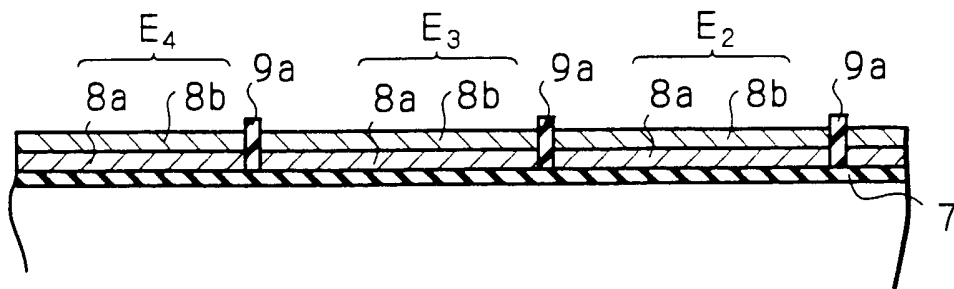


圖 10B



(請先閱讀背面之注意事項再行繪製)

裝

訂

線

圖式

圖 11A

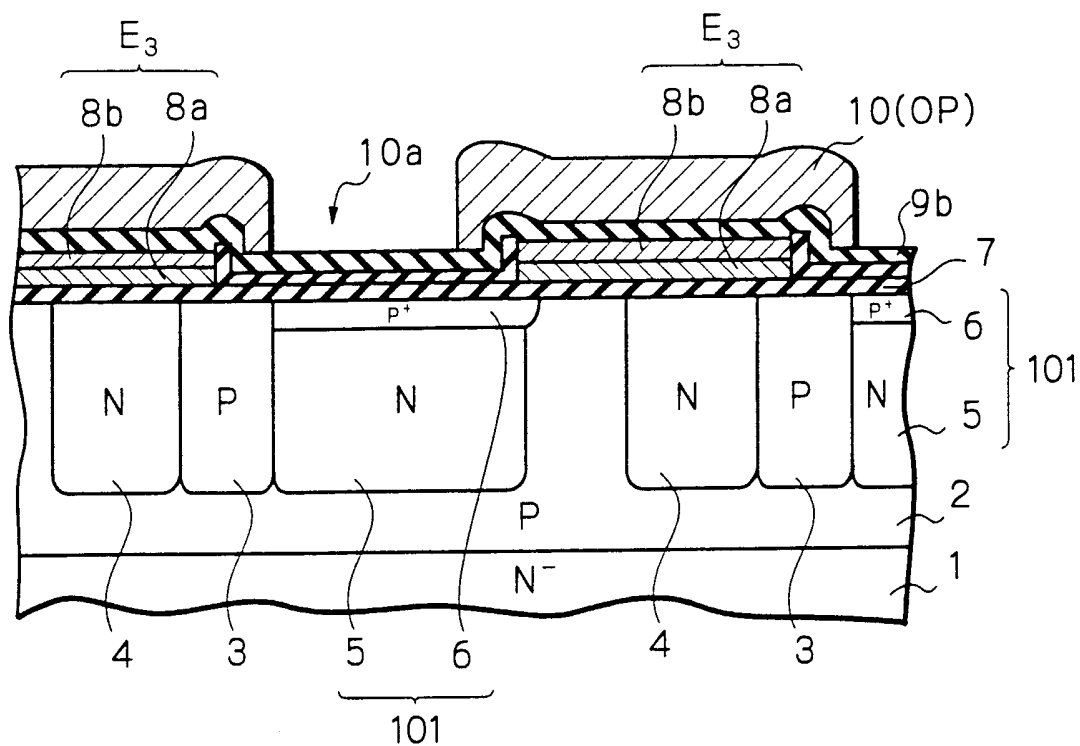
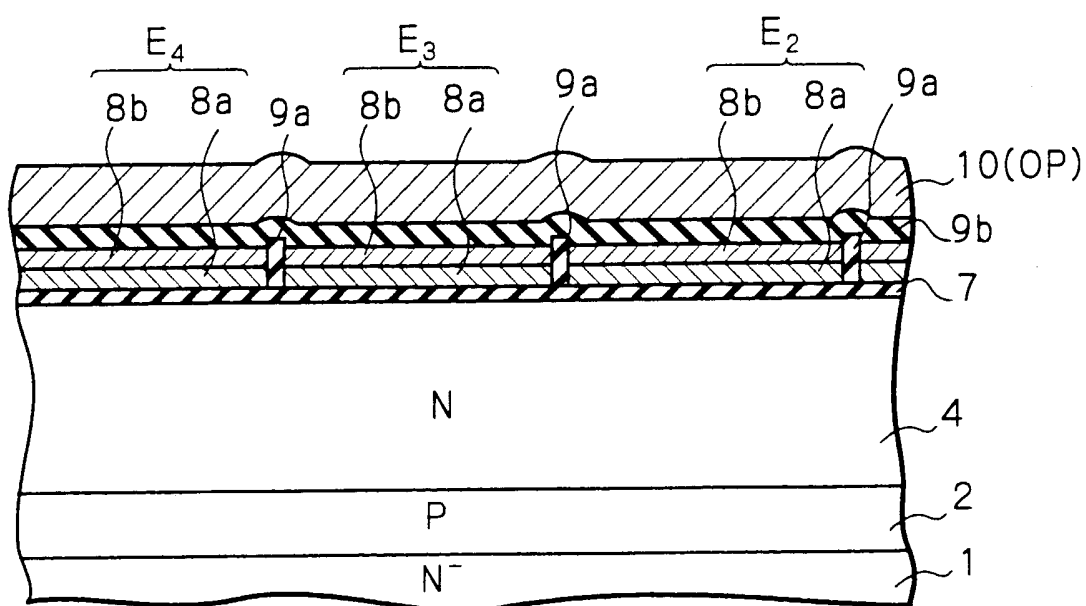


圖 11B



(請先閱讀背面之注意事項再行繪製)

裝

訂

綑

圖式

圖 12A

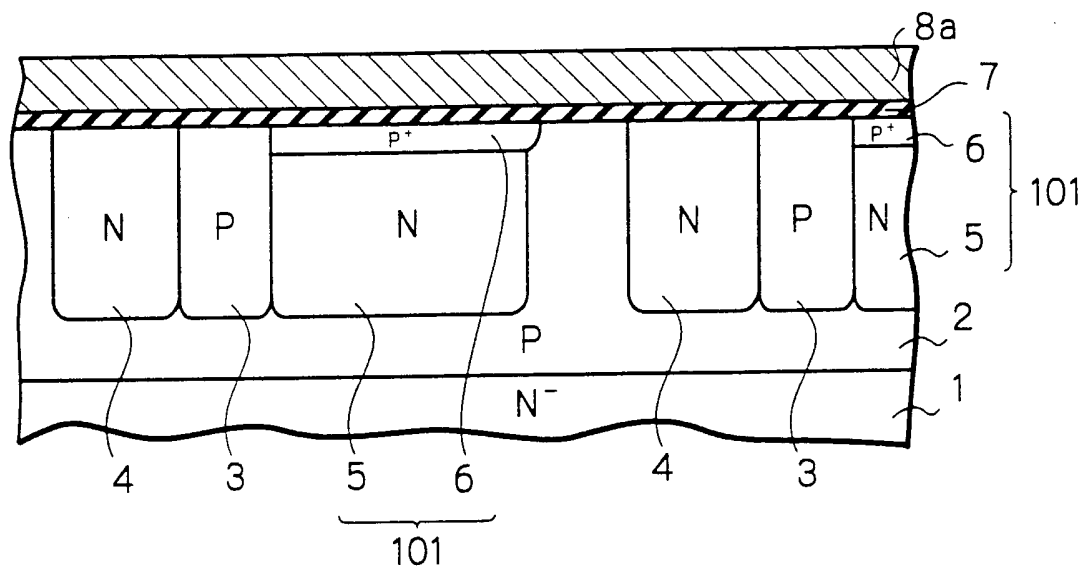
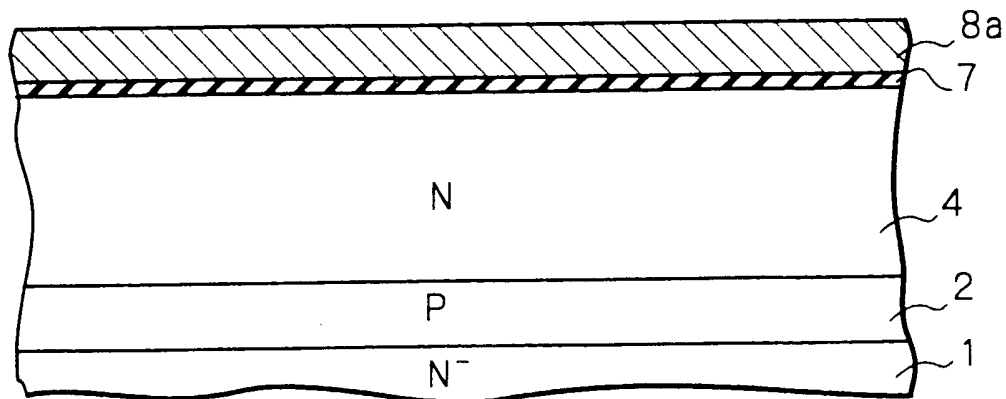


圖 12B



(請先閱讀背面之注意事項再行繪製)

裝

訂

冬

圖式

圖 13A

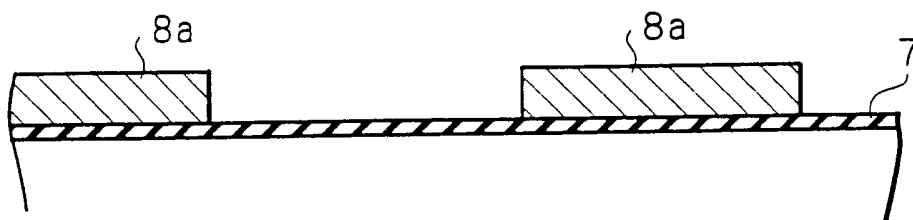
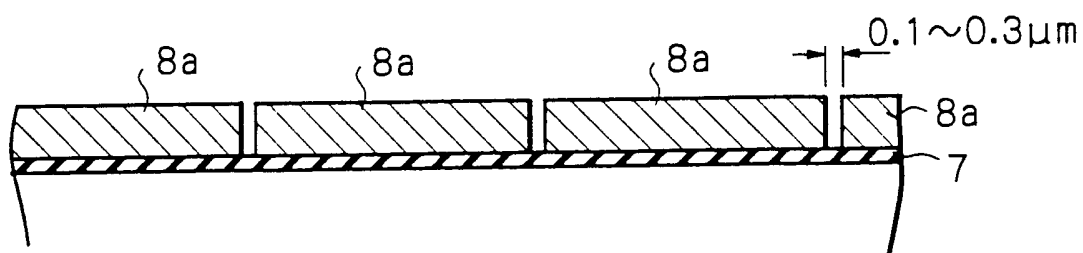


圖 13B



(請先閱讀背面之注意事項再行繪製)

裝

訂

綴

圖式

圖 14A

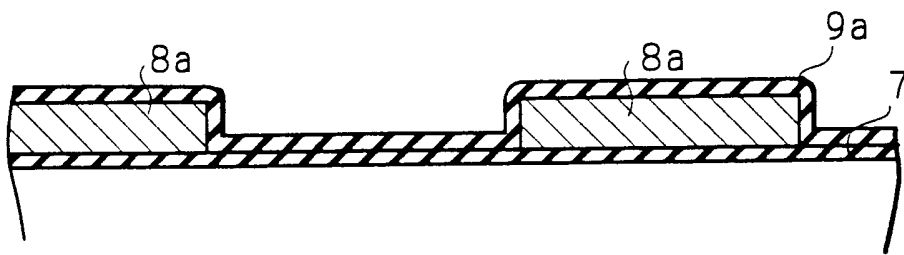
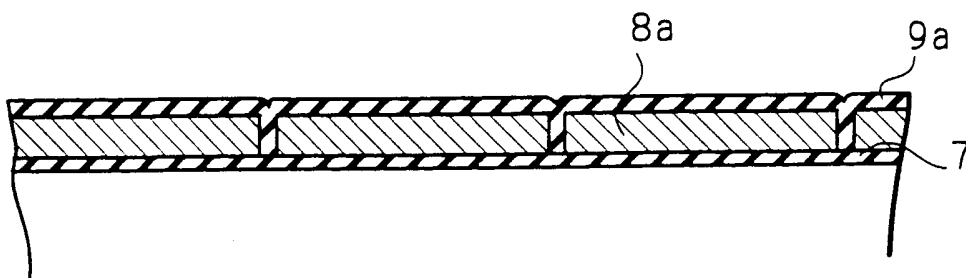


圖 14B



(請先閱讀背面之注意事項再行繪製)

裝

訂

各

407306

A9
B9
C9
D9

圖式

圖 15A

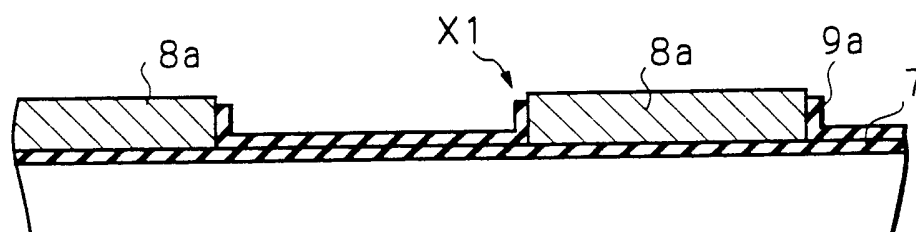
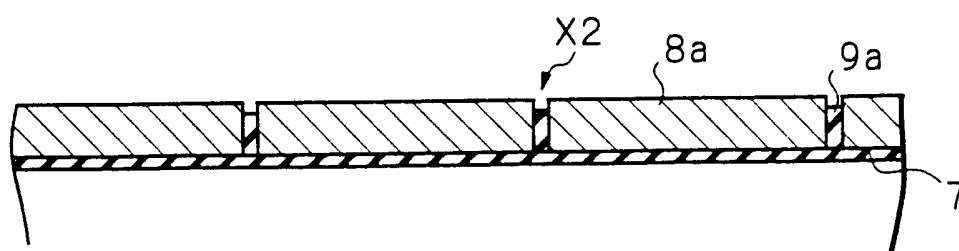


圖 15B



(請先閱讀背面之注意事項再行繪製)

裝

訂

綳

圖式

圖 16A

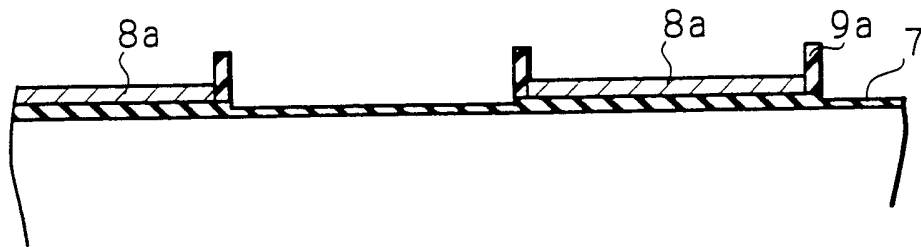
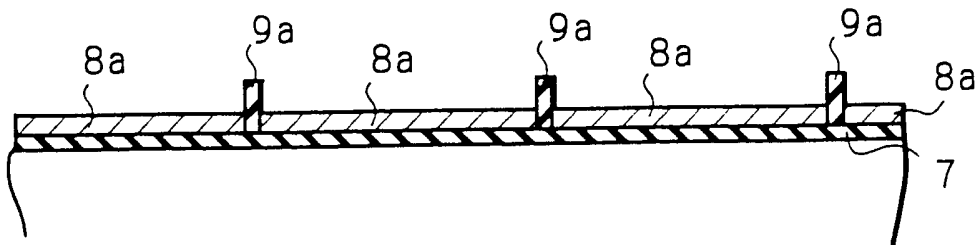


圖 16B



(請先閱讀背面之注意事項再行繪製)

裝

訂

結

圖式

圖 17A

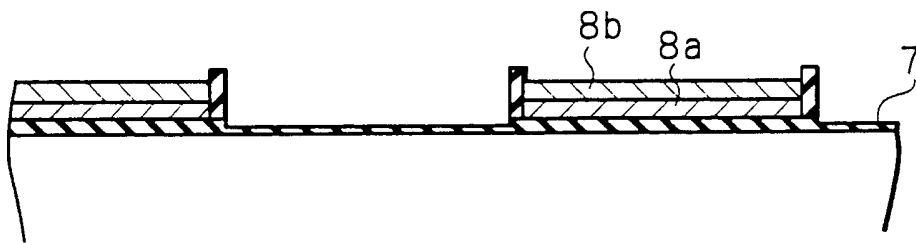
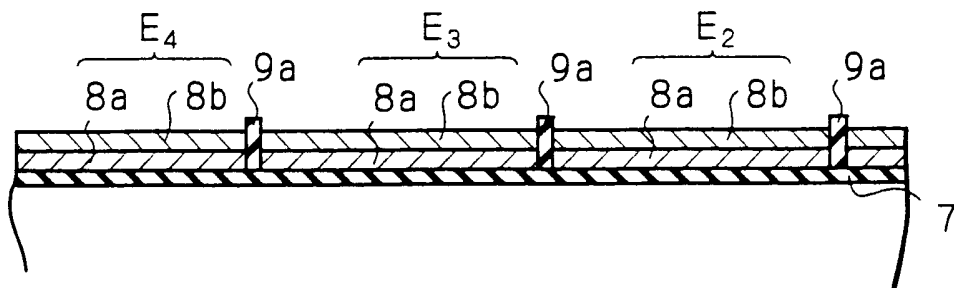


圖 17B



(請先閱讀背面之注意事項再行繪製)

裝

訂

線

圖式

圖 19A

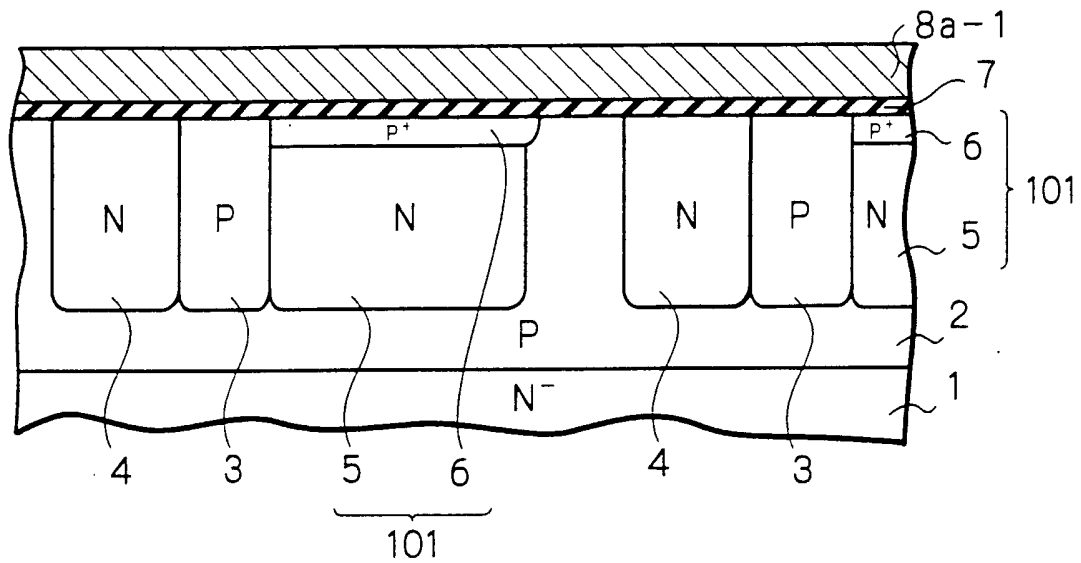
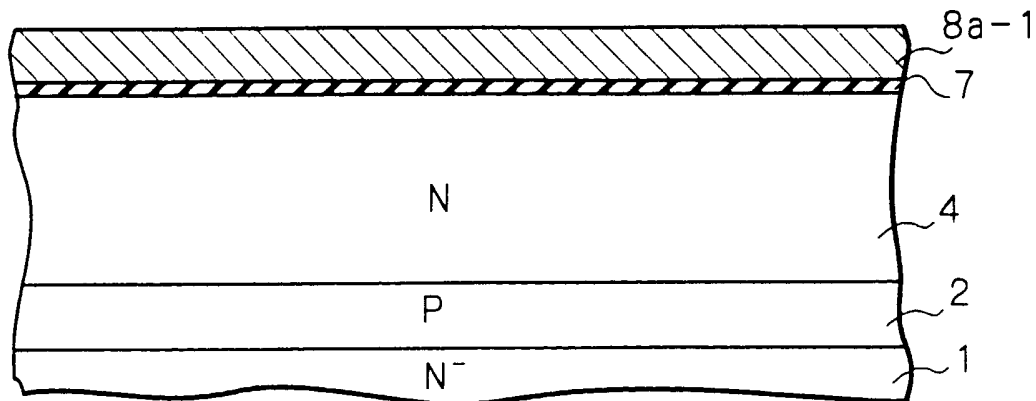


圖 19B



(請先閱讀背面之注意事項再行繪製)

裝

訂

綴

圖式

圖 20A

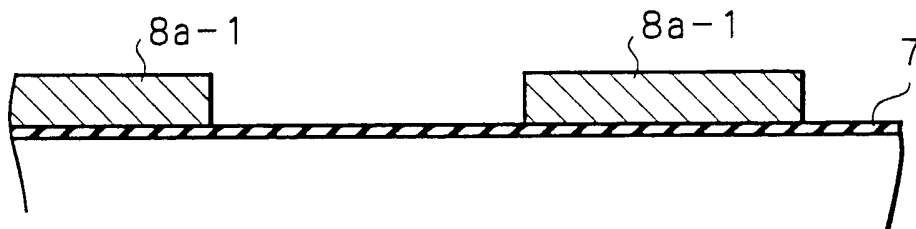
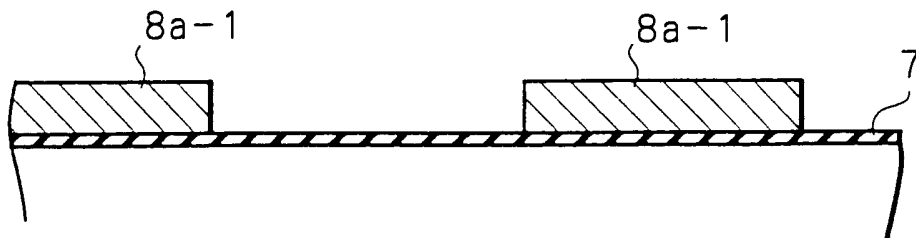


圖 20B



(請先閱讀背面之注意事項再行繪製)

裝

訂

線

圖式

圖 21A

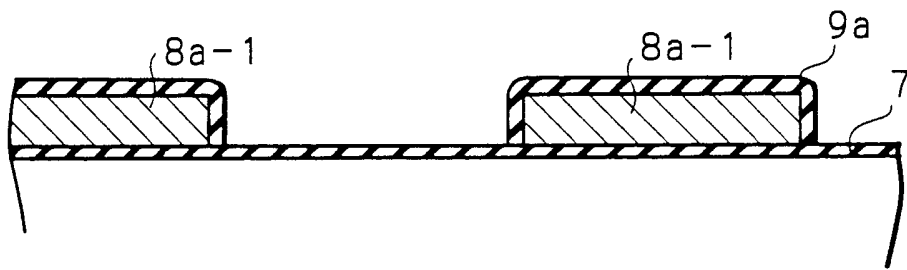
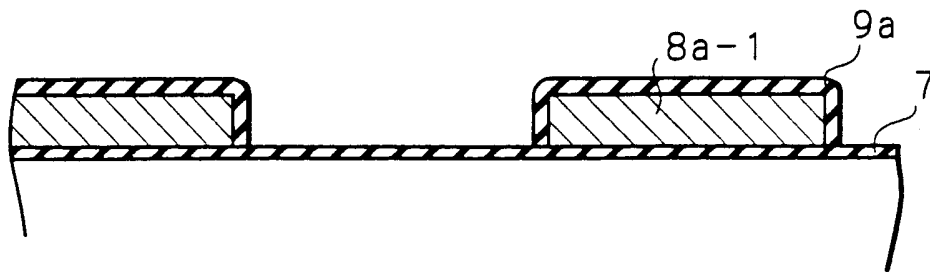


圖 21B



(請先閱讀背面之注意事項再行繪製)

裝

訂

線

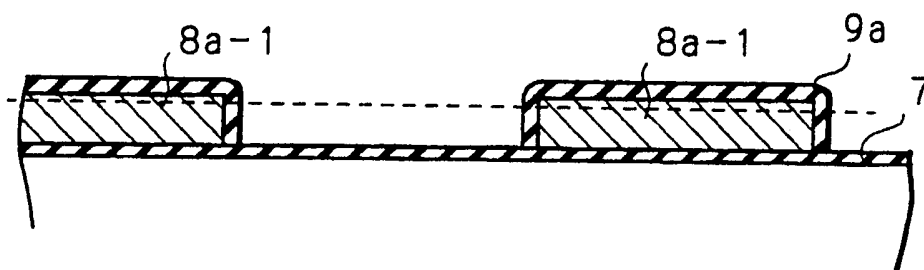


圖 22A

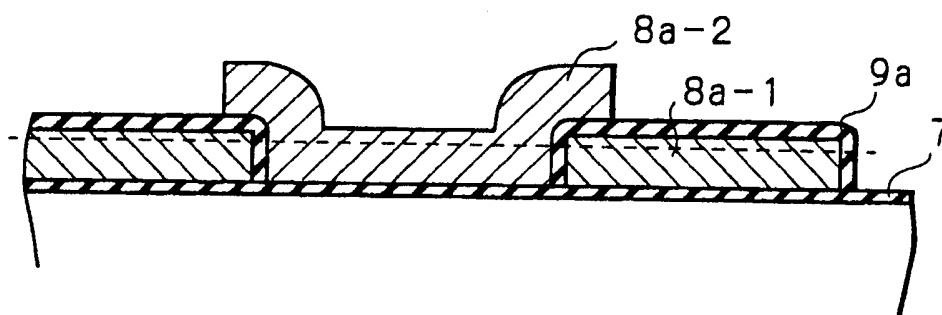
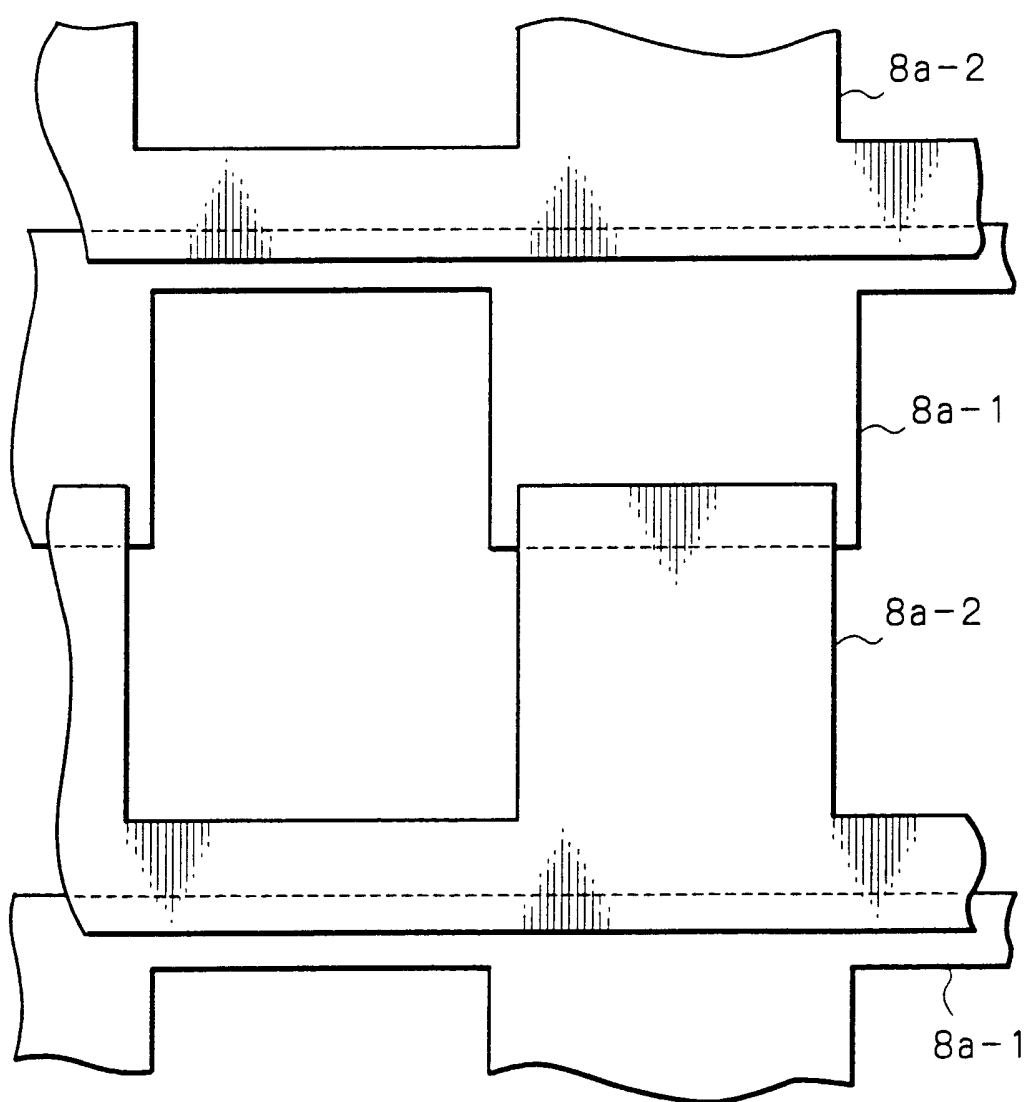


圖 22B

圖式

圖 22C



(請先閱讀背面之注意事項再行繪製)

裝

訂

綳

圖式

圖 23A

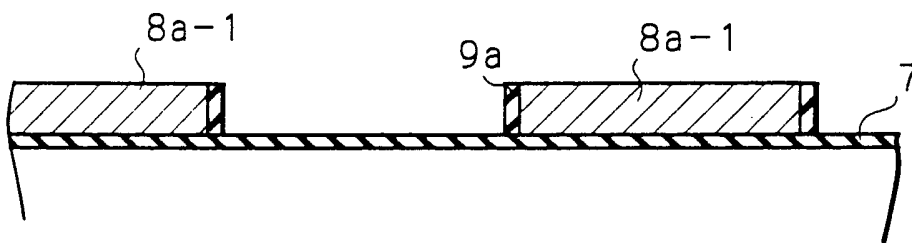
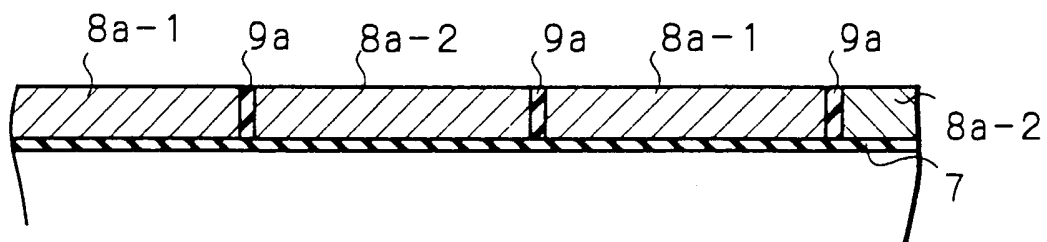


圖 23B



(請先閱讀背面之注意事項再行繪製)

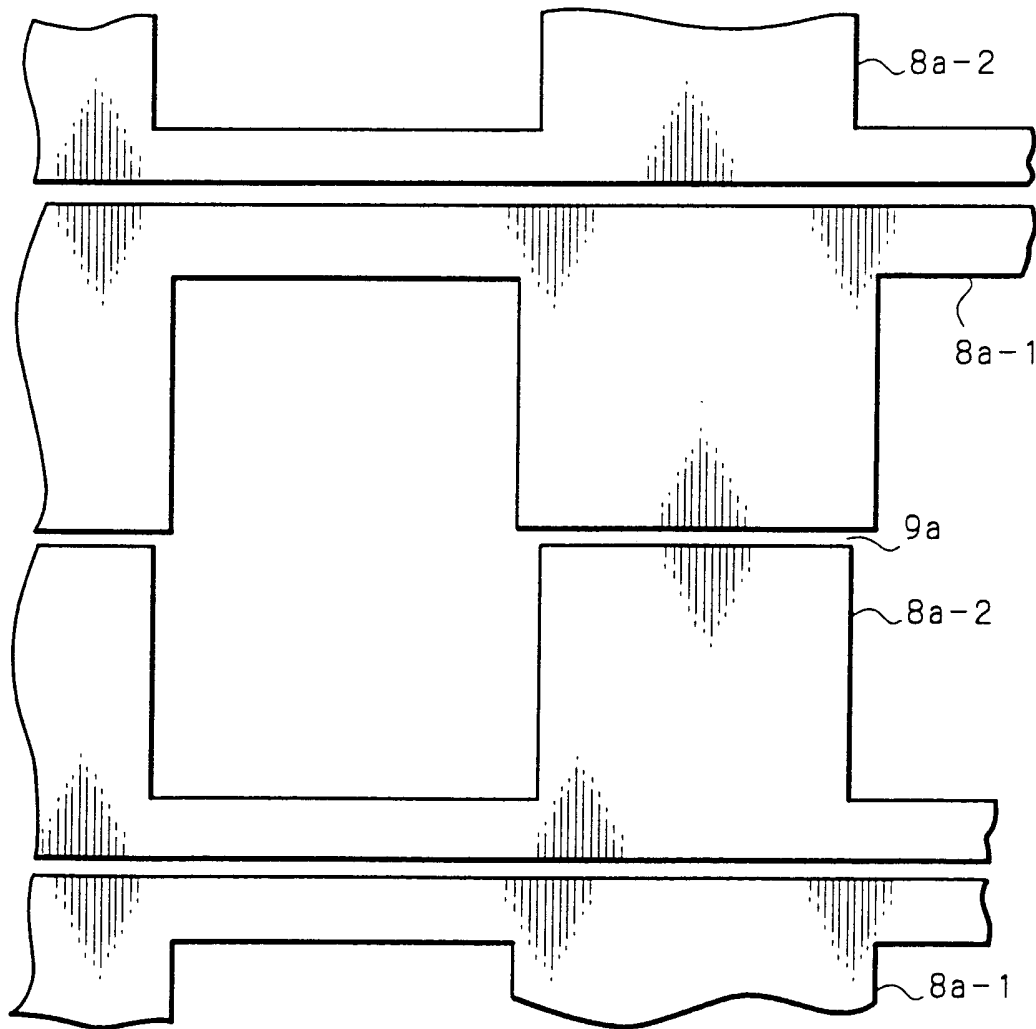
裝

訂

魚

圖式

圖 23C



(請先閱讀背面之注意事項再行繪製)

裝

訂

系

圖式

圖 24A

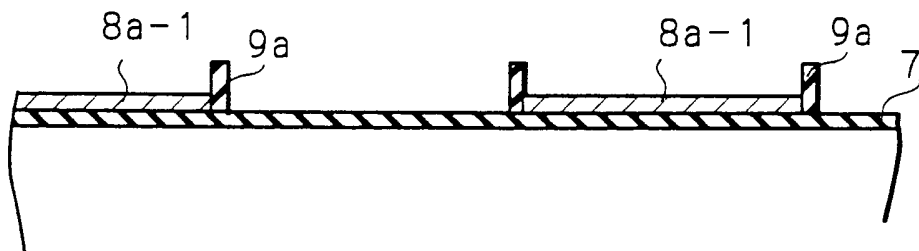
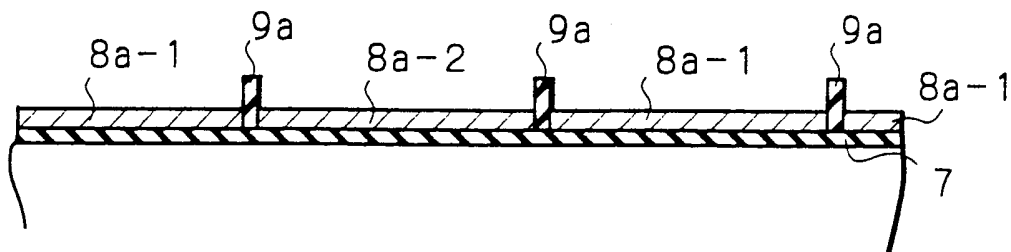


圖 24B



(請先閱讀背面之注意事項再行繪製)

裝

訂

系

圖式

圖 25A

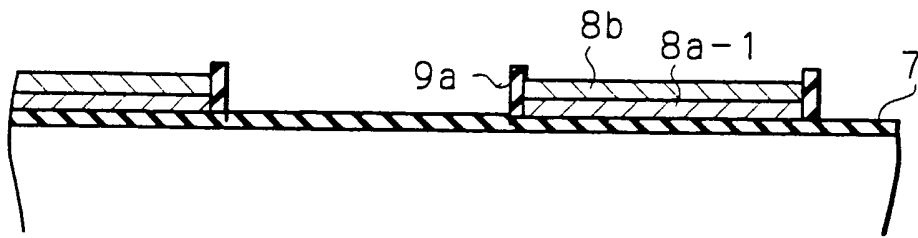
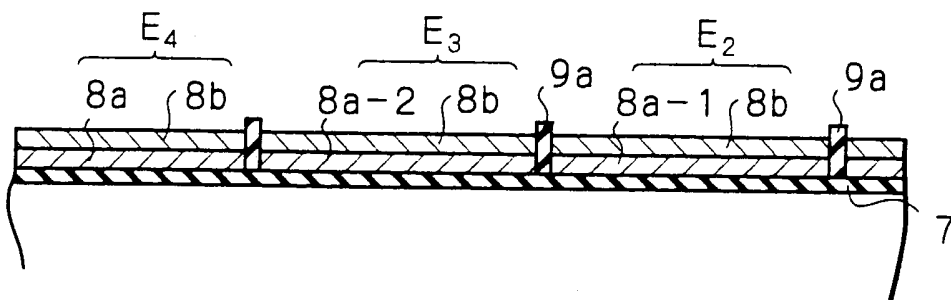


圖 25B



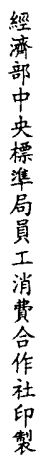
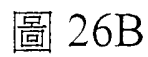
(請先閱讀背面之注意事項再行繪製)

裝

訂

絲

圖 26A



圖式

圖 27A

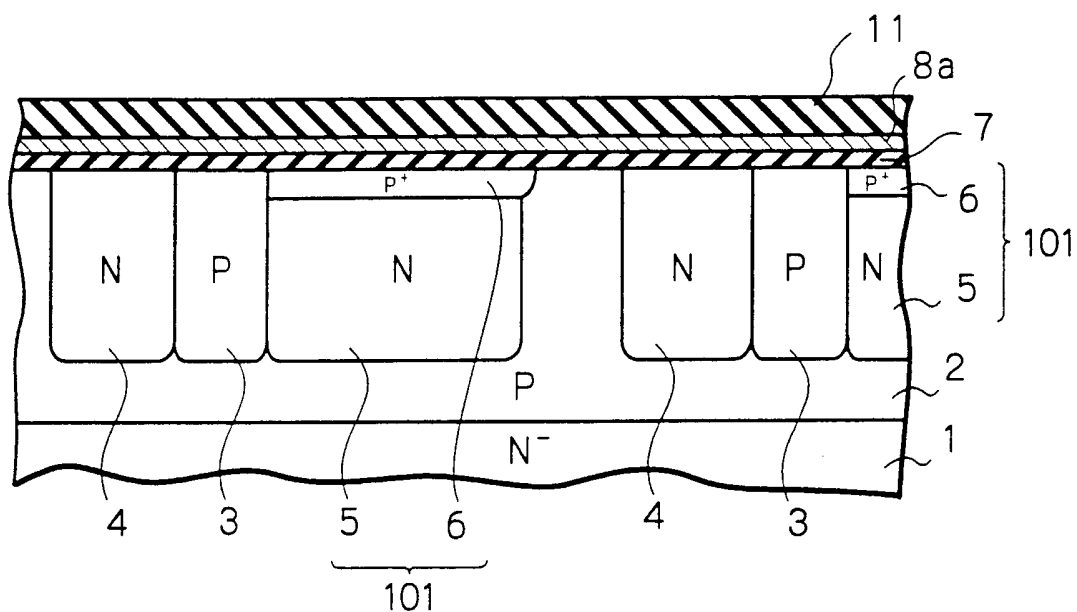
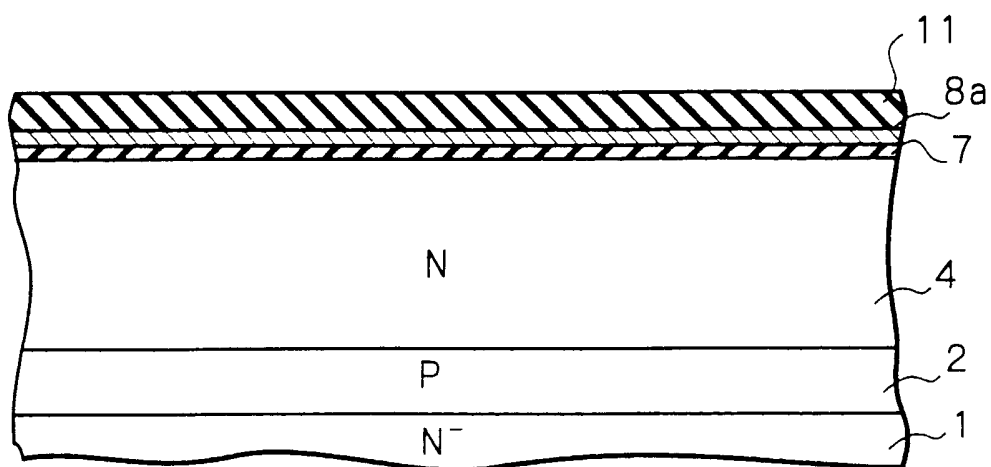


圖 27B



(請先閱讀背面之注意事項再行繪製)

裝

訂

線

圖式

圖 28A

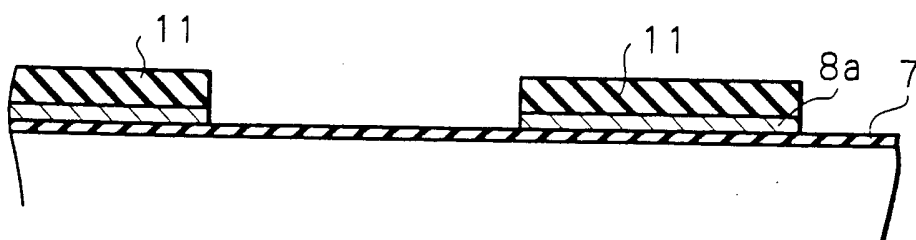
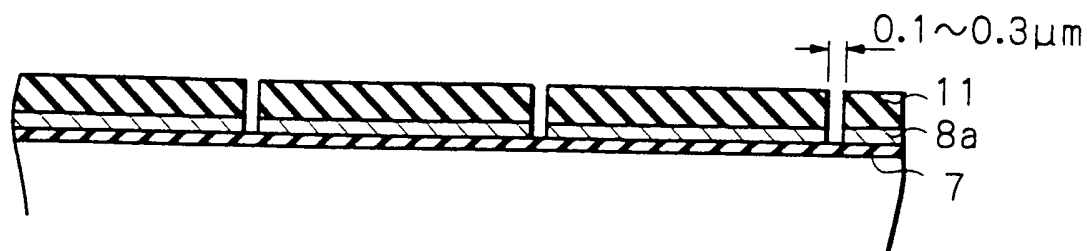


圖 28B



(請先閱讀背面之注意事項再行繪製)

製

訂

圖式

圖 29A

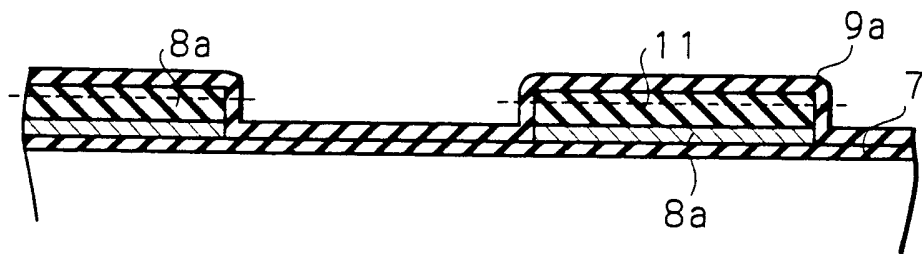
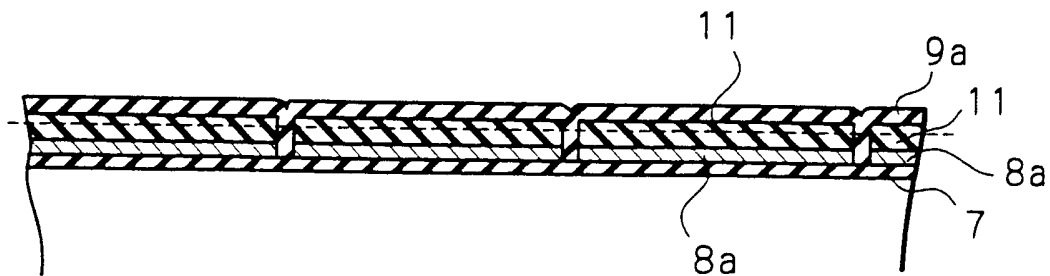


圖 29B



(請先閱讀背面之注意事項再行繪製)

裝

訂

圖式

圖 30A

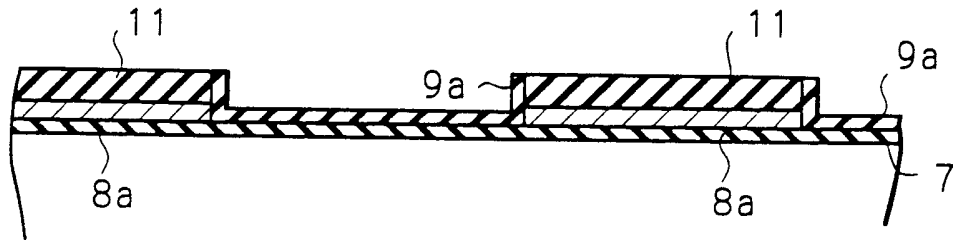
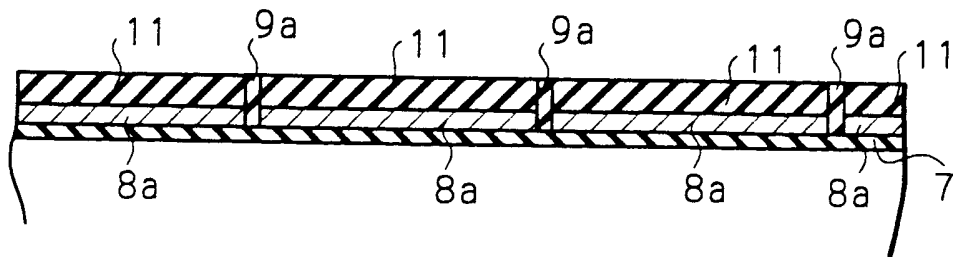


圖 30B



(請先閱讀背面之注意事項再行繪製)

裝

訂

線

圖式

圖 31A

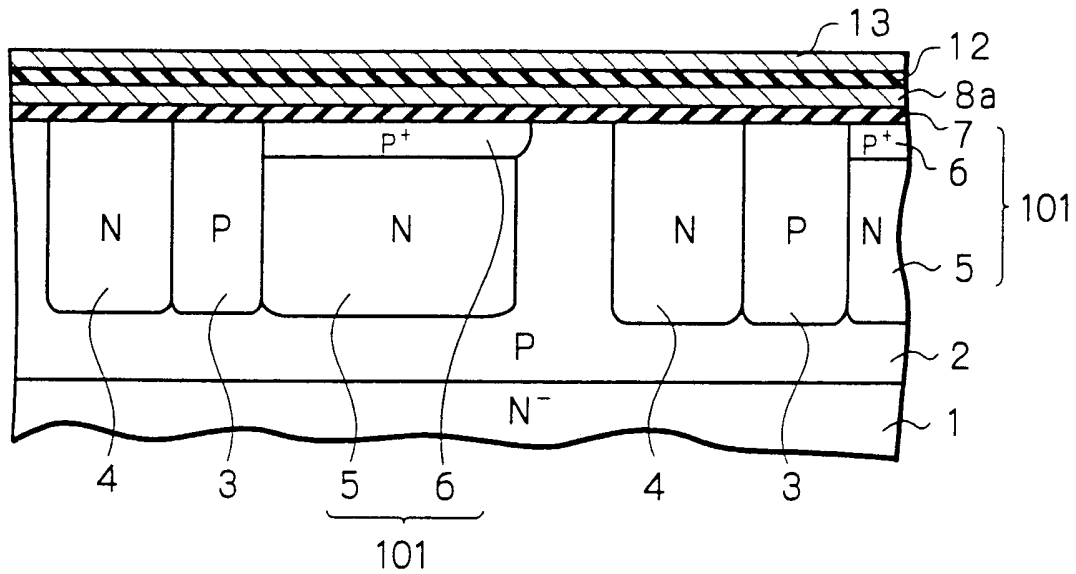
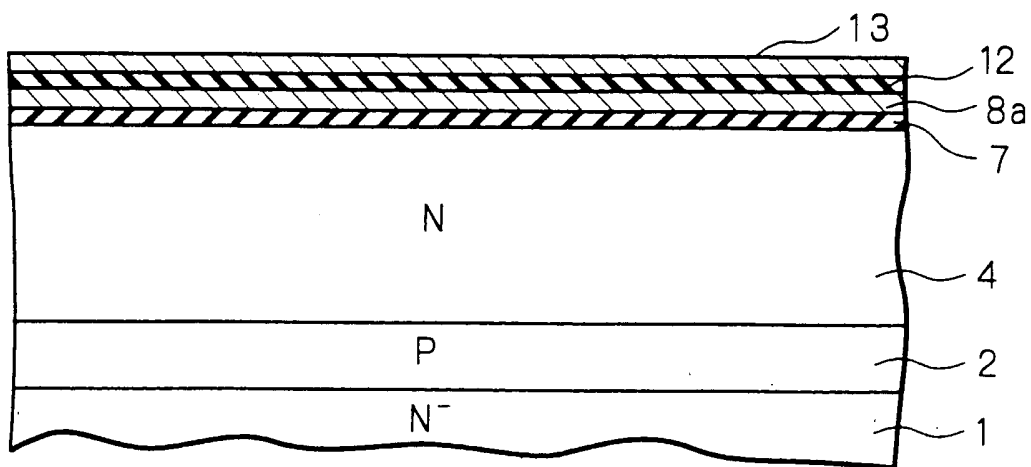


圖 31B



(請先閱讀背面之注意事項再行繪製)

裝

訂

錄

圖式

圖 32A

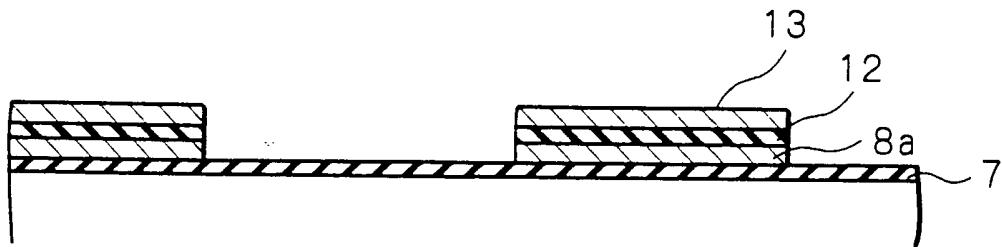
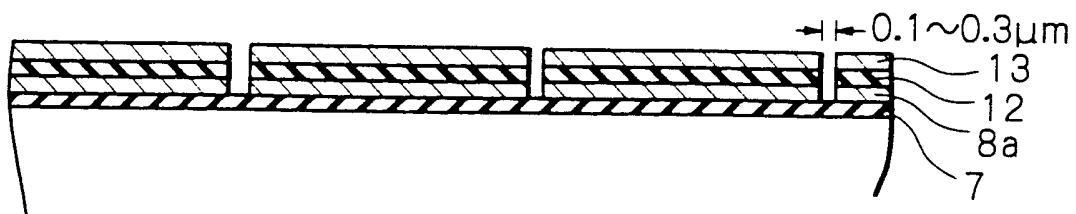


圖 32B



(請先閱讀背面之注意事項再行繪製)

裝

訂

紉

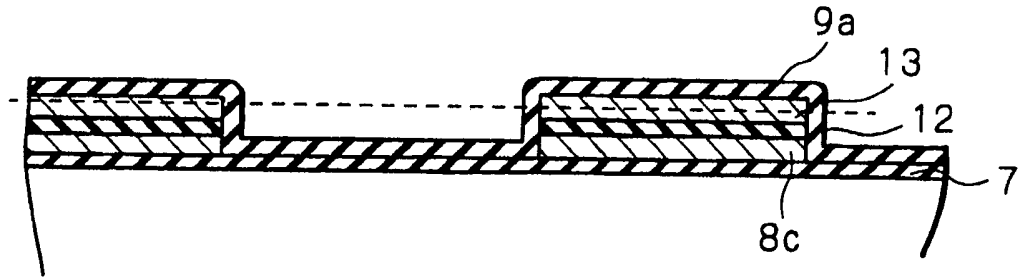


圖 33A

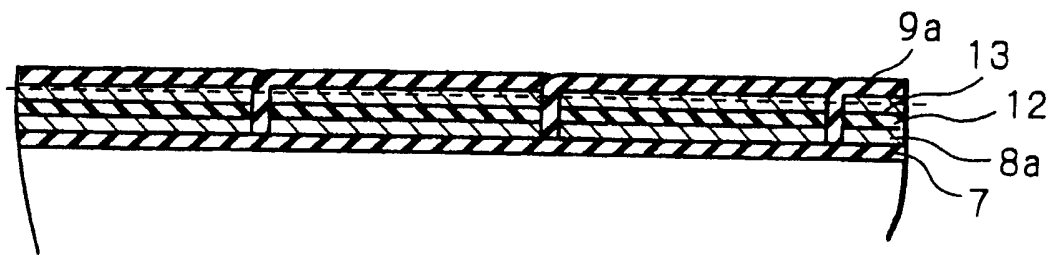


圖 33B

圖式

圖 34A

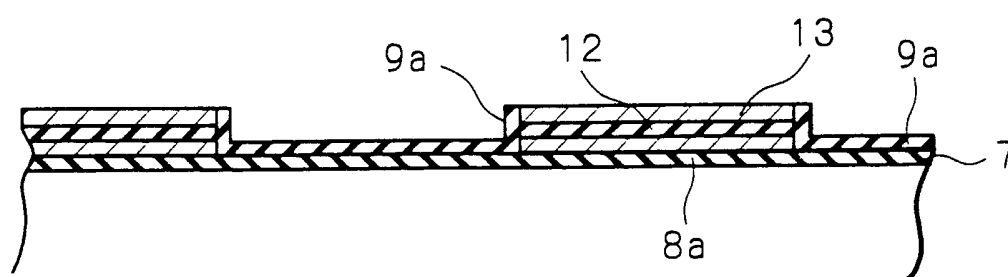
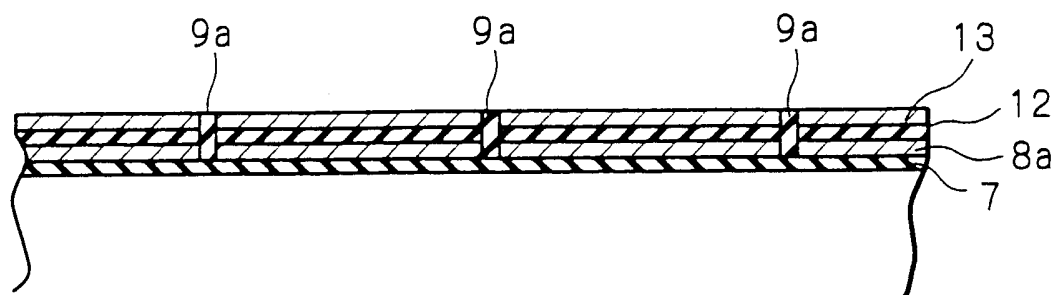


圖 34B



(請先閱讀背面之注意事項再行繪製)

裝

訂

分

圖式

圖 35A

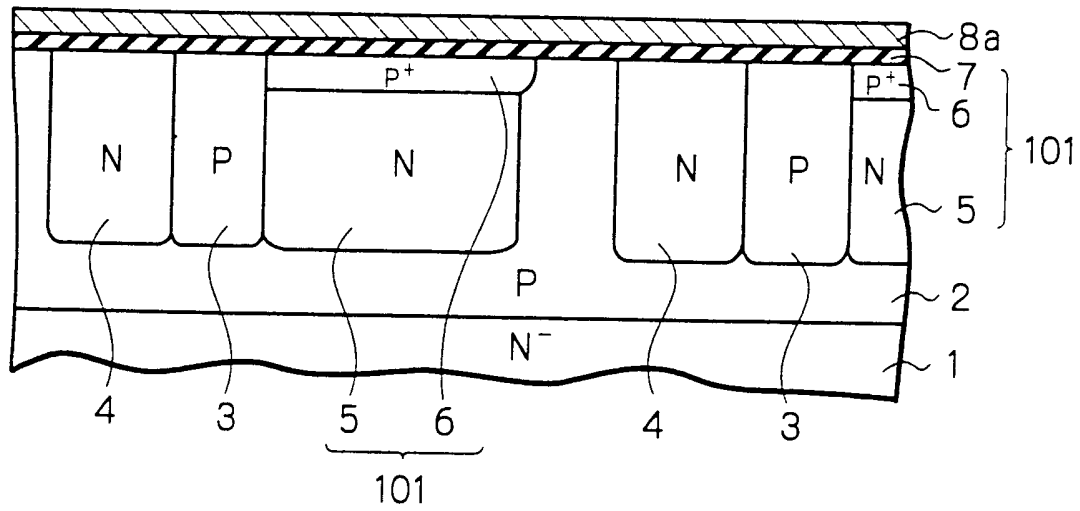
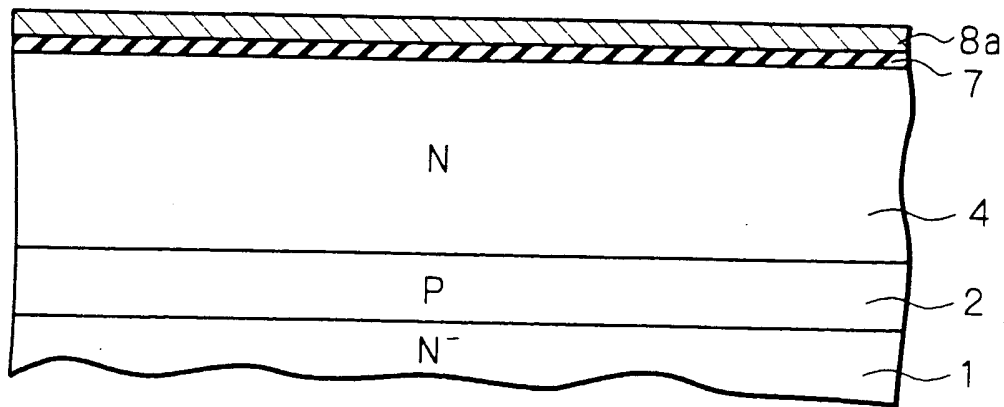


圖 35B



(請先閱讀背面之注意事項再行繪製)

裝

訂

分

圖式

圖 36A

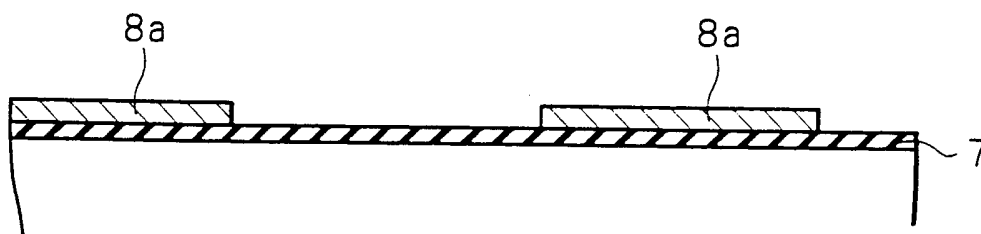
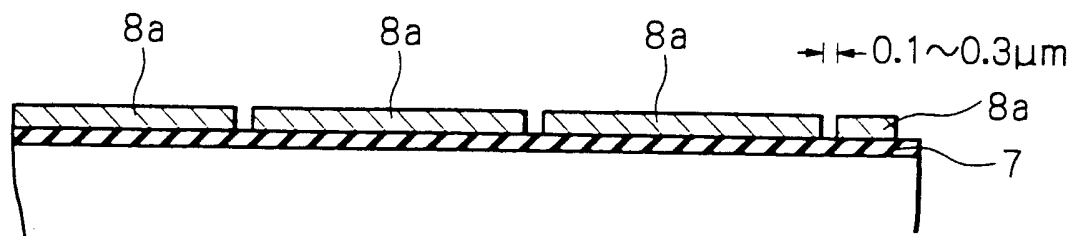


圖 36B



(請先閱讀背面之注意事項再行繪製)

裝

訂

線

圖式

圖 37A

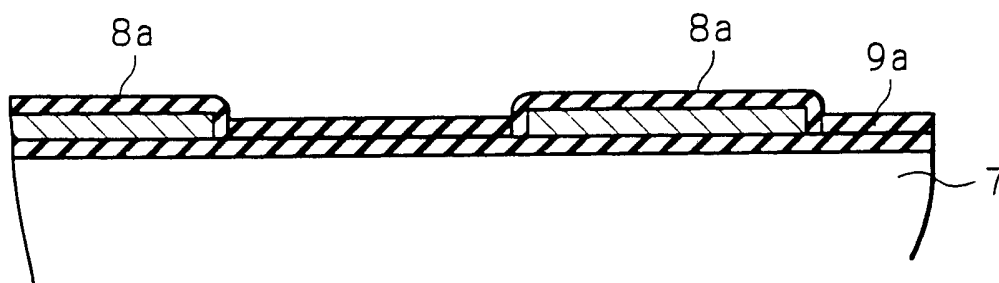
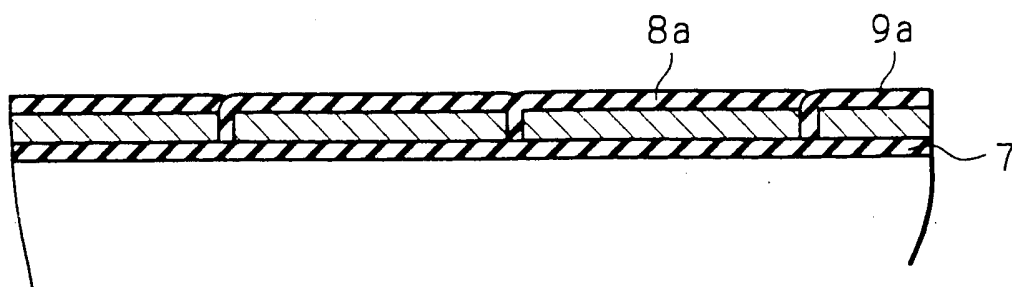


圖 37B



(請先閱讀背面之注意事項再行繪製)

裝

訂

圖式

圖 38A

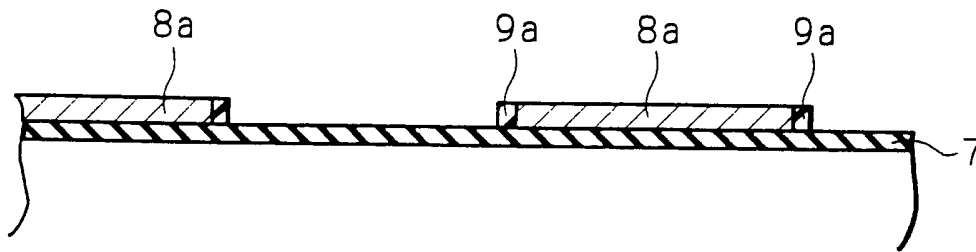
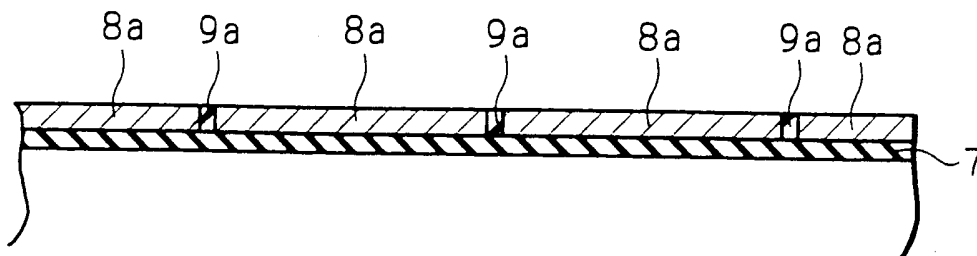


圖 38B



(請先閱讀背面之注意事項再行繪製)

裝

訂

訂

圖式

圖 39A

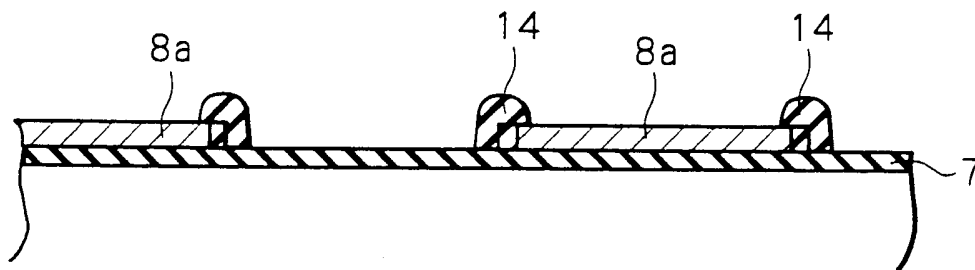
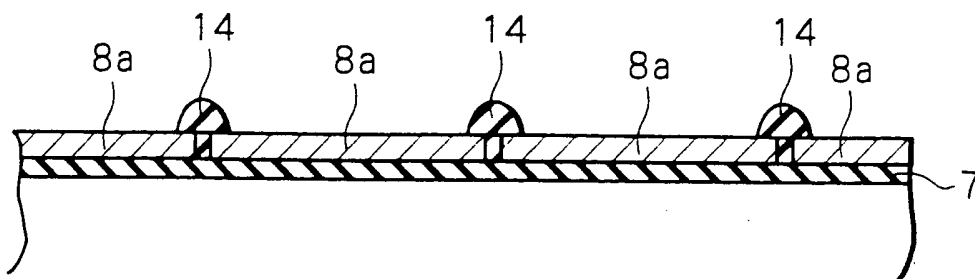


圖 39B



(請先閱讀背面之注意事項再行繪製)

裝

訂

紙

圖式

圖 40A

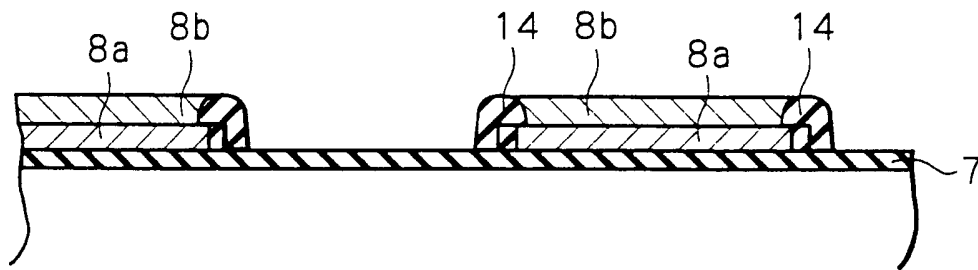
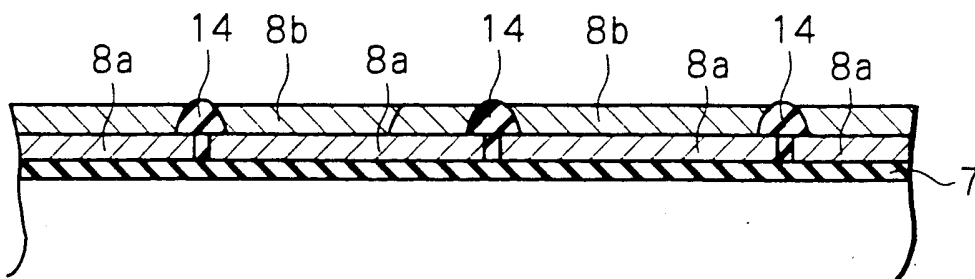


圖 40B



(請先閱讀背面之注意事項再行繪製)

裝

訂

外

圖式

圖 41A

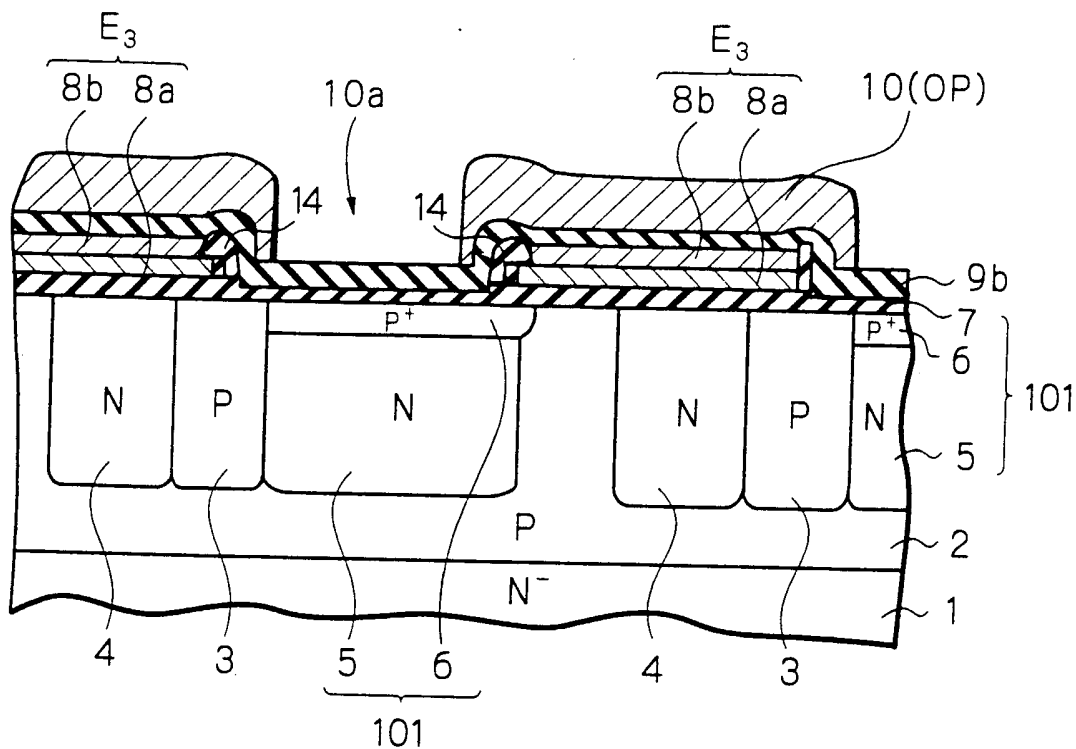
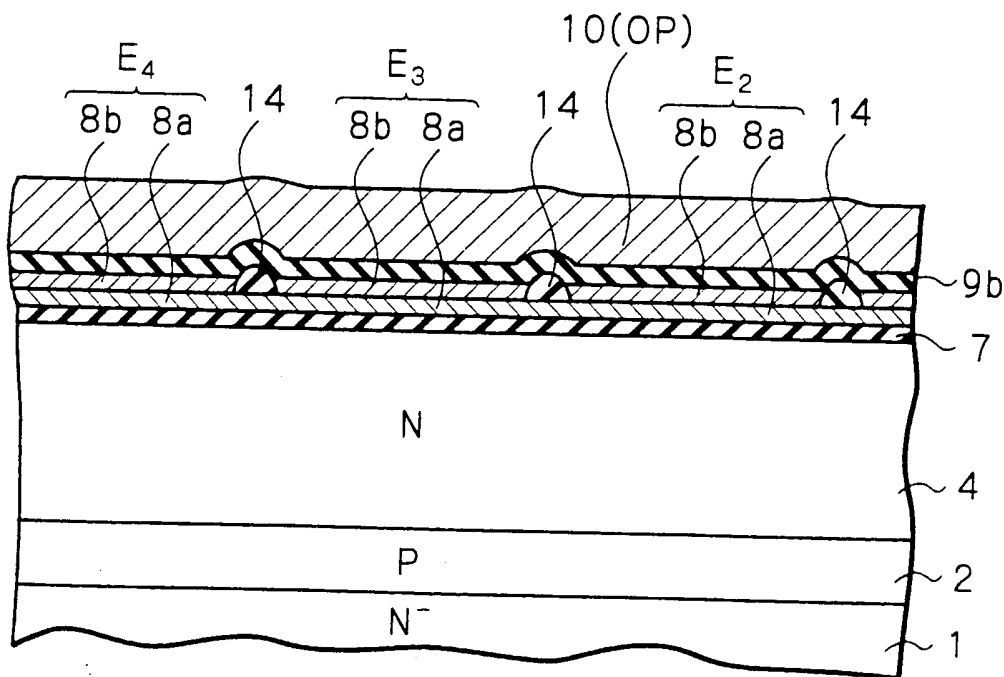


圖 41B



(請先閱讀背面之注意事項再行繪製)

裝

訂

圖式

圖 42A

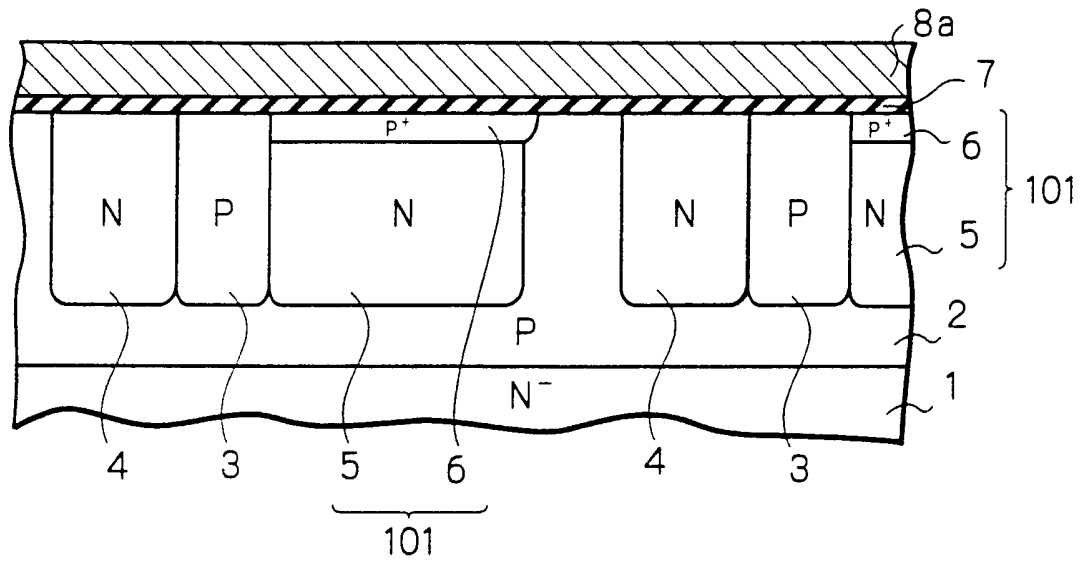
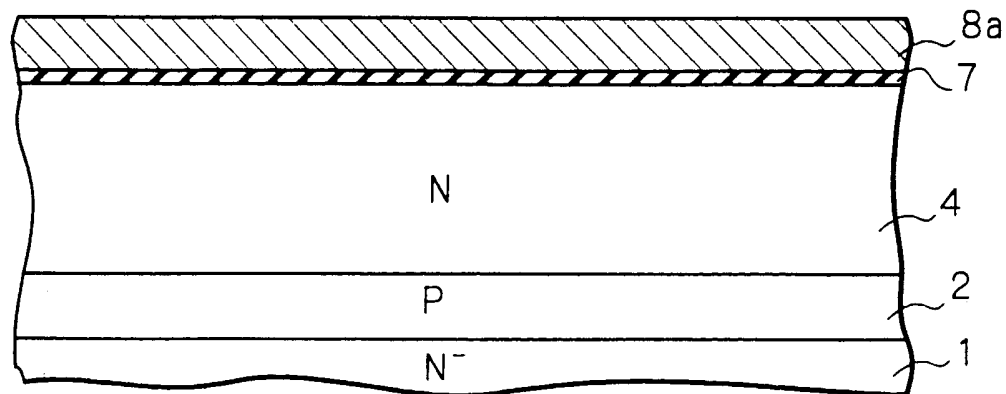


圖 42B



(請先閱讀背面之注意事項再行繪製)

裝

訂

紛

圖式

圖 43A

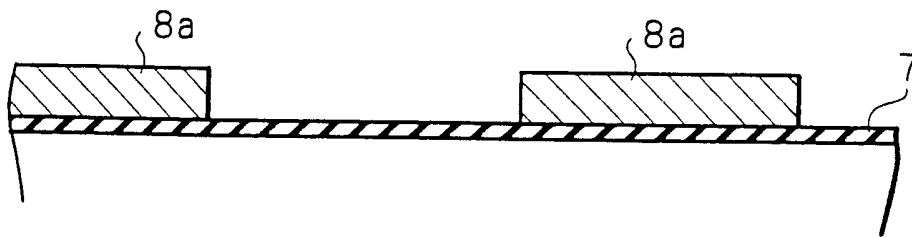
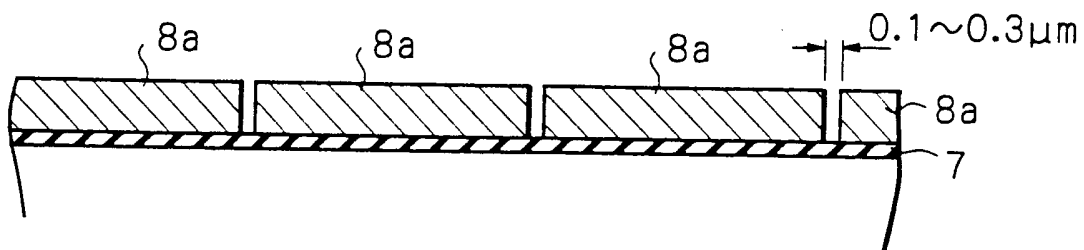


圖 43B



(請先閱讀背面之注意事項再行繪製)

裝

訂

線

圖式

圖 44A

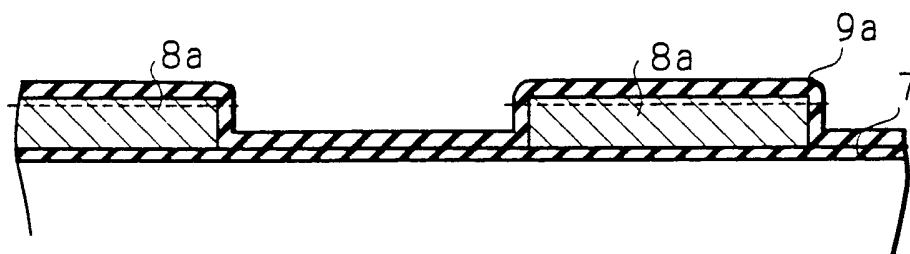
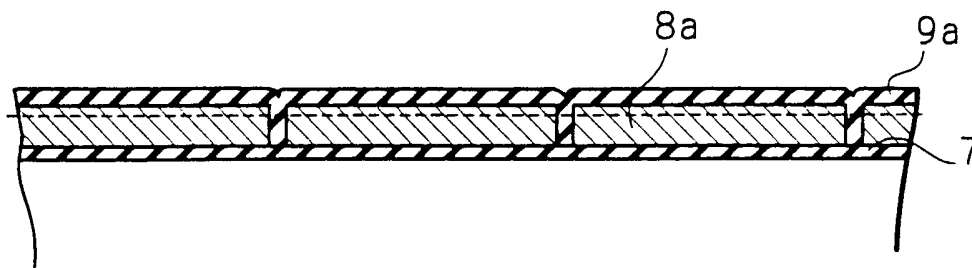


圖 44B



(請先閱讀背面之注意事項再行繪製)

裝

訂

線

407306

A9
B9
C9
D9

圖式

圖 45A

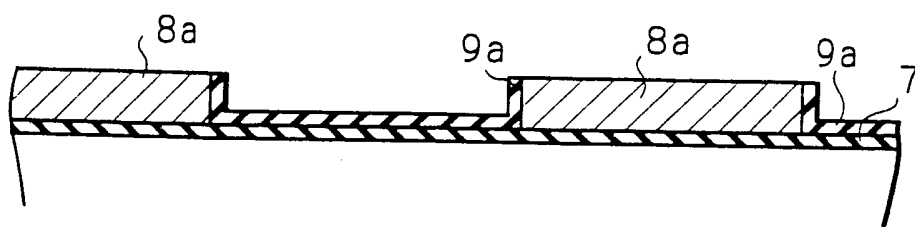
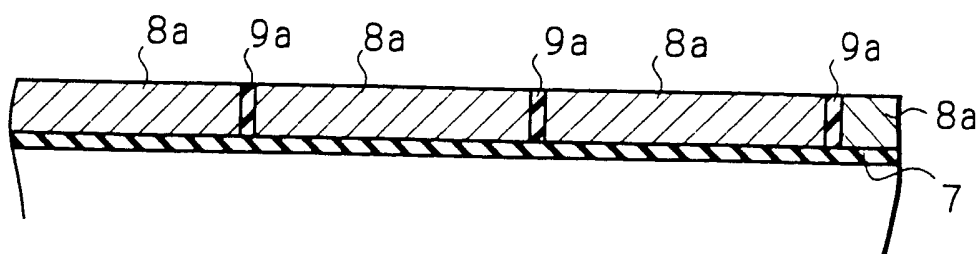


圖 45B



(請先閱讀背面之注意事項再行繪製)

裝

訂

紉

圖式

圖 46A

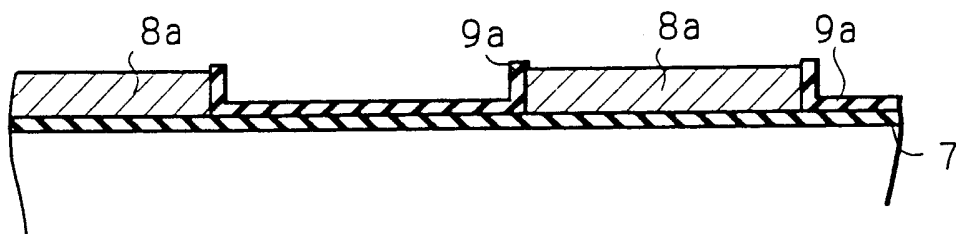
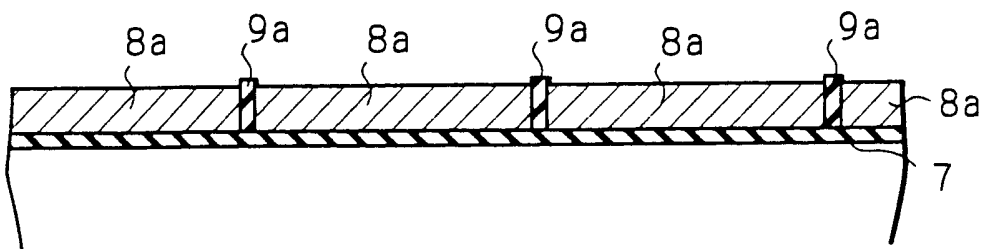


圖 46B



(請先閱讀背面之注意事項再行繪製)

裝

訂

紉

圖式

圖 47A

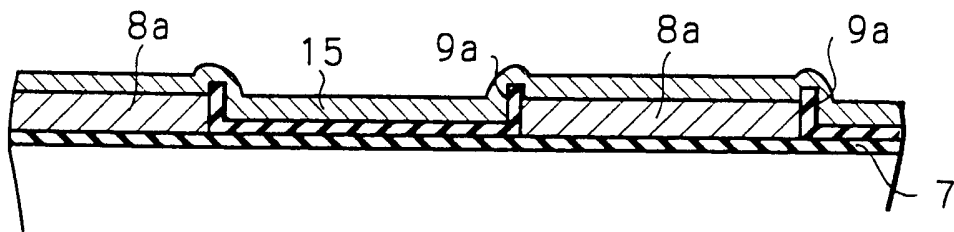
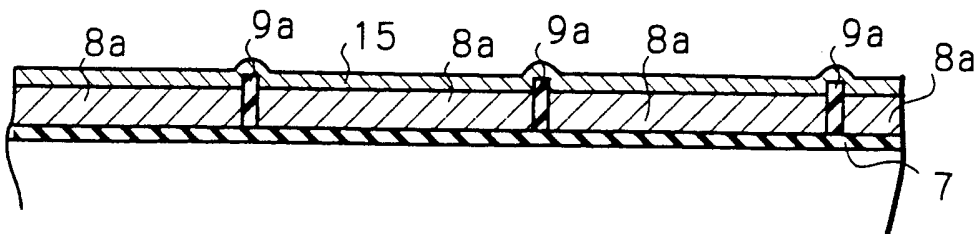


圖 47B



(請先閱讀背面之注意事項再行繪製)

裝

訂

糸

圖式

圖 48A

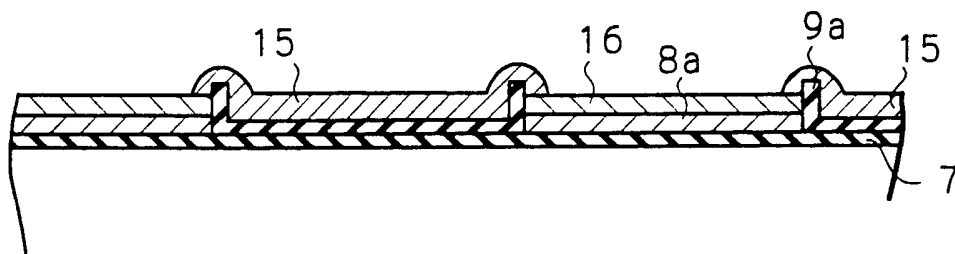
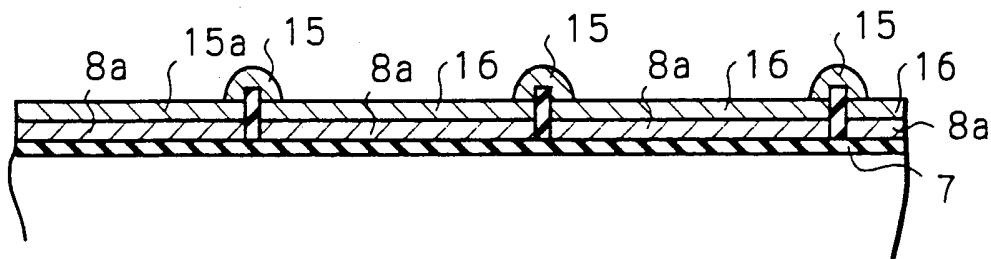


圖 48B



(請先閱讀背面之注意事項再行繪製)

裝

訂

線

圖式

圖 49A

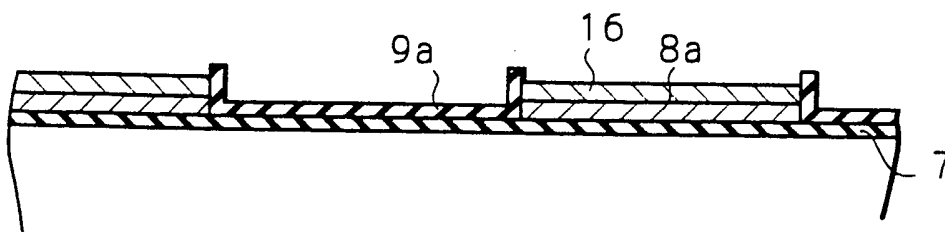
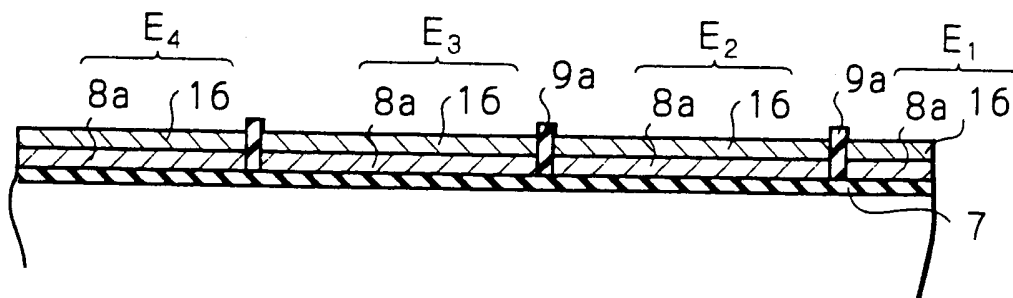


圖 49B



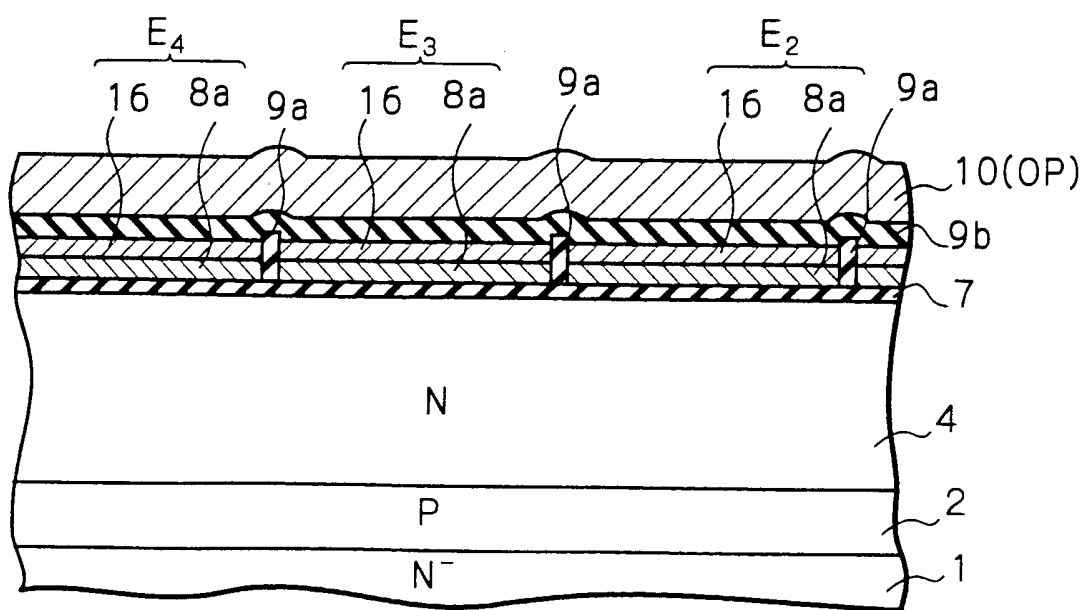
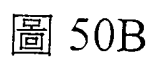
(請先閱讀背面之注意事項再行繪製)

裝

訂

線

圖 50A



訂

圖式

圖 51A

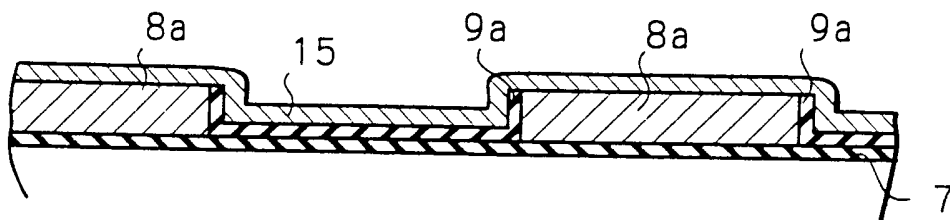
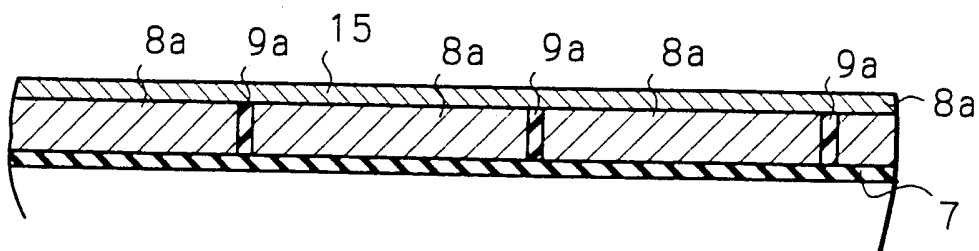


圖 51B



(請先閱讀背面之注意事項再行繪製)

張

訂

圖式

圖 52A

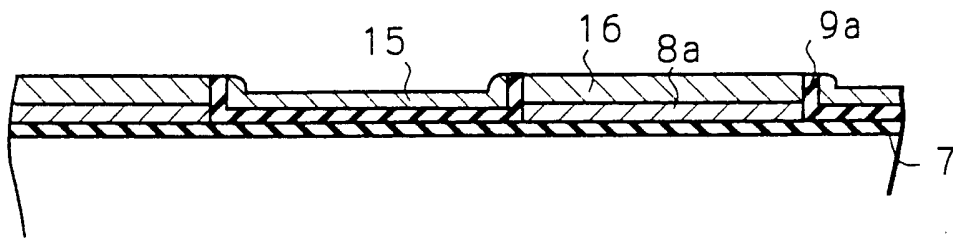
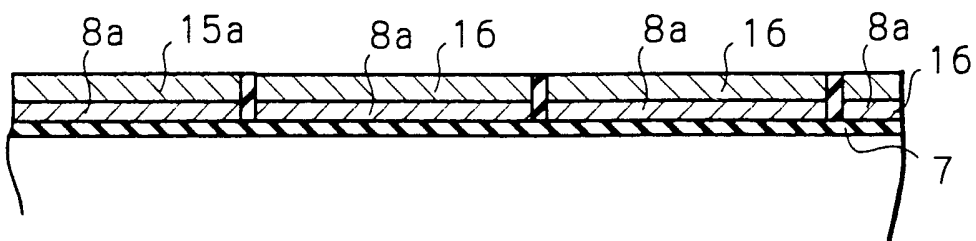


圖 52B



(請先閱讀背面之注意事項再行繪製)

裝

訂

圖式

圖 53A

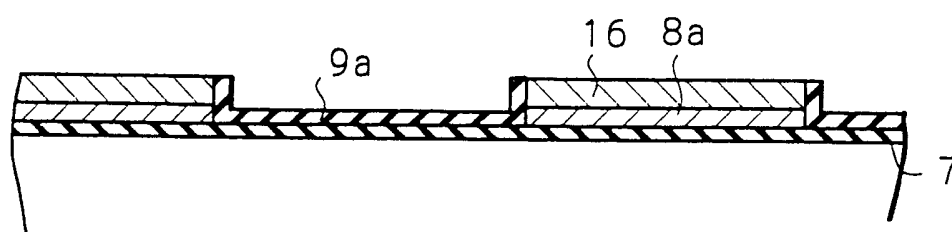
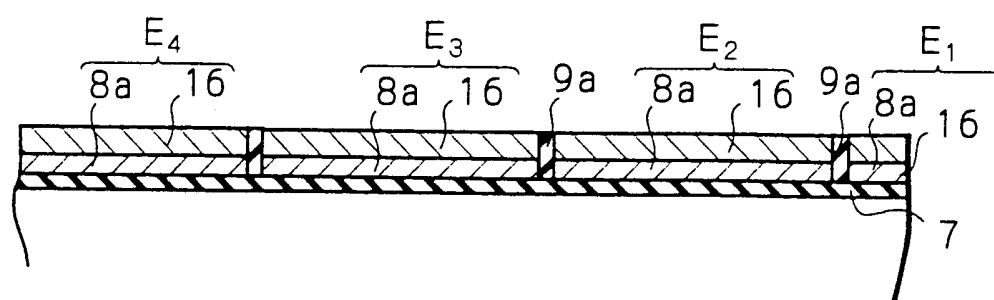


圖 53B



(請先閱讀背面之注意事項再行繪製)

裝

訂

圖式

圖 54A

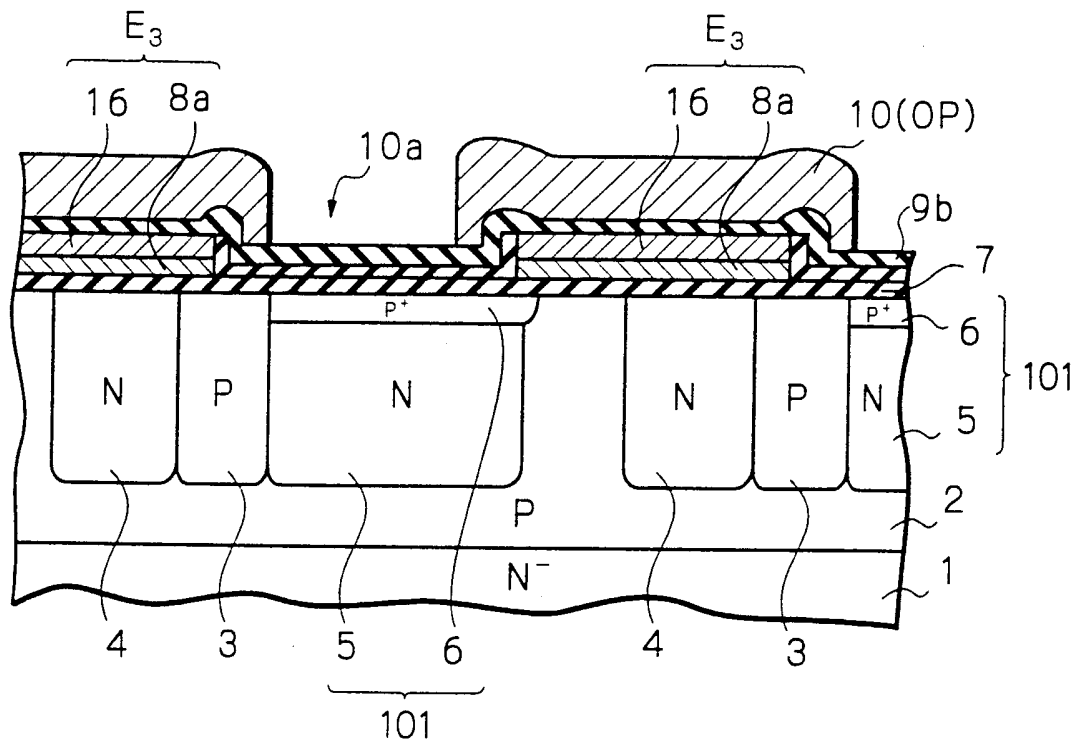
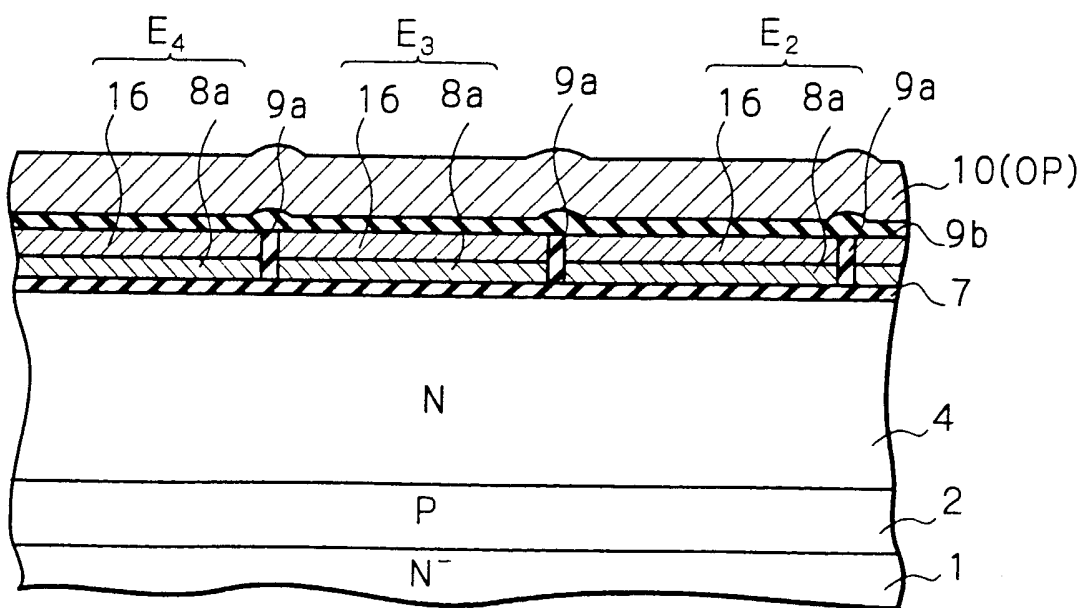


圖 54B



(請先閱讀背面之注意事項再行繪製)

袋

訂

圖式

圖 55A

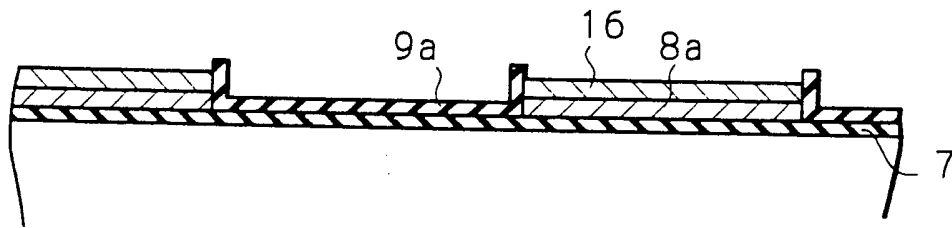
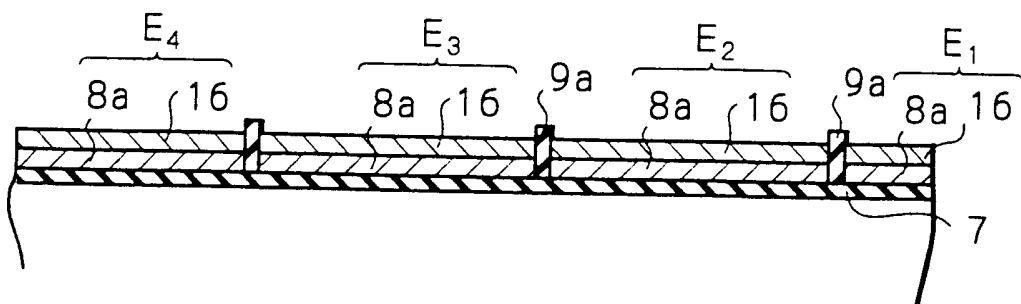


圖 55B



(請先閱讀背面之注意事項再行繪製)

不

訂

圖式

圖 56A

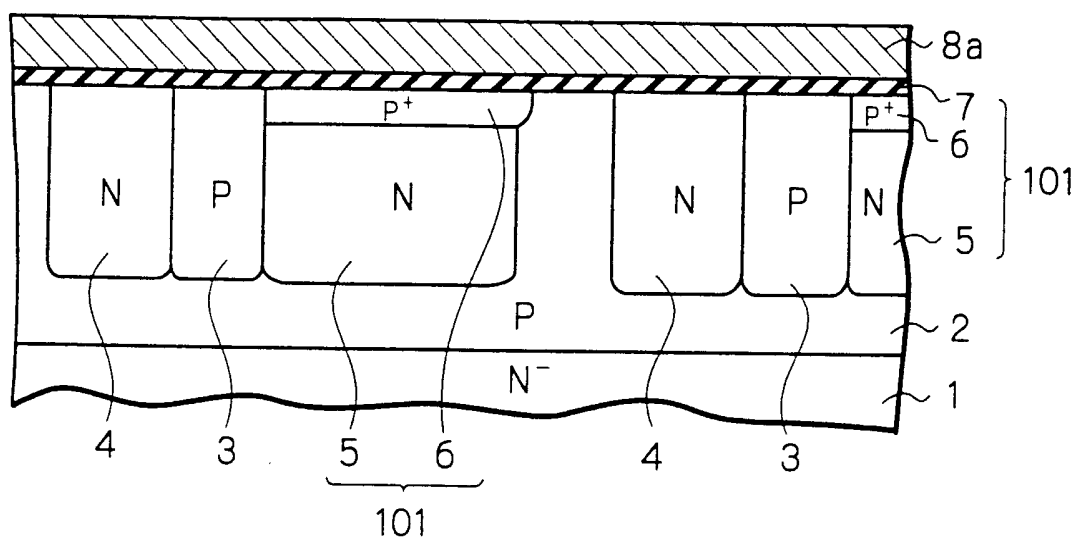
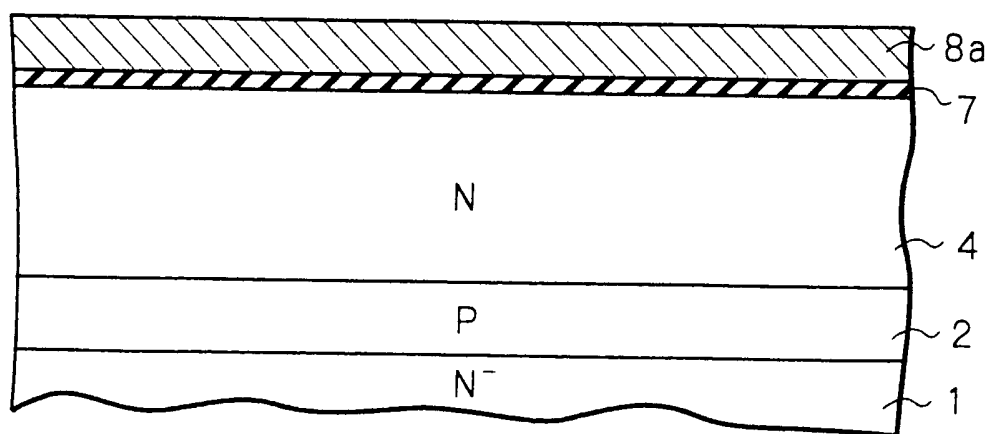


圖 56B



(請先閱讀背面之注意事項再行繪製)

裝

訂

圖式

圖 57A

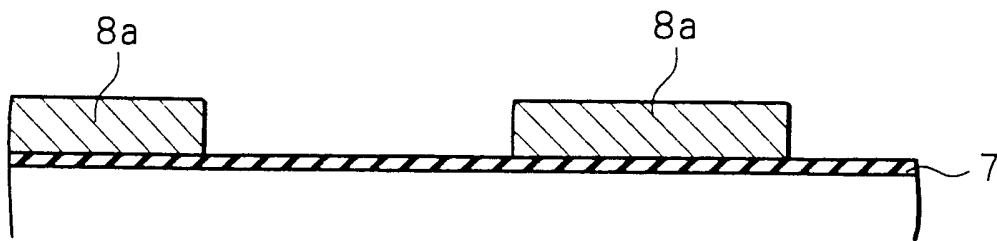
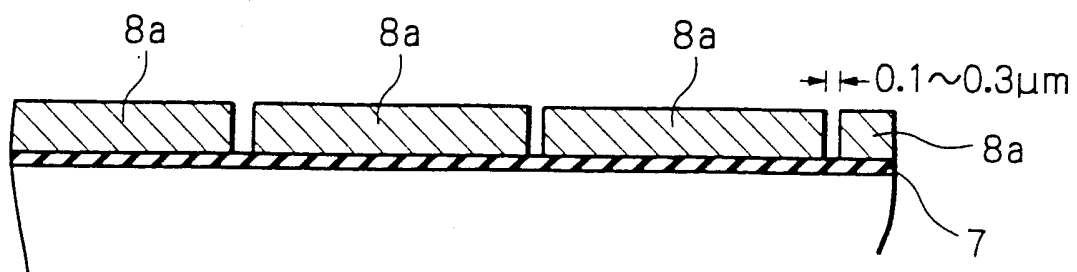


圖 57B



(請先閱讀背面之注意事項再行繪製)

張

訂

圖式

圖 58A

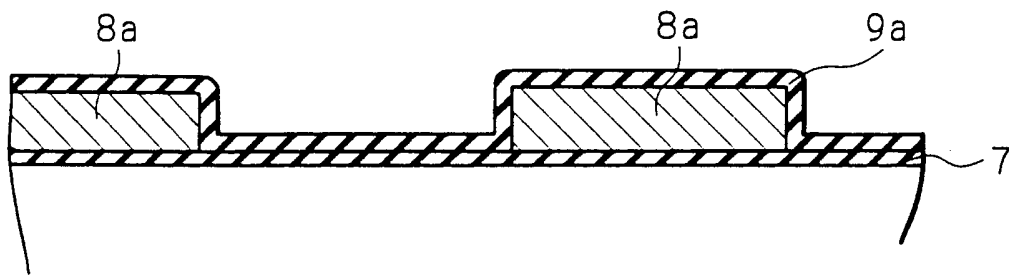
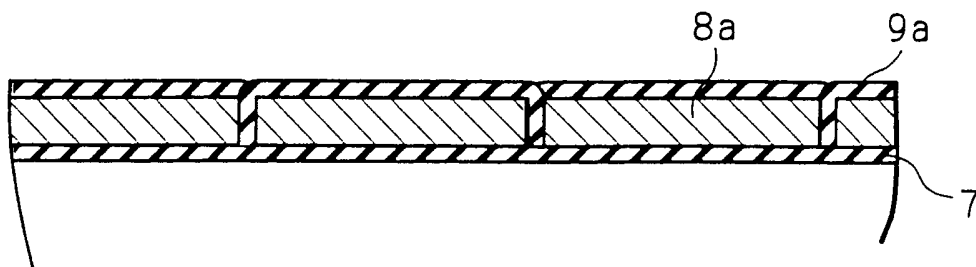


圖 58B



(請先閱讀背面之注意事項再行繪製)

裝

訂

以

圖式

圖 59A

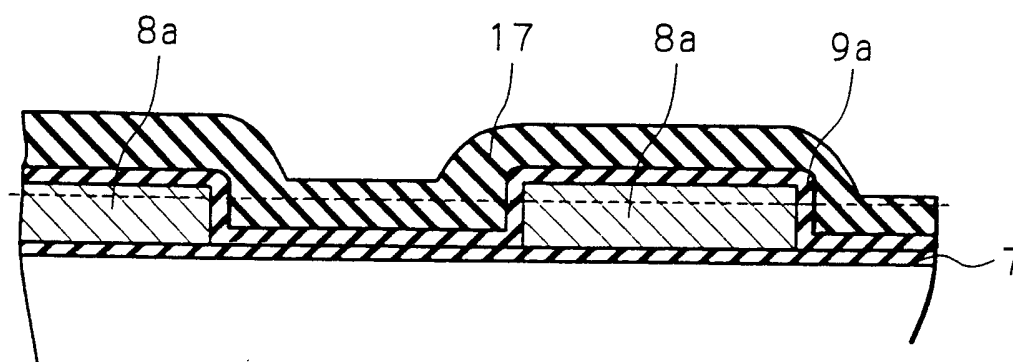
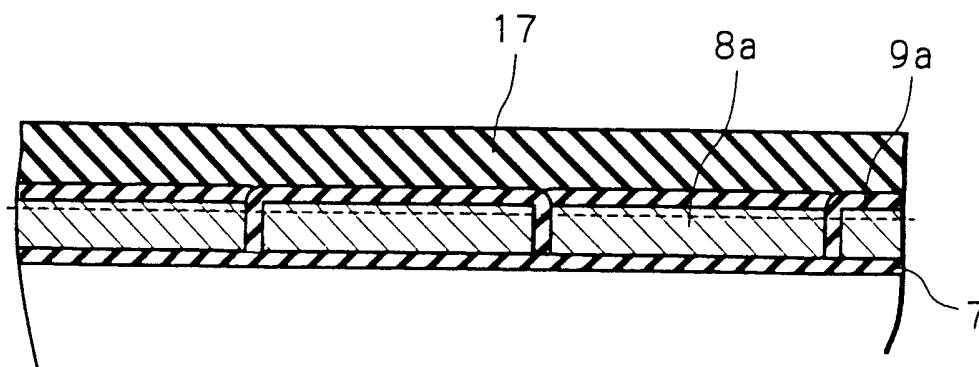


圖 59B



(請先閱讀背面之注意事項再行繪製)

裝

訂

圖式

圖 60A

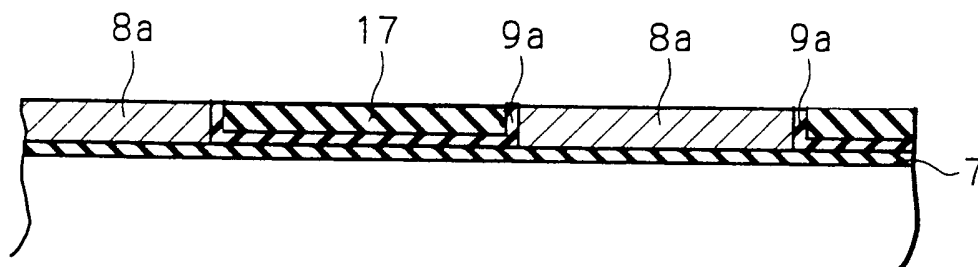
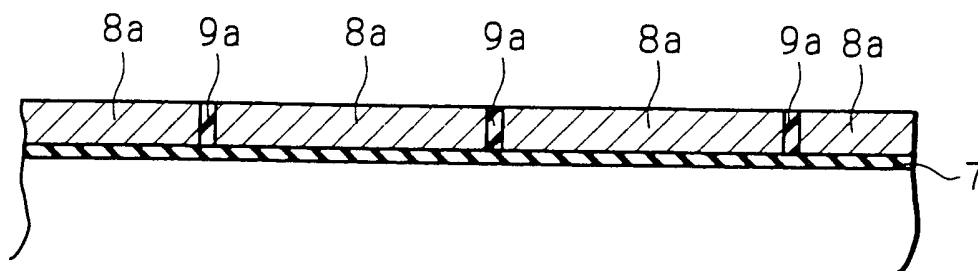


圖 60B



(請先閱讀背面之注意事項再行繪製)

裝

訂

圖式

圖 61A

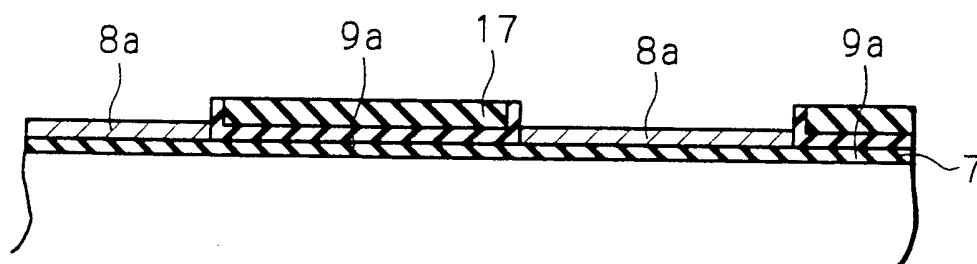
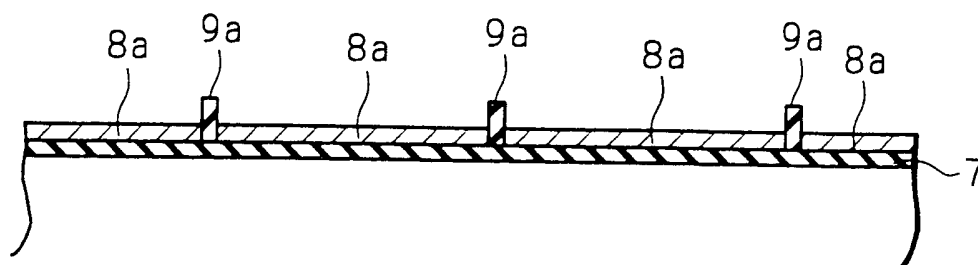


圖 61B



(請先閱讀背面之注意事項再行繪製)

裝

訂

圖式

圖 62A

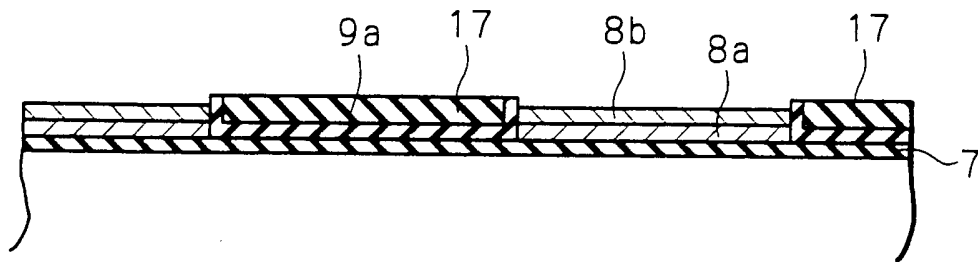
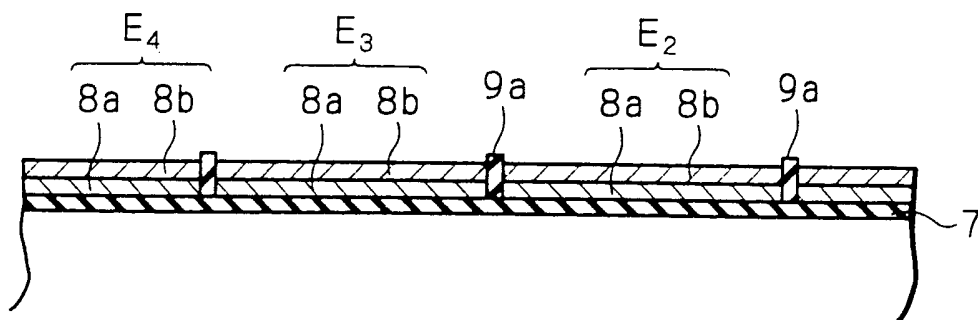


圖 62B



(請先閱讀背面之注意事項再行繪製)

裝

訂

圖式

圖 63A

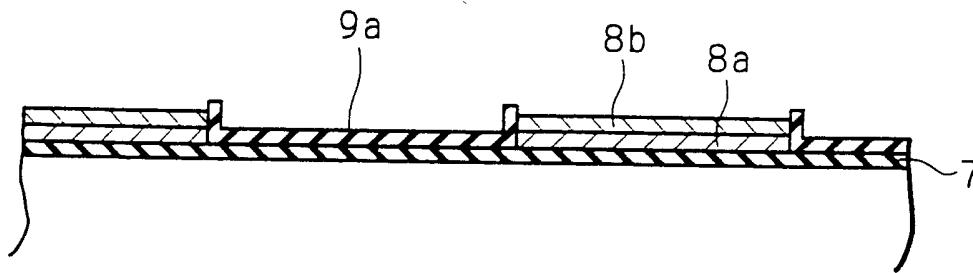
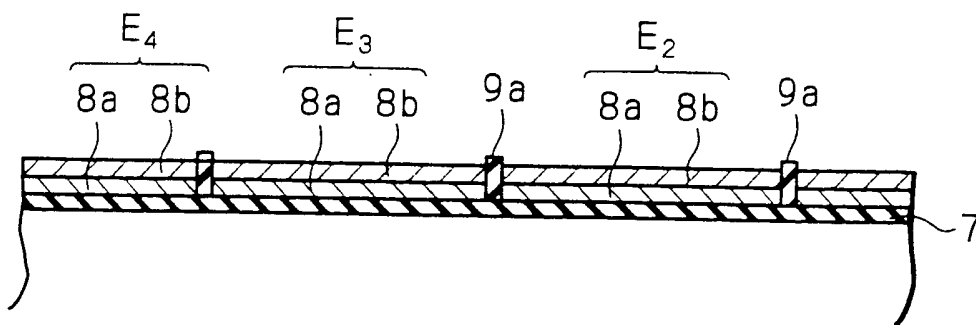


圖 63B



(請先閱讀背面之注意事項再行繪製)

裝

訂

圖式

圖 64A

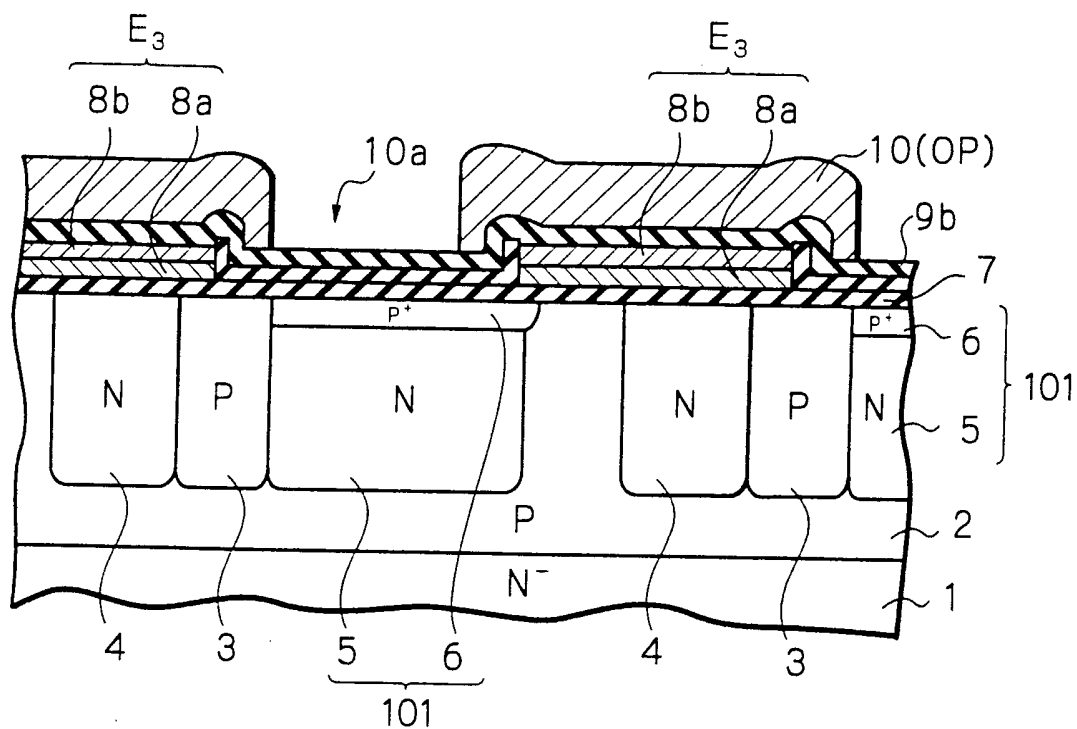
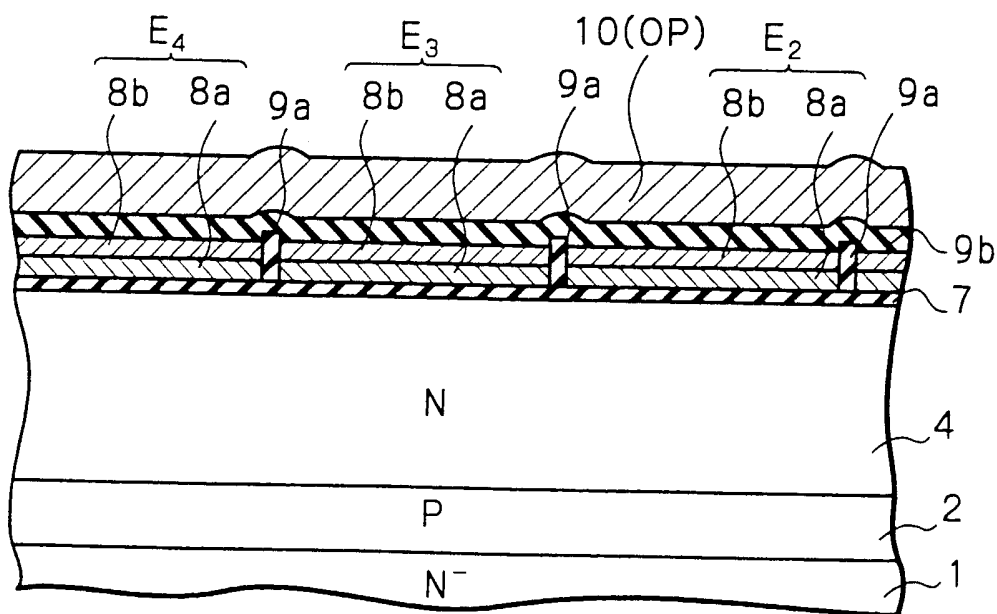


圖 64B



(請先閱讀背面之注意事項再行繪製)

裝

訂

圖式

圖 65A

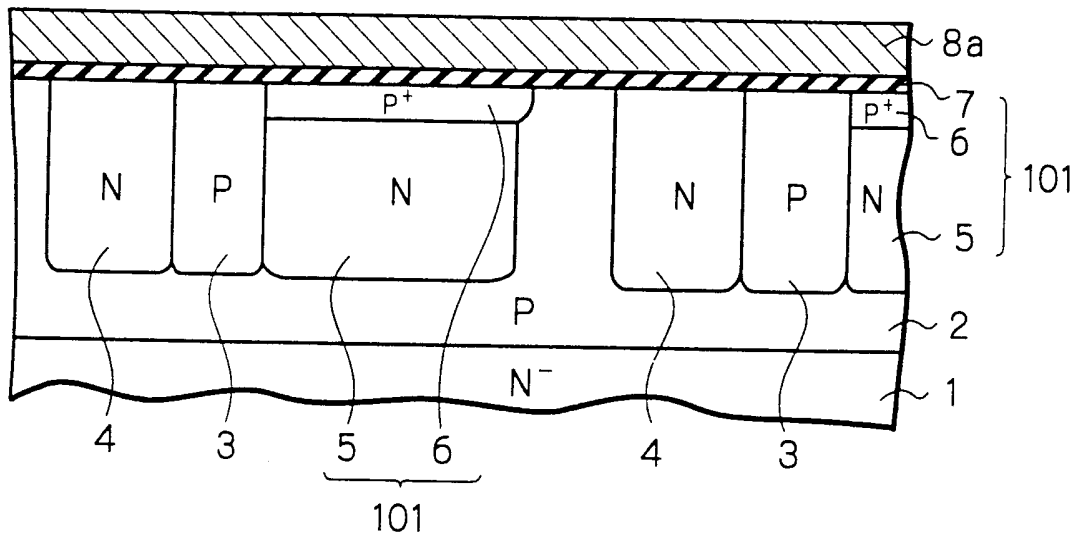
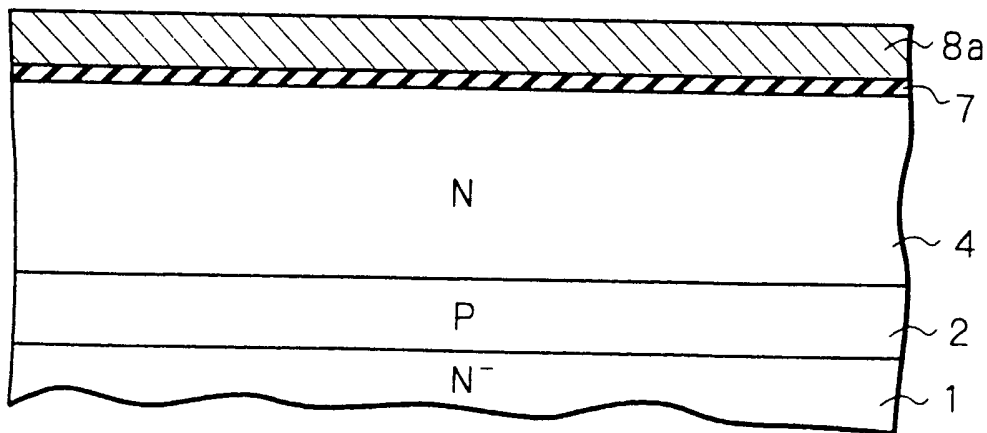


圖 65B



(請先閱讀背面之注意事項再行繪製)

裝

訂

407306

圖式

圖 66A

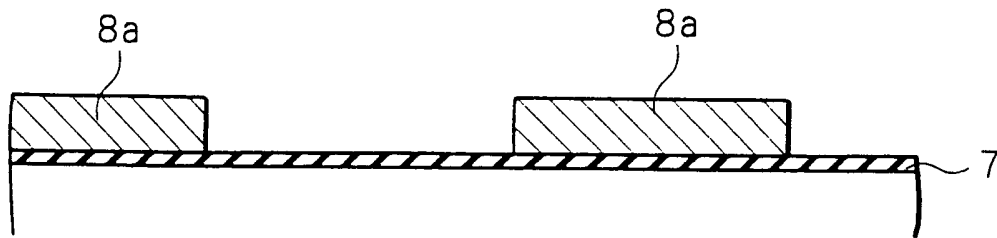
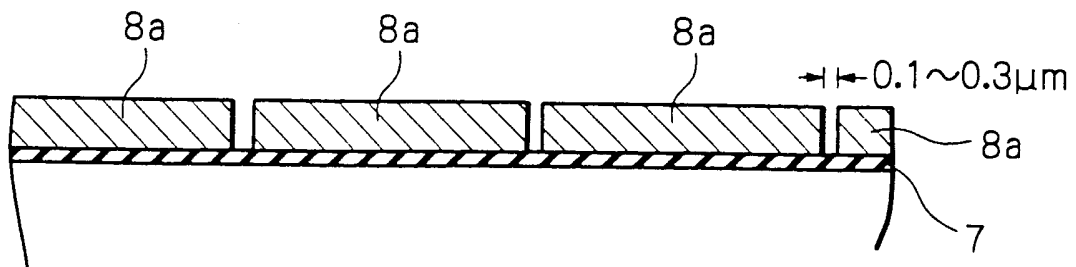


圖 66B



(請先閱讀背面之注意事項再行繪製)

裝

訂

圖式

圖 67A

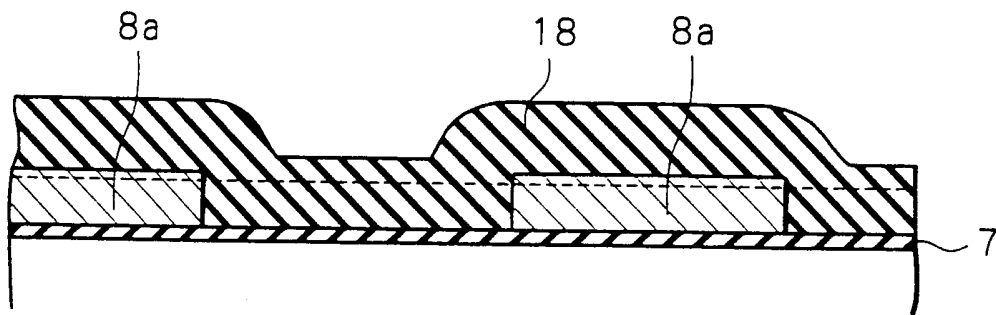
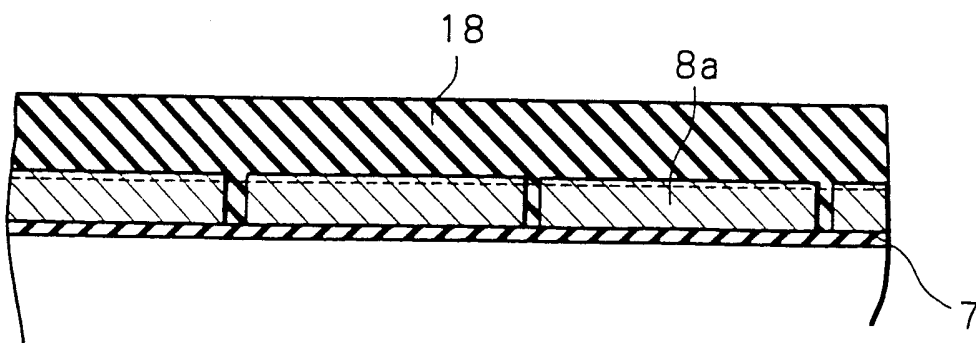


圖 67B



(請先閱讀背面之注意事項再行繪製)

裝

訂

圖式

圖 68A

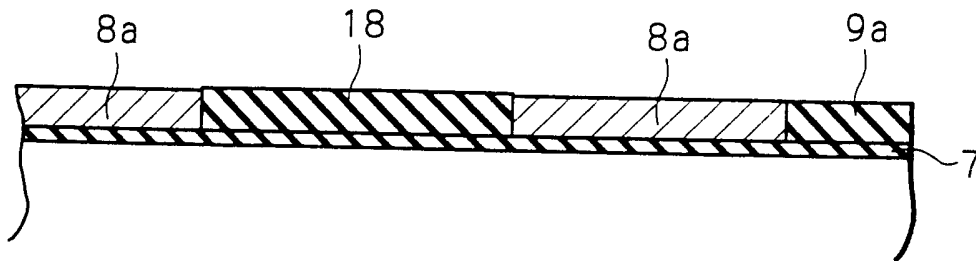
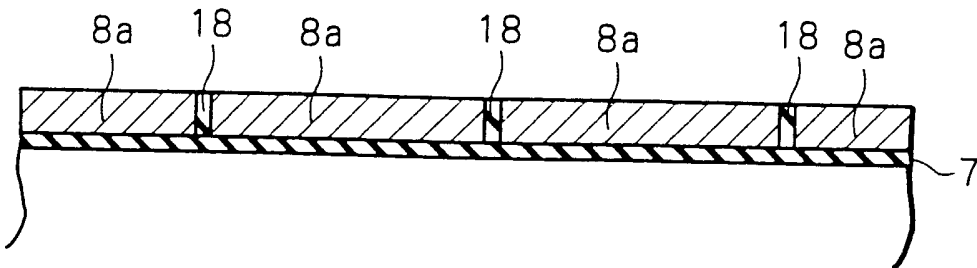


圖 68B



(請先閱讀背面之注意事項再行繪製)

裝

訂

線

圖式

圖 69A

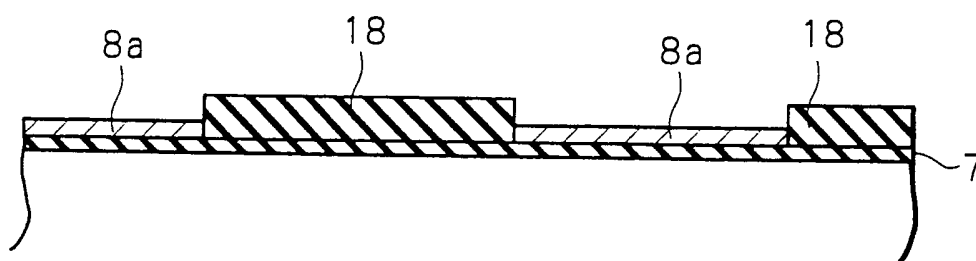
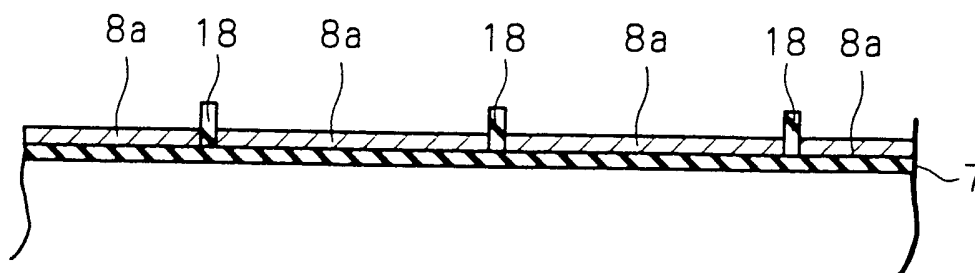


圖 69B



(請先閱讀背面之注意事項再行繪製)

裝

訂

線

圖式

圖 70A

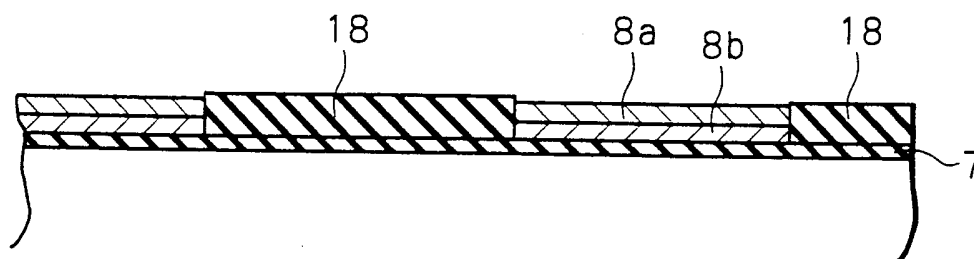
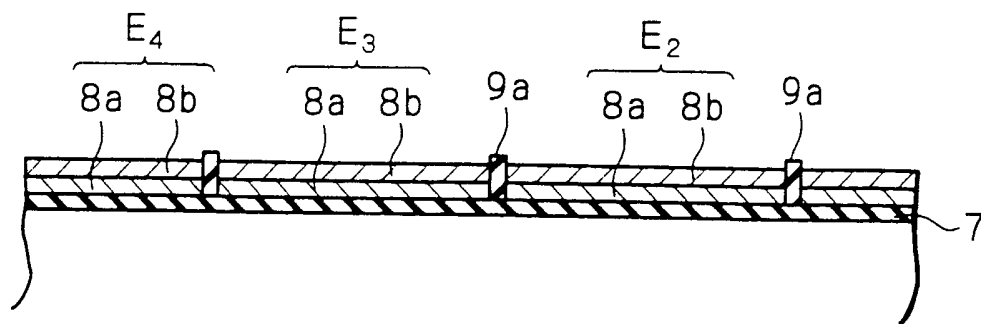


圖 70B



(請先閱讀背面之注意事項再行繪製)

裝

訂

冰

圖式

圖 71A

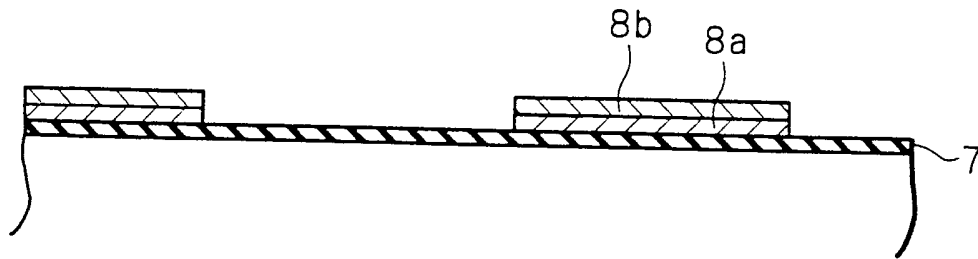
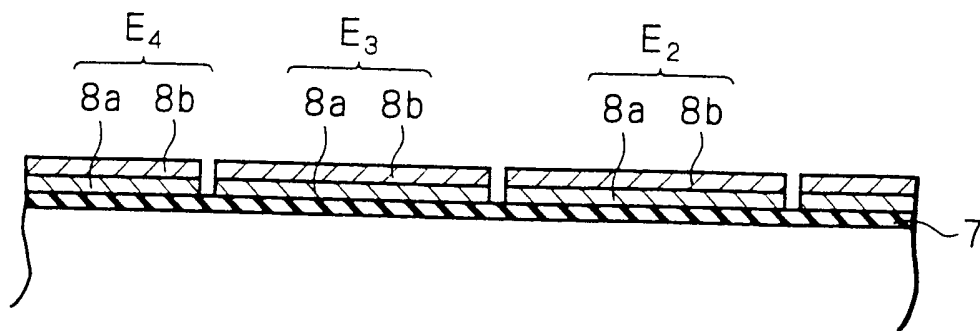


圖 71B



(請先閱讀背面之注意事項再行繪製)

裝

訂

原

圖式

圖 72A

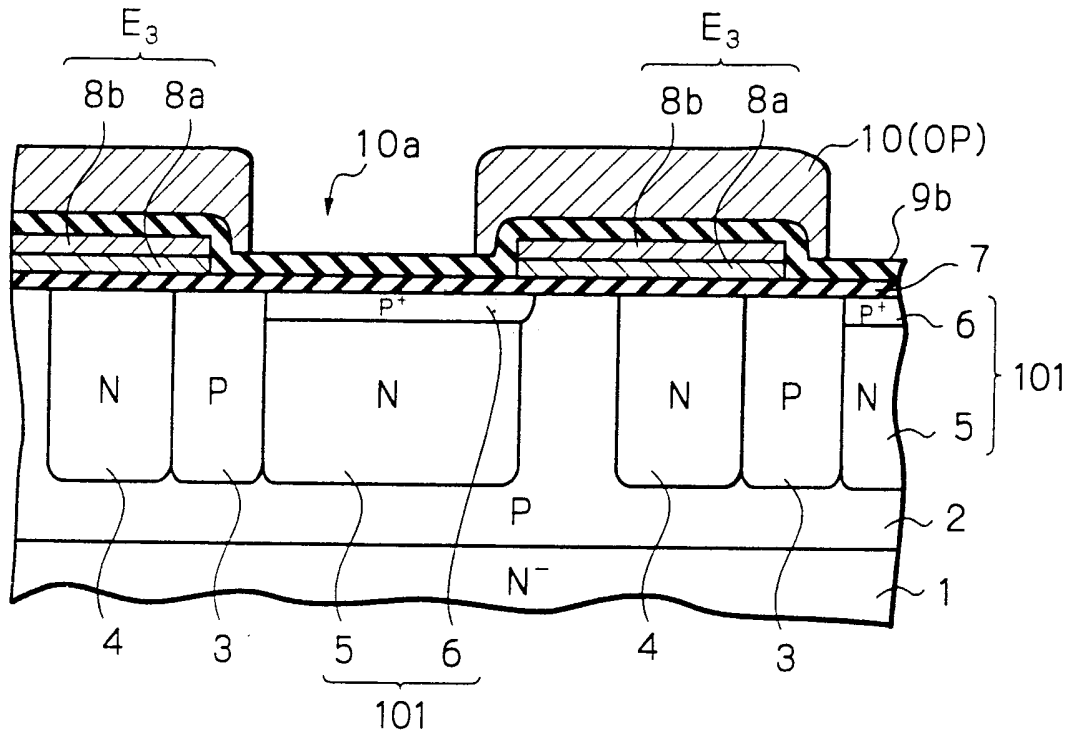
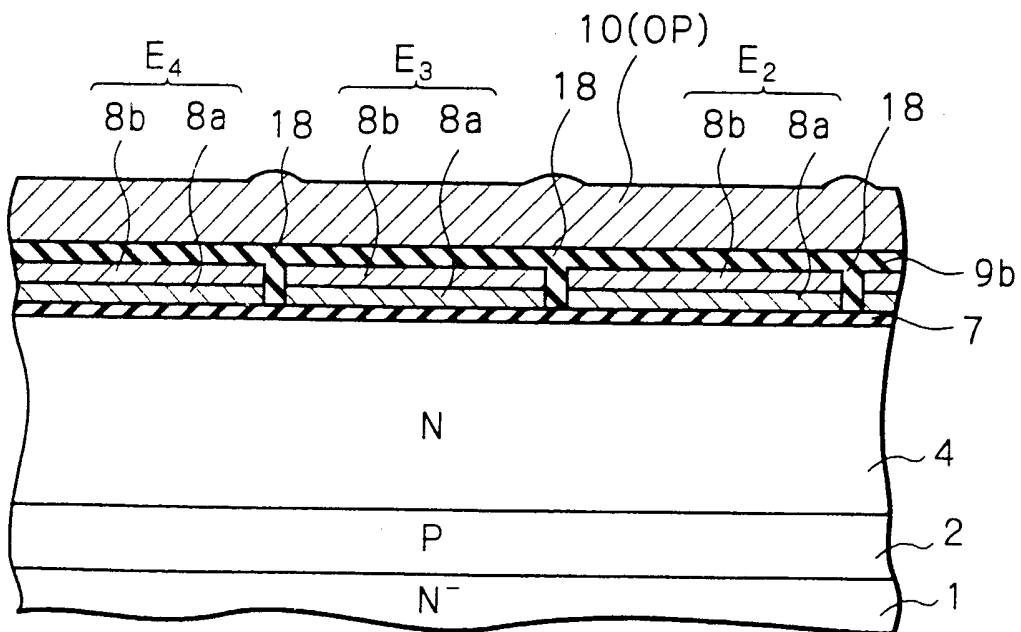


圖 72B



(請先閱讀背面之注意事項再行繪製)