

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6430009号
(P6430009)

(45) 発行日 平成30年11月28日 (2018.11.28)

(24) 登録日 平成30年11月9日 (2018.11.9)

(51) Int. Cl.

F I

HO 1 L 21/301 (2006.01)
 B 2 8 D 5/00 (2006.01)
 B 2 6 F 3/00 (2006.01)
 HO 1 S 5/02 (2006.01)
 HO 1 L 33/00 (2010.01)

HO 1 L 21/78 U
 HO 1 L 21/78 Q
 HO 1 L 21/78 S
 B 2 8 D 5/00 A
 B 2 6 F 3/00 A

請求項の数 10 (全 37 頁) 最終頁に続く

(21) 出願番号 特願2017-527448 (P2017-527448)
 (86) (22) 出願日 平成28年7月4日 (2016.7.4)
 (86) 国際出願番号 PCT/JP2016/069764
 (87) 国際公開番号 W02017/006902
 (87) 国際公開日 平成29年1月12日 (2017.1.12)
 審査請求日 平成29年11月22日 (2017.11.22)
 (31) 優先権主張番号 特願2015-135801 (P2015-135801)
 (32) 優先日 平成27年7月7日 (2015.7.7)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000006013
 三菱電機株式会社
 東京都千代田区丸の内二丁目7番3号
 (74) 代理人 110001195
 特許業務法人深見特許事務所
 (72) 発明者 吉川 兼司
 東京都千代田区丸の内二丁目7番3号 三
 菱電機株式会社内
 (72) 発明者 鈴木 正人
 東京都千代田区丸の内二丁目7番3号 三
 菱電機株式会社内

審査官 中田 剛史

最終頁に続く

(54) 【発明の名称】 半導体素子の製造方法

(57) 【特許請求の範囲】

【請求項 1】

ウェハの主面の第1の領域に、第1の方向と前記第1の方向に交差する第2の方向とに沿って配列される複数の半導体素子を形成することと、

前記ウェハの前記主面の前記第1の領域における前記複数の半導体素子の間に、複数の劈開溝群を形成することと、

前記第1の領域とは異なる前記ウェハの前記主面の第2の領域に劈開起点部を形成することと、

分割基準線に沿って前記ウェハを劈開して、前記複数の半導体素子を互いに分離することとを備え、

前記複数の劈開溝群及び前記劈開起点部は、前記分割基準線上に配置され、

前記複数の半導体素子のうち、前記第1の方向及び前記第2の方向において互いに隣り合う4つの前記半導体素子に対して、前記複数の劈開溝群の少なくとも1つが配置され、

前記複数の劈開溝群は、各々、前記分割基準線上に配置される複数の劈開溝を含み、

前記複数の半導体素子は、各々、活性領域を含み、

前記複数の劈開溝群は、前記活性領域に隣り合いかつ前記活性領域に対して前記劈開起点部側に位置する第1劈開溝群を含み、

前記活性領域と前記第1劈開溝群の前記劈開溝との間の最小間隔は、前記第1劈開溝群において互いに隣り合う前記劈開溝の間の間隔よりも大きい、半導体素子の製造方法。

【請求項 2】

前記複数の劈開溝群は、前記活性領域に隣り合いかつ前記活性領域に対して前記劈開起点部側とは反対側に位置する第2劈開溝群をさらに含み、

前記複数の劈開溝群を形成することは、前記第1劈開溝群と前記活性領域との間の第1の距離が前記第2劈開溝群と前記活性領域との間の第2の距離よりも大きくなるように、前記複数の劈開溝群を形成することを含む、請求項1に記載の半導体素子の製造方法。

【請求項3】

前記複数の劈開溝は、前記分割基準線に直交する断面において、V字の形状を有する、請求項1または請求項2に記載の半導体素子の製造方法。

【請求項4】

前記劈開起点部を形成することは、前記ウェハをエッチングすることによって劈開起点溝を形成することを含む、請求項1から請求項3のいずれか1項に記載の半導体素子の製造方法。

【請求項5】

前記複数の劈開溝群及び前記劈開起点溝は共通の工程で形成される、請求項4に記載の半導体素子の製造方法。

【請求項6】

前記劈開起点部側とは反対側の前記複数の劈開溝の第1端部は、前記劈開起点部側とは反対側に向かうにつれて先細となる形状を有する、請求項1から請求項5のいずれか1項に記載の半導体素子の製造方法。

【請求項7】

前記劈開起点部側の前記複数の劈開溝の第2端部は、前記劈開起点部側に向かうにつれて先細となる形状を有する、請求項6に記載の半導体素子の製造方法。

【請求項8】

前記複数の劈開溝群を形成することは、前記ウェハの前記主面を平面視したときに、互いに等しい底面の面積を有する前記複数の劈開溝を形成することを含む、請求項1から請求項7のいずれか1項に記載の半導体素子の製造方法。

【請求項9】

前記複数の劈開溝は各々、互いに隣り合う第1の劈開溝と第2の劈開溝とを含み、前記第2の劈開溝は、前記第1の劈開溝に対して、前記劈開起点部側とは反対側に位置し、

前記第2の劈開溝の第2の溝幅は、前記第1の劈開溝の第1の溝幅よりも狭い、請求項1から請求項7のいずれか1項に記載の半導体素子の製造方法。

【請求項10】

前記複数の半導体素子は、半導体レーザまたは発光ダイオードである、請求項1から請求項9のいずれか1項に記載の半導体素子の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体素子の製造方法に関する。

【背景技術】

【0002】

ウェハの主面上に複数の半導体素子を形成する第1の工程と、複数の半導体素子の間に劈開溝を形成する第2の工程と、ウェハに荷重を加えることにより、劈開溝に沿ってウェハを劈開する第3の工程とを備える半導体素子の製造方法が知られている（特許文献1を参照）。

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開2003-86900号公報

【発明の概要】

10

20

30

40

50

【発明が解決しようとする課題】**【0004】**

しかしながら、半導体素子の製造方法では、劈開溝が配列される分割基準線から大きくずれた位置でウェハが分割されて、半導体素子の製造歩留りが低下するという課題がある。一例として、複数の半導体素子及び劈開溝が、ウェハの劈開線に対して、ウェハの主面内の方位角の方向に傾いて形成されることがある。複数の半導体素子及び劈開溝がウェハの劈開線に対して傾いて形成されると、半導体素子の分割線が劈開溝にガイドされることなく、ウェハの劈開線に沿って複数の半導体素子が分割される。そのため、劈開溝が配列される分割基準線から大きくずれた位置でウェハが分割されて、半導体素子の製造歩留りが低下する。

10

【0005】

本発明は、上記の課題を鑑みてなされたものであり、その目的は、半導体素子の製造歩留りを向上させることができる半導体素子の製造方法を提供することである。

【課題を解決するための手段】**【0006】**

本発明の半導体素子の製造方法は、ウェハの主面に、第1の方向と第1の方向に交差する第2の方向とに沿って配列される複数の半導体素子を形成することと、複数の半導体素子の間に複数の劈開溝群を形成することと、分割基準線に沿ってウェハを劈開して、複数の半導体素子を互いに分離することとを備える。複数の劈開溝群は、分割基準線上に配置される。複数の半導体素子のうち、第1の方向及び第2の方向において互いに隣り合う4つの半導体素子に対して、複数の劈開溝群の少なくとも1つが配置される。複数の劈開溝群は、各々、分割基準線上に配置される複数の劈開溝を含む。

20

【発明の効果】**【0007】**

本発明の半導体素子の製造方法によれば、複数の半導体素子の間に形成される複数の劈開溝群の各々に含まれる複数の劈開溝は、分割線が分割基準線に十分近づくように、分割線を補正することができる。複数の劈開溝を含む複数の劈開溝群は、分割基準線から大きくずれた位置でウェハが分割されることを防ぐことができる。本実施の形態の半導体素子の製造方法は、半導体素子の製造歩留りを向上させることができる。

【図面の簡単な説明】

30

【0008】

【図1】本発明の実施の形態1に係る半導体素子の製造方法のフローチャートを示す図である。

【図2】本発明の実施の形態1に係る半導体素子の製造方法の一工程を示す概略平面図である。

【図3】本発明の実施の形態1に係る半導体素子の製造方法の一工程の、図2に示される領域IIIの概略部分拡大平面図である。

【図4】本発明の実施の形態1に係る半導体素子の製造方法の一工程の、図3に示される断面線IV-IVの概略部分拡大断面図である。

【図5】本発明の実施の形態1の第1変形例に係る半導体素子の製造方法の一工程の、概略部分拡大断面図である。

40

【図6】本発明の実施の形態1の第2変形例に係る半導体素子の製造方法の一工程の、概略部分拡大断面図である。

【図7】本発明の実施の形態1に係る半導体素子の製造方法における、ウェハを劈開する工程を示す概略部分拡大斜視図である。

【図8】本発明の実施の形態1に係る半導体素子の製造方法における、ウェハを劈開する工程を示す概略部分拡大平面図である。

【図9】本発明の実施の形態1に係る半導体素子の製造方法における、ウェハを劈開する工程後のウェハの概略部分拡大断面図である。

【図10】本発明の実施の形態1に係る半導体素子の製造方法における、劈開溝群による

50

分割面の補正の効果を表すグラフを示す図である。

【図 1 1】本発明の実施の形態 2 に係る半導体素子の製造方法の一工程の概略部分拡大平面図である。

【図 1 2】本発明の実施の形態 2 に係る半導体素子の製造方法における、ウェハを劈開する工程後のウェハの概略部分拡大断面図である。

【図 1 3】本発明の実施の形態 3 に係る半導体素子の製造方法の一工程の概略部分拡大平面図である。

【図 1 4】本発明の実施の形態 4 に係る半導体素子の製造方法の一工程の概略部分拡大平面図である。

【図 1 5】本発明の実施の形態 5 に係る半導体素子の製造方法のフローチャートを示す図である。 10

【図 1 6】本発明の実施の形態 5 に係る半導体素子の製造方法の一工程を示す概略平面図である。

【図 1 7】本発明の実施の形態 5 に係る半導体素子の製造方法における、誘導溝群の概略部分拡大平面図である。

【図 1 8】本発明の実施の形態 5 に係る半導体素子の製造方法における、ウェハを劈開する工程を示す概略部分拡大斜視図である。

【図 1 9】本発明の実施の形態 5 に係る半導体素子の製造方法における、ウェハを劈開する工程を示す概略部分拡大平面図である。

【図 2 0】本発明の実施の形態 5 に係る半導体素子の製造方法における、ウェハを劈開する工程後のウェハの劈開面における断面写真を示す図である。 20

【図 2 1】本発明の実施の形態 5 に係る半導体素子の製造方法における、ウェハを劈開する工程後のウェハの概略部分拡大斜視図である。

【図 2 2】比較例の半導体素子の製造方法の一工程を示す、概略部分拡大平面図である。

【図 2 3】本発明の実施の形態 5 に係る半導体素子の製造方法における、誘導溝による分割線の補正の効果を表すグラフを示す図である。

【図 2 4】本発明の実施の形態 6 に係る半導体素子の製造方法における、誘導溝群の概略部分拡大平面図である。

【図 2 5】本発明の実施の形態 7 に係る半導体素子の製造方法における、誘導溝群の概略部分拡大平面図である。 30

【図 2 6】本発明の実施の形態 8 に係る半導体素子の製造方法における、誘導溝群の概略部分拡大平面図である。

【図 2 7】本発明の実施の形態 9 に係る半導体素子の製造方法における、誘導溝群の概略部分拡大平面図である。

【図 2 8】本発明の実施の形態 1 0 に係る半導体素子の製造方法における、誘導溝群の概略部分拡大平面図である。

【図 2 9】本発明の実施の形態 1 1 に係る半導体素子の製造方法のフローチャートを示す図である。

【図 3 0】本発明の実施の形態 1 1 に係る半導体素子の製造方法の一工程を示す概略平面図である。 40

【図 3 1】本発明の実施の形態 1 1 に係る半導体素子の製造方法における、誘導溝群の概略部分拡大平面図である。

【図 3 2】本発明の実施の形態 1 2 に係る半導体素子の製造方法における、誘導溝群の概略部分拡大平面図である。

【図 3 3】本発明の実施の形態 1 3 に係る半導体素子の製造方法における、誘導溝群の概略部分拡大平面図である。

【図 3 4】本発明の実施の形態 1 4 に係る半導体素子の製造方法における、誘導溝群の概略部分拡大平面図である。

【図 3 5】本発明の実施の形態 1 5 に係る半導体素子の製造方法のフローチャートを示す図である。 50

【図 3 6】本発明の実施の形態 1 5 に係る半導体素子の製造方法の一工程を示す概略平面図である。

【図 3 7】本発明の実施の形態 1 5 に係る半導体素子の製造方法の一工程の、図 3 6 に示される領域 X X X V I I の概略部分拡大平面図である。

【発明を実施するための形態】

【 0 0 0 9 】

以下、本発明の実施の形態を説明する。なお、同一の構成には同一の参照番号を付し、その説明は繰り返さない。

【 0 0 1 0 】

実施の形態 1 .

10

図 1 から図 1 0 を参照して、実施の形態 1 に係る半導体素子 1 2 の製造方法を説明する。

【 0 0 1 1 】

図 1 及び図 2 を参照して、本実施の形態に係る半導体素子 1 2 の製造方法は、ウェハ 1 1 の主面 1 1 m (図 7 を参照) の第 1 の領域に、第 1 の方向と、第 1 の方向に交差する第 2 の方向とに沿って配列される複数の半導体素子 1 2 を形成すること (S 1 1) を備える。ウェハ 1 1 の材料は、特に制限はないが、例えば、リン化インジウム (I n P) であってもよい。特定的には、第 2 の方向は、第 1 の方向に直交してもよい。第 1 の方向は、分割基準線 1 4 に平行であってもよい。本実施の形態では、複数の半導体素子 1 2 が、ウェハ 1 1 の劈開線 1 5 に対して、ウェハ 1 1 の主面 1 1 m (図 7 を参照) 内の方位角の方向

20

【 0 0 1 2 】

本明細書において、劈開線 1 5 は、ウェハ 1 1 の劈開面 1 1 s (図 7 を参照) とウェハ 1 1 の主面 1 1 m との交線を意味する。ウェハ 1 1 の劈開面 1 1 s は、劈開性を有するウェハ 1 1 の結晶面を意味する。本明細書において、分割基準線 1 4 は、ウェハ 1 1 を分割する基準となる線を意味する。

【 0 0 1 3 】

複数の半導体素子 1 2 は、例えば、半導体層、絶縁層及び電極を含んでいる。例えば、スパッタ法、真空蒸着法または化学気相成長 (C V D) 法などを用いて、ウェハ 1 1 の主面 1 1 m 上に半導体層、絶縁層及び電極が堆積されて、複数の半導体素子 1 2 が形成されてもよい。本実施の形態では、半導体素子 1 2 は、発光ダイオードまたは半導体レーザであり、活性領域 1 3 を含んでいる。複数の半導体素子 1 2 を分割することによって得られる複数の半導体素子 1 2 の各々の活性領域 1 3 から、光が放射される。本実施の形態では、活性領域 1 3 が延在する方向は、劈開線 1 5 に対して、ウェハ 1 1 の主面 1 1 m (図 7 を参照) 内の方位角の方向に傾いて形成されている。半導体素子 1 2 は、発光ダイオードまたは半導体レーザに限られず、例えば、縦型構造または横型構造を有するトランジスタであってもよい。

30

【 0 0 1 4 】

図 1 から図 3 を参照して、本実施の形態に係る半導体素子 1 2 の製造方法は、ウェハ 1 1 の主面 1 1 m の第 1 の領域における複数の半導体素子 1 2 の間に、複数の劈開溝群 2 0 を形成すること (S 1 2) と、第 1 の領域とは異なるウェハ 1 1 の主面 1 1 m (図 7 を参照) の第 2 の領域に劈開起点部 1 8 を形成すること (S 1 3) とを備える。複数の劈開溝群 2 0 及び劈開起点部 1 8 は、分割基準線 1 4 上に配置される。複数の半導体素子 1 2 のうち、第 1 の方向及び第 2 の方向において互いに隣り合う 4 つの半導体素子 1 2 に対して、複数の劈開溝群 2 0 の少なくとも 1 つが配置される。複数の劈開溝群 2 0 は、各々、分割基準線 1 4 上に配置される複数の劈開溝 2 1 , 2 2 , 2 3 を含む。

40

【 0 0 1 5 】

1 本の分割基準線 1 4 に対して、複数の劈開溝群 2 0 が配置されている。分割基準線 1 4 は、第 2 の方向において互いに隣り合う 2 つの半導体素子 1 2 の間に位置している。

【 0 0 1 6 】

50

図 2、図 8 及び図 9 を参照して、複数の劈開溝群 20 のうち第 1 の方向において互いに隣り合う 2 つの劈開溝群 20 は、活性領域 13 に対して対称に配置されている。具体的には、活性領域 13 に対して劈開起点部 18 側に位置する劈開溝群 20 と活性領域 13 との間の第 1 の距離 d_1 は、活性領域 13 に対して劈開起点部 18 側とは反対側に位置する劈開溝群 20 と活性領域 13 との間の第 2 の距離 d_2 に等しい。第 1 の距離 d_1 は、活性領域 13 に対して劈開起点部 18 側に位置する劈開溝群 20 と活性領域 13 の中心線との間の距離として定義される。第 2 の距離 d_2 は、活性領域 13 に対して劈開起点部 18 側とは反対側に位置する劈開溝群 20 と活性領域 13 の中心線との間の距離として定義される。

【0017】

本実施の形態では、複数の劈開溝群 20 は活性領域 13 に接しないように形成されている。複数の劈開溝 21, 22, 23 は、劈開線 15 に対して、ウェハ 11 の主面 11m において方位角の方向に傾いて形成されている。複数の劈開溝 21, 22, 23 が配列される方向は、活性領域 13 が延在する方向に直交している。

【0018】

複数の劈開溝群 20 を形成すること (S12) と、劈開起点部 18 を形成すること (S13) とは、いずれを先に行ってもよいし、両者を同時に行ってもよい。複数の劈開溝群 20 を形成すること (S12) と、劈開起点部 18 を形成すること (S13) とは、素子分離線 16s に沿って配置される半導体素子 12 の素子分離溝 (図示せず) を形成することと同時にも行われてもよい。これにより、半導体素子 12 の製造時間が短縮され得る。素子分離線 16s は、第 1 の方向において互いに隣り合う 2 つの半導体素子 12 の間に位置している。

【0019】

複数の劈開溝群 20 を形成することは、ウェハ 11 をエッチングすることを含んでもよい。劈開起点部 18 を形成することは、劈開起点溝 (18) を形成することを含んでもよい。劈開起点部 18 は劈開起点溝 (18) であってもよい。劈開起点部 18 が劈開起点溝 (18) である場合、劈開起点部 18 を形成することは、ウェハ 11 をエッチングすることを含んでもよい。複数の劈開溝群 20 及び劈開起点溝 (18) は、共通の工程で形成されてもよい。複数の劈開溝群 20 及び劈開起点溝 (18) が共通の工程で形成されることは、複数の劈開溝群 20 が形成される工程において劈開起点溝 (18) も形成されることを意味する。複数の劈開溝群 20 の各々に含まれる複数の劈開溝 21, 22, 23 は、例えば、 $10\mu\text{m}$ の深さを有する。

【0020】

具体的には、複数の劈開溝群 20 及び劈開起点溝 (18) は、フォトリソグラフィ工程によって形成された開口部を有するマスクを用いて、ウェハ 11 をエッチングすることによって、形成されてもよい。例えば、複数の半導体素子 12 が形成されたウェハ 11 の主面 11m 上に、スパッタ法またはプラズマ CVD 法などによって、二酸化珪素 (SiO_2) 膜が形成される。 SiO_2 膜の上にレジストが形成される。フォトリソグラフィ工程を用いて、レジストに開口部が形成される。

【0021】

開口部が形成されたレジストを用いて、 SiO_2 膜をドライエッチングして、 SiO_2 膜に開口部が形成される。 SiO_2 膜をドライエッチングする際に、エッチングガスとして、炭素、水素、フッ素等の元素を含む化合物からなるガスが使用されてもよい。開口部が形成された SiO_2 膜をマスクとして用いて、ウェハ 11 をエッチングする。このウェハ 11 のエッチングは、例えば、誘導結合型プラズマ反応性イオンエッチング (ICP-RIE) のようなドライエッチングであってもよいし、塩酸系のエッチャントを用いたウェットエッチングであってもよい。こうして、複数の劈開溝群 20 及び劈開起点溝 (18) は、共通のエッチング工程でウェハ 11 に形成されてもよい。

【0022】

本実施の形態の半導体素子 12 の製造方法において、複数の劈開溝群 20 を形成することは、ウェハ 11 の主面 11m を平面視したときに、互いに等しい底面の面積を有する複

10

20

30

40

50

数の劈開溝 2 1 , 2 2 , 2 3 を形成することを含んでもよい。ウェハ 1 1 の主面を平面視したときに、複数の劈開溝 2 1 , 2 2 , 2 3 は互いに等しい底面の面積を有するため、ウェハ 1 1 をエッチングして複数の劈開溝 2 1 , 2 2 , 2 3 を形成する際に使用されるマスクの開口の面積が同じである。劈開溝群 2 0 に含まれる複数の劈開溝 2 1 , 2 2 , 2 3 を同時に形成する場合に、複数の劈開溝 2 1 , 2 2 , 2 3 が互いに異なる深さを有することが抑制され得る。本実施の形態の半導体素子 1 2 の製造方法によれば、複数の劈開溝 2 1 , 2 2 , 2 3 による分割基準線 1 4 に向けた分割線 1 6 の補正の精度がさらに向上され、分割基準線 1 4 から大幅にずれてウェハ 1 1 が劈開されることがさらに抑制され得る。

【 0 0 2 3 】

これに対し、マスクの開口面積が異なれば、互いに異なる深さを有する複数の劈開溝が形成される。劈開溝の深さが相対的に深ければ、相対的に深い劈開溝においてウェハ 1 1 が割れやすくなる。劈開溝の深さが相対的に浅ければ、相対的に浅い劈開溝が分割線 1 6 を補正することが困難になる。

【 0 0 2 4 】

本明細書において、分割線 1 6 は、分割面とウェハ 1 1 の主面 1 1 m との交線を意味する。本明細書において、分割面は、ウェハ 1 1 を劈開するとき、実際にウェハ 1 1 が分割される面を意味する。

【 0 0 2 5 】

本実施の形態では、複数の劈開溝群 2 0 は、各々、3つの劈開溝 2 1 , 2 2 , 2 3 を含んでいる。複数の劈開溝群 2 0 は、各々、2つの劈開溝を含んでもよいし、4つ以上の劈開溝を含んでもよい。劈開溝 2 2 は、劈開溝 2 1 に対して、劈開起点部 1 8 側とは反対側（終点 F 側）に、間隔 2 0 G を空けて配置されている。劈開溝 2 3 は、劈開溝 2 2 に対して、劈開起点部 1 8 側とは反対側（終点 F 側）に、間隔 2 0 G を空けて配置されている。劈開溝 2 1 と劈開溝 2 2 との間の間隔は、劈開溝 2 2 と劈開溝 2 3 との間の間隔に等しくてもよいし、異なってもよい。互いに隣り合う複数の劈開溝 2 1 , 2 2 , 2 3 の間の間隔 2 0 G が大きくなると、劈開溝 2 1 , 2 2 , 2 3 の数が減少する。そのため、例えば、ウェハ 1 1 が I n P の材料からなる場合、互いに隣り合う複数の劈開溝 2 1 , 2 2 , 2 3 の間の間隔 2 0 G は、1 0 0 μ m 以下が好ましい。

【 0 0 2 6 】

ウェハ 1 1 の主面 1 1 m を平面視した時に、3つの劈開溝 2 1 , 2 2 , 2 3 は、各々、分割基準線 1 4 に沿う方向に細長い形状を有してもよい。劈開溝 2 1 は、分割基準線 1 4 に沿う方向に溝長 2 1 L を有し、分割基準線 1 4 に直交する方向に溝幅 2 1 W を有する。劈開溝 2 2 は、分割基準線 1 4 に沿う方向に溝長 2 2 L を有し、分割基準線 1 4 に直交する方向に溝幅 2 2 W を有する。劈開溝 2 3 は、分割基準線 1 4 に沿う方向に溝長 2 3 L を有し、分割基準線 1 4 に直交する方向に溝幅 2 3 W を有する。劈開溝 2 1 の溝幅 2 1 W の中心、劈開溝 2 2 の溝幅 2 2 W の中心及び劈開溝 2 3 の溝幅 2 3 W の中心は、分割基準線 1 4 上に位置してもよい。劈開溝 2 1 、劈開溝 2 2 及び劈開溝 2 3 は、互いに同じ形状を有してもよいし、互いに異なる形状を有してもよい。溝長 2 1 L 、溝長 2 2 L 及び溝長 2 3 L は互いに等しくてもよいし、互いに異なってもよい。溝幅 2 1 W 、溝幅 2 2 W 及び溝幅 2 3 W は互いに等しくてもよいし、互いに異なってもよい。

【 0 0 2 7 】

例えば、ウェハ 1 1 が I n P の材料からなる場合、複数の劈開溝 2 1 , 2 2 , 2 3 は、各々、5 μ m 以上 1 0 0 μ m 以下、好ましくは、1 0 μ m 以上 5 0 μ m 以下の溝長（2 1 L , 2 2 L , 2 3 L ）を有してもよい。複数の劈開溝 2 1 , 2 2 , 2 3 の溝長（2 1 L , 2 2 L , 2 3 L ）が小さくなると、劈開溝 2 1 , 2 2 , 2 3 の深さが小さくなる。劈開溝 2 1 , 2 2 , 2 3 の溝長（2 1 L , 2 2 L , 2 3 L ）及び深さが小さくなると、複数の劈開溝 2 1 , 2 2 , 2 3 によって、分割線 1 6 を分割基準線 1 4 に近づけることが困難になる。そのため、複数の劈開溝 2 1 , 2 2 , 2 3 は、各々、5 μ m 以上の溝長（2 1 L , 2 2 L , 2 3 L ）を有することが好ましい。複数の劈開溝 2 1 , 2 2 , 2 3 の溝長（2 1 L , 2 2 L , 2 3 L ）が大きくなると、複数の劈開溝 2 1 , 2 2 , 2 3 の数が減少する。複

10

20

30

40

50

数の劈開溝 2 1 , 2 2 , 2 3 の数が減少すると、分割線 1 6 を分割基準線 1 4 に近づけることが困難になる。そのため、複数の劈開溝 2 1 , 2 2 , 2 3 は、各々、1 0 0 μ m 以下の溝長 (2 1 L , 2 2 L , 2 3 L) を有することが好ましい。

【 0 0 2 8 】

例えば、ウェハ 1 1 が I n P の材料からなる場合、複数の劈開溝 2 1 , 2 2 , 2 3 は、各々、1 μ m 以上 2 0 μ m 以下、好ましくは、5 μ m 以上 1 5 μ m 以下の溝幅 (2 1 W , 2 2 W , 2 3 W) を有してもよい。複数の劈開溝 2 1 , 2 2 , 2 3 の溝幅 (2 1 W , 2 2 W , 2 3 W) が小さくなると、劈開溝 2 1 , 2 2 , 2 3 の深さが小さくなる。劈開溝 2 1 , 2 2 , 2 3 の溝幅 (2 1 W , 2 2 W , 2 3 W) 及び深さが小さくなると、複数の劈開溝 2 1 , 2 2 , 2 3 によって、分割線 1 6 を分割基準線 1 4 に近づけることが困難になる。そのため、複数の劈開溝 2 1 , 2 2 , 2 3 は、各々、1 μ m 以上の溝幅 (2 1 W , 2 2 W , 2 3 W) を有することが好ましい。複数の劈開溝 2 1 , 2 2 , 2 3 の溝幅 (2 1 W , 2 2 W , 2 3 W) が大きくなると、複数の劈開溝 2 1 , 2 2 , 2 3 の溝幅 (2 1 W , 2 2 W , 2 3 W) の端部が分割基準線 1 4 から遠く離れ、複数の劈開溝 2 1 , 2 2 , 2 3 によって、分割線 1 6 を分割基準線 1 4 に近づけることが困難になる。そのため、複数の劈開溝 2 1 , 2 2 , 2 3 は、各々、2 0 μ m 以下の溝幅 (2 1 W , 2 2 W , 2 3 W) を有することが好ましい。

10

【 0 0 2 9 】

複数の劈開溝 2 1 , 2 2 , 2 3 は、図 4 及び図 5 に示されるように、分割基準線 1 4 に直交する断面において、V 字の形状を有してもよい。図 4 及び図 5 に示されるように、複数の劈開溝 2 1 , 2 2 , 2 3 の底面は、分割基準線 1 4 に直交する断面において、V 字の形状を有してもよい。V 字の形状を有する複数の劈開溝 2 1 , 2 2 , 2 3 は、例えば、ウェハ 1 1 をウェットエッチングすることによって形成され得る。図 6 に示されるように、複数の劈開溝 2 1 , 2 2 , 2 3 は、分割基準線 1 4 に直交する断面において、矩形の形状を有してもよい。図 6 に示されるように、複数の劈開溝 2 1 , 2 2 , 2 3 の底面は、分割基準線 1 4 に直交する断面において、平坦であってもよい。

20

【 0 0 3 0 】

図 4 及び図 5 に示されるような V 字の形状を有する複数の劈開溝 2 1 , 2 2 , 2 3 が形成されたウェハ 1 1 を劈開するとき、複数の劈開溝 2 1 , 2 2 , 2 3 の V 字溝の先端に応力が集中する。そのため、V 字の形状を有する複数の劈開溝 2 1 , 2 2 , 2 3 の溝幅 (2 1 W , 2 2 W , 2 3 W) の中心で、ウェハ 1 1 が劈開されやすい。V 字の形状を有する複数の劈開溝 2 1 , 2 2 , 2 3 は、より高い精度で、分割線 1 6 を分割基準線 1 4 に近づけることができる。

30

【 0 0 3 1 】

本実施の形態に係る半導体素子 1 2 の製造方法は、ウェハ 1 1 を研削加工することをさらに備えてもよい。本実施の形態に係る半導体素子 1 2 の製造方法は、ウェハ 1 1 の主面 1 1 m と反対側のウェハ 1 1 の裏面に裏面電極を形成することをさらに備えてもよい。

【 0 0 3 2 】

図 1 及び図 7 から図 9 を参照して、本実施の形態に係る半導体素子 1 2 の製造方法は、ウェハ 1 1 を劈開して、複数の半導体素子 1 2 を互いに分離すること (S 1 4) を備える。具体的には、ウェハ 1 1 の裏側からブレード 1 9 を押し当てて、ウェハ 1 1 に荷重を加える。ウェハ 1 1 は、劈開起点部 1 8 から劈開線 1 5 に沿って劈開される。例えば、ウェハ 1 1 が (1 0 0) 面の主面 1 1 m を有するとき、劈開面 1 1 s は (0 - 1 - 1) 面であり、ウェハ 1 1 は、劈開起点部 1 8 から、[0 1 - 1] 方向または [0 - 1 1] 方向に向かって劈開される。図 2 及び図 7 に示されるように、ウェハ 1 1 は、黒丸で示される起点 S から白丸で示される終点 F に向かって、分割基準線 1 4 に沿って劈開される。本実施の形態では、起点 S 及び終点 F は、分割基準線 1 4 上に位置している。ウェハ 1 1 は、劈開起点部 1 8 から、ウェハ 1 1 の主面 1 1 m に沿う方向とウェハ 1 1 の主面 1 1 m に直交するウェハ 1 1 の厚さ方向とに劈開される。

40

【 0 0 3 3 】

50

本実施の形態では、ウェハ 1 1 の主面 1 1 m 内において、複数の半導体素子 1 2 及び複数の劈開溝 2 1 , 2 2 , 2 3 が、ウェハ 1 1 の劈開線 1 5 に対して、ウェハ 1 1 の主面 1 1 m 内の方位角の方向に傾いて形成されている。図 8 を参照して、複数の劈開溝 2 1 , 2 2 , 2 3 の配列方向である分割基準線 1 4 は、劈開線 1 5 に対して、方位角 θ だけずれている。劈開線 1 5 は、後に述べる溝無し分割線 1 7 に平行である。ウェハ 1 1 は、劈開起点部 1 8 から、分割基準線 1 4 に対して方位角 θ がだけ傾いた劈開線 1 5 に沿って分割される。ウェハ 1 1 の主面 1 1 m 内の方位角の方向における劈開線 1 5 に対する分割基準線 1 4 の傾きは、例えば、ウェハ 1 1 のオリフラの角度ずれ、及び、フォトリソグラフィ工程における複数の半導体素子 1 2 のパターンずれなどに起因して発生する。

【 0 0 3 4 】

10

本実施の形態では、複数の半導体素子 1 2 の間に、複数の劈開溝群 2 0 が形成されている。複数の劈開溝群 2 0 は、各々、分割基準線 1 4 上に配置される複数の劈開溝 2 1 , 2 2 , 2 3 を含んでいる。複数の劈開溝 2 1 , 2 2 , 2 3 内にはウェハ 1 1 が存在しないのに対し、複数の劈開溝 2 1 , 2 2 , 2 3 の周りには、ウェハ 1 1 が存在する。そのため、複数の劈開溝 2 1 , 2 2 , 2 3 の各々のエッジ部分、すなわちウェハ 1 1 のうち複数の劈開溝 2 1 , 2 2 , 2 3 の各々に面する部分に、応力が発生する。

【 0 0 3 5 】

劈開起点部 1 8 側とは反対側（終点 F 側）の複数の劈開溝 2 1 , 2 2 , 2 3 の第 1 端部と劈開起点部 1 8 側（起点 S 側）の複数の劈開溝 2 1 , 2 2 , 2 3 の第 2 端部とにおいて、この応力の方向は、分割基準線 1 4 に対して直交する。この応力によって、複数の劈開溝 2 1 , 2 2 , 2 3 の第 1 端部において、分割基準線 1 4 に対して方位角 θ がだけ傾いた分割線 1 6 は、分割基準線 1 4 に近づくように補正される。この応力によって、複数の劈開溝 2 1 , 2 2 , 2 3 の第 1 端部において、分割線 1 6 は、分割基準線 1 4 に向けて補正される。

20

【 0 0 3 6 】

図 9 に示されるように、複数の劈開溝 2 1 , 2 2 , 2 3 が分割線 1 6 を分割基準線 1 4 に向けて補正するとき、分割線 1 6 及び分割面に段差 2 5 が形成される。この段差 2 5 は、複数の劈開溝 2 1 , 2 2 , 2 3 から、劈開起点部 1 8 側から劈開起点部 1 8 とは反対側に向かう方向（起点 S から終点 F に向かう方向）と、ウェハ 1 1 の主面 1 1 m からウェハ 1 1 の裏面に向かう方向とに延在している。段差 2 5 の大きさが、複数の劈開溝 2 1 , 2 2 , 2 3 の各々における分割線 1 6 及び分割面の補正量に相当する。

30

【 0 0 3 7 】

図 1 0 を参照して、劈開溝群 2 0 による分割線 1 6 の補正の効果を説明する。図 1 0 の横軸の位置 x は、分割基準線 1 4 に沿う方向におけるウェハ 1 1 内の位置を表す。劈開起点部 1 8 に最も近い半導体素子 1 2 の劈開起点部 1 8 側の位置 x が、 $0 \mu\text{m}$ と定義される。劈開起点部 1 8 から最も離れた半導体素子 1 2 の劈開起点部 1 8 側とは反対側の位置 x は、例えば、 $14000 \mu\text{m}$ であってもよい。図 1 0 の縦軸の分割線 1 6 の位置 y は、位置 x における、分割基準線 1 4 からの分割線 1 6 のずれの大きさ（分割基準線 1 4 と分割線 1 6 との間の距離）を表す。

【 0 0 3 8 】

40

分割基準線 1 4 は、劈開線 1 5 に対して方位角 θ がだけ傾いている。そのため、複数の劈開溝 2 1 , 2 2 , 2 3 が形成されない比較例 1 では、図 8 に示される溝無し分割線 1 7 に示されるように、劈開起点部 1 8 から離れるにつれて、分割線 1 6 が分割基準線 1 4 から大きくずれる。比較例 2 では、第 1 の方向及び第 2 の方向において互いに隣り合う 4 つの半導体素子 1 2 に対して 1 つの劈開溝が形成されている。比較例 2 の劈開溝は、分割線 1 6 が分割基準線 1 4 に十分に近づくように、分割線 1 6 を補正することができない。

【 0 0 3 9 】

これに対し、本実施の形態では、第 1 の方向及び第 2 の方向において互いに隣り合う 4 つの半導体素子 1 2 に対して 1 つの劈開溝群 2 0 が形成されている。複数の劈開溝群 2 0 は、各々、3 つの複数の劈開溝 2 1 , 2 2 , 2 3 を含んでいる。本実施の形態における、

50

劈開起点部 1 8 から最も離れた半導体素子 1 2 における分割線 1 6 の位置 y は、比較例 1 の三分の一以下に減少している。本実施の形態によれば、複数の半導体素子 1 2 の間の複数の劈開溝 2 1 , 2 2 , 2 3 を含む劈開溝群 2 0 によって、分割線 1 6 が分割基準線 1 4 に十分近づくように、分割線 1 6 は補正され得る。

【 0 0 4 0 】

本実施の形態の変形例では、複数の劈開溝群は、各々、2つの劈開溝（例えば、図 3 6 及び図 3 7 に示される劈開溝群 2 0 j ）を含んでいる。本実施の形態の変形例における、劈開起点部 1 8 から最も離れた半導体素子 1 2 における分割線 1 6 の位置 y は、比較例 1 の三分の一以下に減少している。本実施の形態の変形例においても、複数の半導体素子 1 2 の間の2つの劈開溝を含む劈開溝群によって、分割線 1 6 が分割基準線 1 4 に十分近づくように、分割線 1 6 は補正され得る。

10

【 0 0 4 1 】

ウェハ 1 1 を劈開して、複数の半導体素子 1 2 を互いに分離すること（S 1 4）は、素子分離溝が配置されている素子分離線 1 6 s に沿って複数の半導体素子 1 2 を互いに分離することを含んでもよい。

【 0 0 4 2 】

本実施の形態の半導体素子 1 2 の製造方法の効果を説明する。

本実施の形態の半導体素子 1 2 の製造方法は、ウェハ 1 1 の主面 1 1 m の第 1 の領域に、第 1 の方向と第 1 の方向に交差する第 2 の方向とに沿って配列される複数の半導体素子 1 2 を形成すること（S 1 1）を備える。本実施の形態の半導体素子 1 2 の製造方法は、ウェハ 1 1 の主面 1 1 m の第 1 の領域における複数の半導体素子 1 2 の間に、複数の劈開溝群 2 0 を形成すること（S 1 2）と、第 1 の領域とは異なるウェハ 1 1 の主面 1 1 m の第 2 の領域に劈開起点部 1 8 を形成すること（S 1 3）とを備える。本実施の形態の半導体素子 1 2 の製造方法は、分割基準線 1 4 に沿ってウェハ 1 1 を劈開して、複数の半導体素子 1 2 を互いに分離すること（S 1 4）を備える。複数の劈開溝群 2 0 及び劈開起点部 1 8 は、分割基準線 1 4 上に配置される。複数の半導体素子 1 2 のうち、第 1 の方向及び第 2 の方向において互いに隣り合う4つの半導体素子 1 2 に対して、複数の劈開溝群 2 0 の少なくとも1つが配置される。複数の劈開溝群 2 0 は、各々、分割基準線 1 4 上に配置される複数の劈開溝 2 1 , 2 2 , 2 3 を含む。

20

【 0 0 4 3 】

本実施の形態の半導体素子 1 2 の製造方法によれば、分割基準線 1 4 がウェハ 1 1 の劈開線 1 5 に対してウェハ 1 1 の主面 1 1 m 内の方位角の方向に傾いていても、複数の半導体素子 1 2 の間に形成される複数の劈開溝群 2 0 の各々に含まれる複数の劈開溝 2 1 , 2 2 , 2 3 は、分割線 1 6 が分割基準線 1 4 に十分近づくように、分割線 1 6 を補正することができる。複数の劈開溝 2 1 , 2 2 , 2 3 を含む複数の劈開溝群 2 0 は、分割基準線 1 4 から大きくずれた位置でウェハ 1 1 が分割されることを防ぐことができる。本実施の形態の半導体素子 1 2 の製造方法は、半導体素子 1 2 の製造歩留りを向上させることができる。

30

【 0 0 4 4 】

本実施の形態の半導体素子 1 2 の製造方法では、複数の劈開溝 2 1 , 2 2 , 2 3 は、分割基準線 1 4 に直交する断面において、V字の形状を有してもよい。ウェハ 1 1 を劈開するとき、複数の劈開溝 2 1 , 2 2 , 2 3 のV字溝の先端に応力が集中する。V字の形状を有する複数の劈開溝 2 1 , 2 2 , 2 3 の溝幅（2 1 W , 2 2 W , 2 3 W ）の中心で、ウェハ 1 1 が劈開されやすい。V字の形状を有する複数の劈開溝 2 1 , 2 2 , 2 3 は、より高い精度で、分割線 1 6 を分割基準線 1 4 に近づけることができる。

40

【 0 0 4 5 】

本実施の形態の半導体素子 1 2 の製造方法において、劈開起点部 1 8 を形成することは、ウェハ 1 1 をエッチングすることによって劈開起点溝（1 8）を形成することを含んでもよい。劈開起点溝（1 8）をエッチングによって形成することは、劈開起点溝（1 8）の周囲にクラックが形成されることを抑制する。本実施の形態の半導体素子 1 2 の製造方

50

法によれば、このクラックのために分割基準線が 1 4 から大きくずれた位置でウェハ 1 1 が劈開されることが抑制されて、ウェハ 1 1 が、分割基準線 1 4 に沿って劈開され得る。これに対し、劈開起点溝 (1 8) がスクライブによってウェハ 1 1 に形成されると、劈開起点溝 (1 8) の周囲に、様々な方向に延びるクラックが形成される。このクラックによって、分割基準線 1 4 から大きくずれた位置でウェハ 1 1 は劈開され得る。

【 0 0 4 6 】

本実施の形態の半導体素子 1 2 の製造方法において、複数の劈開溝群 2 0 及び劈開起点溝 (1 8) は共通の工程で形成されてもよい。本実施の形態の半導体素子 1 2 の製造方法によれば、半導体素子 1 2 の製造工程の数を減少させることができ、半導体素子 1 2 を効率的に製造することができる。

10

【 0 0 4 7 】

本実施の形態の半導体素子 1 2 の製造方法において、複数の劈開溝群 2 0 を形成することは、ウェハ 1 1 の主面 1 1 m を平面視したときに、互いに等しい底面の面積を有する複数の劈開溝 2 1 , 2 2 , 2 3 を形成することを含んでもよい。複数の劈開溝 2 1 , 2 2 , 2 3 は互いに等しい底面の面積を有するため、複数の劈開溝 2 1 , 2 2 , 2 3 が互いに異なる深さを有することが抑制され得る。本実施の形態の半導体素子 1 2 の製造方法によれば、複数の劈開溝 2 1 , 2 2 , 2 3 による分割基準線 1 4 に向けた分割線 1 6 の補正の精度がさらに向上され、分割基準線 1 4 から大幅にずれてウェハ 1 1 が劈開されることがさらに抑制され得る。

【 0 0 4 8 】

20

実施の形態 2 .

図 1 1 及び図 1 2 を参照して、実施の形態 2 に係る半導体素子 1 2 の製造方法を説明する。本実施の形態の半導体素子 1 2 の製造方法は、基本的には、実施の形態 1 の半導体素子 1 2 の製造方法と同様の工程を備え、同様の効果を奏するが、主に以下の点で異なる。

【 0 0 4 9 】

複数の半導体素子 1 2 は活性領域 1 3 を含む。複数の劈開溝群 2 0 a は、活性領域 1 3 に隣り合いかつ活性領域 1 3 に対して劈開起点部 1 8 側に位置する第 1 劈開溝群 2 0 a 1 と、活性領域 1 3 に隣り合いかつ活性領域 1 3 に対して劈開起点部 1 8 側とは反対側に位置する第 2 劈開溝群 2 0 a 2 とを含む。第 1 劈開溝群 2 0 a 1 及び第 2 劈開溝群 2 0 a 2 は、各々、複数の劈開溝 2 1 , 2 2 , 2 3 を含んでいる。複数の劈開溝群 2 0 a を形成することは、第 1 劈開溝群 2 0 a 1 と活性領域 1 3 との間の第 1 の距離 d_1 が第 2 劈開溝群 2 0 a 2 と活性領域 1 3 との間の第 2 の距離 d_2 よりも大きくなるように、複数の劈開溝群 2 0 a を形成することを含む。

30

【 0 0 5 0 】

半導体素子 1 2 が半導体レーザまたは発光ダイオードであるとき、段差 2 5 は、半導体素子 1 2 の発光効率を低下させる。本実施の形態の製造方法では、第 1 劈開溝群 2 0 a 1 と活性領域 1 3 との間の第 1 の距離 d_1 は、第 2 劈開溝群 2 0 a 2 と活性領域 1 3 との間の第 2 の距離 d_2 よりも大きい。そのため、本実施の形態の製造方法における段差 2 5 と活性領域 1 3 との距離 d_4 (図 1 2 を参照) は、実施の形態 1 の製造方法における段差 2 5 と活性領域 1 3 との距離 d_3 (図 9 を参照) よりも大きい。本実施の形態の半導体素子 1 2 の製造方法によれば、向上した発光効率を有する半導体素子 1 2 が向上した製造歩留りで製造され得る。

40

【 0 0 5 1 】

実施の形態 3 .

図 1 3 を参照して、実施の形態 3 に係る半導体素子 1 2 の製造方法を説明する。本実施の形態の半導体素子 1 2 の製造方法は、基本的には、実施の形態 1 の半導体素子 1 2 の製造方法と同様の工程を備えるが、主に以下の点で異なる。

【 0 0 5 2 】

本実施の形態の半導体素子 1 2 の製造方法は、複数の劈開溝群 2 0 b を形成することを含む。複数の劈開溝群 2 0 b は、各々、複数の劈開溝 (2 1 b , 2 2 b , 2 3 b) を含む

50

。劈開起点部 1 8 側とは反対側（終点 F 側）の複数の劈開溝（2 1 b , 2 2 b , 2 3 b ）の第 1 端部は、劈開起点部 1 8 側とは反対側（終点 F 側）に向かうにつれて先細となる形状を有する。本実施の形態の半導体素子 1 2 の製造方法では、劈開起点部 1 8 側（起点 S 側）の複数の劈開溝（2 1 b , 2 2 b , 2 3 b ）の第 2 端部は、劈開起点部 1 8 側（起点 S 側）に向かうにつれて先細となる形状を有してもよい。

【 0 0 5 3 】

本実施の形態における複数の劈開溝（2 1 b , 2 2 b , 2 3 b ）は、分割基準線 1 4 に直交する断面において、図 6 に示されるような矩形状の形状を有してもよい。複数の劈開溝（2 1 b , 2 2 b , 2 3 b ）は、図 4 及び図 5 に示されるように、分割基準線 1 4 に直交する断面において、V 字の形状を有してもよい。

10

【 0 0 5 4 】

本実施の形態の半導体素子 1 2 の製造方法の効果を説明する。本実施の形態の半導体素子 1 2 の製造方法の効果は、実施の形態 1 の半導体素子 1 2 の製造方法と同様の効果に加えて、主に以下の効果を奏する。

【 0 0 5 5 】

本実施の形態の半導体素子 1 2 の製造方法では、劈開起点部 1 8 側とは反対側（終点 F 側）の複数の劈開溝（2 1 b , 2 2 b , 2 3 b ）の第 1 端部は、劈開起点部 1 8 側とは反対側（終点 F 側）に向かうにつれて先細となる形状を有する。複数の劈開溝（2 1 b , 2 2 b , 2 3 b ）の各々のエッジ部分、すなわちウェハ 1 1 のうち複数の劈開溝（2 1 b , 2 2 b , 2 3 b ）の各々に面する部分に、応力が発生する。この応力は、複数の劈開溝（2 1 b , 2 2 b , 2 3 b ）の第 1 端部の先細の先端に集中する。

20

【 0 0 5 6 】

ウェハ 1 1 を劈開するとき、複数の劈開溝（2 1 b , 2 2 b , 2 3 b ）の第 1 端部の先細の先端が位置する複数の劈開溝（2 1 b , 2 2 b , 2 3 b ）の溝幅の中心で、ウェハ 1 1 は劈開されやすい。複数の劈開溝（2 1 b , 2 2 b , 2 3 b ）が、分割基準線 1 4 に直交する断面において、図 6 に示されるような矩形状の形状を有していても、複数の劈開溝（2 1 b , 2 2 b , 2 3 b ）の第 1 端部において、分割基準線 1 4 に対して方位角の方向に傾いた分割線 1 6 は、より高い精度で分割基準線 1 4 に近づくように補正され得る。こうして、複数の半導体素子 1 2 が高い製造歩留りで製造され得る。

【 0 0 5 7 】

30

本実施の形態の半導体素子 1 2 の製造方法では、劈開起点部 1 8 側の複数の劈開溝（2 1 b , 2 2 b , 2 3 b ）の第 2 端部は、劈開起点部 1 8 側に向かうにつれて先細となる形状を有してもよい。複数の劈開溝（2 1 b , 2 2 b , 2 3 b ）の各々のエッジ部分、すなわちウェハ 1 1 のうち複数の劈開溝（2 1 b , 2 2 b , 2 3 b ）の各々に面する部分に、応力が発生する。この応力は、複数の劈開溝（2 1 b , 2 2 b , 2 3 b ）の第 2 端部の先細の先端に集中する。

【 0 0 5 8 】

ウェハ 1 1 を劈開するとき、複数の劈開溝（2 1 b , 2 2 b , 2 3 b ）の第 2 端部の先細の先端が位置する複数の劈開溝（2 1 b , 2 2 b , 2 3 b ）の溝幅の中心で、ウェハ 1 1 は劈開されやすい。複数の劈開溝（2 1 b , 2 2 b , 2 3 b ）が、分割基準線 1 4 に直交する断面において、図 6 に示されるような矩形状の形状を有していても、複数の劈開溝（2 1 b , 2 2 b , 2 3 b ）の第 2 端部において、分割基準線 1 4 に対して方位角の方向に傾いた分割線 1 6 は、より高い精度で分割基準線 1 4 に近づくように補正され得る。こうして、複数の半導体素子 1 2 が高い製造歩留りで製造され得る。

40

【 0 0 5 9 】

実施の形態 4 .

図 1 4 を参照して、実施の形態 4 に係る半導体素子 1 2 の製造方法を説明する。本実施の形態の半導体素子 1 2 の製造方法は、基本的には、実施の形態 1 の半導体素子 1 2 の製造方法と同様の工程を備えるが、主に以下の点で異なる。

【 0 0 6 0 】

50

本実施の形態の半導体素子 1 2 の製造方法は、複数の劈開溝群 2 0 c を形成することを含む。複数の劈開溝群 2 0 c は、各々、複数の劈開溝 (2 1 c , 2 2 c , 2 3 c) を含む。複数の劈開溝 (2 1 c , 2 2 c , 2 3 c) は各々、互いに隣り合う第 1 の劈開溝と第 2 の劈開溝とを含む。第 2 の劈開溝は、第 1 の劈開溝に対して、劈開起点部 1 8 側とは反対側 (終点 F 側) に位置する。

【 0 0 6 1 】

第 2 の劈開溝の第 2 の溝幅は、第 1 の劈開溝の第 1 の溝幅よりも狭い。例えば、劈開溝 2 1 c 及び劈開溝 2 2 c は、それぞれ、第 1 の劈開溝及び第 2 の劈開溝として見なされ得る。劈開溝 2 2 の溝幅 2 2 W は、劈開溝 2 1 の溝幅 2 1 W よりも狭い。例えば、劈開溝 2 2 c 及び劈開溝 2 3 c は、それぞれ、第 1 の劈開溝及び第 2 の劈開溝として見なされ得る。劈開溝 2 3 の溝幅 2 3 W は、劈開溝 2 2 の溝幅 2 2 W よりも狭い。特定的には、活性領域 1 3 に隣り合いかつ活性領域 1 3 に対して劈開起点部 1 8 側 (起点 S 側) に位置する劈開溝群 2 0 c は、複数の劈開溝 (2 1 c , 2 2 c , 2 3 c) を含む。この活性領域 1 3 に近づくにつれて、複数の劈開溝 (2 1 c , 2 2 c , 2 3 c) の溝幅 (2 1 W , 2 2 W , 2 3 W) が次第に減少するように、劈開溝群 2 0 c は構成されている。

10

【 0 0 6 2 】

本実施の形態の半導体素子 1 2 の製造方法の効果の説明する。本実施の形態の半導体素子 1 2 の製造方法の効果は、実施の形態 1 の半導体素子 1 2 の製造方法と同様の効果に加えて、主に以下の効果を奏する。

【 0 0 6 3 】

20

本実施の形態の半導体素子 1 2 の製造方法では、複数の劈開溝 (2 1 c , 2 2 c , 2 3 c) は各々、互いに隣り合う第 1 の劈開溝と第 2 の劈開溝とを含む。第 2 の劈開溝は、第 1 の劈開溝に対して、劈開起点部 1 8 側とは反対側 (終点 F 側) に位置する。第 2 の劈開溝の第 2 の溝幅は、第 1 の劈開溝の第 1 の溝幅よりも狭い。そのため、第 2 の劈開溝は、第 1 の劈開溝よりも、分割線 1 6 を分割基準線 1 4 のより近くに補正することができる。複数の劈開溝群 2 0 c の間において、分割基準線 1 4 に対して方位角の方向に傾いた分割線 1 6 は、より高い精度で分割基準線 1 4 に近づくように補正され得る。

【 0 0 6 4 】

実施の形態 5 .

図 1 5 から図 2 1 及び図 2 3 を参照して、実施の形態 5 に係る半導体素子 1 2 の製造方法を説明する。

30

【 0 0 6 5 】

図 1 5 及び図 1 6 を参照して、本実施の形態の半導体素子 1 2 の製造方法は、ウェハ 1 1 上において分割基準線 1 4 を挟む一方の領域と他方の領域とにそれぞれ複数の半導体素子 1 2 を形成すること (S 1 1) を備える。複数の半導体素子 1 2 を形成すること (S 1 1) の後のウェハ 1 1 を劈開すること (S 1 4) において、ウェハ 1 1 は、分割基準線 1 4 の矢印方向に向けて劈開される。ウェハ 1 1 は、黒丸で示された起点 S から白丸で示された終点 F まで劈開される。本実施の形態では、起点 S 及び終点 F は、分割基準線 1 4 上に位置している。本実施の形態では、分割基準線 1 4 と劈開線 1 5 とは互いに平行である。

40

【 0 0 6 6 】

ウェハ 1 1 の材料は、特に制限はないが、例えば、リン化インジウム (I n P) であってもよい。複数の半導体素子 1 2 は、行列状に配列されてもよい。複数の半導体素子 1 2 は、例えば、半導体層、絶縁層及び電極を含んでいる。実施の形態 1 と同様の方法によって、ウェハ 1 1 上に複数の半導体素子 1 2 が形成されてもよい。本実施の形態では、複数の半導体素子 1 2 の一対の側面は、分割基準線 1 4 にほぼ平行に形成される。本実施の形態では、半導体素子 1 2 は、発光ダイオードであり、活性領域 1 3 を含んでいる。複数の半導体素子 1 2 を分割することによって得られる複数の半導体素子 1 2 の各々の活性領域 1 3 から、光が放射される。本実施の形態では、活性領域 1 3 が延在する方向は、分割基準線 1 4 及び劈開線 1 5 に直交している。半導体素子 1 2 は、発光ダイオードに限られず

50

、例えば、縦型構造または横型構造を有するトランジスタであってもよい。

【 0 0 6 7 】

図 1 5 から図 1 7 を参照して、本実施の形態の半導体素子 1 2 の製造方法は、ウェハ 1 1 上に誘導溝群 3 0 を形成すること (S 2 2) を備える。1 本の分割基準線 1 4 に対し、1 つの誘導溝群 3 0 が形成されてもよい。複数の誘導溝群 3 0 を形成すること (S 2 2) は、半導体素子 1 2 の素子分離溝 (図示せず) を形成する工程と同時にに行われてもよい。これにより、半導体素子 1 2 の製造にかかる時間が短縮され得る。

【 0 0 6 8 】

複数の誘導溝群 3 0 の各々は、複数の誘導溝 (第 1 の誘導溝 3 2 、第 2 の誘導溝 3 3 、誘導溝 3 1 , 3 4 , 3 5) を含む。複数の誘導溝 (第 1 の誘導溝 3 2 、第 2 の誘導溝 3 3 、誘導溝 3 1 , 3 4 , 3 5) は、第 1 の誘導溝 3 2 と、第 2 の誘導溝 3 3 と、誘導溝 3 1 , 3 4 , 3 5 とを含む。第 2 の誘導溝 3 3 は、第 1 の誘導溝 3 2 から終点 F 側に離れて配置される。誘導溝 3 1 は、第 1 の誘導溝 3 2 から起点 S 側に離れて配置される。誘導溝 3 4 は、第 2 の誘導溝 3 3 から終点 F 側に離れて配置される。誘導溝 3 5 は、誘導溝 3 4 から終点 F 側に離れて配置される。第 1 の誘導溝 3 2 と第 2 の誘導溝 3 3 とは、分割基準線 1 4 を挟む一方の領域と他方の領域とにわたって配置される。すなわち、第 1 の誘導溝 3 2 は、一方の領域に第 1 の側面 3 2 p を有し、他方の領域に、第 3 の側面 3 2 q を有する。第 2 の誘導溝 3 3 は、一方の領域に第 2 の側面 3 3 p を有し、他方の領域に第 4 の側面 3 3 q を有する。

【 0 0 6 9 】

複数の誘導溝 (第 1 の誘導溝 3 2 、第 2 の誘導溝 3 3 、誘導溝 3 1 , 3 4 , 3 5) は、各々、分割基準線 1 4 に垂直な方向に溝幅 W 1 を有し、分割基準線 1 4 に平行な方向に溝長 W 2 を有する。複数の誘導溝 (第 1 の誘導溝 3 2 、第 2 の誘導溝 3 3 、誘導溝 3 1 , 3 4 , 3 5) は、分割基準線 1 4 に沿って、互いに溝間隔 3 0 G を空けて配置されている。起点 S は、誘導溝群 3 0 よりも劈開起点溝 1 8 d 側に位置する。起点 S は、分割基準線 1 4 に垂直な方向において、誘導溝 3 1 の溝幅 W 1 内に位置している。特定的には、起点 S は、分割基準線 1 4 に垂直な方向において、複数の誘導溝 (第 1 の誘導溝 3 2 、第 2 の誘導溝 3 3 、誘導溝 3 1 , 3 4 , 3 5) の溝幅 W 1 の中心に位置してもよい。

【 0 0 7 0 】

溝ステップ間隔 S 1 は、分割基準線 1 4 に沿う誘導溝 (例えば、第 1 の誘導溝 3 2) の側面のうち分割基準線 1 4 から遠い方の側面 (例えば、第 1 の側面 3 2 p) と分割基準線 1 4 との間の距離と、分割基準線 1 4 の方向に沿う隣の誘導溝 (例えば、第 2 の誘導溝 3 3) の側面のうち分割基準線 1 4 から遠い方の側面 (例えば、第 2 の側面 3 3 p) と分割基準線 1 4 との間の距離との差として定義される。具体的には、溝ステップ間隔 S 1 は、第 1 の側面 3 2 p と分割基準線 1 4 との距離と、第 2 の側面 3 3 p と分割基準線 1 4 との距離との間の差として定義される。分割基準線 1 4 に沿う側面は、分割基準線 1 4 に厳密に平行な側面である必要はない。本実施の形態では、第 1 の誘導溝 3 2 の第 1 の側面 3 2 p と第 3 の側面 3 2 q とは、分割基準線 1 4 を挟む。分割基準線 1 4 は、第 1 の誘導溝 3 2 の幅方向の中心を通る。第 2 の誘導溝 3 3 の第 2 の側面 3 3 p と第 4 の側面 3 3 q とは、分割基準線 1 4 を挟む。分割基準線 1 4 は、第 2 の誘導溝 3 3 の幅方向の中心を通る。溝ステップ間隔 S 1 は、隣り合う誘導溝の溝幅 W 1 の差の半分である。

【 0 0 7 1 】

例えば、ウェハ 1 1 が InP の材料からなり、かつ、100 μm の厚さを有する場合、溝ステップ間隔 S 1 は約 5 μm 以下であり、溝間隔 3 0 G は約 10 μm から約 100 μm であり、溝幅 W 1 は約 10 μm から約 100 μm であり、誘導溝 (第 1 の誘導溝 3 2 、第 2 の誘導溝 3 3 、誘導溝 3 1 , 3 4 , 3 5) の深さは約 5 μm 以上であることが好ましい。溝幅 W 1 、溝長 W 2 、溝間隔 3 0 G 及び溝ステップ間隔 S 1 は、ウェハ 1 1 の大きさ及び厚さ、並びに、ウェハ 1 1 内に形成される複数の半導体素子 1 2 の数などに応じて適宜定められ得る。

【 0 0 7 2 】

10

20

30

40

50

第1の誘導溝32の第1の側面32p及び第2の誘導溝33の第2の側面33pは、分割基準線14を挟む一方の領域に位置している。第1の誘導溝32の第1の側面32p及び第2の誘導溝33の第2の側面33pは、分割基準線14に沿う側面である。第1の誘導溝32の第1の側面32p及び第2の誘導溝33の第2の側面33pは、起点Sから終点Fに向かう方向に沿う側面である。本実施の形態では、起点Sは分割基準線14上に位置するので、分割基準線14に沿う側面は、起点Sから終点Fへ向かう方向に沿う側面である。

【0073】

第1の側面32pに対向する第1の誘導溝32の第3の側面32qは、分割基準線14を挟む他方の領域に位置している。第2の側面33pに対向する第2の誘導溝33の第4の側面33qは、分割基準線14を挟む他方の領域に位置している。第1の誘導溝32の第3の側面32q及び第2の誘導溝33の第4の側面33qは、分割基準線14に沿う側面である。第1の誘導溝32の第1の側面32pと第3の側面32qとは、分割基準線14を挟む。第2の誘導溝33の第2の側面33pと第4の側面33qとは、分割基準線14を挟む。

【0074】

図17に示されるように、誘導溝群30は、複数の誘導溝（第1の誘導溝32、第2の誘導溝33、誘導溝31、34、35）を含む。第1の誘導溝32は、起点S側から2つ目（紙面上右から2つ目）の誘導溝であり、第2の誘導溝33は、起点S側から3つ目の誘導溝であってもよい。終点F側から2つ目（紙面上左から2つ目）の誘導溝34を第1の誘導溝とみなし、終点Fに最も近い（紙面上最も左）誘導溝35を第2の誘導溝とみなしてもよい。起点Sに最も近い（紙面上最も右）誘導溝31を第1の誘導溝とみなし、起点S側から2つ目（紙面上右から2つ目）の誘導溝（32）を第2の誘導溝とみなしてもよい。互いに隣り合う誘導溝を第1の誘導溝及び第2の誘導溝とみなし、この2つの誘導溝が繰り返し配置されて、複数の誘導溝（第1の誘導溝32、第2の誘導溝33、誘導溝31、34、35）を含む誘導溝群30が構成されてもよい。

【0075】

図17及び図18を参照して、起点Sに最も近い誘導溝31（分割線16が最初に接触する誘導溝であり、図17では紙面上最も右の溝）の溝幅W1について説明する。本実施の形態では、起点Sに最も近い誘導溝の溝幅W1は、誘導溝群30を形成しないでウェハ11を劈開する比較例の半導体素子12の製造方法における分割基準線14から分割線16までの最大距離の2倍より長ければよい。例えば、比較例の半導体素子12の製造方法における分割基準線14から分割線16までの最大距離が約15 μ m以下であるならば、図17に示されるように分割基準線14が誘導溝31の溝幅W1の中心を通る場合、誘導溝31の溝幅W1は約30 μ m以上あればよい。

【0076】

複数の誘導溝（第1の誘導溝32、第2の誘導溝33、誘導溝31、34、35）は、フォトリソグラフィ工程によって形成された開口部を有するマスクを用いて、ウェハ11をエッチングすることによって、形成されてもよい。具体的には、ウェハ11上にスパッタ法やプラズマ化学気相成長（CVD）法等によって、二酸化珪素（SiO₂）膜が形成される。SiO₂膜の上にレジストが形成される。フォトリソグラフィ工程を用いて、レジストに開口部が形成される。開口部が形成されたレジストを用いて、SiO₂膜をドライエッチングして、SiO₂膜に開口部が形成される。ドライエッチングを行う際は、炭素、水素、フッ素等の化合物からなるガスが使用されてもよい。開口部が形成されたSiO₂膜をマスクとして用いて、ウェハ11をエッチングする。このウェハ11のエッチングは、例えば、誘導結合型反応性イオンエッチング（ICP-RIE）のようなドライエッチングであってもよい。こうして、複数の誘導溝（第1の誘導溝32、第2の誘導溝33、誘導溝31、34、35）は、ウェハ11をエッチングすることによって形成されてもよい。

【0077】

本実施の形態の半導体素子 1 2 の製造方法において複数の誘導溝（第 1 の誘導溝 3 2、第 2 の誘導溝 3 3、誘導溝 3 1、3 4、3 5）を形成することは、ウェハ 1 1 をドライエッチングした後に、さらにウェットエッチングを行うことを含んでもよい。ただし、ウェットエッチングは、複数の誘導溝（第 1 の誘導溝 3 2、第 2 の誘導溝 3 3、誘導溝 3 1、3 4、3 5）を形成する前に既に形成されている複数の半導体素子 1 2 の特性に影響を与えないように行われる必要がある。

【0078】

図 1 5 及び図 1 6 を参照して、本実施の形態の半導体素子 1 2 の製造方法は、劈開起点溝 1 8 d を形成すること（S 2 3）をさらに備えてもよい。劈開起点溝 1 8 d は、誘導溝群 3 0 の起点 S 側に形成される。劈開起点溝 1 8 d は、例えば、ダイヤモンドのような硬質材料からなる針を用いて、分割基準線 1 4 に沿ってウェハ 1 1 をスクライブすることによって形成される。誘導溝群 3 0 を形成すること（S 2 2）と劈開起点溝 1 8 d を形成すること（S 2 3）とは、いずれが先に行われてもよい。

【0079】

本実施の形態の半導体素子 1 2 の製造方法は、誘導溝群 3 0 を形成すること（S 2 2）と劈開起点溝 1 8 d を形成すること（S 2 3）との後に、ウェハ 1 1 を所定の厚みに研削加工することをさらに備えてもよい。複数の半導体素子 1 2 が裏面電極を必要とする場合は、本実施の形態の半導体素子 1 2 の製造方法は、ウェハ 1 1 の裏面に裏面電極を形成することをさらに備えてもよい。

【0080】

図 1 5 から図 2 1 を参照して、本実施の形態の半導体素子 1 2 の製造方法は、ウェハ 1 1 を劈開して、複数の半導体素子 1 2 を互いに分離すること（S 1 4）をさらに備える。具体的には、図 1 8 に示されるように、ウェハ 1 1 の裏側からブレード 1 9 を押し当てて、ウェハ 1 1 に荷重を加える。ウェハ 1 1 は、劈開起点溝 1 8 d から劈開線 1 5 に沿って劈開される。図 1 6 及び図 1 7 に示されるように、ウェハ 1 1 は、黒丸で示される起点 S から白丸で示される終点 F に向けて、分割基準線 1 4 に沿って劈開される。図 1 8 において、例えば、ウェハ 1 1 が（100）面の主面 1 1 m を有するとき、劈開面 1 1 s は（0 - 1 - 1）面であり、ウェハ 1 1 は、劈開起点溝 1 8 d から、[01 - 1] 又は [0 - 11] 方向に向かって劈開される。

【0081】

劈開起点溝 1 8 d がスクライブによって形成されると、劈開起点溝 1 8 d の周囲に、様々な方向に延びるクラックが形成される。複数の誘導溝（第 1 の誘導溝 3 2、第 2 の誘導溝 3 3、誘導溝 3 1、3 4、3 5）がなければ、このクラックのために分割基準線 1 4 からずれた溝無し分割線 1 7（図 1 8 を参照）に沿って、ウェハ 1 1 は分割され得る。これに対し、本実施の形態の半導体素子 1 2 の製造方法は、ウェハ 1 1 上に複数の誘導溝（第 1 の誘導溝 3 2、第 2 の誘導溝 3 3、誘導溝 3 1、3 4、3 5）を含む誘導溝群 3 0 を含む誘導溝群 3 0 を形成すること（S 2 2）を備える。複数の誘導溝（第 1 の誘導溝 3 2、第 2 の誘導溝 3 3、誘導溝 3 1、3 4、3 5）を含む誘導溝群 3 0 は、このクラックのために分割基準線 1 4 からずれた分割線 1 6（図 1 8 を参照）を、分割基準線 1 4 に近づけるように補正する。

【0082】

図 1 9 及び図 2 0 を参照して、複数の誘導溝（第 1 の誘導溝 3 2、第 2 の誘導溝 3 3、誘導溝 3 1、3 4、3 5）を含む誘導溝群 3 0 による分割線 1 6 の補正を詳しく説明する。分割線 1 6 は、例えば、図 1 9 に示されるように、劈開起点溝 1 8 d から第 1 の誘導溝 3 2 の第 1 の側面 3 2 p 側へずれる。この場合、分割線 1 6 は、分割基準線 1 4 から数 μm から数 10 μm ずれた位置で、分割基準線 1 4 に平行な劈開線 1 5 に沿って延びる。

【0083】

分割線 1 6 は、起点 S に最も近い誘導溝 3 1（図 1 9 では、紙面上最も右の誘導溝 3 1）に接触する。劈開方向（起点 S から終点 F へ向かう方向）に誘導溝 3 1 に隣り合う誘導溝（第 1 の誘導溝 3 2）の内側に誘導溝 3 1 における分割線 1 6 の延長線が存在する場合

10

20

30

40

50

、分割線 1 6 は、誘導溝 3 1 によって補正されない。誘導溝 3 1 における分割線 1 6 の延長線が第 1 の誘導溝 3 2 の第 1 の側面 3 2 p よりも分割基準線 1 4 に近い場合、分割線 1 6 は、誘導溝 3 1 によって分割基準線 1 4 の方向へ補正されない。具体的には、図 1 9 に示されるように、誘導溝 3 1 における分割線 1 6 の延長線が距離 d_5 だけ第 1 の誘導溝 3 2 の内側に位置する場合、分割線 1 6 は、誘導溝 3 1 によって分割基準線 1 4 の方向へ補正されない。

【 0 0 8 4 】

誘導溝 3 1 によって補正されなかった分割線 1 6 は、第 1 の誘導溝 3 2 に接触する。第 1 の誘導溝 3 2 における分割線 1 6 の延長線が、劈開方向に第 1 の誘導溝 3 2 に隣り合う誘導溝（第 2 の誘導溝 3 3）の外側に存在する場合、分割線 1 6 は、第 1 の誘導溝 3 2 によって分割基準線 1 4 に向けて補正される。第 1 の誘導溝 3 2 における分割線 1 6 の延長線が第 2 の誘導溝 3 3 の第 2 の側面 3 3 p よりも分割基準線 1 4 から遠い場合、分割線 1 6 は、第 1 の誘導溝 3 2 によって分割基準線 1 4 に向けて補正される。具体的には、図 1 9 に示されるように、第 1 の誘導溝 3 2 における分割線 1 6 の延長線が距離 d_6 だけ第 2 の誘導溝 3 3 の外側に位置する場合、分割線 1 6 は、第 1 の誘導溝 3 2 の劈開方向側（終点 F 側）の端部において、分割基準線 1 4 に向けて補正される。分割線 1 6 は、第 1 の誘導溝 3 2 と同様に、第 2 の誘導溝 3 3 の劈開方向側（終点 F 側）の端部において、距離 d_7 だけ分割基準線 1 4 に向けて補正される。この補正が複数の誘導溝（例えば、第 1 の誘導溝 3 2、第 2 の誘導溝 3 3、誘導溝 3 4）繰り返されて、分割線 1 6 は分割基準線 1 4 に徐々に近づく。

【 0 0 8 5 】

図 2 0 に示されるように、誘導溝群 3 0 は、1 5 個の誘導溝を有している。図 2 0 及び図 2 1 に示されるように、複数の誘導溝（例えば、第 1 の誘導溝 3 2、第 2 の誘導溝 3 3、誘導溝 3 4）の各々の劈開方向側（終点 F 側）の端部で分割線 1 6 が補正されるときに、分割線 1 6 及び分割面に段差 C_1 、 C_2 、 C_3 が形成される。段差 C_1 、 C_2 、 C_3 は、複数の誘導溝（例えば、第 1 の誘導溝 3 2、第 2 の誘導溝 3 3、誘導溝 3 4）から、劈開起点溝 1 8 d 側から劈開起点溝 1 8 d とは反対側に向かう方向（起点 S から終点 F に向かう方向）と、ウェハ 1 1 の主面 1 1 m からウェハ 1 1 の裏面に向かう方向とに延在している。段差 C_1 、 C_2 、 C_3 の各々の大きさは、複数の誘導溝（例えば、第 1 の誘導溝 3 2、第 2 の誘導溝 3 3、誘導溝 3 4）の各々における分割線 1 6 及び分割面の補正量に相当する。段差 C_1 、 C_2 、 C_3 は、ウェハ 1 1 の主面 1 1 m からウェハ 1 1 の裏面まで形成されている。複数の誘導溝（例えば、第 1 の誘導溝 3 2、第 2 の誘導溝 3 3、誘導溝 3 4）によって、ウェハ 1 1 の裏面においても、分割基準線 1 4 からずれた分割面が補正されている。

【 0 0 8 6 】

図 2 2 を参照して、比較例の半導体素子 1 2 の製造方法では、本実施の形態の誘導溝群 3 0 に代えて、1 つの分割基準線 1 4 につき 1 つのテーパ溝 4 0 がウェハ 1 1 に形成されている。テーパ溝 4 0 の溝幅が狭い側が、劈開方向側（終点 F 側）である。テーパ溝 4 0 は、溝幅が終点 F に向かって収束する形状を有している。比較例の半導体素子 1 2 の製造方法では、分割基準線 1 4 からずれた分割線 1 6 がテーパ溝 4 0 に接触したとき、分割線 1 6 は、テーパ溝 4 0 の側面に沿ってわずかに補正される。しかしながら、分割線 1 6 は、テーパ溝 4 0 によって、テーパ溝 4 0 の側面に沿って補正され続けることはない。

【 0 0 8 7 】

これに対し、本実施の形態の半導体素子 1 2 の製造方法では、1 つの分割基準線 1 4 につき複数の誘導溝（第 1 の誘導溝 3 2、第 2 の誘導溝 3 3、誘導溝 3 1、3 4、3 5）がウェハ 1 1 に形成されている。複数の誘導溝（第 1 の誘導溝 3 2、第 2 の誘導溝 3 3、誘導溝 3 1、3 4、3 5）内にはウェハ 1 1 が存在しないのに対し、複数の誘導溝（第 1 の誘導溝 3 2、第 2 の誘導溝 3 3、誘導溝 3 1、3 4、3 5）の周りには、ウェハ 1 1 が存在する。そのため、複数の誘導溝（第 1 の誘導溝 3 2、第 2 の誘導溝 3 3、誘導溝 3 1、

34, 35)の各々のエッジ部分、すなわちウェハ11のうち複数の誘導溝(第1の誘導溝32、第2の誘導溝33、誘導溝31, 34, 35)の各々に面する部分に、応力が発生する。複数の誘導溝(第1の誘導溝32、第2の誘導溝33、誘導溝31, 34, 35)の各々の起点S側の第1端部と終点F側の第2端部では、劈開方向だけでなく劈開方向に垂直な方向(すなわち誘導溝の幅方向)にも応力が発生する。

【0088】

この応力により、分割線16は、複数の誘導溝(例えば、第1の誘導溝32、第2の誘導溝33、誘導溝34, 35)の各々の劈開方向の第2端部で、分割基準線14に向けて補正される。また、本実施の形態の半導体素子12の製造方法では、1つの分割基準線14に対して複数の誘導溝(第1の誘導溝32、第2の誘導溝33、誘導溝31, 34, 35)がウェハ11に形成されるため、分割基準線14からずれた分割線16は複数箇所

10

【0089】

図23を参照して、溝間隔30Gは、できる限り広い方が好ましい。図23の横軸は、分割線16が複数の誘導溝(第1の誘導溝32、第2の誘導溝33、誘導溝31, 34, 35)に接触する前の分割線16と分割基準線14との間の距離 D_1 [μm]を示す。図23の縦軸は、分割線16が複数の誘導溝(第1の誘導溝32、第2の誘導溝33、誘導溝31, 34, 35)によって補正された後の分割線16と分割基準線14との間の距離

20

【0090】

図23に示されるように、複数の誘導溝(第1の誘導溝32、第2の誘導溝33、誘導溝31, 34, 35)の溝間隔30Gを $20\mu\text{m}$ としたときの方が、複数の誘導溝(第1の誘導溝32、第2の誘導溝33、誘導溝31, 34, 35)の溝間隔30Gを $10\mu\text{m}$ としたときよりも、距離 D_2 が $0\mu\text{m}$ に近づくことが分かる。この傾向は、複数の誘導溝(第1の誘導溝32、第2の誘導溝33、誘導溝31, 34, 35)に接触する前の分割線16と分割基準線14との間の距離 D_1 が大きい場合に、顕著である。例えば、複数の誘導溝(第1の誘導溝32、第2の誘導溝33、誘導溝31, 34, 35)の溝間隔30Gを $20\mu\text{m}$ としたとき、複数の誘導溝(第1の誘導溝32、第2の誘導溝33、誘導溝31, 34, 35)を含む誘導溝群30は、 $14\mu\text{m}$ の距離 D_1 を $2\mu\text{m}$ の距離 D_2 まで減少させることができる。複数の誘導溝(第1の誘導溝32、第2の誘導溝33、誘導溝31, 34, 35)の溝間隔30Gが $20\mu\text{m}$ 以上であるとき、複数の誘導溝(第1の誘導溝32、第2の誘導溝33、誘導溝31, 34, 35)による分割基準線14に向けた分割線16の補正の効果が

30

【0091】

他方、複数の誘導溝(第1の誘導溝32、第2の誘導溝33、誘導溝31, 34, 35)の溝間隔30Gが大きすぎると、誘導溝の数が減少するため、複数の誘導溝(第1の誘導溝32、第2の誘導溝33、誘導溝31, 34, 35)による分割基準線14に向けた分割線16の補正の効果が、複数の誘導溝(第1の誘導溝32、第2の誘導溝33、誘導溝31, 34, 35)がない場合と同程度となってしまう。そのため、複数の誘導溝(第1の誘導溝32、第2の誘導溝33、誘導溝31, 34, 35)の溝間隔30Gは、約十数 μm 以上約数百 μm 以下であることが好ましい。なお、図23において、複数の誘導溝(第1の誘導溝32、第2の誘導溝33、誘導溝31, 34, 35)は、各々、 $20\mu\text{m}$ の溝長W2を有している。

40

【0092】

既に述べたように、本実施の形態の半導体素子12の製造方法において複数の誘導溝(第1の誘導溝32、第2の誘導溝33、誘導溝31, 34, 35)を含む誘導溝群30を形成すること(S22)は、ウェハ11をドライエッチングした後に、さらにウェットエッチングを行うことを含んでもよい。ウェハ11をウェットエッチングすると、複数の誘

50

導溝（第１の誘導溝３２、第２の誘導溝３３、誘導溝３１，３４，３５）の底面は、複数の誘導溝（第１の誘導溝３２、第２の誘導溝３３、誘導溝３１，３４，３５）の溝幅の中心に向かって鋭角を有する逆三角形の断面形状を有する。逆三角形の断面形状を有する複数の誘導溝（第１の誘導溝３２、第２の誘導溝３３、誘導溝３１，３４，３５）は、分割線１６を、複数の誘導溝（第１の誘導溝３２、第２の誘導溝３３、誘導溝３１，３４，３５）の溝幅の中心に向かって補正することができる。逆三角形の断面形状を有する複数の誘導溝（第１の誘導溝３２、第２の誘導溝３３、誘導溝３１，３４，３５）は、分割基準線１４からずれた分割線１６をさらに精度よく補正することができる。

【００９３】

上記では、図１９に示されるように、分割線１６が劈開起点溝１８ｄから第１の誘導溝３２の第１の側面３２ｐの方向へずれる場合において、分割基準線１４に向けた分割線１６の補正について説明した。しかしながら、図１９とは逆に、分割線１６が劈開起点溝１８ｄから第１の誘導溝３２の第３の側面３２ｑの方向へずれる場合もある。この場合も、第１の誘導溝３２及び第２の誘導溝３３は、分割線１６を分割基準線１４に向けて補正する。すなわち、分割線１６が劈開起点溝１８ｄから第１の誘導溝３２の第３の側面３２ｑの方向へずれる場合、分割線１６は、起点Ｓに最も近い誘導溝３１では補正されない。分割線１６は、第１の誘導溝３２の第３の側面３２ｑの劈開方向（終点Ｆ側）の端部で、分割基準線１４に向けて補正される。分割線１６は、第２の誘導溝３３の第４の側面３３ｑの劈開方向（終点Ｆ側）の端部で、分割基準線１４に向けて補正される。

【００９４】

本実施の形態の半導体素子１２の製造方法の効果を説明する。

本実施の形態の半導体素子１２の製造方法では、ウェハ１１を劈開して、複数の半導体素子１２を互いに分離する際に、複数の誘導溝（第１の誘導溝３２、第２の誘導溝３３、誘導溝３１，３４，３５）は、分割線１６を分割基準線１４に向けて補正する。本実施の形態の半導体素子１２の製造方法は、分割基準線１４から大幅にずれてウェハ１１が劈開されることを抑制することができる。さらに、本実施の形態の半導体素子１２の製造方法では、分割線１６が、分割基準線１４及び劈開起点溝１８ｄから、分割基準線１４に沿う第１の誘導溝３２の一对の側面（第１の側面３２ｐと第３の側面３２ｑ）のいずれ側にもずれても、分割線１６は、分割基準線１４に向けて補正され得る。

【００９５】

複数の誘導溝（第１の誘導溝３２、第２の誘導溝３３、誘導溝３１，３４，３５）を形成することは、半導体素子１２の素子分離溝（図示せず）を形成する工程と同時に行われてもよい。これにより、半導体素子１２の製造時間が短縮され得る。

【００９６】

実施の形態６．

図２４を参照して、実施の形態６に係る半導体素子１２の製造方法を説明する。本実施の形態の半導体素子１２の製造方法は、基本的には、実施の形態５の半導体素子１２の製造方法と同様の工程を備えるが、主に以下の点で異なる。本実施の形態は、実施の形態５とは、誘導溝群３０ａに含まれる複数の誘導溝（第１の誘導溝３２ａ，第２の誘導溝３３ａ，誘導溝３１ａ，３４ａ，３５ａ）の配置、特に、分割基準線１４に対する複数の誘導溝（第１の誘導溝３２ａ，第２の誘導溝３３ａ，誘導溝３１ａ，３４ａ，３５ａ）の位置が異なる。

【００９７】

本実施の形態の半導体素子１２の製造方法において、ウェハ１１に形成される誘導溝群３０ａに含まれる複数の誘導溝（第１の誘導溝３２ａ，第２の誘導溝３３ａ，誘導溝３１ａ，３４ａ，３５ａ）の側面の一つは、分割基準線１４上に位置している。具体的には、第１の誘導溝３２ａの第３の側面３２ｑと第２の誘導溝３３ａの第４の側面３３ｑとは、分割基準線１４上に位置している。分割基準線１４に沿う複数の誘導溝（例えば第１の誘導溝３２ａ）の側面のうち、分割基準線１４から遠い方の側面（例えば、第１の側面３２ｐ）と分割基準線１４との間の距離と、分割基準線１４に沿う隣の誘導溝（例えば、第２

の誘導溝 3 3) の側面のうち、分割基準線 1 4 から遠い方の側面 (例えば、第 2 の側面 3 3 p) と分割基準線 1 4 との間の距離との差が、溝ステップ間隔 S 1 として定義される。本実施の形態における溝ステップ間隔 S 1 は、実施の形態 5 における溝ステップ間隔 S 1 の 2 倍となる。

【 0 0 9 8 】

本実施の形態の半導体素子 1 2 の製造方法の効果を説明する。本実施の形態の半導体素子 1 2 の製造方法の効果は、実施の形態 5 の半導体素子 1 2 の製造方法と同様の効果に加えて、主に以下の効果を奏する。

【 0 0 9 9 】

分割線 1 6 が起点 S から第 1 の誘導溝 3 2 a の第 1 の側面 3 2 p の方向にずれた場合、本実施の形態の誘導溝群 3 0 a は、実施の形態 5 の誘導溝群 3 0 と同様に、分割線 1 6 を分割基準線 1 4 に向けて補正する。本実施の形態の半導体素子 1 2 の製造方法は、分割基準線 1 4 から大幅にずれてウェハ 1 1 が劈開されることを抑制できる。また、分割線 1 6 が複数の誘導溝 (第 1 の誘導溝 3 2 a , 第 2 の誘導溝 3 3 a , 誘導溝 3 1 a , 3 4 a , 3 5 a) によって分割基準線 1 4 に向けて補正されて、分割基準線 1 4 上の複数の誘導溝 (第 1 の誘導溝 3 2 a , 第 2 の誘導溝 3 3 a , 誘導溝 3 1 a , 3 4 a , 3 5 a) の側面 (例えば、第 3 の側面 3 2 q 及び第 4 の側面 3 3 q) に接触した場合、分割線 1 6 は、分割基準線 1 4 上の複数の誘導溝 (第 1 の誘導溝 3 2 a , 第 2 の誘導溝 3 3 a , 誘導溝 3 1 a , 3 4 a , 3 5 a) の側面 (例えば、第 3 の側面 3 2 q 及び第 4 の側面 3 3 q) に沿って延びる。

【 0 1 0 0 】

実施の形態 7 .

図 2 5 を参照して、実施の形態 7 に係る半導体素子 1 2 の製造方法を説明する。本実施の形態の半導体素子 1 2 の製造方法は、基本的には、実施の形態 5 の半導体素子 1 2 の製造方法と同様の工程を備えるが、主に以下の点で異なる。

【 0 1 0 1 】

ウェハ 1 1 に形成される誘導溝群 3 0 b に含まれる複数の誘導溝 (第 1 の誘導溝 3 2 b , 第 2 の誘導溝 3 3 b , 誘導溝 3 1 b , 3 4 b , 3 5 b) の底面の面積は、互いに等しい。例えば、第 1 の誘導溝 3 2 b の底面の面積は、第 2 の誘導溝 3 3 b の底面の面積と同じである。起点 S に最も近い誘導溝 3 1 b の分割基準線 1 4 に沿う側面の一つは、分割基準線 1 4 上に位置する。第 1 の誘導溝 3 2 b の第 3 の側面 3 2 q 及び第 2 の誘導溝 3 3 b の第 4 の側面 3 3 q は、分割基準線 1 4 を挟む他方の領域に位置している。第 2 の誘導溝 3 3 b よりも終点 F 側の誘導溝 3 4 b , 3 5 b の分割基準線 1 4 に沿う側面の一つは、分割基準線 1 4 を挟む他方の領域に位置している。

【 0 1 0 2 】

本実施の形態の半導体素子 1 2 の製造方法における溝ステップ間隔 S 1 は、ウェハ 1 1 の大きさ及び厚さ、ウェハ 1 1 内に形成される複数の半導体素子 1 2 の数、溝幅 W 1、溝長 W 2 並びに溝間隔 3 0 G などによって適宜定められ得る。

【 0 1 0 3 】

本実施の形態の半導体素子 1 2 の製造方法の効果を説明する。本実施の形態の半導体素子 1 2 の製造方法の効果は、実施の形態 5 の半導体素子 1 2 の製造方法と同様の効果に加えて、主に以下の効果を奏する。

【 0 1 0 4 】

分割線 1 6 が起点 S から第 1 の誘導溝 3 2 b の第 1 の側面 3 2 p の方向にずれた場合、本実施の形態の誘導溝群 3 0 b は、実施の形態 5 の誘導溝群 3 0 と同様に、分割線 1 6 を分割基準線 1 4 に向けて補正する。本実施の形態の半導体素子 1 2 の製造方法は、分割基準線 1 4 から大幅にずれてウェハ 1 1 が劈開されることを抑制できる。また、分割線 1 6 が複数の誘導溝 (第 1 の誘導溝 3 2 b , 第 2 の誘導溝 3 3 b , 誘導溝 3 1 b , 3 4 b , 3 5 b) によって分割基準線 1 4 に向けて補正されて、分割基準線 1 4 に接触した場合、分割線 1 6 は分割基準線 1 4 に沿って延びる。

【 0 1 0 5 】

本実施の形態の半導体素子 1 2 の製造方法では、複数の誘導溝（第 1 の誘導溝 3 2 b , 第 2 の誘導溝 3 3 b , 誘導溝 3 1 b , 3 4 b , 3 5 b ）は、互いに等しい底面の面積を有する。そのため、ウェハ 1 1 をエッチングして複数の誘導溝（第 1 の誘導溝 3 2 b , 第 2 の誘導溝 3 3 b , 誘導溝 3 1 b , 3 4 b , 3 5 b ）を形成する際に使用されるマスクの開口の面積が同じである。誘導溝群 3 0 b に含まれる複数の誘導溝（第 1 の誘導溝 3 2 b , 第 2 の誘導溝 3 3 b , 誘導溝 3 1 b , 3 4 b , 3 5 b ）を同時に形成する場合に、複数の誘導溝（第 1 の誘導溝 3 2 b , 第 2 の誘導溝 3 3 b , 誘導溝 3 1 b , 3 4 b , 3 5 b ）が互いに異なる深さを有することが抑制される。本実施の形態の半導体素子 1 2 の製造方法によれば、複数の誘導溝（第 1 の誘導溝 3 2 b , 第 2 の誘導溝 3 3 b , 誘導溝 3 1 b , 3 4 b , 3 5 b ）による分割基準線 1 4 に向けた分割線 1 6 の補正の精度がさらに向上され、分割基準線 1 4 から大幅にずれてウェハ 1 1 が劈開されることがさらに抑制され得る。

10

【 0 1 0 6 】

これに対し、マスクの開口面積が異なれば、互いに異なる深さを有する複数の誘導溝が形成される。誘導溝の深さが深ければウェハ 1 1 が割れやすくなり、誘導溝の深さが浅ければ分割線 1 6 が補正されにくくなる。

【 0 1 0 7 】

実施の形態 8 .

図 2 6 を参照して、実施の形態 8 に係る半導体素子 1 2 の製造方法を説明する。本実施の形態の半導体素子 1 2 の製造方法は、基本的には、実施の形態 5 の半導体素子 1 2 の製造方法と同様の工程を備えるが、主に以下の点で異なる。

20

【 0 1 0 8 】

本実施の形態の半導体素子 1 2 の製造方法は、実施の形態 5 の半導体素子 1 2 の製造方法と、誘導溝群 3 0 c に含まれる複数の誘導溝（第 1 の誘導溝 3 2 c , 第 2 の誘導溝 3 3 c , 誘導溝 3 1 c , 3 4 c , 3 5 c ）の形状において異なる。実施の形態 5 の複数の誘導溝（第 1 の誘導溝 3 2 , 第 2 の誘導溝 3 3 , 誘導溝 3 1 , 3 4 , 3 5 ）は、ウェハ 1 1 の主面 1 1 m（図 1 8 を参照）を平面視したときに矩形の形状を有している。これに対し、本実施の形態の複数の誘導溝（第 1 の誘導溝 3 2 c , 第 2 の誘導溝 3 3 c , 誘導溝 3 1 c , 3 4 c , 3 5 c ）は、ウェハ 1 1 の主面 1 1 m（図 1 8 を参照）を平面視したときに台形の形状を有している。

30

【 0 1 0 9 】

第 1 の誘導溝 3 2 c を例に挙げて、本実施の形態の複数の誘導溝（第 1 の誘導溝 3 2 c , 第 2 の誘導溝 3 3 c , 誘導溝 3 1 c , 3 4 c , 3 5 c ）の形状を説明する。第 1 の側面 3 2 p 及び第 3 の側面 3 2 q は、分割基準線 1 4 に沿う側面である。本実施の形態では、実施の形態 5 と同様に、分割基準線 1 4 に沿う側面（例えば、第 1 の側面 3 2 p 及び第 3 の側面 3 2 q ）は、分割基準線 1 4 に厳密に平行である必要はない。分割基準線 1 4 に沿う側面は、分割基準線 1 4 上に位置しなくてもよい。

【 0 1 1 0 】

本実施の形態では、分割基準線 1 4 に沿う側面は、複数の誘導溝（第 1 の誘導溝 3 2 c , 第 2 の誘導溝 3 3 c , 誘導溝 3 1 c , 3 4 c , 3 5 c ）が有する側面のうち、分割基準線 1 4 と成す角が鋭角となる側面である。第 1 の側面 3 2 p と第 3 の側面 3 2 q とを接続する側面のうち、起点 S に近い側面が第 1 の接続側面 3 2 r であり、終点 F に近い側面が第 2 の接続側面 3 2 s である。第 1 の側面 3 2 p と第 1 の接続側面 3 2 r との間の第 1 の誘導溝 3 2 c の角 α_{32} は、45 度以上 90 度未満の角度を有し、好ましくは 80 度以上 90 度未満の角度を有する。第 3 の側面 3 2 q と第 1 の接続側面 3 2 r との間の第 1 の誘導溝 3 2 c の角 β_{32} は、45 度以上 90 度未満の角度を有し、好ましくは 80 度以上 90 度未満の角度を有する。

40

【 0 1 1 1 】

ウェハ 1 1 の主面 1 1 m（図 1 8 を参照）を平面視したとき、第 1 の接続側面 3 2 r を示す線は、第 2 の接続側面 3 2 s を示す線よりも長い。ウェハ 1 1 の主面 1 1 m（図 1 8

50

を参照)を平面視したとき、第1の誘導溝32cは、第2の接続側面32sを上底とし第1の接続側面32rを下底とする台形の形状を有している。本実施の形態では、第1の誘導溝32cの角 α_{32} 及び第1の誘導溝32cの角 β_{32} は45度以上90度未満の角度を有するため、分割基準線14に沿う誘導溝(第1の誘導溝32c、第2の誘導溝33c、誘導溝31c、34c、35c)の側面(例えば、第1の側面32p、第2の側面33p、第3の側面32q及び第4の側面33q)は、分割基準線14に対して約45度以下の角度を有してもよい。

【0112】

本実施の形態においても、実施の形態5と同様に、第2の側面33pと分割基準線14との間の距離は、第1の側面32pと分割基準線14との間の距離よりも短い。本実施の形態では、第1の側面32p及び第2の側面33pは、分割基準線14に対して傾斜している。そのため、第2の側面33pと分割基準線14との間の距離と第1の側面32pと分割基準線14との間の距離とを比較するときは、第1の側面32pの劈開方向(終点F側)における端部と分割基準線14との間の距離と、第2の側面33pの劈開方向とは逆方向(起点S側)における端部と分割基準線14との間の距離とを比較する。

【0113】

溝幅W1は、ウェハ11の主面11m(図18を参照)を平面視したときに、分割基準線14に沿う一対の側面を接続する一対の接続側面のうち起点Sに近い接続側面を示す線の長さとして定義される。例えば、第1の誘導溝32cの溝幅W1は、ウェハ11の主面11m(図18を参照)を平面視したときに、第1の接続側面32rを示す線の長さである。溝ステップ間隔S1は、第1の側面32pの劈開方向(終点F側)における端部と分割基準線14との間の距離と、第2の側面33pの劈開方向とは逆方向(起点S側)における端部と分割基準線14との間の距離との差として定義される。

【0114】

分割基準線14を挟む一方の領域内において、分割基準線14に沿う各誘導溝(第1の誘導溝32c、第2の誘導溝33c、誘導溝31c、34c、35c)の側面(例えば、第1の側面32p及び第2の側面33p)の分割基準線14に対する傾きは、全て同じである。分割基準線14を挟む他方の領域内において、分割基準線14に沿う各誘導溝(第1の誘導溝32c、第2の誘導溝33c、誘導溝31c、34c、35c)の側面(例えば、第3の側面32q及び第4の側面33q)の分割基準線14に対する傾きも、全て同じである。

【0115】

本実施の形態では、分割基準線14から第1の側面32p及び第2の側面33pの方向へずれた分割線16は、実施の形態5と同様に複数の誘導溝(第1の誘導溝32c、第2の誘導溝33c、誘導溝31c、34c、35c)の終点F側の端部において分割基準線14に向けて補正されるだけでなく、第1の側面32p及び第2の側面33pに沿って分割基準線14に向けて補正される。分割基準線14から第3の側面32q及び第4の側面33qの方向へずれた分割線16は、実施の形態5と同様に複数の誘導溝(第1の誘導溝32c、第2の誘導溝33c、誘導溝31c、34c、35c)の各々の終点F側の端部において分割基準線14に向けて補正されるだけでなく、第3の側面32q及び第4の側面33qに沿って分割基準線14に向けて補正される。

【0116】

本実施の形態の半導体素子12の製造方法の効果を説明する。本実施の形態の半導体素子12の製造方法の効果は、実施の形態5の半導体素子12の製造方法と同様の効果に加えて、主に以下の効果を奏する。

【0117】

本実施の形態の誘導溝群30cは、複数の誘導溝(第1の誘導溝32c、第2の誘導溝33c、誘導溝31c、34c、35c)の終点F側の端部と第1の側面32pと第2の側面33pと第3の側面32qと第4の側面33qとにおいて、分割線16を分割基準線14に向けて補正する。本実施の形態の半導体素子12の製造方法は、分割基準線14か

10

20

30

40

50

ら大幅にずれてウェハ 11 が劈開されることを抑制できる。

【0118】

さらに、本実施の形態の半導体素子 12 の製造方法では、分割基準線 14 の方向に沿う各誘導溝（第 1 の誘導溝 32c、第 2 の誘導溝 33c、誘導溝 31c、34c、35c）の一对の側面は、分割基準線 14 を挟んでいる。そのため、分割線 16 が、劈開起点溝 18d から、分割基準線 14 に沿う第 1 の誘導溝 32c の一对の側面（第 1 の側面 32p と第 3 の側面 32q）のどちら側にずれても、分割線 16 は分割基準線 14 に向けて補正され得る。すなわち、分割線 16 が分割基準線 14 から分割基準線 14 を挟む一方の領域にずれたときは、分割線 16 は第 1 の側面 32p 及び第 2 の側面 33p により補正される。分割線 16 が分割基準線 14 から分割基準線 14 を挟む他方の領域にずれたときは、分割線 16 は第 3 の側面 32q 及び第 4 の側面 33q により補正される。

10

【0119】

実施の形態 9 .

図 27 を参照して、実施の形態 8 に係る半導体素子 12 の製造方法を説明する。本実施の形態の半導体素子 12 の製造方法は、基本的には、実施の形態 8 の半導体素子 12 の製造方法と同様の工程を備えるが、主に以下の点で異なる。本実施の形態は、実施の形態 8 と、分割基準線 14 に対する誘導溝群 30d の位置が異なる。

【0120】

本実施の形態の半導体素子 12 の製造方法では、ウェハ 11 の主面 11m（図 18 を参照）を平面視したときに、誘導溝群 30d に含まれる複数の誘導溝（第 1 の誘導溝 32d、第 2 の誘導溝 33d、複数の誘導溝 31d、34d、35d）は、台形の形状を有している。分割基準線 14 に沿う複数の誘導溝（第 1 の誘導溝 32d、第 2 の誘導溝 33d、誘導溝 31d、34d、35d）の各々の一对の側面の一つが分割基準線 14 上に位置している。例えば、第 1 の誘導溝 32 の第 3 の側面 32q と、第 2 の誘導溝 33 の第 4 の側面 33q とが、分割基準線 14 上に位置している。

20

【0121】

分割基準線 14 を挟む一方の領域内において、分割基準線 14 に沿う複数の誘導溝（第 1 の誘導溝 32d、第 2 の誘導溝 33d、誘導溝 31d、34d、35d）の側面（例えば、第 1 の側面 32p 及び第 2 の側面 33p）の分割基準線 14 に対する傾きは、全て同じである。本実施の形態では、分割基準線 14 から第 1 の側面 32p 及び第 2 の側面 33p の方向へずれた分割線 16 は、実施の形態 5 と同様に複数の誘導溝（第 1 の誘導溝 32d、第 2 の誘導溝 33d、誘導溝 31d、34d、35d）の終点 F 側の端部において分割基準線 14 に向けて補正されるだけでなく、第 1 の側面 32p 及び第 2 の側面 33p に沿って分割基準線 14 に向けて補正される。

30

【0122】

本実施の形態の半導体素子 12 の製造方法の効果を説明する。本実施の形態の半導体素子 12 の製造方法の効果は、実施の形態 8 の半導体素子 12 の製造方法と同様の効果に加えて、主に以下の効果を奏する。

【0123】

分割線 16 が起点 S から第 1 の誘導溝 32 の第 1 の側面 32p の方向にずれた場合、本実施の形態の誘導溝群 30d は、複数の誘導溝（第 1 の誘導溝 32d、第 2 の誘導溝 33d、誘導溝 31d、34d、35d）の終点 F 側の端部と第 1 の側面 32p と第 2 の側面 33p とにおいて、分割線 16 を分割基準線 14 に向けて補正する。本実施の形態の半導体素子 12 の製造方法は、分割基準線 14 から大幅にずれてウェハ 11 が劈開されることを抑制できる。また、分割線 16 が複数の誘導溝（第 1 の誘導溝 32d、第 2 の誘導溝 33d、誘導溝 31d、34d、35d）によって分割基準線 14 に向けて補正されて、分割基準線 14 上の複数の誘導溝（第 1 の誘導溝 32d、第 2 の誘導溝 33d、誘導溝 31d、34d、35d）の側面（例えば、第 3 の側面 32q 及び第 4 の側面 33q）に接触した場合、分割線 16 は、分割基準線 14 上の複数の誘導溝（第 1 の誘導溝 32d、第 2 の誘導溝 33d、誘導溝 31d、34d、35d）の側面（例えば、第 3 の側面 32q 及

40

50

び第4の側面33q)に沿って延びる。

【0124】

実施の形態10.

図28を参照して、実施の形態10に係る半導体素子12の製造方法を説明する。本実施の形態の半導体素子12の製造方法は、基本的には、実施の形態7の半導体素子12の製造方法と同様の工程を備えるが、主に以下の点で異なる。

【0125】

本実施の形態は、実施の形態7と、誘導溝群30eに含まれる複数の誘導溝(第1の誘導溝32e, 第2の誘導溝33e, 誘導溝31e, 34e, 35e)の形状において異なる。具体的には、実施の形態7の複数の誘導溝(第1の誘導溝32b, 第2の誘導溝33b, 誘導溝31b, 34b, 35b)は、ウェハ11の主面11m(図18を参照)を平面視したときに矩形の形状を有している。これに対し、本実施の形態の複数の誘導溝(第1の誘導溝32e, 第2の誘導溝33e, 誘導溝31e, 34e, 35e)は、ウェハ11の主面11m(図18を参照)を平面視したときに台形の形状を有している。

10

【0126】

第1の誘導溝32eを例に挙げて、本実施の形態の複数の誘導溝(第1の誘導溝32e, 第2の誘導溝33e, 誘導溝31e, 34e, 35e)の形状を説明する。第1の側面32p及び第3の側面32qは、分割基準線14に沿う側面である。本実施の形態では、実施の形態5と同様に、分割基準線14に沿う側面は、分割基準線14に厳密に平行である必要はない。分割基準線14に沿う側面は、分割基準線14上に位置しなくてもよい。第1の側面32p及び第3の側面32qを接続する側面のうち、起点Sに近い側面が第1の接続側面32rであり、終点Fに近い側面が第2の接続側面32sである。第1の側面32pと第1の接続側面32rとの間の第1の誘導溝32eの角 α_{32} は、45度以上90度未満の角度を有し、好ましくは80度以上90度未満の角度を有する。

20

【0127】

ウェハ11の主面11m(図18を参照)を平面視したとき、第1の接続側面32rを示す線は、第2の接続側面32sを示す線よりも長い。ウェハ11の主面11m(図18を参照)を平面視したとき、第1の誘導溝32eは、第2の接続側面32sを上底とし第1の接続側面32rを下底とする台形の形状を有している。本実施の形態では、第1の誘導溝32eの角 α_{32} は45度以上90度未満の角度を有するため、分割基準線14に沿う複数の誘導溝(第1の誘導溝32e, 第2の誘導溝33e, 誘導溝31e, 34e, 35e)の側面(例えば、第1の側面32p及び第2の側面33p)は、分割基準線14に対して約45度以下の角度を有してもよい。

30

【0128】

分割基準線14を挟む一方の領域内において、分割基準線14に沿う各誘導溝(第1の誘導溝32e, 第2の誘導溝33e, 誘導溝31e, 34e, 35e)の側面(例えば、第1の側面32p及び第2の側面33p)の分割基準線14に対する傾きは、全て同じである。分割基準線14を挟む他方の領域内において、分割基準線14に沿う各誘導溝(第1の誘導溝32e, 第2の誘導溝33e, 誘導溝31e, 34e, 35e)の側面(例えば、第3の側面32q及び第4の側面33q)の分割基準線14に対する傾きも、全て同じである。本実施の形態では、分割基準線14から第1の側面32p及び第2の側面33pの方向へずれた分割線16は、実施の形態5と同様に複数の誘導溝(第1の誘導溝32e, 第2の誘導溝33e, 誘導溝31e, 34e, 35e)の終点F側の端部において分割基準線14に向けて補正されるだけでなく、第1の側面32p及び第2の側面33pに沿って分割基準線14に向けて補正される。

40

【0129】

本実施の形態の半導体素子12の製造方法の効果を説明する。本実施の形態の半導体素子12の製造方法の効果は、実施の形態7の半導体素子12の製造方法と同様の効果に加えて、主に以下の効果を奏する。

【0130】

50

分割線 1 6 が起点 S から第 1 の誘導溝 3 2 e の第 1 の側面 3 2 p の方向にずれた場合、本実施の形態の誘導溝群 3 0 e は、実施の形態 7 の誘導溝群 3 0 b と同様に、複数の誘導溝（第 1 の誘導溝 3 2 e、第 2 の誘導溝 3 3 e、誘導溝 3 1 e、3 4 e、3 5 e）の終点 F 側の端部と第 1 の側面 3 2 p と第 2 の側面 3 3 p とにおいて、分割線 1 6 を分割基準線 1 4 に向けて補正する。本実施の形態の半導体素子 1 2 の製造方法は、分割基準線 1 4 から大幅にずれてウェハ 1 1 が劈開されることを抑制できる。また、分割線 1 6 が複数の誘導溝（第 1 の誘導溝 3 2 e、第 2 の誘導溝 3 3 e、誘導溝 3 1 e、3 4 e、3 5 e）によって分割基準線 1 4 に向けて補正されて、分割基準線 1 4 に接触した場合、分割線 1 6 は分割基準線 1 4 に沿って延びる。

【0131】

本実施の形態の半導体素子 1 2 の製造方法では、実施の形態 7 と同様に、各誘導溝（第 1 の誘導溝 3 2 e、第 2 の誘導溝 3 3 e、誘導溝 3 1 e、3 4 e、3 5 e）の底面の面積が同じである。そのため、ウェハ 1 1 をエッチングして複数の誘導溝（第 1 の誘導溝 3 2 e、第 2 の誘導溝 3 3 e、誘導溝 3 1 e、3 4 e、3 5 e）を形成する際に使用されるマスクの開口の面積が同じである。本実施の形態の半導体素子 1 2 の製造方法では、誘導溝群 3 0 e に含まれる複数の誘導溝（第 1 の誘導溝 3 2 e、第 2 の誘導溝 3 3 e、誘導溝 3 1 e、3 4 e、3 5 e）を同時に形成する際に、各誘導溝（第 1 の誘導溝 3 2 e、第 2 の誘導溝 3 3 e、誘導溝 3 1 e、3 4 e、3 5 e）の深さが異なることが抑制され得る。本実施の形態の半導体素子 1 2 の製造方法によれば、分割基準線 1 4 に向けた分割線 1 6 の補正の精度がさらに向上され、分割基準線 1 4 から大幅にずれてウェハ 1 1 が劈開されることがさらに抑制され得る。

【0132】

実施の形態 1 1 .

図 2 9 から図 3 1 を参照して、実施の形態 1 1 に係る半導体素子 1 2 の製造方法を説明する。本実施の形態の半導体素子 1 2 の製造方法は、基本的には、実施の形態 5 の半導体素子 1 2 の製造方法と同様の工程を備えるが、主に以下の点で異なる。

【0133】

図 2 9 及び図 3 0 を参照して、本実施の形態の半導体素子 1 2 の製造方法は、ウェハ 1 1 上に複数の誘導溝群 3 0 f を形成すること（S 3 2）を備える。複数の誘導溝群 3 0 f の各々は、第 1 の誘導溝 3 2 f₁、第 2 の誘導溝 3 3 f₁、第 3 の誘導溝 3 2 f₂、第 4 の誘導溝 3 3 f₂ 及び誘導溝 3 1 f₁、3 1 f₂、3 4 f₁、3 4 f₂、3 5 f₁、3 5 f₂ を含む。1 本の分割基準線 1 4 に対し、1 つの誘導溝群 3 0 f が形成されてもよい。

【0134】

第 1 の誘導溝 3 2 f₁ は、一方の領域に位置する第 1 の側面 3 2 p を有する。第 2 の誘導溝 3 3 f₁ は、第 1 の誘導溝 3 2 f₁ から終点 F 側に離間されている。第 2 の誘導溝 3 3 f₁ は、一方の領域に位置する第 2 の側面 3 3 p を有する。第 3 の誘導溝 3 2 f₂ は、他方の領域に位置する第 3 の側面 3 2 q を有する。第 4 の誘導溝 3 3 f₂ は、第 3 の誘導溝 3 2 f₂ から終点 F 側に離間されている。第 4 の誘導溝 3 3 f₂ は、他方の領域に位置する第 4 の側面 3 3 q を有する。

【0135】

本実施の形態の半導体素子 1 2 の製造方法では、起点 S は、分割基準線 1 4 上にある。起点 S は、分割基準線 1 4 を挟んで一方の領域にある誘導溝（例えば、第 1 の誘導溝 3 2 f₁ 及び第 2 の誘導溝 3 3 f₁）と他方の領域の誘導溝（例えば、第 3 の誘導溝 3 2 f₂ 及び第 4 の誘導溝 3 3 f₂）との間にあればよい。終点 F は、分割基準線 1 4 上にある。第 2 の誘導溝 3 3 f₁ は、第 1 の誘導溝 3 2 f₁ より終点 F 側に形成される。第 4 の誘導溝 3 3 f₂ は、第 3 の誘導溝 3 2 f₂ より終点 F 側に形成される。第 1 の側面 3 2 p、第 2 の側面 3 3 p、第 3 の側面 3 2 q 及び第 4 の側面 3 3 q は、分割基準線 1 4 に沿う複数の誘導溝（例えば、第 1 の誘導溝 3 2 f₁、第 2 の誘導溝 3 3 f₁、第 3 の誘導溝 3 2 f₂ 及び第 4 の誘導溝 3 3 f₂）の側面のうち、分割基準線 1 4 に近い側面である。

【0136】

図 3 1 を参照して、第 1 の側面 3 2 p に対向する第 1 の誘導溝 3 2 f₁ の第 5 の側面 4 2 p は、分割基準線 1 4 を挟む一方の領域にある。第 5 の側面 4 2 p と分割基準線 1 4 との間の距離は、第 1 の側面 3 2 p と分割基準線 1 4 との間の距離よりも長い。第 2 の側面 3 3 p に対向する第 2 の誘導溝 3 3 f₁ の第 6 の側面 4 3 p は、分割基準線 1 4 を挟む一方の領域にある。第 6 の側面 4 3 p と分割基準線 1 4 との間の距離は、第 2 の側面 3 3 p と分割基準線 1 4 との間の距離よりも長い。

【 0 1 3 7 】

第 3 の側面 3 2 q に対向する第 3 の誘導溝 3 2 f₂ の第 7 の側面 4 2 q は、分割基準線 1 4 を挟む他方の領域にある。第 7 の側面 4 2 q と分割基準線 1 4 との間の距離は、第 3 の側面 3 2 q と分割基準線 1 4 との間の距離よりも長い。第 4 の側面 3 3 q に対向する第 4 の誘導溝 3 3 f₂ の第 8 の側面 4 3 q は、分割基準線 1 4 を挟む他方の領域にある。第 8 の側面 4 3 q と分割基準線 1 4 との間の距離は、第 4 の側面 3 3 q と分割基準線 1 4 との間の距離よりも長い。

【 0 1 3 8 】

第 2 の側面 3 3 p と分割基準線 1 4 との間の距離は、第 1 の側面 3 2 p と分割基準線 1 4 との間の距離より短い。第 4 の側面 3 3 q と分割基準線 1 4 との間の距離は、第 3 の側面 3 2 q と分割基準線 1 4 との間の距離より短い。各誘導溝（第 1 の誘導溝 3 2 f₁、第 2 の誘導溝 3 3 f₁、第 3 の誘導溝 3 2 f₂、第 4 の誘導溝 3 3 f₂、誘導溝 3 1 f₁、3 1 f₂、3 4 f₁、3 4 f₂、3 5 f₁、3 5 f₂）の底面の面積は同じである。

【 0 1 3 9 】

分割基準線 1 4 を挟む一方の領域内において、互いに隣り合う第 1 の誘導溝 3 2 f₁ 及び第 2 の誘導溝 3 3 f₁ が繰り返し配置されてもよい。すなわち、誘導溝 3 1 f₁ 及び第 1 の誘導溝 3 2 f₁ との相対的な位置関係、第 2 の誘導溝 3 3 f₁ 及び誘導溝 3 4 f₁ との相対的な位置関係、及び、誘導溝 3 4 f₁ 及び誘導溝 3 5 f₁ との相対的な位置関係は、第 1 の誘導溝 3 2 f₁ 及び第 2 の誘導溝 3 3 f₁ の相対的な位置関係と同様である。分割基準線 1 4 を挟む他方の領域内において、互いに隣り合う第 3 の誘導溝 3 2 f₂ 及び第 4 の誘導溝 3 3 f₂ が繰り返し配置されてもよい。すなわち、誘導溝 3 1 f₂ 及び第 3 の誘導溝 3 2 f₂ との相対的な位置関係、第 4 の誘導溝 3 3 f₂ 及び誘導溝 3 4 f₂ との相対的な位置関係、及び、誘導溝 3 4 f₂ 及び誘導溝 3 5 f₂ との相対的な位置関係は、第 3 の誘導溝 3 2 f₂ 及び第 4 の誘導溝 3 3 f₂ の相対的な位置関係と同様である。

【 0 1 4 0 】

本実施の形態の誘導溝群 3 0 f は、分割基準線 1 4 からずれた分割線 1 6 を、分割基準線 1 4 に向けて補正する。分割基準線 1 4 から分割基準線 1 4 を挟む一方の領域側にずれた分割線 1 6 は、第 1 の側面 3 2 p 及び第 2 の側面 3 3 p で分割基準線 1 4 に向けて補正される。一方、分割基準線 1 4 から分割基準線 1 4 を挟む他方の領域側にずれた分割線 1 6 は、第 3 の側面 3 2 q 及び第 4 の側面 3 3 q で分割基準線 1 4 に向けて補正される。

【 0 1 4 1 】

実施の形態 5 の誘導溝群 3 0 は、以下のようにして、分割線 1 6 を分割基準線 1 4 に向けて補正する。分割線 1 6 が一つの誘導溝に接触する。この一つの誘導溝における分割線 1 6 の延長線が劈開方向（起点 S から終点 F に向かう方向）において隣り合う別の誘導溝の内側にある場合、この一つの誘導溝において分割線 1 6 は補正されない。この一つの誘導溝における分割線 1 6 の延長線が劈開方向（起点 S から終点 F に向かう方向）において隣り合う別の誘導溝の外側にある場合、この一つの誘導溝において分割線 1 6 は補正される。特定的には、この一つの誘導溝の劈開方向（終点 F 側）の端部において、分割線 1 6 は、分割基準線 1 4 に向けて補正される。

【 0 1 4 2 】

これに対し、本実施の形態の誘導溝群 3 0 f は、以下のようにして、分割線 1 6 を分割基準線 1 4 に向けて補正する。分割線 1 6 が一つの誘導溝に接触する。この一つの誘導溝における分割線 1 6 の延長線が劈開方向（起点 S から終点 F に向かう方向）において隣り合う別の誘導溝の内側にある場合、この一つの誘導溝において分割線 1 6 は補正される。

特定的には、この一つの誘導溝の劈開方向とは逆方向（起点S側）の端部において、分割線16は、分割基準線14に向けて補正される。この一つの誘導溝における分割線16の延長線が劈開方向（起点Sから終点Fに向かう方向）において隣り合う別の誘導溝の外側にある場合、この一つの誘導溝において分割線16は補正されない。

【0143】

本実施の形態の半導体素子12の製造方法の効果を説明する。本実施の形態の半導体素子12の製造方法は、基本的には、実施の形態5の半導体素子12の製造方法と同様の効果を奏するが、主に以下の点で異なる。

【0144】

分割線16が起点Sから第1の誘導溝32の第1の側面32pの方向にずれた場合、本実施の形態の誘導溝群30fは、分割線16を分割基準線14に向けて補正する。本実施の形態の半導体素子12の製造方法は、分割基準線14から大幅にずれてウェハ11が劈開されることを抑制できる。さらに、本実施の形態の半導体素子12の製造方法は、分割線16が、劈開起点溝18dから、分割基準線14に沿う複数の誘導溝（第1の誘導溝32f₁、第2の誘導溝33f₁、第3の誘導溝32f₂、第4の誘導溝33f₂、誘導溝31f₁、31f₂、34f₁、34f₂、35f₁、35f₂）の一对の側面（例えば、第1の側面32pと第3の側面32q）のどちら側にずれても、分割線16は分割基準線14に向けて補正され得る。

【0145】

本実施の形態の半導体素子12の製造方法では、各誘導溝（第1の誘導溝32f₁、第2の誘導溝33f₁、第3の誘導溝32f₂、第4の誘導溝33f₂、誘導溝31f₁、31f₂、34f₁、34f₂、35f₁、35f₂）の底面の面積は同じである。そのため、ウェハ11をエッチングして複数の誘導溝（第1の誘導溝32f₁、第2の誘導溝33f₁、第3の誘導溝32f₂、第4の誘導溝33f₂、誘導溝31f₁、31f₂、34f₁、34f₂、35f₁、35f₂）を形成する際に使用されるマスクの開口の面積が同じである。本実施の形態の半導体素子12の製造方法では、誘導溝群30fに含まれる複数の誘導溝（第1の誘導溝32f₁、第2の誘導溝33f₁、第3の誘導溝32f₂、第4の誘導溝33f₂、誘導溝31f₁、31f₂、34f₁、34f₂、35f₁、35f₂）を同時に形成する際に、各誘導溝（第1の誘導溝32f₁、第2の誘導溝33f₁、第3の誘導溝32f₂、第4の誘導溝33f₂、誘導溝31f₁、31f₂、34f₁、34f₂、35f₁、35f₂）の深さが異なることが抑制され得る。本実施の形態の半導体素子12の製造方法によれば、分割基準線14に向けた分割線16の補正の精度がさらに向上され、分割基準線14から大幅にずれてウェハ11が劈開されることがさらに抑制され得る。

【0146】

実施の形態12。

図32を参照して、実施の形態12に係る半導体素子12の製造方法を説明する。本実施の形態の半導体素子12の製造方法は、基本的には、実施の形態11の半導体素子12の製造方法と同様の工程を備えるが、主に以下の点で異なる。

【0147】

本実施の形態は、実施の形態11と、誘導溝群30gに含まれる複数の誘導溝（第1の誘導溝32g₁、第2の誘導溝33g₁、第3の誘導溝32g₂、第4の誘導溝33g₂、誘導溝31g₁、31g₂、34g₁、34g₂、35g₁、35g₂）の形状において異なる。実施の形態11の複数の誘導溝（第1の誘導溝32f₁、第2の誘導溝33f₁、第3の誘導溝32f₂、第4の誘導溝33f₂、誘導溝31f₁、31f₂、34f₁、34f₂、35f₁、35f₂）は、ウェハ11の主面11m（図18を参照）を平面視したときに矩形状を有している。これに対し、本実施の形態の複数の誘導溝（第1の誘導溝32g₁、第2の誘導溝33g₁、第3の誘導溝32g₂、第4の誘導溝33g₂、誘導溝31g₁、31g₂、34g₁、34g₂、35g₁、35g₂）は、ウェハ11の主面11m（図18を参照）を平面視したときに台形の形状を有している。

【0148】

第1の誘導溝32g₁を例に挙げて、本実施の形態の複数の誘導溝(第1の誘導溝32g₁、第2の誘導溝33g₁、第3の誘導溝32g₂、第4の誘導溝33g₂、誘導溝31g₁、31g₂、34g₁、34g₂、35g₁、35g₂)の形状を説明する。第1の側面32p及び第5の側面42pは、分割基準線14に沿う側面である。本実施の形態では、分割基準線14に沿う側面は、分割基準線14に厳密に平行である必要はない。分割基準線14に沿う側面は、分割基準線14上に位置しなくてもよい。第1の側面32p及び第5の側面42pを接続する側面のうち、起点Sに近い側面が第1の接続側面32rである。第1の側面32pと第1の接続側面32rとの間の第1の誘導溝32g₁の角 α_{32} は、90度より大きく135度以下の角度を有し、好ましくは90度より大きく100度以下の角度を有する。第3の側面32q及び第7の側面42qは、分割基準線14に沿う側面である。第3の側面32q及び第7の側面42qを接続する側面のうち、起点Sに近い側面が第3の接続側面42rである。第3の側面32qと第3の接続側面42rとの間の第3の誘導溝32g₂の角 β_{32} は、90度より大きく135度以下の角度を有し、好ましくは90度より大きく100度以下の角度を有する。

【0149】

分割基準線14を挟む一方の領域内において、分割基準線14に沿う各誘導溝(例えば、第1の誘導溝32g₁、第2の誘導溝33g₁、誘導溝31g₁、34g₁、35g₁)の一对の側面のうち分割基準線14により近い側面(例えば、第1の側面32p、第2の側面33p)の分割基準線14に対する傾きは、全て同じである。分割基準線14を挟む他方の領域内において、分割基準線14に沿う各誘導溝(例えば、第3の誘導溝32g₂、第4の誘導溝33g₂、誘導溝31g₂、34g₂、35g₂)の一对の側面のうち分割基準線14により近い側面(例えば、第3の側面32q、第4の側面33q)の分割基準線14に対する傾きも、全て同じである。各誘導溝(第1の誘導溝32g₁、第2の誘導溝33g₁、第3の誘導溝32g₂、第4の誘導溝33g₂、誘導溝31g₁、31g₂、34g₁、34g₂、35g₁、35g₂)の底面の面積は同じである。

【0150】

本実施の形態の半導体素子12の製造方法では、分割基準線14からずれた分割線16は、実施の形態11と同様に複数の誘導溝(第1の誘導溝32g₁、第2の誘導溝33g₁、第3の誘導溝32g₂、第4の誘導溝33g₂、誘導溝31g₁、31g₂、34g₁、34g₂、35g₁、35g₂)の起点S側の端部において分割基準線14に向けて補正されるだけでなく、第1の側面32p及び第2の側面33pに沿って、又は、第3の側面32q及び第4の側面33qに沿って補正される。

【0151】

本実施の形態の半導体素子12の製造方法の効果の説明する。本実施の形態の半導体素子12の製造方法の効果は、実施の形態11の半導体素子12の製造方法と同様の効果に加えて、主に以下の効果を奏する。

【0152】

本実施の形態の誘導溝群30gは、複数の誘導溝(第1の誘導溝32g₁、第2の誘導溝33g₁、第3の誘導溝32g₂、第4の誘導溝33g₂、誘導溝31g₁、31g₂、34g₁、34g₂、35g₁、35g₂)の起点S側の端部と第1の側面32pと第2の側面33pと第3の側面32qと第4の側面33qとにおいて、分割線16を分割基準線14に向けて補正する。本実施の形態の半導体素子12の製造方法は、分割基準線14から大幅にずれてウェハ11が劈開されることを抑制できる。

【0153】

さらに、本実施の形態の半導体素子12の製造方法では、分割基準線14の方向に沿う各誘導溝(第1の誘導溝32g₁、第2の誘導溝33g₁、第3の誘導溝32g₂、第4の誘導溝33g₂、誘導溝31g₁、31g₂、34g₁、34g₂、35g₁、35g₂)の一对の側面(例えば、第1の側面32pと第3の側面32q)は、分割基準線14を挟んでいる。そのため、分割線16が、劈開起点溝18dから、分割基準線14に沿う一对の側面(例えば、第1の側面32pと第3の側面32q)のどちら側にずれても、分割線16

は分割基準線 1 4 に向けて補正され得る。

【 0 1 5 4 】

本実施の形態の半導体素子 1 2 の製造方法では、各誘導溝 (第 1 の誘導溝 3 2 g_1 、第 2 の誘導溝 3 3 g_1 、第 3 の誘導溝 3 2 g_2 、第 4 の誘導溝 3 3 g_2 、誘導溝 3 1 g_1 、3 1 g_2 、3 4 g_1 、3 4 g_2 、3 5 g_1 、3 5 g_2) の底面の面積は同じである。ウェハ 1 1 をエッチングして複数の誘導溝 (第 1 の誘導溝 3 2 g_1 、第 2 の誘導溝 3 3 g_1 、第 3 の誘導溝 3 2 g_2 、第 4 の誘導溝 3 3 g_2 、誘導溝 3 1 g_1 、3 1 g_2 、3 4 g_1 、3 4 g_2 、3 5 g_1 、3 5 g_2) を形成する際に使用されるマスクの開口の面積が同じである。そのため、本実施の形態の半導体素子 1 2 の製造方法では、誘導溝群 3 0 g に含まれる複数の誘導溝 (第 1 の誘導溝 3 2 g_1 、第 2 の誘導溝 3 3 g_1 、第 3 の誘導溝 3 2 g_2 、第 4 の誘導溝 3 3 g_2 、誘導溝 3 1 g_1 、3 1 g_2 、3 4 g_1 、3 4 g_2 、3 5 g_1 、3 5 g_2) を同時に形成する際に、各誘導溝 (第 1 の誘導溝 3 2 g_1 、第 2 の誘導溝 3 3 g_1 、第 3 の誘導溝 3 2 g_2 、第 4 の誘導溝 3 3 g_2 、誘導溝 3 1 g_1 、3 1 g_2 、3 4 g_1 、3 4 g_2 、3 5 g_1 、3 5 g_2) の深さが異なることが抑制され得る。本実施の形態の半導体素子 1 2 の製造方法によれば、分割基準線 1 4 に向けた分割線 1 6 の補正の精度がさらに向上され、分割基準線 1 4 から大幅にずれてウェハ 1 1 が劈開されることがさらに抑制され得る。

10

【 0 1 5 5 】

実施の形態 1 3 .

図 3 3 を参照して、実施の形態 1 3 に係る半導体素子 1 2 の製造方法を説明する。本実施の形態の半導体素子 1 2 の製造方法は、基本的には、実施の形態 1 1 の半導体素子 1 2 の製造方法と同様の工程を備え、同様の効果を奏するが、主に以下の点で異なる。

20

【 0 1 5 6 】

本実施の形態は、実施の形態 1 1 と、複数の誘導溝 (第 1 の誘導溝 3 2 h_1 、第 2 の誘導溝 3 3 h_1 、第 3 の誘導溝 3 2 h_2 、第 4 の誘導溝 3 3 h_2 、誘導溝 3 1 h_1 、3 1 h_2 、3 4 h_1 、3 4 h_2 、3 5 h_1 、3 5 h_2) の配置において異なる。実施の形態 1 1 では、第 1 の誘導溝 3 2 f_1 と第 3 の誘導溝 3 2 f_2 とは、分割基準線 1 4 を挟んで鏡面对称に配置され、第 2 の誘導溝 3 3 f_1 と第 4 の誘導溝 3 3 f_2 とは、分割基準線 1 4 を挟んで鏡面对称に配置されている。

【 0 1 5 7 】

これに対し、本実施の形態では、第 1 の誘導溝 3 2 h_1 と第 3 の誘導溝 3 2 h_2 とは、分割基準線 1 4 を挟んで鏡面对称に配置されていなくてもよく、第 2 の誘導溝 3 3 h_1 と第 4 の誘導溝 3 3 h_2 とは、分割基準線 1 4 を挟んで鏡面对称に配置されていなくてもよい。分割基準線 1 4 に沿う方向において、第 3 の誘導溝 3 2 h_2 、第 4 の誘導溝 3 3 h_2 、誘導溝 3 1 h_2 、3 4 h_2 、3 5 h_2 は、第 1 の誘導溝 3 2 h_1 、第 2 の誘導溝 3 3 h_1 、誘導溝 3 1 h_1 、3 4 h_1 、3 5 h_1 よりも、終点 F 側 (劈開起点溝 1 8 d とは反対側) にずれるように配置されてもよい。

30

【 0 1 5 8 】

実施の形態 1 4 .

図 3 4 を参照して、実施の形態 1 4 に係る半導体素子 1 2 の製造方法を説明する。本実施の形態の半導体素子 1 2 の製造方法は、基本的には、実施の形態 1 2 の半導体素子 1 2 の製造方法と同様の工程を備え、同様の効果を奏するが、主に以下の点で異なる。

40

【 0 1 5 9 】

本実施の形態は、実施の形態 1 2 と、誘導溝群 3 0 i に含まれる複数の誘導溝 (第 1 の誘導溝 3 2 i_1 、第 2 の誘導溝 3 3 i_1 、第 3 の誘導溝 3 2 i_2 、第 4 の誘導溝 3 3 i_2 、誘導溝 3 1 i_1 、3 1 i_2 、3 4 i_1 、3 4 i_2 、3 5 i_1 、3 5 i_2) の配置において異なる。実施の形態 1 2 では、第 1 の誘導溝 3 2 g_1 と第 3 の誘導溝 3 2 g_2 とは、分割基準線 1 4 を挟んで鏡面对称に配置され、第 2 の誘導溝 3 3 g_1 と第 4 の誘導溝 3 3 g_2 とは、分割基準線 1 4 を挟んで鏡面对称に配置されている。

【 0 1 6 0 】

これに対し、本実施の形態では、第 1 の誘導溝 3 2 i_1 と第 3 の誘導溝 3 2 i_2 とは、分

50

割基準線 1 4 を挟んで鏡面对称に配置されていなくてもよく、第 2 の誘導溝 3 3 i_1 と第 4 の誘導溝 3 3 i_2 とは、分割基準線 1 4 を挟んで鏡面对称に配置されていなくてもよい。分割基準線 1 4 に沿う方向において、第 3 の誘導溝 3 2 i_2 、第 4 の誘導溝 3 3 i_2 、誘導溝 3 1 i_2 、3 4 i_2 、3 5 i_2 は、第 1 の誘導溝 3 2 i_1 、第 2 の誘導溝 3 3 i_1 、誘導溝 3 1 i_1 、3 4 i_1 、3 5 i_1 よりも、終点 F 側（劈開起点溝 1 8 d とは反対側）にずれるように配置されてもよい。

【0161】

実施の形態 1 5 .

図 3 5 から図 3 7 を参照して、実施の形態 1 5 に係る半導体素子 1 2 の製造方法を説明する。本実施の形態の半導体素子 1 2 の製造方法は、基本的には、実施の形態 5 の半導体素子 1 2 の製造方法と同様の工程を備え、同様の効果を奏するが、主に以下の点で異なる。

【0162】

本実施の形態の半導体素子 1 2 の製造方法は、複数の劈開溝群 2 0 j を形成すること（S 2 2）をさらに備えている。複数の劈開溝群 2 0 j の各々は、劈開溝 2 1 と劈開溝 2 2 と含む。複数の劈開溝群 2 0 j は、分割基準線 1 4 上に位置している。複数の劈開溝群 2 0 j は、互いに隣り合う複数の半導体素子 1 2 の間に配置されている。ウェハ 1 1 は、複数の劈開溝 2 1、2 2 を備えている。

【0163】

本実施の形態の半導体素子 1 2 の製造方法では、ウェハ 1 1 上に複数の半導体素子 1 2 を形成する工程（S 1 1）において、複数の半導体素子 1 2 が分割基準線 1 4 に対してウェハ 1 1 の主面 1 1 m（図 1 8 を参照）内の方位角の方向にずれて形成される場合がある。この場合、劈開線 1 5 は、分割基準線 1 4 に対して、ウェハ 1 1 の主面 1 1 m（図 1 8 を参照）内の方位角の方向にずれる。分割基準線 1 4 上の起点 S からずれた分割線 1 6 が誘導溝群 3 0 によって分割基準線 1 4 に向けて補正されても、分割線 1 6 は、誘導溝群 3 0 から、分割基準線 1 4 に対して方位角 θ がだけ傾いた劈開線 1 5 に沿って延びてしまう。

【0164】

本実施の形態の半導体素子 1 2 の製造方法では、誘導溝群 3 0 に加えて、複数の劈開溝群 2 0 j が形成される。複数の劈開溝群 2 0 j の各々に含まれる複数の劈開溝 2 1、2 2 の各々のエッジ部分、すなわちウェハ 1 1 のうち複数の劈開溝 2 1、2 2 に面する部分に、応力が発生する。複数の誘導溝（第 1 の誘導溝 3 2、第 2 の誘導溝 3 3、誘導溝 3 1、3 4、3 5）の各々の起点 S 側の第 1 端部と終点 F 側の第 2 端部では、劈開方向だけでなく劈開方向に垂直な方向（すなわち誘導溝の幅方向）にも応力が発生する。この応力により、分割線 1 6 は、複数の誘導溝（例えば、第 1 の誘導溝 3 2、第 2 の誘導溝 3 3、誘導溝 3 4、3 5）の各々の劈開方向における第 2 端部で、分割基準線 1 4 に向けて補正される。

【0165】

本実施の形態の半導体素子 1 2 の製造方法では、複数の半導体素子 1 2 の間に、複数の劈開溝 2 1、2 2 が形成されている。複数の半導体素子 1 2 の間に、複数の劈開溝 2 1、2 2 を形成することにより、分割基準線 1 4 に対して傾斜する劈開線 1 5 に沿って延びる分割線 1 6 は、複数の劈開溝 2 1、2 2 に接触する。複数の劈開溝 2 1、2 2 は、分割線 1 6 が分割基準線 1 4 から大きくずれないうちに、分割線 1 6 を分割基準線 1 4 に向けて補正することができる。本実施の形態の半導体素子 1 2 の製造方法によれば、分割基準線 1 4 に対して方位角 θ がだけ傾いた分割線 1 6 は、より高い精度で分割基準線 1 4 に近くように補正され得る。

【0166】

今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。矛盾のない限り、今回開示された実施の形態 1 から実施の形態 1 5 の少なくとも 2 つを組み合わせてもよい。本発明の範囲は、上記した説明ではなく請求の範囲

10

20

30

40

50

によって示され、請求の範囲と均等の意味および範囲内でのすべての変更が含まれることを意図される。本発明の範囲内において、各実施の形態は、適宜、変形または省略され得る。各実施の形態において例示された各構成要素の寸法、材質、形状、それらの相対配置などは、本発明が適用される装置の構成や各種条件により適宜変更され得る。各図における各構成要素の寸法は、実際の寸法と異なる場合がある。

【符号の説明】

【0167】

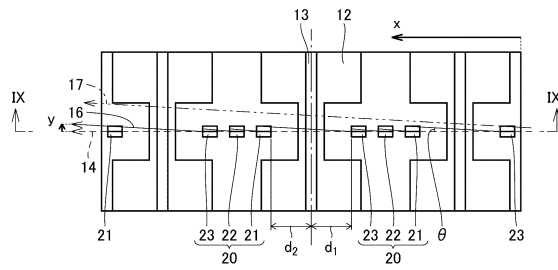
11 ウェハ、11m 主面、11s 劈開面、12 半導体素子、13 活性領域、14 分割基準線、15 劈開線、16 分割線、16s 素子分離線、17 溝無し分割線、18 劈開起点部、18d 劈開起点溝、19 ブレード、20, 20b, 20c, 20j 劈開溝群、20G 間隔、20a1 第1劈開溝群、20a2 第2劈開溝群、21, 21c, 22, 22c, 23, 23c 劈開溝、21L, 22L, 23L, W2 溝長、21W, 22W, 23W, W1 溝幅、25, C1, C2, C3 段差、30, 30a, 30b, 30c, 30d, 30e, 30f, 30g, 30i 誘導溝群、30G 溝間隔、31, 31a, 31b, 31c, 31d, 31e, 31f₁, 31f₂, 31g₁, 31g₂, 31h₁, 31h₂, 31i₁, 31i₂, 34, 34a, 34b, 34c, 34d, 34e, 34f₂, 34f₁, 34g₁, 34g₂, 34h₁, 34h₂, 34i₁, 34i₂, 35, 35a, 35b, 35c, 35d, 35e, 35f₁, 35f₂, 35g₁, 35g₂, 35h₁, 35h₂, 35i₁, 35i₂ 誘導溝、32, 32a, 32b, 32c, 32d, 32e, 32f₁, 32g₁, 32h₁, 32i₁ 第1の誘導溝、32f₂, 32g₂, 32h₂, 32i₂ 第3の誘導溝、32p 第1の側面、32q 第3の側面、32r 第1の接続側面、32s 第2の接続側面、33, 33a, 33b, 33c, 33d, 33e, 33f₁, 33g₁, 33h₁, 33i₁ 第2の誘導溝、33f₂, 33g₂, 33h₂, 33i₂ 第4の誘導溝、33p 第2の側面、33q 第4の側面、40 テーパー溝、42p 第5の側面、42q 第7の側面、42r 第3の接続側面、43p 第6の側面、43q 第8の側面、F 終点、S 起点、S1 溝ステップ間隔。

10

20

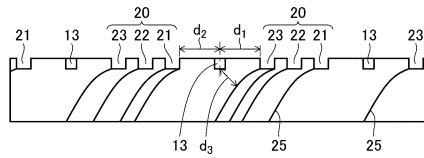
【図 8】

図8



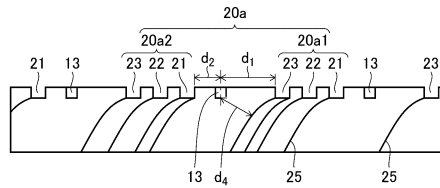
【図 9】

図9



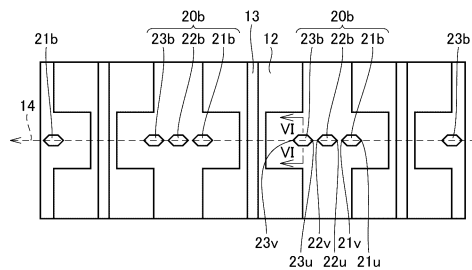
【図 12】

図12



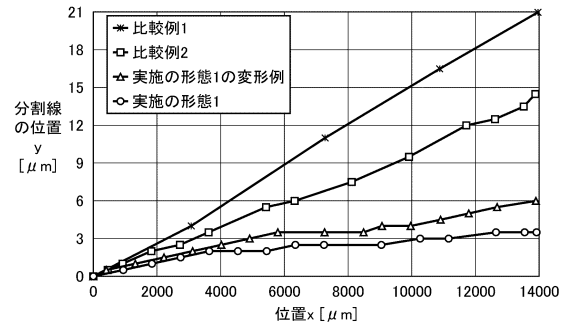
【図 13】

図13



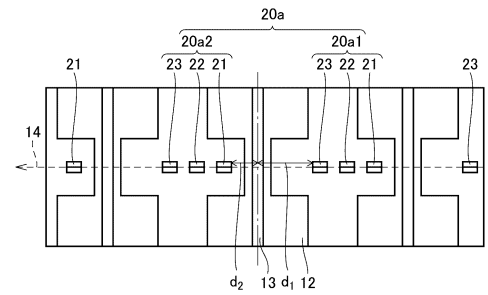
【図 10】

図10



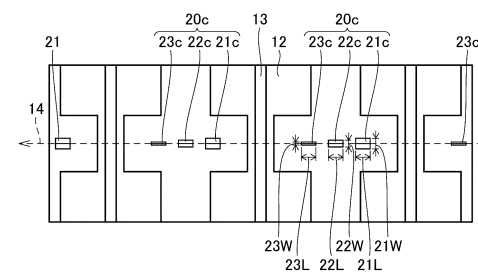
【図 11】

図11



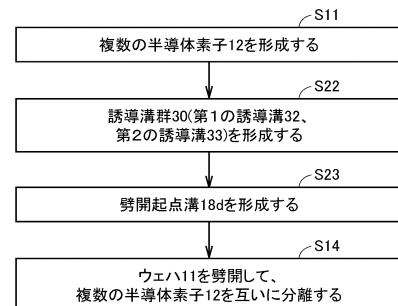
【図 14】

図14

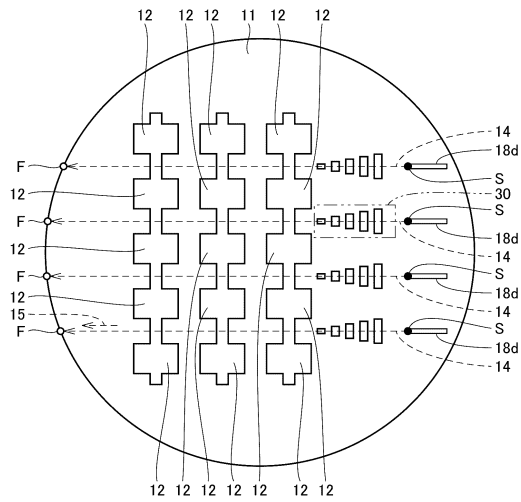


【図 15】

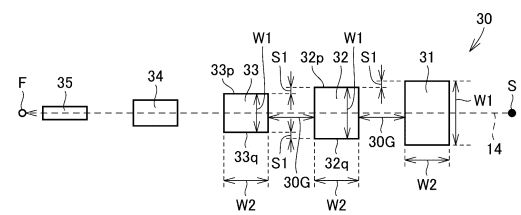
図15



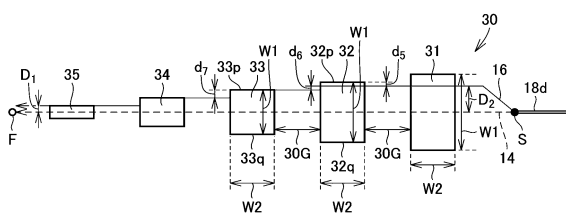
【 図 1 6 】



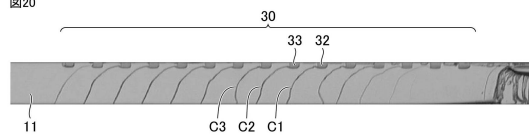
【 図 1 7 】



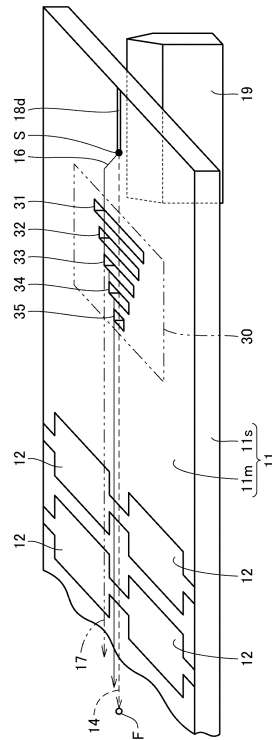
【 図 1 9 】



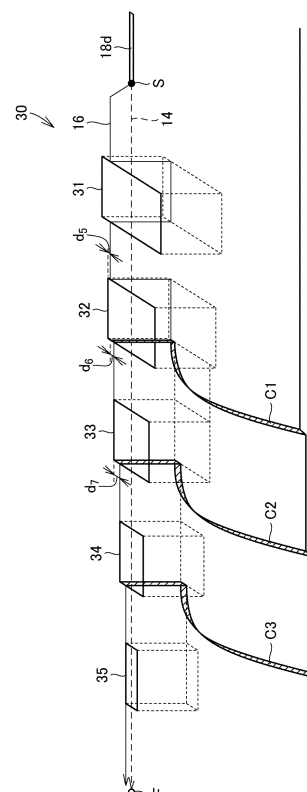
【 図 2 0 】



【 図 1 8 】

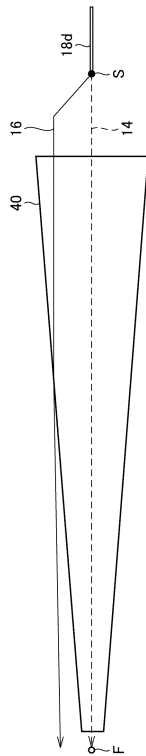


【 図 2 1 】



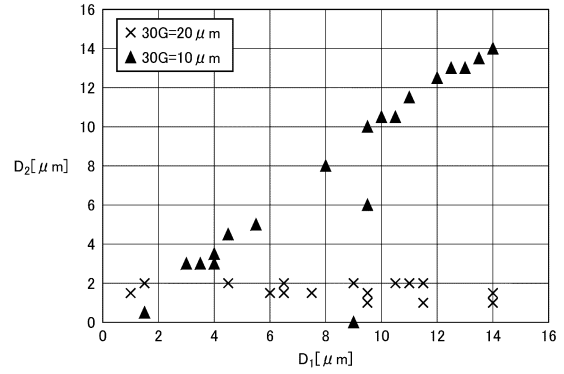
【図 2 2】

図22



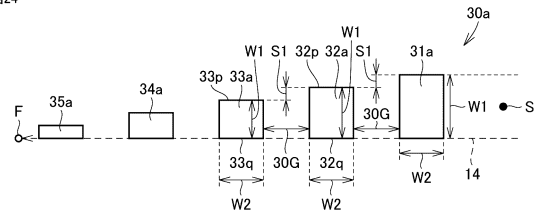
【図 2 3】

図23



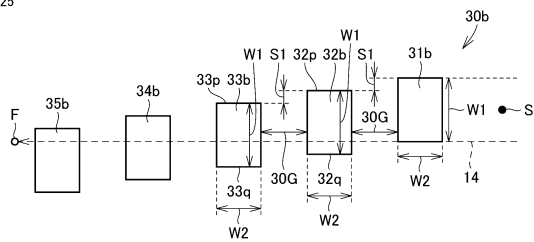
【図 2 4】

図24



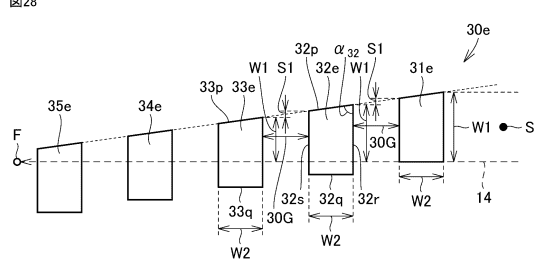
【図 2 5】

図25



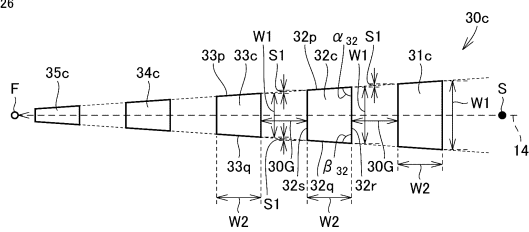
【図 2 8】

図28



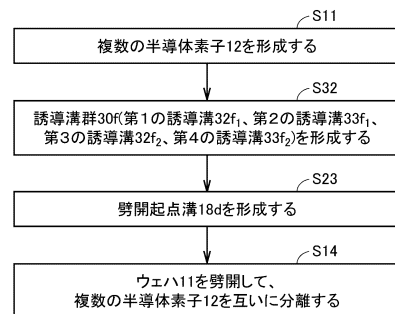
【図 2 6】

図26



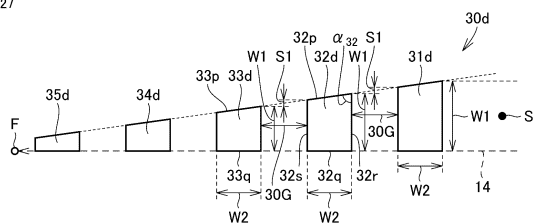
【図 2 9】

図29



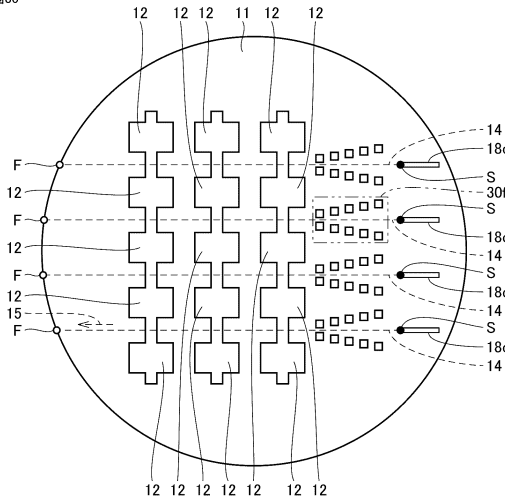
【図 2 7】

図27



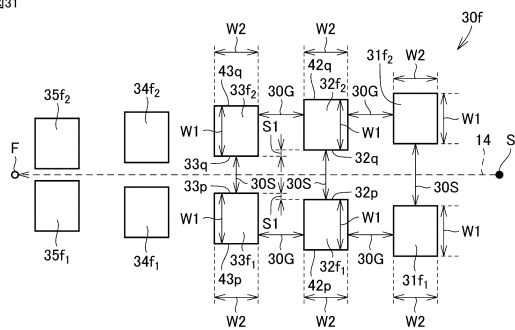
【 図 3 0 】

图30



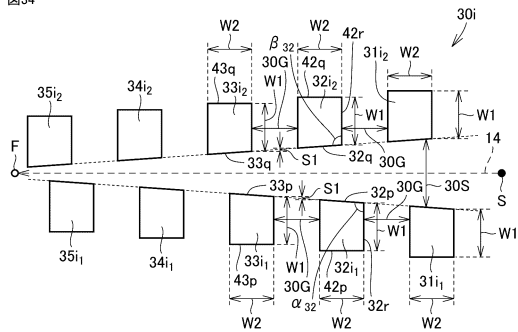
【 図 3 1 】

图31



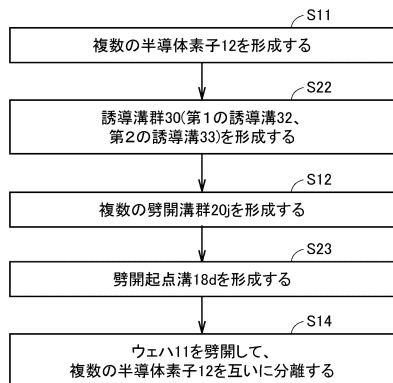
【 図 3 4 】

图34



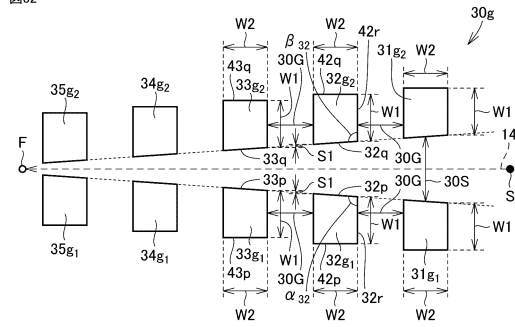
【 図 3 5 】

图35



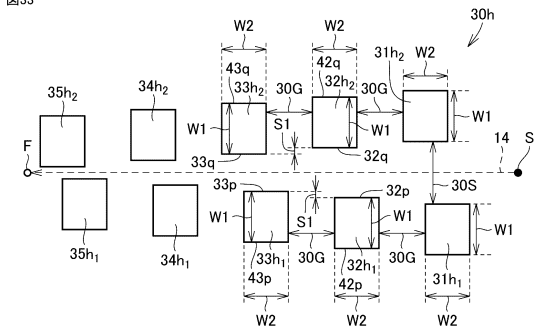
【 図 3 2 】

図32



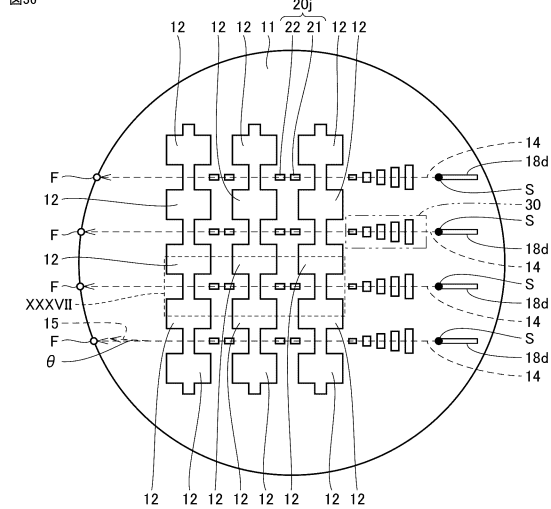
【 図 3 3 】

图33



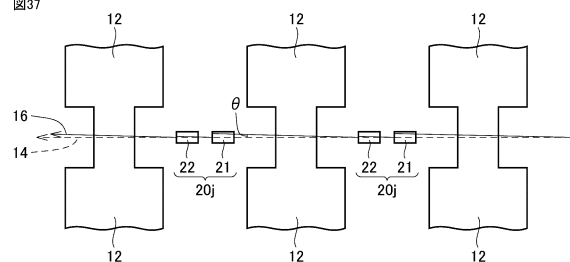
【 図 3 6 】

图36



【 図 3 7 】

图37



フロントページの続き

(51)Int.Cl. F I
H 0 1 S 5/02
H 0 1 L 33/00 Z

(56)参考文献 国際公開第2007/074688(WO, A1)
特開2011-077419(JP, A)
特開平06-045707(JP, A)
特開2003-086900(JP, A)
特開2002-064236(JP, A)
特開2008-227461(JP, A)
特開2013-118250(JP, A)
特開2003-017791(JP, A)

(58)調査した分野(Int.Cl., DB名)
H 0 1 L 21/301
B 2 6 F 3/00
B 2 8 D 5/00
H 0 1 L 33/00
H 0 1 S 5/02