



POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

263638

(11) (B1)

(51) Int. Cl.⁴

G 06 F 13/36
G 06 F 13/00

(22) Přihlášeno 02 10 86

(21) PV 7107-86.D

(40) Zveřejněno 16 09 88

(45) Vydáno 14 08 89

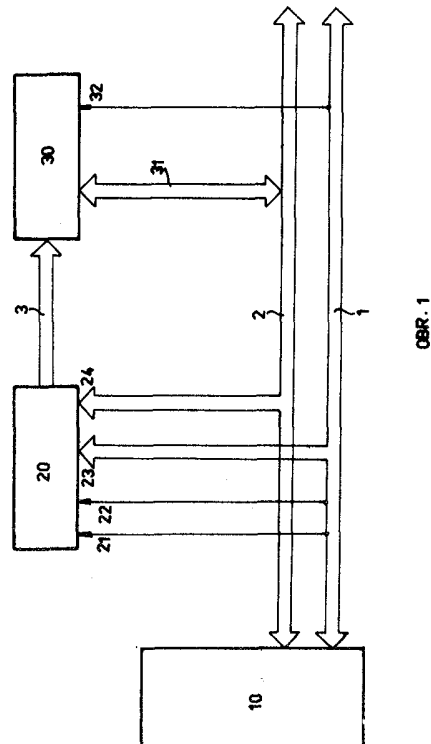
(75)

Autor vynálezu

KREJČÍČEK JAROMÍR ing., ZAVŘEL VLADIMÍR ing., BRNO

(54) Zapojení adresní sběrnice mikro počítačového systému

Řešení se týká zapojení adresní sběrnice mikro počítačového systému, zejména pro mikro počítače jednopouzdrového provedení, například určené pro řízení tisku bodových tiskáren periferních zařízení. Podstatně snižuje nároky na výstupní linky systému a zjednodušuje adresní dekodér. Podstata zapojení opatřeného paměťovým modulem připojeným k datové a řídicí sběrnici propojující mikro počítačový systém s periferním zařízením spočívá v tom, že k řídicí sběrnici je nastavovacím vstupem a přiřítacím nebo odečítacím vstupem připojen generátor adresy. Generátor adresy je adresní sběrnici připojen k paměťovému modulu generátoru znaků. Využití se předpokládá v mikro počítačových systémech, které obsahují mimo jiné vyhledávání funkčních hodnot v tabulkách k zadanému argumentu. Například použitelných u tiskacích zařízení s maticovým způsobem tisku.



Vynález se týká zapojení adresní sběrnice mikropočítačového systému, zejména pro mikropočítače jednopouzdřového provedení, například určené pro řízení otisku bodových tiskáren periferních zařízení.

U současných mikropočítačových systémů se paměťové funkční moduly s paměťovými integrovanými obvody propojují přímo na příslušnou adresní, datovou a řídicí sběrnici.

I když se dosud takových propojení běžně používá, projevují se u nich některé nedostatky. V prvé řadě to je vysoká potřeba adresních linek, což se projeví zvýšením počtu vývodů pouzdra mikroprocesoru nebo zvýšeným počtem časových multiplexorů dat a adresy na univerzální sběrnici adresa - data. Takové zvýšení dále vyžaduje zvětšení počtu potřebných součástí v zapojení a s tím i související další počet potřebných součástek pro zpětný časový demultiplex na univerzální sběrnici. Tyto nevýhody se kromě uvedeného zejména projevují u jednopouzdřových mikropočítačů, kde je kritický nedostatek vstupních a výstupních linek. K tomu ještě běžné způsoby vytváření dostatečně široké adresní sběrnice buď spotřebovávají obecně využitelné vstupní a výstupní linky nebo omezují instrukční soubor mikropočítače. Proto jsou taková zapojení zbytečně složitá, výrobně náročná a ekonomicky nákladná, projevující se sníženou funkční spolehlivostí, zvýšenými teplotami při jejich provozu a zvýšeným odběrem elektrické energie.

Tyto nedostatky v podstatě odstraňuje zapojení adresní sběrnice mikropočítačového systému podle tohoto vynálezu, jehož podstata spočívá v tom, že k řídicí sběrnici je nastavovacím vstupem a počítacím nebo odečítacím vstupem připojen generátor adresy, který je adresní sběrnici připojen k paměťovému modulu generátoru znaků. K řídicí sběrnici je skupinou řídicích vstupů připojen generátor adresy, který je dále svou skupinou vstupů připojen k datové sběrnici.

Výhoda tohoto zapojení především spočívá v podstatném snížení nároků na výstupní linky systému, kterým by se při běžném řešení musela vytvářet část nebo celá adresní sběrnice. Tím se zjednoduší adresní dekodér, poněvadž obvody generátoru znaků s ním nijak nesouvisí. Tato skutečnost se projeví zejména připojí-li se k adresnímu dekodéru paměti, které nemají stejnou paměťovou kapacitu. Poskytuje se ještě možnost většího využití adresního prostoru pro účely programu nebo dat. V adresním prostoru je totiž uvolněna ta část paměťové kapacity, kterou by normálně zabírala permanentní paměť. Uspořádání podle tohoto zapojení dále přináší úsporu v počtu použitých jednočipových mikropočítačů, neboť paměťový blok s mnohem vyšší kapacitou lze propojit k jedinému mikropočítači.

Příklad provedení zapojení adresní sběrnice mikropočítačového systému je znázorněn na příložených výkresech, kde obr. 1 představuje blokové schéma, obr. 2 uspořádání v paměťovém modulu generátoru znaků a obr. 3 časový diagram.

K řídicí sběrnici 1 dle obr. 1 propojující mikropočítačový systém 10 s neznázorněným periferním zařízením je připojen nastavovací vstup 21 generátoru adresy 20 pro nulovací signál S1, přiřítací nebo odečítací vstup 22 generátoru adresy 20 pro krokovací signál S2 a skupina řídicích vstupů 23 generátoru adresy 20 pro řídicí signál S3. K datové sběrnici 2 propojující mikropočítačový systém 10 s neznázorněným periferním zařízením je připojena skupina paralelních vstupů 24 ke generátoru adresy 20. Generátor adresy 20 je adresovou sběrnici 3 připojen na vstupy paměťového modulu 30 generátoru znaků, který je dále skupinou vstupů a výstupů 31 propojen s datovou sběrnici 2. Vstup 32 paměťového modulu 30 generátoru znaků je připojen k řídicí sběrnici 1.

Segment programu, který je vestavěn do rozšiřovaného mikropočítačového systému 10 úzce souvisí s obvodovým řešením generátoru adresy 20. Podstatné ovládací signály generátoru adresy 20, to je nulovací signál S1, krokovací signál S2, a řídicí signál S3 jsou ovládány právě tímto segmentem programu. Přitom program pracuje ve shodě s funkčními vlastnostmi použitých integrovaných obvodů, ze kterých je generátor adresy 20 sestaven.

A to - jednorázovým vysíláním nulovacího signálu S1, který vnutí generátoru adresy 20 počáteční stav,

- opakovaným nepřerušovaným vysíláním krokovacího signálu S2, který nastaví žádanou výchozí adresu v paměťovém modulu 30 generátoru znaků,
- opakovaným přerušovaným vysíláním krokovacího signálu S2, který postupně nastavuje jednotlivé adresy v paměťovém modulu 30 generátoru znaků.

Generátor adresy 20 může mimo uvedeného pracovat ještě v dalším režimu, který umožňuje podstatné zkrácení času potřebného na provedení činnosti při opakovaném nepřerušovaném vysílání krokovacího signálu S2. V tomto případě se vysílají další, a to řídicí signály S3 přiváděné skupinou vstupů 23 do generátoru adresy 20. Za tohoto stavu je funkce programu následující:

- jednorázovým vysíláním nulovacího signálu S1 se vnutí generátoru adresy 20 počáteční stav,
- nato se jednorázově vyšle celá nebo částečná výchozí adresa do generátoru adresy 20,
- a opakovaným přerušovaným vysíláním krokovacího signálu S2 se provede postupné nastavení jednotlivých adres v paměťovém modulu 30 generátoru znaků.

V některých případech je výhodné kombinovat obě možnosti, to je postavit ovládací segment programu tak, aby adaptivně podle vzájemného rozdílu staré a nové adresy se rozhodovalo o způsobu ovládní, čímž nastavení nové adresy v paměťovém modulu 30 generátoru znaků potřebuje minimální možný čas.

Použití dalších řídicích signálů S3 nemá negativní důsledky na rozšiřovaný mikropočítačový systém 10, jestliže se mezi jeho výstup a připojenou skupinu řídicích vstupů 23 na řídicí sběrnici 1 umístí neznázorněný záchytný registr. Po přepisu do tohoto registru může být výstup z mikropočítačového systému 10 využit k jinému účelu a nebude trvale blokován generátor adresy 20. V některých obvodech se využije paměťového modulu 30 generátoru znaků, v němž je tento záchytný registr vestavěn.

Z připojeného diagramu - viz obr. 3, představující nejjednodušší případ řešení generátoru adresy 20 s jednosměrným přičítacím čítačem, je zřejmé potřebné pořadí vysílání nulovacích signálů S1 a krokovacích signálů S2 ovládané ze segmentu programu mikropočítačového systému 10. Předpokládá se umístění mozaiky délky M tištěného znaku počínaje začátkem adresy N v paměťovém modulu 30 generátoru znaků, jak je znázorněno na obr. 2.

V čase t_0 je vyslán nulovací signál S1 a tím je nastavena na adresové sběrnici 3 adresa 0000. V čase t_1 je opakovaně vyslán krokovací signál S2 a tím je na adresní sběrnici 3 nastavena adresa N , to je první sloupec mozaiky tištěného znaku, například písmene L . Po vytištění v čase t_2 je postupným jednorázovým vysíláním krokovacího signálu S2 adresován a vytištěn vždy další sloupec mozaiky. Toto krokování uvnitř mozaiky je ukončeno v čase t_3 . Přitom čas t_0 až t_2 představuje hledání mozaiky v paměťovém modulu 30 generátoru znaků a čas t_2 až t_3 vlastní tisk znaku. Při tisku dalšího znaku se tato činnost opakuje.

Při vhodnějším řešení generátoru adresy 20 je možné podstatně zkrátit časový úsek t_1 až t_2 při hledání mozaiky dalšího znaku.

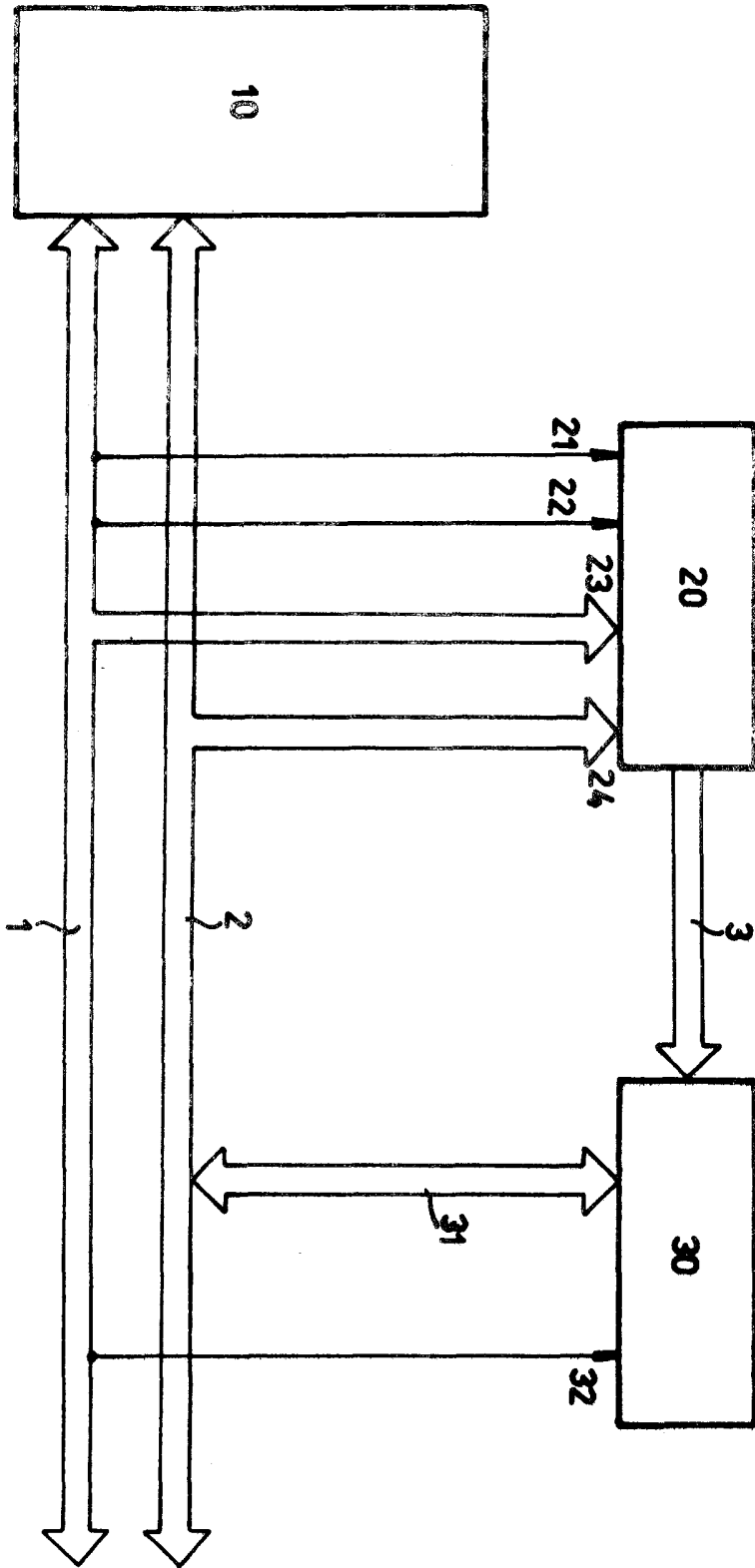
Vynálezu lze využít v mikropočítačových systémech, které obsahují mimo jiné vyhledávání funkčních hodnot v tabulkách k zadanému argumentu, například použitelných u tiskacích zařízení s maticovým způsobem tisku.

PŘEDMĚT VYNÁLEZU

1. Zapojení adresní sběrnice mikropočítačového systému s paměťovým modulem připojeným k datové a řídicí sběrnici propojující mikropočítačový systém s periferním zařízením, vyznačené tím, že k řídicí sběrnici (1) je nastavovacím vstupem (21) a přiřítacím nebo odečítacím vstupem (22) připojen generátor adresy (20), který je adresní sběrnici (3) připojen k paměťovému modulu (30) generátoru znaků.

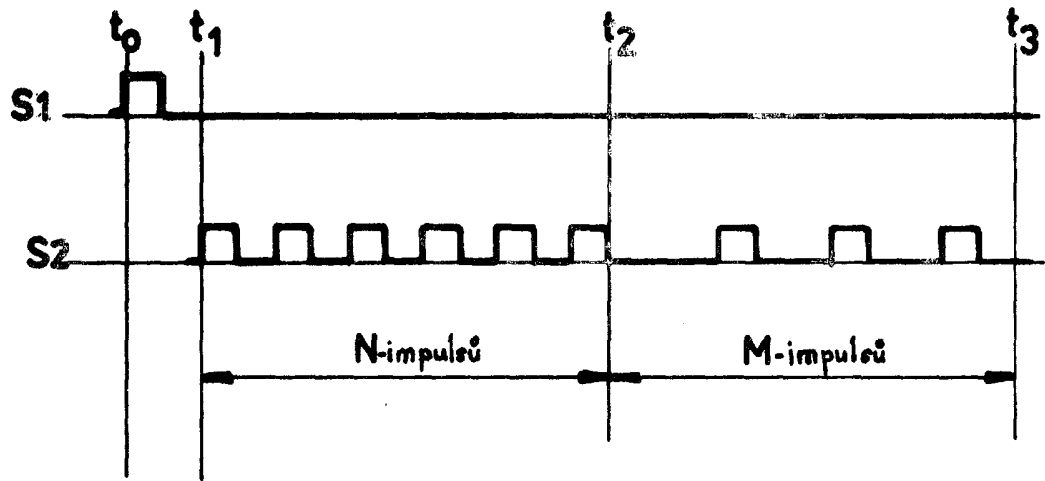
2. Zapojení podle bodu 1, vyznačené tím, že k řídicí sběrnici (1) je skupinou řídicích vstupů (23) připojen generátor adresy (20), který je dále svou skupinou vstupů (24) připojen k datové sběrnici (2).

2 výkresy

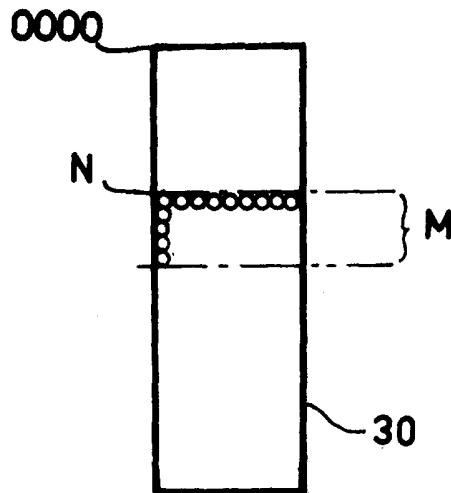


OBR. 1

263638



OBR. 3



OBR. 2