

公告本

申請日期	87.7.27
案 號	87112243
類 別	H02P6/02

A4
C4

(以上各欄由本局填註)

447188

發明專利說明書

一、發明名稱 [REDACTED]	中 文 英 文	具電子配電架構之馬達 MOTOR WITH ELECTRONIC DISTRIBUTING CONFIGURATION
二、發明人 [REDACTED]	姓 名 國 籍 住 居 所	(1)後 藤 誠 (2)越智正明 日 本 (1)日本國西宮市鳴尾町4-7-2 (2)日本國枚方市茄子作1-9-4香里莊D-304號
三、申請人	姓 名 (名稱) 國 籍 住、居所 (事務所) 代 表 人 姓 名	日商・松下電器產業股份有限公司 日 本 日本國大阪府門真市大字門真1006番地 森下洋一

裝

訂

線

447188

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6
B6

本案已向：

日本 國(地區) 申請專利，申請日期： 案號： ，☒有 ☐無主張優先權
1997,8,6 特願平9-211508
1998,4,15 特願平10-104472

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部中央標準局員工消費合作社印製

五、發明說明(1)

本發明之背景

本發明之範圍：

本發明有關於一種馬達，它藉使用多個電晶體而能電子式地改變電流路程。

相關技藝之說明：

近年來，甚多辦公室自動化裝置和視聽裝置之使用馬達者，藉使用多個電晶體電子式地改變電流路程。例如，有一馬達藉使用PNP型功率電晶體和NPN型功率電晶體兩者對繞組改變電流路程。

第34圖顯示此類早期技藝之馬達，其操作將予以說明。一轉子2011有一磁場部分由一永久磁鐵所形成。依照轉子2011之轉動，一位置探測塊2041產生兩對三相電壓信號K1，K2，K3和K4，K5，K6。一第一分配塊2042產生三相下部傳導控制信號L1，L2和L3相當於電壓信號K1，K2和K3，並控制。低部NPN型功率電晶體2021，2022和2023之傳導。一第二分配塊2043產生三相上部傳導控制信號M1，M2，和M3相當於電壓信號K4，K5和K6，並控制上部PNP型功率電晶體2025，2026和2027。因此，三相驅動電壓係供應至三相繞組2012，2013和2014。

不過，此一早期技藝馬達有下列各項問題。

(1)較大功率耗失：

在此早期技藝架構中，NPN型功率電晶體2021，2022和2023以及PNP型功率電晶體2025，2026和2027之射一集電壓係呈類比方式地控制，藉以供應必要振幅之驅動電流

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(2)

至繞組2012, 2013和2014。因此, 在啟動期內橫越此功率電晶體之殘餘電壓降變成較大, 以及此一殘餘電壓降和功率電晶體之傳導電流造成一較大功率耗失。特別是, 由於至此馬達繞組之驅動電流係較大, 故功率耗失曾經足極端地大。其結果, 馬達有一極低之功率效益。

(2) 昂貴之成本

為了要減少馬達之製造成本, 非常有效者是要整體化電晶體, 電阻器, 和類似者在一單一晶片上成為一積體電路。不過, 一較大晶片區係需要以組成這些PNP型功率電晶體2025, 2026和2027, 由是而增加成本。此外, 當這些電晶體和電阻器係經結成整體在一積體電路晶片上時, 由於寄生電容之效應, 故吾人雖以實施PNP型功率電晶體之一快速操作。況且, 功率電晶體之功率耗失和熱產生係亦太大而不能將其整體化成為一IC。特別地是, 由於對馬達繞組之驅動電流係較大, 故此IC很可能地與一由自這些功率電晶片之熱產生所造成之熱崩潰相遭遇。如果一幅射板係經提供至此IC以便能防止此類熱崩潰, 則成本係相對地大大增加。

(3) 較大馬達振動

近年來, 在光學碟片裝置中, 諸如DVD-ROM以及磁鐵碟片裝置諸如HDD和FDD者, 具有減小振動之馬達係強烈地需要, 因為自此一碟片有較高密度之錄音(影)及/或在其上回播。不過, 在早期技藝架構中, 當一功率電晶體係突然地更迭時, 一尖光電壓係在一繞組內產生, 由是而

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(3)

脈振此驅動電壓。因此，馬達產生之力量係經脈振以及一較大馬達振動發生。

吾人曾經強烈地希望來開發一種馬達，其中每一或所有這些問題係能解決。

因此，本發明之目的係在解決上述問題，各自地或同時地，並提供一馬達之有此架構適用以呈積體電路形態地來實施。

本發明之概述

本發明之馬達包含：

一可移動構件；

多相位繞組；

電壓供應裝置用以供應一直流電壓，

第一功率放大裝置之Q件(Q是一3或更多之整合體)各包括一第一FET功率電晶體用以形成一電流路程於該電壓供應裝置之負極邊和該多相位繞組之一之間；

第二功率放大裝置之Q件各包括一第二FET功率電晶體用以形成一電流路程於該電壓供應裝置之正極邊和該多相位繞組之一之間；

變更信號產生裝置，用以產生多相位變更信號；

第一分配控制裝置，用以控制回答以該變更信號產生裝置之輸出信號之第一功率放大裝置之Q件；

第二分配控制裝置，用以控制回答以該變更信號產生裝置之輸出信號之第二功率放大裝置之Q件；以及

轉換操作裝置，用以促使該第一功率放大裝置之該Q

五、發明說明(4)

件和該第二功率放大裝置之該Q件之至少一件來實施高頻率轉換，

以及其中

該第一分配控制裝置和第二分配控制裝置包括用以供應至少一電流信號之裝置，至少在對第一功率放大裝置之Q件和該第二功率放大裝置之Q件之至少一件之傳導控制接頭邊之昇高及/或降下斜度中，穩定地或大體上穩定地變化。

以上文提及之架構，某些第一功率放大裝置和第二功率放大裝置係被促使以執行高頻率轉換操作，俾使這些功率放大裝置之功率耗失可以顯著地減少。其結果，此馬達之功率效益係亦顯著地改進。在某些第一及第二功率放大執行高頻率轉換操作之情況中，電流路程至多相位繞組之平順變更操作可以藉供應一電流信號來達成，至少在昇高斜度部分，降下斜度部分及平坦部分之中，至少對功率放大裝置之傳導控制接頭邊之昇高及/或降下斜度上平穩地或大體上平穩地變化。其結果，至多相位繞組之此驅動電流信號係平穩地改變，藉以減少此馬達之產生之轉矩之脈振或起伏。因此，一具有減少振動以及減少功率損耗之最佳馬達可以獲得。此外，第一和第二功率放大裝置之功率電晶體可以與其他電晶體及電阻器結成整體地置於一單一IC晶片上。因此，上述馬達可以以低成本獲得。

此外，依據本發明之另一架構之馬達包含：

一可移動構件；

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(5)

多相位繞組；

電壓供應裝置，用以供應一直流電壓，

第一功率放大裝置之Q件(Q是3或更多之整合體)各包括一第一FET功率電晶體用以形成一電流路程於該電壓供應裝置之輸出接頭邊和多相位繞組之一之間，並用以放大對傳導控制接頭邊之一輸入電流；

第二功率放大裝置之Q件各包括一第二FET功率電晶體用以形成一電流路程於該電壓供應裝置之另一輸接頭邊和該多相位繞組之一之間，並用以放大對傳導控制接頭邊之一輸入電流；

第一分配控制裝置，用以供應第一Q相位電流信號，並各有一有效電角度較 $360/Q$ 度為大者，至第一功率放大裝置之每一該Q件之傳導控制接頭邊；

第二分配控制裝置，用以供應第二Q相位電流信號，並各有一有效電角度較 $360/Q$ 度為大者，至第二功率放大裝置之每一該Q件之傳導控制接頭邊；以及

轉換操作裝置，用以造成至少要就是第一功率放大裝置之Q件抑或該第二功率放大裝置之Q件來實施高頻率轉換。

以上文提及之架構，某些第一功率放大裝置和第二功率放大裝置係被促使以執行高頻率轉換操作，俾使這些功率放大裝置之功率耗失可以顯著地減小。其結果，馬達之功率效益係亦顯著地改進。此外，每一片第一和第二功率放大裝置係如此構形以放大一輸入電流至傳導控制接頭邊

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(6)

。此第一Q相位電流信號，各有一有效電角度大於 $360/Q$ 度者，係供應至第一功率放大裝置之Q件之傳導控制接頭邊。此第二Q相位電流信號，各有一有效電角度大於 $360/Q$ 度者，係供應至第二功率放大裝置之Q件之傳導控制接頭邊。其結果，對多相位繞組之電流路程之平穩變化操作即可以達成。例如，每一第一和第二Q相位電流信號可以是一至少在昇高或/及降下斜度上平穩或大體上平穩地變化之電流信號。因此，至此繞組之驅動電流信號係平穩平改變，藉以減小馬達之所產生轉矩之脈振或浮動。因此，一優良之馬達具有減小振動及減少功率損耗者即可以獲得。

依照本發明之另一架構之馬達包含：

一可移動構件；

多相位繞組；

電壓供應裝置，用以供應一直流電壓，

第一功率放大裝置之Q件(Q是3或更多之整合體)各包括一第一功率電晶體用以形成一電流路程於該電壓供應裝置之一輸出接頭邊和多相位繞組之一之間；

第二功率放大裝置之Q件各包括一第二功率電晶體用以形成一電流路程於該電壓供應裝置之一輸出接頭邊和該多相位繞組之一之間；

變更信號產生裝置，用以產生多相位變更信號；

第一分配控制裝置，用以供應第一Q相位信號之各有一有效電角度大於 $360/Q$ 度者，至回應以該變更信號產生裝置之輸出信號之第一功率放大裝置之每一該Q件之一傳

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(7)

導控制接頭邊；

第二分配控制裝置，用以供應第二Q相位信號之各有一有效電角度大於 $360/Q$ 度者，至回應以該變更信號產生裝置之輸出信號之第二功率放大裝置之每一該Q件之一傳導控制接頭邊；以及

轉換操作裝置，用以促使至少第一功率電晶體之Q件和該第二功率電晶體之Q件之一來實施高頻率轉換，並用以促使至少要就是第一功率放大裝置之Q件抑或第二功率放大裝置之Q件，在其傳導控制接頭邊回應以一單一脈衝信號之同一時間，來實施關斷操作。

以此上文提及之架構，至少要就是，第一功率放大裝置，抑或第二功率放大裝置，係被促使以依照單一脈衝信號而實施高頻率轉換操作，俾使這些功率放大裝置之功率耗失可以顯著地減少。其結果，馬達之功率效益係亦顯著地改進。此外，某些或所有第一和第二功率電晶體係被促使以實施高頻率轉換操作。此第一Q相位信號，各有一有效電角度較大於 $360/Q$ 角度者，係供應至第一功率放大裝置之Q件之傳導控制接頭邊。此第二Q相位信號，各有一有效電角度較大於 $360/Q$ 度者，係供應至第二功率放大裝置之Q件之傳導控制接頭邊。其結果，對多相位繞組之電流路程之平順變更操作即可以達成。例如，每一第一和第二Q相位信號可以是至少在升高及/或降下斜度上平穩或大體上平穩地變化之一電流信號，由是而減小驅動電流信號之脈振和所產生之轉矩之波動。因此，一優良之馬達具有

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(8)

減小之振動及減少之功率耗失者即可以獲得。此外，由於至少要就是第一功率放大裝置，抑或第二功率放大裝置在同一時間地僅有一單一脈衝信號控制轉換操作，故吾人易於控制此轉換時間，由是而簡化馬達之轉換控制架構。

依照本發明之另一觀點之馬達，包含：

一可移動構件；

多相位繞組；

電壓供應裝置，用以供應一直流電壓，

第一功率放大裝置之Q件(Q是3或更多之整合體)各包括一第一功率電晶體，用以形成一電流路程於該電壓供應裝置之一負極邊和多相位繞組之一之間；

第二功率放大裝置之Q件各包括一第二功率電晶體，用以形成一電流路程於該電壓供應裝置之正極邊和該多相位繞組之一之間；

變更信號產生裝置，用以產生多相位變更信號；

第一分配控制裝置，用以控制回應以該變更信號產生裝置之輸出信號之第一功率放大裝置之該Q件，以及

第二分配控制裝置，用以控制回應以該變更信號產生裝置之輸出信號之第二功率放大裝置之該Q件；

以及其中

該第一分配控制裝置和該第二分配控制裝置包括：

用以供應至少一電流信號之裝置，該電流信號至少在昇高及/或降下斜度上平穩或大體上平穩地變化者，至在第一功率放大裝置之Q件和第二功率放大裝置之該Q件之

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(9)

中，功率放大裝置之至少一件之一傳導控制接頭邊，以及用以供應至少一輔助信號之裝置，該輔助信號有一有效期較該至少一個電流信號之傳導過程內該至少一電流信號之有效期為小者，至功率放大裝置之至少一件之傳導控制邊。

以上文提及之架構，至為顯明者，當一輔助電流信號係經供應時，吾人即能顯著地減少由功率放大裝置之功率電阻器之接上電阻所造成之功率耗失。因此，一馬達具有減少之功率耗失者即可以獲得。此外，藉供應一電流信號之在昇高及/或降下斜度上至少穩定或大體上穩定地變化者，此驅動電流信號之脈振即可以顯著地減小。其結果，一優良之馬達具有減小之振動及減少之功率耗失者即可以獲得。

這些及其他架構和操作將連同較佳實施例作詳細說明。

附圖之簡要說明：

第1圖係一略圖，顯示本發明之第1實施例之架構。

第2圖係第一實施例內一變更信號產生部分34之電路圖。

第3圖係第一實施例內一供應信號產生部分30之電路圖。

第4圖係第一實施例內分配信號產生部分36之一電路圖。

第5圖係第一實施例內第一電流放大部分41，42和43

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(10)

之電路圖。

第6圖係第一實施例內第二電流放大部分45，46和47，以及一高電壓輸出部分之電路圖。

第7圖係第一實施例內一轉換控制部分22之電路圖。

第8圖係第一實施例內一積體電路之部分之橫截面圖。

第9圖係用以解釋第一實施例之操作之波形圖。

第10圖係本發明之實施例內顯示功率放大部分之另一架構之一電路圖。

第11圖係顯示本發明之實施例內功率放大部分之另一架構之一電路圖。

第12圖係顯示本發明之實施例內轉換脈動電路之另一架構之電路圖。

第13圖係一略圖，顯示本發明之第二實施例之架構。

第14圖係第二實施例內一輔助供應部分500之電路圖。

第15圖係第二實施例內一輔助變更信號產生部分510之電路圖。

第16圖係用以解釋第二實施例內輔助變更信號產生部分510之操作之波形圖。

第17圖係一波形圖，顯示第一輔助電流信號，第二輔助電流信號，第一放大電流信號，第二放大電流信號，第一混合電流信號，以及第二混合電流信號。

第18圖係一略圖，顯示本發明之第三實施例之架構。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(11)

第19圖係第三實施例內一功率放大部分之電路圖。

第20圖係一電路圖，顯示本發明之實施例內功率放大部分之另一架構。

第21圖係一略圖，顯示本發明之第四實施例之架構。

第22圖係第四實施例內轉換控制部分700之一電路圖。

第23圖係一略圖，顯示本發明之第五實施例之架構。

第24圖係第五實施例內一轉換控制部分800之電路圖。

第25圖係第五實施例內一輔助供應部分810之電路圖。

第26圖係第五實施例內第二電流放大部分845，846，847之一電路圖。

第27圖係第五實施例內第二功率放大部分之電路圖。

第28圖係一電路圖，顯示本發明之實施例內第二放大部分之另一架構。

第29圖係一略圖，顯示本發明之第六實施例之架構。

第30圖係第六實施例內一關斷操作部分1000之電路圖。

第31圖係一電路圖，顯示本發明之實施例內分配之信號產生部分之另一架構。

第32圖係一電路圖，顯示本發明之實施例內功率放大部分之另一架構。

第33圖係一電路圖，顯示本發明之實施例內功率放大

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(12)

部分之另一架構。

第34圖係一略圖，顯示一早期技藝之馬達之架構。

本發明之若干較佳實施例，將以第1圖至第33圖內所示之附圖為基準，詳細說明如下文。

[第一實施例]

第1圖至第8圖說明本發明之第一實施例內馬達之架構。第1圖顯示馬達之一綜合架構。一可移動構件1，例如，係一轉子經裝設以一磁場部分，它由於一永久磁鐵產生多極之磁通量。在此一實施例中，可移動構件1之磁場部分係經指示以一雙極磁化之永久磁鐵。在本發明之一變更之實施例中，它可以自多極磁鐵或自甚多磁性極片建造。三相繞組2，3和4係放置在一定子上，各以電之120度自另一個位移。此三相繞組2，3和4藉三相驅動電流信號I1，I2和I3而產生三相通量。此馬達藉相互作用於可移動構件1之磁場部分和驅動電流信號之間而產生一力量，並給予此產生之力量至可移動構件1。一圓盤1b係安裝在可移動構件1上並與可移動構件1一起轉動。

一直流電源部分50，作為電壓供應部分者，有一負極面-和一正極面+。此負極邊係連接至接地線，以及此直流電源部分50供應一直流電壓Vcc於正極邊處。三個第一功率放大部分11，12和13之電流輸出邊係經由一電流探測部分21而連接至直流電源部分50之負極邊。此第一功率放大部分11包括一第一N波道金氧半場效應電晶體NMOS-FET功率電晶體61和一第一功率二極體61d呈並聯地連接

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (13)

並反向地至第一NMOS-FET功率電晶體61。此NMOS-FET電晶體意指一場效應電晶體具有N波道金氧半之結構。此第一NMOS-FET功率電晶體61之電流輸出接頭邊係經由此電流探測部分21而連接至直流電源部分50之負極邊，以及其電流輸入接頭係連接至繞組2之電力供應接頭。此第一功率二極體61d之電流輸入接頭邊係連接至第一NMOS-FET功率電晶體61之電流輸出接頭邊，以及其電流輸出邊係連接至第一NMOS-FET功率電晶體61之電流輸入接頭邊。此第一功率放大部分11形成一第一場效應電晶體之功率鏡式電流電路之有此第一NMOS-FET功率電晶體61和一NMOS-FET電晶體71者，藉以放大一輸入電流信號至其傳導控制接頭邊。就此有關言，此FET功率鏡式電流電路意指一FET鏡式電流電路之有一FET功率電晶體作為一功率輸出電晶體者。NMOS-FET功率電晶體61對NMOS-FET功率電晶體71之容器大小之比率係設定至100倍，以及當此FET功率電晶體61在其有效操作區內係正操作於半接上狀態中時此第一功率鏡式電流電路之電流放大比率係設定至100倍。一FET電晶體可在三個狀態中操作：全接上狀態，半接上狀態，和關斷狀態。在全接上狀態中，此FET電晶體實施電流輸入和輸出接頭之間之短路。在此半接上狀態中，此FET電晶體可在其有效操作區域內放大一輸入信號。在此全接上狀態或半接上狀態中，此FET電晶體係經啟動或有效。此FET功率電晶體61係經構形，例如，藉一FET電晶體具有雙重漫射之N型波道金氧半結構者，以及

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(14)

一寄生二極體裝置係自電流輸出接頭邊反向地相等地連接至FET功率電晶體61之電流輸入接頭邊。此一寄生二極體裝置係使用作為第一功率二極體61a。

以相同方式，此第一功率放大部分12包括一第一NMOS-FET功率電晶體62和一第一功率二極體62d呈並聯地連接並反向地至第一NMOS-FET功率電晶體62。此第一NMOS-FET功率電晶體62之電流輸出接頭邊經由電流探測部分21而連接至直流電源部分50之負極接頭邊，以及其電流輸入接頭邊係連接至繞組3之電力供應接頭。此第一功率二極體62d之電流輸入接頭邊係連接至第一NMOS-FET功率電晶體62之電流輸出接頭邊，以及其電流輸出接頭邊係連接至第一NMOS-FET功率電晶體62之電流輸入接頭邊。此第一功率放大部分12形成一第一FET功率鏡式電流電路之有此第一NMOS-FET功率電晶體62和NMOS-FET電晶體72者，並放大一輸入電流信號至其傳導控制接頭邊(容器大小之比率：100倍)。此第一NMOS-FET功率電晶體62係經構形，例如，藉一FET電晶體具有雙重漫射之N型波導金氧半結構，以及此第一NMOS-FET功率電晶體62係使用作為一第一功率二極體62d。

以相同方式，此第一功率放大部分13包括一第一NMOS-FET功率電晶體63以及一第一功率二極體63d呈並聯地連接並反向地至第一NMOS-FET功率電晶體63。此第一NMOS-FET功率電晶體63之電流輸出接頭邊係經由電流探測部分21而連接至直流電源部分50之負極接頭邊，以及

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (15)

其電流輸入接頭邊係連接至繞組4之電力供應接頭。第一NMOS-FET功率二極體63d之電流輸入接頭邊係連接至第一NMOS-FET功率電晶體63之電流輸出接頭邊，以及其電流輸出接頭邊係連接至第一NMOS-FET功率電晶體63之電流輸入接頭邊。此第一功率放大部分13形成一第一FET功率鏡式電流電路之有第一NMOS-FET功率電晶體63及NMOS-FET電晶體73者，並放大一輸入電流信號至其傳導控制接頭邊(容器大小之比率：100倍)。此第一NMOS-FET功率電晶體63係經構形，例如，藉一FET電晶體具有雙重漫射之N型波道金氧半結構者，以及此第一NMOS-FET功率電晶體之一寄生二極體裝置係使用作為一第一功率二極體63d。

第一功率放大部分11，12，13之每一第一功率鏡式電流電路放大一輸入電流信號至其各傳導控制接頭邊。轉換控制部分20之控制脈動信號Y1，Y2和Y3控制第一NMOS-FET功率電晶體61，62和63之接上/關斷，由是而實行高頻率轉換操作。此第一功率放大部分11，12和13供應驅動電壓信號V1，V2和V3於高頻率轉換中至此三相繞組2，3和4之電力供應接頭邊，俾使驅動電流信號I1，I2和I3之負極電流部分係供應至這些繞組2，3和4。此一操作將詳細說明如后。

三個第二功率放大部分15，16和17之電流輸入接頭邊一般地係連接至直流電源部分50之正極接頭邊。此第二功率放大部分15包括一第二NMOS-FET功率電晶體65和一第

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(16)

二功率二極體65d並聯地連接並回返地至第二NMOS-FET功率電晶體65。此第二NMOS-FET功率電晶體65之電流輸入接頭邊係連接至直流電源部分50之正極接頭邊，以及其電流輸出接頭邊係連接至繞組2之電力供應接頭。第二功率二極體65d之電流輸入接頭邊係連接至第二NMOS-FET功率電晶體65之電流輸出接頭邊，以及其電流輸出接頭邊係連接至第二NMOS-FET功率電晶體65之電流輸入接頭邊。此第二功率放大部分15形成一第二FET功率鏡式電流電路之有第二NMOS-FET功率電晶體65和NMOS-FET電晶體75者，並放大一輸入電流信號至其傳導控制接頭邊。第二NMOS-FET功率電晶體65對NMOS-FET電晶體75之容器大小之比率係設定至100倍，以及當此第二NMOS-FET功率電晶體65係正操作在其有效操作區域內之半接上狀態時，此第二功率鏡式電流電路之電流放大比率係設定至101倍。此第二NMOS-FET電晶體65係經構形，例如，以一FET電晶體具有雙重漫射之N型波道金氧半結構，以及一寄生二極體裝置係相等地自此電流輸出接頭邊倒反地連接至第二NMOS-FET功率電晶體65之電流輸入接頭邊。此一寄生二極體裝置係用作一第二功率二極體65d。

以相同方式，此第二功率放大部分16包括一第二NMOS-FET功率電晶體66和一第二功率二極體66d並聯地連接並倒反地至此第二NMOS-FET功率電晶體66。此第二NMOS-FET功率電晶體66之電流輸入接頭邊係連接至直流電源部分50之正極接頭邊，以及其電流輸出接頭邊係連接

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (17)

至繞組3之電力供應接頭。此第二功率二極體66d之電流輸入接頭邊係連接至第二NMOS-FET功率電晶體66之電流輸出接頭邊，以及其電流輸出接頭邊係連接至第二NMOS-FET功率電晶體66之電流輸入接頭邊。此第二功率放大部分16形成一第二FET功率鏡式電流電路之有此第二NMOS-FET功率電晶體66和此NMOS-FET電晶體66者，並放大一輸入電流信號至其傳導控制接頭邊(容器大小之比率：100倍)。此第二NMOS-FET功率電晶體66係經構形，例如，以一FET電晶體具有雙重漫射之N型金氧半結構，以及第二NMOS-FET功率電晶體66之一寄生二極體裝置係使用作為一第二功率二極體66d。

以相同方式，此第二功率放大部分 17包括一第二NMOS-FET功率電晶體67和一第二功率二極體67d並聯地連接並倒反地至第二NMOS-FET功率電晶體67。此第二NMOS-FET功率電晶體67之電流輸入接頭邊係連接至直流電源部分50之正極接頭邊，以及其電流輸出接頭邊係連接至繞組4之電力供應接頭。第二功率二極體67d之電流輸入接頭邊係連接至第二NMOS-FET功率電晶體67之電流輸出接頭邊，以及其電流輸出接頭邊係連接至第二NMOS-FET功率電晶體67之電流輸入接頭邊。此第二功率放大部分17形成一第二FET功率鏡式電流電路之有第二NMOS-FET功率電晶體67和NMOS-FET電晶體77者，並放大一輸入電流信號至其傳導控制接頭邊(容器大小之比率：100倍)。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (18)

。此第二NMOS-FET功率電晶體67係經構形，例如，藉一FET電晶體具有雙重漫射之N型波道之金氧半結構者，以及第二NMOS-FET功率電晶體67之一寄生二極體裝置係使用作為一第二功率二極體67d。

第二功率放大部分15，16和17之每一第二功率鏡式電流電路放大一輸入電流信號至其每一傳導控制接頭邊，俾使驅動電流信號I1，I2和I3之正極電流部分係供應至三相繞組2，3和4。此一操作將詳細說明如後文。

此第一功率放大部分11，12和13係並聯地連接，以及變更電流路程，各在繞組之每一電力供應接頭和直接電源部分50之負極接頭邊之間。在同一時間，此第二功率放大部分15，16和17係並聯地連接，以及變更電流路程各在繞組之每一電力供應接頭和直流電源部分50之正極接頭邊之間。

一命令信號Ad自一命令信號產生部分20者係進入一供應信號產生部分30和一轉換控制部分22兩者內。此命令信號產生部分係經構形，例如，以一速度控制塊探測並控制可移動構形1之轉動速度至一目標值。因此，此命令信號Ad控制供應至繞組2，3和4之驅動電流信號和驅動電壓信號兩者，藉以命令對這些繞組之供應電力。

此供應信號產生部分30輸出此第一供應電流信號C1和第二供應電流信號C2，兩者相當於命令信號Ad。第3圖顯示供應信號產生部分30之架構。一電壓—電流換流電路151輸出一換流之電流信號Bj對命令信號Ad成比例。此轉

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(19)

換之電流信號Bj自一電壓—電流轉換電路151者係供應至包含電晶體171至173以及電阻器174至176之一鏡式電流電路，藉以產生兩個電流信號對轉換之電流信號Bj成比例在電晶體172和173之集極邊。電晶體172之集極電流信號係經由一包含電晶體181和182之鏡式電流電路而輸出。電晶體182之集極電流信號Bp1係添加至一定流源183之第一指定之電流信號Qq1，藉以輸出此添加之電流作為第一供應電流信號C1。隨後， $C1=Bp1+Qq1$ 。電晶體173之此集極電流信號Bp2係添加至定流源184之第二指定電流信號Qq2，藉以輸出此添加之電流作為第二供應電流信號C2。隨後， $C2=Bp2+Qq2$ 。因此，第一供應電流信號C1和第二供應電流信號C2兩者係對此命令信號Ad成比例或大約地成比例。此外，每一第一供應電流信號C1和第二電流供應電流信號C2包括一每一定流源183和184之Qq1或Qq2之一指定之偏壓電流。定流源183和184之此電流值Qq2及Qq2係在需要時設定，並可以是零。

顯示於第1圖內之一變更信號產生部分34輸出三相變更電流信號D1，D2和D3，這些信號平順地變化。第2圖顯示變更信號產生部分34之架構。在此一實施例中，此變更信號產生部分34係由一位置探測塊100和一變更信號塊101所構形。

此位置探測塊100包括位置探測元件111和112，各包含一磁至電轉換元件(例如，一霍耳元件)以探測自此可移動構件1所產生之磁通量。有一120度之電相位差在位置探

五、發明說明(20)

測元件111和112之間。此位置探測元件111和112輸出二相位置信號Ja1和Jb1以及Ja2和Jb2，各平穩地變化並依照可移動構件1之運動而呈正弦形態。在此一實施例中，Ja1和Ja2係互相為準地在相位上倒反(在它們之間有180度之電之相位差)，以及Jb1和Jb2係亦以相互為準在相位上倒反。相位倒反信號係不在新相位之數量上計數。此位置信號Jb1和Ja1係藉電阻器113和114而複合以產生一第三位置信號Jc1，以及此位置信號Ja2和Jb2係藉電阻器115和116而複合以產生一第三位置信號Jc2。因此，此位置探測部分100獲得三相位置信號Ja1，Jb1和Jc1(Ja2，Jb2和Jc2)，各有一相互間180度之電之相位差並呈正弦形態地變化。三個位置探測元件亦可以是被使用以產生三相位置信號。

此變更信號塊101產生正弦變更電流信號D1，D2和D3，相當於三相位置信號而平穩地變化。此電晶體122和123依照第一相位位置信號Ja1和Ja2之間之差壓而分配定流源121之電流至其集極邊。電晶體123之集極電流係藉自電晶體124和125所形成之鏡式電流電路而雙倍地放大。電晶體125之集極電流係與定流源126之電流比較，隨後它們之間之差異電流係作為第一相位變更電流信號D1而輸出。因此，此變更電流信號D1依照位置信號Ja1而平穩地變化，俾使此電流信號D1在一180度有效電角度截面內流出(作為一正極電流部分)，以及在下一180度有效電角度截面內流入(作為一負極電流部分)。以相同方式，此變更電流信號D2依照位置信號Jb1而平穩地變化，俾使此電流信號D2在

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(21)

一180度有效電角度截面內流出(作為一正極電流)，並在下一180度有效電角度截面內流入(作為一負極電流)。以相同方式，此變更電流信號D3依照位置信號Jc1而平穩地變化，俾使電流信號D3在一180度有效電角度截面內流出(作為一正極電流部分)，並在下一180度有效電角度截面內流出(作為一負極電流部分)，因此，此變更電流信號D1，D2和D3變成正弦之相電流信號，各有一相互間之一特定相位差。第9a圖說明變更電流信號D1，D2和D3之波形。第9圖內之水平軸指示可移動構件1之轉動位置。

顯示於第1圖內之分配信號產生部分36包括一第一分配器37和一第二分配器38。此第一分配器37分配相當於變更信號產生部分34之三相變更電流信號D1，D2和D3之供應信號產生部分30之第一供應電流信號C1，藉以產生三相第一分配電流信號E1，E2和E3，各平穩地變化。此第二分配器38分配相當於變更信號產生部分34之三相變更電流信號D1，D2和D3之供應信號產生部分30之第二供應電流信號C2，藉以產生三相第二分配電流信號G1，G2和G3，各平穩地變化。

第4圖顯示分配信號產生部分36之一架構。此第一分配器37之第一分離電路216輸出一第一分離信號D1n相等於或相當於變更信號產生部分34之變更電流信號D1之負極電流部分。此第一分離電路217輸出一第一分離信號D2n相等於或相當於變更信號產生部分34之變更電流信號D2之負極電流部分。此第一分離電路218輸出一第一分離信

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(22)

號D3n相等於或相當於變更信號產生部分34之變更電流信號D3之負極電流部分。因此，第一分配器37之此第一分離電路216，217，和218獲得三相第一分離信號D1n，D2n和D3n相等於或相當於三相變更電流信號D1，D2和D3之負極電流部分。

此第一分配器37之乘法電路211以第一反饋電路215之第一反饋信號E6乘此第一分離電路216之第一分離信號D1n，以便能輸出對此乘積之結果成比例之第一分配電流信號E1。以相同方式，此第一乘法電路212以第一反饋電路215之第一反饋信號Eb乘以第一分離電路217之第一分離信號D2n，以便能輸出對此乘積之結果成比例之第一分配電流信號E2。以相同方式，此第一乘法電路213以第一反饋電路215之第一反饋信號Eb乘以第一分離電路218之第一分離信號D3n，以便能輸出對此乘積之結果成比例之第一分配電流信號E3。

此第一組成電路214加上第一分配電流信號E1，E2和E3之值，並輸出一相當於此總值之第一組成信號Ea。此第一反饋電路215獲得相當於第一組成電路214之第一組成信號Ec和供應信號產生部分30之第一供應電流信號C1之間之差異之第一反饋信號Eb。因此，此第一乘法電路211，212和213，此第一組成電路214，以及第一反饋電路215係組合以形成一反饋環路，俾使此第一組成信號Ea取一相當於第一供應電流信號C1之一值。由於此第一組成信號Ea相當於三相第一分配電流信號E1，E2和E3之總值，

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(23)

故此三相第一分配電流信號E1，E2和E3係對三相第一分離信號D1n，D2n和D3n成比例。其結果，此三相第一分配器37之三相第一分配電流信號E1，E2和E3變成三相電流信號，此信號係藉分配大體上相當於變更信號產生部分34之三相變更電流信號D1，D2和D3之負極電流部分之供應信號產生部分30之第一供應電流信號C1而獲得。換言之，此三相第一分配電流信號E1，E2和E3之放大係對第一供應電流信號C1成比例地改變。第9b圖說明三相第一分配電流信號E1，E2和E3之波形。此第一分配器37依照可移動構件1之轉動分配此第一供應電流信號C1交替地至一相或兩相，由是而輸出此三相第一分配電流信號E1，E2和E3，各有一相互間120度之電相位差。此三相第一分配電流信號E1，E2和E3係正極電流信號(流出電流信號)。

第二分配器38之第二分離電路226輸出一第二分離信號D1p，相等於或相當於自變更信號產生部分34之變更電流信號D1之正極電流部分。此第二分離電路227輸出一第二分離信號D2p，相等於或相當於自變更信號產生部分34之變更電流信號D2之正極電流部分。此第二分離電路228輸出一第二分離信號D3p，相等於或相當於自變更信號產生部分34之變更電流信號D3之正極電流部分。因此，此第二分配器38之第二分離電路226，227和228獲得第二三相分離信號D1p，D2p和D3p，相等於或相當於三相變更電流信號D1，D2和D3之正極電流部分。

此第二分配器38之第二乘法電路221以第二反饋電路

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(24)

225之第二反饋信號Gb乘第二分離電路226之第二分離信號D1p，以便能輸出對此乘積之結果成比例之第二分配電流信號G1。以相同方式，此第二乘法電路222以第二反饋電路225之第二反饋信號Gb乘第二分離電路227之一第二分離信號D2p，以便能輸出一對乘積之結果成比例之第二分配電流信號G2。以相同方式，此第二乘法電路223以第二反饋電路225之第二反饋信號Gb乘第二分離電路228之一第二分離信號D3p，以便能輸出一對此乘法之結果成比例之第二分配電流信號G3。

此第二組成電路224加上三相第二分配電流信號G1，G2和G3之值，並輸出相當於總值之第二組成信號Ga。此第二反饋電路225獲得相當於第二組成電路224之第二組成信號Ga和供應信號產生部分30之第二供應電流信號C2之間之差異之第二反饋信號Gb。因此，此第二乘法電路221，222和223，此第二組成電路224，以及第二反饋電路225係經結合以形成一反饋環路，俾使此第二組成信號Gb取用一相當於第二供應電流信號C2之值。由於此第二組成信號Ga相當於三相第二分配電流信號G1，G2，和G3之一總值，故此三相第二分配電流信號G1，G2和G3係對三相第二分離信號D1p，D2p和D3p比例。其結果，此第二分配器38之三相第二分配電流信號G1，G2和G3變成三相電流信號，此等信號係藉分配大體上相當於自變更信號產生部分34之變更電流信號D1，D2和D3之供應信號產生部分30之第二供應電流信號C2所獲得。換言之，此三相第二

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (25)

分配電流信號G1，G2和G3之放大係對第二供應電流信號C2成比例地改變。第9c圖說明三相第二分配電流信號G1，G2和G3之波形。此第二分配器38依照可移動構件1之轉動而交替地分配此第二供應電流信號C2至一相或兩相，藉以輸出此三相第二分配電流信號G1，G2和G3，相互間各有一電之相位差120度者。此第二三相分配電流信號G1，G2和G3係負極電流信號(流入電流信號)。

在第一分配電流信號E1和第二分配電流信號G1之間有180度之一相位差，以及此信號E1和G1係平穩地並互補地變化(要就是E1抑或G1係經常為零)。以此相同方式，有一180度之相位差在第一分配電流信號E2和第二分配電流信號G2之間，以及此信號E2及G2係平穩並互補地變化(要就是E2抑或G2係經常為零)。以此相同方式，有一180度之相位差在第一分配電流信號E3和第二分配電流信號G3之間，以及此信號E3和G3係平穩並互補地變化(要就是E3抑或G3係經常為零)。

顯示於第1圖內之第一分配器37之第一分配電流信號E1，E2和E3係分別地進入此第一電流放大部分41，42和43內。此第一電流放大部分41，42和43以一預定因數放大此第一分配電流信號E1，E2和E3，藉以分別產生第一放大之電流信號F1，F2和F3。

第5圖顯示第一電流放大部分41，42和43之架構。此第一電流放大部分41係藉一第一放大部分鏡式電流電路所構形，它包括由電晶體231和232組成之第一級鏡式電流電

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (26)

路，以及由電晶體233和234以及電阻器235和236所組成之下一級之鏡式電流電路。電晶體231和232兩者之射極區係相等地設定，以及第一級鏡式電流電路之放大因數係設定為1。電晶體233至電晶體234之射極區比率係設定為50倍，以及電阻器236至電阻器235之電阻比率係設定為50倍，以便能在下一級之鏡式電流電路中以50倍之因數來放大一電流信號。以此相同方式，此第一電流放大部分42係以一由電晶體241，242，243和244，以及電阻器245和246所組成之第一放大部分鏡式電流電路構形，以藉50倍之一預定因數以放大一電流信號。以此相同方式，此第一電流放大部分43係以一由電晶體251，252，253和254，以及電阻器255和256所組成之第一放大部分鏡式電流電路所構形，以一50倍之預定因數以放大一電流信號。因此，此第一電流放大部分41，42和43分別以一50倍之預定因數，放大此三相第一分配電流信號E1，E2和E3，藉以產生此三相第一放大電流信號F1，F2和F3。

顯示於第1圖內之第二分配器38之第二分配電流信號G1，G2和G3係分別地進入第二電流放大部分45，46和47內。此第二電流放大部分45，46和47以一預定因數放大此第二分配電流信號G1，G2和G3，藉以產生第二放大電流信號H1，H2和H3。一高壓輸出部分51依照一高頻率脈衝信號而充電上行轉換之電容器，並產生一高位準電位Vo之較直流電源部分50之正極接頭邊電位Vcc為高者。此第二放大電流信號H1，H2和H3係自高電壓輸出部分51之高

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (27)

位準點Vu供應至第二功率放大部分15，16和17之第二FET功率鏡式電流電路之傳導控制接頭邊。因此，第二電流放大部分45，46和47之輸出電晶體係經防止其不會飽和，以及此第二NMOS-FET功率電晶體65，66和67係被充分地導電。

第6圖顯示第二電流放大部分45，46和47，以及高電壓輸出部分51之架構。此第二電流放大部分45係以包含電晶體261和262，以及電阻器263和264之第二放大部分鏡式電流電路而構形。電晶體261對電晶體262之射極區比率係設定為50倍，以及電阻器264對電阻器263之電阻比率係設定為50倍，俾使此第二電流放大部分45以50倍放大此電流信號G1。以此相同方式，此第二電流放大部分46係以包含電晶體271和272，以及電阻器273和274之第二放大部分鏡式電流電路而構形，以放大此電流信號G2以50倍。以此相同方式，此第二電流放大部分47係以包含電晶體281和282，以及電阻器283和284之第二放大部分鏡式電流電路而構形，以放大此電流信號G3至50倍。因此，此第二電流放大部分45，46和47分別地放大此三相第二分配電流信號G1，G2和G3，藉以輸出此三相第二放大電流信號H1，H2和H3。

此高電壓輸出部分51有一脈衝產生電路421，它輸出大約100KHz之脈衝信號Pa；一第一上行變換電容器411；一第二上行變換電容器412；一第一電壓限制電路包含二極體425至428者；以及一第二電壓限制電路之包含一二極

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(28)

體429者。反相器422之位準係依照脈衝產生電路421之脈衝信號Pa而數位地改變。當反相器422之位準係“L”時(低，或在，例如，直流電源部分50之負極接頭邊電位)，此第一上行變換電容器411係經由二極體423充電。當此反相器422改變至“H”時(高，或在，例如，直流電源部分50之正極接頭邊電位)，此貯存在第一上行變換電容器411內之電荷係經由二極體424而傳遞至第二上行變換電容器412。因此，此第二上行變換電容器412係經充電。因此，此高位準電位Vu係在第二上行變換電容器412之一接頭處輸出。此電位Vu係較直流電源部分50之正極接頭邊電位Vcc為高。此高位準電位Vu係聯結至第二電流放大部分45，46和47。

如果此第二上行變換電容器412係繼續地予以被充電時，此高位準電位Vu上昇太高，因此在一積體電路中之電晶體和二極體可能遭遇到電壓潰決。為了要避免此一問題，因此，包含二極體425和428之一第一電壓限制電路係經提供以限制此高位準電位Vu於一特定值內。如果預期沒有電壓潰決時，此第一電壓限制電路係可省略。

此第二放大電流信號H1，H2以及H3操作以便能放電貯存於第二上行變換電容器412內之電荷。如果一較大電流操作係繼續一長時間，例如，當開動此馬達時，此第二上行變換電容器412係放電很多時，因此電位Vu有時顯著地下降。為了要避免此一問題，因此，包含一二極體429之第二電壓限制電路係經提供以防止高位準電位Vu不會

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(29)

過量地下降。此第二電壓限制電路不會在其中電流位準之較小之正常速度控制之狀態中作用。如果電位 V_u 變化小時，此第二電壓限制電路係可省略。

顯示於第1圖內之電流探測部分21探測自直流電源部分50所供應之傳導電流信號 I_g ，並輸出相當於傳導電流信號 I_g 之一電流探測信號 A_g 。此轉換控制部22比較此命令信號 A_d 與電流探測信號 A_g ，並依照比較結果而接上/關斷此控制脈動信號 Y_1 ， Y_2 和 Y_3 ，藉以促使第一功率放大部分11，12和13之第一NMOS-FET功率電晶體61，62和63來實施高頻率轉換操作。此轉換控制部分22和電流探測部分21一起形成一轉換操作塊體。

第7圖顯示此電流探測部分21和轉換控制部分22之架構。此電流探測部分21係以一電流探測電阻器311嵌入直流電源部份50之一電流供應路程中而構形，以及此直流電源部分50之傳導電流信號 I_g 係由電阻器311之電壓降所測得，由是而輸出此電流探測信號 A_g 。

此轉換控制部分22包括一轉換脈衝電路330，它獲得一轉換控制信號 W_1 。轉換脈衝電路330之一比較電路331比較此電流探測信號 A_g 與命令信號 A_d ，並獲得一比較之輸出信號 Cr 。一觸發產生電路332輸出大約100KHz之高頻率觸發脈衝信號 D_p 以便能以一短時程重覆地觸發一狀態保持電路333。此狀態保持電路333在觸發脈動信號 D_p 之上昇邊緣改變轉換控制信號 W_1 之狀態至“Lb”(低電位狀態)，以及在比較輸出信號 Cr 之上昇邊緣至“Hb”(高電位狀

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

外

五、發明說明 (30)

態)。當轉換控制信號W1之狀態轉至“Lb”時，此控制電晶體341，342和343係在同一時間或同時操作地關斷，俾使此控制脈動信號Y1，Y2和Y3係關斷(無傳導狀態)。在此一時刻，此第一功率放大部分11，12和13放大此第一放大電流信號F1，F2和F3，由是而形成電流路程用以供應驅動電流信號之負極電流部分至繞組2，3及4。當此轉換控制信號W1之狀態轉至“Hb”時，此控制電晶體341，342及343係於同一時間地或同時操作地接上，俾使此控制脈動信號Y1，Y2及Y3係接上(導電狀態)。其結果，至第一功率放大部分11，12及13之傳導控制接頭邊之輸入電流信號係旁通。因此，此第一功率放大部分11，12，13之第一NMOS-FET功率電晶體61，62和63係均在同一時間地關斷。因此，此第一功率放大部分11，12及13係在由此轉換控制信號W1之一單一脈動信號之一高頻率轉換操作時受控制。此驅動電壓信號V1，V2和V3變成相當於轉換控制信號W而可脈動，以及傳導電流信號Ig相當於驅動電流信號I1，I2和I3之組成之供應電流信號者係由轉換控制信號W1所控制，由是而控制相當於命令信號Ad之對繞組2，3和4之驅動電流信號I1，I2和I3。下文中，此一操作將予以更詳細地說明。

如果狀態保持電路333之轉換控制信號W1之位準係改變至“Lb”於觸發脈動信號Dp之升高邊緣時，此第一功率放大部分11，12和13之第一NMOS-FET功率電晶體係依照第一放大電流信號F1，F2和F3而傳導，它相當於由第一

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(31)

分配器37所選擇及分配之第一分配電流信號E1，E2及E3。例如，當僅此第一分配電流信號E1以及隨後此第一放大電流信號F1係被選擇時，此第一功率放大部分11之第一NMOS-FET功率電晶體61係被接上。用以充分地供應驅動電流信號I1之負極電流部分至繞組2，此第一NMOS-FET功率電晶體61變成在全接上狀態中。FET電晶體之全接上狀態中，電晶體之電流輸入和輸出接頭邊之間之電壓降由於較小之接上電阻而變得非常小。驅動電流信號I1之負極部分至繞組2者由於繞組2感應而係逐漸地增大。因此，此組成之供應電流信號Ig和電流探測部分21之電流探測信號Ag係亦增大。以及，在電流探測信號Ag之值超過命令信號Ad之值之一刻，比較電路331之比較輸出信號Cr產生一升起邊緣，由是而使狀態保持電路333之轉換控制信號W1轉至“Hb”。隨後，此控制電晶體341，342和343變為接上，以及第一功率放大部分11，12及13之傳導控制接頭邊係連接至直流電源部分50之負極接頭邊，藉以促使所有之第一NMOS-FET功率電晶體61，62和63在同一時間地或共存地關斷。此傳導電流信號Ig變成零。一FET電晶體之關斷狀態意指在此狀態中沒有電流自輸入接頭邊流動通過此電晶體至輸出接頭邊。在此一時刻，繞組2之感應脈動地增大此驅動電壓V1，由是而形成一電流路程傳送通過第二功率放大部分15之第二功率二極體65d。其結果，此驅動電流信號I1之負極電流部分至繞組2者繼續地流動。驅動電流信號I1至繞組2之負極電流值係逐漸地減小。隨後，

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (32)

在一短時間內，觸發脈動信號Dp之下一升起邊緣出現，因此，能使此轉換操作一如上文所述地予以重覆。因此，此觸發脈動信號Dp分別地使此第一功率放大部分來實施高頻率轉換操作。由於此一轉換操作係以大約100KHz實施，故驅動電流信號之轉換漣波係非常小。

直流電源部分50之傳導電流信號Ig，它係相等於此組成之供應電流至繞組者，係依照命令信號Ad而控制，藉以繼續地控制此驅動電流信號至繞組2，3和4。此啟動之第一NMOS-FET功率電晶體之傳導電流永不超過直流電源部分50之傳導電流信號Ig。因此，吾人可能確實地藉依照命令信號Ad供應此第一放大電流信號至此啟動之第一功率放大部分之傳導控制接頭邊而促使啟動之第一功率放大部分之第一功率電晶體來實施一在狀態上之轉換操作。

與可移動構件1之運動一致者，此第一分配器37分配此第一供應電流信號CI交替地並平順地至一個或兩個第一分配電流信號，以及至繞組之電流路程係平穩地變更。例如，假設該第一分配電流信號E1和E2以及第一放大電流信號F1和F2係經供應。如果狀態保持電路333之轉換控制信號W1係改變至“Lb”於一觸發脈動信號Dp之升起邊緣處時，此第一功率放大部分 11之第一NMOS-FET功率電晶體61以及第一功率放大部分 12之第一NMOS-FET功率電晶體62係在同一時間地轉至有效。在此一時刻，此第一NMOS-FET功率電晶體61依照第一放大電流信號F1而係有效(全接上或半接上狀態)，藉以形成一電流路程用以供應

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (33)

此驅動電流信號I1之負極流部分至繞組2。此第一NMOS-FET功率電晶體係依照此第一放大電流信號F2而係有效(全接上或半接上狀態)，藉以形成一電流路程用以供應此驅動電流信號I2之負極電流部分至繞組3。在此一時刻，至少第一NMOS-FET功率電晶體61及62之一係在全接上狀態中，以及最多第一NMOS-FET功率電晶體61及62之一係在半接上狀態中。當一功率電晶體係操作於半接上狀態中時，在一功率放大部分內之FET功率鏡式電流電路以一指定之放因數放大此輸入電流信號至傳導控制接頭邊。此直流電源部分50之傳導電流信號Ig變為等於由總計驅動電流信號11，12和13至繞組2，3和4之負極電流部分所獲得之組成之供應電流。繞組之感應逐漸地增大此傳導電流信號Ig。當此電流探測信號Ag超過命令信號Ad時，此比較輸出信號Cr產生一升起邊緣，並藉以使此轉換控制信號W1係改變至“Hb”。此控制電晶體341，342和343係因此接上。因此，此第一功率放大部分11，12和13之傳導控制接頭邊係並存地連接至直流電源部分50之負極接頭邊，藉以使此第一NMOS-FET功率電晶體61，62和63係在同一時間地關斷。此傳導電流信號Ig變成零。繞組2之感應脈動地增大此驅動電壓信號，藉以形成一電流路程傳送通過第二功率放大部分15之第二功率二極體65d，以便能繼續地流動此驅動電流信號I1之負極電流部分至繞組2。驅動電流信號I1至繞組2之負極電流係逐漸地減小。同時繞組3之感應脈動地增大驅動電壓信號V2，由是而形成一電流路程傳

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

不

五、發明說明 (34)

送通過第二功率放大部分16之第二功率二極體66d，以便能繼續地流動此驅動電流信號I2之負極電流部分至繞組3。驅動電流信號I2至繞組3之負極電流部分逐漸地減小。立刻，觸發脈動信號Dp之下一升起邊緣出現，因此能使轉換操予以如上文所述地重覆。依照可移動構件1之運動，此第一分配電流信號E1和E2，以及此第一放大電流信號F1和F2可以變化，藉以平穩地改變驅動電流信號I1和I2至繞組2和3之負極電流部分。以相同方式，至繞組之電流路程係平穩地變更。由於三相第一放大電流信號之振幅係在此一實施例中對命令信號Ad成比例地或大約成比例地變化，故此電流路程即令足當命令信號Ad係改變時亦可以平穩地變更。

此第二功率放大部分15，16和17之第二NMOS-FET功率電晶體係依照第二放大電流信號H1，H2和H3而啟動，這些信號相當於由此第二分配器38所選擇及分配之第二分配電流信號G1，G2和G3。例如，當僅此第二分配電流信號G2以及隨後此第二放大電流信號H2係經選擇時，此第二功率放大部分16之第二NMOS-FET功率電晶體66係接上。用以充分地供輸驅動電流信號I2之正極電流部分至繞組3，此第二NMOS-FET功率電晶體66變成在全接上狀態中。由於此直流電源部分50之傳導電流信號Ig以及至繞組之組成之供應電流信號係配合命令信號Ad而控制一如上文所述，驅動電流信號I2至繞組3之正極電流部分係亦相當於命令信號Ad地而被控制。因此，吾人可能確實地藉依

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (35)

照命令信號Ad而供應此第二放大電流信號至第二功率放大部分之傳導控制接頭邊而促使此啟動之第二功率放大部分之第二功率電晶體來在此全接上狀態中實施。

與可移動構件1之運動一致者，此第二分配器38交替地及平穩地配此第二供應電流信號C2至一個或兩個第二分配電流信號，以及至繞組之電流路程係平穩地變更。例如，假設第二分配電流信號G2和G3，以及此第二放大電流信號H2和H3係經供應。在此一時刻，此第二功率放大部分16之第二NMOS-FET功率電晶體66和第二功率放大部分17之第二NMOS-FET功率電晶體67係被啟動。此第二NMOS-FET功率電晶體係依照第二放大電流信號H2而有效(全接上或半接上)，藉以形成一電流路程用以供應驅動電流信號12之正極電流部分至繞組3。此第二NMOS-FET功率電晶體67係依照第二放大電流信號H3而有效(全接上或半接上)，藉以形成一電流路程用以供應驅動電流信號13之正極電流部分至繞組4。在此一時刻，至少第二NMOS-FET功率電晶體66和67之一係在全接上狀態，以及最多第二NMOS-FET功率電晶體66和67之一係在半接上狀態，在功率放大部分內之此FET功率鏡式電流電路藉一指定之放大因數放大此輸入電流信號至傳導控制接頭邊。此第二分配電流信號G2和G3，以及此第二放大電流信號H2和H3依照可移動構件1之運動而變化，藉以穩定地改變至繞組3和4之駐動電流信號I2和I3之正極電流部分。以相同方式，至繞組之電流路程係平穩地變更。由於三相第二放大電流

(請先閱讀背而之注意事項再填寫本頁)

裝

訂

五、發明說明 (36)

信號之振幅在此一實施例中係對命令信號Ad成比例地或大略地呈比例地變化，故此電流路程即令當此命令信號Ad係改變時亦可以平穩地變更。

第一功率放大部分11，12和13之第一NMOS-FET功率電晶體61，62和63顯示於第1圖內，以及第二功率放大部分15，16和17之第二NMOS-FET功率電晶體65，66和67係絕緣之接面，以便能在一連同電晶體，電阻器等之半導體元件一起在一單一晶片矽基體上結成整體，供命令信號產生部分20，電流探測部分21，轉換控制部分22，供應信號產生部分30，變更信號產生部分34，分配信號產生部分36，第一電流放大部分41，42和43，第二電流放大部分45，46和47，以及高電壓輸出部分51使用。第8圖顯示如此一積體電路之結構之範例。各種不同電晶體係藉漫射形成，需要N+層，N-層，P+層，P-層等進入一P型矽基體內。代號191指示一雙重漫射NMOS-FET電晶體，它係使用作為一第一NMOS-FET功率電晶體或一第二NMOS-FET功率電晶體。此一雙重漫射NMOS-FET電晶體之寄生二極體裝置係使用作為一第一功率二極體或一第二功率二極體。代號192指示一NPN型雙極電晶體，它係使用作為一信號放大電晶體。代號193指示一PNP型雙極電晶體，它係使用作為一信號放大電晶體，代號194指示一互補金氧半場效應電晶體之P型波道及N型波道者，它係用來處理邏輯信號。每一電晶體係藉P層而自另一個接面地絕緣，此P層之電位係與連接至接地電位0V之矽基體之電位完全相同。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(37)

一絕緣接面積體電路可藉使用低成本製造方法而整合甚多功率電晶體裝置和信號電晶體高密度地在一小型單一晶片基體上。換言之，此積體電路可以一低成本製造。一特殊掩蔽計劃係一種設計項目，如此詳細之對此計劃之解釋將在此省略。

其次，顯示於第1圖內之馬達之操作將予以說明。此變更信號產生部分34產生三相變更電流信號D1，D2和D3平穩地變化並供應此等信號至分配信號產生部分36之第一及第二分配器37和38。此第一分配器37輸出三相第一分配電流信號E1，E2和E3，依照此三相第一分離信號D1n，D2n和D3n而對此第一供應電流信號C1成比例。此第一電流放大部分41，42和43藉放大此第一分配電流信號E1，E2及E3而分別地輸出此第一放大電流信號F1，F2及F3，藉以供應此第一放大電流信號F1，F2及F3至第一功率放大部分11，12和13之傳導控制接頭邊。此第一功率放大部分11，12和13之第一NMOS-FET功率電晶體61，62和63藉控制相當於自轉換控制部分22之轉換控制信號W1之控制脈動信號Y1，Y2及Y3而實施高頻率之接上/關斷轉換。當此轉換控制信號W1係接上在“Lb”位準時，此第一功率放大部分11，12和13放大此第一放大電流信號F1，F2及F3，藉以形成電流路程，用以供應驅動電流信號I1，I2和I3之負極流部分至三相繞組2，3和4。當此轉換控制信號W1係轉至“Hb”位準內時，此第一功率放大部分11，12和13之第一NMOS-FET功率電晶體61，62和63係均在同一時間關斷。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (38)

在此一時刻，用以供應驅動電流信號I1，I2和I3之負極電流部分至三相繞組2，3和4之電流路程係由第二功率放大部分15，16和17之第二功率二極體65d，66d和67d之一個或兩個所形成，因此，至繞組之驅動電流信號可以很平穩地變化，即令是當此第一功率放大部分11，12和13係實施高頻率轉換操作時亦然。因此，此第一功率放大部分11，12和13可平穩地變更此電流路程至繞組。

此電流探測部分21，探測直流電源部分50之傳導電流信號Ig，並輸出相當於傳導電流信號Ig之電流探測信號Ag。此轉換控制部分22比較自此命令信號產生部分20之命令信號Ad與電流探測部分21之電流探測信號Ag，藉以依照比較結果而改變此轉換控制信號W1，並隨後促使第一功率放大部分11，12和13之第一NMOS-FET功率電晶體61，62和63(以及第一功率鏡式電流電路)依照轉換控制信號W1之改變而在同一時間地關斷。因此，第一功率放大部分11，12和13之第一NMOS-FET功率電晶體61，62和63之一個或兩個FET功率電晶體依照單一脈衝信號W1而實施高頻率接上/關斷之轉換，由是而控制直流電源部分50之傳導電流信號Ig，俾使至繞組之驅動電流信號之組成供應電流係依照此命令信號Ad而控制。此供應信號產生部分30，第一分配器37，和第一電流放大部分41，42和43一起形成一第一分配控制塊，它控制第一功率放大部分11，12和13之第一NMOS-FET功率電晶體61，62和63之傳導期。此轉換控制部分22和電流探測部分21一起形成此轉換操作塊。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (39)

，它控制第一功率放大部分11，12和13之第一NMOS-FET功率電晶體61，62和63之轉換操作。

另一方面，此第二分配器38輸出此第二三相分配電流信號G1，G2和G3，依照第二三相分離信號D1p，D2p和D3p而對第二供應電流信號C2成比例。此第二電流放大部分45，46和47藉放大此第二分配電流信號G1，G2和G3而分別地輸出此第二放大電流信號H1，H2和H3，藉以供應此第二放大電流信號G1，G2和G3至第二功率放大部分15，16和17之傳導控制接頭邊。此第二功率放大部分15，16和17分別地放大此第二放大信號H1，H2和H3，藉以供應驅動電流信號11，12和13之正極電流部分至三相繞組2，3和4，即令是當此第一功率放大部分11，12和13實施高頻率接上/關斷轉換時亦然。因此，此第二功率放大部分15，16和17可平穩地變更至繞組之電流路程。此供應信號產生部分30，第二分配器28，以及第二電流放大部分45，46和47一起形成一第二分配控制塊，它控制第二功率放大部分15，16和17之第二NMOS-FET功率電晶體65，66和67之傳導期。

此第一功率放大部分11，12和13放大此三相第一放大電流信號F1，F2和F3，在升起及/或降下斜度中平穩地變化，供應至其傳導控制接頭邊，並以轉換控制部分22之控制脈動信號Y1，Y2和Y3而在其傳導控制接頭邊實施接上/關斷轉換。因此，它變成可能來平穩地變更驅動電流信號11，12和13至繞組2，3和4之負極電流部分，同時此第一

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (40)

NMOS-FET功率電晶體61，62和63實施相當於單一轉換控制信號W1之高頻率接上/關斷轉換操作。

此功率放大部分15，16和17放大此三相第二放大電流信號H1，H2和H3，在升起及/或降下斜度中平穩地變化，供應至其第二功率放大部分15，16和17之傳導控制接頭邊。因此，它變成可能來平穩地變更驅動電流信號至繞組2，3和4之正極電流部分。

因此，此第一功率放大部分11，12和13，以及此第二功率放大部分15，16和17可平穩地變更驅動電流信號11，12和13至繞組2，3和4之波形。馬達之產生力量之漣波可因此在尺寸上係顯著地減小，由是而獲得一高性能馬達之具有減小振動及聲波噪音以及減少功率之損耗者。

此外，此三相第一放大電流信號係對命令信號Ad成比例地或大略呈比例地改變，以便能供應三相輸入電流信號適當地至第一功率放大部分之傳導控制接頭邊。因此，即令當此驅動電流信號至繞組者係相當於命令信號Ad而改變時，此驅動電流信號仍可以平穩地變更。此至繞組之電流路程可因此而經常是平穩地變更。

此外，此三相第二放大電流信號係對命令信號Ad成比例地或大約呈比例地改變，以便能供應三相輸入電流信號適當地至第二功率放大部分之傳導控制接頭邊。因此，即令當此驅動電流信號至繞組者係相當於命令信號Ad而改變時，此驅動電流信號仍可以平穩地變更。至繞組之電流路程可因此經常地平穩地變更。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

來

五、發明說明(41)

此外，依照第一分配器37和第二分配器38之操作，在同一相位之第一分配信號和第二分配信號係互補地流動。因此，第一功率放大部分之第一NMOS-FET功率電晶體和第二功率放大部分之第二NMOS-FET功率電晶體之在同一相位者互補性地作用。因此，在同一相位中之第一功率放大部分和第二放大部分供應平穩地變化之雙向驅動電流信號，且不使一短電路電流通過它們之中。

一如上文所述，此實施例有一馬達架構，可適用以減少功率放大部分之損耗，並改進功率效益。在此一實施例中，第一功率放大部分之第一NMOS-FET功率電晶體係在一高頻率處接上/關斷。因此，第一功率放大部分之功率損耗變為較小，以及，由於第二功率放大部分之第二NMOS-FET功率電晶體在供輸一較大電流上係接上，故第二功率放大部分之功率損耗亦變小。因此，此一實施例可提供一具有優良功率效益之馬達。此外，由於此第一和第二放大電流信號係相當於命令信號Ad而改變，故由對第一和第二功率放大部分之傳導控制接頭邊之輸入電流信號所造成之功率損耗係亦變小。

此外，在此一實施例中，此三相第一放大電流信號F1，F2和F3(作為第一三相電流信號)係供應至三個第一功率放大部分之傳導控制接頭邊。以及，此第一三相電流信號F1，F2及F3在升起及降下斜度中係穩定地變化。因此，驅動電流信號11，12和13至繞組2，3和4之負極電流部分在第一放大部分11，12和13之一個或兩個第一NMOS-FET

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(42)

功率電晶體61，62和63係以一高頻率接上/關斷之同時係平穩地變更。

以相同方式，此三相第二放大電流信號H1，H2及H3(作為第二三相電流信號)係供應至三個第二功率放大部分之傳導控制接頭邊。此第二三相電流信號H1，H2和H3在升起及降下斜度中係平穩地變化。因此，驅動電流信號I1，I2及I3至繞組2，3和4之正極電流部分於第二放大部分15，16及17之一個或兩個第一NMOS-FET功率電晶體65，66和67係轉至有效(全接上或半接上)之同時係平穩地變更。

吾人因此可能來平穩地變更電流路程，藉以減少驅動電流信號和產生之力量兩者上之漣波。其結果，馬達之振動及聲波噪音可以顯著地減少。此外，由於至少第一及第二三相電流信號之斜度係相當於命令信號Ad而改變，故電流路程之變更操作即令當此馬達負載係變化時亦可平穩地達成。供應至每一功率放大部分之傳導控制接頭邊之電流信號可以是至少在升起及/或降下斜度上平穩地或大約平穩地變化之一電流信號。例如，此電流信號可以是一電流信號其值係分段式地變化者。

此外，電流探測部分21在此一實施例中獲得相當於來自直流電源部分50之傳導電流信號Ig之電流探測信號Ag。因此此電流探測信號Ag係相當於至三相繞組之三相驅動電流之負極或正極部分之組成供應電流。此轉換控制部22比較此命令信號Ad與自電流探測部分21之輸出信號Ag，並促使三個第一功率放大部分11，12和13之第一

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(43)

NMOS-FET功率電晶體61, 62和63來依照比較結果脈動地實施接上/關斷轉換操作。因此, 此傳導電流信號Ig和此組成供應電流可以與命令信號Ad一致地被控制, 以及此三相驅動電流信號可以平穩地變更, 即令是當此命令信號Ad改變時亦然。其結果, 本發明之馬達可相當於命令信號Ad而精確地控制所產生之轉矩並顯著地減小振動。此外, 一個或兩個第一功率放大部分係在觸發脈動信號之重覆定時處傳導, 以及三個第一功率放大部分係藉一單一脈動信號(轉換控制信號W1)而在同一時間地關斷。因此, 馬達之架構變成非常簡單。換言之, 雖然一個或兩個第一功率放大部分係當可移動構件1係移動時接上, 但它係僅在一個或兩個第一功率放大部分11, 12和13係依照一單一脈衝信號以一高頻率接上/關斷時需要, 藉以使馬達之架構非常簡單。此外, 由於僅有一單一脈動信號係使用來決定高頻率轉換之定時, 故此轉換定時控制係容易, 同時電流探測操作和電流控制操作兩者變為穩定。此轉換操作塊(此轉換控制部分22和電流探測部分21)控制功率放大部分之轉換操作。

在此一實施例中, 一馬達架構係可適合於呈積體電路形態地實現。由於功率電晶體之寄生二極體使用作為功率二極體, 這些功率組件可以結成整體地在一小晶片上。此外, 吾人可能來整合半導體裝置諸如電晶體和電阻器, 為命令信號產生部分20, 電流探測部分21, 轉換控制部分22, 供應信號產生部分30, 變更信號產生部分34, 分配信號

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(44)

產生部分36(第一分配器37和第二分配器38)，三個第一電流放大部分41，42和43，以及三個第二電流放大部分45，46和47，以及高電壓輸出部分51所需要者，連同功率電晶體一起進入一晶片上之積體電路中。

此外，功率裝置之熱或功率損耗係做成得充分地小以整合它們進入一IC中，因為此第一NMOS-FET功率電晶體係以一高頻率作接上/關斷轉換，以及此第二NMOS-FET功率電晶體係接上。因此，即令是當這些功率裝置經整合入一晶片上之IC中時，此IC時亦不遭遇到熱潰決。此外，沒有幅射板是需要。

此外，此一實施例可防止寄生電晶體裝置之操作，各係組合以有一基極接頭在絕緣接面部分處。一如第8圖內所示，使用一絕緣接面技術之高密度IC可以一低成本製造。不過，此一IC有缺點，即甚多寄生電晶體裝置，各有此基極接頭在絕緣接面部分處者，係經形成，因此絕緣接面部分係連接至直流電源部分50之負極接頭邊(大地一電位)。通常地，這些寄生電晶體係倒反地被偏壓，俾使其作用係被解能。不過，如果一整合之電晶體之接頭電位以大於一二極體之前向電壓降落下至大地電位以下時，此寄生電晶體開始作用，藉以促使此寄生電晶體自整合之電晶體(不是一寄生電晶體)流入電流。當一較大電流係供應至一有感應剛好像一馬達內者之繞組時，如果一寄生電晶體開始作用，它可能顯著地干擾整合之電晶體之功能。特別是，當一切率電晶體供應一較大驅動電流信號至一繞組者係

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(45)

以一高頻率作接上/關斷轉換時，此功率電晶體脈動式地改變此繞組電壓或驅動電壓信號，以及其寄生電晶體係傾向於開始作用，由是而有很大之可能性來顯著地干擾正常之電路操作。

在此一實施例中，僅有此第一NMOS-FET功率電晶體係脈動式地轉換以便能供應驅動電流信號至繞組。以及，由於此第一NMOS-FET功率電晶體之電流輸出接頭邊係連接至直接電源部分之負極接頭邊，故在第一NMOS-FET功率電晶體之電流輸入和輸出接頭邊兩者處之電位係未下降至大地電位以下。此外，雖然在每一第一NMOS-FET功率電晶體之電流輸入接頭邊處之電位越過直流電源部分50之正極接頭電位，但沒有干擾整合之電晶體之寄生電晶體轉變為作用。因此，即令是當此第一NMOS-FET功率電晶體係用於高頻率轉換時，仍沒有寄生電晶體干擾電路操作。

此外，第二NMOS-FET功率電晶體平穩地變更其電流路程。因此，即令是當第二NMOS-FET功率電晶體變更電流路程，至每一繞組之電源接頭之電位永遠不會低於直流電源部分50之負極接頭電位。

因此，即令是當第一和第二NMOS-FET功率電晶體係連同其他晶體被整合在一晶片上時，寄生電晶體在此IC中者係完全地被防止來干擾電路操作。吾人因此可能來整合此馬達電路在一單一晶片基體上而不必耽憂有關寄生電晶體裝置之操作。

此外，在此一實施例中，每一第一功率放大部分係由

(請先閱讀背面之注意事項再填寫本頁)

衣

訂

五、發明說明(46)

一第一FET功率鏡式電流電路所構形，以及第一第二功率放大部分係由一第二FET功率鏡式電流電路所構形，藉以在第一和第二功率放大部分11，12，13，14，15，16和17之中顯著地減小電流放大增益之變化。此外。相當於變更信號之此第一三相電流信號F1，F2和F3係供應至三個第一功率放大部分11，12和13之傳導控制接頭邊。每一三相電流信號F1，F2和F3至少在升起和降下斜度上係平穩地或大體上平穩地變化。此外，此第二三相電流信號H1，H2和H3相當於變更信號者係供應至三個第二功率放大部分15，16和17之傳導控制接頭邊。每一第二三相電流信號H1，H2和H3至少在升起及降下斜度中係平穩地或大體上平穩地變化。三個第一FET功率電晶體61，62和63，以及三個第二FET功率電晶體65，66和67係因此能於第一FET功率電晶體61，62和63係用作高頻率轉換之同時平穩地變更其電流路程。其結果，驅動電流信號之漣波係減少，以及一具有減少脈動之產生之轉矩可以獲得。由是而顯著地減小馬達之振動及聲波噪音。此外，由於此FET功率電晶體係經整合入一IC內，放FET功率鏡式電流電路之電流放大因數已成功地減少。

此一實施例亦有一優點，即它可減少第一功率放大部分及第一分配控制塊之總增益之變化，以及第二放大部分和第二分配控制塊之總增益之變化。此外，此供應電流產生部分30之第一供應電流信號C1和第二供應電流信號C2係與命令信號Ad一致地改變，藉以改變相當於此命令信

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(47)

號Ad之第一及第二三相電流信號。當三個第一NMOS-FET功率電晶體之至少一個係操作於高頻率轉換在全接上及關斷之間之同時，至繞組之電流路程之變更操作可因此而平穩地達成。此外，當三個第二NMOS-FET功率電晶體之至少一個係全接上而無降落之同時，至繞組之電流路程之變更操作可因此而平穩地達成。每一第一三相電流信號有一適當之斜度要予以平穩或大體上平穩地變化，並係供應至每一第一功率放大部分之傳導控制接頭邊。每一第二三相電流信號有一適當之斜度要予以平穩或大體上平穩地變化，並係供應至每一第二功率放大部分之傳導控制接頭邊。此第一和第二三相電流信號係相當於命令信號Ad地改變，它指令一供應電力至繞組，以便能使此組成之供應電流在一啟動期時較大而在一速度控制期時較小。其結果，至繞組之電流路程係平穩地變更並產生有一減小脈動之轉矩。因此馬達之振動和聲波噪音可以顯著地減小，即令當命令信號係已改變時亦然。由於要加寬每一三相第一電流信號F1，F2和F3之有效電角度或有效電角寬大於120度電角以便能平穩地變更電流路程係極為重要，故此有效電角度應該是180度或大約180度最為適當。不過，150度或以上之有效電角寬亦將是相當地有效。以及，由於加寬每一三相第二電流信號H1，H2和H3之有效電角寬大於120度電角度以便能平穩地變更電流路程係極為重要，故此有效電角度寬應該是以180度或大約180度最為恰當。不過，150度或多於150度之有效電角寬亦將是相當地有效。

五、發明說明 (48)

此外，此第一相位之第一三相電流信號F1和第二三相電流信號H1有一180度電角之差異，並互補地流動。此第二相位之第一三相電流信號F2和第二三相電流信號H2亦有一180度之電角度差異，並互補地流動。此第三相位之第一三相電流信號F3和第二三相電流信號H3亦有一180度電角之差異，並互補地流動。因此，相同相位之第一功率放大部分和第二功率放大部分係永不同時傳導。因此，沒有短電路電流通過它們係發生於此IC內。由是而沒有電流潰決，也沒有熱故障發生於任何功率電晶體內。

在此一實施例中，用以供應驅動電流信號至三個負載(繞組2, 3和4)之驅動電路係藉下列各部分而構形：第一功率放大部分11, 12和13；第二功率放大部分15, 16和17；命令信號產生部分20；電流探測部分21；轉換控制部分22；供應信號產生部分30；變更信號產生部分34；分配信號產生部分36(第一和第二分配器37和38)；第一電流放大部分41, 42和43；第二電流放大部分45, 46和47；以及高電壓輸出部分51。

在此一實施例中之變更信號產生部分34係以位置探測部分100之有兩個磁鐵—電子轉換元件而構形。不過，三個磁電子轉換元件亦可以使用以產生三相位置信號於變更信號產生部分34內。此外，此三相變更信號可以產生而沒有上文提及之元件，例如，藉探測在繞組2, 3和4內所產生之回行電動勢。

此第一三相電流信號F1, F2和F3或者第二三相電流

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(49)

信號H1，H2和H3可以以大體上在升起及降下斜度中之一時間斜度作變化。因此，驅動電流信號I1，I2和I3係亦以一時間斜度在升起及落下斜度中平穩地變更。此外，一驅動電流信號之一電流值應該是適當地繼續變化。不過，亦可提供一時間，在其中一驅動電流信號變成零。馬達之振動可以藉設定每一第一NMOS-FET功率電晶體之傳導角寬大於120度電角度(適當地為150度或更大)，並提供一時期，在此時期中兩個第一NMOS-FET功率電晶體係在同一時間地或並存地傳導。馬達之振動亦可以藉設定每一第二NMOS-FET功率電晶體之傳導角寬大於120度電角度(較適當者為150度或超過)而減小，並提供一時期，在此時期中兩個第二NMOS-FET功率電晶體係在同一時間地或並存地傳導。最恰當者，每一此第一及第二NMOS-FET電晶體之傳導角寬應該是設定為180度或接近地大約180度。

此外，每一此第一和第二功率放大部分11，12，13，15，16和17在此一實施例中係不限於第1圖內所示之架構。此架構係自由地變更。例如，取代每一第一及第二功率放大部分11，12，13，15，16和17者，為功率放大部分450包括一FET功率鏡式電流電路之由FET功率電晶體451，一功率二極體451d，以及一FET電晶體452和一電阻器453組成者。此一FET功率鏡式電流電路係經構形，俾使FET功率電晶體451之控制接頭邊係連接至FET功率電晶體452之控制接頭邊(直接地或經由一元件，例如，諸如一電阻器)，FET電晶體452之電流路程接頭對之一接頭邊係經由一

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

不

五、發明說明(50)

電阻器)，FET電晶體452之電流路程接頭對之一接頭邊係經由一電阻器453而連接至FET功率電晶體451之電流路程接頭對之一接頭邊，FET電晶體452之電流路程接頭對之另一接頭邊係連接至功率放大部分450之傳導控制接頭邊(直接地或經由一元件)，以及FET電晶體452之控制接頭邊係連接至功率放大部分450之傳導控制接頭邊(直接地或經由一元件)。此一FET功率鏡式電流電路有一優點，即它有一較NMOS-FET功率電晶體451和NMOS-FET電晶體452之容器尺寸之比率為大之相當大之電流放大比率。因此，此功率放大部分450有一減小對功率放大部分之輸入電流之優點。

就另一範例言，顯示於第11圖內之功率放大部分460可以使用以取代第1圖之每一第一和第二功率放大部分。此功率放大部分460包括由一NMOS-FET功率電晶體461，一功率二極體461d，一NMOS-FET電晶體462和一電阻器453所組成之FET功率鏡式電流電路。此FET功率鏡式電流電路係經構形，俾使FET功率電晶體461之控制接頭邊係連接至FET電晶體462之控制接頭邊(直接地或經由一元件)，FET電晶體462之電流路程接頭對之一個接頭邊係經由電阻器453而連接至功率放大部分460之傳導控制接頭邊，FET電晶體之電流路程接頭對之另一接頭邊係連接至FET功率電晶體461之電流路程接頭對之另一接頭邊(直接地或經由一元件)，以及FET電晶體462之控制接頭邊係連接至功率放大部分460之傳導控制接頭邊(直接地或經由一元件)

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (51)

。此一FET功率鏡式電流電路當輸入電流至傳導控制接頭邊係小時有一預定之電流放大率。當此輸入電流係增大時，此電流放大率係銳利地增加。因此，此FET功率鏡式電流電路有一優點，即對每一功率放大部分之輸入電流於一較大電流係供應至每一繞組時即可以減小，例如，當一馬達係啟動時，此NMOS-FET功率電晶體451和功率二極體451d，以及NMOS-FET功率電晶體461和功率二極體461d，可以藉一FET功率電晶體之具有雙重漫射之N型波道金氧半結構者以及其寄生二極體裝置者分別地構形，俾使這些電晶體和二極體可以很容易地整合於一IC內。

此外，顯示於第7圖內之轉換控制部分22之轉換脈動電路330之架構可以在此一實施例中自由地變更。例如，取代轉換脈動電路330者，顯示於第12圖內之轉換脈動電路480可以使用。轉換脈動電路480之比較電路481輸出由比較命令信號Ad與電流探測信號Ag所獲得之比較之輸出信號Cr。換言之，當電流探測信號Ag之值係較小於命令信號Ad之值時，此比較輸出信號Cr進入“Lb”狀態。當電流探測信號Ag之值係較大於命令信號Ad之值時，此比較輸出信號Cr進入“Hb”狀態。此定時電路482產生一轉換控制信號W1於比較電路481之比較輸出信號Cr之一升起邊緣處(當此狀態係自“Lb”改變至“Hb”)。此控制信號W1進入此“Lb”狀態僅有一預定時間間隔Wp。此一時間間隔Wp係由電容器483之充電/放電操作而決定。

當此轉換控制信號W1係在“Lb”狀態時，此控制脈動

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (52)

信號Y1，Y2和Y3係關斷(非傳導狀態)，以及此第一功率放大部分11，12和13依照第一放大電流信號F1，F2和F3而接上(全接上或半接上狀態)。當此轉換控制信號W1進入“Hb”狀態時，此控制脈動信號Y1，Y2和Y3係接上(傳導狀態)，以及此第一功率放大部分11，12和13之第一NMOS-FET功率電晶體61，62和63係在同一時間地或共存地關斷。

因此，如果電流探測信號Ag之值係較小於命令信號Ad之值時，此轉換控制信號W1進入“Hb”狀態。因此，此第一功率放大部分係接上。當直流電源部分50之傳導電流信號Ig係增大，以及電流探測信號Ag之值變得較命令信號Ad之值為大時，此比較輸出信號Cr進入“Hb”狀態。隨後，此定時電路482係在自比較電路481之比較輸出信號Cr之升起邊緣處觸發，俾使此轉換控制信號W1僅在預定時間間隔Wp以內進入“Hb”狀態。其結果，此第一功率放大部分11，12和13係於預定時間間隔Wb時關斷。當第一放大部分11，12和13係關斷之後此預定時間間隔Wp係越過，此轉換控制信號W1進入“Lb”狀態，以及此第一功率放大部分係再次地接上。此第一功率放大部分11，12和13之第一NMOS-FET功率電晶體61，62和63以如此方式實施高頻率接上/關斷轉換操作。此外，依照可移動構件1之運動，此至繞組2，3和4之電流路程係平穩地變更。

[第二實施例]

本發明之第二實施例中之一馬達將以第13圖至第15圖

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (53)

為準而說明。第13圖說明馬達之架構。在第二實施例中，一輔助供應部分500，第一混合部分81，82和83，以及第二混合部分85，86和87係新近添加者。在此另一架構中，類似於前述第一實施例之構件係貫以相同之代號，以及其詳細說明係被省略。

第13圖內輔助供應部分500依照自變更信號產生部分34之輸出信號而供應第一三相輔助電流信號F4，F5和F6，以及第二三相輔助電流信號H4，H5和H6。第14圖顯示輔助供應部分500之一架構。此輔助供應部分500係由一輔助變更信號產生部分510和一輔助電流變更部分520所組成。此輔助變更信號產生部分510接收三相位置信號Ja1，Jb1和Jc1自變更信號產生部分34，並依照那些位置信號輸出輔助變更信號J4至J9。

第15圖說明輔助變更信號產生部分510之構形作為一範例。輔助變更信號產生部分510之比較器電路541，542和543比較三相位置信號Ja1，Jb1和Jc1之兩相信號，並依照比較結果分別地輸出三相數位信號Jd，Je和Jf。第16a至第16c圖說明數位信號Jd，Je和Jf之波形之中之關係。這些數位信號Jd，Je和Jf係邏輯地復合於“反”電路551，552和553內以及“及”電路561至567內，藉以產生輔助變更信號J4至J9。第16d至第16i圖說明輔助變更信號J4至J9之波形之間之關係。每一數位信號Jd，Je和Jf於180電角度或大約180電角度中進入“Hb”狀態，並在其餘180電角度中進入“Lb”狀態。此外，每一數位信號Jd，Je和Jf變成一三相信號之

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (54)

有一相互間120度之相位差者。每一輔助變更信號J4，J5和J6在120電角度或大約120度中進入“Hb”狀態，並在其餘240度中進入“Lb”狀態。那些數位信號J4，J5和J6係改變順序之三相信號。每一輔助變更信號J7，J8和J9在120電角度或大約120度中進入“Hb”狀態，並在其餘240度中進入“Lb”狀態。那些數位信號J7，J8和J9係改變順序之三相信號。

在第14圖內，此輔助變更信號J4至J9之自輔助變更信號產生部分510者係進入至一輔助電流變更部分520。此輔助電流變更部分520包括三個第一電流源521，522和523。三個第二電流源525，526和527，三個第一轉撤電路531，532和533，及三個第二轉撤電路535，536和537。此第一電流源521，522和523，以及第二電流源525，526和527係連接至高電壓輸出部分51之高位準電位Vu之一接頭邊。

此第一轉撤電路531，532和533係相當於輔助變更信號產生部分510之輔助變更信號J4，J5和J6之“Hb”狀態而分別地接上。因此，第一電流源521，522和523之電流信號係依照輔助變更信號J4，J5和J6而輸出，由是而供輸此三相第一輔助電流信號F4，F5和F6。此第二轉撤電路535，536和537係分別地相當於輔助變更信號產生部分510之輔助變更信號J7，J8和J9之“Hb”狀態而接上。因此，第二電流源525，526和527之電流信號係依照輔助變更信號J7，J8和J9而輸出，藉以供應此三相第二輔助電流信號H4，H5和H6。第17a至第17c圖說明第一輔助電流信號F4，F5

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (55)

和F6之波形，以及第17d至第17f圖說明第二輔助電流信號H4，H5，H6之波形。

第一混合部分顯示於第13圖內者係簡單地包含一節點。此第一混合部分81加上並混合此第一電流放大部分41之第一放大電流信號F1以及第一輔助電流信號F4，以便能輸出一第一混合電流信號F1+F4。此第一混合部分82係簡單地以一節點組成。此第一混合部分82加上並混合第一電流放大部分42之第一放大電流信號F2以及第一輔助電流信號F5，以便能輸出一第一混合電流信號F2+F5。此第一混合部分83係簡單地以一節點組成。此第一混合部分83加上並混合第一電流放大部分43之第一放大電流信號F3以及第一輔助電流信號F4，以便能輸出一第一混合電流信號F3+F6。

此第二混合部分85係簡單地以一節點組成。此第二混合部分85加上並混合第二電流放大部分85之第二放大電流信號H1以及第二輔助電流信號H4，以便能輸出一第二混合電流信號H1+H4。此第二混合部分86係簡單地以一節點組成。此第二混合部分86加上並混合第二電流放大部分46之第二放大電流信號H2以及第二輔助電流信號H5，以便能輸出一第二混合電流信號H2+H5。此第二混合部分87係簡單地以一節點組成。此第二混合部分87加上並混合第二電流放大部分47之第二放大電流信號H3及第二輔助電流信號H6，以便能輸出一第二混合電流信號H3+H6。

第17g圖說明第一放大電流信號F1，F2，F3之波形，

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (56)

以及第17h圖說明第二放大電流信號H1，H2和H3之波形。第17I圖說明第一混合電流信號F1+F4，F2+F5及F3+F6之波形，以及第17j圖說明第二混合電流信號H1+H4，H2+H5，及H3+H6之波形。

此第一混合電流信號F1+F4，F2+F5，以及F3+F6係三相第一電流信號，各於一自零之一升起斜度和至零之落下斜度中大約30度有效電角度時，分別地平穩地變化。以相同方式，此第二混合電流信號H1+H4，H2+H5，以及H3+H6係三相第二電流信號，各於一自零之一升起斜度和至零之落下斜度中大約30度有效電角度時，分別地平穩地變化。

此第一混合電流信號F1+F4，F2+F5和F3+F6係分別地供應至第一功率放大部分11，12和13之傳導控制接頭邊，藉以控制第一NMOS-FET功率電晶體61，62和63之傳導期。此第一NMOS-FET功率電晶體61，62和63依照第一混合電流信號而平穩地變更至繞組之電流路程，同時在轉換控制部分22和電流探測部分21之轉換控制下實施高頻率之接上/關斷轉換。以相同方式，此第二混合電流信號H1+H4，H2+H5和H3+H6係分別地供應至第二功率放大部分15，16和17之傳導控制接頭邊，藉以控制第二NMOS-FET功率電晶體65，66和67之傳導期。此第二NMOS-FET功率電晶體65，66和67相當於第二混合電流信號而平穩地變更至繞組之電流路程。

其餘之架構及操作係類似如上述第一實施例中者，因此其詳細解釋將在此省略。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (57)

在此一實施例中，每一三相第一混合電流信號(一如每一第一三相電流信號)供應至每一第一功率放大部分之傳導控制接頭邊者係至少在升起及降下斜度中平穩地變化，藉以平穩地變更至繞組之三相驅動電流信號。在此一時刻，一輔助電流信號係被包括於一第一混合電流信號中，藉以減少一第一NMOS-FET功率電晶體之接上電阻(此電阻主要地供應驅動電流)。其結果，第一NMOS-FET功率電晶體之功率耗失係減少。此外，每一第一功率放大部分之傳導控制接頭邊係以轉換控制部分之控制脈動信號Y1，Y2和Y3而接上/關斷，藉以促使每一第一NMOS-FET功率電晶體來實施高頻率轉換。因此，此第一NMOS-FET功率電晶體確實地以此第一輔助電流信號來實施轉換，藉以顯著地減少功率耗失。

以相同方式，每一三相第二混合電流信號(一如每一第二三相電流信號)供應至每一第二功率放大部分之傳導控制接頭邊者，係分別地至少在升起及落下斜度中平穩地變化，藉以平穩地變更至繞組之三相驅動電流信號。在此一時刻，一第二輔助電流信號係被包括於一第二混合電流信號中，藉以減小一第二NMOS-FET功率電晶體之接上電阻(此電阻主要地供應驅動電流)。其結果，第二NMOS-FET功率電晶體之功率耗失係大大地減少。

因此，每一第一和第二NMOS-FET功率電晶體之功率耗失可以顯著地減少，藉以顯著地改進馬達之功率效益。此外，至繞組之驅動電流信號之漣波可以減少，由是而顯

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (58)

著地減少馬達之振動和聲波噪音兩者。

在上述實施例之情況中，每一第一混合電流信號之有效角係設定為180度或大約180度，每一第一輔助電流信號之有效角係設定為120度或大約120度，平穩變化之升起角度之有效角係設定為30度或大約30度，以及平穩變化之落下斜度之有效角係設定為30度或大約30度。因此，至繞組之電流路程可以平順地變更，以及由每一第一NMOS-FET功率電晶體之接上電阻所造成之功率耗失係顯著地減小。此外，此三相第一輔助電流信號F4，F5和F6係有順序地供應，俾使第一輔助信號之至少一個係經供應。它亦防止兩個或多個第一輔助電流信號係在同一時期中供應。

以同一方式，每一第二混合電流信號之有效角係設定為180度或大約180度。每一第二輔助電流信號之有效角係設定為120度或大約120度，平穩變化之上昇斜度之有效角係設定為30度或大約30度，以及平穩變化之落下斜度之有效角係設定為30度或大約30度。因此，至繞組之電流路程可以平穩地變更，以及由每一第二NMOS-FET功率電晶體之接上電阻所造成之功率耗失係顯著地減小。此外，此三相第二輔助電流信號H4，H5和H6係有順序地供應，俾使第二輔助信號之至少一個係經供應。它係亦防止兩個或多個第二輔助電流信號係在同一期內供應。

另一方面，每一這些有效角度可以隨需要而改變。每一第一和第二混合電流信號之有效角，例如，可以是150度。雖然此操作性能在此一情況中係被降級，但每一第一

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (59)

和第二輔助電流信號之有效電角度亦可有自120度變化。

此一第二實施例可因此獲得一如上述第一實施例者之類似優點。

[第三實施例]

第18圖和第19圖說明本發明之第三實施例中之馬達。

第18圖顯示此馬達之架構。在此第三實施例中，此輔助供應部分500供應此輔助電流信號至功率放大部分之傳導控制接頭邊。在其他架構中，類似於前述第1和第2實施例之構件係貫以同一代號，以及其詳細解釋係被省略。

第18圖內，此第一功率放大部分611分別地自第一電流放大部分41經由其傳導控制接頭邊之第一接頭接收此第一放大電流信號F1，自輔助供應部分500經由其傳導控制接頭邊之第二接頭接收第一輔助電流信號F4，以及自轉換控制部分22經由其傳導控制接頭邊之第三接頭接收控制脈動信號Y1。以相同方式，此第一功率放大部分612分別地自第一電流放大部分經由其傳導控制接頭邊之第一接頭接收第一放大電流信號F2，自輔助供應部分500經由其傳導控制接頭邊之第二接頭接收第一輔助電流信號F4，自轉換控制部分22經由其傳導控制邊之第三接頭接收控制脈動信號Y2。以相同方式，此第一功率放大部分613分別地自第一電流放大部分43經由其傳導控制接頭邊之第一接頭接收第一放大電流信號F3，自輔助供應部分500經由其傳導控制接頭邊之第二接頭，接收第一輔助電流信號F6，以及自轉換控制部分22經由其傳導控制接頭邊之第三接頭

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

水

五、發明說明(60)

，接收控制脈動信號Y3。

另一方面，此第二功率放大部分615自第二電流放大部分45經由其傳導控制接頭邊之第一接頭，接收第二放大電流信號H1，自此輔助供應部分500經由其傳導控制接頭邊之第三接頭，接收第二輔助電流信號H4。以相同方式，此第二功率放大部分616，自第二電流放大部分46經由其傳導控制接頭邊之第一接頭，接收第二放大電流信號H2，自輔助供應部分500經由其傳導控制接頭邊之第二接頭，接收第二輔助電流信號H5。以相同方式，此第二功率放大部分617，自第二功率放大部分47經由其傳導控制接頭邊之第一接頭，接收第二放大電流信號H3，以及自輔助供應部分500經由其傳導控制接頭邊之第二接頭，接收第二輔助電流信號H6。

第19圖說明此功率放大部分620，它係相等於第一和第二功率放大部分611，612，613，615，616和617。在此一實施例中，此功率放大部分620係使用作為第一功率放大部分611。此功率放大部分620包括一FET功率電晶體621，一功率二極體621d，一NMOS-FET功率電晶體622，以及電阻器623和624。此功率二極體621d之電流輸入接頭邊係連接至NMOS-FET功率電晶體621之電流輸出接頭邊，以及其電流輸出接頭邊係連接至NMOS-FET功率電晶體621之電流輸入接頭邊。

一電阻器623係連接於功率放大部分620之傳導控制接頭邊之第一接頭和NMOS-FET電晶體622之電流路程接頭

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (61)

對之一接頭之間。一電阻器624係連接於其傳導控制接頭邊之第一和第二接頭之間。其傳導控制接頭邊之第三接頭係連接至NMOS-FET功率電晶體621之控制接頭邊。因此，此功率放大部分620之FET功率鏡式電流電路有一預定電流放大率，同時此第一放大電流信號F1供應至傳導控制接頭邊之第一接頭者係微小。當第一放大電流信號F1之值係增加時，此電流放大率則銳利地增大。此外，供應至傳導控制接頭邊之第二接頭之第一輔助電流信號F4係用來減少NMOS-FET功率電晶體621之接上電阻。此外，此NMOS-FET功率電晶體621和功率放大部分620之FET功率鏡式電流電路藉供應至傳導控制接頭邊之第三接頭之控制脈動信號Y1而實施高頻率接上/關斷轉換。

此NMOS-FET功率電晶體621係經構形，例如，以一FET電晶體之具有雙重漫射N波道金氧半結構者，以及NMOS-FET功率電晶體621之一寄生二極體裝置係用作一功率二極體621d。功率放大部分620之電阻器623或/及624可以省略而不會有操作上問題。此第一放大電流信號F1和第一輔助電流信號F4係被複合於功率放大部分620內，以及此複合信號係供應至NMOS-FET功率電晶體621和功率鏡式電流電路。

此第一功率放大部分621或623有如第19圖內所示之相同架構。此第二功率放大部分615，616或617有相同架構，但除了避免至傳導控制接頭邊之第三接頭之連接。

其餘之架構及操作係類似於上述第2或第1實施例中者

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (62)

。因此，其詳細解釋將在此省略。

在此一實施例中，要予供應至每一第一功率放大部分之傳導控制接頭邊之第一接頭之此三相第一放大電流信號(作為此第一三相電流信號)，係至少在升起及落下斜度中平穩地變化，藉以平穩地變更此三相驅動電流信號至繞組。此外，一第一輔助電流信號係供應至每一第一功率放大部分之傳導控制接頭邊之第二接頭，藉以減小每一NMOS-FET功率電晶體之接上電阻，此將主宰式地供應大量驅動電流。此外，轉換控制部分之控制脈動信號係供應至每一第一功率放大部分之傳達控制接頭邊之第三接頭，俾使每一第一NMOS-FET功率電晶體實施高頻率接上/關斷轉換。

以相同方式，此三相第二放大電流信號(作為第二三相電流信號)要予供應至每一第二功率放大部分之傳導控制接頭邊之第二接頭者，係至少在升起及落下斜度中平穩地變化，藉以平穩地變更至繞組之三相驅動電流信號。此外，一第二輔助電流信號係供應至每一第二功率放大部分之傳導控制接頭邊之第二接頭，藉以減小每一第二NMOS-FET功率電晶體之接上電阻，那將主宰地供應大量驅動電流。

此一實施例可因此獲得類似如上述諸如實施例之優點。

在此一實施例中，此第一功率放大部分611，612和613，以及第二功率放大部分615，616及617係不僅限於顯示

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (63)

於第19圖內之功率放大部分620。它們可以自由地變更。第20圖說明可使用作為每一第一功率放大部分611，612和613，以及第二功率放大部分615，616及617之另一放大部分640之架構。在此一實施例中，此功率放大部分640包括一由NMOS-FET功率電晶體641，一功率二極體641d，一NMOS-FET電晶體642，和電阻器643及644所組成之FET功率鏡式電流電路。功率二極體641d之輸入接頭邊係連接至NMOS-FET功率電晶體641之電流輸出接頭邊，以及其電流輸出接頭邊係連接至此NMOS-FET功率電晶體641之電流輸入接頭邊。

功率放大部分640之傳導控制接頭邊之第一接頭係連接至NMOS-FET電晶體642之電流路程接頭對之一接頭，一電阻器643係連接於NMOS-FET電晶體642之電流路程接頭對之另一接頭和NMOS-FET功率電晶體641之電流路程接頭對之一接頭，以及一電阻器644係連接於其傳導控制接頭邊之第一和第二接頭之間。其傳導控制接頭邊之第三接頭係連接至NMOS-FET功率電晶體641之控制接頭邊。因此，當此功率放大部分640係使用作為第一功率放大部分621時，功率放大部分640之FET功率鏡式電流電路能大大地放大一輸入電路，諸如第一放大電流信號F1或此第一輔助電流信號F4。此外，此第一輔助電流信號F4至傳導控制接頭邊之第二接頭者係使用以減小NMOS-FET功率電晶體641之接上電阻。此外，此NMOS-FET功率電晶體641和功率放大部分640之FET功率鏡式電流電路藉供應至傳

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (64)

導控制接頭邊之第三接頭之控制脈動信號Y1而實施高頻率接上/關斷轉換。此NMOS-FET功率電晶體641係經構形，例如，藉一FET電晶體具有雙重漫射N型波導金氧半結構者，以及NMOS-FET功率電晶體641之寄生二極體裝置係使用作為功率二極體641d。此功率放大部分640之電阻器643或/及644可以省略而無操作問題。

[第四實施例]

第21和第22圖說明本發明之第四實施例中之馬達。第21圖顯示馬達之一架構。在第四實施例中，轉換控制部分700供應控制脈動信號Y1至Y6。此轉換控制部分700可促使此第一和第二功率放大部分之第一和第二NMOS-FET功率電晶體來實施高頻率接上/關斷轉換。在其他架構中，構件之類似於前述第1，2及3實施例者係貫以相同之代號，以及其詳細解釋係省略。

第21圖內之轉換控制部分700產生控制脈動信號Y1，Y2，Y3，Y4，Y5及Y6係依照比較命令信號Ad與自電流探測部分21之電流探測信號Ag之結果，以便能促使第一功率放大部分611，612和613以及第二功率放大部分615，616和617來實施高頻率之接上/關斷轉換。每一第一功率放大部分611，612和613以及第二功率放大部分615，616和617之架構係如說明於第19圖內之功率放大部分620或者說明於第20圖內之功率放大部分640者係相同。因此，其詳細解釋將在此省略。

第22圖顯示轉換控制部分700之架構。在轉換控制部

(請先閱讀背面之注意事項再填寫本頁)

策

訂

五、發明說明 (65)

分700內轉換脈動電路330之比較器電路331藉比較此命令信號Ad與電流探測信號Ag而獲得一比較輸出信號Cr。此觸發產生電路332輸出一大約100KHz之高頻率觸發脈動信號Dp。狀態保持電路333改變轉換控制信號W1之狀態至“Lb”(低電位狀態)於觸發脈動信號Dp之升起邊緣處，並改變此轉換控制信號W1之狀態至“Hb”(高電位狀態)於比較輸出信號Cr之一升起邊緣處。當轉換控制信號W1係轉動至“Lb”狀態時，此控制電晶體741，742，743，744，745和746係並存式地關斷，以及控制脈動信號Y1，Y2，Y3，Y4，Y5及Y6係關斷(無導電狀態)。在此一時刻，此第一功率放大部分611，612和613放大第一放大電流信號F1，F2和F3，以便能形成電流路程用以供應驅動電流信號I1，I2和I3之負極電流部分至繞組2，3和4。此第二功率放大部分615，616和617放大第二放大電流信號H1，H2和H3，以便能形成電流路程用以供應驅動電流信號I1，I2和I3之正極電流部分至繞組2，3和4。當此轉換控制信號W1係轉動至“Hb”狀態時，此控制電晶體741，742，743，744，745和746係共存式地接上，以及此控制脈動信號Y1，Y2，Y3，Y4，Y5和Y6係接上(導電狀態)。在此一時刻，不僅第一功率放大部分611，612和613之第一NMOS-FET功率電晶體，而且第二功率放大部分615，616和617之第二NMOS-FET功率電晶體，均係在同一時間地關斷。此第一功率放大部分611，612和613以及第二功率放大部分615，616和617係經控制，以便能依照單一轉換控制信號W1以

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (66)

關斷，俾使至繞組之驅動電流信號係相當於命令信號Ad而控制。下文中，此一操作將予說明。

當狀態保持電路333之轉換控制信號W1係在觸發脈動信號Dp之升起邊緣處改變至“Lb”時，一個或兩個第一功率放大部分係依照第一放大電流信號F1，F2和F3而傳導，以及一個或兩個第二功率放大部分係亦在此一時刻依照第二放大電流信號H1，H2和H3而傳導。例如，如果僅此第一放大電流信號F1和第二放大電流信號H2係被選擇時，此第一功率放大部分611之第一NMOS-FET功率電晶體係依照第一放大電流信號F1而傳導，藉以形成一電流路程用以供應驅動電流信號I1之負極電流部分至繞組2。以及，依照第二放大電流信號H2，此第二功率放大部分616之第二NMOS-FET功率電晶體係傳導，藉以形成一電流路程用以供應驅動電流信號I2之正極電流部分至繞組3。此第一功率放大部分611之第一NMOS-FET功率電晶體和第二功率放大部分616之第二NMOS-FET功率電晶體係在此一時刻轉動至全接上以供應足夠之驅動電流信號至繞組2和3。驅動電流信號I1和I2之值由於繞組之感應而逐漸地增大。因此，自直流電源部分50之傳導電流信號Ig係增大以便能增大對繞組之組成之供應電流。當電流探測部分21之電流探測信號Ag之值超過命令信號Ad之值時，比較電路331之比較輸出信號Cr產生一升起邊緣，由是而改變狀態保持電路333之轉換控制信號W1至“Hb”。其結果，控制脈動信號Y1至Y6係接上，藉以造成第一功率放大部分611

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (67)

，612和613之第一NMOS-FET功率電晶體和第二功率放大部分615，616和617之第二NMOS-FET功率電晶體在同一時間地予以關斷。在此一時刻，繞組2之感應脈動式地增大驅動電壓V1，藉以形成一電流路程傳送通過第二功率放大部分615之第二功率二極體。其結果，此驅動電流信號I1之負極電流部分至繞組2者繼續地流動。以及繞組3之感應脈動式地增大此驅動電壓V2，藉以形成一電流路程傳送通過第一功率放大部分612之第一功率二極體。其結果，至繞組3之驅動電流信號I2之正極電流部分繼續地流動。因此，至繞組2和3之驅動電流信號I1和I2由於繞組之感應在量上逐漸地減小。以及立刻地觸發脈動信號Dp之下一升起邊緣出現，由是而使能上文所述之轉換操作予以重覆。因此，直流電源部分50之傳導電流信號Ig之峯值係相當於命令信號Ad而被控制，藉以控制至繞組2，3和4之驅動電流信號。此第一輔助電流信號F4至第一功率放大部分611之傳導控制接頭邊可減小第一功率放大部分611之第一NMOS-FET功率電晶體之接上電阻。此第二輔助電流信號H5至第二功率放大部分616之傳導控制接頭邊可減小第二功率放大部分616之第二NMOS-FET功率電晶體之接上電阻。

此外，由於此第一放大電流信號係隨可移動構件1係移時而平穩地變更，故以第一功率放大部分611，612和613之電流路程可以平穩地變更。在此一情況中，第一功率放大部分611，612和613之第一NMOS-FET功率電晶體係被

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

32K

五、發明說明 (68)

促使來實施高頻率轉換操作一如上文所述。以及，由於此第二放大電流信號係隨可移動構件1係移動而平穩地變更，故由此第二功率放大部分615，616和617之第二NMOS-FET功率電晶體之電流路程可以平穩地變更。在此一情況中，此第二功率放大部分615，616和617之第二NMOS-FET功率電晶體係被促使以實施高頻率轉換操作如上文所述。因此，此驅動電流信號係平穩地變更，以便能減小電流信號內之漣波，藉以顯著地減小馬達之振動和聲波噪音。由於此第一放大電流信號F1，F2和F3以及第二放大電流信號H1，H2和H3係設定至相當於命令信號Ad之最小必需值，故對繞組之電流路程之變更操作可以平穩地達成，即令是當命令信號Ad係改變時亦然。以及同時，由此第一和第二放大電流信號所造成之功率耗失可以減少。由於此第一和第二功率放大部分分別地包括第一和第二功率FET功率鏡式電流電路，故吾人可能減小電流放大率之變化，並依序地穩定地獲得上述效果。

其餘之架構和操作係類似於第一，二和三實施例中者，故其詳細解釋將在此省略。

在此一實施例中，此第一和第二功率放大部分之第一和第二NMOS-FET功率電晶體實施高頻率轉換，以及這些功率電晶體之功率耗失係顯著地減小。在此一時刻，由於第一和第二功率放大部分係依照單一轉換控制信號W1而接上/關斷，故用以控制高頻率轉換操作之馬達之架構可以大大地簡化。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (69)

此一實施例因此獲得類似如上述各實施例之那些優點。

[第五實施例]

第23至第27圖說明本發明之第五實施例中之此馬達。第23圖顯示馬達之一架構。在此第五實施例中，每一第二功率放大部分815，816和817有一第二P型金氧半場效應電晶體(PMOS-FET)功率電晶體。此外，此轉換控制部分800，輔助供應部分810，第二電流放大部分845，846和847係已改變。在其他架構中，類似於前述第1，2，3和4實施例之構件係貫以相同代號，以及其詳細解釋係經省略。

在第23圖內，此第一功率放大部分611分別地自第一電流放大部分41經由其傳導控制接頭邊之第一接頭接收第一放大電流信號F1，自輔助供應部分810經由其傳導控制接頭邊之第二接頭接收第一輔助電流信號F4，自轉換控制部分800經由其傳導控制接頭邊之第三接頭接收控制脈動信號Y1。以相同方式，此第一功率放大部分612，分別地自第一電流放大部分42經由其傳導控制接頭邊之第一接頭接收第一放大電流信號F2，自輔助供應部分810經由其傳導控制接頭邊之第二接頭接收第一輔助電流信號F5，以及自轉換控制部分800經由其傳導控制接頭邊之第三接頭接收控制脈動信號Y2。以此相同方式，此第一功率放大部分613，分別地自第一電流放大部分43經由其傳導控制接頭邊之第一接頭接收第一放大電流信號F3，自輔助供應部分810經由其傳導控制接頭邊之第二接頭接收第一

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(70)

輔助電流信號F6，以及自轉換控制部分800經其傳導控制接頭邊之第三接頭接收控制脈動信號Y3。

顯示於第19圖內之功率放大部分620在此一實施例中係使用作為每一第一功率放大部分611，612和613。第19圖內之功率放大部分620顯示第一功率放大部分611之範例，一如上文所述。

此第二功率放大部分815，分別地自第二電流放大部分845經由其傳導控制接頭邊之第一接頭接收第二放大電流信號H1，自輔助供應部分810經由其傳導控制接頭邊之第二接頭接收第二輔助電流信號H4，以及自轉換控制部分800經由其傳導控制接頭邊之第三接頭接收控制脈動信號Y4。以此相同方式，此第二功率放大部分816，分別地自第二電流放大部分846經由其傳導控制接頭邊之第一接頭接收第二放大電流信號H2，自輔助供應部分810經由其傳導控制接頭邊之第二接頭接收第二放大電流信號H5，以及自轉換控制部分800經由其傳導控制接頭邊之第三接頭接收控制脈動信號Y5。以此相同方式，此第二功率放大部分817，分別地自第二電流放大部分847經由其傳導控制接頭邊之第一接頭接收第二放大電流信號H3，自輔助供應部810經由其傳導控制接頭邊之第二接頭接收第二輔助電流信號H6，以及自轉換控制部分800經由其傳導控制接頭邊之第三接頭接收控制脈動信號Y6。

第27圖說明一功率放大部分900相等於每一功率放大部分815，816和817之架構。在此一實施例中，此功率放

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (71)

大部分900係使用作為第二功率放大部分815。此功率放大部分900包括一FET功率鏡式電流電路之由一PMOS-FET功率電晶體905，一功率二極體905d，一PMOS-FET電晶體906，以及電阻器907和908所組成者。此功率二極體905d之電流輸入接頭邊係連接至PMOS-FET功率電晶體905之電流輸出接頭邊，以及其電流輸出接頭邊係連接至PMOS-FET功率電晶體905之電流輸入接頭邊。一電阻器907係連接於功率放大部分900之傳導控制邊之第一接頭和PMOS-FET電晶體906之電流路程接頭對之一個接頭之間，以及一電阻器908係連接於其傳導控制接頭邊之第一和第二接頭之間。傳導控制接頭邊之第三接頭係連接至PMOS-FET功率電晶體之控制接頭邊。因此，功率放大部分900之FET功率鏡式電流電路有一預定電流放大率，同時第二放大電流信號H1之值供應至傳導控制接頭邊之第一接頭者係微小。當第二放大電流信號H1之值係增大時，此電流放大率係銳利地增大。供應至傳導控制接頭邊之第二接頭之第二輔助電流信號H4減小PMOS-FET功率電晶體905之接上電阻。此PMOS-FET功率電晶體905和功率放大部分900之FET功率鏡式電流電路，在供應至傳導控制接頭邊之第三接頭之控制脈動信號Y4係在高頻率處接上/關斷之情況中實施高頻率接上/關斷轉換。此PMOS-FET功率電晶體905係經構形，例如，以一FET電晶體已具有雙重漫射P型波道金氧半結構者，以及PMOS-FET功率電晶體905之一寄生二極體裝置係使用作為一功率二極體905d。功率放大部分900

(請先閱讀背面之注意事項再填寫本頁)

表

訂

五、發明說明 (72)

之此電阻器907或/及908係可予省略而無操作問題。

第23圖內之第二電流放大部分845，846和847藉放大此第二分配電流信號G1，G2和G3而分別地產生第二放大電流信號H1，H2和H3。此第二放大電流信號H1，H2和H3係分別地供應至第二功率放大部分815，816和817之傳導控制接頭邊之第一接頭。

第26圖顯示第二電流放大部分845，846和847之一架構。此第二電流放大部分845係包含一第二放大部分鏡式電流電路，它有第一階段鏡式電流電路由電晶體951和952組成，以及下一階段鏡式電流電路由電晶體953和954以及電阻器955和956所組成。此第二電流放大部分845以一50倍之預定電流放大率放大此輸入電流G1。以相同方式，此第二電流放大部分846係包含一第二放大部分鏡式電流電路之由電晶體961，962，963和964，以及電阻器965和966組成者。此第二電流放大部分846以一50倍之預定電流放大率放大此輸入電流G2。以此相同方式，此第二電流放大部分847係包含一第二放大部分鏡式電流電路之由電晶體971，972，973和974以及電阻器975和976所組成者。此第二電流放大部分847以一50倍之預定電流放大率放大輸入電流G3。因此，此第二電流放大部分845，846和847分別地放大此三相第二分配電流信號，藉以產生三相第二放大電流信號H1，H2和H3。

第23圖內之轉換控制部分800促使第一功率放大部分611，612和613及/或第二功率放大部分815，816和817來

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明(73)

實施高頻率接上/關斷轉換。第24圖顯示轉換控制部分800之架構。轉換控制部分800之轉換脈動電路330之架構係一如第7圖內所示電路之架構相同。此轉換脈動電路330輸出轉換控制信號W1。

當調定轉換電路840係連接至Ga一邊時，此調定轉換信號Sf係在“Lb”狀態中。因此，及電路830之輸出進入“Lb”狀態，以及控制電晶體835，836和851仍保持關斷。因此，此控制脈動信號Y4，Y5和Y6係亦保持關斷。此外，控制電晶體831，832和833係依照此轉換控制信號W1而接上/關斷。其結果，此第一功率放大部分611，612和613之第一NMOS-FET功率電晶體依照控制脈動信號Y1，Y2和Y3而實施高頻率接上/關斷轉換。由於在此一時刻此控制脈動信號Y4，Y5和Y6係關斷，故此第二功率放大部分815，816和817係依照第二電流放大部分845，846和847之第二放大電流信號H1，H2和H3而受控制(無高頻率轉換係實施)。

當此調定轉換電路840係連接至Gb一邊時，此調定轉換信號Sf係在“Hb”狀態中，因此，此控制電晶體835，836和837係亦依照此轉換控制信號W1而接上/關斷。因此，此控制電晶體831，832，833，835，836和837產生此控制脈動信號Y1，Y2，Y3，Y4，Y5和Y6，每一此等信號係依照轉換控制信號W1而接上/關斷。其結果，第一功率放大部分611，612和613之第一NMOS-FET功率電晶體依照此控制脈動信號Y1，Y2及Y3而實施高頻率接上/關斷轉換。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (74)

，以及第二功率放大部分815，816和817之第二PMOS-FET功率電晶體依照控制脈動信號Y4，Y5和Y6而實施高頻率接上/關斷轉換。此調定轉換電路840係固定於要就是Ga邊抑或Gb邊，但此電路可能隨需要而改變。

第23圖內之輔助供應部分810依照自變更信號產生部分34之輸出信號而供應此三相第一輔助電流信號F4，F5和F6至第一功率放大部分611，612和613之傳導控制接頭邊，並依照自變更信號產生部分34之輸出信號而供應此三相第二輔助電流信號H4，H5和H6至第二功率放大部分815，816和817之傳導控制接頭邊。第25圖顯示輔助供應部分810之架構。輔助供應部分810之輔助變更信號產生部分510之架構係如第14及第15圖所示者相同。因此，為部分510之詳細解釋將在此省略。此輔助電流變更部分850包括三個第一電流源871，872和873，三個第二電流源875，876和877，三個第一轉換電路881，882和883，以及三個第二轉換電路885，886和887。此第一電流源871，872和873係連接至直流電源部分50之正極接頭邊，以及此第二電流源875，876和877係連接至直流電源部分50之負極接頭邊。

此第一轉換電路881，882和883係依照輔助變更信號產生部分510之輔助變更信號J4，J5和J6之“Hb”狀態而分別地接上，藉以供應第一電流源871，872和873之電流信號作為第一輔助電流信號F4，F5和F6。此第二轉換電路885，886，和887係依照輔助變更信號產生部分510之輔助變更信號J7，J8和J9之“Hb”狀態而分別地接上，藉以供應第

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (75)

二電流源875，876和877之電流信號作為第二輔助電流信號H4，H5和H6。

第一放大電流信號F1，F2和F3以及第一輔助電流信號F4，F5和F6之間之波形之關係係如第17g圖以及17a至c圖內所說明者相同。第二放大電流信號H1，H2和H3以及第二輔助電流信號H4，H5和H6之間之波形之關係係如第17h圖及第17d至f圖內所說明者相同。

其餘之架構及操作係類似如第一、二、三或四實施例者。因此，其詳細解釋將在此省略。

在此一實施例中，由於此第一功率放大部分之第一NMOS-FET功率電晶體實施高頻率接上/關斷轉換，此第一功率放大部分之功率耗損係微小。此外，由於第二功率放大部分之第二PMOS-FET功率電晶體係全接上或實施高頻率接上/關斷轉換，故第二功率放大部分之功率耗失係微小。因此，此一實施例可提供一具有優良功率效率之馬達。此外，此第一和第二放大電流信號係與命令信號Ad一致地在量上改變，由是而減少由至第一和第二功率放大部分之輸入電流所造成之功率耗失。

此外，由於第一NMOS-FET功率電晶體係使用於第一功率放大部分內，以及第二PMOS-FET功率電晶體係使用於第二功率放大部分內，故沒有高電壓輸出部分係被使用並沒有電壓源部分，除了讓直流電源部分50係用來控制此功率電晶體以外。因此，此馬達之架構可以簡化得甚多。

在此一實施例中，當一NMOS-FET功率電晶體和一

(請先閱讀背面之注意事項再填寫本頁)

不

訂

五、發明說明 (76)

PMOS-FET功率電晶體有不同之非線性電壓放大增益時，第一和第二功率放大部分之電流放大率之變化可以藉FET功率鏡式電流電路之架構在它們之中而顯著地減小。

此外，由於此第一放大電流信號(作為第一三相電流信號)，和第二放大信號(作為第二三相電流信號)係與命令信號Ad一致地在量上改變，故至繞組之電流路程之變更操作可以平穩地達成，即令是當命令信號係改變時亦然。

此一實施例可因此有如類似於上述實施例之那些優點。

此外，在此一實施例中，每一第一功率放大部分611，612和613可以自由地變更。例如，此功率放大部分640之顯示於第20圖內者可以使用作為每一此第一功率放大部分611，612和613。

此外，每一第二功率放大部分815，816和817可以自由地變更。例如，第28圖說明功率放大部分920之另一架構可使用作為每一第二功率放大部分815，816和817。在此一實施例中，此功率放大部分920係使用作為第二功率放大部分815。此功率放大部分920包括由PMOS-FET功率電晶體925之一功率二極體925d，一PMOS-FET電晶體926，以及電阻器927和928所組成之FET功率鏡式電流電路。此功率二極體925d之電流輸入接頭邊係連接至PMOS-FET功率電晶體925之電流輸出接頭邊，以及其電流輸出接頭邊係連接至PMOS-FET功率電晶體925之電流

(請先閱讀背面之注意事項再填寫本頁)

不

訂

五、發明說明 (77)

輸入接頭邊。功率放大部分920之傳導控制接頭邊之第一接頭係連接至PMOS-FET電晶體926之電流路程接頭對之一接頭，以及一電阻器927係連接於PMOS-FET電晶體926之電流路程接頭對之另一接頭和PMOS-FET功率電晶體925之電流路程接頭對之一接頭之間，以及一電阻器928係連接於其傳導控制接頭邊之第一和第二接頭之間。傳導控制接頭邊之第三接頭係連接至PMOS-FET功率電晶體925之控制接頭邊。因此，此功率放大部分920之FET功率鏡式電流電路有一可觀地大電流放大率。此外，第二輔助電流信號H4供應至傳導控制接頭邊之第二接頭者減少由PMOS-FET功率電晶體之接上電阻所造成之功率耗失。此PMOS-FET功率電晶體925和功率放大部分920之FET功率鏡式電流電路於控制脈動信號Y4供應至傳導控制接頭邊之第三接頭者係接上/關斷時實施高頻率接上/關斷轉換。此PMOS-FET功率電晶體925係經構形，例如，藉一FET電晶體之具有雙重漫射P形波道金氧半結構者，以及此PMOS-FET功率電晶體925之一寄生二極體係使用作為一功率二極體925d。此功率放大部分920之電阻器927及/或928係可省略而無操作問題。

[第六實施例]

第29和第30圖說明本發明之第六實施例中之馬達。第29圖顯示一馬達之架構。在此第六實施例中，一關斷操作部分1000係新近地提供。在其他架構中，類似於前述第一、二、三、四及五實施例之構件係貫以相同代號，以及其

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(78)

詳細解釋係省略。

在第29圖內，此第一功率放大部分611，分別地自第一電流放大部分經由其傳導控制接頭邊之第一接頭接收第一放大電流信號F1，自輔助供應部分500經由其傳導控制接頭邊之第二接頭接收第一輔助電流信號F4，以及自轉換控制部分22經由其傳導控制接頭邊之第三接頭接收控制脈動信號Y10以相同方式，此第一功率放大部分612，分別地自第一電流放大部分42經由其傳導控制接頭邊之第一接頭接收第一放大電流信號F2，自輔助供應部分500經由其傳導控制接頭邊之第二接頭接收第一輔助電流信號F5，以及自轉換控制部分22經由其傳導控制接頭邊之第三接頭接收控制脈動信號Y2。以此相同方式，此第一功率放大部分613，分別地自第一電流放大部分43經由其傳導控制接頭邊之第一接頭接收第一放大電流信號F3，自輔助供應部分500經由其傳導控制接頭邊之第二接頭接收第一輔助電流信號F6，以及自轉換控制部分22經由其傳導控制接頭邊之第三接頭接收控制脈動信號Y3。

此第二功率放大部分615，分別地自第二電流放大部分45經由其傳導控制接頭邊之第一接頭接收第二放大電流信號H1，自輔助供應部分500經由其傳導控制接頭邊之第二接頭接收第二輔助電流信號H4，以及自關斷操作部分100經由其傳導控制接頭邊之第三接頭接收關斷電流信號Z4。以相同方式，此第二功率放大部分616，分別地自第二功率放大部分46經由其傳導控制接頭邊之第一接頭接收

(請先閱讀背面之注意事項再填寫本頁)

第

訂

五、發明說明 (79)

第二放大電流信號H2，自輔助供應部分500經由其傳導控制接頭邊之第二接頭接收第二輔助電流信號H5，以及自關斷操作部分1000經由其傳導控制接頭邊之第三接頭接收關斷電流信號Z5。以相同方式，此第二功率放大部分617，分別地自第二功率放大部分47經由其傳導控制接頭邊之第一接頭接收第二放大電流信號H3，自輔助供應部分500經由其傳導控制接頭邊之第二接頭接收第二輔助電流信號H6，以及自關斷操作部分1000經由其傳導控制接頭邊之第三接頭接收關斷電流信號Z6。

關斷操作部分1000之關斷電流信號Z4促使第二功率放大部分615於第一功率放大部分611係實施高頻率轉換時予以關斷。當此第二功率放大部分615變成傳導時，此斷電流信號Z4進入無信號狀態(零電流)，俾使第二功率放大部分615係依照對傳導控制接頭邊之輸入電流信號而受控制。以相同方式，關斷操作部分1000之關斷電流信號Z5促使第二功率放大部分616於第一功率放大部分612係實施高頻率轉換時予以關斷。當此第二功率放大部分616變成傳導時，此關斷電流信號Z5進入無信號狀態(零電流)，俾使第二功率放大部分616係依照對傳導控制接頭邊之輸入電流信號Z6受控制。以相同方式，關斷操作部分1000之關斷電流信號Z6促使第二功率放大部分617於第一功率放大部分613係實施高頻率轉換時予以關斷。當此第二功率放大部分617變成傳導時，此關斷電流信號Z6進入無信號狀態(零電流)，俾使此第二功率放大部分617係依照對傳

(請先閱讀背面之注意事項再填寫本頁)

不

訂

五、發明說明(80)

控制接頭邊之輸入電流信號而受控制。

第30圖說明關斷操作部分1000之架構。關斷操作部分1000之一比較器1010比較變更信號產生部分34之一輸出信號Ja1與一預定電壓，以便能依照此比較結果來接上/關斷NMOS-FET功率電晶體1012。其結果，此關斷電流信號Z4係輸出，由是而確實地關斷第二功率放大部分615。以相同方式，關斷操作部分1000之另一比較器1020比較變更信號產生部分34之一輸出信號Jb1與預定電壓，以便能依照此比較結果來接上/關斷NMOS-FET電晶體1022。其結果，此關斷電流信號Z5係輸出，由是而確實地關斷第二功率放大部分626。以此相同方式，關斷操作部分1000之另一比較器1030比較變更信號產生部分之一輸出信號Jc1與預定電壓，以便能依照此比較結果來接上/關斷此NMOS-FET電晶體1032。其結果，此關斷電流信號Z6係輸出，由是而確實地關斷第二電流放大部分617。

其餘之架構及操作係類似如第三、二，及一實施例中者。因此，其詳細解釋將在此省略。

在此一實施例中，當每一導電之第一功率放大部分實施高頻率轉換時，相同相位之每一第二功率放大部分係藉來自關斷操作部分1000之每一關斷電流信號而關斷。因此，即令是當每一驅動電壓信號係一具有較大量之高頻率脈動電壓時，吾人仍可能防止不必要之電流通過每一第二功率放大部分之應該在關斷狀態中者。特別是，當每一第二功率放大部分包括一FET功率鏡式電流電路時，此類不必

(請先閱讀背面之注意事項再填寫本頁)

聚

訂

五、發明說明(81)

要之電流總是要流動通過它。因此，此關斷操作部分1000係非常有效地來防止此類不需要之電流。

在上述架構中，僅此第一功率放大部分實施高頻率轉換。不過，第一和第二功率放大部分兩者可實施高頻率轉換。況且，當一第一功率放大部分保持關斷時，此第一功率放大部分可以由來自關斷操作部分之另一關斷信號強迫式地保持關斷。

此一實施例可因此獲類似於上述實施例中之那些優點。

在每一前述實施例之詳細架構中，各種不同之變更均屬可能。例如，各相位之繞組可以藉多個局部繞組呈串聯或並聯地連接而構形。此三相繞組係不限於星式連接架構，但一三角形連接架構亦可以使用。一般而言，一馬達之有多相位繞組者可以實現。此外，可移動構件之磁場部分係不限於所說明之一種。一馬達有多個磁極者可以實現。一般而言，此磁場部分供應此繞組以磁通量，此磁通量依然可移動構件之運動而變化。此外，此磁場部分可以作各種變更。各種馬達，諸如無電刷馬達，永久磁鐵步級電動機，磁阻步級電動機，以及拼合步級電動機，以及諸如此類者，可以依照本發明來構形，以及因此這些馬達係亦在本發明之範圍內。此外，可移動構形之運動係不限於一旋轉運動，而一線性運動之馬達亦可以實現。轉換控制部分，電流探測部分，分配信號產生部分，以及每一第二電流放大部分之架構係不限於僅對上文所述之一種。所有或部

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明(82)

分之轉換控制部分之功能，以及其他預定功能亦可以使用微處理機而數位化地執行。

此分配信號產生部分係不限於上文所說明之一種。第31圖說明在另一種架構中之分配信號產生部分1136，此部分將予以說明。此分配信號產生部分1136包括第一分配器1137和第二分配器1138。此第一分配器1137依照自變更信號產生部分34之三相變更電流信號D1，D2和D3而分配供應信號產生部分30之第一供應電流信號C1，並產生第一三相分配電流信號E1，E2和E3，各平穩地變化。此第二分配器依照自變更信號產生部分34之三相變更電流信號D1，D2和D3而分配供應信號產生部分30之第二供應電流信號C2，並產生第二三相分配電流信號G1，G2和G3，各平穩地變化。

此第一分配器1137係由三個第一輸入電晶體1201，1202和1203，以及三個第一分配電晶體1205，1206和1207所組成。每一第一輸入電晶體1201，1202和1203之電流路程接頭對之傳導控制接頭和信號輸入接頭係連接至分配信號產生部分1136之電流輸入一輸出接頭邊，每一三相變更電流信號D1，D2和D3係自此變更信號產生部分34進入此分配信號產生部分內。第一輸入電晶體1201，1202和1203之電流路程接頭對之信號輸入接頭係共同地連接。第一分配電晶體1205，1206和1207之電流信號輸入接頭邊係共同地連接，俾使供應信號產生部分30之第一供應電流信號C1係進入共同連接之接頭邊。第一分配電晶體1205，1206和

(請先閱讀背面之注意事項再填寫本頁)

案

訂

五、發明說明(83)

1207之傳導控制接頭邊係連接至分配信號產生部分1136之電流輸入/輸出接頭邊，而三相變更電流信號D1，D2和D3係分別地對此部分進入。因此，此三個第一分配電晶體1205，1206及1207自其電流信號輸出接頭邊輸出三相第一分配電流信號E1，E2及E3。此第一輸入電晶體1201，1202和1203在種類上完全相同於第一分配電晶體1205，1206及1207。在此一實施例中，一PNP雙極電晶體係為每一第一輸入電晶體1201，1202和1203，以及為每一第一分配電晶體1205，1206及1207而使用。每一第一輸入電晶體之傳導控制接頭係此基極接頭，電流路程接頭對之信號輸入接頭係此集極接頭，以及電流路程接頭對之信號輸出接頭係此射極接頭。每一第一分配電晶體之傳導控制接頭係此基極接頭，電流信號輸入接頭係此射極接頭，以及電流信號輸出接頭係集極接頭。

此第二分配器1138係由三個第二輸入電晶體1211，1212和1213，以及三個第二分配電晶體1215，1216及1217所組成。每一第二輸入電晶體1211，1212及1213之電流路程接頭對之傳導控制接頭和信號輸入接頭係連接至分配信號產生部分1136之電流輸入—輸出接頭邊，而每一三相變更電流信號D1，D2和D3係自變更信號產生部分34進入此分配信號產生部分內。第二輸入電晶體1211，1212及1213之電流路程接頭對之信號輸出接頭係共有地連接。第二分配電晶體1215，1216及1217之電流信號輸入接頭邊係共有地連接，俾使供應信號產生部分30之第二供應電流信號C2

(請先閱讀背面之注意事項再填寫本頁)

張

訂

五、發明說明(84)

係進入此共有連接之接頭邊。此第二分配電晶體1215, 1216及1217之傳導控制接頭邊係連接至分配信號產生部分1136之電流輸入-輸出接頭邊, 三相變更電流信號D1, D2和D3係分別地進入此分配信號產生部分內。因此, 此三個第二分配電晶體1215, 1216和1217自其電流信號輸出接頭邊輸出三相第二分配電流信號G1, G2和G3。此第二輸入電晶體1211, 1212和1213在種類上係完全相同於第二分配電晶體1215, 1216和1217。此外, 第二輸入電晶體1211, 1212和1213之種類係不同於第一輸入電晶體1201, 1202及1203之種類。在此一實施例中, 一NPN雙極電晶體係為每一第二輸入電晶體1211, 1212和1213, 以及為每一第二分配電晶體1215, 1216和1217而使用。每一第二輸入電晶體之傳導控制接頭係此基極接頭, 電流路程接頭對之信號輸入接頭係此集極接頭, 以及電流路程接頭對之信號輸出接頭係此射極接頭。每一第二分配電晶體之傳導控制接頭係此基極接頭, 電流信號輸入接頭係射極接頭, 以及電流信號輸出接頭係此集極接頭。此外, 一基準電壓源1220和電晶體1221及1222一起形成一預定電壓之供應塊。此預定電壓之供應塊供應一第一直流電壓至第一輸入電晶體1201, 1202及1203之共同連接之接頭, 以及一第二直流電壓至第二輸入電晶體1211, 1212和1213之共同連接之接頭。

因此, 當此變更電流信號D1係一負極電流部分時, 此第一輸入電晶體1201係導電以及此第二輸入電晶體1211係不導電。當此變更電流信號D1係一正極電流部分時,

(請先閱讀背面之注意事項再填寫本頁)

不

訂

五、發明說明(85)

此第二輸入電晶體1211係導電以及此第一輸入電晶體係不導電。換言之，依照變更電流信號D1之極性，一平順電流係呈互補方法地供應至第一及第二輸入電晶體1201及1211。因此，一電流係永遠不會在同一時間地流入第一和第二輸入電晶體1201及1211兩者內。以此相同方式，當此變更電流信號D2係一負電流部分時，此第一輸入電晶體1202係導電。當此變更電流信號D2係一正電流部分時，此第二輸入電晶體1212係導電。以此相同方式，當此變更電流信號D3係負電流部分時，此第一輸入電晶體1203係導電。當此變更電流信號D3係正電流部分時，此第二輸入電晶體1213係導電。

第一分配器1137之第一分配電晶體1205，1206及1207依照流入第一輸入電晶體1201，1202及1203之三相電流而分配第一供應電流信號C1至電流信號輸出接頭邊，藉以產生此三相第一分配電流信號E1，E2及E3。因此，此三相第一分配電流信號E1，E2及E3係依照三相變更電流信號D1，D2及D3之負電流部分而平穩地變化，俾使分配電流信號E1，E2及E3之總和值變成相等於第一供應電流信號C1之值。以此相同方式，此第二分配器1138依照流入第二輸入電晶體1211，1212及1213內之三相電流而分配此第二供應電流信號C2至此電流信號輸出接頭邊，藉以產生三相第二分配電流信號G1，G2及G3。因此，此三相第二分配電流信號G1，G2及G3係依照三相變更電流信號D1，D2及D3之正電流部分而平穩地變化，俾使此分配電流

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明(86)

號G1, G2及G3之總和值變成相等於第二供應電流信號C2之值。此三相第一分配電流信號E1, E2及E3以及三相第二分配電流信號G1, G2及G3之波形變為相同於第9圖內所示者。

此外, 使用一眾所習知之半導體處理之各類型單一晶片IC技術可以使用以整合上述馬達之部分進入一IC內。例如, 有一種技術可使用於各類型之單一晶片IC。此技術可使用單一型或多型FET電晶體具有雙重漫射金氧半結構以及FET電晶體具有互補金氧半(CMOS)結構者。勿論係單一型或多型電晶體係被使用, IC之副直通可連接至一直源電源之負極接頭邊之一電位(接地線電位), 藉以整合電晶體, 電阻器或某些其他構件於一高密度中。此項技術係不限於上文提及之一種, 但一種電介質絕緣技術亦可以使用以整合電晶體及電阻器。此特殊電晶體規畫於此晶片內係一項設計事務, 因此詳細解釋將在此省略。

功率放大部分之功率二極體在一IC中可以與功率電晶體一起放置, 但它們可以於需要時被放置在IC之外邊。例如, 一Schottkey障壁式功率二極體可以倒反地呈並聯地連接至每一功率電晶體。每一第一電流放大部分之第一放大部分鏡式電流電路和每一第二電流放大部分之第二放大部分鏡式電流電路可以裝設以非線性之電流放大特性, 俾使當一電流係增加時, 此電流放大率係亦增大。

此轉換控制部分, 藉依照一電流探測信號和一命令信號之間之比較結果而控制各功率放大部分之轉換操作, 已

(請先閱讀背面之注意事項再填寫本頁)

表

訂

五、發明說明(87)

能使電流之高度精確控制。不過，本發明係不僅限於此一架構。各種不同之變更係亦可能。例如，此轉換控制部分可促使第一功率放大部分和第二功率放大部分之任一個或兩者依照一單一轉換控制信號來實施轉換。此外，第一功率放大部分和第二功率放大部分之任一個或兩者可依照多相位轉換控制信號而實施轉換。此電流探測部分可以被嵌入直流電源部分之正極接頭邊內。此電流探測部分係不僅限於用以直接地探測自一直流電源之供應電流之方法；各種眾所熟知之方法均可應用於此電流探測部分之電流探測方法。例如，此電流探測部分可以經組成以包含一相當於各FET功率電晶體之傳導電流之信號。

輔助供應部分之架構係不僅限於用以輸出一輔助電流信號之一種。例如，吾人亦可決定以便能供應一輔助電壓信號至每一功率放大部分之傳導控制接頭邊。此輔助供應部分之輔助信號可減小各功率放大部分之FET功率電晶體之接上電阻，藉以減小由此接上電阻所造成之功率耗失而不會干擾各電流路程之平穩變更操作。

每一繞組可以經組成以接收單向及雙向電流之任一種。供應至各繞組之電流可以隨需要而在雙向及單向之間作轉換。

此第一功率放大部分和第二功率放大部分係不限於所說明之架構，但各種不同之變更係屬可能。在前述實施例中，一功率放大部分之有FET功率電晶體之一功率鏡式電流電路者係經顯示為一較佳範例，但本發明係不受限於此

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(88)

一架構。例如，一絕緣柵雙極電晶體(IGBT)或電導調變場效應電晶體(COMFET)係一種複合FET功率電晶體之有一非線性電壓放大特性者，並係用作一接上/關斷轉換裝置，因為放大特性之較大變化之原故。不過，由於此IGBT電晶體係一複合FET電晶體之有一FET電晶體在輸入邊，一FET功率鏡式電流電路可以藉使用此IGBT電晶體而構形，藉以構形一功率放大部分它包括一IGBT功率電晶體並有一電流放大特性者。藉供應一電流信號，至少在升起及/或落下斜度部分平穩地或大體上平穩地變化者，至此一功率放大部分傳導控制接頭邊，那將變成可能來平穩地變更此電流路程。雖然此複合FET電晶體有甚多缺點(較大接上電壓，在放大增益上有較大變化等)，但顯示於本發明中之各種效果仍可獲得。依此，在本發明中之此FET電晶體包括IGBT電晶體或複合FET電晶體之有一FET電晶體在輸入邊者。第32圖顯示一功率放大部分1900有一複合FET功率電晶體1910諸如此IGBT電晶體者之一範例。在此一架構中，此功率放大部分1900係用作第一功率放大部分611。以此複合FET功率電晶體1910，一FET電晶體1911和電阻器1912和1913之連接，一FET功率鏡式電流電路係同等地形成。以此一架構，對此功率放大部分1900之傳導控制接頭邊之輸入電流係被放大，以及此驅動電流係通過複合FET電晶體1910之電流路程接頭對而輸出。一功率二極體1910d係一寄生二極體同等地並倒反地呈並聯地連接至複合FET功率電晶體1910之電流路程接頭對此複合FET

(請先閱讀背面之注意事項再填寫本頁)

不

訂

五、發明說明(89)

功率電晶體1910以一包括一電壓之偏壓值之壓降實施一全接上操作。此功率放大部分1900藉此轉換控制部分可實施高頻率轉換，並可依照至少在升起及落下斜度中平穩地變化之輸入電流信號而平穩地變更電流路程。此功率放大部分1900可以使用來取代每一第一及第二功率放大部分。此電阻器1912和1913可以是零，並因此可省略。第33圖顯示功率放大部分1950之有一複合FET功率電晶體1960諸如IGBT電晶體者之另一範例。以此複合FET功率電晶體1960，一FET電晶體1961，以及電阻器1962和1963之連接，一FET功率鏡式電流電路係同等地形成。

就顯示於前述實施例中之直流電源部分50言，各種不同之變更係亦屬可能，只要是一直流電壓和一直流電流可以供應即可。例如，一電池電源，一交流線路之二極體整流電源等，均可使用。

此外，一優良之圓盤裝置具有極大減小一產生轉矩之脈動及減少之振動者，亦可依照本發明而獲得。

至為顯明者，在不背離本發明之範圍下各種其他變更係仍可能，以及此類變更將係亦包括於本發明之範圍內。

(請先閱讀背面之注意事項再填寫本頁)

表

訂

五、發明說明 (90)

元件標號對照

1...可移動構件	81、82、83...第一混合部分
1b...圓盤	85、86、87...第二混合部分
2、3、4...多相位繞組	100...位置探測塊
11、12、13...第一功率放大部分	101...變更信號塊
15、16、17...第二功率放大部分	111、112...位置探測元件
20...命令信號產生部分	113、114...電阻器
21...電流探測部分	115、116...電阻器
22...轉換控制部分	121...定流源
30...供應信號產生部分	122、123...電晶體
34...變更信號產生部分	124、125...電晶體
36...分配信號產生部分	126...定流源
37...第一分配器	151...電壓-電流換流電路
38...第二分配器	171、172、173...電晶體
41、42、43...第一電流放大部分	174、175、176...電阻器
45、46、47...第二電流放大部分	181、182...電晶體
50...直流電源部分	183、184...定流源
51...高壓輸出部分	191...雙重漫射NMOS-FET電 晶體
61、62、63...功率電晶體	192...NPN型雙極電晶體
61d、62d、63d...功率二極體	193...PNP型雙極電晶體
65、66、67...功率電晶體	194...互補金氧半電晶體
65d、66d、67d...功率二極體	211、212、213...乘法電路
71、72、73...電晶體	214...第一組成電路
75、76、77...電晶體	

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明(91)

- | | |
|----------------------|-----------------------|
| 215...反饋電路 | 421...脈動產生電路 |
| 216、217、218...第一分離電路 | 422...反相器 |
| 221、222、223...乘法電路 | 425-429...二極體 |
| 224...第二組成電路 | 450...功率放大部分 |
| 225...反饋電路 | 451...功率電晶體 |
| 226、227、228...第二分離電路 | 451d...功率二極體 |
| 231-234...電晶體 | 452...FET電晶體 |
| 235、236...電阻器 | 453...電阻器 |
| 241-244...電晶體 | 460...功率放大部分 |
| 255、256...電阻器 | 461...功率電晶體 |
| 261、262...電晶體 | 461d...功率二極體 |
| 263、264...電阻器 | 462...FET電晶體 |
| 271、272...電晶體 | 463...電阻器 |
| 273、274...電阻器 | 480...轉換脈動電路 |
| 281、282...電晶體 | 481...比較電路 |
| 283、284...電阻器 | 482...定時電路 |
| 311...電流探測電阻器 | 483...電容器 |
| 330...轉換脈動電路 | 500...輔助供應部分 |
| 331...比較電路 | 510...輔助變更信號產生部分 |
| 332...觸發產生電路 | 520...輔助電流變更部分 |
| 333...狀態保持電路 | 521、522、523...電流源(第一) |
| 341-343...控制電晶體 | 525、526、527...第二電流源 |
| 411...第一上行變換電容器 | 531、532、533...轉撤電路 |
| 412...第二上行變換電容器 | 535、536、537...轉撤電路 |

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (92)

541、542、543…比較電路	831、832、833…控制電晶體
551、552、553…反電路	835、836、837…控制電晶體
561-567…反電路	840…調定轉換電路
611、612、613	845、846、847
…第一功率放大部分	…第二電流放大部分
615、616、617	850…輔助電流變更部分
…第二功率放大部分	871、872、873…電流源(第一)
620…功率放大部分	875、876、877…電流源(第二)
621…功率電晶體	881、882、883…第一轉換電路
621d…功率二極體	885、886、887…第二轉換電路
622…FET電晶體	900…功率放大部分
623、624…電阻器	905…功率電晶體
640…功率放大部分	905d…功率二極體
641…功率電晶體	906…FET電晶體
641d…功率二極體	907、908…電阻器
642…FET電晶體	920…功率放大部分
643、644…電阻器	925…功率電晶體
700…轉換控制部分	925d…功率二極體
741-746…控制電晶體	926…FET電晶體
800…轉換控制部分	927、928…電阻器
810…輔助供應部分	951、952…電晶體
815、816、817	953、954…電晶體
…第二功率放大部分	955、956…電阻器
830…電路	961-964…電晶體

(請先閱讀背面之注意事項再填寫本頁)

衣

訂

五、發明說明(93)

965、966…電阻器	1961…FET電晶體
971-974…電晶體	1962、1963…電阻器
975、976…電阻器	1201、1202、1203
1000…關斷操作部分	…輸入電晶體
1010…比較器	1205、1206、1207
1012…FET電晶體	…第一分配電晶體
1020…比較器	1211、1212、1213
1022…FET電晶體	…輸入電晶體
1030…比較器	1215、1216、1217
1032…FET電晶體	…第二分配電晶體
1036…信號產生部分	1220…電壓源
1137…第一分配器	1221、1222…電晶體
1138…第二分配器	2011…轉子
1900…功率放大部分	2012-2014…三相繞組
1910…功率電晶體	2021-2023…NPN型功率電晶體
1910d…功率二極體	2025-2027…PNP型功率電晶體
1911…FET電晶體	2041…位置探測塊
1912、1913…電阻器	2042…第一分配塊
1950…功率放大部分	2043…第二分配塊
1960…功率電晶體	

(請先閱讀背面之注意事項再填寫本頁)

不

訂

四、中文發明摘要(發明之名稱：具電子配電架構之馬達)

第一功率放大部分之第一場效應電晶體(FET)之功率電晶體和第二功率放大部分之第二FET功率電晶體自一直流電源形成電流路程至三相繞組。三相第一放大之電流信號在昇高及下降斜度中平穩地變化者係供應至第一功率放大部分之傳導控制接頭邊。三相第二放大之電流信號在昇高及下降斜度中平穩地變化者係供應至第二功率放大部分之傳導控制接頭邊。一轉換控制部分在同一時間地實施此第一功率放大部分之傳導控制接頭邊之接上/關斷轉換，由是而促使第一功率放大部分之第一FET功率電晶體來實

(接下頁)

英文發明摘要(發明之名稱：MOTOR WITH ELECTRONIC DISTRIBUTING CONFIGURATION)

First FET power transistors of first power amplifying parts and second FET power transistors of second power amplifying parts form current paths from a DC power source to three-phase windings. Three-phase first amplified current signals varying smoothly in rising and falling slopes are supplied to conduction control terminal sides of the first power amplifying parts. Three-phase second amplified current signals varying smoothly in rising and falling slopes are supplied to conduction control terminal sides of the second power amplifying parts. A switching control part performs simultaneous on-off switching of the conduction control terminal sides of the first power amplifying parts, thereby causing first

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

四、中文發明摘要(發明之名稱:)

(承上頁)

施高頻率接上/關斷轉換。其結果，至繞組之三相驅動電流非常平穩，由是而減少馬達振動。以及同時，此FET功率電晶體之功率耗失係顯著地減少，藉以改進一馬達之效率。

英文發明摘要(發明之名稱:)

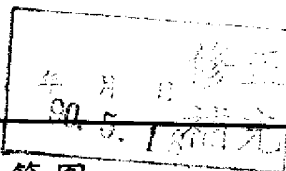
FET power transistors of the first power amplifying parts to perform high-frequency on-off switching. As a result, three-phase drive currents to the windings vary smoothly, thereby reducing motor vibration. And also, power loss of the FET power transistors is reduced remarkably, thereby improving power efficiency of a motor.

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線



六、申請專利範圍

第87112243號申請案申請專利範圍修正本 90.5.18.

1. 一種具電子配電架構之馬達，包含：

一可移動構件；

多相位繞組；

電壓供應裝置用以供應一直流電壓；

第一功率放大裝置之Q件(Q係3或更多之整體)，各包括一第一FET功率電晶體用以形成一電流路程於該電壓供應裝置之負極接頭邊和該多相位繞組之一之間；

第二功率放大裝置之Q件各包括一第二FET功率電晶體用以形成一電流路程於該電壓供應裝置之正極接頭和該多相位繞組之一之間；

變更信號產生裝置用以產生多相位變更信號；

第一分配控制裝置，用以控制回應以該變更信號產生裝置之輸出信號之第一功率放大裝置之Q件；

第二分配控制裝置，用以控制回應以該變更信號產生裝置之輸出信號之第二功率放大裝置之Q件；以及

轉換操作裝置，用以促使第一功率放大裝置之Q件以及第二功率放大裝置之Q件中之一或更多件來實施高頻率轉換，

以及其中

該第一分配控制裝置及第二分配控制裝置包括用以供應一個電流信號之裝置，在升起及落下斜度中平穩地或大體上平穩地變化者，至第一功率放大裝置之Q件及第二功率放大裝置之Q件之一件以及第二功率放大

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

裝置之Q件之一傳導控制接頭邊。

2. 依據申請專利範圍第1項之馬達，其中

該第一分配控制裝置包括用以供應第一Q相位電流信號之裝置，此等信號各在升起及／或落下斜度中平穩地或大體上平穩地變化者，至第一功率放大裝置之每一該Q件之傳導控制接頭邊。

3. 依據申請專利範圍第1項之馬達，其中

該第二分配控制裝置包括用以供應第二Q相位電流信號之裝置，此等信號，各在升起及／或落下斜度中平穩地或大體上平穩地變化者，至第二功率放大裝置之每一該Q件之傳導控制接頭邊。

4. 依據申請專利範圍第1項之馬達，其中

該第一分配控制裝置和該第二分配控制裝置包括：為對應於命令一供應電力至多相位繞組之一命令信號，用以變化該電流信號之一斜度之裝置。

5. 依據申請專利範圍第1項之馬達，其中

該轉換操作裝置包括電流探測裝置，用以獲得一相當於對該多相位繞組之一組成供應電流之一電流探測信號，以及轉換控制裝置，用以比較該電流探測裝置之輸出信號與一命令信號，藉以促使第一功率放大裝置之Q件或第二功率放大裝置之Q件之任一該Q件來實施關斷操作並同一時間地回應以一比較結果。

6. 依據申請專利範圍第1項之馬達，其中

該轉換操作裝置包括轉換控制裝置，用以促使第一

六、申請專利範圍

功率放大裝置之Q件或第二功率放大裝置之Q件之任一
件來在其傳導控制接頭邊實施轉換操作而回應以一單
一脈動信號。

7. 依據申請專利範圍第1項之馬達，其中

該轉換操作裝置包括轉換控制裝置，用以促使第一
功率放大裝置之Q件在其傳導控制接頭邊來實施轉換
操作而回應以一單一脈動信號。

8. 依據申請專利範圍第1項之馬達，其中

該第一分配控制裝置和該第二分配控制裝置包括
輔助供應裝置，用以供應一輔助信號至第一功率放大裝
置之Q件和第二功率放大裝置之Q件之一件之一傳導控
制接頭邊。

9. 依據申請專利範圍第8項之馬達，其中

該輔助信號有一有效電角度相等於或大體上相等
於 $360/Q$ 度。

10. 依據申請專利範圍第1項之馬達，其中

該第一分配控制裝置包括輔助供應裝置，用以供應
第一Q相位輔助信號至第一功率放大裝置之Q件之傳導
控制接頭邊。

11. 依據申請專利範圍第1項之馬達，其中

該第二分配控制裝置包括輔助供應裝置，用以供應
第二Q相位輔助信號至第二功率放大裝置之Q件之傳導
控制接頭邊。

12. 依據申請專利範圍第1項之馬達，其中

(請先閱讀背面之注意事項再填寫本頁)

表

訂

線

六、申請專利範圍

第一功率放大裝置之Q件以及第二功率放大裝置之Q件之一件包括用以實施一輸入電流之電流放大操作至傳導控制接頭邊。

13. 依據申請專利範圍第1項之馬達，其中

第一功率放大裝置之Q件及該第二功率放大裝置之Q件之一件包括一FET功率鏡式電流電路之有一FET功率電晶體者，藉以實施一輸入電流之電流放大操作至傳導控制接頭邊。

14. 依據申請專利範圍第1項之馬達，其中

該電流信號係經構形以有一150度或以上之有效電角度。

15. 一種具電子配電架構之馬達，包含：

一可移動構件；

多相位繞組；

電壓供應裝置用以供應一直流電壓；

第一功率放大裝置之Q件(Q係3或更多之整合體)，各包括一第一FET功率電晶體用以形成一電流路程於該電壓供應裝置之輸出接頭邊和該多相位繞組之一之間；

第二功率放大裝置之Q件，各包括一第二FET功率電晶體，用以形成一電流路程於電壓供應裝置之另一輸出接頭邊和該多相位繞組之一之間；

變更信號產生裝置用以產生多相位變更信號；

第一分配控制裝置，用以控制回應以該變更信號產

六、申請專利範圍

生裝置之輸出信號之第一功率放大裝置之Q件；

第二分配控制裝置，用以控制回應以該變更信號產生裝置之輸出信號之第二功率放大裝置之Q件；以及

轉換操作裝置，用以促使該第一功率放大裝置中之一或更多件來實施高頻率轉換，

以及其中

該第一分配控制裝置包括用以供應Q相位電流信號之裝置，此信號在升起及／或落下斜度上平穩或大體上平穩地變化者，至每一第一功率放大裝置之Q件之傳導控制接頭邊。

16. 依據申請專利範圍第15項之馬達，其中

該第一分配控制裝置包括，為對應於命令供應電流至多相位繞組之一命令信號，用以變化該電流信號之一斜度之裝置。

17. 一種具電子配電架構之馬達，包含：

一可移動構件；

多相位繞組；

電壓供應裝置用以供應一直流電壓；

第一功率放大裝置之Q件(Q係3或更多者之整合體)，各包括一第一FET功率電晶體用以形成一電流路程於該電壓供應裝置之一輸出接頭邊和該多相位繞組之一之間；

第二功率放大裝置之Q件各包括一第二FET功率電晶體用以形成一電流路程於該電壓供應裝置之另一輸

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

六、申請專利範圍

出接頭邊和該多相位繞組之一之間；

變更信號產生裝置用以產生多相位變更信號；

第一分配控制裝置，用以控制回應以該變更信號產生裝置之輸出信號之第一功率放大裝置之Q件；

第二分配控制裝置，用以控制回應以該變更信號產生裝置之輸出信號之第二功率放大裝置之Q件；以及

轉換操作裝置，用以促使該功率放大裝置中之一或更多件來實施高頻率轉換，

以及其中

該第二分配控制裝置包括用以供應Q相位電流信號之裝置，此等信號，各在升起及／或落下斜度中平穩地或大體上平穩地變化者，至每一該第二功率放大裝置之Q件之一傳導控制接頭邊。

18. 依據申請專利範圍第17項之馬達，其中

該第二分配控制裝置包括，為對應於命令供應電流至多相位繞組之一命令信號，用以變化該電流信號之一斜度之裝置。

19. 一種具電子配電架構之馬達，包含：

一可移動構件；

多相位繞組；

電壓供應裝置用以供應一直流電壓；

第一功率放大裝置之Q件(Q係3或更多者之整合體)，各包括一第一FET功率電晶體用以形成一電流路程於該電壓供應裝置之一輸出接頭邊和該多相位繞組之一

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

之間，並用以放大一輸入電流至傳導控制接頭邊；

第二功率放大裝置之Q件各包括一第二FET功率電晶體，用以形成一電流路程於該電壓供應裝置之另一輸出接頭邊和該多相位繞組之一之間，並用以放大一輸入電流至傳導控制接頭邊；

第一分配控制裝置用以供應第一Q相位電流信號，此等信號各有一大於 $360/Q$ 度之有效電角度者，至每一該第一功率放大裝置之Q件之傳導控制接頭邊；

第二分配控制裝置用以供應第二Q相位電流信號，此等信號各有一大於 $360/Q$ 度之有效電角度者，至每一該第二功率放大裝置之Q件之傳導控制接頭邊；以及

轉換操作裝置，用以促使第一功率放大裝置之Q件或第二功率放大裝置之Q件中之一或更多件來實施高頻率轉換。

20. 依據申請專利範圍第19項之馬達，其中

該第一分配控制裝置包括用以供應該第一Q相位電流信號之裝置，此電流信號，在升起及／或落下斜度中平穩或大體上平穩地變化者，係供應至第一功率放大裝置之Q件之傳導控制接頭邊；以及

該第二分配控制裝置包括用以供應該第二Q相位電流信號之裝置，此電流信號，在升起及／或落下斜度上平穩地或大體上平穩地變化者，係供應至第二功率放大裝置之Q件之傳導控制接頭邊。

21. 依據申請專利範圍第19項之馬達，其中

六、申請專利範圍

該第一分配控制裝置和該第二分配控制裝置包括為對應於命令一供應電力至多相位繞組之一命令信號而用以變化該第一Q相位電流信號或該第二Q相位電流信號之某些部分之裝置。

22. 依據申請專利範圍第19項之馬達，其中

該第一分配控制裝置和該第二分配控制裝置包括輔助供應裝置，用以供應一個輔助信號至第一功率放大裝置之該Q件及第二功率放大裝置之該Q件之一件之一傳導控制接頭邊。

23. 一種具電子配電架構之馬達，包含：

一可移動構件；

多相位繞組；

電壓供應裝置用以供應直流電壓；

第一功率放大裝置之Q件(Q係3或更大者之一整合體)，各包括一第一FET功率電晶體用以形成一電流路程於該電壓供應裝置之一輸出接頭邊和該多相位繞組之一之間；

第二功率放大裝置之Q件，各包括一第二FET功率電晶體用以形成一電流路程於該電壓供應裝置之另一輸出接頭邊和該多相位繞組之一之間；

變更信號產生裝置用以產生多相位變更信號；

第一分配控制裝置，用以控制對應以該變更信號產生裝置之輸出信號之第一功率放大裝置之Q件；

第二分配控制裝置，用以控制對應以該變更信號產

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

六、申請專利範圍

生裝置之輸出信號之該第二功率放大裝置之Q件；以及
轉換操作裝置，用以促使第一功率放大裝置之Q件
及該第二功率放大裝置之Q件中之一或更多件來實施
高頻率轉換，

以及其中

藉該轉換操作控制裝置實施高頻率轉換之功率放
大裝置之一件係經構形，以便能包括一FET功率鏡式電
流電路之有該FET功率電晶體者，藉以放大一輸入電流
至傳導控制接頭邊。

24. 依據申請專利範圍第23項之馬達，其中

該FET功率鏡式電流電路包括該FET功率電晶體，
一FET電晶體及一電阻器；

該FET功率電晶體之控制接頭邊係連接至FET電晶
體之控制接頭邊；

該FET電晶體之電流路程接頭對之一接頭邊係經
由該電阻器而連接至功率放大裝置之一件之傳導控制
接頭邊；

該FET電晶體之電流路程接頭對之另一接頭邊係
連接至該FET功率電晶體之電流路程接頭對之一接頭
邊；以及

該FET功率電晶體之控制接頭邊係連接至功率放
大裝置一件之傳導控制接頭邊。

25. 依據申請專利範圍第23項之馬達，其中

該FET功率鏡式電流電路包括該FET功率電晶體，

六、申請專利範圍

一 FET 電晶體以及一電阻器；

該 FET 功率電晶體之一控制接頭邊係連接至該 FET 電晶體之控制接頭邊；

該 FET 電晶體之電流路程接頭對之一接頭邊係連接至該 FET 功率電晶體之電流路程接頭對之一接頭邊；

該 FET 電晶體之電流路程接頭對之另一接頭邊係連接至功率放大裝置之該一件之傳導控制接頭邊；以及

該 FET 功率電晶體之控制接頭邊係連接至功率放大裝置之該一件之傳導控制接頭邊。

26. 依據申請專利範圍第 23 項之馬達，其中

該第一分配控制裝置和該第二分配控制裝置包括用以供應在升起及／或下降斜度中平穩地或大體上平穩地變化之一電流信號至該功率放大裝置之一件之傳導控制接頭邊之裝置。

27. 一種具電子配電架構之馬達，包含：

一可移動構件；

多相位繞組；

電壓供應裝置用以供應一直流電壓；

第一功率放大裝置之 Q 件 (Q 係 3 或更大者之一整合體)，各包括一第一功率電晶體用以形成一電流路程於電壓供應裝置之一輸出接頭邊和多相位繞組之一之間；

第二功率放大裝置之 Q 件各包括一第二功率電晶體，用以形成一電流路程於該電壓供應裝置之另一輸出接頭邊和該多相位繞組之一之間；

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

六、申請專利範圍

變更信號產生裝置用以產生多相位變更信號；

第一分配控制裝置，用以供應第一Q相位信號之各有一大於 $360/Q$ 度之有效電角度者，至回應以該變更信號產生裝置之輸出信號之第一功率放大裝置之每一該Q件之傳導控制接頭邊；

第二分配控制裝置，用以供應第二Q相位信號之各有一大於 $360/Q$ 度之有效電角度者，至回應以該變更信號產生裝置之輸出信號之第二功率放大裝置之每一該Q件之傳導控制接頭邊；以及

轉換操作裝置，用以促使該第一功率電晶體之Q件和該第二功率電晶體之Q件中之一或更多件來實施高頻率轉換，並用以促使第一功率放大裝置之Q件或該第二功率放大裝置之Q件之一件來實施關斷操作，在同一時間地於其傳導控制接頭邊回應以一單一脈動信號。

28. 依據申請專利範圍第27項之馬達，其中

該第一分配控制裝置包括用以供應第一Q相位電流信號作為第一Q相位信號之裝置，此等信號各有一較大於 $360/Q$ 度之一有效電角度，供應至第一功率放大裝置之每一該Q件之傳導控制接頭邊；以及

該第二分配控制裝置包括用以供應第二Q相位電流信號作為第二Q相位信號之裝置，此等信號各有一較大於 $360/Q$ 度之一有效電角度，供應至第二功率放大裝置之每一該Q件之傳導控制接頭邊。

29. 依據申請專利範圍第28項之馬達，其中

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

六、申請專利範圍

該第一分配控制裝置和該第二分配控制裝置包括為對應於命令一供應電力至多相位繞組之一命令信號而用以變化該第一Q相位電流信號或該第二Q相位電流信號之某些部分之裝置。

30. 依據申請專利範圍第27項之馬達，其中

該轉換操作裝置包括電流探測裝置，用以獲得一相當於組成供應電流至該多相位繞組之電流探測信號，以及轉換控制裝置，用以比較該電流探測裝置之一輸出信號與一命令信號，藉以促使第一功率放大裝置之Q件或該第二功率放大裝置Q件之任一件來實施關斷操作，在同一時間地回應以一比較結果。

31. 依據申請專利範圍第27項之馬達，其中

該第一分配控制裝置和該第二分配控制裝置包括輔助供應裝置，用以供應一個輔助信號至第一功率放大裝置之該Q件及第二功率放大裝置之Q件之一件之傳導控制接頭邊。

32. 依據申請專利範圍第27項之馬達，其中

第一功率放大裝置之該Q件和第二功率放大裝置之Q件之一件包括一FET功率鏡式電流電路之有一FET功率電晶體者，藉以實施一輸入電流信號之電流放大操作至傳導控制接頭邊。

33. 依據申請專利範圍第27項之馬達，其中

每一該第一Q相位信號係經構形以有一150度或更大之有效電角度；以及

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

六、申請專利範圍

每一該第二Q相位信號係經構形以有一150度或更大之有效電角度。

34. 一種具電子配電架構之馬達，包含：

一可移動構件；

多相位繞組；

電壓供應裝置用以供應一直流電壓；

第一功率放大裝置之Q件(Q係3或更大者之一整合體)，各包括一第一功率電晶體用以形成一電流路程於該電壓供應裝置之負極接頭邊和多相位繞組之一之間；

第二功率放大裝置之Q件，各包括一第二功率電晶體用以形成一電流路程於該電壓供應裝置之正極接頭邊和多相位繞組之一之間；

變更信號產生裝置用以產生多相位變更信號；

第一分配控制裝置，用以控制該回應以變更信號產生裝置之輸出信號之第一功率放大裝置之Q件；以及

第二分配控制裝置，用以控制該回應以該變更信號產生裝置之輸出信號之第二功率放大裝置之Q件；

以及其中

該第一分配控制裝置和該第二分配控制裝置包括：

用以供應一個電流信號之裝置，此信號在升起及／或落下斜度中平穩地或大體上平穩地變化者，係供應至第一功率放大裝置之Q件和第二功率放大裝置之Q件之中功率放大裝置之一個Q件之一傳導控制邊；以及

一裝置用以供應一個輔助信號之有一有效期較該

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

六、申請專利範圍

一電流信號之傳導期間內該一電流信號之有效期為小者，至功率放大裝置之一件之傳導控制邊。

35. 依據申請專利範圍第27項之馬達，其中

該第一分配控制裝置包括一種裝置，用以供應在升起及／或落下斜度中平穩地或大體上平穩地變化之第一Q相位電流信號，至第一功率放大裝置之該Q件之傳導控制接頭邊，以及輔助裝置，用以供應第一Q相位輔助信號，至第一功率放大裝置之該Q件之傳導控制接頭邊。

36. 依據申請專利範圍第34項之馬達，其中

該第二分配控制裝置包括一種裝置，用以供應在升起及／或落下斜度中平穩地或大體上平穩地變化之第二Q相位電流信號，至第二功率放大裝置之該Q件之傳導控制接頭邊，以及輔助裝置，用以供應第二Q相位輔助信號，至第二功率放大裝置之該Q件之傳導控制接頭邊。

37. 依據申請專利範圍第34項之馬達，其中

該第一分配控制裝置和第二分配控制裝置，為回應命令供應電力至多相位繞組之一命令信號，包括用以變化一電流信號之一斜度之裝置。

38. 依據申請專利範圍第34項之馬達，另包含轉換操作裝置，用以促使第一功率放大裝置之該Q件和第二功率放大裝置之該Q件之一件來實施高頻率接上／關斷之轉換。

39. 依據申請專利範圍第38項之馬達，其中

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

六、申請專利範圍

該轉換操作裝置包括電流探測裝置，用以獲得一相當於至該多相位繞組之組成供應電流之電流探測信號，以及轉換控制裝置用以比較該電流探測裝置之輸出信號與一命令信號，藉以促使第一功率放大裝置之該Q件或第二功率放大裝置之該Q件之任一個來實施關斷操作而在同一時間地回應以一比較結果。

40. 依據申請專利範圍第34項之馬達，其中

該第一分配控制裝置和該第二分配控制裝置包括用以混合該一電流信號與該一輔助信號，藉以供應一混合信號至該功率放大裝置之一件之傳導控制接頭邊。

41. 依據申請專利範圍第34項之馬達，其中

第一功率放大裝置之Q件和第二功率放大裝置之Q件之一件包括一FET功率鏡式電流電路之有一FET功率電晶體者，藉以放大一輸入電流信號至傳導控制接頭邊。

42. 依據申請專利範圍第34項之馬達，其中

該一個輔助信號有一有效電角度相等於或大體上相等於 $360/Q$ 度。

43. 依據申請專利範圍第34項之馬達，其中

該一個電流信號有一有效電角度為150度或更大。

44. 一種具電子配電架構之馬達，包含：

一可移動構件；

多相位繞組；

電壓供應裝置用以供應一直流電壓；

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

始

六、申請專利範圍

第一功率放大裝置之Q件(Q係3或更大者之一整合體)，各包括一第一FET功率電晶體，用以形成一電流路程於該電壓供應裝置之輸出接頭邊和該多相位繞組之一之間；

第二功率放大裝置之Q件各包括一第二FET功率電晶體，用以形成一電流路程於該電壓供應裝置之另一輸出接頭邊和該多相位繞組之一之間；

變更信號產生裝置用以產生多相位變更信號；

第一分配控制裝置，用以供應第一Q相位信號之各有一有效電角度較 $360/Q$ 度為大者，至回應以該變更信號產生裝置之輸出信號之第一功率放大裝置之每一該Q件之一傳導控制接頭邊；

第二分配控制裝置用以供應第二Q相位信號之各有一有效電角度較 $360/Q$ 度為大者，至回應以該變更信號產生裝置之輸出信號之第二功率放大裝置之每一該Q件之一傳導控制接頭邊；以及

轉換操作裝置包括：電流探測裝置用以獲得一相當於該電壓供應裝置之傳導電流信號之一電流探測信號；以及轉換控制裝置用以比較該電流探測裝置之一輸出信號與一命令信號，並轉換該第一FET功率電晶體之Q件和第二FET功率電晶體之Q件中之一或更多個FET功率電晶體於一預定時間間隔處至接上狀態，以及當該電流探測裝置之輸出信號變成相當於此命令信號之一值時之一時刻至關斷狀態，藉以促使該一或更多個FET功

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

結

六、申請專利範圍

率電晶體來回應以一比較結果而實施高頻率轉換。

45. 依據申請專利範圍第44項之馬達，其中

該第一分配控制裝置包括用以供應第一Q相位電流信號作為該第一Q相位信號之裝置，此信號各有一有效電角度較 $360/Q$ 度為大者，供應至第一功率放大裝置之每一該Q件之傳導控制接頭邊；以及

該第二分配控制裝置包括用以供應第二Q相位電流信號作為該第二Q相位信號之裝置，此信號各有一有效電角度較 $360/Q$ 度為大者，供應至第二功率放大裝置之每一該Q件之傳導控制接頭邊。

46. 依據申請專利範圍第45項之馬達，其中

該第一分配控制裝置和該第二分配控制裝置，包括為回應於命令一供應電力至多相位繞組之一命令信號而用以變化該第一Q相位電流信號或該第二Q相位電流信號之某些部分之裝置。

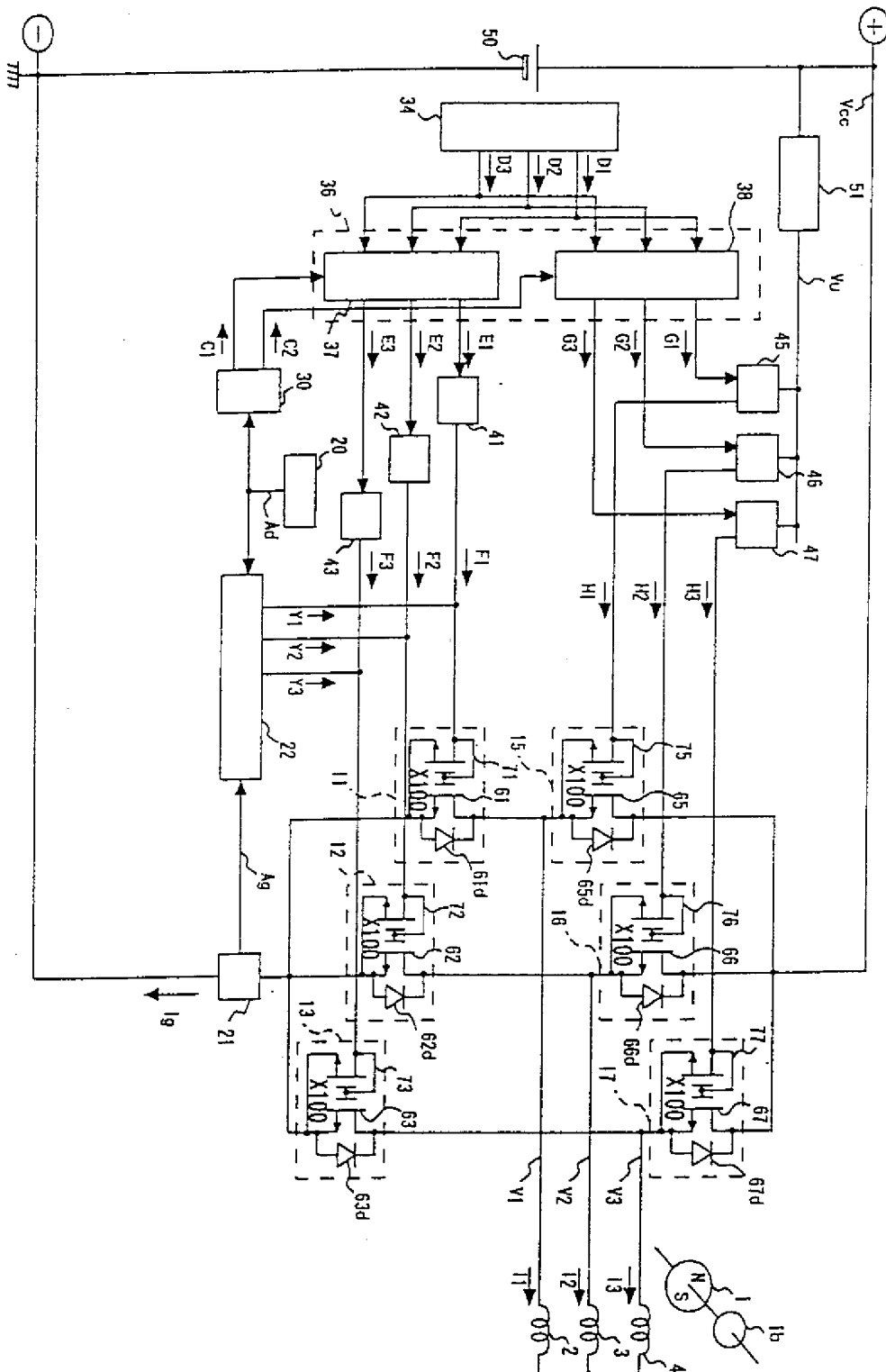
47. 依據申請專利範圍第44項之馬達，其中

第一功率放大部分之Q件和第二功率放大部分之Q件之一件包括一FET功率鏡式電流電路之有一FET功率電晶體者，藉以放大一輸入電流信號至此傳導控制接頭邊。

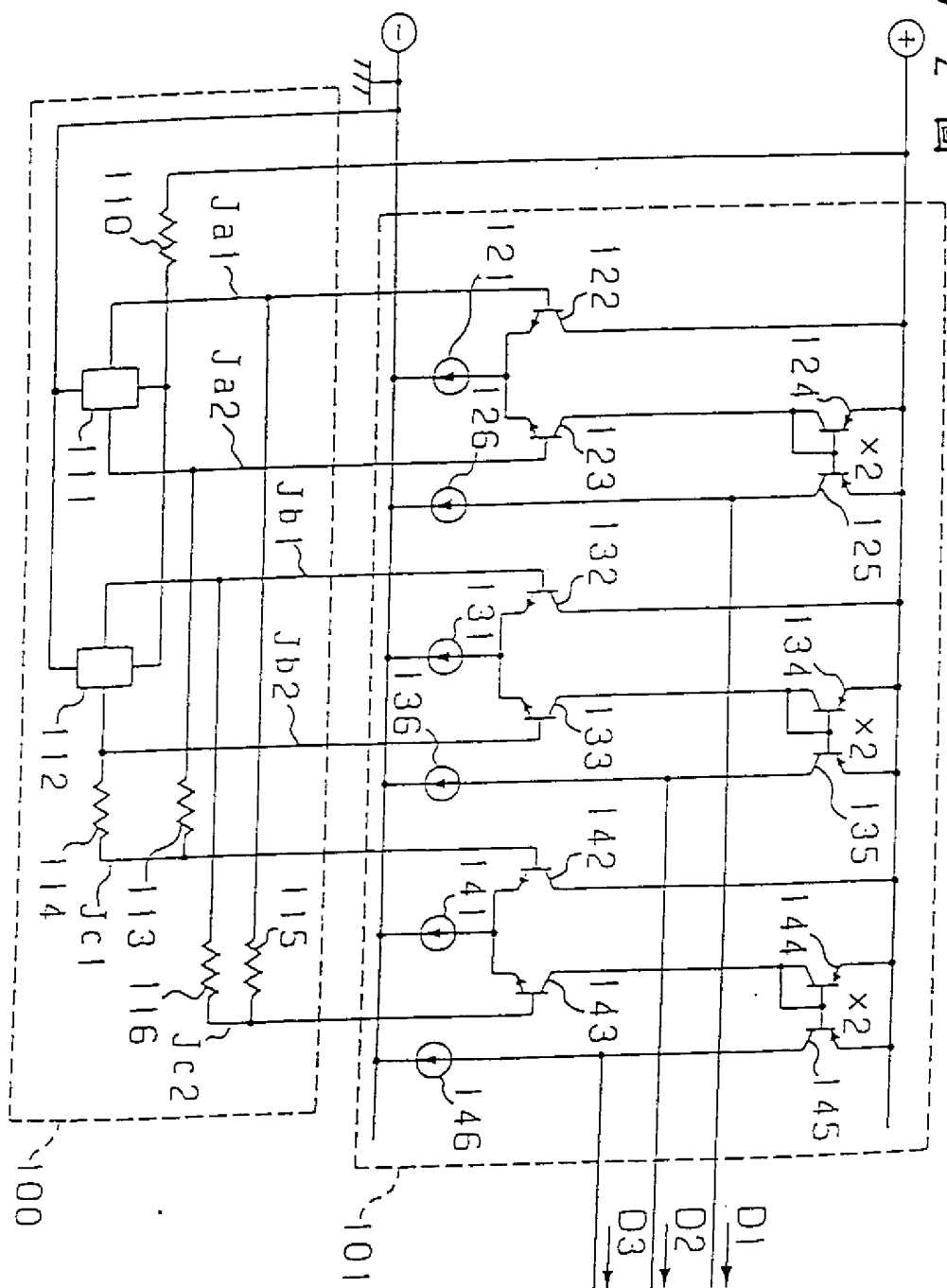
(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

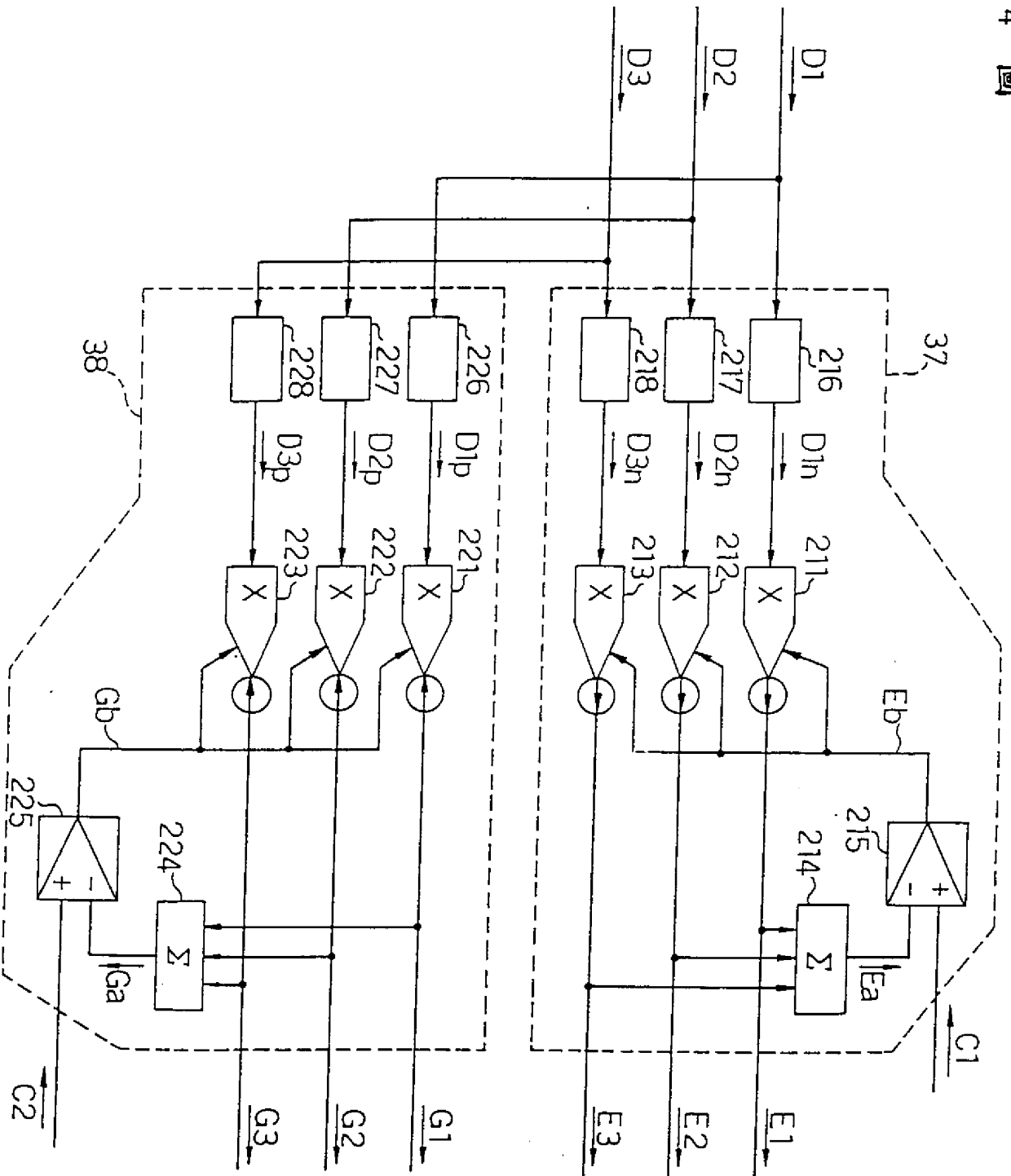
第 1 圖



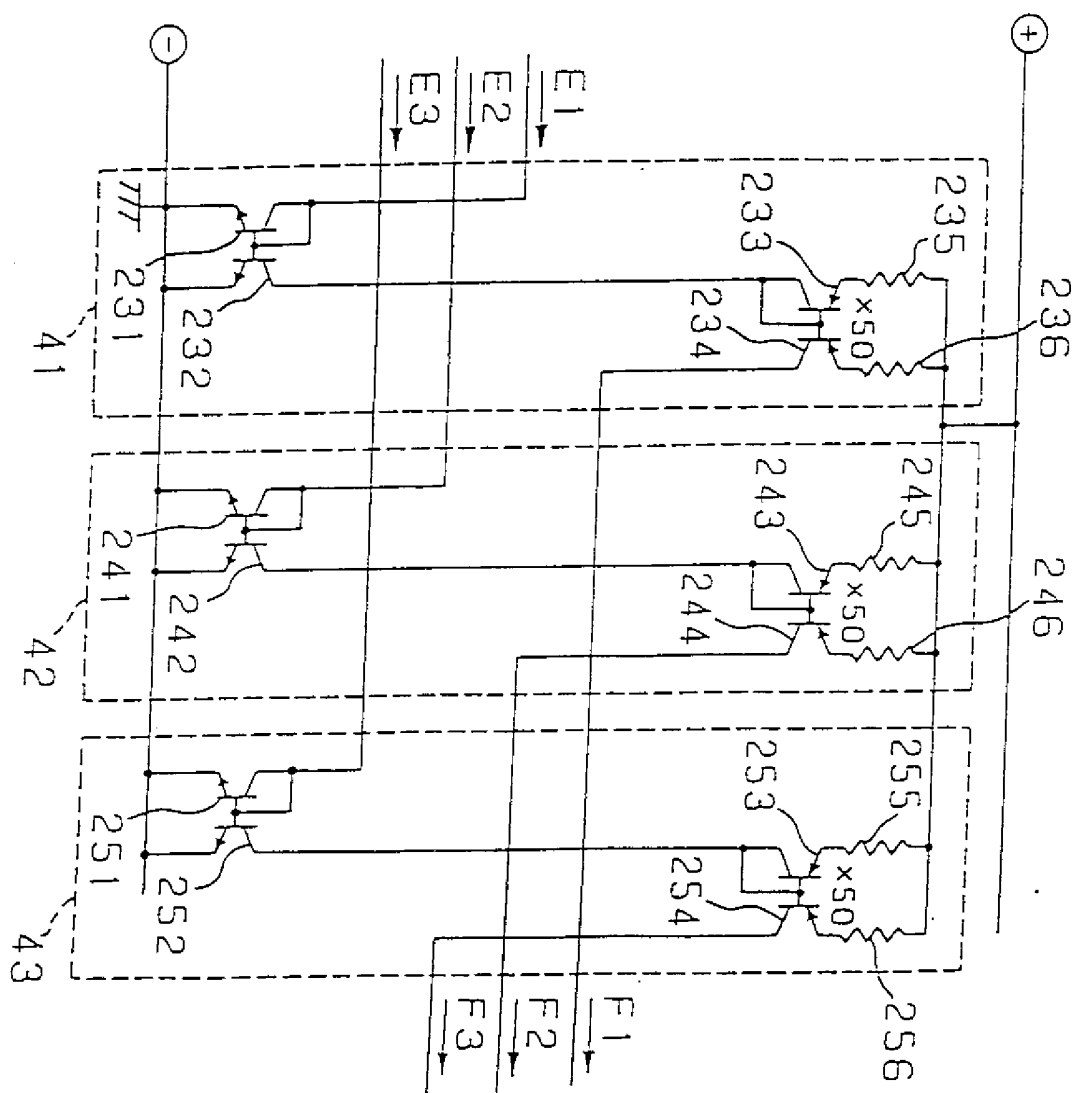
第 2 圖



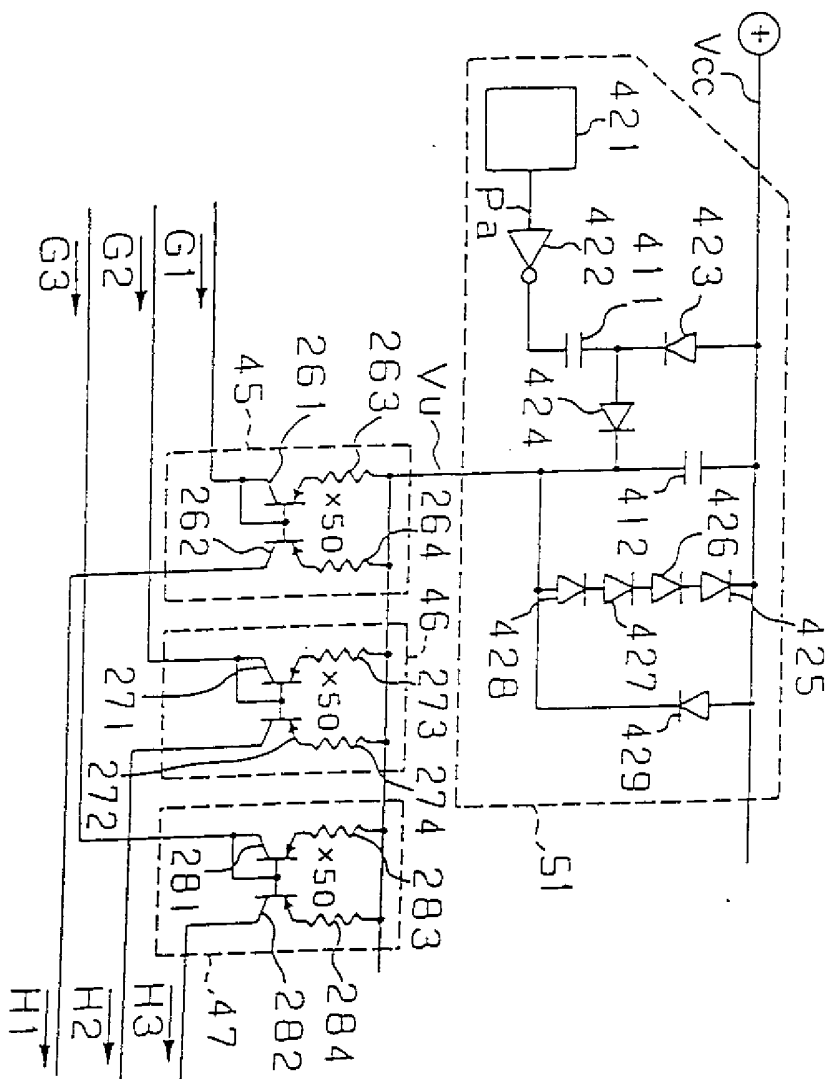
第 4 圖



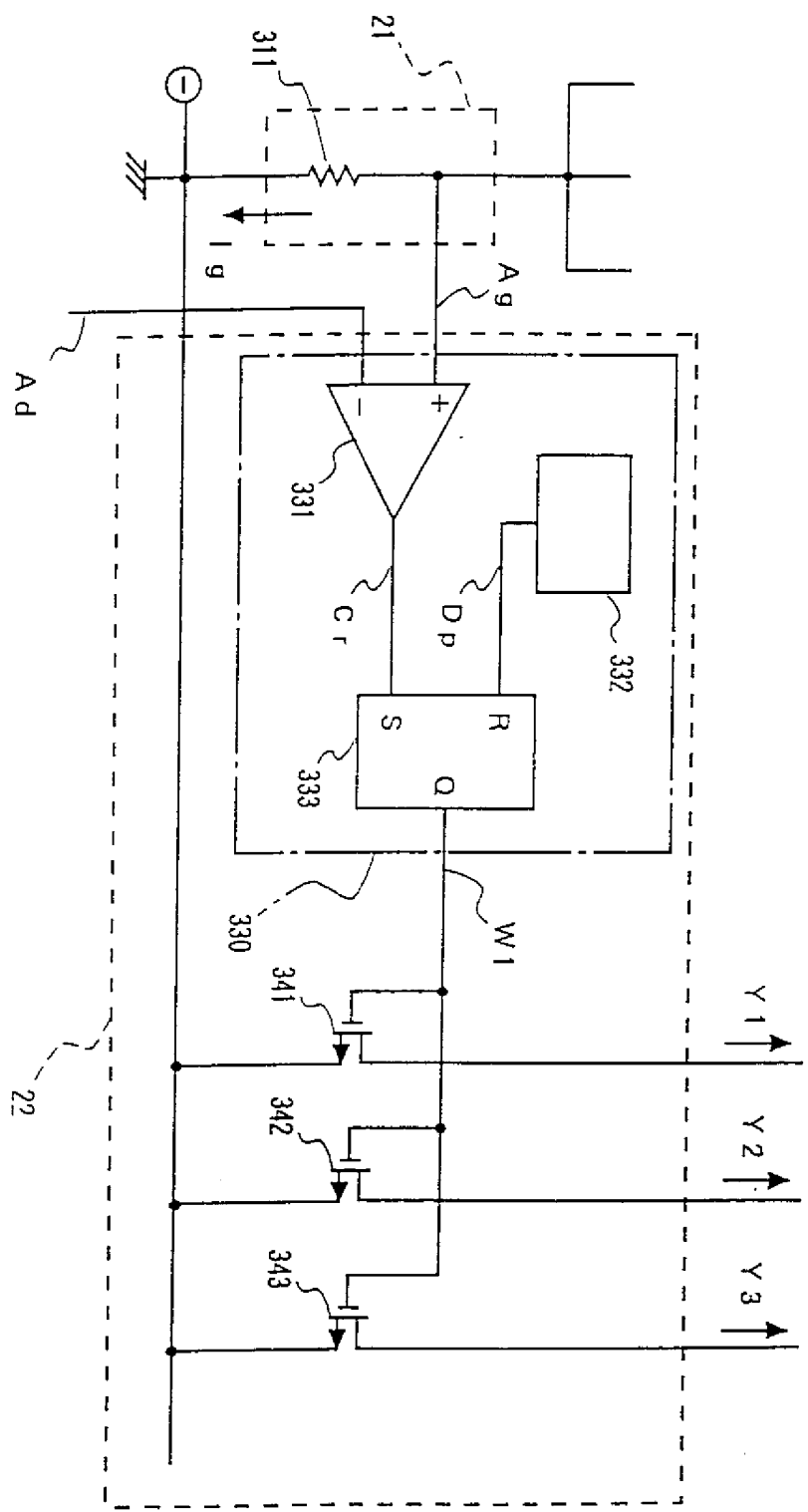
第 5 圖



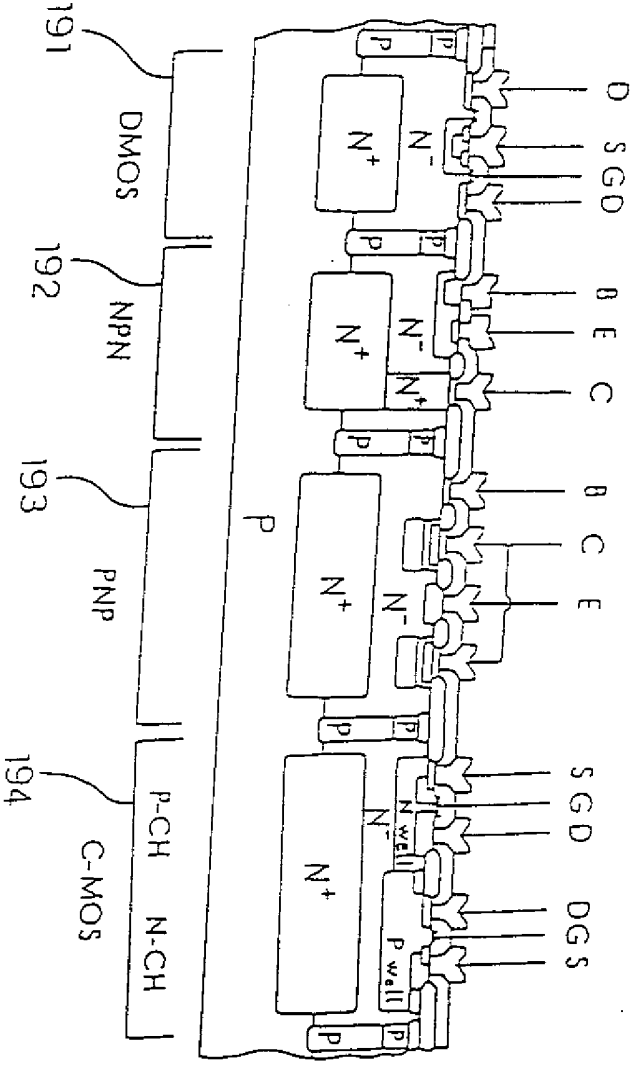
第 6 圖



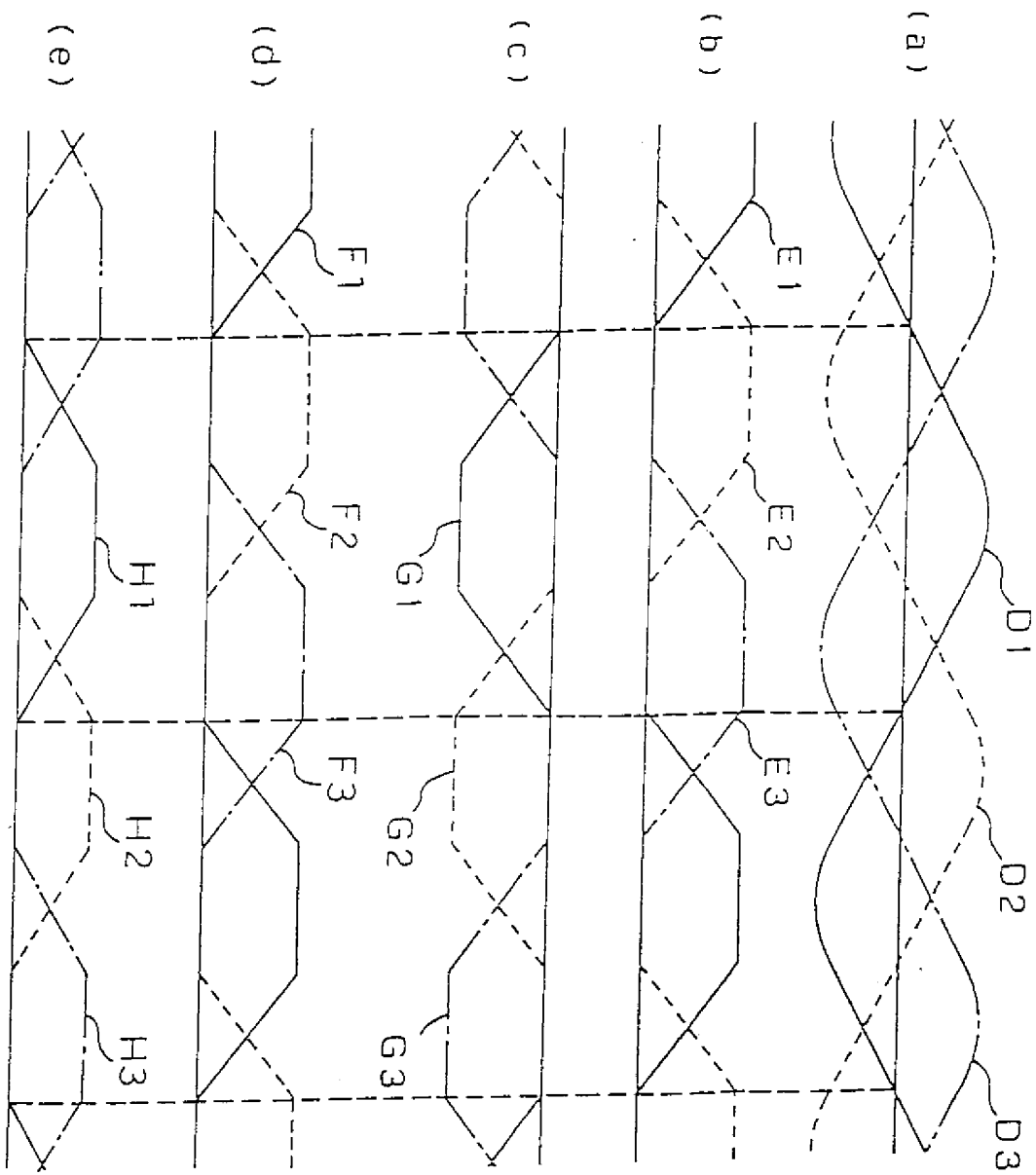
第 7 圖



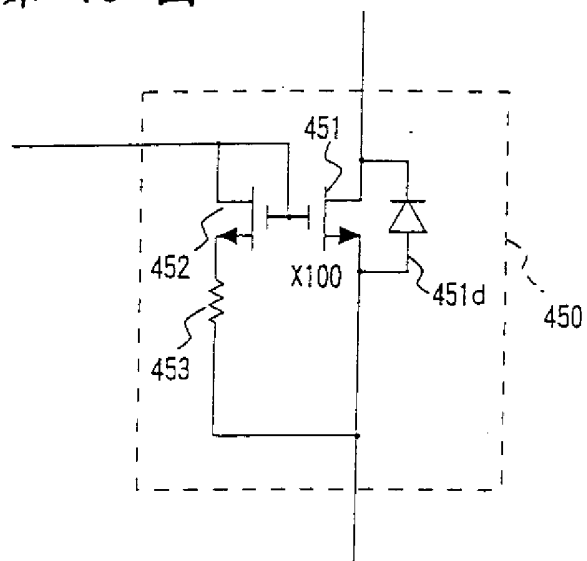
第 8 圖



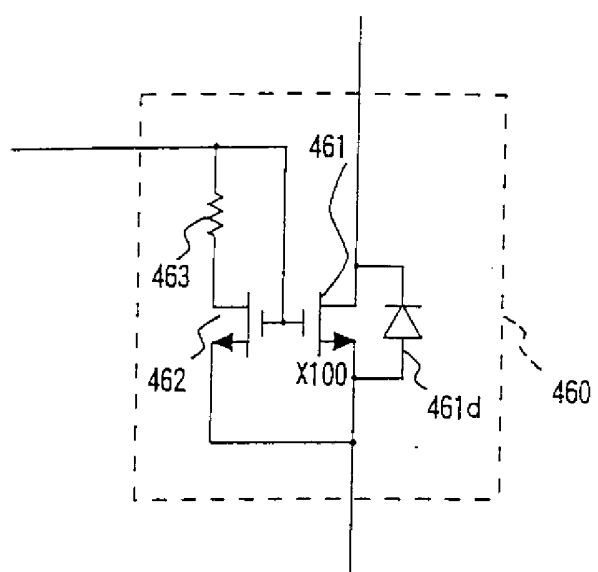
第 9 圖



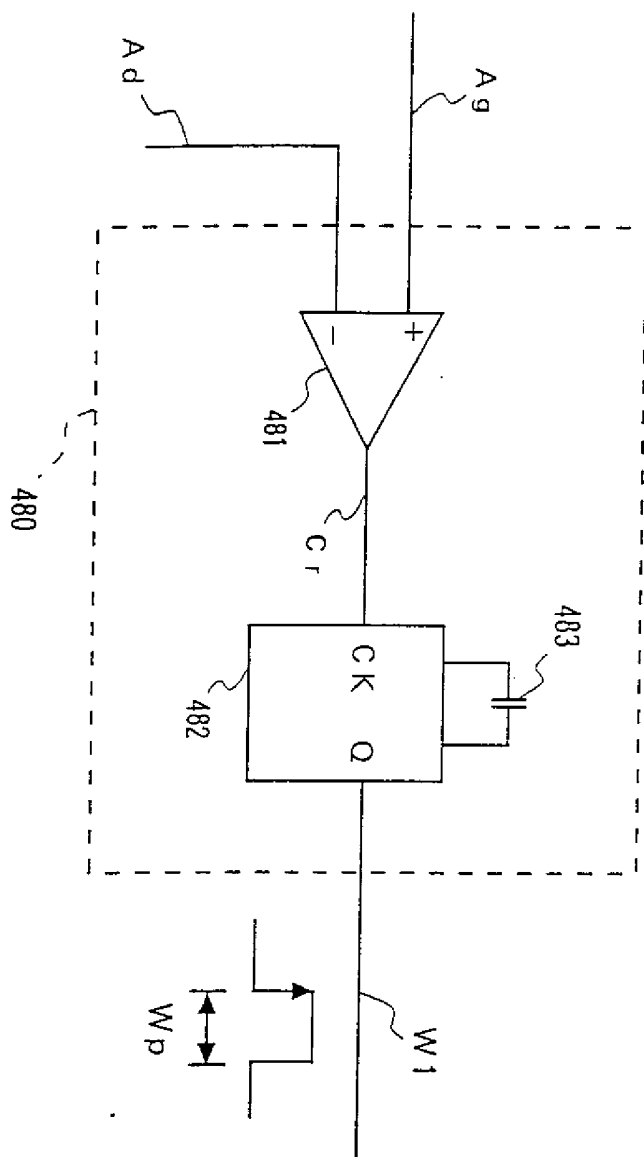
第 10 圖



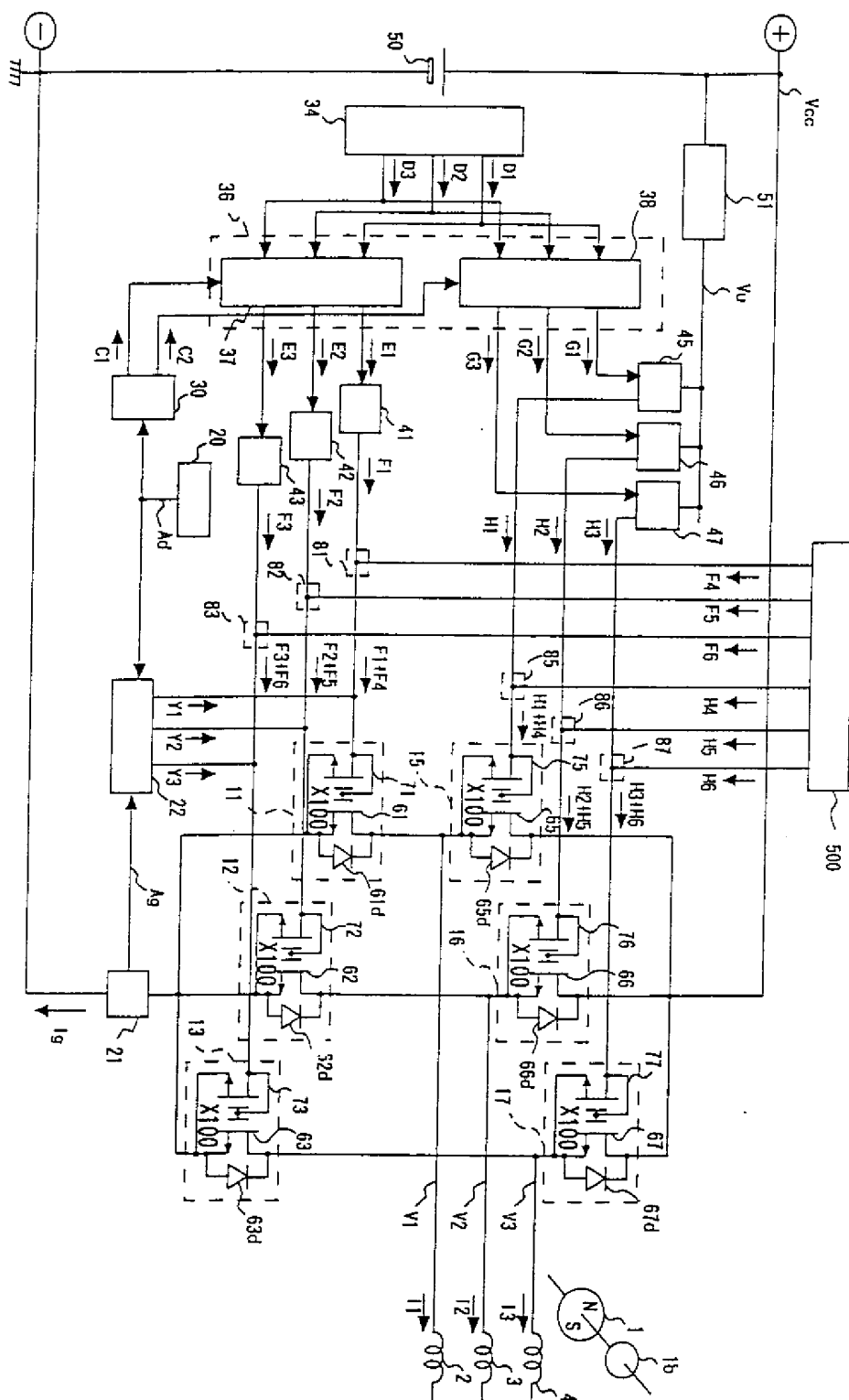
第 11 圖



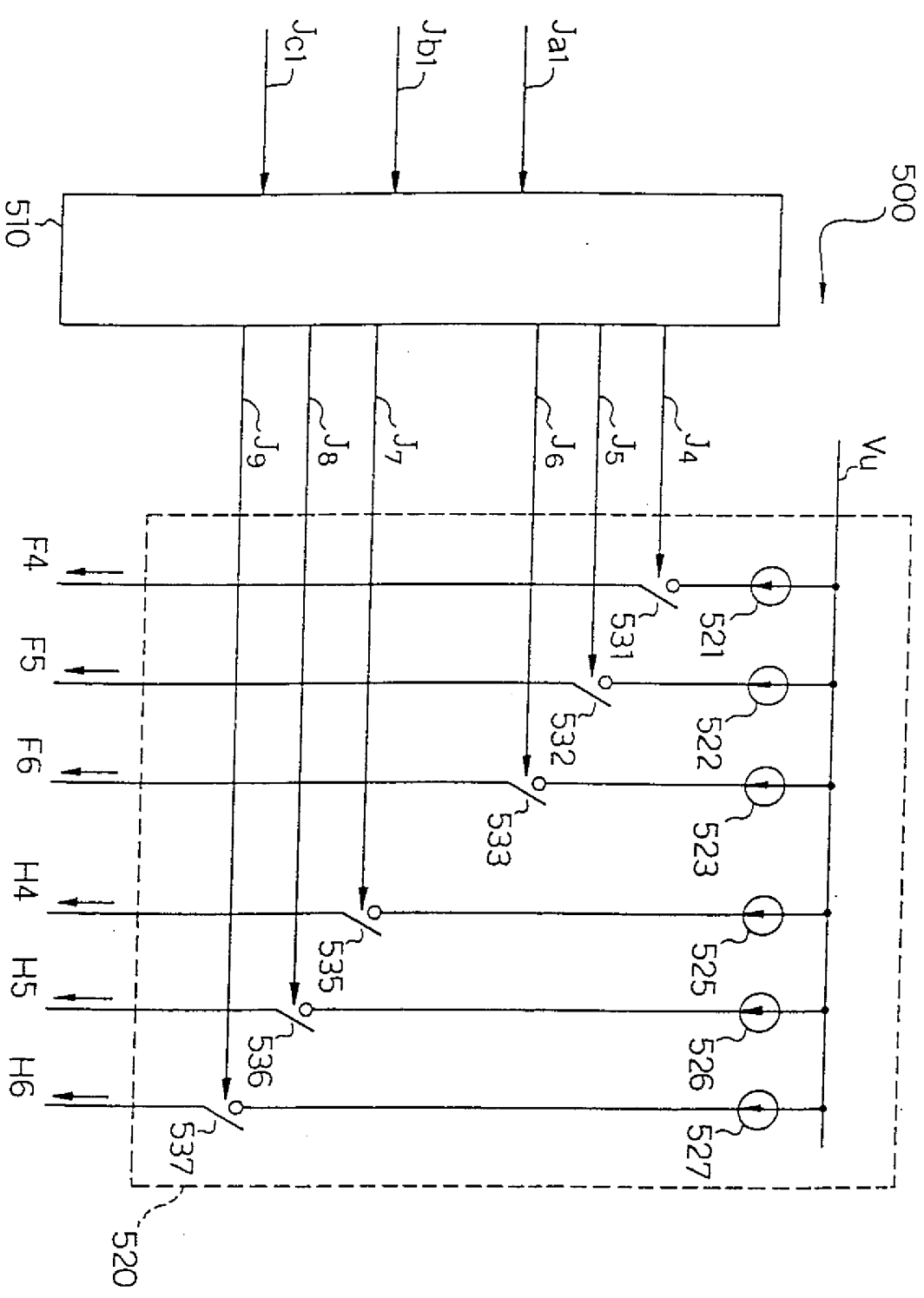
第 12 圖



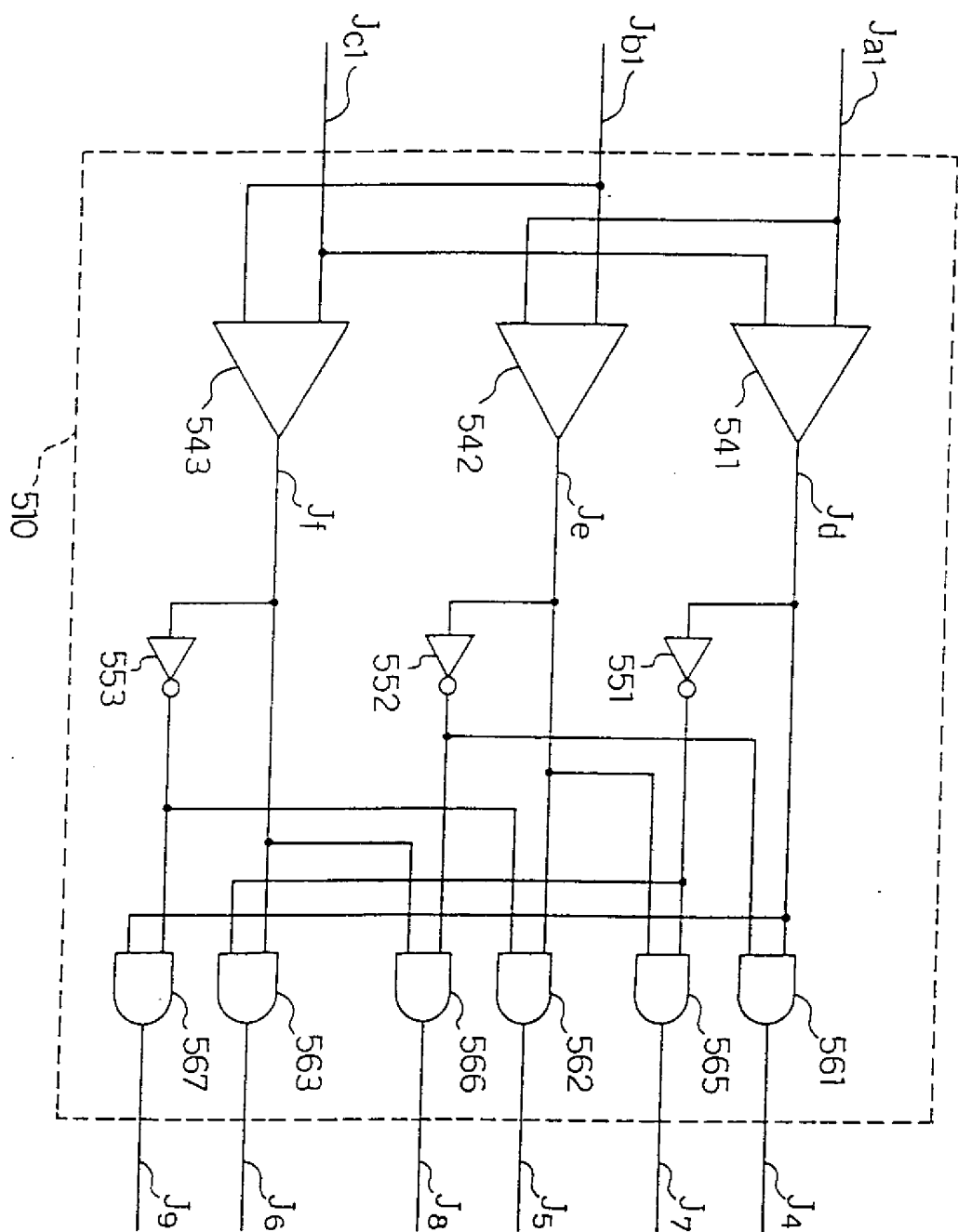
第 13 圖



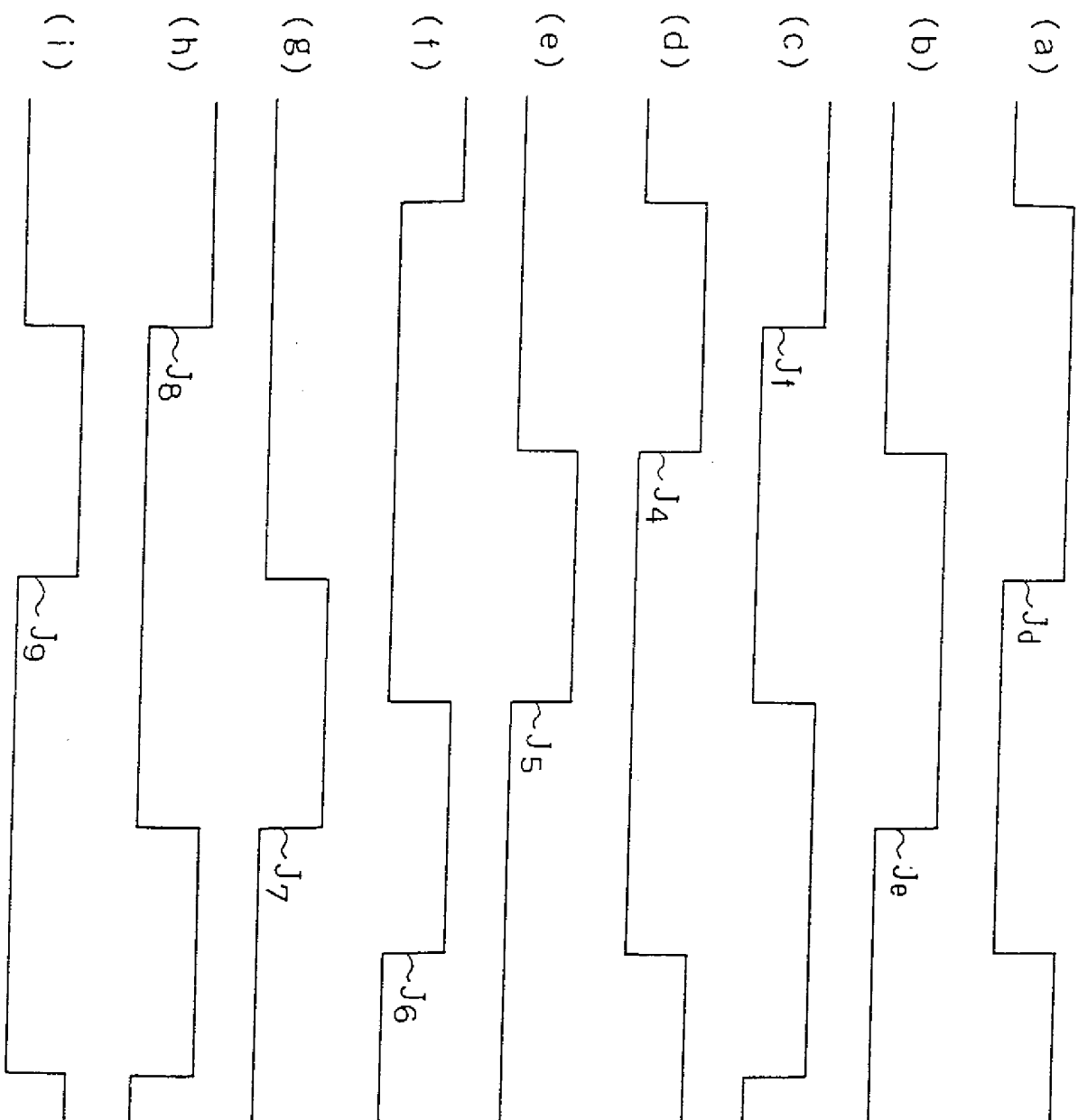
第 14 圖



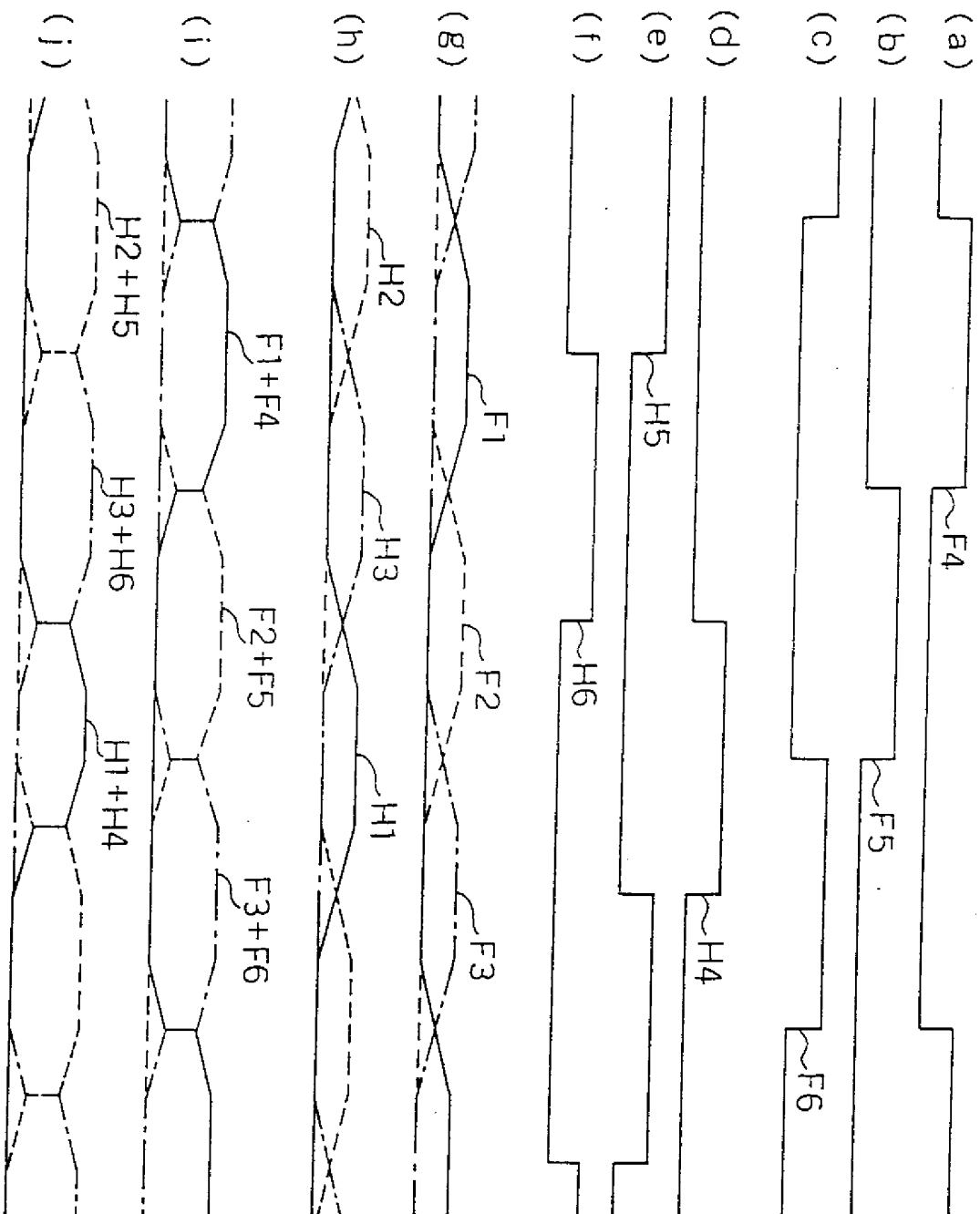
第 15 圖



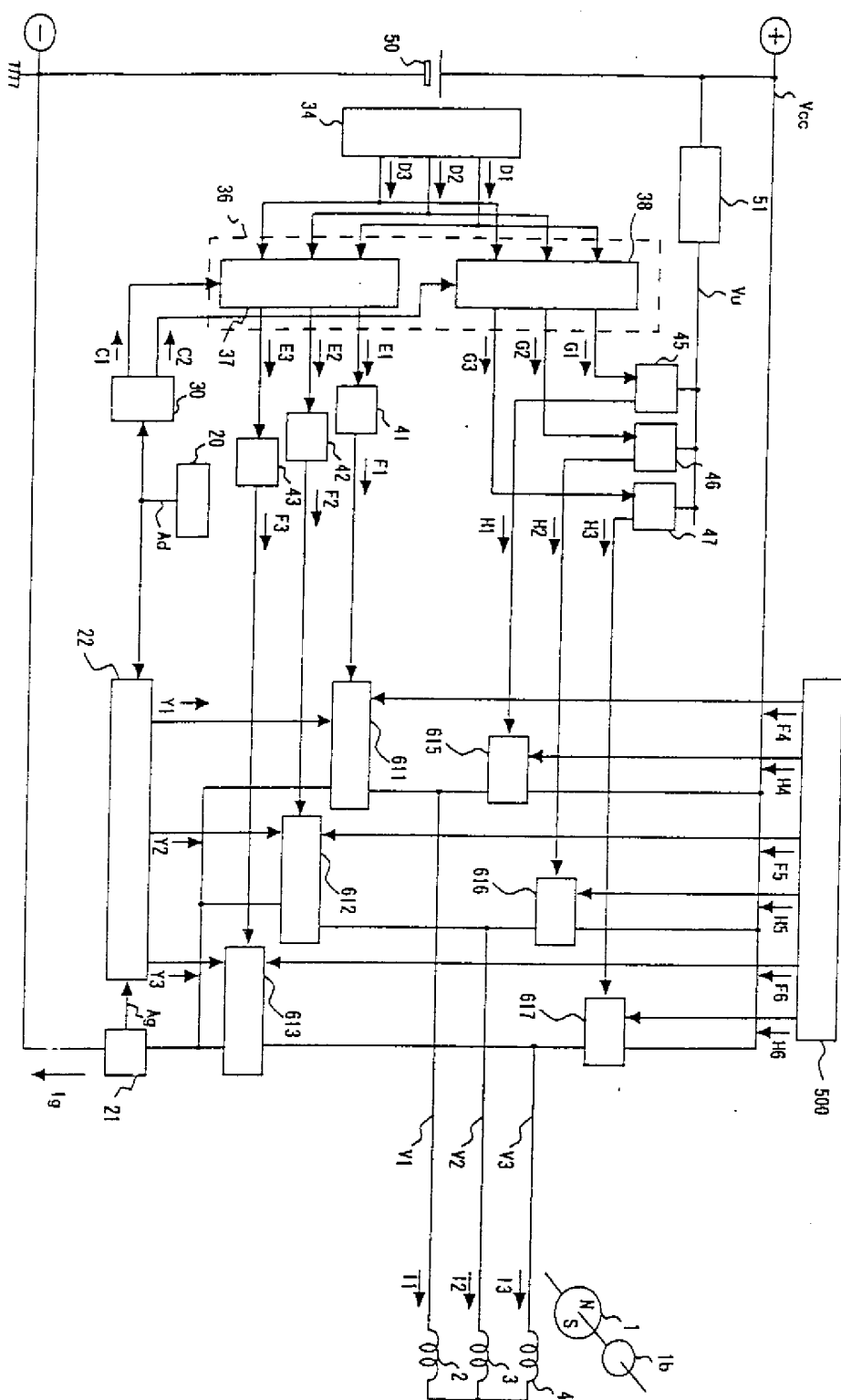
第 16 圖



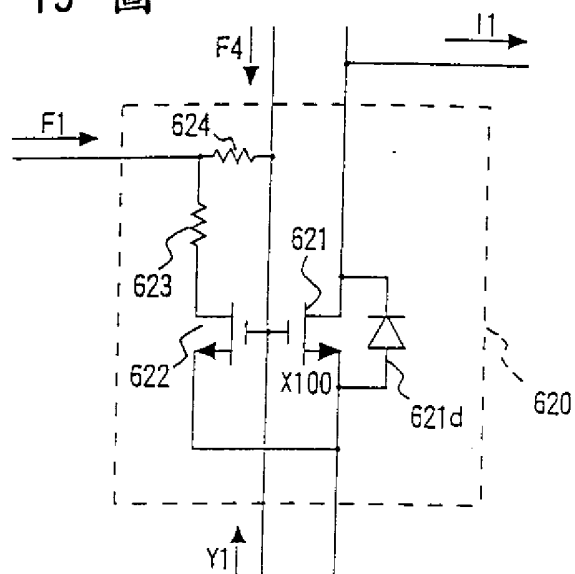
第 17 圖



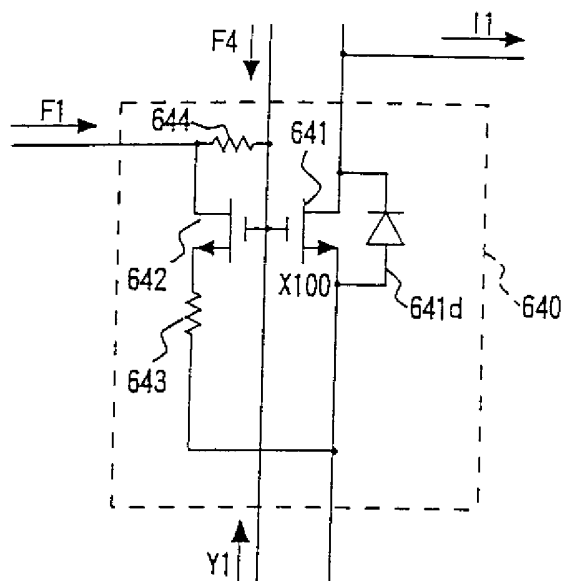
第 18 圖



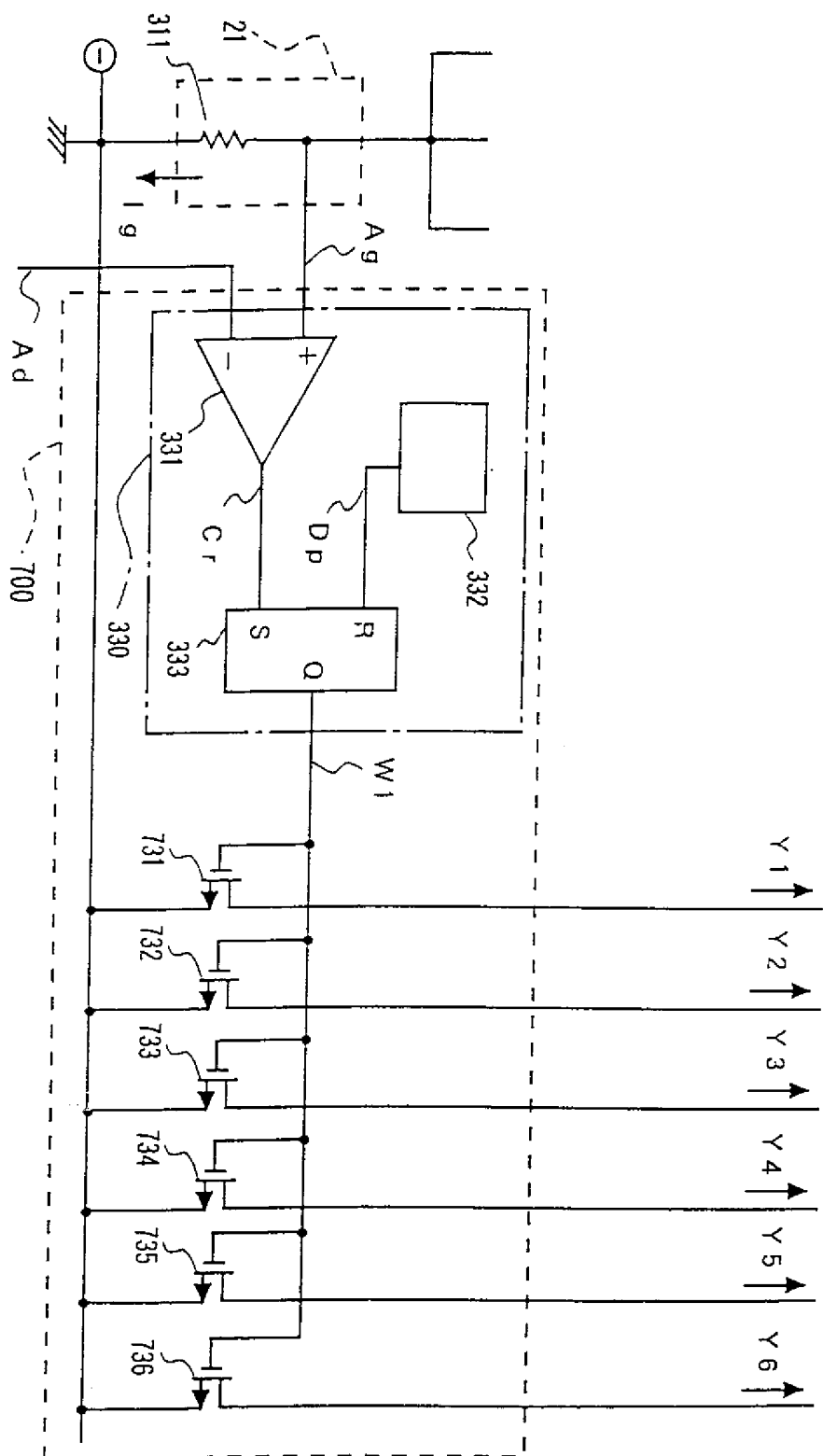
第 19 圖



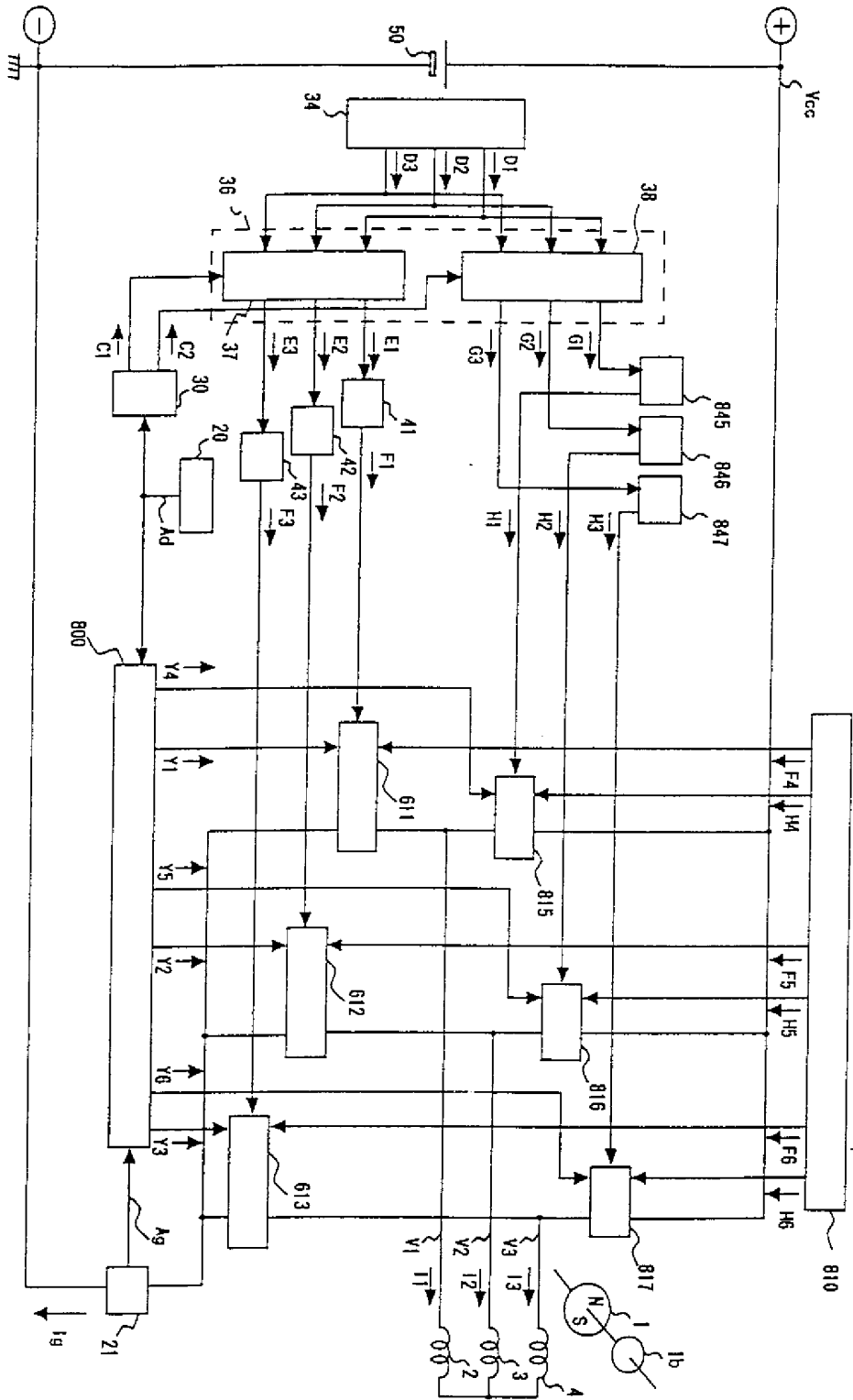
第 20 圖



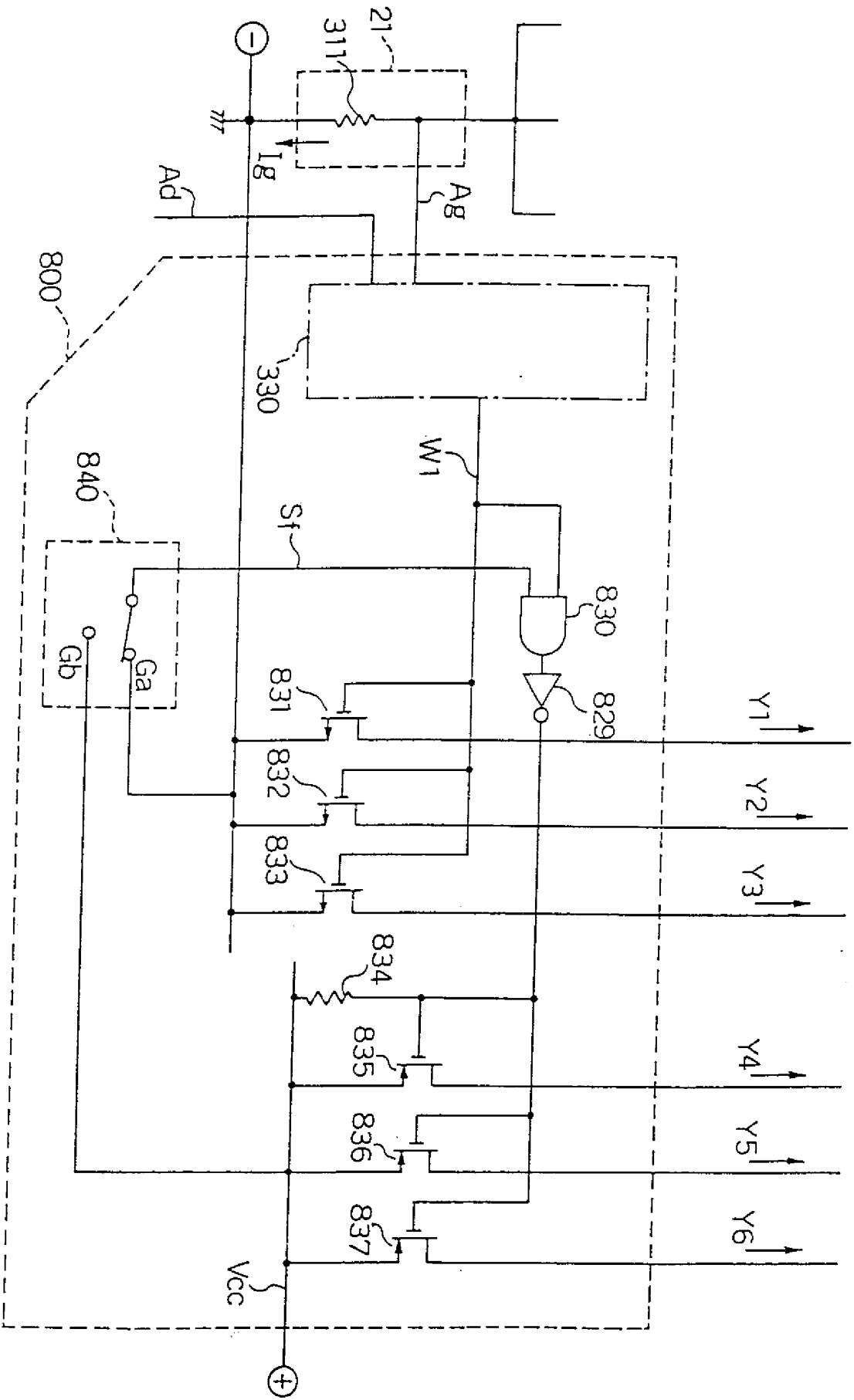
第 22 圖



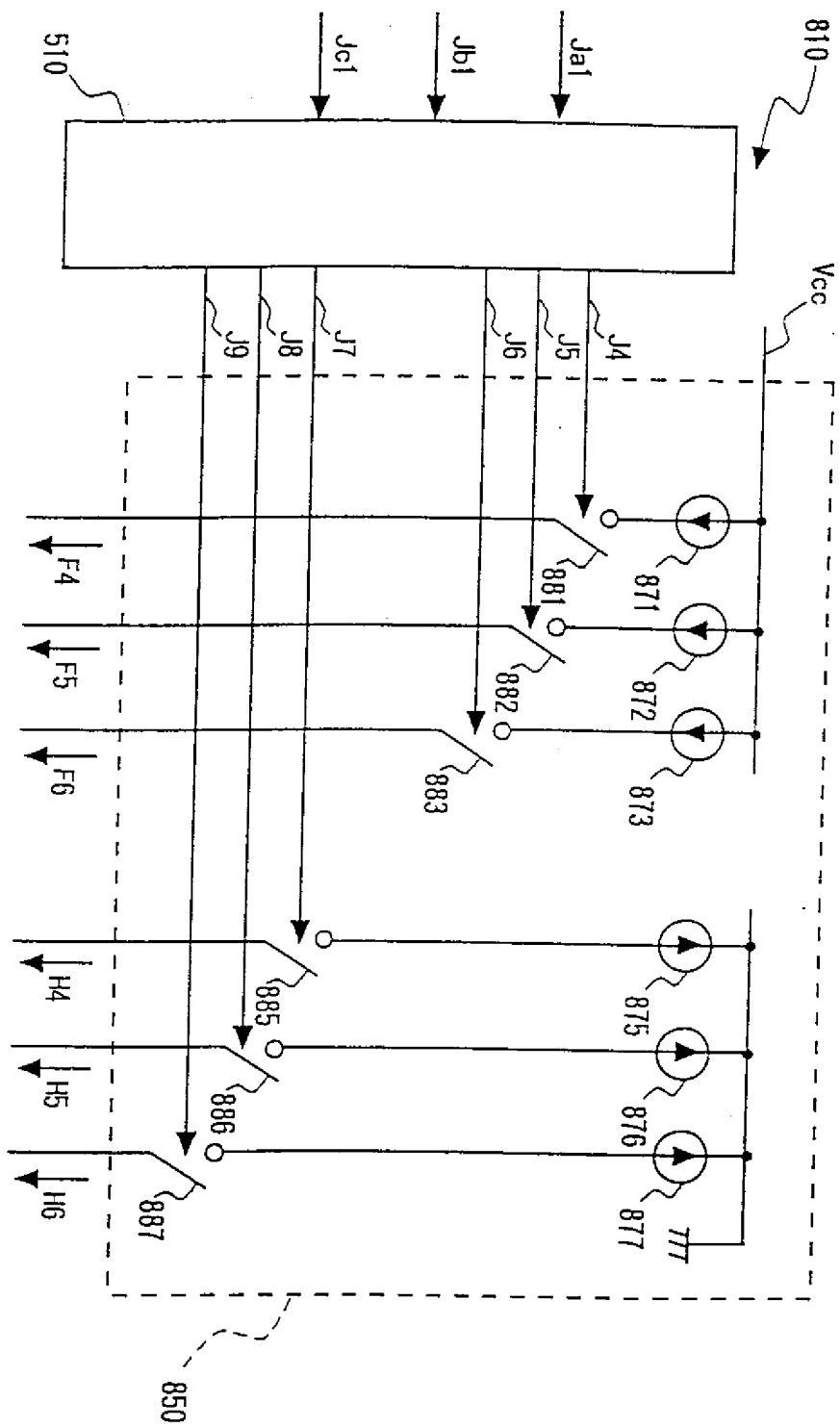
第 23 圖



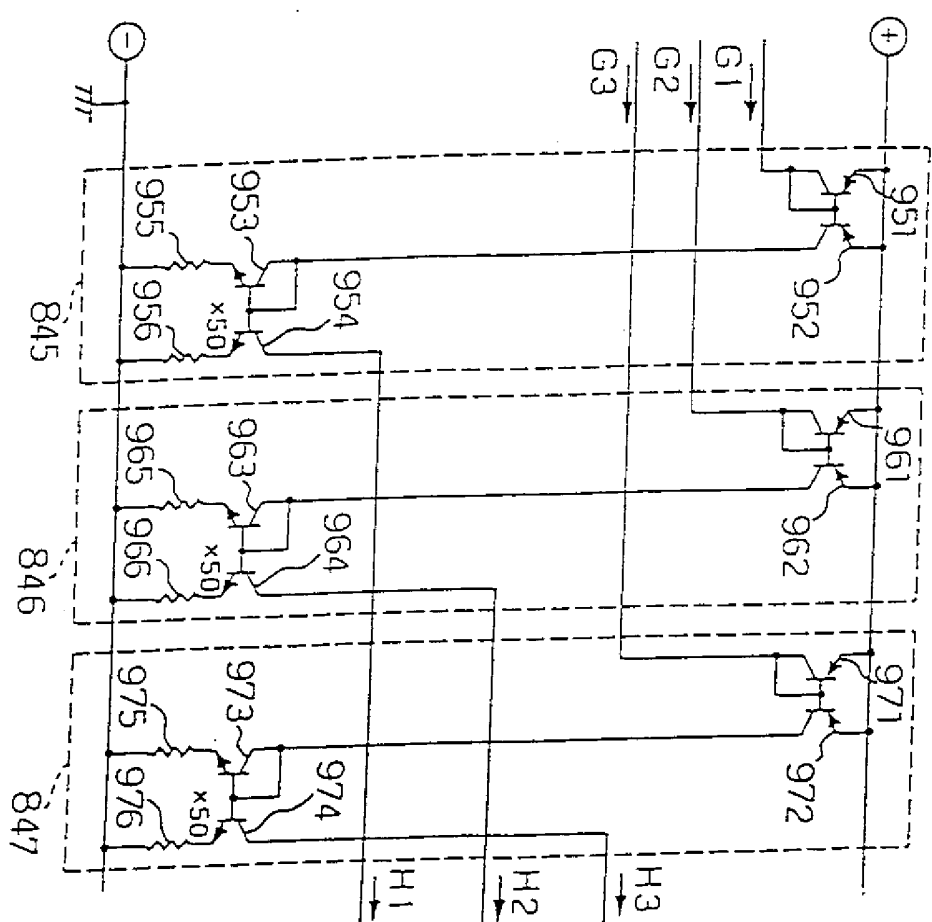
第 24 圖



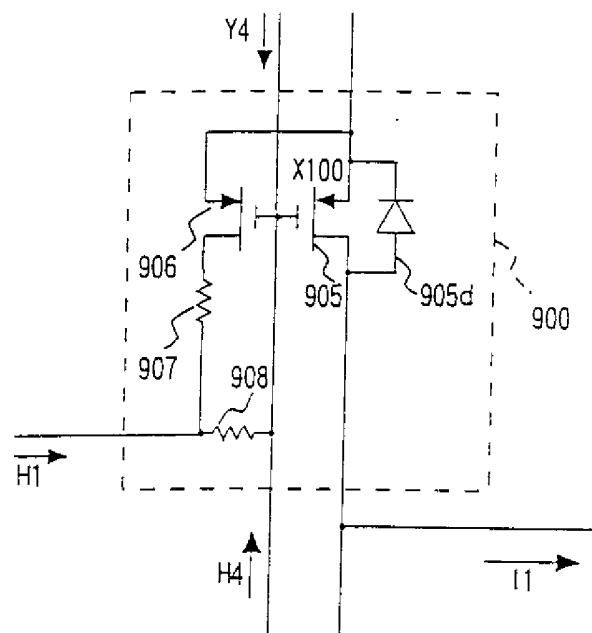
第 25 圖



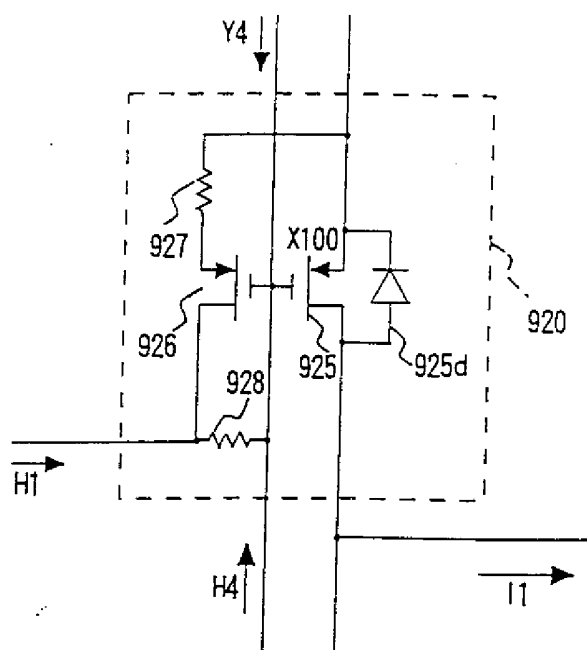
第 26 圖



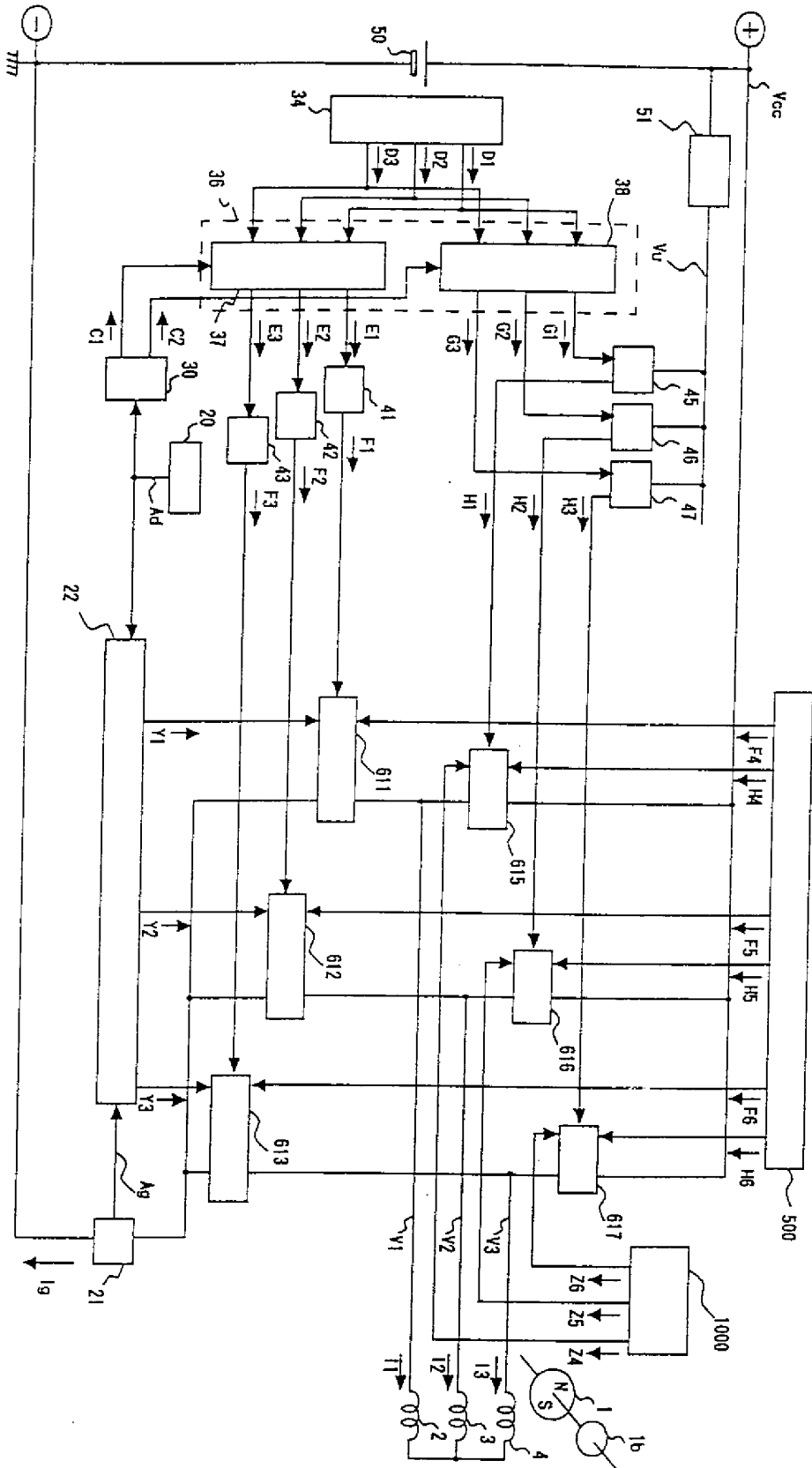
第 27 圖



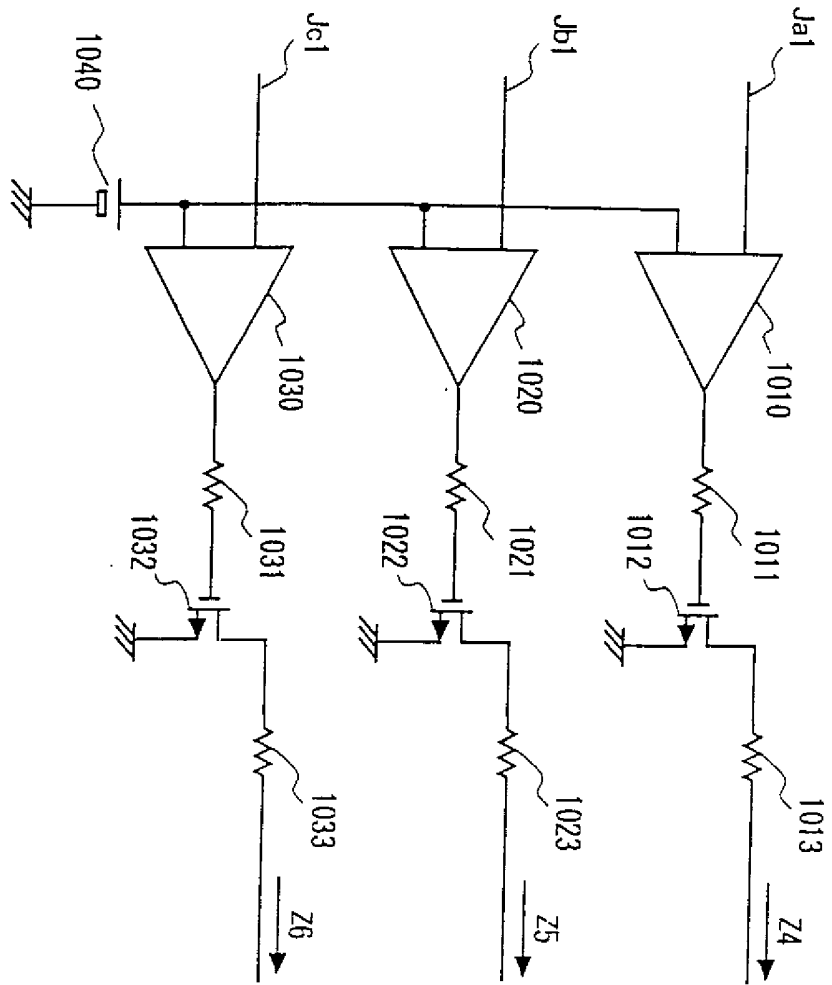
第 28 圖



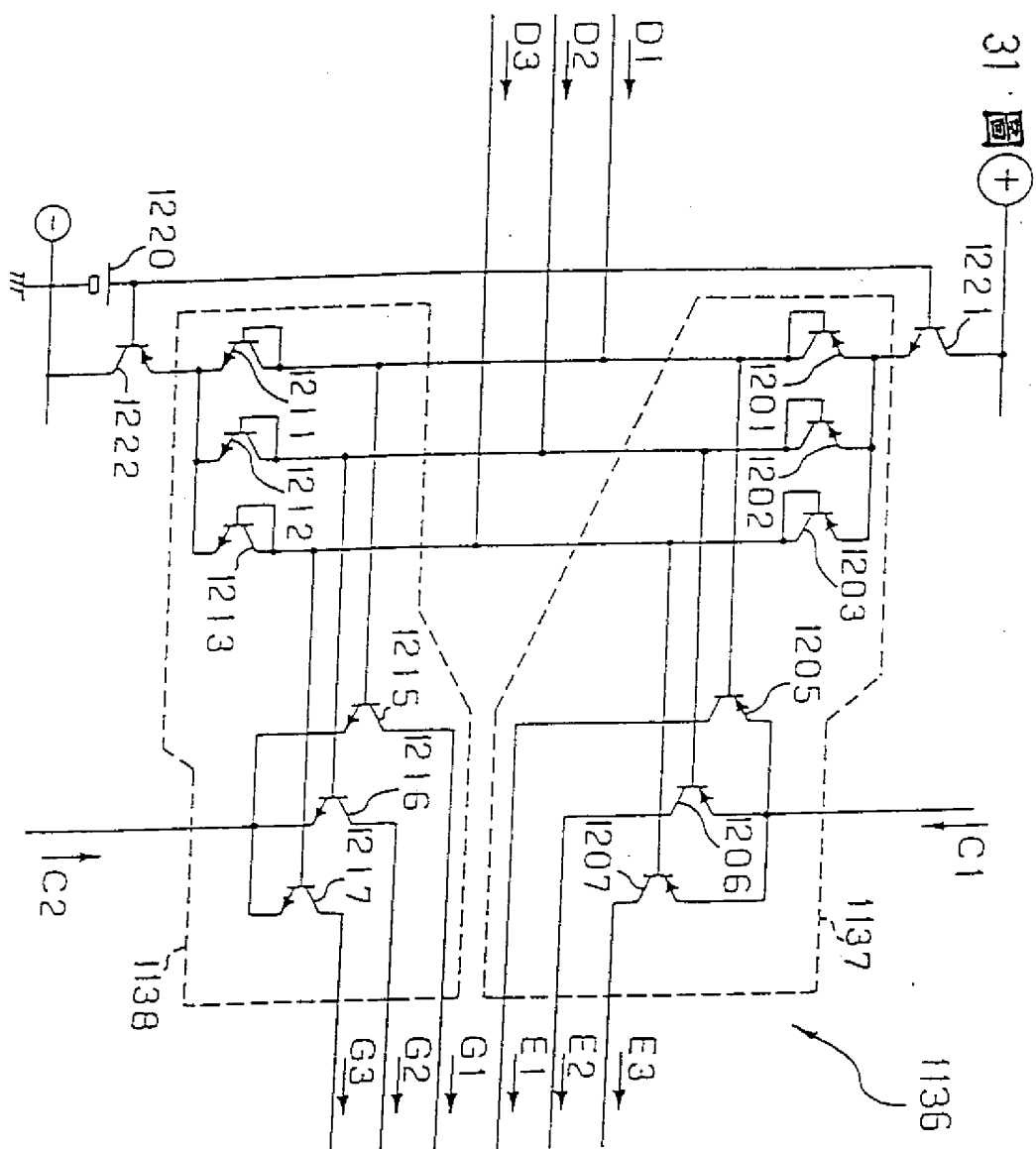
第 29 圖



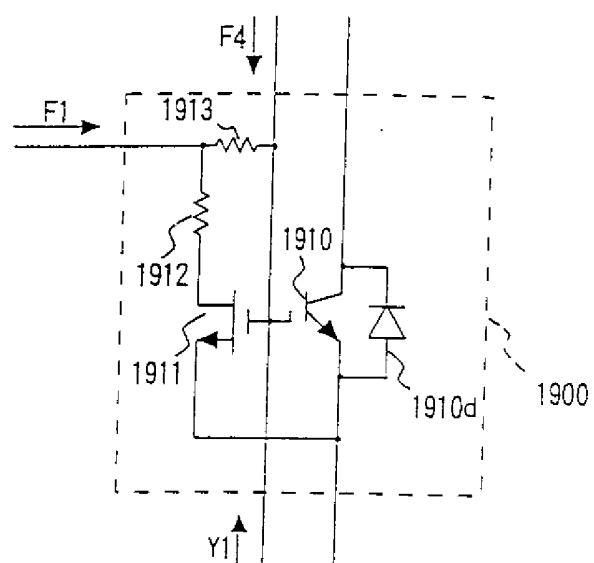
第 30 圖



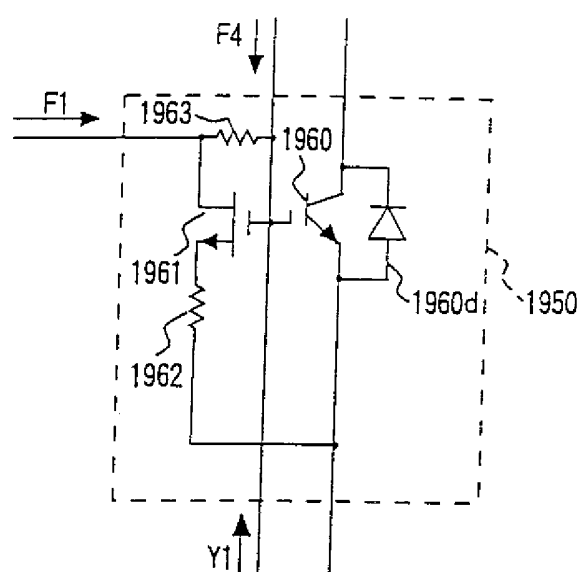
第 31 圖 (十)



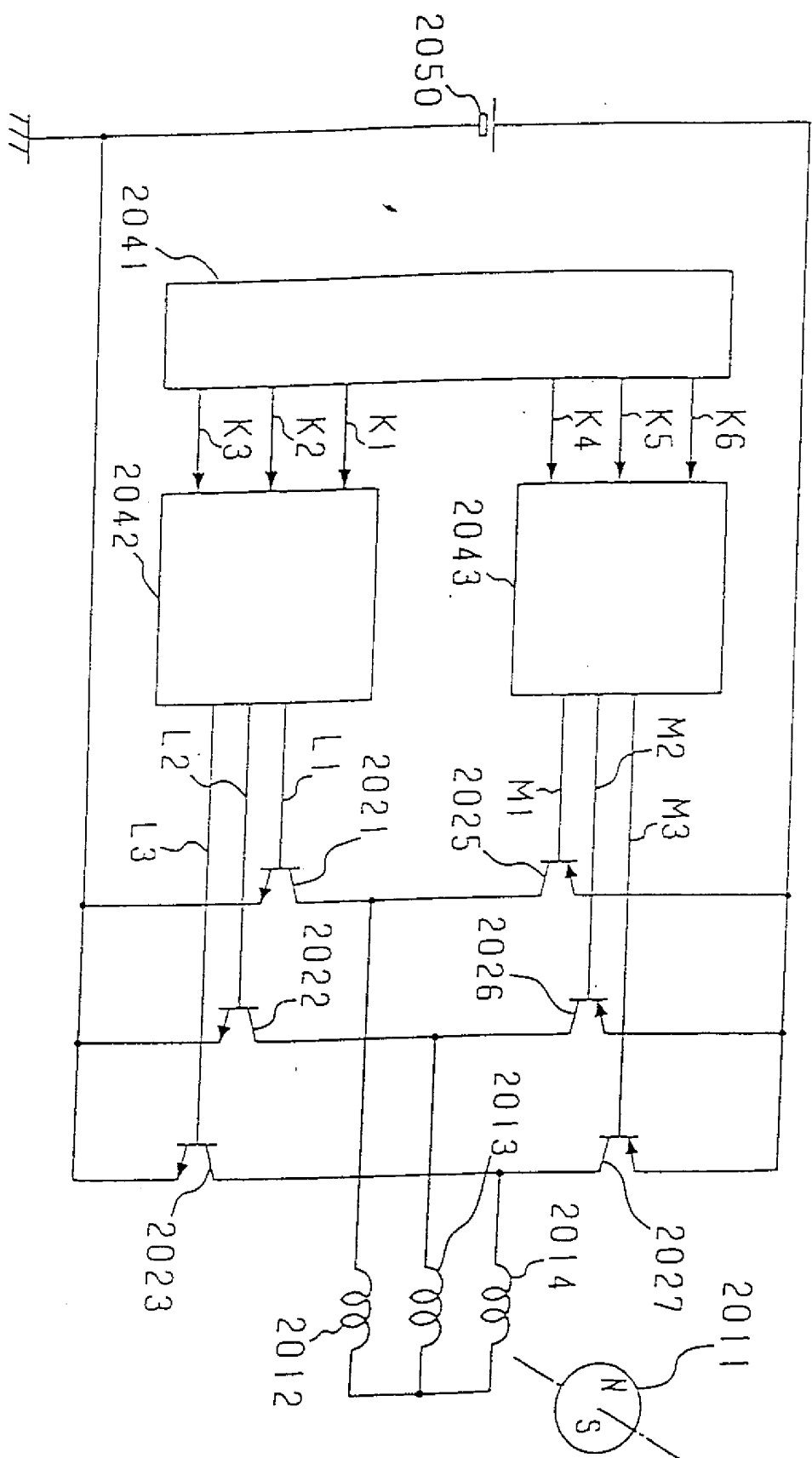
第 32 圖

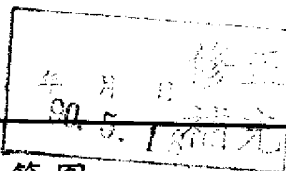


第 33 圖



第 34 圖





六、申請專利範圍

第87112243號申請案申請專利範圍修正本 90.5.18.

1. 一種具電子配電架構之馬達，包含：

一可移動構件；

多相位繞組；

電壓供應裝置用以供應一直流電壓；

第一功率放大裝置之Q件(Q係3或更多之整體)，各包括一第一FET功率電晶體用以形成一電流路程於該電壓供應裝置之負極接頭邊和該多相位繞組之一之間；

第二功率放大裝置之Q件各包括一第二FET功率電晶體用以形成一電流路程於該電壓供應裝置之正極接頭和該多相位繞組之一之間；

變更信號產生裝置用以產生多相位變更信號；

第一分配控制裝置，用以控制回應以該變更信號產生裝置之輸出信號之第一功率放大裝置之Q件；

第二分配控制裝置，用以控制回應以該變更信號產生裝置之輸出信號之第二功率放大裝置之Q件；以及

轉換操作裝置，用以促使第一功率放大裝置之Q件以及第二功率放大裝置之Q件中之一或更多件來實施高頻率轉換，

以及其中

該第一分配控制裝置及第二分配控制裝置包括用以供應一個電流信號之裝置，在升起及落下斜度中平穩地或大體上平穩地變化者，至第一功率放大裝置之Q件及第二功率放大裝置之Q件之一件以及第二功率放大

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線