(19)国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 119946458 A
(43)申请公布日 2025.05.06

(21)申请号 202510125274.1
(22)申请日 2019.07.18
(30)优先权数据
2018-141605 2018.07.27 JP
(62)分案原申请数据
201980046607.4 2019.07.18
(71)申请人 株式会社半导体能源研究所
地址 日本
(72)发明人 高桥圭 楠本直人
(74)专利代理机构 中国贸促会专利商标事务所有限公司 11038
专利代理师 秦晨
(51)Int.Cl.
H04N 25/70(2023.01)
H04N 25/77(2023.01)
H10F 39/12(2025.01)
H10F 39/18(2025.01)

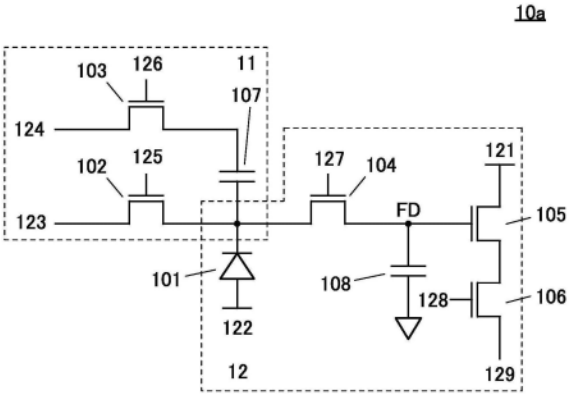
权利要求书2页 说明书19页 附图25页

(54)发明名称

摄像装置及电子设备

(57)摘要

本公开涉及摄像装置及电子设备。提供了一种在像素中生成比供应给像素的电位高的电位的摄像装置。本发明的一个方式是一种包括具有第一电路、第二电路的像素的摄像装置,第二电路包括光电转换器件,第一电路与第二电路电连接,第一电路具有将第一电位和第二电位相加生成第三电位的功能,第二电路具有在被施加第三电位的光电转换器件中生成数据的功能以及输出数据的功能。



CN 119946458 A

1.一种摄像装置,包括:

像素,所述像素包括:

光电转换器件;

第一晶体管;

第二晶体管;

第三晶体管;以及

电容器,

其中,所述光电转换器件的一个电极与所述第一晶体管的源极和漏极中的一个以及所述第二晶体管的源极和漏极中的一个电连接,

所述第二晶体管的所述源极和所述漏极中的另一个与所述电容器的一个电极电连接,

并且,所述电容器的另一个电极与所述第三晶体管的源极和漏极中的一个电连接。

2.一种摄像装置,包括:

像素,所述像素包括:

光电转换器件;

第一晶体管;

第二晶体管;

第三晶体管;以及

电容器,

其中,所述光电转换器件的一个电极与所述第三晶体管的源极和漏极中的一个以及所述电容器的一个电极电连接,

所述第三晶体管的所述源极和所述漏极中的另一个与所述第一晶体管的源极和漏极中的一个电连接,

并且,所述电容器的另一个电极与所述第二晶体管的源极和漏极中的一个电连接。

3.根据权利要求1或2所述的摄像装置,

其中,所述像素被配置为将第一电位和第二电位相加生成第三电位,

并且,所述像素被配置为在被施加所述第三电位的所述光电转换器件中生成数据以及输出所述数据。

4.一种摄像装置,包括:

第一像素及第二像素,每个像素包括:

光电转换器件;

第一晶体管;

第二晶体管;以及

电容器,

其中,所述第一晶体管的源极和漏极中的一个与所述电容器的一个电极电连接,

所述电容器的另一个电极与所述第二晶体管的源极和漏极中的一个电连接,

所述光电转换器件与所述第一晶体管的所述源极和所述漏极中的所述一个电连接,

所述第一像素的所述第一晶体管的所述源极和所述漏极中的所述一个与第三晶体管的栅极电连接,

并且,所述第二像素的所述第一晶体管的所述源极和所述漏极中的所述一个与所述第

三晶体管的所述栅极电连接。

5.根据权利要求4所述的摄像装置，

其中,所述第一像素的所述第一晶体管的所述源极和所述漏极中的所述一个通过第四晶体管与所述第三晶体管的所述栅极电连接。

6.根据权利要求4所述的摄像装置，

其中,所述第一像素中的所述光电转换器件通过第五晶体管与所述第一晶体管的所述源极和所述漏极中的所述一个电连接。

摄像装置及电子设备

[0001] 本分案申请是基于申请号为201980046607.4,申请日为2019年7月18日,发明名称为“摄像装置及电子设备”的中国专利申请的分案申请。

技术领域

[0002] 本发明的一个方式涉及一种摄像装置。

[0003] 注意,本发明的一个方式不局限于上述技术领域。本说明书等所公开的发明的一个方式的技术领域涉及一种物体、方法或制造方法。另外,本发明的一个方式涉及一种工序(process)、机器(machine)、产品(manufacture)或者组合物(composition of matter)。由此,更具体而言,作为本说明书所公开的本发明的一个方式的技术领域的一个例子可以举出半导体装置、显示装置、液晶显示装置、发光装置、照明装置、蓄电装置、存储装置、摄像装置、这些装置的驱动方法或者这些装置的制造方法。

[0004] 注意,在本说明书等中,半导体装置是指能够通过利用半导体特性而工作的所有装置。晶体管、半导体电路为半导体装置的一个方式。另外,存储装置、显示装置、摄像装置、电子设备有时包含半导体装置。

背景技术

[0005] 使用形成在衬底上的氧化物半导体薄膜构成晶体管的技术受到关注。例如,专利文献1公开了将包括氧化物半导体的关态电流极低的晶体管用于像素电路的摄像装置。

[0006] 另外,专利文献2公开了一种具有将关态电流极低的晶体管用于存储单元的结构的存储装置。

[0007] [先行技术文献]

[0008] [专利文献]

[0009] [专利文献1]日本专利申请公开第2011-119711号公报

[0010] [专利文献2]日本专利申请公开第2011-119674号公报

发明内容

[0011] 发明所要解决的技术问题

[0012] 为了使图像传感器高分辨率化,需要缩小每个像素的面积而提高像素密度。随着像素面积的缩小而光电转换器件的受光部面积也缩小,因此感光灵敏度会降低。尤其是低照度下进行摄像时,有时摄像数据的S/N比大幅度地降低。就是说,现有结构的图像传感器有分辨率与感光灵敏度之间存在权衡关系的问题。

[0013] 上述问题的解决方案之一是使用利用感光灵敏度高的雪崩倍增效应的光电转换器件。注意,当想要利用雪崩倍增效应时,需要对光电转换器件施加较高的电压,且需要使用专用电源电路等。

[0014] 因此,本发明的一个方式的目的之一是提供一种能够生成比供应给像素的电压高的电压的摄像装置。此外,本发明的一个方式的目的之一是提供一种能够将供应给像素的

两个电位相加的摄像装置。另外,本发明的一个方式的目的之一是提供一种能够在像素中生成复位电位的摄像装置。

[0015] 本发明的一个方式的目的之一是提供一种低功耗的摄像装置。本发明的一个方式的目的之一是提供一种能够进行高速摄像的摄像装置。本发明的一个方式的目的之一是提供一种可靠性高的摄像装置。本发明的一个方式的目的之一是提供一种新颖的摄像装置。本发明的一个方式的目的之一是提供一种上述摄像装置的工作方法。本发明的一个方式的目的之一是提供一种新颖的半导体装置等。

[0016] 注意,上述目的的记载不妨碍其他目的的存在。此外,本发明的一个方式并不需要达到所有上述目的。此外,上述目的之外的目的是可以从说明书、附图、权利要求书等的记载中自然得知并衍生出来的。

[0017] 解决技术问题的手段

[0018] 本发明的一个方式涉及一种在像素中生成比供应给像素的电位高的电位的摄像装置。

[0019] 本发明的一个方式是一种包括具有第一电路、第二电路的像素的摄像装置,其中,第二电路包括光电转换器件,第一电路与第二电路电连接,第一电路具有将第一电位和第二电位相加生成第三电位的功能,第二电路具有在被施加第三电位的光电转换器件中生成数据的功能以及输出数据的功能。

[0020] 第一电路包括第一晶体管、第二晶体管、第一电容器,第一晶体管的源极和漏极中的一个与第一电容器的一个电极电连接,第一电容器的另一个电极与第二晶体管的源极和漏极中的一个电连接,第一晶体管的源极和漏极中的一个与第二电路连接。

[0021] 第二电路还包括第三晶体管、第四晶体管、第五晶体管、第二电容器,光电转换器件的一个电极与第三晶体管的源极和漏极中的一个电连接,第三晶体管的源极和漏极中的另一个与第二电容器的一个电极电连接,第二电容器的一个电极与第四晶体管的栅极电连接,第四晶体管的源极和漏极中的一个与第五晶体管的源极和漏极中的一个电连接。

[0022] 第二电路的第三晶体管的源极和漏极中的一个可以与第一电路连接。此外,第二电路的第三晶体管的源极和漏极中的另一个可以与第一电路连接。

[0023] 作为与上述结构不同的结构,第二电路还包括第三晶体管、第四晶体管、第五晶体管、第二电容器,光电转换器件的一个电极与第二电容器的一个电极电连接,第二电容器的另一个电极与第四晶体管的栅极电连接,第四晶体管的源极和漏极中的一个与第五晶体管的源极和漏极中的一个电连接,光电转换器件的另一个电极与第三晶体管的源极和漏极中的一个电连接,光电转换器件的一个电极与第一电路连接。

[0024] 优选的是,摄像装置所包括的晶体管中的至少一个在沟道形成区域包含金属氧化物,金属氧化物包含In、Zn、M(M为Al、Ti、Ga、Sn、Y、Zr、La、Ce、Nd或Hf)。

[0025] 光电转换器件优选使用雪崩光电二极管。

[0026] 发明效果

[0027] 通过使用本发明的一个方式可以提供一种能够生成比供应给像素的电压高的电压的摄像装置。此外,通过使用本发明的一个方式可以提供一种能够将供应给像素的两个电位相加的摄像装置。另外,通过使用本发明的一个方式可以提供一种能够在像素中生成复位电位的摄像装置。

[0028] 通过使用本发明的一个方式可以提供一种低功耗的摄像装置。通过使用本发明的一个方式可以提供一种能够进行高速摄像的摄像装置。通过使用本发明的一个方式可以提供一种可靠性高的摄像装置。通过使用本发明的一个方式可以提供一种新颖的摄像装置。通过使用本发明的一个方式可以提供一种上述摄像装置的工作方法。通过使用本发明的一个方式可以提供一种新颖的半导体装置等。

附图简要说明

[0030] [图1]图1是说明像素电路的图。

[0031] [图2]图2是说明像素电路的图。

[0032] [图3]图3是说明像素电路的图。

[0033] [图4]图4A及图4B是说明像素电路的图。

[0034] [图5]图5A及图5B是说明像素电路的工作的时序图。

[0035] [图6]图6A及图6B是说明像素电路的图。

[0036] [图7]图7A及图7B是说明像素电路的图。

[0037] [图8]图8是说明像素电路的图。

[0038] [图9]图9是说明像素电路的工作的时序图。

[0039] [图10]图10是说明像素电路的图。

[0040] [图11]图11是说明像素电路的图。

[0041] [图12]图12是说明像素电路的工作的时序图。

[0042] [图13]图13是说明摄像装置的方框图。

[0043] [图14]图14A、图14B是说明模拟结果的图。

[0044] [图15]图15A至图15E是说明摄像装置的像素的结构的图。

[0045] [图16]图16A、图16B是说明摄像装置的像素的结构的图。

[0046] [图17]图17A至图17C是说明晶体管的图。

[0047] [图18]图18A及图18B是说明摄像装置的像素的结构的图。

[0048] [图19]图19A至图19D是说明晶体管的图。

[0049] [图20]图20A至图20C是说明摄像装置的像素的结构的图。

[0050] [图21]图21A1至图21B3是收纳摄像装置的封装、模块的立体图。

[0051] [图22]图22A至图22F是说明电子设备的图。

[0052] 实施发明的方式

[0053] 参照附图对实施方式进行详细说明。注意,本发明不局限于下面说明,所属技术领域的普通技术人员可以很容易地理解一个事实就是其方式及详细内容在不脱离本发明的宗旨及其范围的情况下可以被变换为各种各样的形式。因此,本发明不应该被解释为仅限定在以下所示的实施方式所记载的内容中。此外,在下面所说明的发明的结构中,在不同的附图中共同使用相同的附图标记来表示相同的部分或具有相同功能的部分,而省略其重复说明。此外,有时在不同的附图中适当地省略或改变相同构成要素的阴影。

[0054] 此外,即使在电路图上为一个要素,如果在功能上没有问题,该要素也可以使用多个要素构成。例如,有时被用作开关的多个晶体管可以串联或并联连接。此外,有时对电容器进行分割并将其配置在多个位置上。

[0055] 此外,有时一个导电体具有布线、电极及端子等多个功能,在本说明书中,有时对同一要素使用多个名称。此外,即使在电路图上示出要素之间直接连接的情况,有时实际上该要素之间通过多个导电体连接,本说明书中这种结构也包括在直接连接的范畴内。

[0056] (实施方式1)

[0057] 在本实施方式中,参照附图说明本发明的一个方式的摄像装置。

[0058] 本发明的一个方式是能够在像素中进行升压工作的摄像装置。通过在像素中生成高电压,可以在不使用高电压电源的情况下使雪崩光电二极管工作。因此,可以提供低功耗且高灵敏度的摄像装置。

[0059] <结构例子1>

[0060] 图1是说明能够用于本发明的一个方式的摄像装置的像素10a的图。像素10a可以具有包括电路11及电路12的结构。

[0061] 电路11是生成复位电位的电路,可以将被供应的两个电位相加生成高电压。

[0062] 电路12包括光电转换器件,通过使用由电路11生成的复位电位使光电转换器件工作,可以生成并保持图像数据。

[0063] 作为光电转换器件,优选使用雪崩光电二极管。由于可以由电路11生成高电压(复位电位),所以可以在不使用高电压电源的情况下使雪崩光电二极管工作。

[0064] 电路11可以包括晶体管102、晶体管103、电容器107。晶体管102的源极和漏极中的一个与电容器107的一个电极电连接。电容器107的另一个电极与晶体管103的源极和漏极中的一个电连接。晶体管102的源极和漏极中的一个与电路12连接。

[0065] 电路12包括光电转换器件101、晶体管104、晶体管105、晶体管106、电容器108。注意,也可以不设置电容器108。

[0066] 光电转换器件101的一个电极(阴极)与晶体管104的源极和漏极中的一个电连接。晶体管104的源极和漏极中的另一个与电容器108的一个电极电连接。电容器108的一个电极与晶体管105的栅极电连接。晶体管105的源极和漏极中的一个与晶体管106的源极和漏极中的一个电连接。晶体管104的源极和漏极中的一个可以与电路11电连接。

[0067] 在此,将连接晶体管104的源极和漏极中的另一个、电容器108的一个电极、晶体管105的栅极的布线记为节点FD。节点FD可以被用作电荷积累部。

[0068] 光电转换器件101的另一个电极(阳极)与布线122电连接。晶体管102的栅极与布线125电连接。晶体管102的源极和漏极中的另一个与布线123电连接。晶体管103的栅极与布线126电连接。晶体管103的源极和漏极中的另一个与布线124电连接。晶体管104的栅极与布线127电连接。电容器108的另一个电极与例如GND布线等基准电位线电连接。晶体管105的源极和漏极中的另一个与布线121电连接。晶体管106的栅极与布线128电连接。晶体管106的源极和漏极中的另一个与布线129电连接。

[0069] 布线121、122可以被用作电源线。布线123、124可以具有供应用来生成复位电位的电位的功能。布线123、124的电位根据光电转换器件101的连接方向而不同。图1所示的结构是光电转换器件101的阴极一侧与晶体管102电连接且使节点FD复位到高电位而工作的结构,所以布线123、124处于高电位(高于布线122的电位)。在光电转换器件101的连接方向与图1相反时,布线123、124为低电位(低于布线122的电位)即可。

[0070] 布线125、126、127、128可以被用作控制各晶体管的导通的信号线。布线129可以被

用作输出线。

[0071] 作为光电转换器件101可以使用光电二极管。在本发明的一个方式中优选使用雪崩光电二极管。

[0072] 晶体管102、103具有生成复位电位的功能。晶体管104具有控制节点FD的电位的功能。晶体管105被用作源极跟随电路,可以将节点FD的电位作为图像数据输出到布线129。晶体管106具有选择输出图像数据的像素的功能。

[0073] 在作为光电转换器件101使用雪崩光电二极管时,作为与光电转换器件101连接的晶体管优选使用高耐压晶体管以便施加较高的电压。作为高耐压晶体管例如可以使用将金属氧化物用于沟道形成区域的晶体管(以下,OS晶体管)等。具体而言,作为晶体管102、104等优选使用OS晶体管。此外,作为晶体管103、105、106也可以使用OS晶体管。

[0074] 另外,OS晶体管也具有关态电流极低的特性。通过作为晶体管102、104使用OS晶体管,可以使节点FD能够保持电荷的期间极长。因此,可以采用在所有的像素中同时进行电荷积累工作的全局快门方式而无需采用复杂的电路结构或工作方式。

[0075] 注意,不局限于上述结构,也可以任意组合OS晶体管与沟道形成区域中使用Si的晶体管(以下,Si晶体管)而使用。另外,所有晶体管可以采用OS晶体管或Si晶体管。作为Si晶体管,可以举出含有非晶硅的晶体管、含有结晶性的硅(典型为低温多晶硅、单晶硅等)的晶体管等。

[0076] <结构例子2>

[0077] 本发明的一个方式的摄像装置也可以采用图2所示的像素10b的结构。该结构与像素10a的不同之处在于电路11与电路12的连接位置,即电路11连接到节点FD。在该结构中,将连接晶体管104的源极和漏极中的另一个、电容器108的一个电极、晶体管105的栅极、晶体管102的源极和漏极中的一个及电容器107的一个电极的布线记为节点FD。电路11、电路12以及与它们连接的布线结构与像素10a相同。

[0078] <结构例子3>

[0079] 本发明的一个方式的摄像装置也可以采用图3所示的像素10c的结构。该结构与图1所示的像素10a的不同之处在于电路12中的晶体管104的连接位置。晶体管104的源极和漏极中的一个与光电转换器件101的另一个电极(阳极)电连接,晶体管104的源极和漏极中的另一个与布线122电连接。其他结构与像素10a相同。

[0080] 在该结构中,节点FD为连接晶体管102的源极和漏极中的一个、电容器107的一个电极、电容器108的一个电极、晶体管105的栅极以及光电转换器件101的一个电极(阴极)的布线。注意,节点FD的电位考虑到分配于光电转换器件101的另一个电极(阳极)的电位而确定。

[0081] 晶体管104具有控制节点FD的电位的功能。具体而言,晶体管104用于节点FD的电位的初始化及保持的工作。在像素10a中,进行如下工作:通过使晶体管104非导通,遮断光电转换器件101与节点FD的导通,确定节点FD的电位。

[0082] 在像素10c中,通过使晶体管104非导通,遮断光电转换器件101的另一个电极(阳极)与布线122的导通。在使晶体管104非导通时光电转换器件101的阳极的电位上升而阴极与阳极的电位差近于正向电压(Vf),光电转换器件101的工作停止。因此,可以确定节点FD的电位。

[0083] <电路12的变形例子>

[0084] 上述像素10a、10b、10c具有如下结构:将节点FD的复位电位设定为高于光电转换器件101的阳极的电压,在施加反向偏压的方向上连接光电转换器件101。

[0085] 作为其他结构,也可以采用如图4A、图4B所示的电路12的变形例子将节点FD的复位电位设定为低于光电转换器件101的阴极的电压,在施加反向偏压的方向上连接光电转换器件101。图4A所示的电路12可以作为像素10a、10b的变形例子使用,而图4B所示的电路12可以作为像素10c的变形例子使用。

[0086] 注意,图4A、图4B所示的结构优选以使节点FD成为负电位的方式工作。因此,优选至少作为晶体管105使用p-ch型晶体管。

[0087] <电路11的工作>

[0088] 以图2所示的电路11与电路12的连接结构为例,对电路11中的电压的加法工作进行说明。首先,使晶体管102导通,对节点FD写入布线123的电位“V_{RS1}”(复位电位1)。此外,使晶体管103导通,对电容器107的另一个电极供应布线124的电位“V_{REF}”(参考电位)。此时,电容器107中保持电位“$V_{RS1}-V_{REF}$”。接着,使节点FD处于浮动状态,对电容器107的另一个电极供应布线124的电位“V_{RS2}”(复位电位2)。

[0089] 此时,在将电容器107的电容值记为C_{107}且将节点FD的电容值记为C_{FD}时节点FD的电位为“$V_{RS1}+(C_{107}/(C_{107}+C_{FD}))\times(V_{RS2}-V_{REF})$”。在此,若$C_{107}$的值充分大于$C_{FD}$且能够忽略$C_{FD}$的值,则节点FD的电位为“$V_{RS1}+V_{RS2}-V_{REF}$”。

[0090] 因此,在“V_{RS1}”=“V_{RS2}”、“V_{REF}”=0V且C_{107}充分大于C_{FD}时节点FD的电位近于“$2V_{RS1}$”。也就是说,可以将能够供应给像素的电压的大约2倍的电压作为复位电位供应给节点FD。

[0091] 供应给节点FD的高电压的复位电位可以供应给光电转换器件101。通过作为“V_{RS1}”、“V_{RS2}”供应适当的电压,可以在不使用专用高电压电源的情况下使雪崩光电二极管工作。

[0092] <结构例子1的工作>

[0093] 接着,参照图5A的时序图说明像素10a的工作的一个例子。注意,在本说明书的时序图的说明中,将高电位表示为“HH”或“H”(“HH”>“H”),将低电位表示为“L”,将复位电位表示为“V_{RS1}”或“V_{RS2}”,将参考电位表示为“V_{REF}”。对布线121一直供应“H”,对布线122一直供应“L”。

[0094] 注意,这里在电位的分布、耦合或损耗中不考虑因电路的结构、工作时机等引起的详细变化。此外,因电容器的电容耦合而产生的电位变化依赖于该电容器和与其连接的要素的电容比,但是为了便于说明,将该要素的电容值假设为充分小的值。

[0095] 在期间T1,将布线123的电位设定为“V_{RS1}”,将布线124的电位设定为“V_{REF}”,将布线125的电位设定为“H”,将布线126的电位设定为“H”,将布线127的电位设定为“H”,将布线128的电位设定为“L”,由此晶体管102、104导通,对节点FD供应布线123的电位“V_{RS1}”。此外,晶体管103导通,对电容器107的另一个电极供应布线124的电位“V_{REF}”。在上述工作中,在电容器107中保持“$V_{RS1}-V_{REF}$”。

[0096] 在期间T2,将布线123的电位设定为“V_{RS1}”,将布线124的电位设定为“V_{RS2}”,将布线125的电位设定为“L”,将布线126的电位设定为“H”,将布线127的电位设定为“H”,将布线128的电位设定为“L”,由此对电容器107的另一个电极供应布线124的电位“V_{RS2}”。此时,通

过电容器107的电容耦合,节点FD的电位成为“$V_{RS1}+V_{RS2}'$”(复位工作)。

[0097] 如电路11的工作的说明,若C_{107}的值充分大于C_{FD}的值,能够忽略C_{FD}的值,则节点FD的电位成为“$V_{RS1}+V_{RS2}-V_{REF}$”。在此,假设“V_{REF}”为0V,且实际上C_{FD}为不能忽略的值,可以将节点FD的电位表示为“$V_{RS1}+V_{RS2}'$”。

[0098] “V_{RS1}”及“V_{RS2}”优选以“$V_{RS1}+V_{RS2}'$”到达光电转换器件101呈现雪崩倍增特性的电压的方式设定。例如,将“V_{RS1}”及“V_{RS2}”设定为高于光电转换器件101呈现雪崩倍增特性的电压的1/2的电压。

[0099] 在期间T2,根据光电转换器件101的工作,节点FD的电位下降(积累工作)。

[0100] 在期间T3,将布线123的电位设定为“V_{RS1}”,将布线124的电位设定为“V_{RS2}”,将布线125的电位设定为“L”,将布线126的电位设定为“L”,将布线127的电位设定为“L”,将布线128的电位设定为“L”,由此确定并保持节点FD的电位(保持工作)。

[0101] 在期间T4,将布线123的电位设定为“V_{RS1}”,将布线124的电位设定为“V_{RS2}”,将布线125的电位设定为“L”,将布线126的电位设定为“L”,将布线127的电位设定为“L”,将布线128的电位设定为“H”,由此晶体管106导通,节点FD的电位通过晶体管105的源极跟随工作被读出到布线129(读出工作)。

[0102] 以上是图1所示的像素10a的工作的一个例子。注意,在使用图4A所示的电路12时,作为“V_{RS1}”及“V_{RS2}”使用负电位即可。

[0103] <结构例子2、3的工作>

[0104] 接着,参照图5B的时序图说明像素10b、10c的工作的一个例子。注意,虽然像素10b、10c的电路构成要素的连接方式不同,但是可以以同一时序图进行工作。

[0105] 在期间T1,将布线123的电位设定为“V_{RS1}”,将布线124的电位设定为“V_{REF}”,将布线125的电位设定为“H”,将布线126的电位设定为“H”,将布线127的电位设定为“L”,将布线128的电位设定为“L”,由此晶体管102导通,对节点FD供应布线123的电位“V_{RS1}”。此外,晶体管103导通,对电容器107的另一个电极供应布线124的电位“V_{REF}”。在上述工作中,在电容器107中保持“$V_{RS1}-V_{REF}$”。

[0106] 在期间T2,将布线123的电位设定为“V_{RS1}”,将布线124的电位设定为“V_{RS2}”,将布线125的电位设定为“L”,将布线126的电位设定为“H”,将布线127的电位设定为“L”,将布线128的电位设定为“L”,由此对电容器107的另一个电极供应布线124的电位“V_{RS2}”。此时,通过电容器107的电容耦合,节点FD的电位成为“$V_{RS1}+V_{RS2}'$”(复位工作)。

[0107] 如电路11的工作的说明,若C_{107}的值充分大于C_{FD}的值,能够忽略C_{FD}的值,则节点FD的电位成为“$V_{RS1}+V_{RS2}-V_{REF}$”。在此,假设“V_{REF}”为0V,且实际上C_{FD}为不能忽略的值,可以将节点FD的电位表示为“$V_{RS1}+V_{RS2}'$”。

[0108] 在期间T3,将布线123的电位设定为“V_{RS1}”,将布线124的电位设定为“V_{RS2}”,将布线125的电位设定为“L”,将布线126的电位设定为“L”,将布线127的电位设定为“H”,将布线128的电位设定为“L”,由此根据光电转换器件101的工作节点FD的电位下降(积累工作)。

[0109] 在期间T4,将布线123的电位设定为“V_{RS1}”,将布线124的电位设定为“V_{RS2}”,将布线125的电位设定为“L”,将布线126的电位设定为“L”,将布线127的电位设定为“L”,将布线128的电位设定为“L”,由此确定并保持节点FD的电位(保持工作)。

[0110] 在期间T5,将布线123的电位设定为“V_{RS1}”,将布线124的电位设定为“V_{RS2}”,将布线

125的电位设定为“L”,将布线126的电位设定为“L”,将布线127的电位设定为“L”,将布线128的电位设定为“H”,由此晶体管106导通,节点FD的电位通过晶体管105的源极跟随工作被读出到布线129(读出工作)。

[0111] 以上是图2所示的像素10b以及图3所示的像素10c的工作的一个例子。注意,在像素10b使用图4A所示的电路12时以及像素10c使用图4B所示的电路12时,作为“V_{RS1}”及“V_{RS2}”使用负电位即可。

[0112] <结构例子1、2、3的变形例子>

[0113] 在本发明的一个方式中,如图6A、图6B所示,晶体管也可以采用设置有背栅极的结构。图6A示出背栅极与前栅极电连接的结构,该结构具有提高通态电流的效果。图6B示出背栅极与能够供应恒定电位的布线电连接的结构,该结构可以控制晶体管的阈值电压。

[0114] 另外,也可以采用使各晶体管可以进行适当的工作的结构,诸如组合图6A、图6B。另外,像素电路也可以包括不设置有背栅极的晶体管。注意,在晶体管中设置背栅极的结构可以用于所有的像素10a至10c。

[0115] 作为像素10a、10b的变形例子,电路11如图7A、图7B所示也可以具有晶体管102的源极和漏极中的一个与电容器107的一个电极通过晶体管104电连接的结构。

[0116] 像素10a、10b、10c的变形可以实现使多个像素共同使用源极跟随电路的结构。例如采用图8所示的结构。图8是以像素10a为基本结构追加适当的构成要素而成的结构,也可以用于全局快门方式。通过多个像素共同使用源极跟随电路,可以减少每一个像素的晶体管数量。

[0117] 图8示出垂直方向上的四个像素共同使用复位电路(晶体管111)及源极跟随电路(晶体管105)的共享型像素电路的结构。像素10a’(像素10a’[1]至[4])除了像素10a所包括的构成要素以外还包括电容器109、晶体管110。

[0118] 电容器109的一个电极与晶体管104的源极和漏极中的另一个电连接。晶体管104的源极和漏极中的另一个与晶体管110的源极和漏极中的一个电连接。晶体管110的源极和漏极中的另一个与晶体管111的源极和漏极中的一个电连接。晶体管111的源极和漏极中的一个与晶体管105的栅极电连接。

[0119] 电容器109的另一个电极以及晶体管111的源极和漏极中的另一个与例如GND布线等基准电位线电连接。晶体管110的栅极与布线130电连接。晶体管111的栅极与布线131电连接。布线130(布线130[1]至[4])及布线131可以被用作控制各晶体管的导通的信号线。

[0120] 将连接有像素10a’[1]至[4]各自的晶体管110的源极和漏极中的另一个、晶体管111的源极和漏极中的一个及晶体管105的栅极的布线记为节点FD。此外,将晶体管104的源极和漏极中的另一个、电容器109的一个电极及晶体管110的源极和漏极中的一个连接的布线记为节点AD。节点AD具有保持在各像素中进行摄像的数据的功能。

[0121] 参照图9的时序图说明图8所示的共享型像素电路的工作。注意,该工作的方式是在所有的像素中同时进行积累工作的全局快门方式。

[0122] 期间T1至期间T3的工作可以参照像素10a的工作说明。注意,在积累工作中取得的数据保持在节点AD[1]至[4]中。

[0123] 在期间T4,在将布线131的电位设定为“H”时,晶体管111导通,节点FD的电位被复位。复位电位例如可以为GND或0V等。

[0124] 在期间T5,在将布线131的电位设定为“L”,将布线130[1]的电位设定为“H”,将布线128的电位设定为“H”时,晶体管110导通,节点AD[1]的电位分配于节点FD。此外,通过晶体管105的源极跟随工作及晶体管106的导通,根据节点FD的电位的电位被读出到布线129。

[0125] 由于在节点AD[2]至[4]中保持数据,所以通过在期间T6至T12反复进行上述工作,可以从像素10a’[1]至[4]读出数据。

[0126] 与上述说明同样地,像素10b及像素10c也可以采用共享型像素电路的结构。图10示出在垂直方向上包括四个像素的共享型像素电路中使用像素10b(像素10b’[1]至[4])的结构。图11示出在垂直方向上包括四个像素的共享型像素电路中使用像素10c的结构(像素10c’[1]至[4])。每个共享型像素电路都可以以图12所示的时序图进行工作。

[0127] 图13是说明本发明的一个方式的摄像装置的电路结构的方框图的一个例子。该摄像装置包括具有以矩阵状配置的像素10的像素阵列21、具有选择像素阵列21的行的功能的电路22(行驱动器)、具有从像素10读出数据的功能的电路23、供应电源电位的电路28。像素10可以使用像素10a、10b、10c及其变形例子中的任意个。

[0128] 电路23包括具有选择像素阵列21的列的功能的电路24(列驱动器)、用来对像素10的输出数据进行相关双采样处理的电路25(CDS电路)、具有将从电路25输出的模拟数据转换为数字数据的功能的电路26(A/D转换电路等)。

[0129] 电路23与布线129电连接,可以在将从像素10输出的数据转换为数字数据之后将该数据输出到外部。例如,输出目标也可以是神经网络、存储装置、显示装置、通信装置等。

[0130] 接着,说明像素电路工作的模拟结果。模拟中假设图1所示的像素10a及图2所示的像素10b算出节点FD的电位。

[0131] 用于模拟的参数如下,晶体管尺寸为L/W＝3μm/10μm(晶体管102、103、104)、L/W＝3μm/50μm(晶体管105、106),电容器107的电容值为200fF,电容器108的电容值为100fF(像素10a的未设定),光电转换器件101的电容值为20fF,复位电位1(V_{RS1})为20V,复位电位2(V_{RS2})为26V。此外,将施加到晶体管的栅极的电压设定为+26V或+46V作为“H”且设定为0V作为“L”。注意,电路模拟软件使用SPICE。

[0132] 图14A是根据图5A的时序图使像素10a工作时的模拟结果。横轴表示时间,纵轴(左侧)表示供应给栅极布线(GL1、GL2)的电压,纵轴(右侧)表示节点FD的电压。注意,GL1相当于布线125,且GL2相当于布线126。

[0133] 确认到:在对节点FD写入V_{RS1}之后,根据电容比施加V_{RS2},可以生成高电压(V_{RS1}+V_{RS2}’)。

[0134] 图14B是根据图5B的时序图使像素10b工作时的模拟结果。确认到:与像素10a同样地,在对节点FD写入V_{RS1}之后,根据电容比施加V_{RS2},可以生成高电压(V_{RS1}+V_{RS2}’)。

[0135] 从上述模拟结果可知,通过使用本发明的一个方式,可以在不使用高电压电源电路的情况下在像素中生成高电压,可以使雪崩光电二极管工作。

[0136] 本实施方式可以与其他实施方式的记载适当地组合。

[0137] (实施方式2)

[0138] 在本实施方式中对本发明的一个方式的摄像装置的结构例子等进行说明。

[0139] 图15A和图15B例示出摄像装置所具有的像素的结构。图15A示出像素具有层561及层562的叠层结构的例子。

[0140] 层561包括光电转换器件101。如图15C所示,光电转换器件101可以为层565a、层565b与层565c的叠层。

[0141] 图15C所示的光电转换器件101是pn结型光电二极管,例如,作为层565a可以使用p^+型半导体,作为层565b可以使用n型半导体,作为层565c可以使用n^+型半导体。或者,作为层565a也可以使用n^+型半导体,作为层565b也可以使用p型半导体,作为层565c也可以使用p^+型半导体。另外,光电转换器件101也可以是作为层565b使用i型半导体的pin结型光电二极管。

[0142] 上述pn结型光电二极管或pin结型光电二极管可以使用单晶硅而形成。另外,pin结型光电二极管可以使用非晶硅、微晶硅、多晶硅等的薄膜而形成。

[0143] 另外,层561中的光电转换器件101可以如图15D所示地采用层566a、层566b、层566c和层566d的叠层。图15D所示的光电转换器件101是雪崩光电二极管的一个例子,层566a、层566d相当于电极,层566b、层566c相当于光电转换部。

[0144] 层566a优选使用低电阻金属层等。例如,可以使用铝、钛、钨、钽、银或其叠层。

[0145] 层566d优选使用对可见光具有高透光性的导电层。例如,可以使用铟氧化物、锡氧化物、锌氧化物、铟锡氧化物、镓锌氧化物、铟镓锌氧化物或石墨烯等。另外,可以省略层566d。

[0146] 光电转换部的层566b、566c例如可以具有硒类材料作为光电转换层的pn结型光电二极管的结构。优选的是,作为层566b使用p型半导体的硒类材料,作为层566c使用n型半导体的镓氧化物等。

[0147] 使用硒类材料的光电转换器件对可见光具有高外部量子效率。该光电转换器件可以利用雪崩倍增而增加相对于入射光的量的电子放大量。另外,硒类材料具有高光吸收系数,所以在生产上具有优点,诸如可以以薄膜制造光电转换层等。硒类材料的薄膜可以通过真空蒸镀法或溅射法等形成。

[0148] 作为硒类材料可以使用单晶硒或多晶硒等结晶性硒、非晶硒、铜、铟、硒的化合物(CIS)或者铜、铟、镓、硒的化合物(CIGS)等。

[0149] n型半导体优选由带隙宽且对可见光具有透光性的材料形成。例如,可以使用锌氧化物、镓氧化物、铟氧化物、锡氧化物或者上述物质混在一起的氧化物等。另外,这些材料也具有空穴注入阻挡层的功能,可以减少暗电流。

[0150] 另外,层561中的光电转换器件101可以如图15E所示地采用层567a、层567b、层567c、层567d和层567e的叠层。图15E所示的光电转换器件101是有机光导电膜的一个例子,层567a及层567e相当于电极,层567b、层567c、层567d相当于光电转换部。

[0151] 光电转换部的层567b和层567d中的任一个可以为空穴传输层、另一个可以为电子传输层。另外,层567c可以为光电转换层。

[0152] 作为空穴传输层,例如可以使用氧化钼等。作为电子传输层,例如可以使用C60、C70等富勒烯或其衍生物等。

[0153] 作为光电转换层,可以使用n型有机半导体和p型有机半导体的混合层(本体异质结结构)。

[0154] 图15A所示的层562例如可以使用硅衬底。该硅衬底包括Si晶体管等。通过使用该Si晶体管除了可以形成像素电路之外还可以形成驱动该像素电路的电路、图像信号的读出

电路、图像处理电路等。具体而言,可以将实施方式1所说明的像素电路及外围电路(像素10、电路22、23、28等)所包括的晶体管的一部分或全部设置在层562中。

[0155] 另外,像素也可以如图15B所示地采用层561、层563及层562的叠层结构。

[0156] 层563可以包括OS晶体管(例如,像素10a的晶体管102、103、104等)。此时,层562优选包括Si晶体管(例如,像素10a的晶体管105、106等)。另外,也可以将实施方式1所说明的外围电路所包括的一部分晶体管设置在层563中。

[0157] 通过采用该结构,可以使构成像素电路的构成要素及外围电路分散到多个层,将该构成要素彼此重叠或者该构成要素与该外围电路重叠而设置,所以可以减小摄像装置的面积。另外,在图15B的结构中,也可以将层562作为支撑衬底且在层561及层563设置像素10及外围电路。

[0158] 作为用于OS晶体管的半导体材料,可以使用能隙为2eV以上,优选为2.5eV以上,更优选为3eV以上的金属氧化物。典型的有含有铟的氧化物半导体等,例如,可以使用后面提到的CAAC-OS(C-Axis Aligned Crystalline Oxide Semiconductor)或CAC(Cloud-Aligned Composite)-OS等。CAAC-OS中构成晶体的原子稳定,适用于重视可靠性的晶体管等。CAC-OS呈现高迁移率特性,适用于进行高速驱动的晶体管等。

[0159] 由于OS晶体管的半导体层具有大能隙,所以呈现极低的关态电流特性,仅为几yA/μm(每沟道宽度1μm的电流值)。与Si晶体管不同,OS晶体管不会发生碰撞电离、雪崩击穿、短沟道效应等,因此能够形成具有高耐压性和高可靠性的电路。此外,Si晶体管所引起的起因于结晶性的不均匀的电特性不均匀不容易产生在OS晶体管中。

[0160] 作为OS晶体管中的半导体层,例如可以采用包含铟、锌及M(选自铝、钛、镓、锗、钇、锆、镧、铈、锡、钕或铪等金属)的以“In-M-Zn类氧化物”表示的膜。

[0161] 当构成半导体层的氧化物半导体为In-M-Zn类氧化物时,优选用来形成In-M-Zn氧化物的溅射靶材的金属元素的原子数比满足In≥M及Zn≥M。这种溅射靶材的金属元素的原子数比优选为In:M:Zn=1:1:1、In:M:Zn=1:1:1.2、In:M:Zn=3:1:2、In:M:Zn=4:2:3、In:M:Zn=4:2:4.1、In:M:Zn=5:1:6、In:M:Zn=5:1:7、In:M:Zn=5:1:8等。注意,所形成的半导体层的原子数比分别有可能在上述溅射靶材中的金属元素的原子数比的±40%的范围内变动。

[0162] 作为半导体层,使用载流子密度低的氧化物半导体。例如,作为半导体层可以使用载流子密度为$1\times10^{17}/cm^3$以下,优选为$1\times10^{15}/cm^3$以下,更优选为$1\times10^{13}/cm^3$以下,进一步优选为$1\times10^{11}/cm^3$以下,更进一步优选为小于$1\times10^{10}/cm^3$,$1\times10^{-9}/cm^3$以上的氧化物半导体。将这样的氧化物半导体称为高纯度本征或实质上高纯度本征的氧化物半导体。该氧化物半导体的缺陷态密度低,因此可以说是具有稳定的特性的氧化物半导体。

[0163] 注意,本发明不局限于上述记载,可以根据所需的晶体管的半导体特性及电特性(场效应迁移率、阈值电压等)来使用具有适当的组成的材料。另外,优选适当地设定半导体层的载流子密度、杂质浓度、缺陷密度、金属元素与氧的原子数比、原子间距离、密度等,以得到所需的晶体管的半导体特性。

[0164] 当构成半导体层的氧化物半导体包含第14族元素之一的硅或碳时,氧空位增加,会使该半导体层变为n型。因此,将半导体层中的硅或碳的浓度(通过二次离子质谱分析法测得的浓度)设定为$2\times10^{18}atoms/cm^3$以下,优选为$2\times10^{17}atoms/cm^3$以下。

[0165] 另外,有时当碱金属及碱土金属与氧化物半导体键合时生成载流子,而使晶体管的关态电流增大。因此,将半导体层的碱金属或碱土金属的浓度(通过二次离子质谱分析法测得的浓度)设定为1×10^{18}atoms/cm^{3}以下,优选为2×10^{16}atoms/cm^{3}以下。

[0166] 另外,当构成半导体层的氧化物半导体含有氮时生成作为载流子的电子,载流子密度增加而容易n型化。其结果是,使用含有氮的氧化物半导体的晶体管容易具有常开启特性。因此,半导体层的氮浓度(通过二次离子质谱分析法测得的浓度)优选为5×10^{18}atoms/cm^{3}以下。

[0167] 另外,当构成半导体层的氧化物半导体包含氢时,氢与键合于金属原子的氧起反应生成水,因此有时在氧化物半导体中形成氧空位。在氧化物半导体中的沟道形成区域包含氧空位的情况下,晶体管有可能具有常开启特性。再者,有时氢进入氧空位中而成的缺陷被用作供体而生成作为载流子的电子。此外,氢的一部分键合到与金属原子键合的氧而生成作为载流子的电子。因此,使用包含较多的氢的氧化物半导体的晶体管容易具有常开启特性。

[0168] 氢进入氧空位中而成的缺陷会被用作氧化物半导体的供体。然而,定量地评价该缺陷是困难的。于是,在氧化物半导体中,有时不是根据供体浓度而是根据载流子浓度进行评价。由此,在本说明书等中,有时作为氧化物半导体的参数,不采用供体浓度而采用假定为不被施加电场的状态的载流子浓度。也就是说,本说明书等所记载的“载流子浓度”有时可以称为“供体浓度”。

[0169] 由此,优选尽可能减少氧化物半导体中的氢。具体而言,在氧化物半导体中,利用二次离子质谱(SIMS:Secondary Ion Mass Spectrometry)测得的氢浓度低于1×10^{20}atoms/cm^3,优选低于1×10^{19}atoms/cm^3,更优选低于5×10^{18}atoms/cm^3,进一步优选低于1×10^{18}atoms/cm^3。通过将氢等杂质被充分减少的氧化物半导体用于晶体管的沟道形成区域,可以赋予稳定的电特性。

[0170] 另外,半导体层例如也可以具有非单晶结构。非单晶结构例如包括具有c轴取向的结晶的CAAC-OS(C-Axis Aligned Crystalline Oxide Semiconductor)、多晶结构、微晶结构或非晶结构。在非单晶结构中,非晶结构的缺陷态密度最高,而CAAC-OS的缺陷态密度最低。

[0171] 非晶结构的氧化物半导体膜例如具有无秩序的原子排列且不具有结晶成分。或者,非晶结构的氧化物半导体膜例如是完全的非晶结构且不具有结晶部。

[0172] 此外,半导体层也可以为具有非晶结构的区域、微晶结构的区域、多晶结构的区域、CAAC-OS的区域和单晶结构的区域中的两种以上的混合膜。混合膜有时例如具有包括上述区域中的两种以上的区域的单层结构或叠层结构。

[0173] 下面,对非单晶半导体层的一个方式的CAC(Cloud-Aligned Composite)-OS的构成进行说明。

[0174] CAC-OS例如是指包含在氧化物半导体中的元素不均匀地分布的构成,其中包含不均匀地分布的元素的材料的尺寸为0.5nm以上且10nm以下,优选为1nm以上且2nm以下或近似的尺寸。注意,在下面也将在氧化物半导体中一个或多个金属元素不均匀地分布且包含该金属元素的区域以0.5nm以上且10nm以下,优选为1nm以上且2nm以下或近似的尺寸混合的状态称为马赛克(mosaic)状或补丁(patch)状。

[0175] 氧化物半导体优选至少包含铟。尤其优选包含铟及锌。除此之外,也可以还包含选自铝、镓、钇、铜、钒、铍、硼、硅、钛、铁、镍、锗、锆、钼、镧、铈、钕、铪、钽、钨和镁等中的一种或多种。

[0176] 例如,In-Ga-Zn氧化物中的CAC-OS(在CAC-OS中,尤其可以将In-Ga-Zn氧化物称为CAC-IGZO)是指材料分成铟氧化物(以下,称为InO_{X1}(X1为大于0的实数))或铟锌氧化物(以下,称为$In_{X2}Zn_{Y2}O_{Z2}$(X2、Y2及Z2为大于0的实数))以及镓氧化物(以下,称为GaO_{X3}(X3为大于0的实数))或镓锌氧化物(以下,称为$Ga_{X4}Zn_{Y4}O_{Z4}$(X4、Y4及Z4为大于0的实数))等而成为马赛克状,且马赛克状的InO_{X1}或$In_{X2}Zn_{Y2}O_{Z2}$均匀地分布在膜中的构成(以下,也称为云状)。

[0177] 换言之,CAC-OS是具有以GaO_{X3}为主要成分的区域和以$In_{X2}Zn_{Y2}O_{Z2}$或InO_{X1}为主要成分的区域混在一起的构成的复合氧化物半导体。在本说明书中,例如,当第一区域的In与元素M的原子数比大于第二区域的In与元素M的原子数比时,第一区域的In浓度高于第二区域。

[0178] 注意,IGZO是通称,有时是指包含In、Ga、Zn及O的化合物。作为典型例子,可以举出以$InGaO_3(ZnO)_{m1}$(m1为自然数)或$In_{(1+x0)}Ga_{(1-x0)}O_3(ZnO)_{m0}$(-1≤x0≤1,m0为任意数)表示的结晶性化合物。

[0179] 上述结晶性化合物具有单晶结构、多晶结构或CAAC结构。CAAC结构是多个IGZO的纳米晶具有c轴取向性且在a-b面上以不取向的方式连接的结晶结构。

[0180] 另一方面,CAC-OS与氧化物半导体的材料构成有关。CAC-OS是指如下构成:在包含In、Ga、Zn及O的材料构成中,一部分中观察到以Ga为主要成分的纳米粒子状区域,一部分中观察到以In为主要成分的纳米粒子状区域,并且,这些区域以马赛克状无规律地分散。因此,在CAC-OS中,结晶结构是次要因素。

[0181] CAC-OS不包含组成不同的两种以上的膜的叠层结构。例如,不包含由以In为主要成分的膜与以Ga为主要成分的膜的两层构成的结构。

[0182] 注意,有时观察不到以GaO_{X3}为主要成分的区域与以$In_{X2}Zn_{Y2}O_{Z2}$或InO_{X1}为主要成分的区域之间的明确的边界。

[0183] 在CAC-OS中包含选自铝、钇、铜、钒、铍、硼、硅、钛、铁、镍、锗、锆、钼、镧、铈、钕、铪、钽、钨和镁等中的一种或多种以代替镓的情况下,CAC-OS是指如下构成:一部分中观察到以该金属元素为主要成分的纳米粒子状区域以及一部分中观察到以In为主要成分的纳米粒子状区域以马赛克状无规律地分散。

[0184] CAC-OS例如可以通过在对衬底不进行意图性的加热的条件下利用溅射法来形成。在利用溅射法形成CAC-OS的情况下,作为沉积气体,可以使用选自惰性气体(典型的是氩)、氧气体和氮气体中的一种或多种。另外,成膜时的沉积气体的总流量中的氧气体的流量比越低越好,例如,将氧气体的流量比设定为0%以上且低于30%,优选为0%以上且10%以下。

[0185] CAC-OS具有如下特征:通过根据X射线衍射(XRD:X-ray diffraction)测定法之一的Out-of-plane法利用θ/2θ扫描进行测定时,观察不到明确的峰值。也就是说,根据X射线衍射测定,可知在测定区域中没有a-b面方向及c轴方向上的取向。

[0186] 另外,在通过照射束径为1nm的电子束(也称为纳米束)而取得的CAC-OS的电子衍射图案中,观察到环状的亮度高的区域(环状区域)以及在该环状区域内的多个亮点。由此,

根据电子衍射图案,可知CAC-OS的结晶结构具有在平面方向及截面方向上没有取向的nc(nano-crystal)结构。

[0187] 另外,例如在In-Ga-Zn氧化物的CAC-OS中,根据通过能量分散型X射线分析法(EDX:Energy Dispersive X-ray spectroscopy)取得的EDX面分析(EDX-mapping)图像,可确认到:具有以GaO_{X3}等为主要成分的区域及以$In_{X2}Zn_{Y2}O_{Z2}$或InO_{X1}为主要成分的区域不均匀地分布而混合的构成。

[0188] CAC-OS的结构与金属元素均匀地分布的IGZO化合物不同,具有与IGZO化合物不同的性质。换言之,CAC-OS具有以GaO_{X3}等为主要成分的区域及以$In_{X2}Zn_{Y2}O_{Z2}$或InO_{X1}为主要成分的区域互相分离且以各元素为主要成分的区域为马赛克状的构成。

[0189] 在此,以$In_{X2}Zn_{Y2}O_{Z2}$或InO_{X1}为主要成分的区域的导电性高于以GaO_{X3}等为主要成分的区域。换言之,当载流子流过以$In_{X2}Zn_{Y2}O_{Z2}$或InO_{X1}为主要成分的区域时,呈现氧化物半导体的导电性。因此,当以$In_{X2}Zn_{Y2}O_{Z2}$或InO_{X1}为主要成分的区域在氧化物半导体中以云状分布时,可以实现高场效应迁移率(μ)。

[0190] 另一方面,以GaO_{X3}等为主要成分的区域的绝缘性高于以$In_{X2}Zn_{Y2}O_{Z2}$或InO_{X1}为主要成分的区域。换言之,当以GaO_{X3}等为主要成分的区域在氧化物半导体中分布时,可以抑制泄漏电流而实现良好的开关工作。

[0191] 因此,当将CAC-OS用于半导体元件时,通过起因于GaO_{X3}等的绝缘性及起因于$In_{X2}Zn_{Y2}O_{Z2}$或InO_{X1}的导电性的互补作用可以实现高通态电流(I_{on})及高场效应迁移率(μ)。

[0192] 另外,使用CAC-OS的半导体元件具有高可靠性。因此,CAC-OS适用于各种半导体装置的构成材料。

[0193] 图16A是说明图15A所示的像素的截面的一个例子的图。作为光电转换器件101,层561包括以硅用作光电转换层的pn结型光电二极管。层562包括Si晶体管,图16A以像素10b为例而示出构成像素电路的晶体管102、104。

[0194] 在光电转换器件101中,可以将层565a为p^+型区域、将层565b为n型区域且将层565c为n^+型区域。另外,层565b设置有使电源线与层565c连接的区域536。例如,区域536可以为p^+型区域。

[0195] 图16A所示的Si晶体管是在硅衬底540中具有沟道形成区域的鳍型晶体管,图17A示出沟道宽度方向的截面。Si晶体管也可以是图17B所示的平面型晶体管。

[0196] 另外,如图17C所示Si晶体管也可以是包括硅薄膜的半导体层545的晶体管。例如,半导体层545可以使用在硅衬底540上的绝缘层546上形成的单晶硅(SOI(Silicon on Insulator:绝缘体上硅))。

[0197] 图16A示出通过贴合技术使层561的构成要素与层562的构成要素电连接的例子。

[0198] 层561上设置有绝缘层542、导电层533及导电层534。导电层533及导电层534具有埋入绝缘层542中的区域。导电层533与层565a电连接。导电层534与区域536电连接。另外,以其高度都一致的方式绝缘层542、导电层533以及导电层534的表面被平坦化。

[0199] 层562上设置有绝缘层541、导电层531及导电层532。导电层531及导电层532具有埋入绝缘层541中的区域。导电层532与电源线电连接。导电层531与晶体管104的源极或漏极电连接。另外,以其高度都一致的方式绝缘层541、导电层531以及导电层532的表面被平坦化。

[0200] 在此,导电层531及导电层533的主要成分优选为相同的金属元素。导电层532及导电层534的主要成分优选为相同的金属元素。另外,绝缘层541及绝缘层542优选由相同的成分构成。

[0201] 例如,作为导电层531、532、533、534可以使用Cu、Al、Sn、Zn、W、Ag、Pt或Au等。从接合的容易性的观点来看,优选使用Cu、Al、W或Au。另外,绝缘层541、542可以使用氧化硅、氧氮化硅、氮氧化硅、氮化硅、氮化钛等。

[0202] 换言之,优选的是,作为导电层531和导电层533的组合以及导电层532和导电层534的组合都使用与上述金属材料相同的金属材料。另外,优选的是,作为绝缘层541及绝缘层542都使用与上述绝缘材料相同的绝缘材料。通过采用上述结构,可以进行以层561和层562的边界为贴合位置的贴合。

[0203] 通过上述贴合工序,可以获得导电层531与导电层533的组合及导电层532与导电层534的组合的各电连接。另外,可以获得绝缘层541与绝缘层542的有机械强度的连接。

[0204] 当接合金属层时,可以利用表面活化接合法。在该方法中,通过溅射处理等去除表面的氧化膜及杂质吸附层等并使清洁化且活化了的表面接触而接合。或者,可以利用并用温度及压力使表面接合的扩散接合法等。上述方法都可以发生原子级的结合,因此可以获得电气上和机械上都优异的接合。

[0205] 另外,当接合绝缘层时,可以利用亲水性接合法等,在该方法中,在通过抛光等获得高平坦性之后,使利用氧等离子体等进行过亲水性处理的表面接触而暂时接合,利用热处理进行脱水,由此进行正式接合。亲水性接合法也发生原子级的结合,因此可以获得机械上优异的接合。

[0206] 在贴合层561与层562的情况下,由于在各接合面绝缘层与金属层是混合的,所以,例如,组合表面活化接合法及亲水性接合法即可。

[0207] 例如,可以采用在进行抛光之后使表面清洁化,对金属层的表面进行防氧化处理,然后进行亲水性处理来进行接合的方法等。另外,也可以作为金属层的表面使用Au等难氧化性金属,进行亲水性处理。另外,也可以使用上述方法以外的接合方法。

[0208] 图16B是作为图15A所示的像素的层561使用以硒类材料用作光电转换层的pn结型光电二极管时的截面图。作为一个电极包括层566a,作为光电转换层包括层566b、566c,作为另一个电极包括层566d。

[0209] 在此情况下,层561可以直接设置在层562上。层566a与晶体管104的源极或漏极电连接。层566d通过导电层537与电源线电连接。在将有机光导电膜用于层561的情况下,与晶体管的连接方式同于上述方式。

[0210] 图18A是说明图15B所示的像素的截面的一个例子的图。层561包括作为光电转换器件101的以硅用作光电转换层的pn结型光电二极管。层562包括Si晶体管,图18A以像素10b为例而示出构成像素电路的晶体管105、106。层563包括OS晶体管,图18A示出构成像素电路的晶体管102、104。并且,示出层561与层563通过贴合工序得到电连接的结构例子。

[0211] 图19A示出详细的OS晶体管。图19A所示的OS晶体管具有通过在氧化物半导体层及导电层的叠层上设置绝缘层而设置到达该氧化物半导体层的槽来形成源电极205及漏电极206的自对准型结构。

[0212] 除了形成在氧化物半导体层的沟道形成区域、源区域203及漏区域204以外,OS晶

体管还可以包括栅电极201、栅极绝缘膜202。在该槽中至少设置栅极绝缘膜202及栅电极201。在该槽中也可以还设置氧化物半导体层207。

[0213] 如图19B所示,OS晶体管也可以采用使用栅电极201作为掩模在氧化物半导体层形成源区域及漏区域的自对准型结构。

[0214] 或者,如图19C所示,可以采用具有源电极205或漏电极206与栅电极201重叠的区域的非自对准型的顶栅极型晶体管。

[0215] 晶体管102、104包括背栅极535,但也可以不包括背栅极。如图19D所示的晶体管的沟道宽度方向的截面图那样,背栅极535也可以与相对的晶体管的前栅极电连接。作为一个例子,图19D中以图18A所示的晶体管为例进行图示,其他结构的晶体管也是同样的。另外,也可以采用能够对背栅极535供应与前栅极不同的固定电位的结构。

[0216] 在形成OS晶体管的区域和形成Si晶体管的区域之间设置具有防止氢的扩散的功能的绝缘层543。设置在晶体管105、106的沟道形成区域附近的绝缘层中的氢使硅的悬空键终结。另一方面,设置在晶体管102、104的晶体管的沟道形成区域附近的绝缘层中的氢有可能成为在氧化物半导体层中生成载流子的原因之一。

[0217] 通过由绝缘层543将氢封闭在一个层中,可以提高晶体管105、106的可靠性。同时,由于抑制氢从一个层扩散到另一个层,所以可以提高晶体管102、104的可靠性。

[0218] 绝缘层543例如可以使用氧化铝、氧氮化铝、氧化镓、氧氮化镓、氧化钇、氧氮化钇、氧化铪、氧氮化铪、氧化钇稳定氧化锆(YSZ)等。

[0219] 图18B是说明作为图15B所示的像素的层561使用以硒类材料用作光电转换层的pn结型光电二极管的情况的截面图。层561可以直接设置在层563上。层561、562、563的详细内容可以参照上述说明。注意,在将有机光导电膜用于层561的情况下,与晶体管的连接方式同于上述方式。

[0220] 图20A是示出在本发明的一个方式的摄像装置的像素上附加滤色片等的例子的立体图。该立体图还示出多个像素的截面。在形成光电转换器件101的层561上形成绝缘层580。绝缘层580可以使用对可见光具有高透光性的氧化硅膜等。此外,也可以作为钝化膜层叠氮化硅膜。另外,也可以作为抗反射膜层叠氧化铪等的介电膜。

[0221] 在绝缘层580上也可以形成有遮光层581。遮光层581具有防止透过上部的滤色片的光的混合的功能。作为遮光层581,可以使用铝、钨等的金属层。另外,也可以层叠该金属层与具有抗反射膜的功能的介电膜。

[0222] 在绝缘层580及遮光层581上也可以设置被用作平坦化膜的有机树脂层582。另外,在每个像素中形成滤色片583(滤色片583a、583b、583c)。例如,使滤色片583a、583b及583c具有R(红色)、G(绿色)、B(蓝色)、Y(黄色)、C(青色)和M(品红色)等颜色,由此可以获得彩色图像。

[0223] 在滤色片583上也可以设置对可见光具有透光性的绝缘层586等。

[0224] 此外,如图20B所示,也可以使用光学转换层585代替滤色片583。通过采用这种结构,可以形成能够获得各种各样的波长区域内的图像的摄像装置。

[0225] 例如,当作为光学转换层585使用阻挡可见光线的波长以下的光的滤光片时,可以获得红外线摄像装置。当作为光学转换层585使用阻挡近红外线的波长以下的光的滤色片时,可以获得远红外线摄像装置。另外,当作为光学转换层585使用阻挡可见光线的波长以

上的光的滤光片,可以获得紫外线摄像装置。

[0226] 另外,通过将闪烁体用于光学转换层585,可以形成用于X射线摄像装置等的获得使辐射强度可视化的图像的摄像装置。当透过拍摄对象的X射线等辐射线入射到闪烁体时,由于光致发光现象而转换为可见光线或紫外光线等的光(荧光)。通过由光电转换器件101检测该光来获得图像数据。此外,也可以将该结构的摄像装置用于辐射探测器等。

[0227] 闪烁体含有:当闪烁体被照射X射线或伽马射线等辐射线时吸收该辐射线的能量而发射可见光或紫外线的物质。例如,可以使用将Gd_2O_2S:Tb、Gd_2O_2S:Pr、Gd_2O_2S:Eu、BaFCl:Eu、NaI、CsI、CaF_2、BaF_2、CeF_3、LiF、LiI、ZnO等分散到树脂或陶瓷中的材料。

[0228] 另外,在使用硒类材料的光电转换器件101中,由于可以将X射线等辐射线直接转换为电荷,因此可以不使用闪烁体。

[0229] 另外,如图20C所示,在滤色片583上也可以设置有微透镜阵列584。透过微透镜阵列584所具有的各透镜的光经由设置在其下的滤色片583而照射到光电转换器件101。此外,也可以在图20B所示的光学转换层585上设置有微透镜阵列584。

[0230] 以下,说明收纳图像传感器芯片的封装及相机模块的一个例子。作为该图像传感器芯片可以使用上述摄像装置的结构。

[0231] 图21A1是收纳图像传感器芯片的封装的顶面一侧的外观立体图。该封装包括使图像传感器芯片450(参照图21A3)固定的封装衬底410、玻璃盖板420及贴合它们的粘合剂430等。

[0232] 图21A2是该封装的底面一侧的外观立体图。在封装的底面包括以焊球为凸块440的BGA(Ball grid array;球栅阵列)。注意,不局限于BGA,也可以包括LGA(Land grid array:地栅阵列)、PGA(Pin Grid Array:针栅阵列)等。

[0233] 图21A3是省略玻璃盖板420及粘合剂430的一部分而图示的封装的立体图。在封装衬底410上形成电极焊盘460,电极焊盘460通过通孔与凸块440电连接。电极焊盘460通过引线470与图像传感器芯片450电连接。

[0234] 另外,图21B1是将图像传感器芯片收纳在透镜一体型封装的相机模块的顶面一侧的外观立体图。该相机模块包括使图像传感器芯片451固定的封装衬底411、透镜盖421及透镜435等。另外,在封装衬底411与图像传感器芯片451(参照图21B3)之间设置有具有摄像装置的驱动电路及信号转换电路等的功能的IC芯片490(参照图21B3),具有作为SiP(Systemin package:系统封装)的结构。

[0235] 图21B2是该相机模块的底面一侧的外观立体图。封装衬底411的底面及侧面具有设置有收纳用连接盘441的QFN(Quad flat no-lead package:四侧无引脚扁平封装)的结构。注意,该结构是一个例子,也可以设置QFP(Quad flat package:四侧引脚扁平封装)或上述BGA。

[0236] 图21B3是省略透镜盖421及透镜435的一部分而图示的模块的立体图。连接盘441与电极焊盘461电连接,电极焊盘461通过引线471与图像传感器芯片451或IC芯片490电连接。

[0237] 通过将图像传感器芯片收纳在上述那样的方式的封装,容易安装在印刷电路板等,由此可以将图像传感器芯片组装在各种半导体装置、电子设备。

[0238] 本实施方式可以与其他实施方式的记载适当地组合。

[0239] (实施方式3)

[0240] 作为可以使用根据本发明的一个方式的摄像装置的电子设备,可以举出显示装置、个人计算机、具备记录媒体的图像存储装置或图像再现装置、移动电话机、包括便携式的游戏机、便携式数据终端、电子书阅读器、拍摄装置诸如视频摄像机或数码照相机等、护目镜型显示器(头戴式显示器)、导航系统、音频再现装置(汽车音响系统、数字音频播放器等)、复印机、传真机、打印机、多功能打印机、自动柜员机(ATM)以及自动售货机等。图22A至图22F示出这些电子设备的具体例子。

[0241] 图22A是移动电话机的一个例子,该移动电话机包括外壳981、显示部982、操作按钮983、外部连接接口984、扬声器985、麦克风986、摄像头987等。该移动电话机在显示部982具有触摸传感器。通过用手指或触屏笔等触摸显示部982可以进行打电话或输入文字等各种操作。本发明的一个方式的摄像装置可以适用于在该移动电话机中用来获取图像的要素。

[0242] 图22B是便携式数据终端,该便携式数据终端包括外壳911、显示部912、扬声器913、摄像头919等。通过显示部912所具有的触摸面板功能可以输入且输出信息。另外,可以从由摄像头919获取的图像中识别出文字等,并可以使用扬声器913以语音输出该文字。本发明的一个方式的摄像装置可以适用于在该便携式数据终端中用来获取图像的要素。

[0243] 图22C是监控摄像机,该监控摄像机包括支架951、摄像单元952及保护罩953等。在摄像单元952中设置旋转机构等,通过设置在天花板可以拍摄周围。本发明的一个方式的摄像装置可以适用于在该摄像单元中用来获取图像的要素。注意,“监控摄像机”是一般名称,不局限于其用途。例如,具有作为监控摄像机的功能的装置被称为摄影机或视频摄像机。

[0244] 图22D是视频摄像机,该视频摄像机包括第一外壳971、第二外壳972、显示部973、操作键974、透镜975、连接部976、扬声器977、麦克风978等。操作键974及透镜975设置在第一外壳971中,显示部973设置在第二外壳972中。本发明的一个方式的摄像装置可以适用于在该视频摄像机中用来获取图像的构成要素。

[0245] 图22E是数码照相机,该数码照相机包括外壳961、快门按钮962、麦克风963、发光部967以及透镜965等。本发明的一个方式的摄像装置可以适用于在该数码照相机中用来获取图像的构成要素。

[0246] 图22F是手表型信息终端,该手表型信息终端包括显示部932、外壳兼腕带933以及摄像头939等。显示部932也可以包括用来进行信息终端的操作的触摸面板。显示部932及外壳兼腕带933具有柔性,并且适合佩戴于身体。本发明的一个方式的摄像装置可以适用于在该信息终端中用来获取图像的构成要素。

[0247] 本实施方式可以与其他实施方式的记作适当地组合。

[0248] [符号说明]

[0249] 10:像素、10a:像素、10b:像素、10c:像素、11:电路、12:电路、21:像素阵列、22:电路、23:电路、24:电路、25:电路、26:电路、28:电路、101:光电转换器件、102:晶体管、103:晶体管、104:晶体管、105:晶体管、106:晶体管、107:电容器、108:电容器、109:电容器、110:晶体管、111:晶体管、121:布线、122:布线、123:布线、124:布线、125:布线、126:布线、127:布线、128:布线、129:布线、130:布线、131:布线、201:栅电极、202:栅极绝缘膜、203:源区域、204:漏区域、205:源电极、206:漏电极、207:氧化物半导体层、410:封装衬底、411:封装衬

底、420:玻璃盖板、421:透镜盖、430:粘合剂、435:透镜、440:凸块、441:连接盘、450:图像传感器芯片、451:图像传感器芯片、460:电极焊盘、461:电极焊盘、470:引线、471:引线、490:IC芯片、531:导电层、532:导电层、533:导电层、534:导电层、535:背栅极、536:区域、537:导电层、540:硅衬底、541:绝缘层、542:绝缘层、543:绝缘层、545:半导体层、546:绝缘层、561:层、562:层、563:层、565a:层、565b:层、565c:层、566a:层、566b:层、566c:层、566d:层、567a:层、567b:层、567c:层、567d:层、567e:层、580:绝缘层、581:遮光层、582:有机树脂层、583:滤色片、583a:滤色片、583b:滤色片、583c:滤色片、584:微透镜阵列、585:光学转换层、586:绝缘层、911:外壳、912:显示部、913:扬声器、919:照相机、932:显示部、933:外壳兼腕带、939:照相机、951:支架、952:摄像单元、953:保护罩、961:外壳、962:快门按钮、963:麦克风、965:透镜、967:发光部、971:外壳、972:外壳、973:显示部、974:操作键、975:透镜、976:连接部、977:扬声器、978:麦克风、981:外壳、982:显示部、983:操作按钮、984:外部连接端口、985:扬声器、986:麦克风、987:照相机

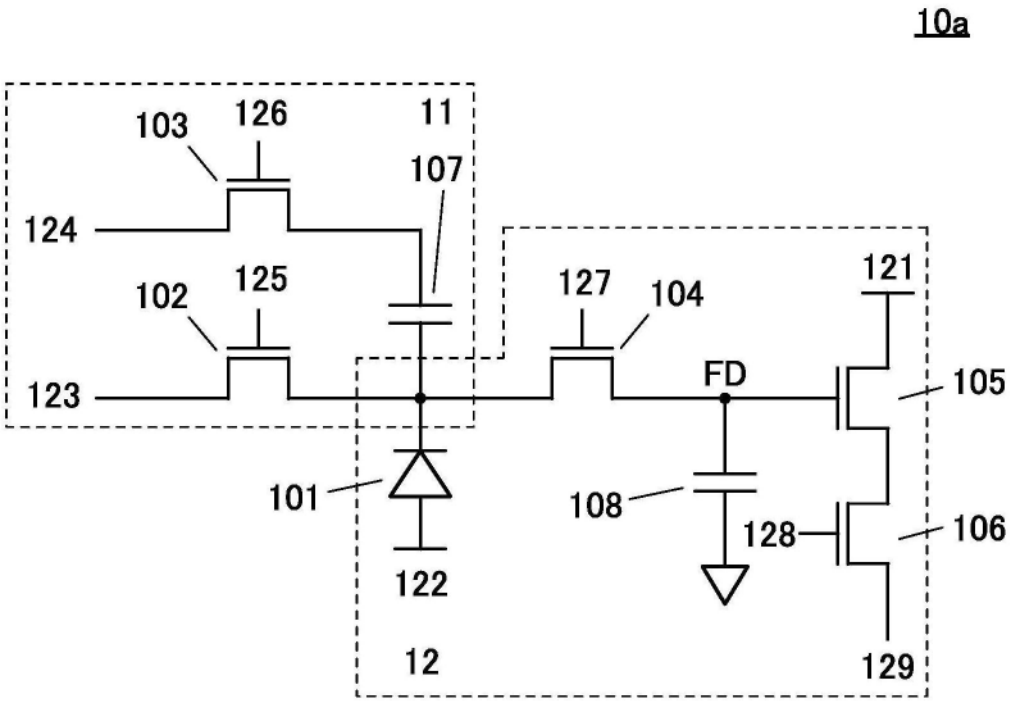

10a
103
126
11
107
124
102
125
127
104
121
123
FD
105
101
108
128
106
122
12
129

图1

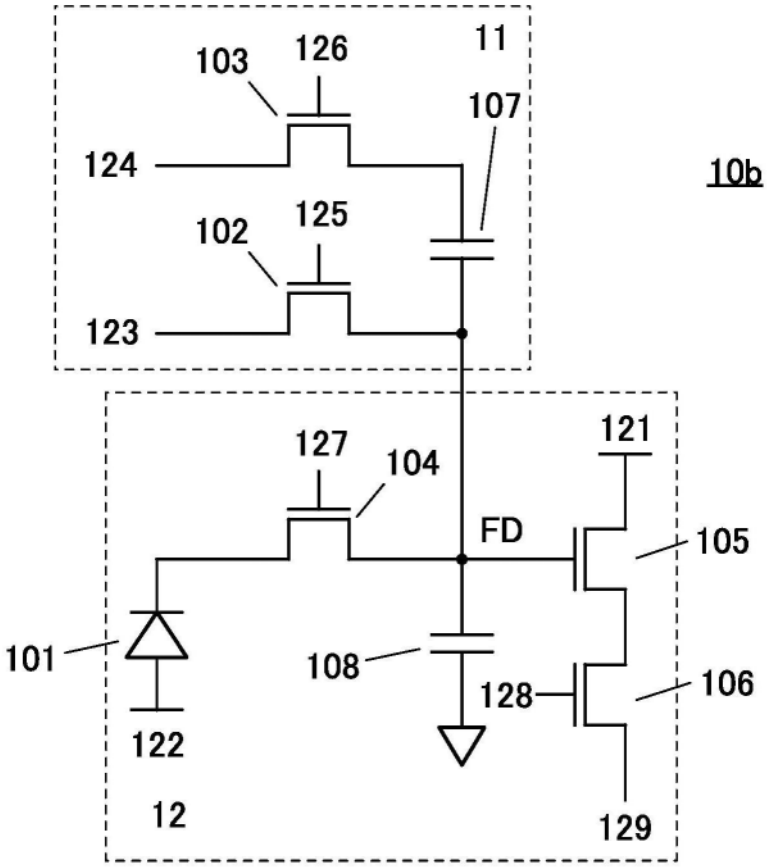

103
126
11
107
124
10b
102
125
123
127
104
121
FD
105
101
108
128
106
122
12
129

图2

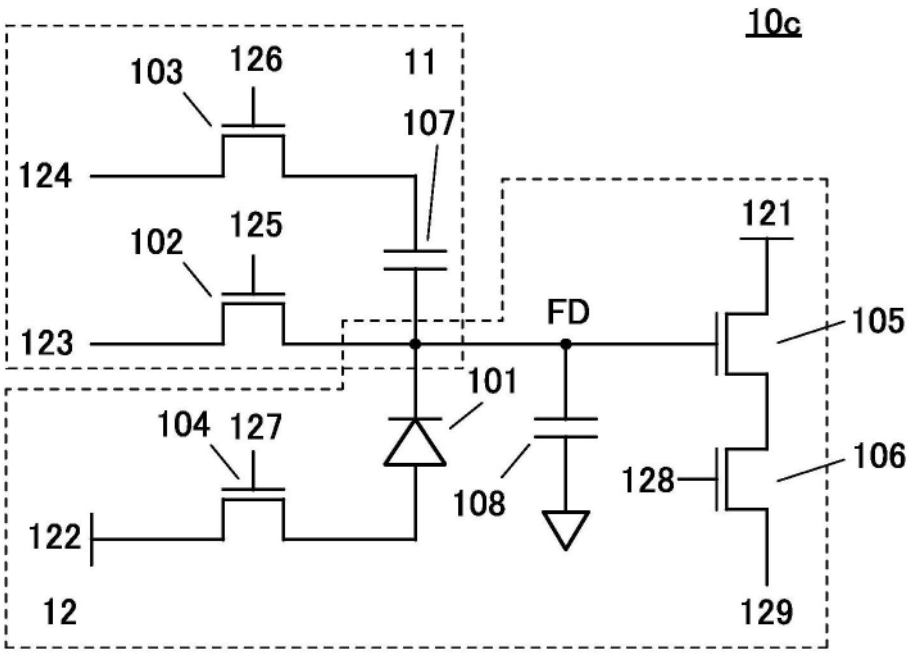

10c
103
126
11
107
124
102
125
121
FD
105
123
101
104
127
108
128
106
122
12
129

图3

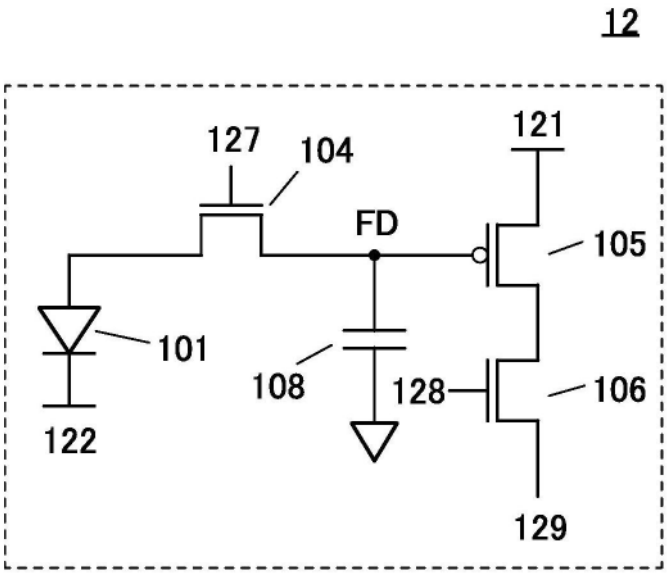

12
127
104
121
FD
105
101
108
128
106
122
129

图4A

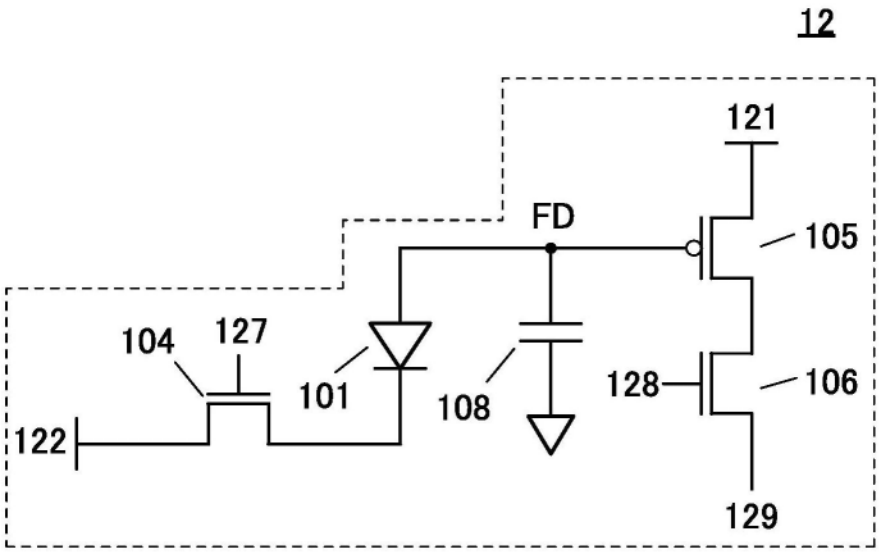

12
121
FD
105
104
127
101
108
128
106
122
129

图4B

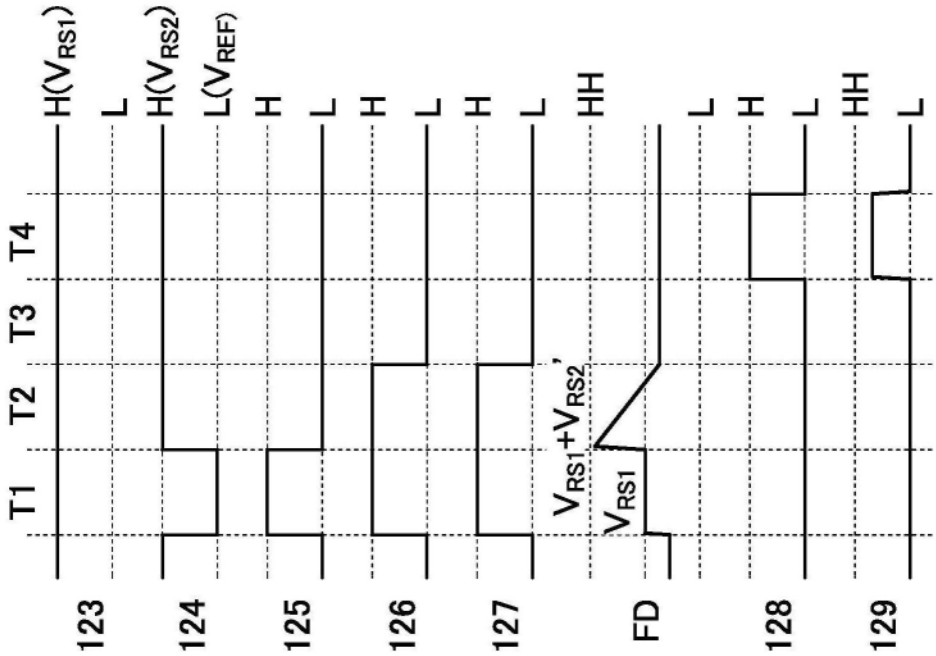

H(VRS1)
L
H(VRS2)
L(VREF)
H
L
H
L
H
L
HH
L
H
L
HH
L
T4
T3
T2
T1
VRS1+VRS2'
VRS1
123
124
125
126
127
FD
128
129

图5A

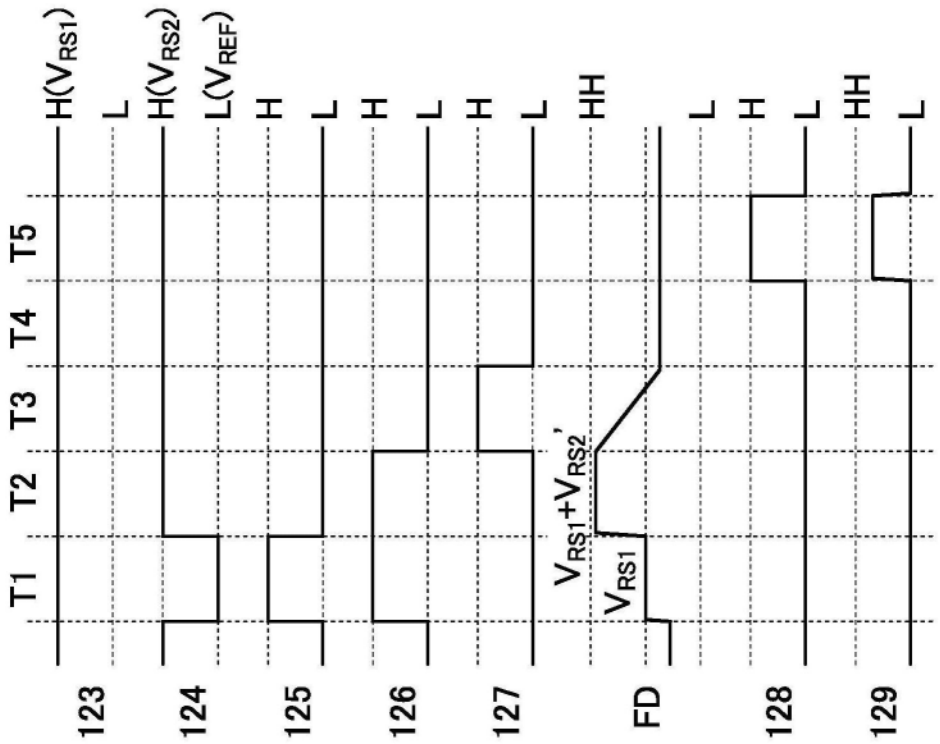

H(VRS1)
L
H(VRS2)
L(VREF)
H
L
H
L
H
L
HH
L
H
L
HH
L
T5
T4
T3
T2
T1
VRS1+VRS2'
VRS1
123
124
125
126
127
FD
128
129

图5B

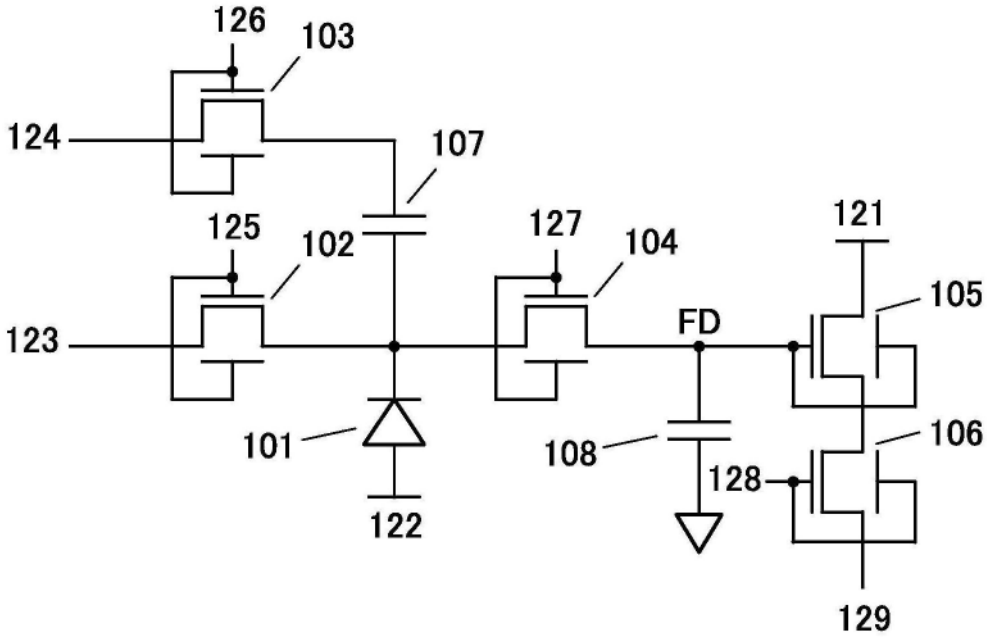

126
103
124
107
125
102
127
104
121
105
123
FD
101
108
106
128
122
129

图6A

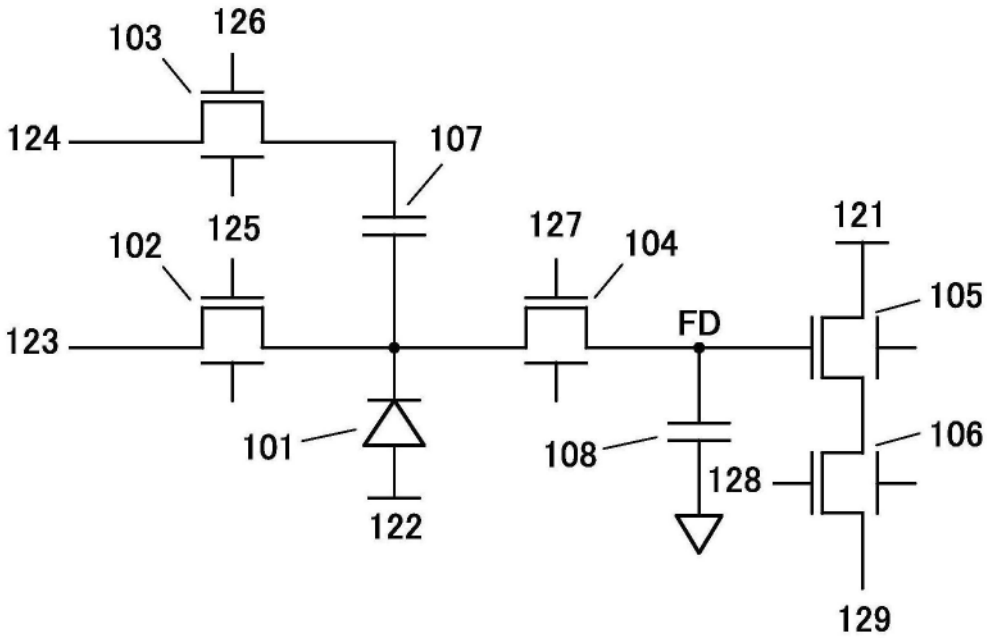

103
126
124
107
102
125
127
104
121
105
123
FD
101
108
106
128
122
129

图6B

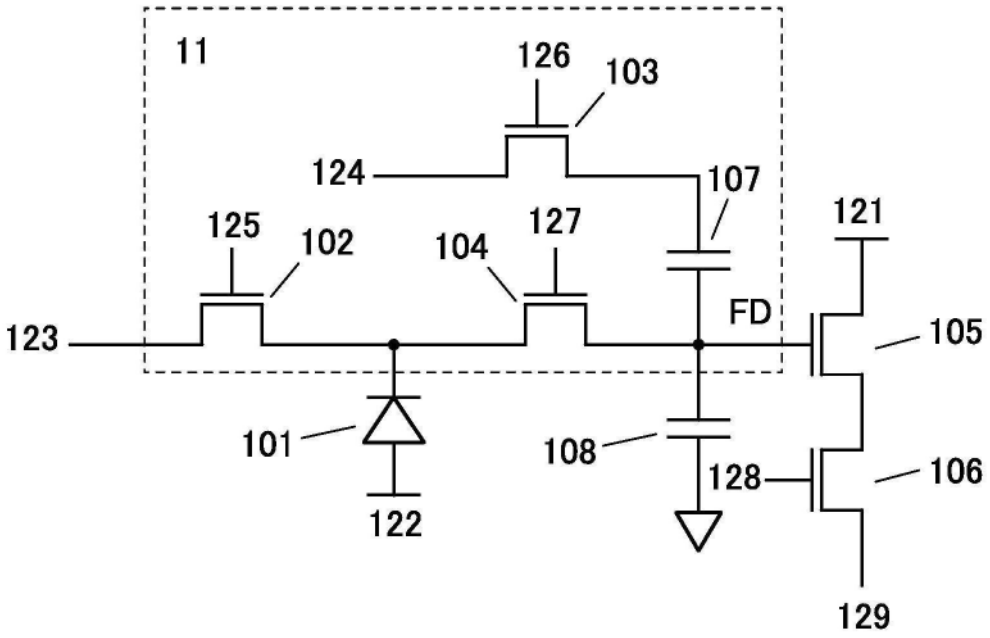

11
126
103
124
107
125
102
104
127
121
FD
105
123
101
108
106
128
122
129

图7A

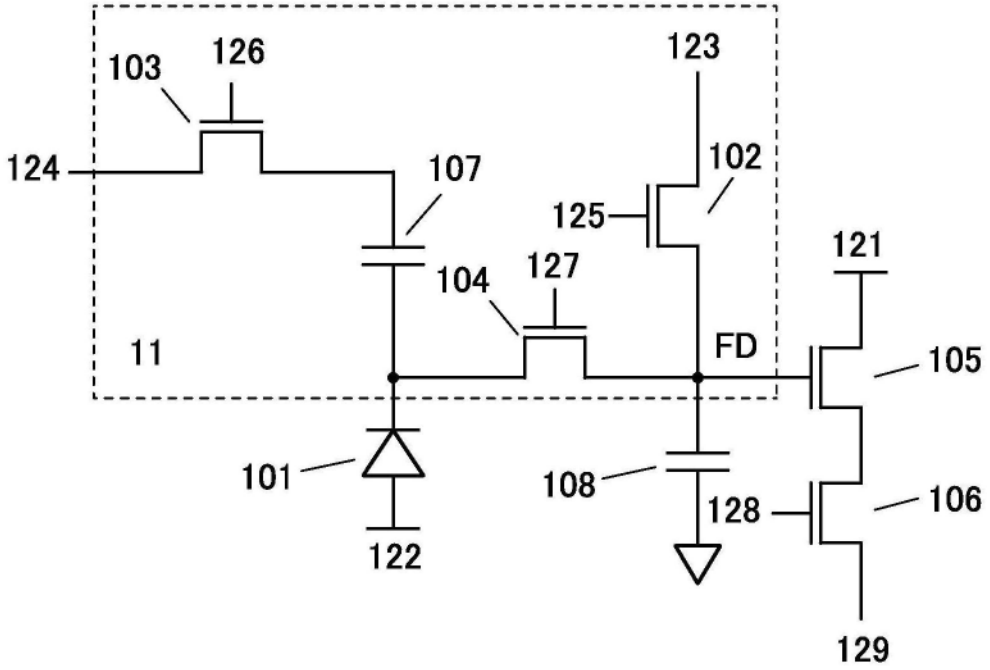

103
126
123
124
107
102
125
121
104
127
11
FD
105
101
108
106
128
122
129

图7B

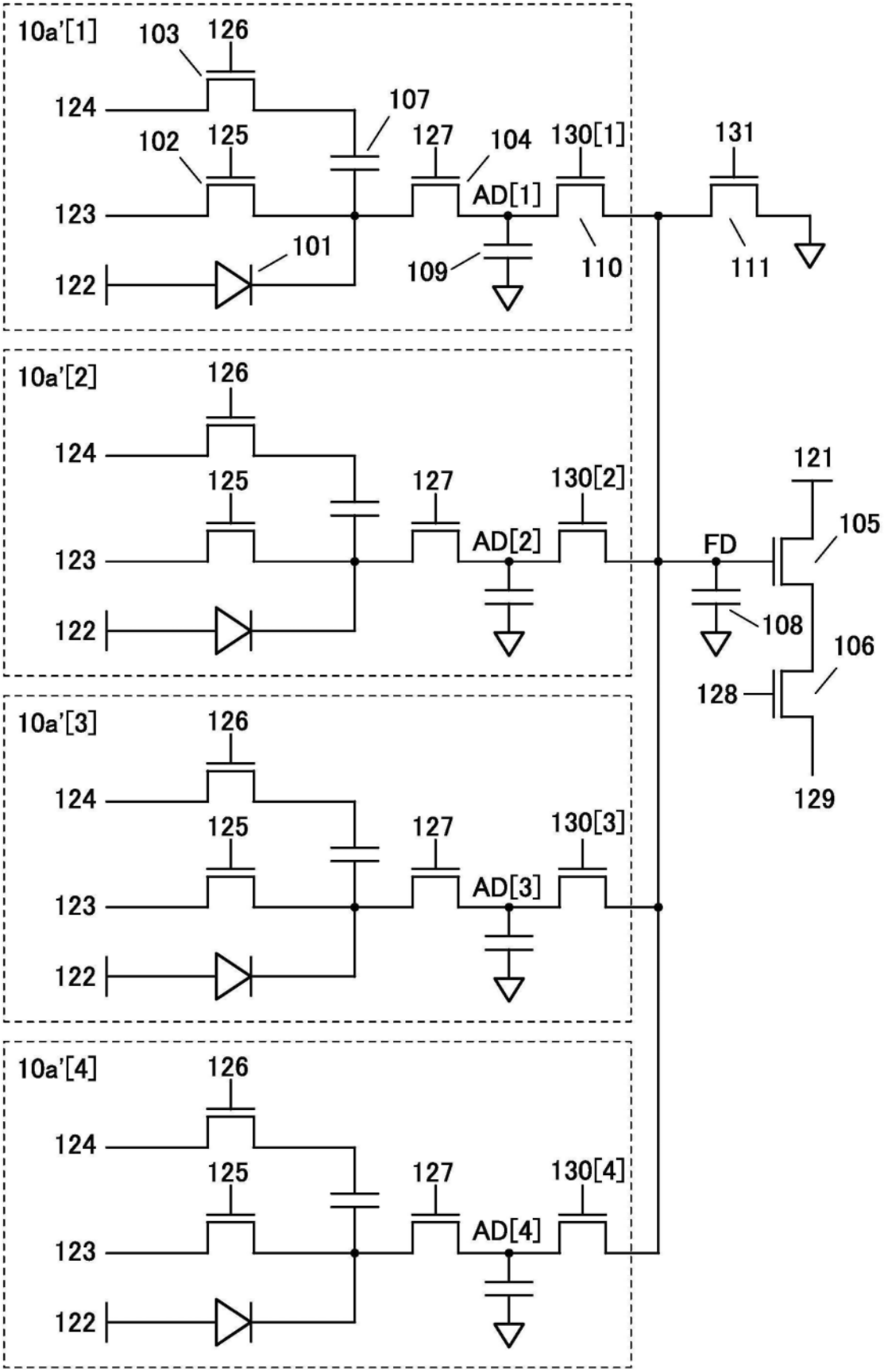

10a'[1]
103
126
124
107
102
125
127
104
130[1]
131
123
AD[1]
101
122
109
110
111
10a'[2]
126
124
125
127
130[2]
121
105
123
AD[2]
FD
122
108
106
128
10a'[3]
126
124
125
127
130[3]
129
123
AD[3]
122
10a'[4]
126
124
125
127
130[4]
123
AD[4]
122

图8

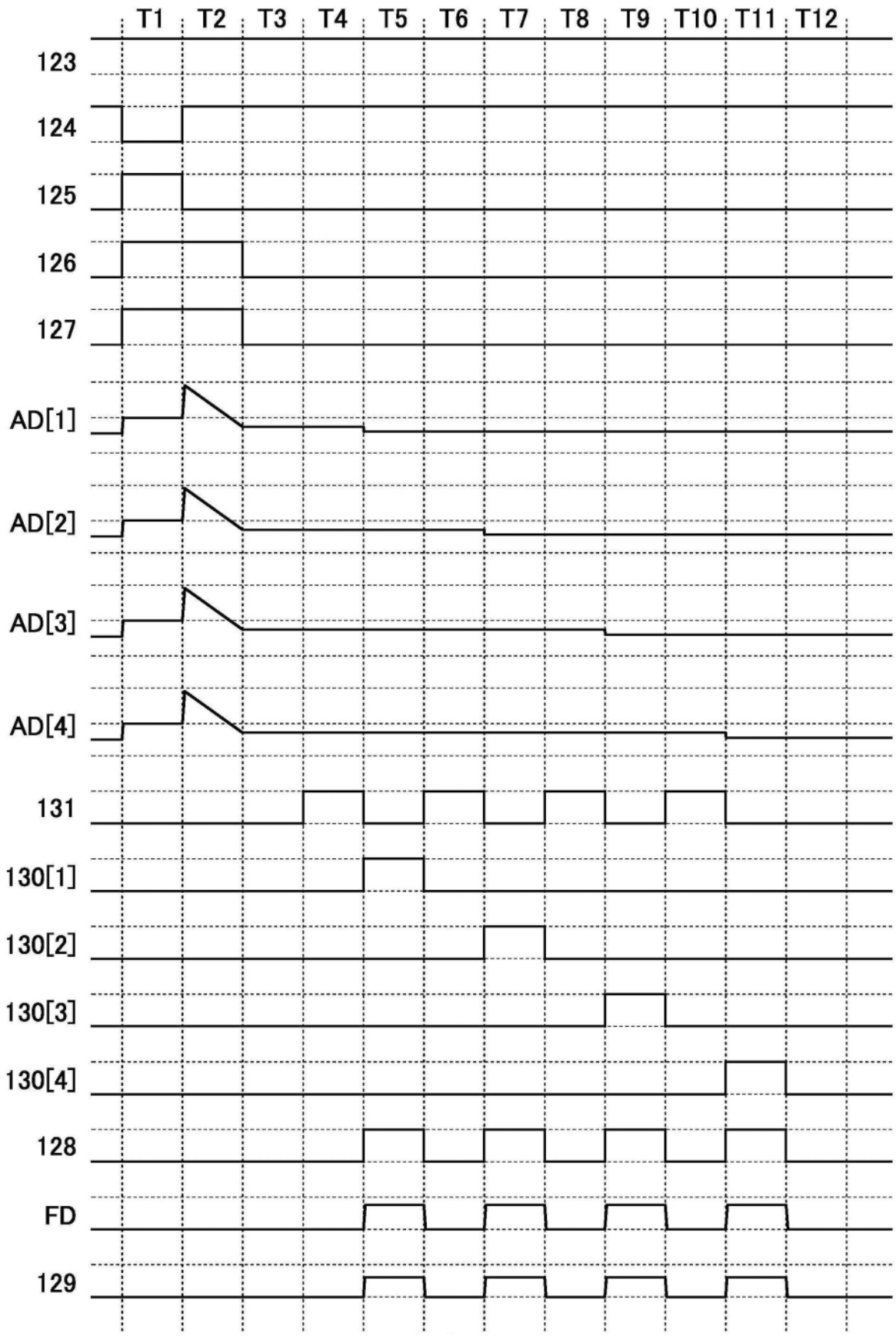

T1
T2
T3
T4
T5
T6
T7
T8
T9
T10
T11
T12
123
124
125
126
127
AD[1]
AD[2]
AD[3]
AD[4]
131
130[1]
130[2]
130[3]
130[4]
128
FD
129

图9

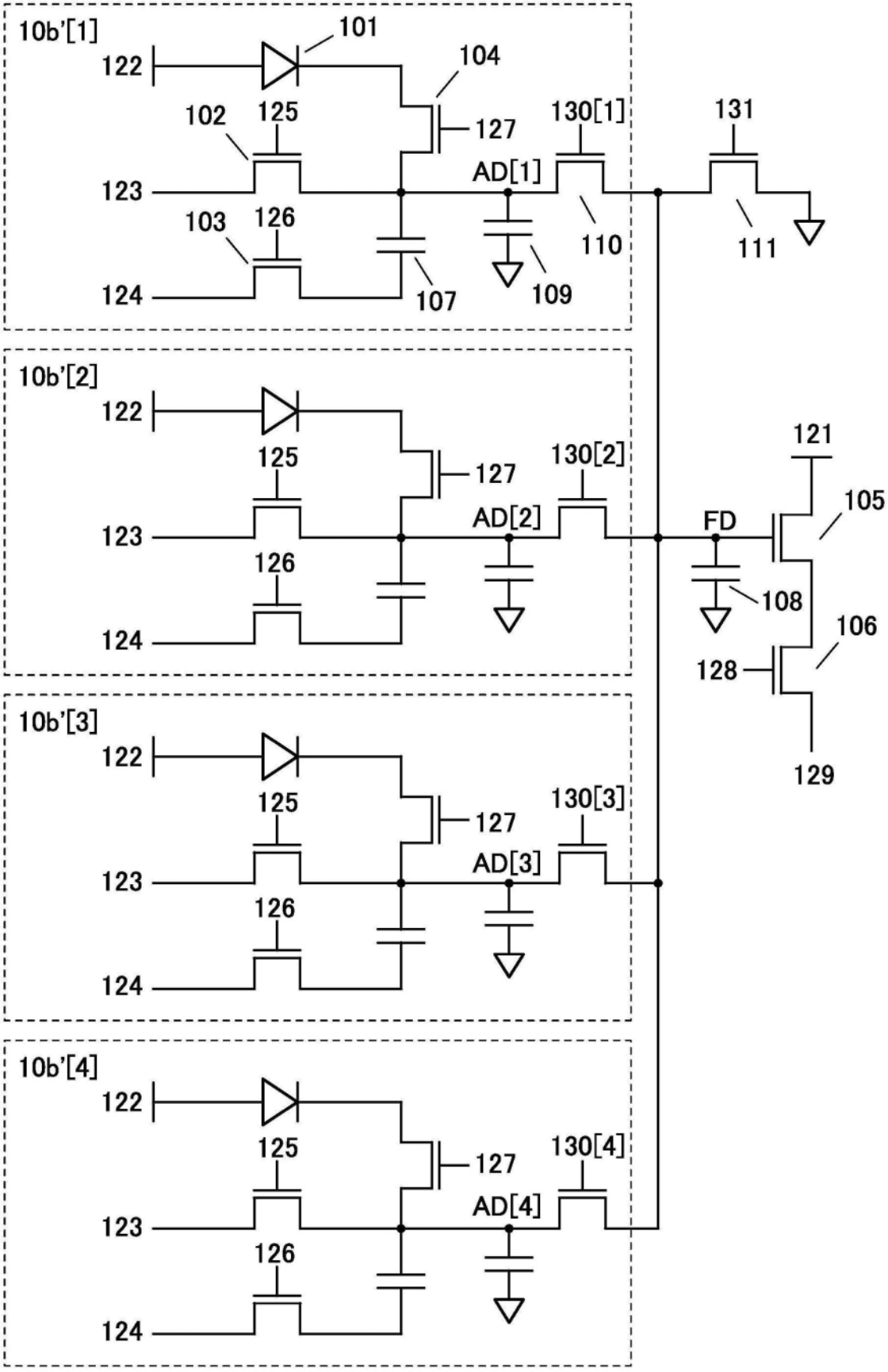

10b'[1]
101
122
104
102
125
127
130[1]
131
123
AD[1]
103
126
110
111
124
107
109
10b'[2]
122
121
125
127
130[2]
105
123
AD[2]
FD
126
108
106
124
128
10b'[3]
122
125
127
130[3]
129
123
AD[3]
126
124
10b'[4]
122
125
127
130[4]
123
AD[4]
126
124

图10

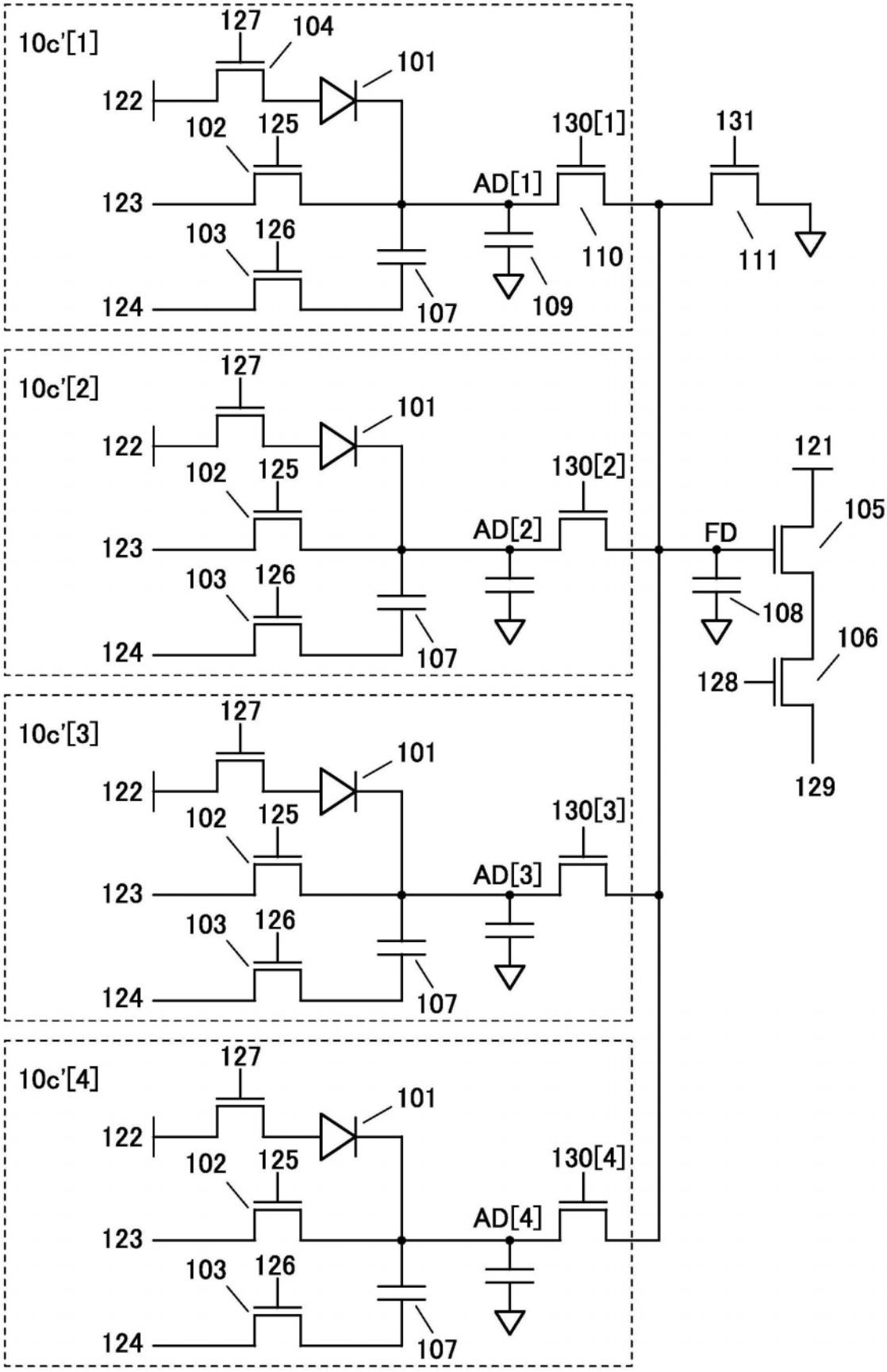

10c'[1]
127
104
101
122
102
125
130[1]
131
AD[1]
123
103
126
110
111
124
107
109
10c'[2]
127
101
122
102
125
130[2]
121
105
AD[2]
FD
123
103
126
108
106
124
107
128
129
10c'[3]
127
101
122
102
125
130[3]
AD[3]
123
103
126
124
107
10c'[4]
127
101
122
102
125
130[4]
AD[4]
123
103
126
124
107

图11

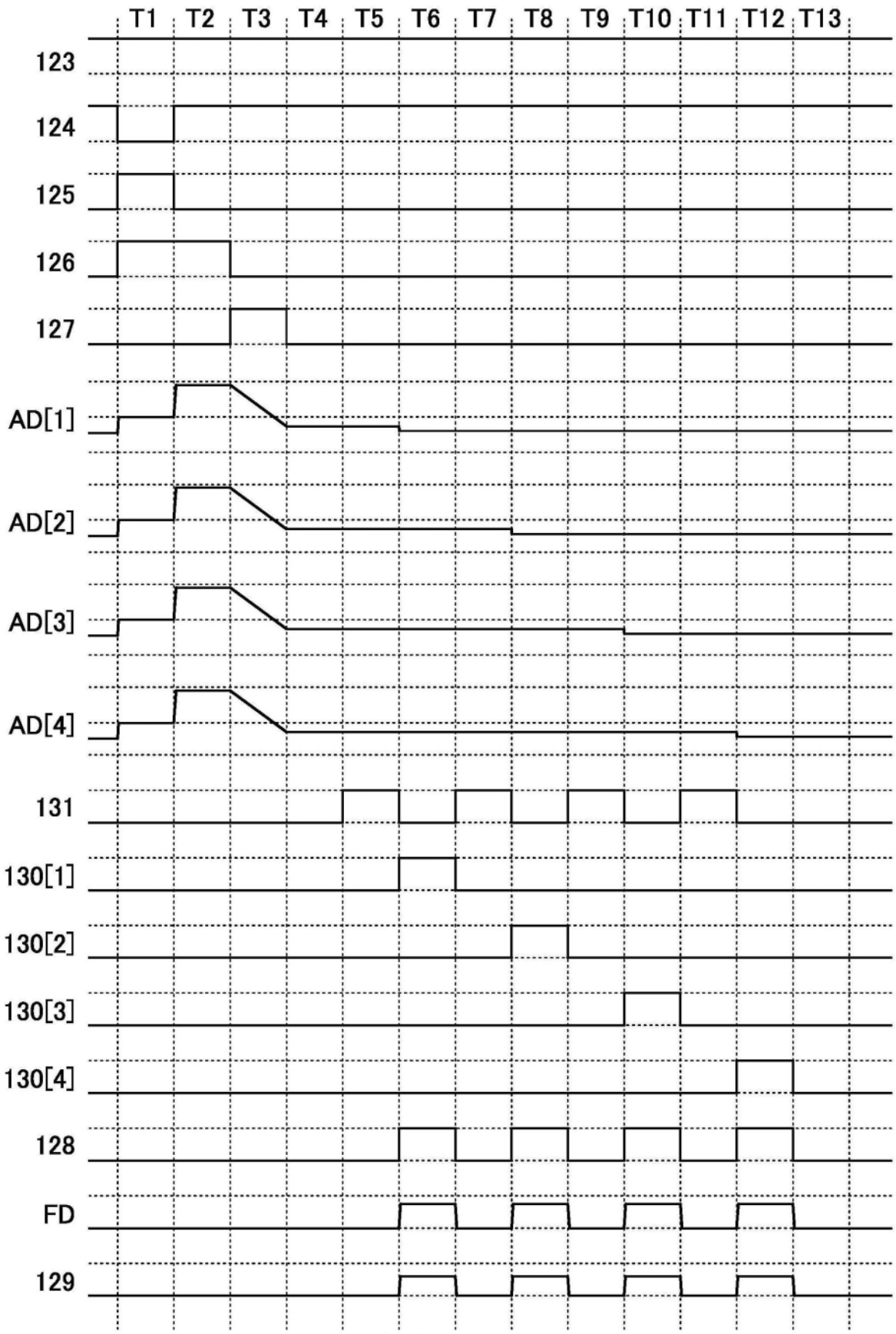

T1
T2
T3
T4
T5
T6
T7
T8
T9
T10
T11
T12
T13
123
124
125
126
127
AD[1]
AD[2]
AD[3]
AD[4]
131
130[1]
130[2]
130[3]
130[4]
128
FD
129

图12

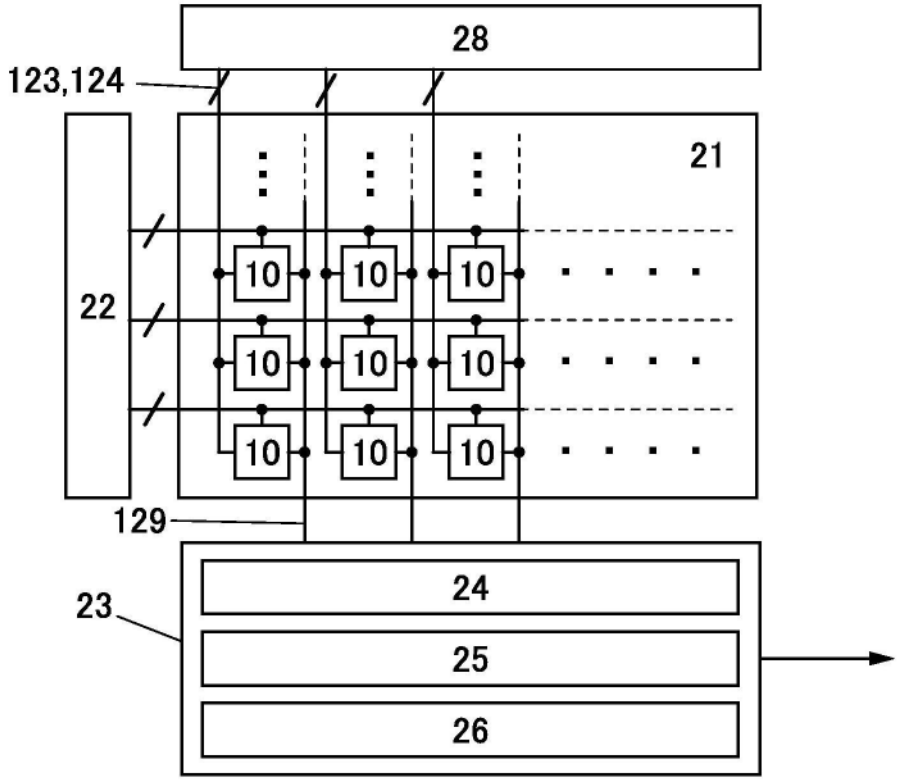

28
123,124
21
22
10
129
24
23
25
26

图13

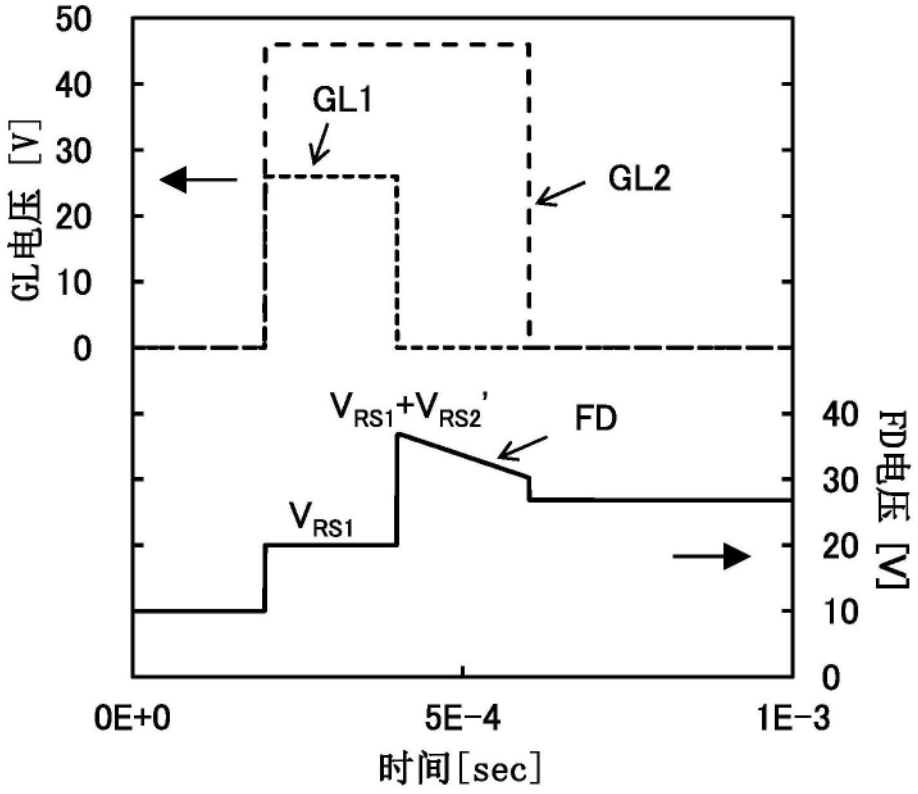

50
40
30
20
10
0
GL电压 [V]
GL1
GL2
$V_{RS1}+V_{RS2}'$
FD
V_{RS1}
40
30
20
10
0
FD电压 [V]
0E+0
5E-4
1E-3
时间[sec]

图14A

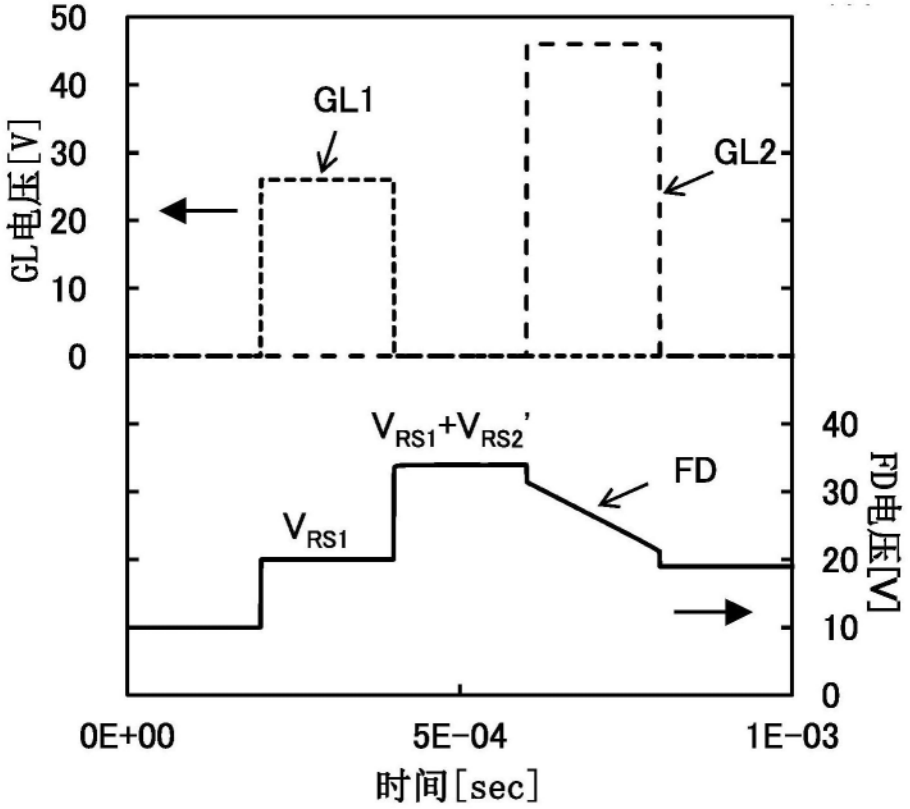

50
40
30
20
10
0
GL电压[V]
GL1
GL2
$V_{RS1}+V_{RS2}'$
FD
V_{RS1}
40
30
20
10
0
FD电压[V]
0E+00
5E-04
1E-03
时间[sec]

图14B

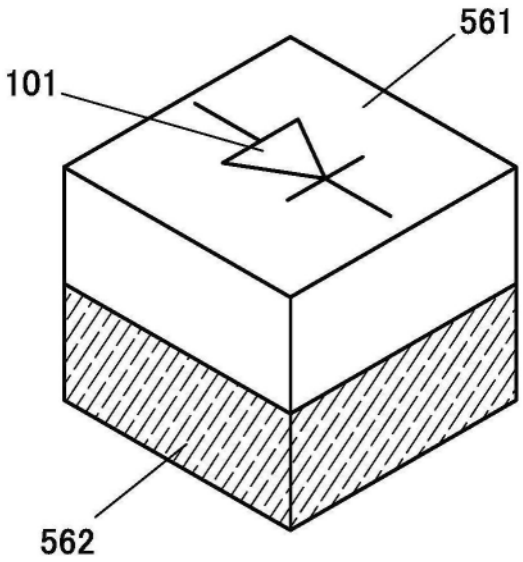

561
101
562

图15A

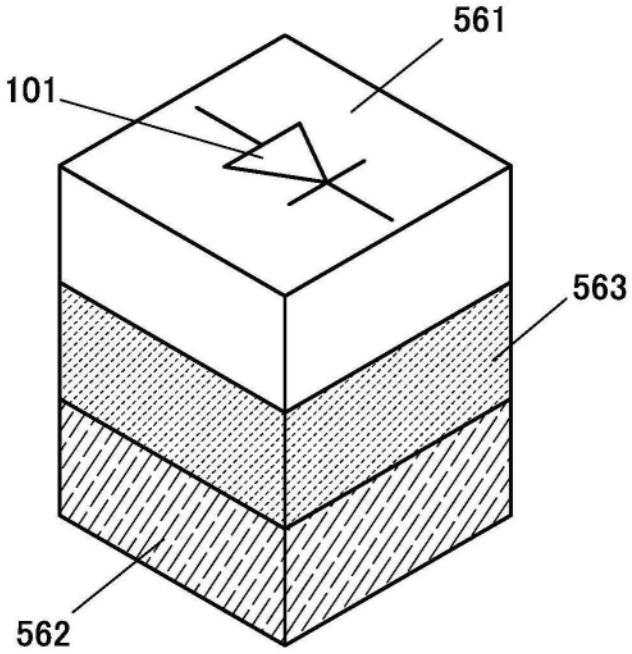


图15B

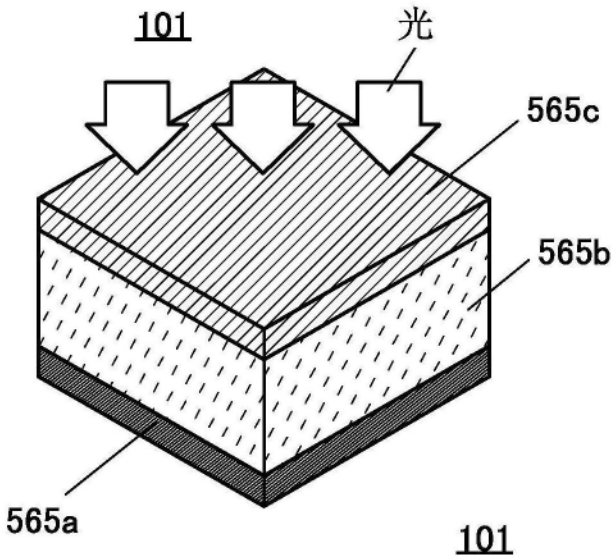


图15C

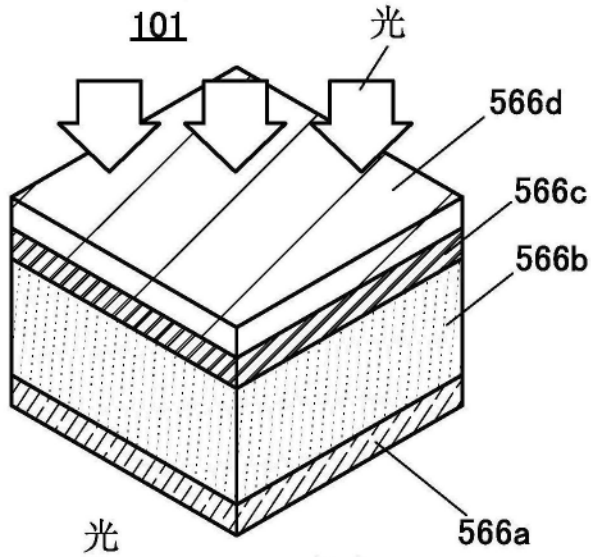


图15D

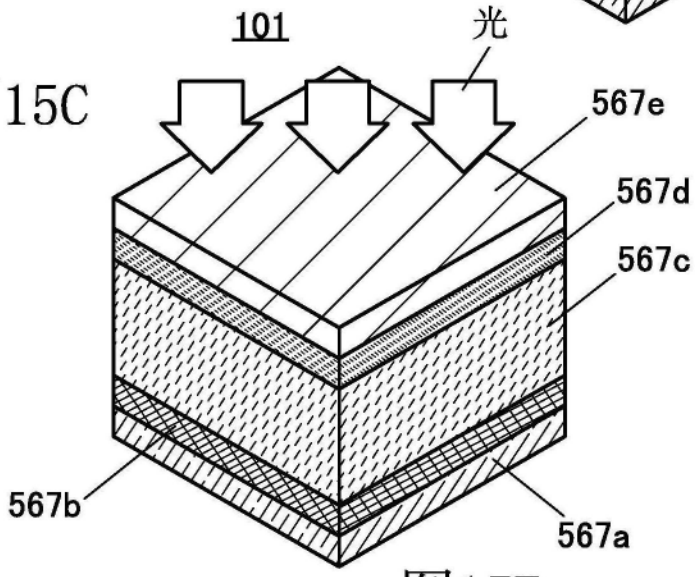


图15E

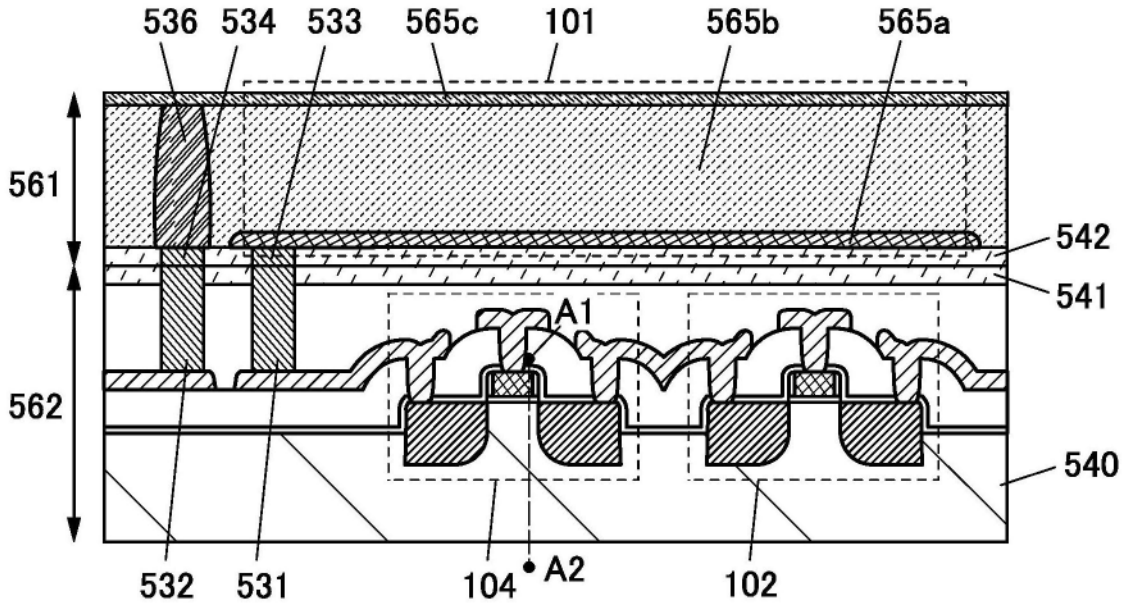

536
534
533
565c
101
565b
565a
561
542
541
A1
562
540
532
531
104
A2
102

图16A

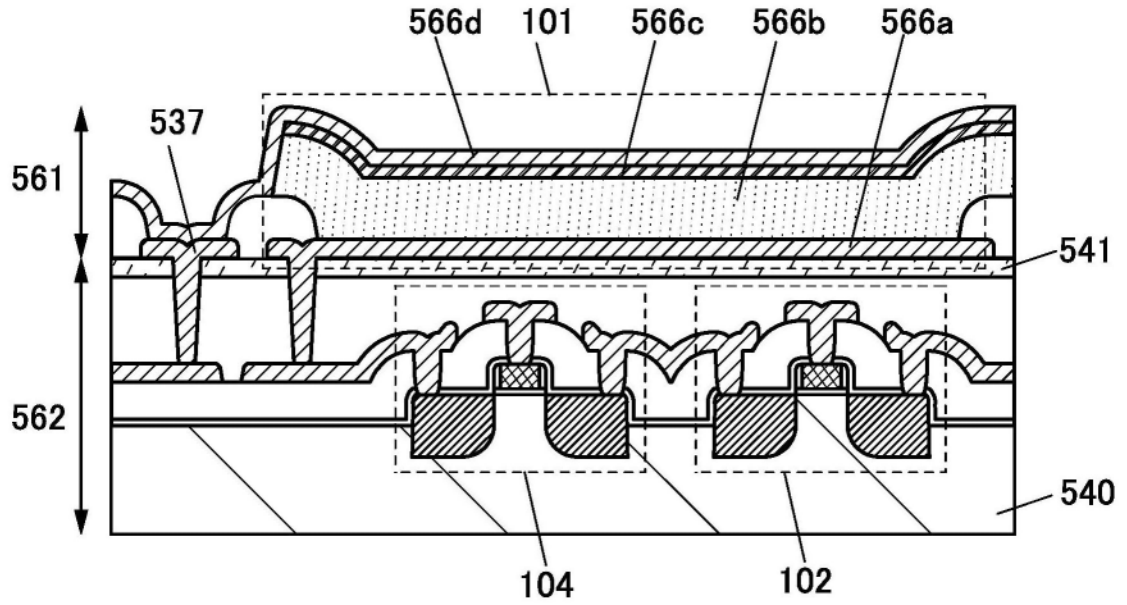

566d
101
566c
566b
566a
537
561
541
562
540
104
102

图16B

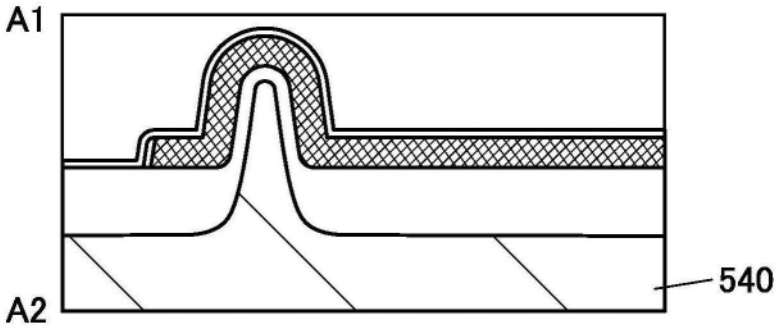


图17A

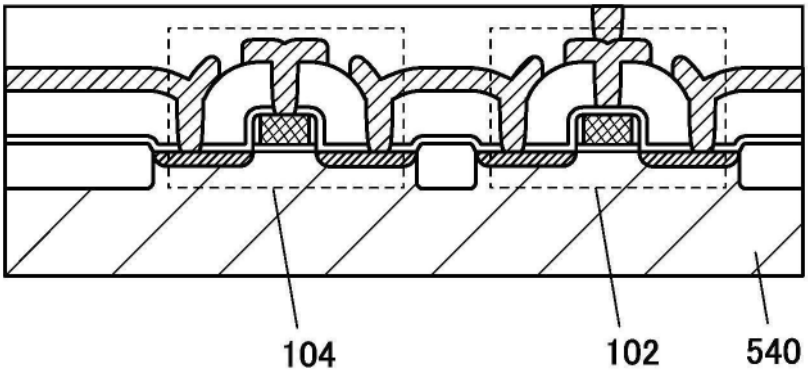


图17B

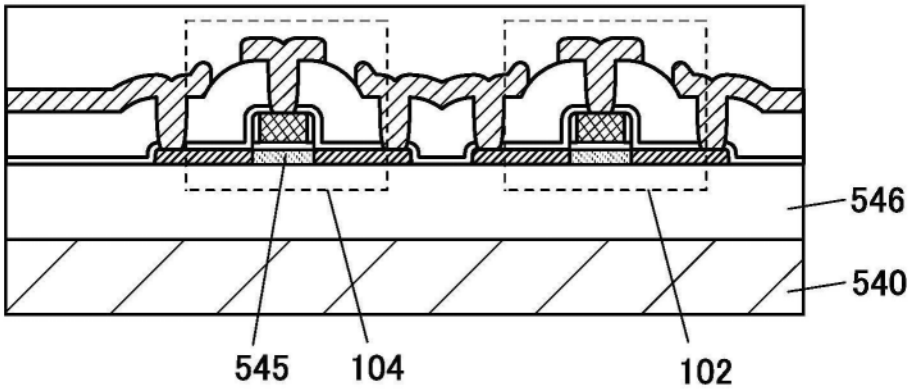


图17C

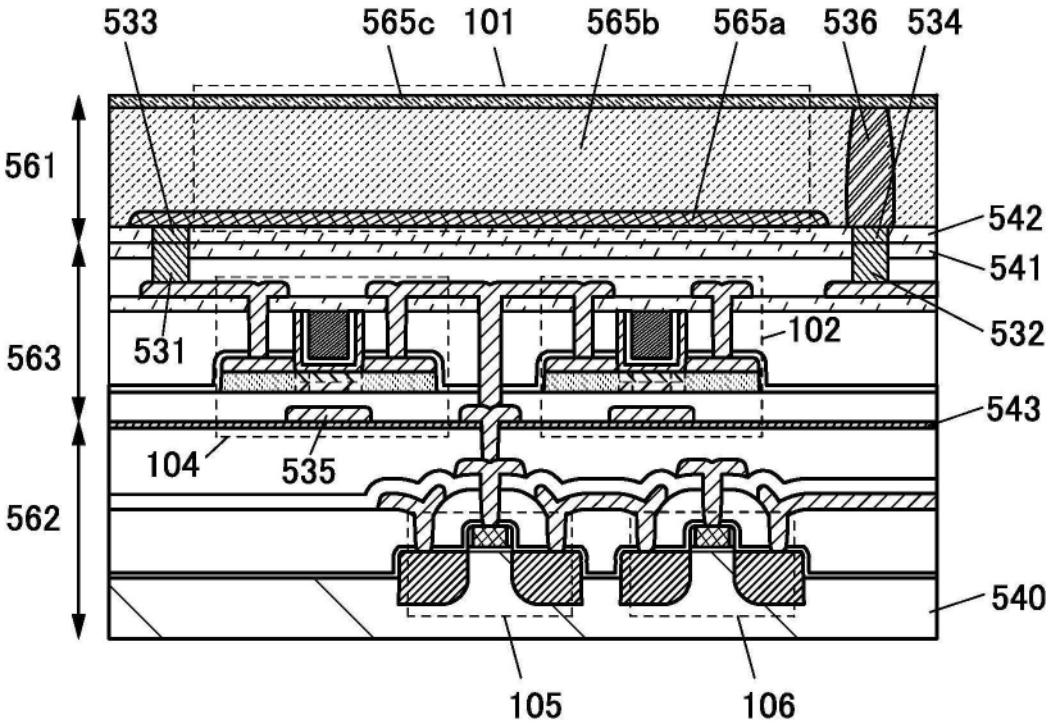

533
565c
101
565b
565a
536
534
561
542
541
563
531
102
532
543
104
535
562
540
105
106

图18A

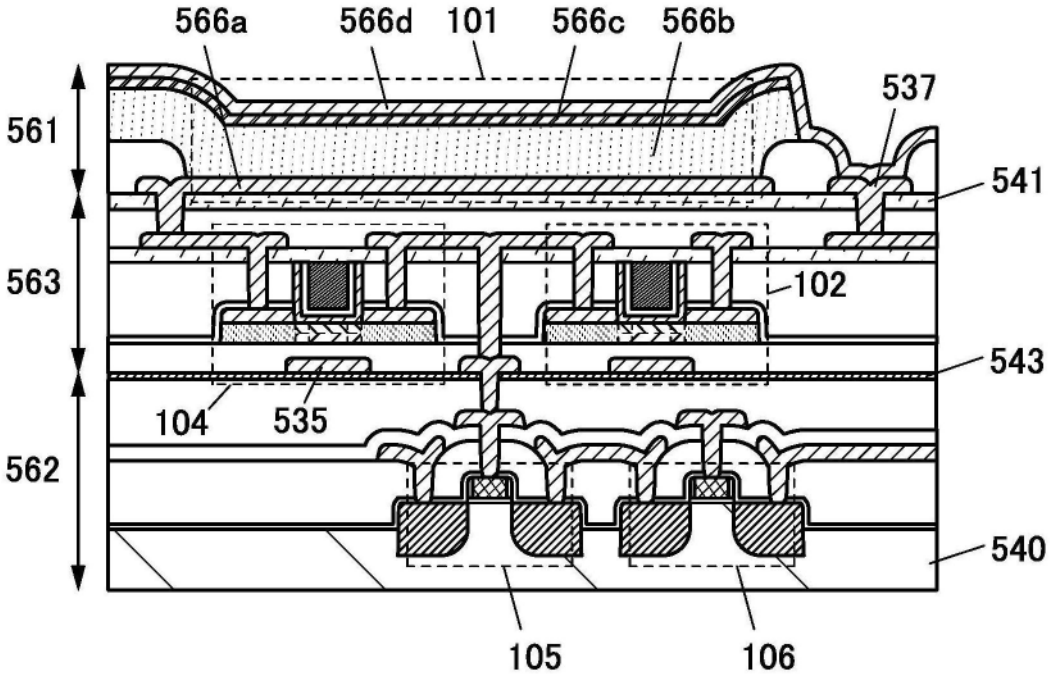

566a
566d
101
566c
566b
537
561
541
563
102
543
104
535
562
540
105
106

图18B

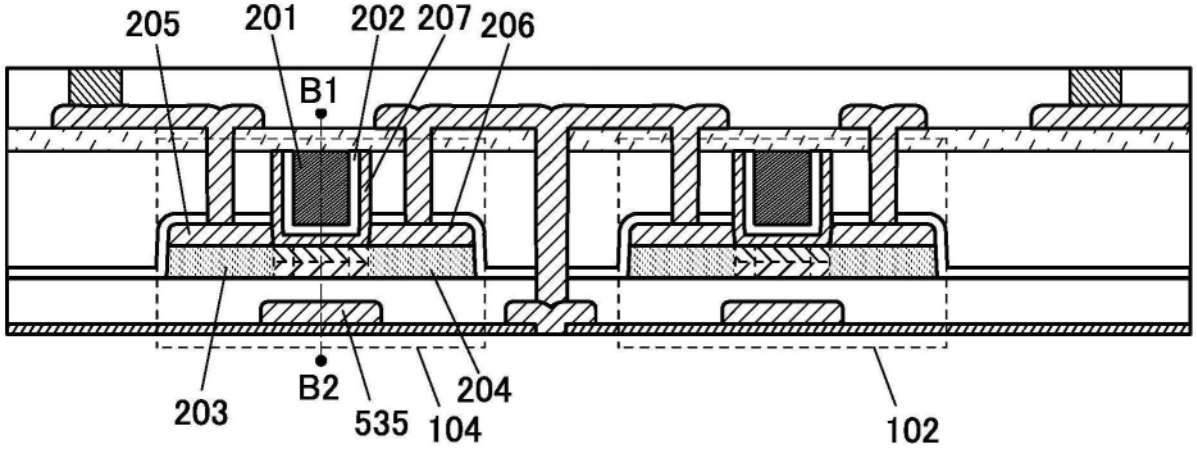


图19A

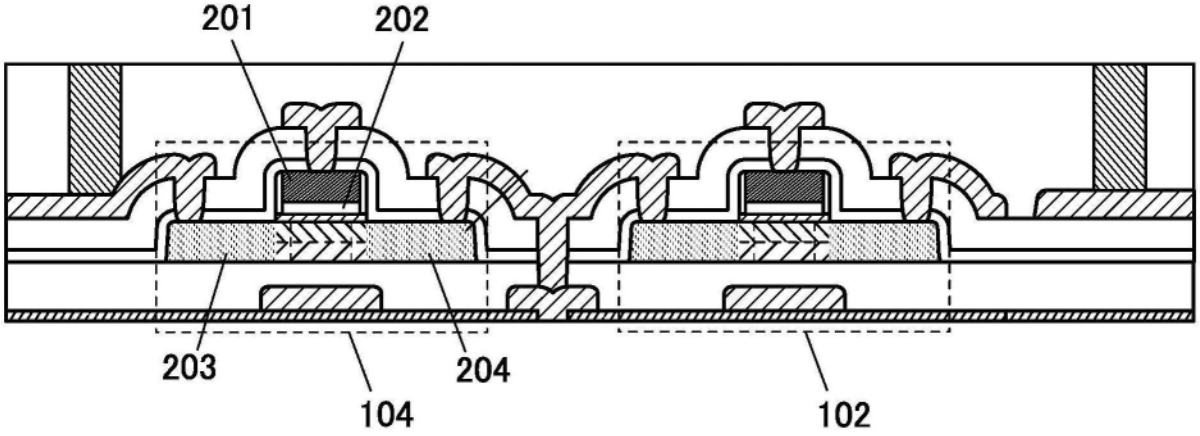


图19B

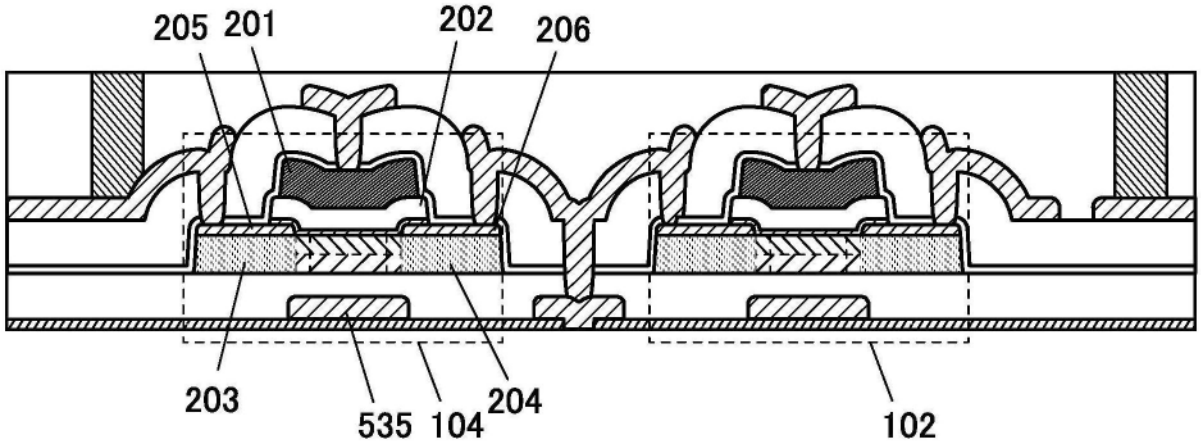


图19C

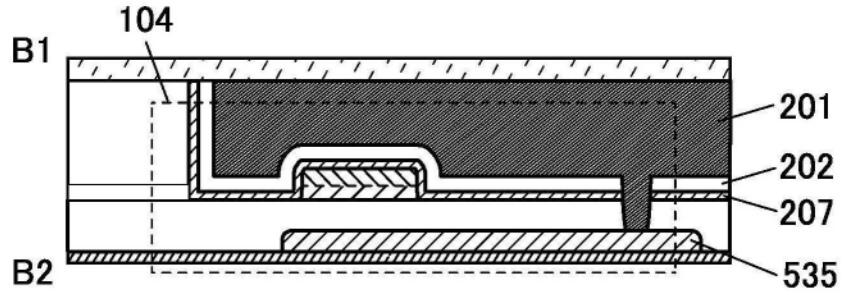


图19D

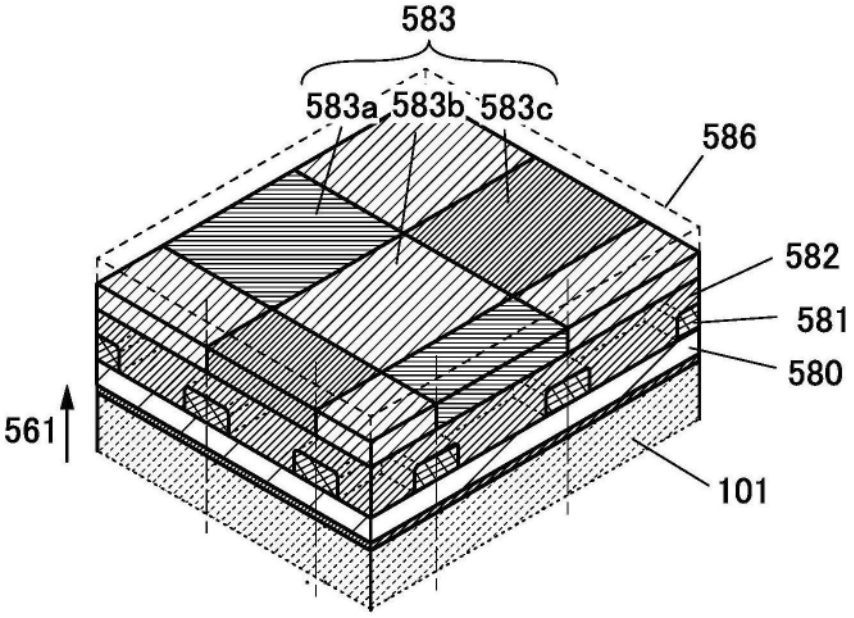


图20A

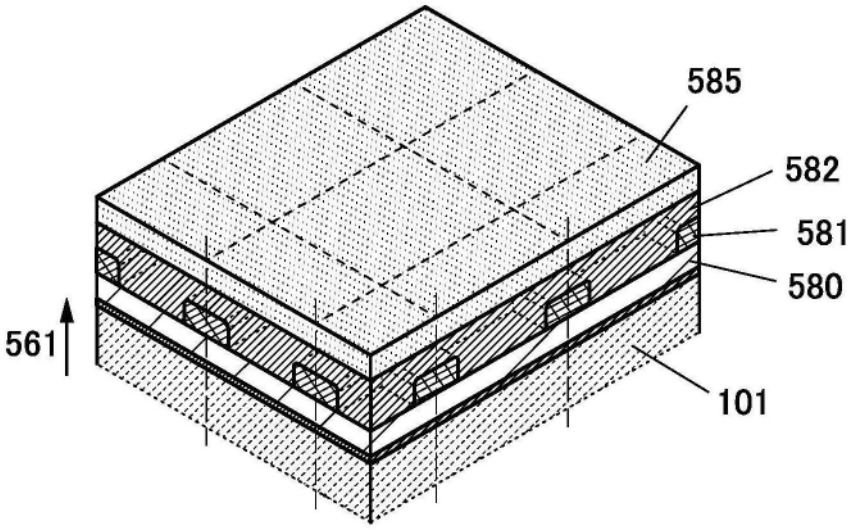


图20B

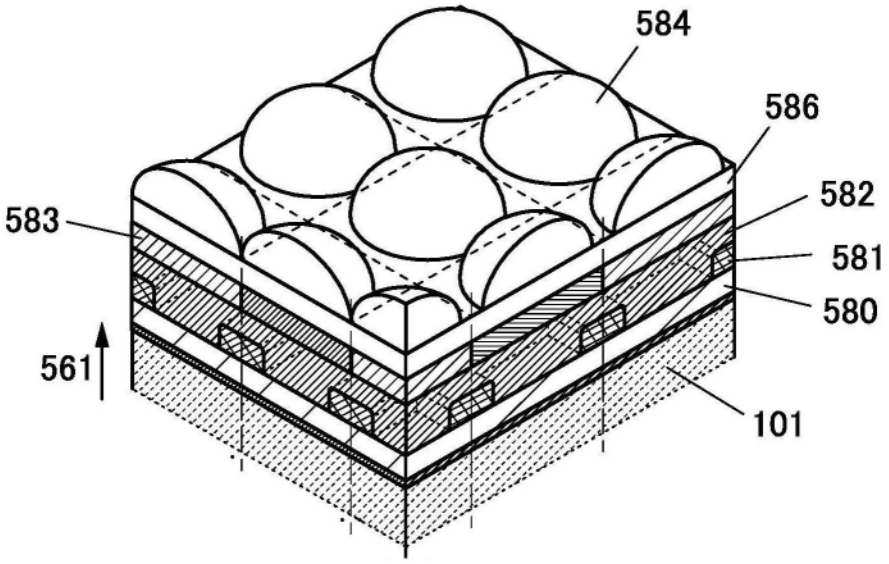


图20C

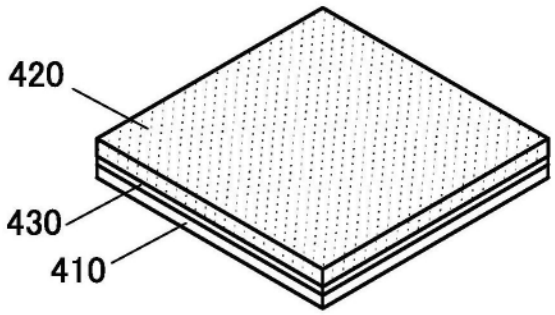


图21A1

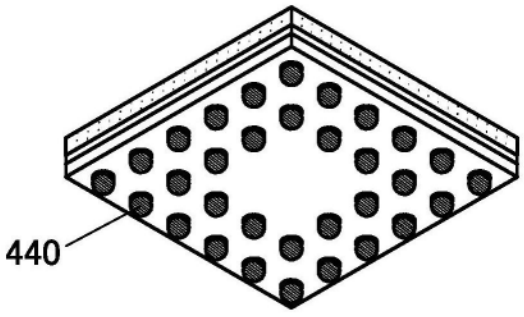


图21A2

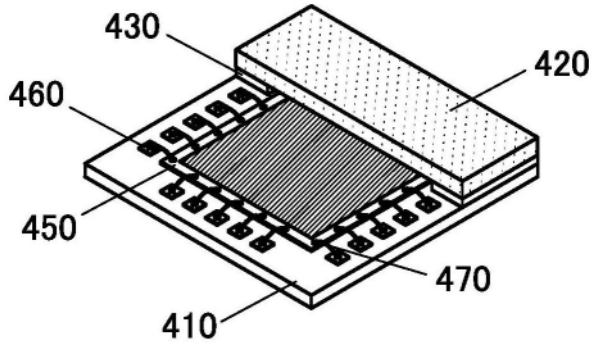


图21A3

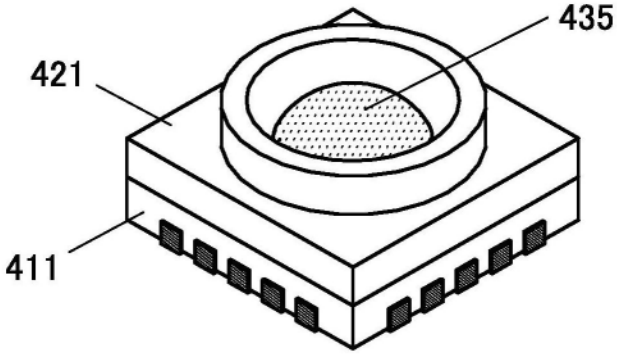


图21B1

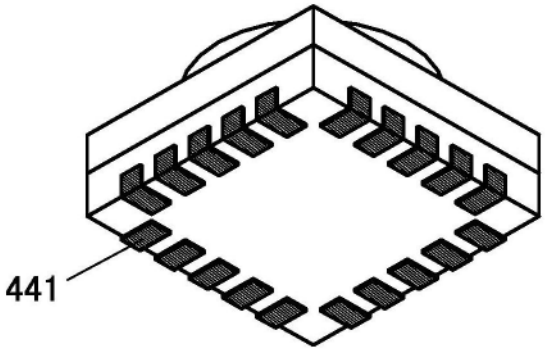


图21B2

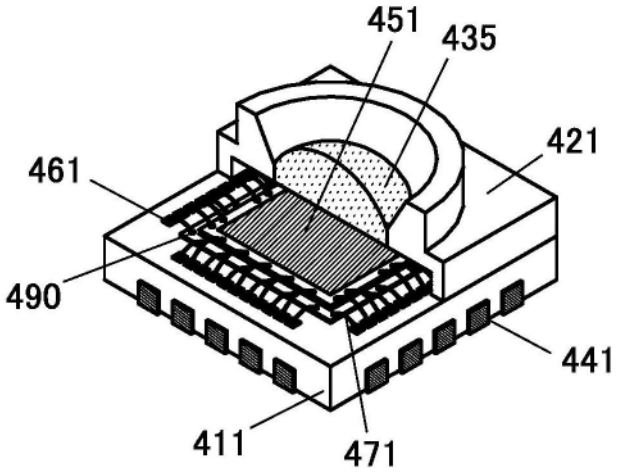


图21B3

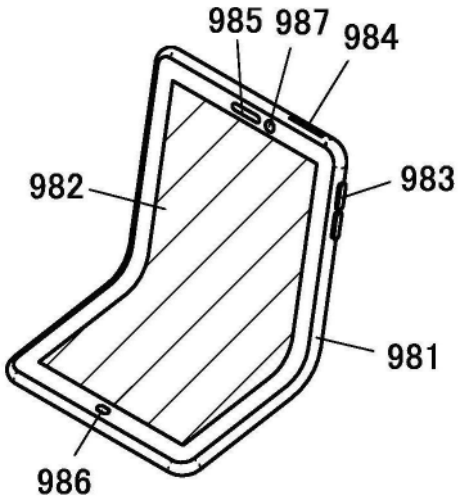


图22A

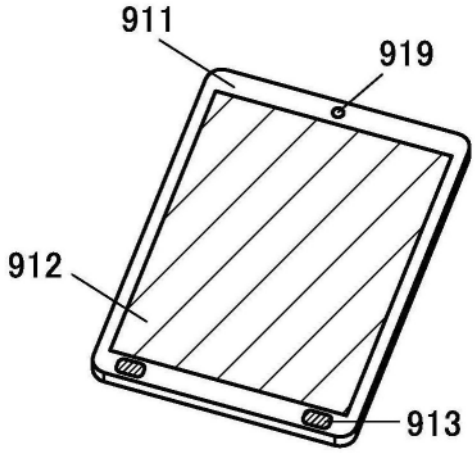


图22B

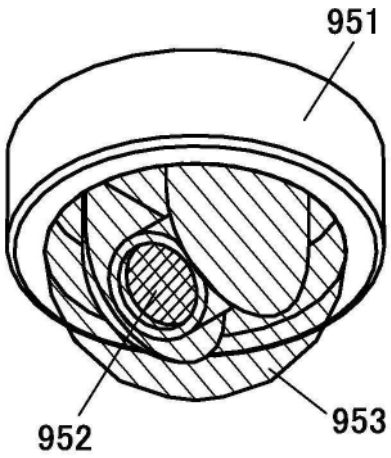


图22C

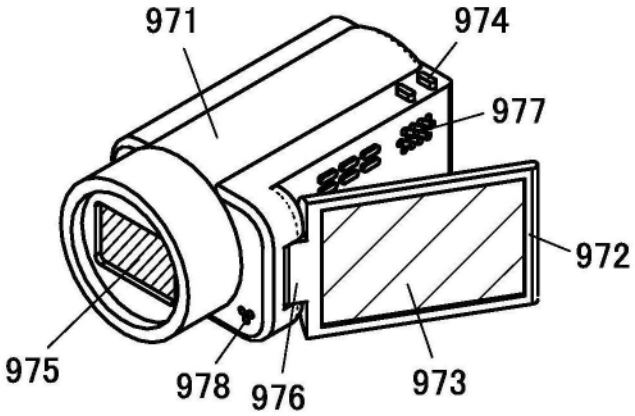


图22D

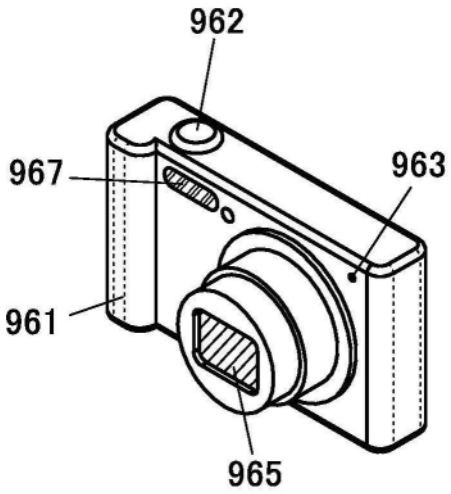


图22E

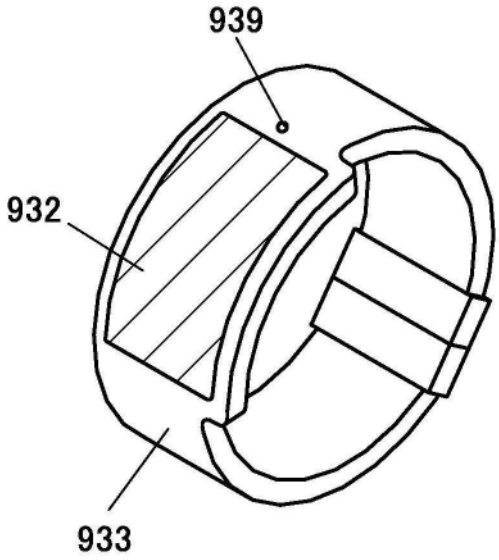


图22F