

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2016 年 8 月 11 日 (11.08.2016)



(10) 国际公布号
WO 2016/123800 A1

- (51) 国际专利分类号:
G02F 1/1362 (2006.01) *H01L 23/50* (2006.01)
G02F 1/1368 (2006.01)
- (21) 国际申请号: PCT/CN2015/072427
- (22) 国际申请日: 2015 年 2 月 6 日 (06.02.2015)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201510054837.9 2015 年 2 月 2 日 (02.02.2015) CN
- (71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号施北娜, Guangdong 518132 (CN)。
- (72) 发明人: 高冬子 (GAO, Dongzi); 中国广东省深圳市光明新区塘明大道 9-2 号施北娜, Guangdong 518132 (CN)。
- (74) 代理人: 深圳冀盛智成知识产权事务所 (普通合伙) (ESSEN PATENT&TRADEMARK AGENCY); 中国广东省深圳市福田区深南大道 6021 号喜年中心 A 座 1709-1711, Guangdong 518040 (CN)。

- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告(条约第 21 条(3))。

(54) Title: ARRAY SUBSTRATE AND LIQUID CRYSTAL DISPLAY PANEL

(54) 发明名称: 一种阵列基板及液晶显示面板

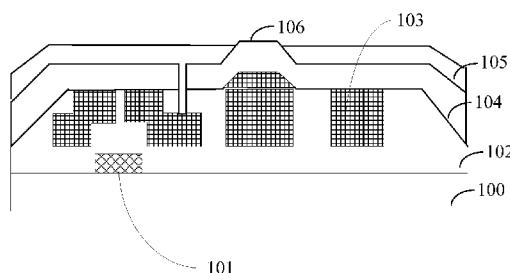


图 2

(57) Abstract: An array substrate comprising a substrate (100), and a first metal layer (101), a first insulation layer (102), a second metal layer (103), a second insulation layer (104) and a pixel electrode layer (105) which are sequentially disposed on the surface of the substrate (100), wherein the pixel electrode layer (105) comprises a pixel electrode and a common electrode; and the second insulation layer (104) is provided with a bump (106), the bump (106) is disposed between the pixel electrode and the common electrode, and the bump (106) is used for isolating the pixel electrode from the common electrode. The array substrate effectively avoids the problem of short-circuits being generated by the influence of particles.

(57) 摘要: 一种阵列基板包括基板(100), 以及依次设置于基板(100)表面上的第一金属层(101)、第一绝缘层(102)、第二金属层(103)、第二绝缘层(104)以及像素电极层(105), 像素电极层(105)包括像素电极和公共电极; 在第二绝缘层(104)上设置有凸起(106), 凸起(106)位于像素电极与公共电极之间, 凸起(106)用于隔离像素电极和公共电极。该阵列基板有效避免由于粒子的影响而导致发生短路的问题。



WO 2016/123800 A1

一种阵列基板及液晶显示面板

技术领域

- [1] 本发明涉及显示技术领域，特别涉及一种阵列基板及液晶显示面板。

背景技术

- [2] 在TFT-LCD（Thin Film Transistor Liquid Crystal Display，超薄膜晶体管液晶显示器）行业中，像素会用到不同金属之间形成的电容来维持像素显示及防止色偏，当用到同一层金属来制作电容的时候，因为同一层金属在同一层别上，因此，很容易受到粒子（particle）的影响而导致短路的发生。
- [3] 请参阅图1，为现有技术提供的阵列基板的结构示意图。所述阵列基板包括一基板10，以及依次设置于所述基板10表面上的第一金属层20、第一绝缘层30、第二金属层40、第二绝缘层50以及像素电极层60，其中，像素电极层60中的像素电极与相对的基板上的共通电极作为像素电容，像素电极层60中的公共电极与所述第一金属层20或所述第二金属层40上的公共线作为存储电容。像素电极层60由ITO（Indium Tin Oxide，掺锡氧化铟）制成。可知，ITO具有像素电容和存储电容的作用，形成电容的目的是为了显示的时候，将主像素（main pixel）和子像素（sub pixel）的电荷分配的不一致，从而起到低色偏的作用。但这种设计因为ITO位于同一层，在所述像素电极层60中的所述像素电极与所述公共电极之间具有间隙，因此粒子很容易落到间隙中，从而导致电容ITO和像素ITO 短路在一起，从而造成电容失去功效，最终导致显示器出现异常，降低了产品的品质。
- [4] 故，有必要提出一种新的技术方案，以解决上述技术问题。

对发明的公开

技术问题

- [5] 本发明的目的在于提供一种阵列基板及液晶显示面板，其能有效避免由于粒子的影响而导致发生短路的问题，提高了产品的品质。

问题的解决方案

技术方案

- [6] 一种阵列基板，其中所述阵列基板包括：
- [7] 一基板；
- [8] 一第一金属层，所述第一金属层设置于所述基板表面上；所述第一金属层包括薄膜晶体管的栅极和扫描线；
- [9] 一第一绝缘层，所述第一绝缘层设置于所述第一金属层上，用于隔离所述第一金属层和第二金属层；
- [10] 一所述第二金属层，所述第二金属层设置于所述第一绝缘层上；所述第二金属层包括薄膜晶体管的源极、薄膜晶体管的漏极以及数据线；
- [11] 一第二绝缘层，所述第二绝缘层设置于所述第二金属层上，用于隔离所述第二金属层和像素电极层；
- [12] 一凸起，所述凸起设置于所述第二绝缘层上；
- [13] 一所述像素电极层，所述像素电极层设置于所述第二绝缘层上；所述像素电极层包括像素电极和公共电极；
- [14] 其中，所述凸起位于所述像素电极与所述公共电极之间，所述凸起用于隔离所述像素电极和公共电极；
- [15] 其中，对应所述凸起位置处的所述第二绝缘层的厚度大于非凸起位置处的所述第二绝缘层的厚度；对应所述凸起位置处的所述第二金属层的厚度大于非凸起位置处的所述第二金属层的厚度。
- [16] 优选的，在所述阵列基板中，其中所述第一金属层还包括公共线；所述像素电极与相对的基板上的共通电极作为像素电容，所述公共电极与所述第一金属层上的所述公共线作为存储电容。
- [17] 优选的，在所述阵列基板中，其中所述第二金属层还包括公共线；所述像素电极与相对的基板上的共通电极作为像素电容，所述公共电极与所述第二金属层上的所述公共线作为存储电容。
- [18] 优选的，在所述阵列基板中，其中所述像素电极层采用掺锡氧化铟ITO材料制成。
- [19] 优选的，在所述阵列基板中，其中所述第一绝缘层采用G-Sinx材料制成。

- [20] 优选的, 在所述阵列基板中, 其中所述第二绝缘层采用P-Sinx材料制成。
- [21] 一种阵列基板, 所述阵列基板包括:
- [22] 一基板;
- [23] 一第一金属层, 所述第一金属层设置于所述基板表面上; 所述第一金属层包括薄膜晶体管的栅极和扫描线;
- [24] 一第一绝缘层, 所述第一绝缘层设置于所述第一金属层上, 用于隔离所述第一金属层和第二金属层;
- [25] 一所述第二金属层, 所述第二金属层设置于所述第一绝缘层上; 所述第二金属层包括薄膜晶体管的源极、薄膜晶体管的漏极以及数据线;
- [26] 一第二绝缘层, 所述第二绝缘层设置于所述第二金属层上, 用于隔离所述第二金属层和像素电极层;
- [27] 一凸起, 所述凸起设置于所述第二绝缘层上;
- [28] 一所述像素电极层, 所述像素电极层设置于所述第二绝缘层上; 所述像素电极层包括像素电极和公共电极;
- [29] 其中, 所述凸起位于所述像素电极与所述公共电极之间, 所述凸起用于隔离所述像素电极和公共电极。
- [30] 优选的, 在所述阵列基板中, 对应所述凸起位置处的所述第二绝缘层的厚度大于非凸起位置处的所述第二绝缘层的厚度。
- [31] 优选的, 在所述阵列基板中, 对应所述凸起位置处的所述第二金属层的厚度大于非凸起位置处的所述第二金属层的厚度。
- [32] 优选的, 在所述阵列基板中, 所述第一金属层还包括公共线; 所述像素电极与相对的基板上的共通电极作为像素电容, 所述公共电极与所述第一金属层上的所述公共线作为存储电容。
- [33] 优选的, 在所述阵列基板中, 所述第二金属层还包括公共线; 所述像素电极与相对的基板上的共通电极作为像素电容, 所述公共电极与所述第二金属层上的所述公共线作为存储电容。
- [34] 一种液晶显示面板, 包括阵列基板、彩膜基板、以及设置于所述阵列基板与彩膜基板之间的液晶盒; 其中,

- [35] 所述阵列基板包括：
- [36] 一基板；
- [37] 一第一金属层，所述第一金属层设置于所述基板表面上；所述第一金属层包括薄膜晶体管的栅极和扫描线；
- [38] 一第一绝缘层，所述第一绝缘层设置于所述第一金属层上，用于隔离所述第一金属层和第二金属层；
- [39] 一所述第二金属层，所述第二金属层设置于所述第一绝缘层上；所述第二金属层包括薄膜晶体管的源极、薄膜晶体管的漏极以及数据线；
- [40] 一第二绝缘层，所述第二绝缘层设置于所述第二金属层上，用于隔离所述第二金属层和像素电极层；
- [41] 一凸起，所述凸起设置于所述第二绝缘层上；
- [42] 一所述像素电极层，所述像素电极层设置于所述第二绝缘层上；所述像素电极层包括像素电极和公共电极；
- [43] 其中，所述凸起位于所述像素电极与所述公共电极之间，所述凸起用于隔离所述像素电极和公共电极。
- [44] 优选的，在所述液晶显示面板中，对应所述凸起位置处的所述第二绝缘层的厚度大于非凸起位置处的所述第二绝缘层的厚度。
- [45] 优选的，在所述液晶显示面板中，对应所述凸起位置处的所述第二金属层的厚度大于非凸起位置处的所述第二金属层的厚度。
- [46] 优选的，在所述液晶显示面板中，所述第一金属层还包括公共线；所述像素电极与相对的基板上的共通电极作为像素电容，所述公共电极与所述第一金属层上的所述公共线作为存储电容。
- [47] 优选的，在所述液晶显示面板中，所述第二金属层还包括公共线；所述像素电极与相对的基板上的共通电极作为像素电容，所述公共电极与所述第二金属层上的所述公共线作为存储电容。
- 发明的有益效果
- 有益效果
- [48] 相对现有技术，本发明通过在第二绝缘层上设置有凸起，所述凸起位于像素电

极层中的像素电极与公共电极之间，所述凸起用于隔离所述像素电极和公共电极。从而使得即使电容ITO与像素ITO位于同一层，也不会受到Particle的影响，避免了电容ITO和像素ITO发生短路，提高了产品的品质。类似于一堵墙挡在电容ITO和像素ITO之间，可以有效的防止ITO短路发生，避免由于Particle的影响导致的短路发生。所述凸起的设计使得Particle不易停留在地势较高的位置；即使有Particle落在所述凸起的位置，但在经过显影和蚀刻的过程中，因突起的位置很容易被显影液或者蚀刻液蚀刻掉，因此将大大降低因为Particle造成的短路。

对附图的简要说明

附图说明

- [49] 图1为现有技术提供的阵列基板的结构示意图；
- [50] 图2为本发明实施例二提供的阵列基板的结构示意图；
- [51] 图3为本发明实施例三提供的阵列基板的结构示意图。

实施该发明的最佳实施例

本发明的最佳实施方式

- [52] 本说明书所使用的词语“实施例”意指用作实例、示例或例证。此外，本说明书和所附权利要求中所使用的冠词“一”一般地可以被解释为意指“一个或多个”，除非另外指定或从上下文清楚导向单数形式。
- [53] 在本发明实施例中，通过在第二绝缘层上设置有凸起，所述凸起位于像素电极层中的像素电极与公共电极之间，所述凸起用于隔离所述像素电极和公共电极。从而使得即使电容ITO与像素ITO位于同一层，也不会受到Particle的影响，避免了电容ITO和像素ITO发生短路，提高了产品的品质。
- [54] 实施例一
- [55] 请参阅图2，为本发明实施例提供的阵列基板的结构示意图。为了便于说明，仅示出了与本发明实施例相关的部分。
- [56] 所述阵列基板包括：一基板100，一第一金属层101、一第一绝缘层102、一第二金属层103、一第二绝缘层104、以及一像素电极层105。其中，所述第一金属层101设置于所述基板100表面上；所述第一绝缘层102设置于所述第一金属层10

1上；所述第二金属层103设置于所述第一绝缘层102上；所述第一绝缘层102用于隔离所述第一金属层101和第二金属层103；所述第二绝缘层104设置于所述第二金属层103上；所述像素电极层105设置于所述第二绝缘层104上；所述第二绝缘层104用于隔离所述第二金属层103和像素电极层105。

[57] 在本发明实施例中，在基板100表面上沉积第一金属层101，并接着利用黄光及蚀刻工艺形成第一金属层101的图样，其中该第一金属层101的图样包括薄膜晶体管的栅极和扫描线。当所述像素电极层105中的公共电极与所述第一金属层101作为存储电容时，那么该第一金属层101的图样还包括公共线，该公共线与公共电极形成存储电容。

[58] 在本发明实施例中，溅射沉积第二金属层103后，并接着利用黄光及蚀刻工艺形成第二金属层103的图样，其中，所述第二金属层103的图样包括薄膜晶体管的源极、薄膜晶体管的漏极以及数据线。当所述像素电极层105中的公共电极与所述第二金属层103作为存储电容时，那么该第二金属层103的图样还包括公共线，该公共线与公共电极形成存储电容。

[59] 在本发明实施例中，溅射沉积一像素电极层105后，并接着利用黄光及蚀刻工艺形成所述像素电极层105的图样，其中，所述所述像素电极层105的图样包括像素电极和公共电极。

[60] 在本发明实施例中，所述像素电极层105采用ITO（Indium Tin Oxide，掺锡氧化铟）或铟锌氧化物IZO等等材料制成；所述第一绝缘层102可采用G-Sinx材料制成；所述第二绝缘层104可采用P-Sinx材料制成。然而，可以理解的是，并不限于上述材料，凡在本发明的精神和原则之内所作的任何修改、等同替换和改进等，均应包含在本发明的保护范围之内。

[61] 在本发明实施例中，在第二绝缘层104上设置有凸起106，所述凸起106位于像素电极层105中的像素电极与公共电极之间，所述凸起106用于隔离所述像素电极和公共电极。

[62] 在本发明实施例中，所述像素电极层105中的所述像素电极与相对的基板上的共通电极作为像素电容，所述公共电极与所述第一金属层101或所述第二金属层103上的公共线作为存储电容；由于所述像素电极层105中的所述像素电极与所

述公共电极之间具有所述凸起106，因此能够将所述像素电极与所述公共电极隔离。

[63] 由上可知，所述凸起106位于所述像素电极层105（即同层ITO之间），类似于一堵墙挡在电容ITO和像素ITO之间，可以有效的防止ITO短路发生，避免由于Particle的影响导致的短路发生。所述凸起的设计使得Particle不易停留在地势较高的位置；即使有Particle落在所述凸起的位置，但在经过显影和蚀刻的过程中，因突起的位置很容易被显影液或者蚀刻液蚀刻掉，因此将大大降低因为Particle造成的短路。

[64] 实施例二

[65] 请参阅图2，为本发明实施例提供的阵列基板的结构示意图。为了便于说明，仅示出了与本发明实施例相关的部分。

[66] 所述阵列基板包括一基板100，以及依次设置于所述基板100表面上的第一金属层101、第一绝缘层102、第二金属层103、第二绝缘层104以及像素电极层105。其中，所述第一金属层101包括薄膜晶体管的栅极和扫描线；所述第二金属层103包括薄膜晶体管的源极、薄膜晶体管的漏极以及数据线；所述像素电极层105包括像素电极和公共电极。所述第一绝缘层102用于隔离所述第一金属层101和第二金属层103；所述第二绝缘层104用于隔离所述第二金属层103和像素电极层105。

[67] 在本发明实施例中，所述像素电极层105中的所述像素电极与相对的基板上的共通电极作为像素电容，所述公共电极与所述第一金属层101或所述第二金属层103上的公共线作为存储电容。在第二绝缘层104上设置有凸起106，所述凸起106位于像素电极层105中的像素电极与公共电极之间，所述凸起106用于隔离所述像素电极和公共电极。

[68] 本实施例二中，所述凸起106是由所述第二金属层103增厚而形成的。即对应所述凸起106位置处的所述第二金属层103的厚度大于非凸起位置处的所述第二金属层103的厚度。即在对应所述像素电极与所述公共电极之间的间隙位置的这一部分的所述第二金属层103，在对这一部分的所述第二金属层103进行涂抹光阻、曝光、显影、蚀刻操作时，使得该位置的厚度要比其他位置的厚度厚一些，

这样便使得该位置的第二金属层103垫高该位置的第二绝缘层104，从而该位置的高度高出间隙高度，使得该间隙呈现出突起，类似于一堵墙挡在电容ITO和像素ITO之间，将电容ITO和像素ITO隔离，可以有效的防止ITO短路发生，避免由于Particle的影响导致的短路发生。

[69] 实施例三

[70] 请参阅图3，为本发明实施例提供的阵列基板的结构示意图。为了便于说明，仅示出了与本发明实施例相关的部分。

[71] 所述阵列基板包括：一基板100，一第一金属层101、一第一绝缘层102、一第二金属层103、一第二绝缘层104、以及一像素电极层105。其中，所述第一金属层101设置于所述基板100表面上；所述第一绝缘层102设置于所述第一金属层101上；所述第二金属层103设置于所述第一绝缘层102上；所述第一绝缘层102用于隔离所述第一金属层101和第二金属层103；所述第二绝缘层104设置于所述第二金属层103上；所述像素电极层105设置于所述第二绝缘层104上；所述第二绝缘层104用于隔离所述第二金属层103和像素电极层105。

[72] 其中，所述第一金属层101包括薄膜晶体管的栅极和扫描线；所述第二金属层103包括薄膜晶体管的源极、薄膜晶体管的漏极以及数据线；所述像素电极层105包括像素电极和公共电极。当所述像素电极层105中的公共电极与所述第一金属层101作为存储电容时，那么该第一金属层101的图样还包括公共线，该公共线与公共电极形成存储电容。当所述像素电极层105中的公共电极与所述第二金属层103作为存储电容时，那么该第二金属层103的图样还包括公共线，该公共线与公共电极形成存储电容。

[73] 在本发明实施例中，所述像素电极层105中的所述像素电极与相对的基板上的共通电极作为像素电容，所述公共电极与所述第一金属层101或所述第二金属层103上的公共线作为存储电容。在第二绝缘层104上设置有凸起106，所述凸起106位于像素电极层105中的像素电极与公共电极之间，所述凸起106用于隔离所述像素电极和公共电极。

[74] 在本实施例三中，所述凸起106是由所述第二绝缘层104增厚而形成的。即对应所述凸起位置处的所述第二绝缘层104的厚度大于非凸起位置处的所述第二绝缘

层104的厚度。即在对应所述像素电极与所述公共电极之间的间隙位置的这一部分的所述第二绝缘层104，在对这一部分的所述第二绝缘层104进行涂抹光阻、曝光、显影、蚀刻操作时，使得该位置的厚度要比其他位置的厚度厚一些，这样便使得该位置的第二绝缘层104的高度高出间隙高度，使得该间隙呈现出突起，类似于一堵墙挡在电容ITO和像素ITO之间，将电容ITO和像素ITO隔离，可以有效的防止ITO短路发生，避免由于Particle的影响导致的短路发生。所述凸起的设计使得Particle不易停留在地势较高的位置；即使有Particle落在所述凸起的位置，但在经过显影和蚀刻的过程中，因突起的位置很容易被显影液或者蚀刻液蚀刻掉，因此将大大降低因为Particle造成的短路。

[75] 实施例四

[76] 本发明实施例还提供了一种液晶显示面板。为了便于说明，仅示出了与本发明实施例相关的部分。所述液晶显示面板包括阵列基板、彩膜基板、以及设置于所述阵列基板与彩膜基板之间的液晶盒。

[77] 所述阵列基板包括：一基板100，一第一金属层101、一第一绝缘层102、一第二金属层103、一第二绝缘层104、以及一像素电极层105。其中，所述第一金属层101设置于所述基板100表面上；所述第一绝缘层102设置于所述第一金属层101上；所述第二金属层103设置于所述第一绝缘层102上；所述第一绝缘层102用于隔离所述第一金属层101和第二金属层103；所述第二绝缘层104设置于所述第二金属层103上；所述像素电极层105设置于所述第二绝缘层104上；所述第二绝缘层104用于隔离所述第二金属层103和像素电极层105。

[78] 其中，所述第一金属层101包括薄膜晶体管的栅极和扫描线；所述第二金属层103包括薄膜晶体管的源极、薄膜晶体管的漏极以及数据线；所述像素电极层105包括像素电极和公共电极。当所述像素电极层105中的公共电极与所述第一金属层101作为存储电容时，那么该第一金属层101的图样还包括公共线，该公共线与公共电极形成存储电容。当所述像素电极层105中的公共电极与所述第二金属层103作为存储电容时，那么该第二金属层103的图样还包括公共线，该公共线与公共电极形成存储电容。

[79] 在本发明实施例中，所述像素电极层105中的所述像素电极与相对的基板上的

共通电极作为像素电容，所述公共电极与所述第一金属层101或所述第二金属层103上的公共线作为存储电容。在第二绝缘层104上设置有凸起106，所述凸起106位于像素电极层105中的像素电极与公共电极之间，所述凸起106用于隔离所述像素电极和公共电极。

[80] 然而，可以理解的是，所述凸起可以是由所述第二绝缘层增厚而形成的；即对应所述凸起位置处的所述第二绝缘层104的厚度大于非凸起位置处的所述第二绝缘层104的厚度。或者是，所述凸起可以是由所述第二金属层增厚而形成的；即对应所述凸起106位置处的所述第二金属层103的厚度大于非凸起位置处的所述第二金属层103的厚度。

[81] 综上所述，通过在第二绝缘层上设置有凸起，所述凸起可以是由所述第二绝缘层增厚而形成的；或者是，所述凸起可以是由所述第二金属层增厚而形成的；所述凸起位于像素电极层中的像素电极与公共电极之间，所述凸起用于隔离所述像素电极和公共电极。从而使得即使电容ITO与像素ITO位于同一层，也不会受到Particle的影响，避免了电容ITO和像素ITO发生短路，提高了产品的品质。类似于一堵墙挡在电容ITO和像素ITO之间，可以有效的防止ITO短路发生，避免由于Particle的影响导致的短路发生。所述凸起的设计使得Particle不易停留在地势较高的位置；即使有Particle落在所述凸起的位置，但在经过显影和蚀刻的过程中，因突起的位置很容易被显影液或者蚀刻液蚀刻掉，因此将大大降低因为Particle造成的短路。

[82] 尽管已经相对于一个或多个实现方式示出并描述了本发明，但是本领域技术人员基于对本说明书和附图的阅读和理解将会想到等价变型和修改。本发明包括所有这样的修改和变型，并且仅由所附权利要求的范围限制。特别地关于由上述组件执行的各种功能，用于描述这样的组件的术语旨在对应于执行所述组件的指定功能（例如其在功能上是等价的）的任意组件（除非另外指示），即使在结构上与执行本文所示的本说明书的示范性实现方式中的功能的公开结构不等同。此外，尽管本说明书的特定特征已经相对于若干实现方式中的仅一个被公开，但是这种特征可以与如可以对给定或特定应用而言是期望和有利的其他实现方式的一个或多个其他特征组合。而且，就术语“包括”、“具有”、“含有”或

其变形被用在具体实施方式或权利要求中而言，这样的术语旨在以与术语“包含”相似的方式包括。

- [83] 综上所述，虽然本发明已以优选实施例揭露如上，但上述优选实施例并非用以限制本发明，本领域的普通技术人员，在不脱离本发明的精神和范围内，均可作各种更动与润饰，因此本发明的保护范围以权利要求界定的范围为准。

权利要求书

- [权利要求 1] 一种阵列基板，其中所述阵列基板包括：
- 一基板；
 - 一第一金属层，所述第一金属层设置于所述基板表面上；所述第一金属层包括薄膜晶体管的栅极和扫描线；
 - 一第一绝缘层，所述第一绝缘层设置于所述第一金属层上，用于隔离所述第一金属层和第二金属层；
 - 一所述第二金属层，所述第二金属层设置于所述第一绝缘层上；所述第二金属层包括薄膜晶体管的源极、薄膜晶体管的漏极以及数据线；
 - 一第二绝缘层，所述第二绝缘层设置于所述第二金属层上，用于隔离所述第二金属层和像素电极层；
 - 一凸起，所述凸起设置于所述第二绝缘层上；
 - 一所述像素电极层，所述像素电极层设置于所述第二绝缘层上；所述像素电极层包括像素电极和公共电极；
- 其中，所述凸起位于所述像素电极与所述公共电极之间，所述凸起用于隔离所述像素电极和公共电极；
- 其中，对应所述凸起位置处的所述第二绝缘层的厚度大于非凸起位置处的所述第二绝缘层的厚度；对应所述凸起位置处的所述第二金属层的厚度大于非凸起位置处的所述第二金属层的厚度。
- [权利要求 2] 根据权利要求1所述的阵列基板，其中所述第一金属层还包括公共线；所述像素电极与相对的基板上的共通电极作为像素电容，所述公共电极与所述第一金属层上的所述公共线作为存储电容。
- [权利要求 3] 根据权利要求1所述的阵列基板，其中所述第二金属层还包括公共线；所述像素电极与相对的基板上的共通电极作为像素电容，所述公共电极与所述第二金属层上的所述公共线作为存储电容。
- [权利要求 4] 根据权利要求1所述的阵列基板，其中所述像素电极层采用掺锡氧化铟ITO材料制成。

- [权利要求 5] 根据权利要求1所述的阵列基板，其中所述第一绝缘层采用G-Sinx材料制成。
- [权利要求 6] 根据权利要求1所述的阵列基板，其中所述第二绝缘层采用P-Sinx材料制成。
- [权利要求 7] 一种阵列基板，其中所述阵列基板包括：
一基板；
一第一金属层，所述第一金属层设置于所述基板表面上；所述第一金属层包括薄膜晶体管的栅极和扫描线；
一第一绝缘层，所述第一绝缘层设置于所述第一金属层上，用于隔离所述第一金属层和第二金属层；
一所述第二金属层，所述第二金属层设置于所述第一绝缘层上；所述第二金属层包括薄膜晶体管的源极、薄膜晶体管的漏极以及数据线；
一第二绝缘层，所述第二绝缘层设置于所述第二金属层上，用于隔离所述第二金属层和像素电极层；
一凸起，所述凸起设置于所述第二绝缘层上；
一所述像素电极层，所述像素电极层设置于所述第二绝缘层上；所述像素电极层包括像素电极和公共电极；
其中，所述凸起位于所述像素电极与所述公共电极之间，所述凸起用于隔离所述像素电极和公共电极。
- [权利要求 8] 根据权利要求7所述的阵列基板，其中对应所述凸起位置处的所述第二绝缘层的厚度大于非凸起位置处的所述第二绝缘层的厚度。
- [权利要求 9] 根据权利要求7所述的阵列基板，其中对应所述凸起位置处的所述第二金属层的厚度大于非凸起位置处的所述第二金属层的厚度。
- [权利要求 10] 根据权利要求7所述的阵列基板，其中所述第一金属层还包括公共线；所述像素电极与相对的基板上的共通电极作为像素电容，所述公共电极与所述第一金属层上的所述公共线作为存储电容。
- [权利要求 11] 根据权利要求7所述的阵列基板，其中所述第二金属层还包括公共

线；所述像素电极与相对的基板上的共通电极作为像素电容，所述公共电极与所述第二金属层上的所述公共线作为存储电容。

[权利要求 12]

一种液晶显示面板，包括阵列基板、彩膜基板、以及设置于所述阵列基板与彩膜基板之间的液晶盒；其中

所述阵列基板包括：

一基板；

一第一金属层，所述第一金属层设置于所述基板表面上；所述第一金属层包括薄膜晶体管的栅极和扫描线；

一第一绝缘层，所述第一绝缘层设置于所述第一金属层上，用于隔离所述第一金属层和第二金属层；

一所述第二金属层，所述第二金属层设置于所述第一绝缘层上；所述第二金属层包括薄膜晶体管的源极、薄膜晶体管的漏极以及数据线；

一第二绝缘层，所述第二绝缘层设置于所述第二金属层上，用于隔离所述第二金属层和像素电极层；

一凸起，所述凸起设置于所述第二绝缘层上；

一所述像素电极层，所述像素电极层设置于所述第二绝缘层上；

所述像素电极层包括像素电极和公共电极；

其中，所述凸起位于所述像素电极与所述公共电极之间，所述凸起用于隔离所述像素电极和公共电极。

[权利要求 13]

根据权利要求12所述的液晶显示面板，其中对应所述凸起位置处的所述第二绝缘层的厚度大于非凸起位置处的所述第二绝缘层的厚度。

[权利要求 14]

根据权利要求12所述的液晶显示面板，其中对应所述凸起位置处的所述第二金属层的厚度大于非凸起位置处的所述第二金属层的厚度。

[权利要求 15]

根据权利要求12所述的液晶显示面板，其中所述第一金属层还包括公共线；所述像素电极与相对的基板上的共通电极作为像素电

容，所述公共电极与所述第一金属层上的所述公共线作为存储电容。

[权利要求 16]

根据权利要求12所述的液晶显示面板，其中所述第二金属层还包括公共线；所述像素电极与相对的基板上的共通电极作为像素电容，所述公共电极与所述第二金属层上的所述公共线作为存储电容。

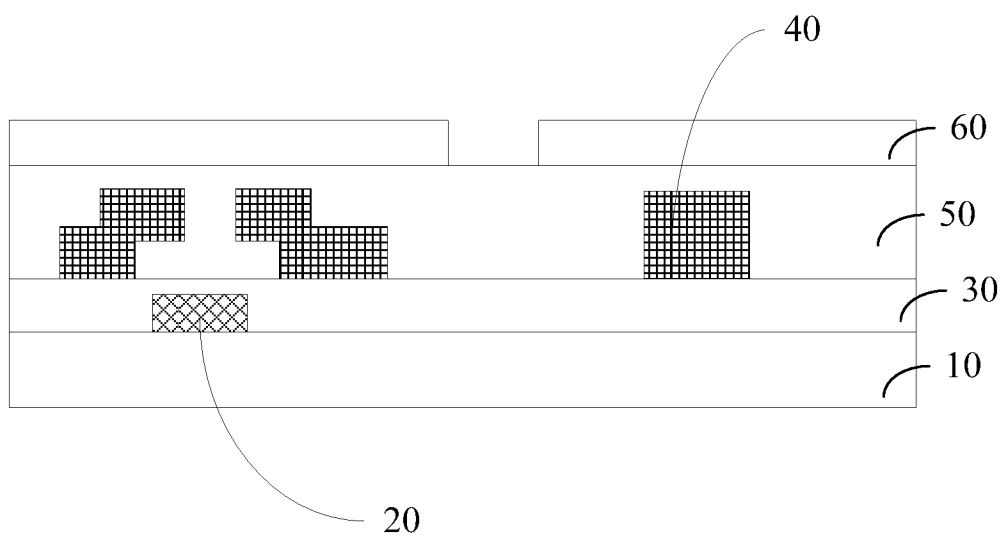


图 1

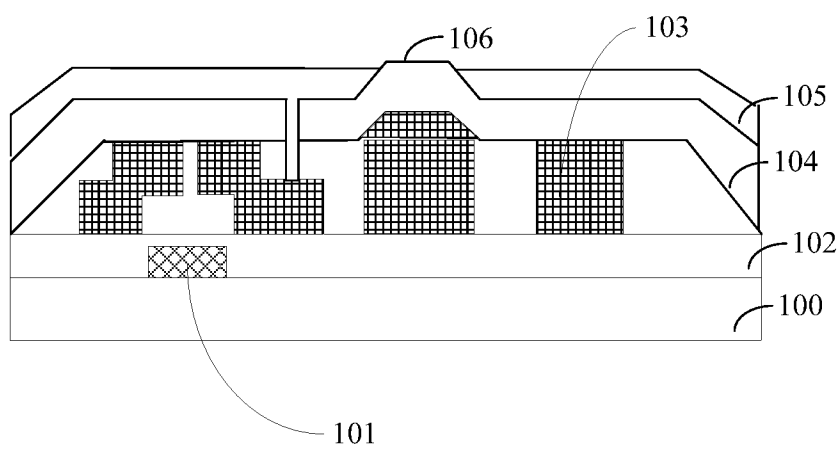


图 2

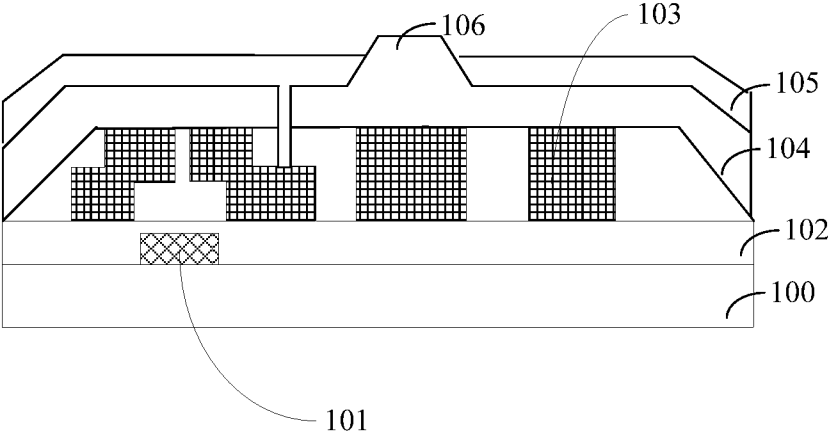


图 3

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2015/072427

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/1362 (2006.01) i; G02F 1/1368 (2006.01) i; H01L 23/50 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F 1/-; H01L 23/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI; EPODOC; CNPAT; CNKI: array substrate, apart, short circuit, array, substrate, pixel, common, electrode?, protru+, emboss???, project+, isolat+, particle, short, cut, circuit, insulat+, high+, thick+, IPS

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN 103278979 A (SHANGHAI TIANMA MICRO-ELECTRONICS CO., LTD.), 04 September 2013 (04.09.2013), description, paragraphs [0084]-[0086] and [0106]-[0114], and figure 6	1-16
Y	CN 104007574 A (NANJING CEC PANDA LCD TECHNOLOGY CO., LTD.), 27 August 2014 (27.08.2014), description, paragraphs [0046]-[0049], and figures 2-7(b)	1-16
A	CN 203250093 U (BOE TECHNOLOGY GROUP CO., LTD.), 23 October 2013 (23.10.2013), the whole document	1-16
A	CN 1837910 A (NEC LCD TECHNOLOGIES LTD.), 27 September 2006 (27.09.2006), the whole document	1-16
A	CN 1991480 A (LG. PHILIPS LCD CO., LTD.), 04 July 2007 (04.07.2007), the whole document	1-16
A	US 2014132865 A1 (JAPAN DISPLAY INC.), 15 May 2014 (15.05.2014), the whole document	1-16

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	
“A” document defining the general state of the art which is not considered to be of particular relevance	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“E” earlier application or patent but published on or after the international filing date	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“O” document referring to an oral disclosure, use, exhibition or other means	“&” document member of the same patent family
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 31 July 2015 (31.07.2015)	Date of mailing of the international search report 14 August 2015 (14.08.2015)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer SONG, Yue Telephone No.: (86-10) 82245970

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2015/072427

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 103278979 A	04 September 2013	None	
CN 104007574 A	27 August 2014	None	
CN 203250093 U	23 October 2013	None	
CN 1837910 A	27 September 2006	US 2006215100 A1	28 September 2006
		CN 100470313 C	18 March 2009
		KR 20060103144 A	28 September 2006
		JP 5034162 B2	26 September 2012
		US 7688413 B2	30 March 2010
		TW I315438 B	01 October 2009
		KR 100824251 B1	24 April 2008
		JP 2006267317 A	05 October 2006
CN 1991480 A	04 July 2007	US 2007153180 A1	05 July 2007
		KR 101193381 B1	19 October 2012
		US 7525617 B2	28 April 2009
		KR 20070071163 A	04 July 2007
		CN 100460945 C	11 February 2009
US 2014132865 A1	15 May 2014	JP 2014095840 A	22 May 2014

国际检索报告

国际申请号

PCT/CN2015/072427

A. 主题的分类

G02F 1/1362(2006.01)i; G02F 1/1368(2006.01)i; H01L 23/50(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G02F 1/-; H01L 23/-

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

WPI;EPDOC;CNPAT;CNKI: 阵列基板, 像素, 公共, 电极, 凸, 突, 隔离, 相隔, 颗粒, 粒子, 短路, 绝缘, 高, 厚; array, substrate, pixel, common, electrode?, protru+, emboss???, project+, isolat+, particle, short, cut, circuit, insulat+, high+, thick+, IPS

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
Y	CN 103278979 A (上海天马微电子有限公司) 2013年 9月 4日 (2013 - 09 - 04) 说明书第[0084]段至第[0086]段, 第[0106]段至第[0114]段, 附图6	1-16
Y	CN 104007574 A (南京中电熊猫液晶显示科技有限公司) 2014年 8月 27日 (2014 - 08 - 27) 说明书第[0046]段至第[0049]段, 附图2-7 (b)	1-16
A	CN 203250093 U (京东方科技集团股份有限公司) 2013年 10月 23日 (2013 - 10 - 23) 全文	1-16
A	CN 1837910 A (NEC液晶技术株式会社) 2006年 9月 27日 (2006 - 09 - 27) 全文	1-16
A	CN 1991480 A (LG. 飞利浦LCD株式会社) 2007年 7月 4日 (2007 - 07 - 04) 全文	1-16
A	US 2014132865 A1 (JAPAN DISPLAY INC.) 2014年 5月 15日 (2014 - 05 - 15) 全文	1-16

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2015年 7月 31日

国际检索报告邮寄日期

2015年 8月 14日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
北京市海淀区蓟门桥西土城路6号
100088 中国

传真号 (86-10)62019451

授权官员

宋玥

电话号码 (86-10)82245970

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2015/072427

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	103278979	A	2013年 9月 4日	无			
CN	104007574	A	2014年 8月 27日	无			
CN	203250093	U	2013年 10月 23日	无			
CN	1837910	A	2006年 9月 27日	US	2006215100	A1	2006年 9月 28日
				CN	100470313	C	2009年 3月 18日
				KR	20060103144	A	2006年 9月 28日
				JP	5034162	B2	2012年 9月 26日
				US	7688413	B2	2010年 3月 30日
				TW	I315438	B	2009年 10月 1日
				KR	100824251	B1	2008年 4月 24日
CN	1991480	A	2007年 7月 4日	JP	2006267317	A	2006年 10月 5日
				US	2007153180	A1	2007年 7月 5日
				KR	101193381	B1	2012年 10月 19日
				US	7525617	B2	2009年 4月 28日
				KR	20070071163	A	2007年 7月 4日
US	2014132865	A1	2014年 5月 15日	CN	100460945	C	2009年 2月 11日
				JP	2014095840	A	2014年 5月 22日

表 PCT/ISA/210 (同族专利附件) (2009年7月)