

# PŘIHLÁŠKA VYNÁLEZU

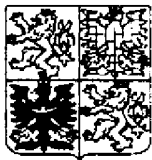
zveřejněná podle § 31 zákona č. 527/1990 Sb.

(21) Číslo dokumentu:

## 34-98

(19)

ČESKÁ  
REPUBLIKA



ÚŘAD  
PRŮMYSLOVÉHO  
VLASTNICTVÍ

(22) Přihlášeno: **07. 01. 98**

(32) Datum podání prioritní přihlášky: **15.01.97**

(31) Číslo prioritní přihlášky: **97/783775**

(33) Země priority: **US**

(40) Datum zveřejnění přihlášky vynálezu: **11. 11. 98**  
(Věstník č. 11/98)

(13) Druh dokumentu: **A3**

(51) Int. Cl.<sup>6</sup>:

**H 01 L 27/00**  
**H 01 L 23/36**

(71) Přihlášovatel:

INTERNATIONAL BUSINESS MACHINES  
CORPORATION, Armonk, NY, US;

(72) Původce:

MacQuarrie Stephen Wesley, Vestal, NY, US;  
Storr Wayne Roussell, New Milford, PA, US;  
Wilson James Warren, Vestal, NY, US;

(74) Zástupce:

Kalenský Petr JUDr., Hájkova 2, Praha 2,  
12000;

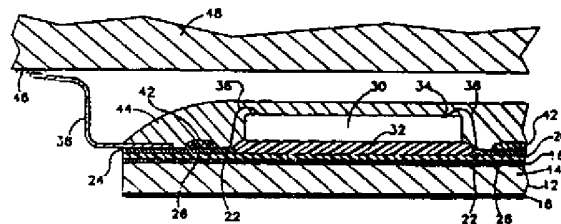
obvodem /48/ nebo podobně, aby zajistily I/O signály pro IC čip /30/. V jistých provedeních mohou být k čipovému nosiči /10/ připojeny další tepelné chladiče /62/ a v jistých provedeních mohou být také čipy /52/ namontovány po obou stranách čipového nosiče za účelem zvýšení kapacity čipového nosiče /10/.

(54) Název přihlášky vynálezu:

**Kovový substrát, který má IC čip a nosnou montáž**

(57) Anotace:

Sestava obsahuje čipový nosič /10/, který má kovový substrát /12/ obsahující první a druhé protilehlé čelo. Dielektrický povlak /20/ je zajištěn alespoň na jednom z čel, který je přednostně tenčí než okolo 20 mikronu a má přednostně dielektrickou konstantu od okolo 3,5 do okolo 4,0. Systém elektrických obvodů je připraven na dielektrickém povlaku /20/, přičemž uvedený systém elektrických obvodů obsahuje plochy /12/ pro připojení čipu, spojovací plochy /24/ a obvodové cesty /26/ spojovací plochy /22/ pro připojení čipu se spojovacími plochami /24/. IC čip /30/ je přimontován flip chip spojováním nebo pájením drátu nebo spojením pomocí lepidla na čelo kovového substrátu, které má na sobě dielektrický povlak /20/. Ve všech případech je IC čip elektricky připojen k plochám pro připojení čipu /22/ buďto spoji s kuličkou pájky, nebo pájenými drátovými spoji. Elektrické vývody /38/ procházejí ze spojovacích ploch /24/ na čipovém nosiči /10/ a jsou připojeny k odpovídajícím plochám na desce s



CZ 34-98 A3

Kovový substrát, který má IC čip a nosnou montáž

### Oblast techniky

Vynález se obecně týká sestavování čipu s integrovanými obvody (IC) na čipových nosičích pro montování na desky s obvody a podobné a podrobněji techniky pro vybavení čipu a nosných montáží pro takzvané flat pack provedení.

### Dosavadní stav techniky

Obvyklý nosič pro montáž čipu, který se používal po mnoho let, je pokovená keramická flat pack konstrukce. Zatímco keramika má mnoho dobrých vlastností, pro její použití existují jisté nevýhody. Keramika nemá například mimořádně dobré vlastnosti z hlediska tepelné vodivosti a tudíž často vyžaduje zlepšující techniky pro odstraňování tepla. Keramika také vyžaduje opatrné zacházení, zvláště před vypalováním, aby se zamezilo přelomení. Keramika navíc vyžaduje několik operací pro utvoření nezbytného keramického nosiče, což má za následek dosti vysoké náklady.

Existovalo jisté úsilí nahradit keramické nosiče organickým nosičem, jako je například sklem naplněný epoxid, který má vlastnosti podobné vlastnostem desky s obvodem, tj. stejný materiál. Zatímco některé nevýhody keramických nosičů jsou překonány, přesto mají takovéto nosiče jisté nevýhody, jako například poměrně malou vodivost a jisté technologické problémy při vytváření požadovaného systému obvodu na

povrchu nosiče pro připojení čipu k němu a přenášení signálu na desku s obvodem a z desky s obvodem.

Je tudíž hlavním předmětem tohoto vynálezu zajistit sestavu pro montování čipu s integrovaným obvodem k desce s obvodem, který obsahuje nosič čipu, který má vylepšené vlastnosti přenosu tepla a dobré elektrické vlastnosti včetně desky s plovoucí zemí.

### Podstata vynálezu

Podle tohoto vynálezu je zajištěna sestava pro montování čipu s integrovaným obvodem k desce s obvodem a podobné. Sestava obsahuje čipový nosič, který má kovový substrát obsahující první a druhé protilehlé čelo. Přednostně je kovový substrát vytvořen z měděného materiálu s chromem naplátovaným na jeho jedné nebo na jeho obou stranách. Dielektrický povlak je opatřen na alespoň jednom z čel, přičemž tento dielektrický povlak je přednostně polyimid. Dielektrický povlak je přednostně tenčí než okolo 20 mikronů a přednostně má dielektrickou konstantu do okolo 3,5 do okolo 4,0. Systém elektrických obvodů je spořádán na dielektrickém povlaku, přičemž uvedený systém obvodů obsahuje plochy pro montáž čipu, spojovací plochy a obvodové trasy spojující plochy pro montáž čipu se spojovacími plochami.

IC čip je připojen k čelu kovového substrátu, který má na sobě dielektrický povlak. Tato montáž může být buďto pomocí flip chip spojování s použitím pájky pro vzájemné mechanické a elektrické spojení, nebo může být montáž připevněním čipu pomocí lepidla k desce a s použitím



obr. 5 pohled podélným řezem jiného provedení podle tohoto vynálezu také s využitím dalšího tepelného chladiče, ale v jiné konfiguraci;

obr. 6 pohled podélným řezem provedení tohoto vynálezu s využitím čipu po obou stranách nosiče a také s využitím dalšího tepelného chladiče.

### Příklady provedení vynálezu

Nyní s odkazem na obrázky, momentálně obrázky 1 a 2, je ukázáno jedno provedení sestavy čipu integrovaného obvodu (IC čipu) přimontované k desce s obvodem podle tohoto vynálezu.

Sestava obsahuje čipový nosič obecně označený jako 10, který obsahuje kovový substrát 12. Přednostně je kovový substrát měděné jádro 14, které má chróm 16 a 18 naplátovaný na jeho protilehlých čelech. Jak bude však nyní popsáno, lze použít jiné kovy, jako například čistou měď, invar, měď-invar-měď (C-I-C) a jiné takovéto materiály. Měď s naplátovaným chrómem je však upřednostňovaný materiál, protože je nesmírně dobrý elektrický vodič a má dobré vlastnosti vedení tepla, aby mohl pracovat jako tepelný chladič. Typicky je substrát 12 tlustý okolo 0,025 palce, ačkoli tato tloušťka se může pohybovat v rozmezí od okolo 0,010 palce do okolo 0,040 palce. Tenčí substrát, než 0,010 palce značně snižuje účinnost substrátu jako odváděče tepla a substrát tlustší než okolo 0,040 palce má za následek rozměrnost a velkou hmotnost sestavy a nezajišťuje žádný významný odvod tepla navíc.

Tenká vrstva dielektrického materiálu 20 je aplikována na jedno čelo substrátu 10 na chróm 16, který je na něm, přičemž toto dielektrikum má přednostně dielektrickou konstantu v rozmezí okolo 3,5 až 4,0. Upřednostňvané dielektrikum je polyimid. Polyimid je přednostně aplikován rozprašováním, což umožňuje aplikovat jednotný tenký povlak. Polyimid může být však nanesen odstředivě. Lze použít jiná dielektrika, jako například eoxidy, polytetrafluoretylén, atd. Polyimid je však upřednostňován protože se snadno nanáší, tvoří stejnorodou vrstvu a může se udržet na povrchu bez závažných defektů při zmenšování tloušťky až do tloušťky okolo 6 mikronů, což je upřednostňovaná tloušťka. Lze však použít tloušťku až do okolo 20 mikronů. Čím tenčí vrstva, tím lépe, protože jádro slouží jako deska s plovoucí zemí a čím tenčí je dielektrikum, tím je vyšší účinnost kovového substrátu 12. Opravdu s tloušťkou polyimidu 20 okolo 6 mikronů je účinnost substrátu 12 okolo 95% teoretické účinnosti, zatímco při tloušťce 20 mikronů polyimidu 20 spadne účinnost na okolo 50% teoretické. Tloušťka okolo 20 mikronů je tudíž maximální požadovaná tloušťka dielektrického materiálu 20, zatímco upřednostňovaná tloušťka je okolo 6 mikronů nebo menší.

System elektrických obvodů je vytvořen na povrchu dielektrického materiálu 20, přičemž tento systém elektrických obvodů obsahuje plochy 22 pro připojení čipu, spojovací plochy 24 a obvodové cesty 26. System obvodů je přednostně vytvořen fotoodporovou technologií s použitím naprašovaného kovu a technik subtraktivního leptání, jak je v oboru dobře známo. Typicky je kov nanesen naprašováním do tloušťky okolo 6 mikronů; tloušťka kovu se však může pohybovat v rozmezí od okolo 4 mikronů do okolo 8 mikronů.

Kov tenčí než okolo 4 mikronů může vést k nespojitostem v obvodu a kov tlustší než okolo 8 mikronů zabraňuje tvorbě dobrých vlastností obvodu.

Je zajištěn IC čip 30, který je připevněn k povrchu substrátu 12 prostředky vodivého epoxidu 32. IC čip 30 má množství I/O kontaktů 34, které jsou připojeny k plochám 22 pro připojení čipu pomocí pájených drátových vývodu 36. Spojovací plochy 24 jsou opatřeny elektrickými vývody 38. Po vytvoření ploch 22 a 24 a cest 26 je aplikován ochranný povlak 42, což může být polyimid. Existuje však mnoho jiných povlaku, jako například epoxidy, které lze použít. Povlak může být nanesen podle vzoru, přes sítku nebo lze za účelem vytvoření vzoru povlaku použít fotolitografickou techniku, pokud jsou použity fotocitlivé povlaky. Ochranný povlak 42 je aplikován na cesty 26 obvodu, přičemž jsou plochy 22 pro připojení čipu a spojovací plochy 24 vynechány, aby byly odkryty pro spojení. Drátové spoje 36 jsou připojeny ke svým příslušným I/O kontaktům 34 a plochám 22 pro připojení čipů, přednostně termosonickým pájením. Elektrické vývody 38 jsou připevněny ke svým příslušným spojovacím plochám 24, přednostně pomocí pájených spoju (není ukázáno). Mohly by být použity jiné typy spojení, jako například vodivý epoxid, jak je v oboru známo.

Poté co byl IC čip 30 připevněn k substrátu 12 epoxidem 32 a byly připojeny elektrické vývody 38, je celý povrch substrátu 12 pokryt epoxidovým zapouzdřovacím materiálem 44.

Abyste bylo možné namontovat čip a sestavu čipového nosiče k desce s obvodem, jsou elektrické vývody 38 připojeny ke kontaktům 46 na desce 48 s obvodem.

Použití kovového substrátu 12 poskytuje několik výhod oproti pokovenému keramickému substrátu. Jedna z nich je relativní pružnost kovového substrátu 12, která má za následek snížení sklonu k prasknutí buďto následkem tepelných odchylek, nebo následkem mechanické manipulace, v porovnání s keramickým nosičem, zejména v nezatvrdlém stavu. Jiná velmi významná výhoda jsou vynikající vlastnosti vedení tepla kovového substrátu 12, který umožňuje rychlý odvod tepla mnohem účinněji, než u keramického substrátu. Dále kovový substrát zajišťuje desku s plovoucí zemí pro kontakty a systém obvodů, který je zvláště účinný s tenkou dielektrickou vrstvou na úrovni 6 mikronů.

Další faktor který je nutné vzít v úvahu je značný rozdíl mezi koeficienty tepelné roztažnosti u IC čipu 30 a u nosiče 10 kvůli kovovému substrátu 12. IC čip vytvořený z křemíku má koeficient tepelné roztažnosti (CTE) v rozmezí okolo 3-4 ppm/°C, zatímco měď má koeficient tepelné roztažnosti v rozmezí okolo 18 ppm/°C. Za účelem snížení nebezpečí selhání kvůli nesouladu teplot je nezbytné zajistit, aby byly čipy velmi tenké a tím se zvýšila jejich pružnost. Je vskutku nezbytné, aby čipy nebyly tlustší, než okolo 20 milu a přednostně tenčí než 18 milu. S čipy tenčími než jsou tyto meze je zajištěna pružnost s montáží čipu s použitím vodivého epoxidu, který je sám docela pružný. To snižuje sklon k prasknutí kvůli tepelnému cyklu. Volba jiného materiálu pro substrát 12, jako je například měď-invar-měď nebo invar, může samozřejmě snížit neshodu CTE čipu 30 a CTE substrátu 12.

Obrázek 3 ukazuje jiné provedení tohoto vynálezu, ve kterém může být použito k vytvoření sestavy nosiče a čipu flip chip spojování. Jak je vidět na obrázku 3, je zajištěn

IC čip 52, který je připevněn k plochám 22 pro připojení čipu pomocí kuliček pájky 54. Jak je v tomto typu flip chip spojování běžné, je mezi čipem 52 a nosičem 12 uspořádán vyztužovací epoxid 56 obklopující kuličky 54 pájky. Tento vyztužovací epoxid slouží při zabráňování poškození kvůli tepelné neshodě. V tomto provedení je kolem konce substrátu 12 opatřen izolační materiál 58 a na protějším povrchu substrátu 12, takže vývod 60 je elektricky izolován od substrátu 12. V tomto případě spojují vývody 60 spojovací plochy 24 s kontakty 46 na desce s obvodem 48.

Pokud je zapotřebí dalšího odvodu tepla, lze použít provedení ukázané na obrázku 4, ve kterém je dodatečný tepelný chladič 62 připevněn k protější straně substrátu 12, ze kterého jsou připojeny čipy. Tepelný chladič 62 může být připevněn vodivým epoxidem 63 dobře známým způsobem. Obrázek 4 také ukazuje jak může být pružný čip 52 připevněn ke stejné straně nosiče jako drátem připevněný čip 30.

Obrázek 5 ukazuje jiné provedení, kde je zajištěn dodatečný tepelný chladič 62, ale v tomto případě je tepelný chladič zajištěn vodivým epoxidem 63 k povrchu epoxidu 44 zapouzdřujícího čip.

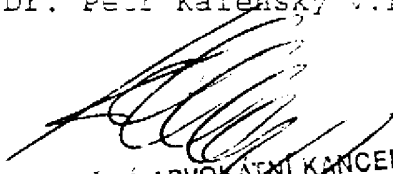
Obrázek 6 ukazuje provedení, kde čipy mohou být zajištěny na obou stranách čipového nosiče 10. Provedení je ukázáno s použitím technologie flip chip jak je ukázáno na obrázku 3 pro čipy na obou stranách substrátu. Samozřejmě může být připojování drátem použito pro čipy na obou stranách, nebo by jedna strana mohla používat technologii spojování drátem a druhá strana technologii flip chip. V tomto případě je tepelný chladič 62 volitelně připevněn k jedné straně, ačkoli pokud to umožňuje prostor, mohly by být

tepelné chladiče opatřeny na obou stranách.

Byla tudíž popsána upřednostněná provedení tohoto vynálezu. Avšak uvažujeme-li předchozí popis, rozumí se, že tento popis je proveden pouze pomocí příkladu, že vynález není omezen na konkrétní provedení zde popsaná a že mohou být implementovány různé změny uspořádání, modifikace a náhrady bez odchýlení od opravdového ducha tohoto vynálezu jak bude nárokováno níže.

Zastupuje:

Dr. Petr Kalenský v.r.



SPOLEČNÁ ADVOKÁTNÍ KANCELÁŘ  
VŠETEČKA ZELENÝ ŠVORGIK KALENSKÝ  
A PARTNEŘI  
120 00 Praha 2, Hájkova 2  
Česká republika

P A T E N T O V É   N Á R O K Y

1. Sestava pro namontování čipu s integrovaným obvodem k desce s obvodem nebo podobné obsahující:

čipový nosič, přičemž uvedený čipový nosič obsahuje kovový substrát a má první a druhé protilehlé čelo,

dielektrický povlak na alespoň jednom z uvedených čel,

přičemž uvedený dielektrický povlak je tenčí než okolo 20 mikronů;

system elektrických obvodů uspořádaný na uvedeném dielektrickém povlaku, přičemž uvedený system elektrických obvodu má plochy pro připojení čipu, spojovací plochy a cesty obvodu spojující uvedené plochy pro připojení čipu s uvedenými spojovacími plochami;

čip s integrovaným obvodem namontovaný na uvedeném jednom čele uvedeného substrátu,

přičemž uvedený čip s integrovaným obvodem má I/O kontakty;

elektrické spoje spojující uvedené I/O kontakty na uvedeném integrovaném obvodu s uvedenými plochami pro připojení čipu;  
a

elektrické vývody procházející od uvedených spojovacích ploch pro zajištění I/O signálu do uvedeného čipu s integrovaným obvodem a z uvedeného čipu s integrovaným



obvodem.

2. Sestava podle nároku 1, kde uvedený dielektrický materiál je polyimid.

3. Sestava podle nároku 1 nebo 2, kde uvedený čip s integrovaným obvodem je připojen k uvedeným plochám pro připojení čipu drátovými spoji nebo

spojením pomocí flip chip spojování.

4. Sestava podle některého z nároků 1 až 3, kde uvedený kovový substrát obsahuje vrstvu mědi a kde uvedený čip s integrovaným obvodem není tlustší než okolo 20 milu.

5. Sestava podle kteréhokoli předcházejících nároků, kde dielektrikum má dielektrickou konstantu od okolo 3,5 do okolo 4,0.

6. Sestava podle kteréhokoli z předcházejících nároku, kde tloušťka uvedené dielektrické vrstvy není větší než okolo 6 mikronu.

7. Sestava podle kteréhokoli z předcházejících nároku, kde kovový substrát je pochromovaná měď.

8. Sestava podle kteréhokoli z předcházejících nároku, kde dielektrikum je na obou čelech uvedeného substrátu a systém elektrických obvodu je na obou čelech uvedeného substrátu a čip s integrovaným obvodem je namontován na obou čelech uvedeného substrátu.

9. Sestava podle kteréhokoli z předcházejících

nároků, kde tepelný chladič je připojen k uvedenému čipovému nosiči.

10. Sestava podle nároku 9, kde tepelný chladič je připojen k povrchu uvedeného substrátu, který má k sobě připojen čip.

11. Sestava podle kteréhokoli z předcházejících nároků, dále se vyznačující deskou s obvodem nebo podobnou připojenou k uvedeným elektrickým vývodům.

12. Způsob pro montování čipu s integrovaným obvodem podle kteréhokoli z nároku 1 až 11, obsahující kroky:

opatření čipového nosiče, přičemž uvedený čipový nosič obsahuje kovový substrát a má první a druhé protilehlé čelo,

aplikování dielektrického povlaku na alespoň jedno z uvedených čel,

přičemž uvedený dielektrický povlak je tenčí než okolo 20 mikronů;

opatření systému elektrických obvodu na uvedeném dielektrickém povlaku, přičemž uvedený systém elektrických obvodů má plochy pro připojení čipu, spojovací plochy a obvodové cesty spojující uvedené plochy pro připojení čipu k uvedeným spojovacím plochám;

opatření čipu s integrovaným obvodem, který má I/O kontakty;

přimontování uvedeného čipu s integrovaným obvodem na uvedené jedno čelo uvedeného substrátu, přičemž elektrická

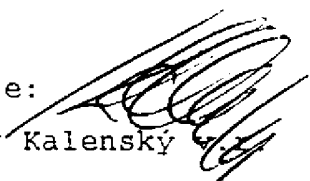
71 24-98  
170110

spojení spojují uvedené I/O kontakty na uvedeném integrovaném obvodu k uvedeným plochám pro připojení čipu;

připojení elektrických vývodu z uvedených spojovacích ploch pro zajištění I/O signálu do uvedeného čipu s integrovaným obvodem a z uvedeného čipu s integrovaným obvodem.

Zastupuje:

Dr. Petr Kalenský



**SPOLEČNÁ ADVOKÁTNÍ KANCELÁŘ  
VŠETEČKA ZELENÝ ŠVORČÍK KALENSKÝ  
A PARTNEŘI  
120 00 Praha 2, Hájkova 2  
Česká republika**

EN9-96-007  
1/4

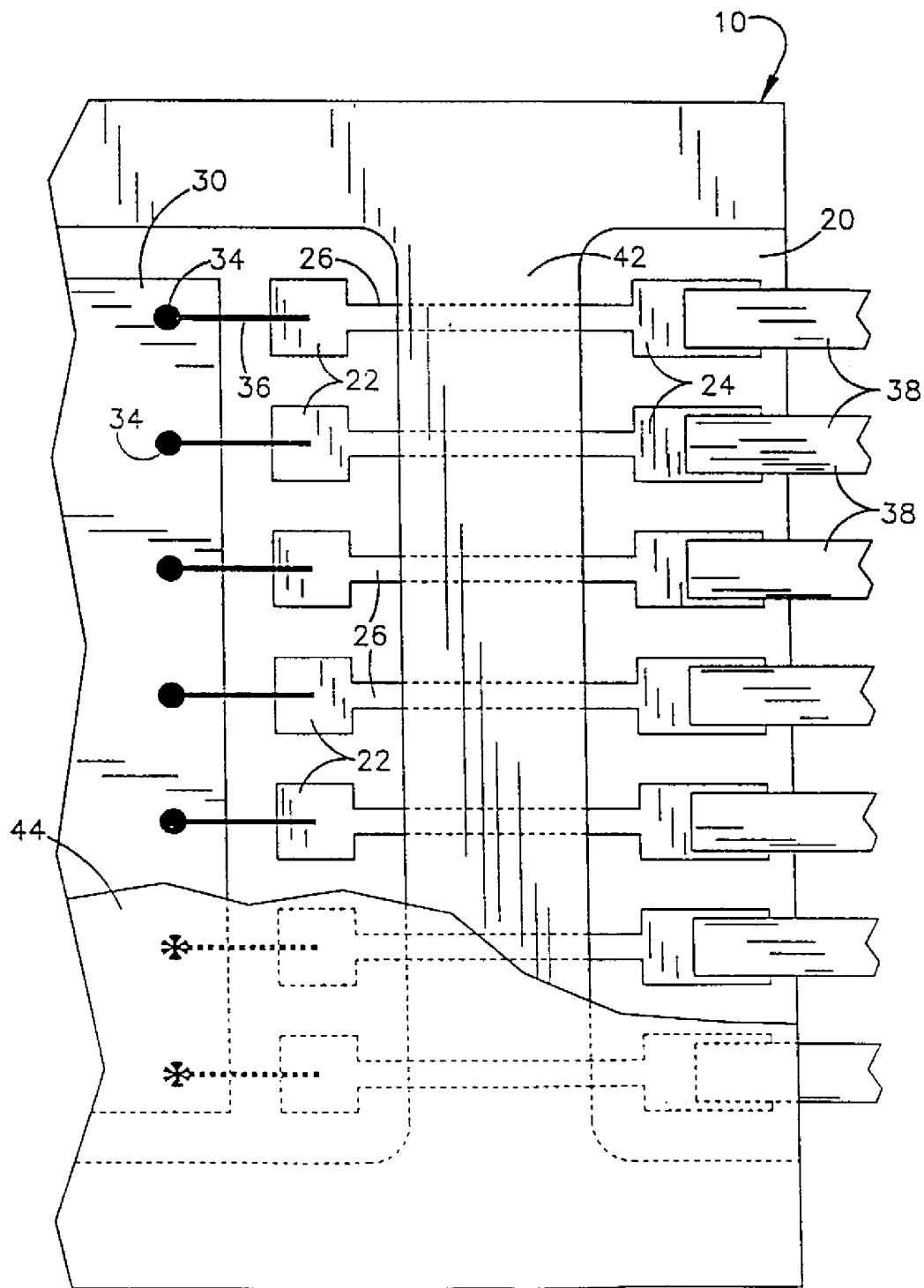


Fig.1

JUDr. Petr KALENSKY  
advokát

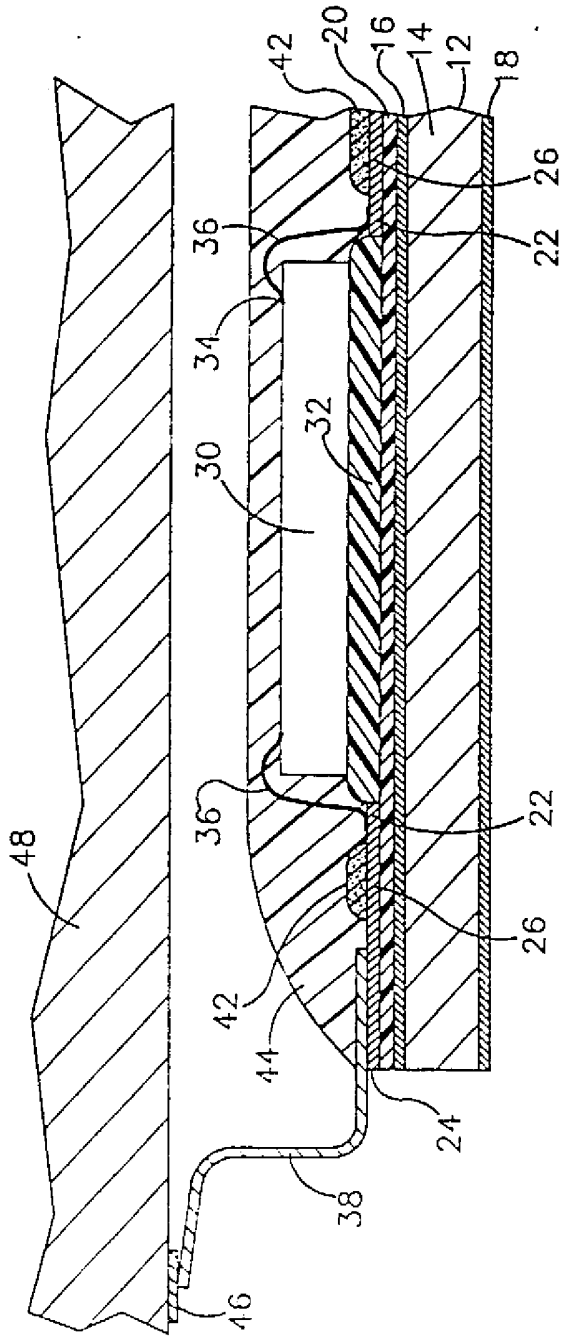


Fig. 2

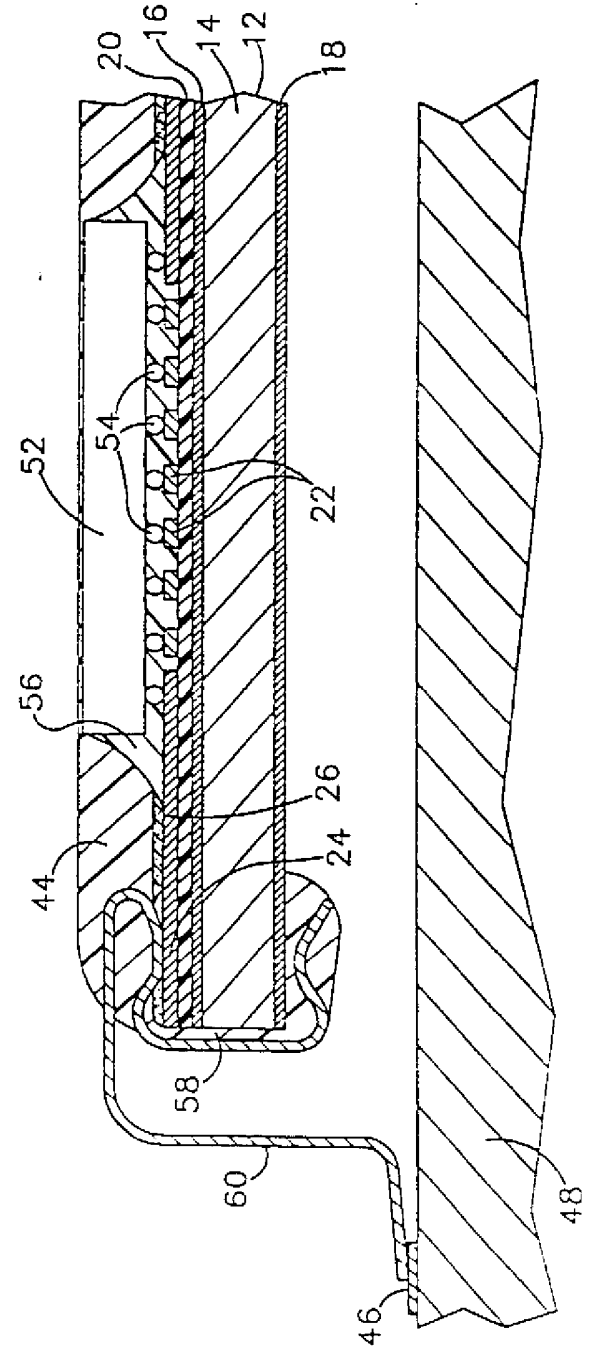


Fig. 3



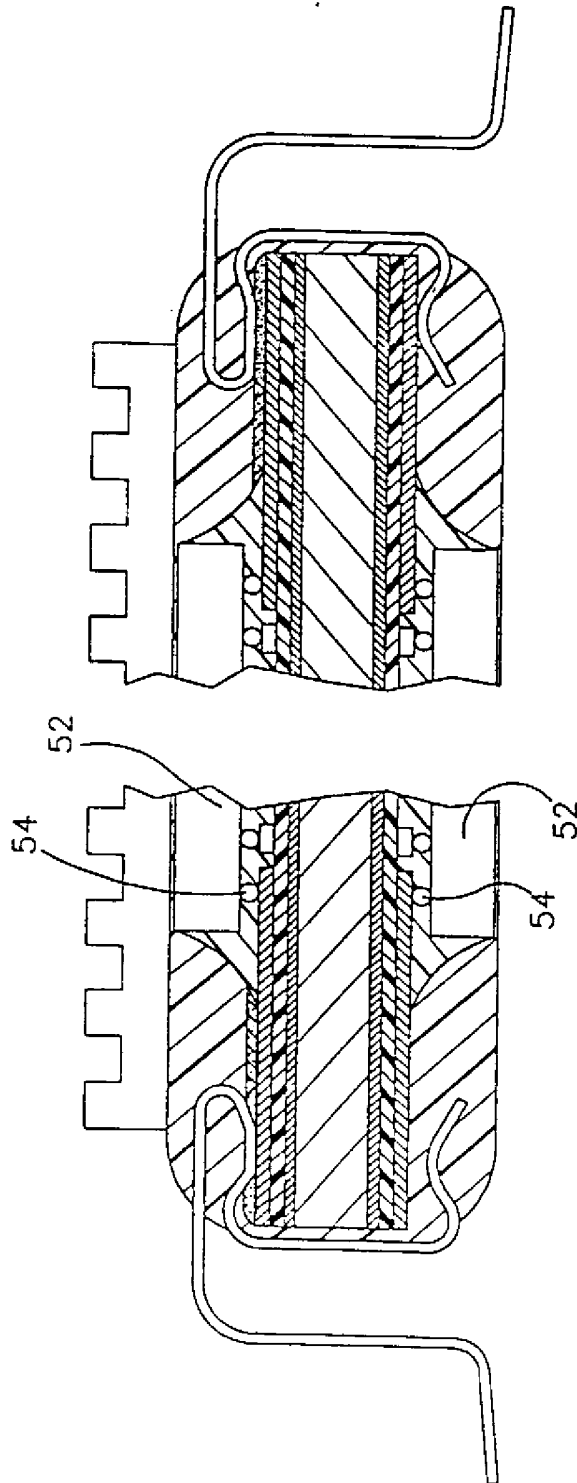


Fig. 6

JUDr. Petr KALENSKY  
advokát