(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年11月7日(07.11.2024)

WIPO | PCT

(10) 国際公開番号
WO 2024/228334 A1

(51) 国際特許分類:
H01L 25/07 (2006.01) *H02M 7/48* (2007.01)
H01L 23/36 (2006.01) *H05K 1/18* (2006.01)
H01L 23/50 (2006.01)

(21) 国際出願番号： PCT/JP2024/015379

(22) 国際出願日： 2024年4月18日(18.04.2024)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

(30) 優先権データ：
特願 2023-076219 2023年5月2日(02.05.2023) JP

(71) 出願人: ローム株式会社 (**ROHM CO., LTD.**) [JP/JP]; 〒6158585 京都府京都市右京区西院溝崎町２１番地 Kyoto (JP).

(72) 発明者: 林口 匡司 (**HAYASHIGUCHI Masashi**); 〒6158585 京都府京都市右京区西院溝崎町２１番地 ローム株式会社内 Kyoto (JP).

(74) 代理人: 臼井 尚, 外 (**USUI Takashi** et al.); 〒5430014 大阪府大阪市天王寺区玉造元町２番３２－１３０１ Osaka (JP).

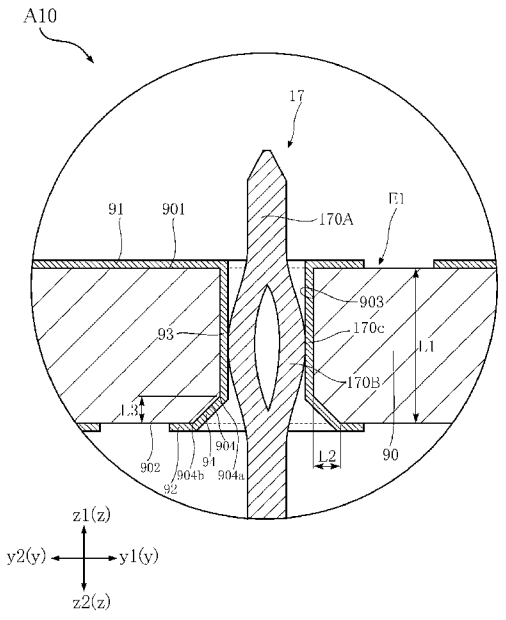
(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ,

(54) **Title:** SEMICONDUCTOR MODULE AND VEHICLE

(54) 発明の名称： 半導体モジュールおよび車両

FIG.14



(57) **Abstract:** This semiconductor module comprises: a semiconductor device with a signal terminal protruding from a sealing part toward one side in the thickness direction of the sealing part; and a wiring board. The wiring board includes a base material, a first wire, a second wire, a third wire, and a fourth wire. The base material has a first surface facing the one side in the thickness direction, a second surface facing the other side in the thickness direction, a through hole penetrating in the thickness direction, and a first recess part recessed from the inner surface of the through hole and the second surface. The first wire is disposed on the first surface. The second wire is disposed on the second surface. The third wire is disposed on the inner surface of the through hole. The fourth wire is disposed in the first recess part, and is connected to both the second wire and the third wire. The signal terminal includes a base part and a bulging part that bulges in a direction orthogonal to the thickness direction. The bulging part is in contact with the third wire.

WO 2024/228334 A1

［続葉有］

DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

一　国際調査報告（条約第21条(3)）

(57) 要約：半導体モジュールは、封止部から当該封止部の厚さ方向の一方側に突出する信号端子を備える半導体装置と、配線基板と、を備える。前記配線基板は、基材、第１配線、第２配線、第３配線および第４配線を備える。前記基材は、前記厚さ方向の前記一方側を向く第１面と、前記厚さ方向の他方側を向く第２面と、前記厚さ方向に貫通するスルーホールと、前記スルーホールの内面および前記第２面から凹む第１凹部と、を有する。前記第１配線は前記第１面に配置される。前記第２配線は前記第２面に配置される。前記第３配線は前記スルーホールの内面に配置される。前記第４配線は前記第１凹部に配置され、且つ前記第２配線および前記第３配線の双方につながる。前記信号端子は、基部と、前記厚さ方向に直交する方向に膨らんだ膨出部と、を有する。前記膨出部は前記第３配線に接する。

明　細　書

発明の名称 ： 半導体モジュールおよび車両

技術分野

[0001]　本開示は、半導体モジュール、および当該半導体モジュールが搭載された車両に関する。

背景技術

[0002]　半導体素子を備えた半導体装置は、様々な構成が提案されている。特許文献１には、従来の半導体装置の一例が開示されている。同文献に開示された半導体装置は、半導体チップ、樹脂封止部、および複数のプレスフィット端子を備える。樹脂封止部は、半導体チップを覆っている。複数のプレスフィット端子は、樹脂封止部の上面から突出して上方に延びている。上記複数のプレスフィット端子を備えた半導体装置は、回路基板と組み合わせて使用される。上記の半導体装置と回路基板との組み立て時には、複数のプレスフィット端子は、それぞれが回路基板に形成された貫通孔に圧入されて、当該貫通孔に挿通される。ここで、プレスフィット端子と回路基板の貫通孔とは高い位置決め精度が求められ、位置決め精度が不十分である場合、半導体装置と回路基板の組み立てに支障を来すおそれがあった。

先行技術文献

特許文献

[0003] 特許文献1：特開２０２０－１７７０２号公報

発明の概要

発明が解決しようとする課題

[0004]　本開示は、従来より改良が施された半導体装置を提供することを一の課題とする。特に本開示は、上記した事情に鑑み、半導体装置の端子が配線基板の貫通孔に挿通されたモジュールにおいて、組み立てを容易にするのに適した構造の半導体モジュールを提供することを一の課題とする。

課題を解決するための手段

[0005] 本開示の第１の側面によって提供される半導体モジュールは、半導体素子、前記半導体素子を覆う封止部、および、前記封止部から当該封止部の厚さ方向の一方側に突出し、且つ前記半導体素子に導通する信号端子、を備える半導体装置と、前記封止部に対して前記厚さ方向の一方側に配置された配線基板と、を備える。前記配線基板は、基材、第１配線、第２配線、第３配線および第４配線を備える。前記基材は、前記厚さ方向の一方側を向く第１面と、前記厚さ方向の他方側を向く第２面と、前記厚さ方向に貫通する少なくとも１つのスルーホールと、前記スルーホールの内面および前記第２面から凹む第１凹部と、を有する。前記第１配線は、前記第１面に配置される。前記第２配線は、前記第２面に配置される。前記第３配線は、前記スルーホールの前記内面に配置される。前記第４配線は、前記第１凹部に配置され、且つ前記第２配線および前記第３配線の双方につながる。前記信号端子は、前記厚さ方向に延びる基部と、前記基部より前記厚さ方向に対して直交する方向に膨らんだ膨出部と、を有する。前記膨出部は、前記第３配線に接する。

[0006] 本開示の第２の側面によって提供される車両は、駆動源と、本開示の第１の側面にかかる半導体モジュールと、を備える。前記半導体装置は、前記駆動源に導通している。

発明の効果

[0007] 上記構成によれば、組み立てを容易にする上で好ましい構造の半導体モジュールを提供することができる。

[0008] 本開示のその他の特徴および利点は、添付図面を参照して以下に行う詳細な説明によって、より明らかとなろう。

図面の簡単な説明

[0009] [図1]図１は、第１実施形態にかかる半導体モジュールを示す斜視図である。

[図2]図２は、図１の斜視図において、配線基板を省略した図である。

[図3]図３は、第１実施形態にかかる半導体モジュールを示す平面図である。

[図4]図４は、図１の平面図において、配線基板を省略した図である。

[図5]図５は、第１実施形態にかかる半導体モジュールを示す正面図である。

[図6]図６は、第１実施形態にかかる半導体モジュールを示す底面図である。

[図7]図７は、第１実施形態にかかる半導体モジュールを示す左側面図である。

[図8]図８は、第１実施形態にかかる半導体モジュールを示す右側面図である。

[図9]図９は、図４のＩＸ－ＩＸ線に沿う断面図である。

[図10]図１０は、図４のＸ－Ｘ線に沿う断面図である。

[図11]図１１は、図４のＸＩ－ＸＩ線に沿う断面図である。

[図12]図１２は、図４のＸＩＩ－ＸＩＩ線に沿う断面図である。

[図13]図１３は、図４のＸＩＩＩ－ＸＩＩＩ線に沿う断面図である。

[図14]図１４は、第１実施形態にかかる半導体モジュールの部分拡大断面図である。

[図15]図１５は、第１実施形態にかかる半導体モジュールの半導体装置を示す斜視図である。

[図16]図１６は、第１実施形態にかかる半導体モジュールの半導体装置を示す平面図である。

[図17]図１７は、図１６の平面図において、封止部を想像線で示した図である。

[図18]図１８は、図１７の平面図において、封止部および第２導通部材を省略した図である。

[図19]図１９は、第１実施形態にかかる半導体モジュールの半導体装置を示す正面図である。

[図20]図２０は、第１実施形態にかかる半導体モジュールの半導体装置を示す底面図である。

[図21]図２１は、図１７のＸＸＩ－ＸＸＩ線に沿う断面図である。

[図22]図２２は、図２１の部分拡大断面図である。

[図23]図２３は、図２１の部分拡大断面図である。

[図24]図２４は、図１７のＸＸＩＶ－ＸＸＩＶ線に沿う断面図である。

[図25]図２５は、図１７のＸＸＶ－ＸＸＶ線に沿う断面図である。

[図26]図２６は、図１７のＸＸＶＩ－ＸＸＶＩ線に沿う断面図である。

[図27]図２７は、図９の部分拡大断面図である。

[図28]図２８は、第１実施形態にかかる半導体モジュールを備えた車両の概要図である。

[図29]図２９は、第１実施形態の第１変形例にかかる半導体モジュールを示す部分拡大断面図であり、図１４と同様の断面を表す。

[図30]図３０は、第１実施形態の第２変形例にかかる半導体モジュールを示す部分拡大断面図であり、図１４と同様の断面を表す。

発明を実施するための形態

[0010] 本開示の半導体モジュールの好ましい実施の形態について、図面を参照して、以下に説明する。以下では、同一あるいは類似の構成要素に、同じ符号を付して、重複する説明を省略する。本開示における「第１」、「第２」、「第３」等の用語は、単にラベルとして用いたものであり、必ずしもそれらの対象物に順列を付することを意図していない。

[0011] 本開示において、「ある物Ａがある物Ｂに形成されている」および「ある物Ａがある物Ｂ（の）上に形成されている」とは、特段の断りのない限り、「ある物Ａがある物Ｂに直接形成されていること」、および、「ある物Ａとある物Ｂとの間に他の物を介在させつつ、ある物Ａがある物Ｂに形成されていること」を含む。「ある物Ａがある物Ｂに配置されている」および「ある物Ａがある物Ｂ（の）上に配置されている」とは、特段の断りのない限り、「ある物Ａがある物Ｂに直接配置されていること」、および、「ある物Ａとある物Ｂとの間に他の物を介在させつつ、ある物Ａがある物Ｂに配置されていること」を含む。「ある物Ａがある物Ｂ（の）上に位置している」とは、特段の断りのない限り、「ある物Ａがある物Ｂに接して、ある物Ａがある物Ｂ（の）上に位置していること」、および、「ある物Ａとある物Ｂとの間に他の物が介在しつつ、ある物Ａがある物Ｂ（の）上に位置していること」を含む。「ある方向に見てある物Ａがある物Ｂに重なる」とは、特段の断りの

ない限り、「ある物Ａがある物Ｂのすべてに重なること」、および、「ある物Ａがある物Ｂの一部に重なること」を含む。「ある物Ａ（の材料）がある材料Ｃを含む」とは、「ある物Ａ（の材料）がある材料Ｃからなる場合」、および、「ある物Ａ（の材料）の主成分がある材料Ｃである場合」を含む。本開示において「ある面Ａが方向Ｂ（の一方側または他方側）を向く」とは、面Ａの方向Ｂに対する角度が９０°である場合に限定されず、面Ａが方向Ｂに対して傾いている場合を含む。

[0012] 第１実施形態：

図１～図１４は、第１実施形態にかかる半導体モジュールＡ１０を示している。半導体モジュールＡ１０は、複数の半導体装置Ｂ１、１つのヒートシンクＣ１、１つの取付部材Ｄ１および１つの配線基板Ｅ１を備える。

[0013] 以下の説明では、互いに直交する厚さ方向ｚ、第１方向ｘおよび第２方向ｙを参照する。厚さ方向ｚは、半導体モジュールＡ１０の厚さ方向に相当する。また、「平面視」とは、厚さ方向ｚに見たときをいう。第１方向ｘは、厚さ方向ｚに直交する。第２方向ｙは、厚さ方向ｚおよび第１方向ｘに直交する。第１方向ｘの一方側を第１方向ｘのｘ１側、第１方向ｘの他方側を第１方向ｘのｘ２側と称する。第２方向ｙの一方側を第２方向ｙのｙ１側、第２方向ｙの他方側を第２方向ｙのｙ２側と称する。厚さ方向ｚの一方側を厚さ方向ｚのｚ１側、厚さ方向ｚの他方側を厚さ方向ｚのｚ２側と称する。厚さ方向ｚのｚ１側を上方といい、厚さ方向ｚのｚ２側を下方ということがある。なお、「上」、「下」、「上方」、「下方」、「上面」および「下面」などの記載は、厚さ方向ｚにおける各部品等の相対的位置関係を示すものであり、必ずしも重力方向との関係を規定する用語ではない。

[0014] 複数の半導体装置Ｂ１は、図２、図４、図７および図８に示すように、第２方向ｙに沿って配置される。複数の半導体装置Ｂ１はそれぞれ、複数の半導体素子２１を備える。後に詳述される構成から理解されるように、複数の半導体素子２１は、たとえばＭＯＳＦＥＴおよびＩＧＢＴなどのスイッチング素子であり、複数の半導体装置Ｂ１はそれぞれ、たとえばハーフブリッジ

型のスイッチング回路を構成する。複数の半導体装置Ｂ１はそれぞれ、図１～図９に示すように、複数の電力端子１３と、複数の信号端子１７と、封止部５０とを備える。複数の半導体装置Ｂ１の各々において、複数の半導体素子２１は、封止部５０に覆われている。複数の電力端子１３は、封止部５０の側面（後述の第２側面５３２）から第１方向ｘに突出する。複数の信号端子１７は、封止部５０の上面（後述の頂面５１）から厚さ方向ｚに突出する。

[0015] 図示された例では、半導体モジュールＡ１０は、３つの半導体装置Ｂ１を備えているが、２つまたは４つ以上の半導体装置Ｂ１を備える構成であってよい。以下の説明において、３つの半導体装置Ｂ１を区別する場合、第１装置Ｂ１１、第２装置Ｂ１２および第３装置Ｂ１３という。第１装置Ｂ１１は、複数の半導体装置Ｂ１のうち最も第２方向ｙのｙ１側に位置する。第３装置Ｂ１３は、複数の半導体装置Ｂ１のうち最も第２方向ｙのｙ２側に位置する。第２装置Ｂ１２は、第２方向ｙにおいて、第１装置Ｂ１１と第３装置Ｂ１３との間に位置する。

[0016] ヒートシンクＣ１は、複数の半導体装置Ｂ１を支持する。ヒートシンクＣ１の大半は、複数の半導体装置Ｂ１に対して、厚さ方向ｚの下方（ｚ２側）に位置する。ヒートシンクＣ１は、複数の半導体装置Ｂ１の封止部５０の下面（後述の底面５２）に対向する。ヒートシンクＣ１の材料は、たとえばアルミニウムを含む。当該材料は、アルミニウムに限定されず、他の金属材料、または樹脂材料（好ましくは熱伝導率の良いもの）などでよい。ヒートシンクＣ１は、本体部７１、複数の台座部７２および複数の位置決め部７３を含む。

[0017] 本体部７１は、板材である。複数の半導体装置Ｂ１は、本体部７１に搭載される。よって、図２、図４、図７および図８に示すように、複数の半導体装置Ｂ１は、本体部７１上に第２方向ｙに沿って配列されている。本体部７１は、複数の半導体装置Ｂ１の各封止部５０の下面（後述の底面５２）に対向する。本体部７１は、各半導体装置Ｂ１に接する。本体部７１は、たとえ

ば平面視矩形状である。

[0018] 複数の台座部７２はそれぞれ、図２、図５および図７～図１３に示すように、本体部７１から厚さ方向ｚ上方に突き出る。図示された例では、複数の台座部７２は、本体部７１と一体的に形成されているが、本体部７１に対して、別体として取り付けられていてよい。

[0019] 複数の台座部７２の各々は、図９～図１３に示すように、第１部７２１および第２部７２２を含む。第１部７２１は、厚さ方向ｚにおいて、配線基板Ｅ１と本体部７１との間に介在する。第１部７２１の厚さ方向ｚの寸法は、各半導体装置Ｂ１の封止部５０の厚さ方向ｚの寸法より大きい。第２部７２２は、第１部７２１上に配置される。配線基板Ｅ１は、第１部７２１と第２部７２２とに挟持される。このような構成により、配線基板Ｅ１は、本体部７１の上面に対して、一定の間隔を空けて配置される。

[0020] 図示された例では、第１部７２１には、雌ネジ加工された凹部があり、第２部７２２には、雄ネジ加工された凸部がある。第１部７２１の雌ネジ部分（凹部）に、第２部７２２の雄ネジ部分（凸部）が挿入されることで、第１部７２１に第２部７２２が締結される。各台座部７２は、第１部７２１と第２部７２２とが嵌合される構造のものであればよい。たとえば、第１部７２１に第２部７２２が圧入される構造でよい。第１部７２１に凸部があり、第２部７２２に凹部があってよい。

[0021] 複数の位置決め部７３はそれぞれ、図２および図１３に示すように、本体部７１から厚さ方向ｚ上方に突き出る。図示された例（たとえば図１３）では、複数の位置決め部７３はそれぞれ、本体部７１に対して、別体として取り付けられている。この例と異なり、各位置決め部７３は、本体部７１と一体的に形成されていてよい。図１３に示す例では、各位置決め部７３は、本体部７１に形成された貫通孔に圧入されている。各位置決め部７３は、円柱状であり、厚さ方向ｚのｚ１側の先端が先細りした形状である。図示された例において、平面視における各位置決め部７３の径は、平面視における各台座部７２の径より小さい。図３および図４に示すように、複数の位置決め部

７３には、第１装置Ｂ１１より第２方向ｙのｙ１側に配置されたものと、第３装置Ｂ１３より第２方向ｙのｙ２側に配置されたものとがある。

[0022] 取付部材Ｄ１は、複数の半導体装置Ｂ１をヒートシンクＣ１に保持する。取付部材Ｄ１は、たとえば板バネである。取付部材Ｄ１の弾性力により、複数の半導体装置Ｂ１がヒートシンクＣ１に押さえ付けられる。取付部材Ｄ１の材料は、何ら限定されないが、たとえば銅、鉄、チタン、あるいは、これらのいずれかを含む合金（たとえばステンレスを含む）などである。図４、図７～図１３に示すように、取付部材Ｄ１は、複数の押圧部８１および複数の固定部８２を含む。

[0023] 複数の押圧部８１はそれぞれ、複数の半導体装置Ｂ１に対してそれぞれ個別に設けられる。複数の押圧部８１はそれぞれ、対応する半導体装置Ｂ１の封止部５０（頂面５１）に接する。各押圧部８１は、接する半導体装置Ｂ１をヒートシンクＣ１の本体部７１に押し付ける。

[0024] 複数の固定部８２はそれぞれ、ヒートシンクＣ１に固定され、本実施形態では、本体部７１に固定されている。複数の固定部８２はそれぞれ、たとえばｘ－ｙ平面に平行な平板状である。複数の固定部８２の各々には、貫通孔が形成されている。当該貫通孔には、締結具８９（図示された例では六角ボルト）が挿通される。当該締結具８９によって、固定部８２は、本体部７１に固定される。

[0025] 複数の固定部８２は、複数の両端配置部８２１および複数の中間配置部８２２を含む。半導体モジュールＡ１０では、複数の固定部８２は、一対の両端配置部８２１および２つの中間配置部８２２を含む。図４および図１０に示すように、一対の両端配置部８２１の一方は、第１装置Ｂ１１より第２方向ｙのｙ１側に位置し、一対の両端配置部８２１の他方は、第３装置Ｂ１３より第２方向ｙのｙ２側に位置する。２つの中間配置部８２２の一方は、第１装置Ｂ１１と第２装置Ｂ１２との間に位置し、２つの中間配置部８２２の他方は、第２装置Ｂ１２と第３装置Ｂ１３との間に位置する。

[0026] 図４に示す例では、各両端配置部８２１の幅（第１方向ｘの寸法）は、各

押圧部８１の幅（第１方向ｘの寸法）および各中間配置部８２２の幅（第１方向ｘの寸法）より小さい。これにより、取付部材Ｄ１（各両端配置部８２１）と各位置決め部７３との干渉を回避している。この例とは異なり、押圧部８１の幅および各中間配置部８２２の幅は、各両端配置部８２１の幅と同じであってよい。この場合、取付部材Ｄ１を、平面視において矩形状（帯状）に形成できる。あるいは、各中間配置部８２２の幅は、各両端配置部８２１の幅と同じであってよい。

[0027] 配線基板Ｅ１は、図１、図３、図７および図８に示すように、複数の半導体装置Ｂ１に対して共通に設けられる。この構成とは異なり、複数の配線基板Ｅ１が、複数の半導体装置Ｂ１に対してそれぞれ個別に設けられていてよい。図９および図１１から理解されるように、配線基板Ｅ１には、複数の半導体装置Ｂ１の信号端子１７がそれぞれ挿通される。配線基板Ｅ１は、各信号端子１７に導通する。配線基板Ｅ１は、たとえば複数の半導体装置Ｂ１の各半導体素子２１の駆動を制御する駆動回路である。各半導体素子２１がＭＯＳＦＥＴまたはＩＧＢＴである例において、配線基板Ｅ１は、ゲートドライバである。配線基板Ｅ１は、複数の半導体装置Ｂ１の各封止部５０に対して、厚さ方向ｚの上方（ｚ１側）に配置される。配線基板Ｅ１は、複数の半導体装置Ｂ１の各封止部５０の上面（頂面５１）に対向する。配線基板Ｅ１は、複数の半導体装置Ｂ１に対して、ヒートシンクＣ１の本体部７１と反対側に位置する。配線基板Ｅ１は、平面視において、複数の半導体装置Ｂ１の各封止部５０に重なる。配線基板Ｅ１は、複数の台座部７２により、複数の半導体装置Ｂ１の各封止部５０の上面（頂面５１）から厚さ方向ｚに一定の距離を空けて保持される（図２７参照）。

[0028] 図１４に示すように、配線基板Ｅ１は、基材９０、第１配線９１、第２配線９２、第３配線９３および第４配線９４を有する。

[0029] 基材９０は、第１面９０１および第２面９０２を有する。第１面９０１は、基材９０の厚さ方向ｚの上方（ｚ１側）に位置し、厚さ方向ｚのｚ１側を向く。第２面９０２は、基材９０の厚さ方向ｚの下方（ｚ２側）に位置し、

厚さ方向ｚのｚ２側を向く。基材９０は、厚さ方向ｚに貫通する複数のスルーホール９０３を有する。本実施形態において、基材９０は、第１凹部９０４を有する。第１凹部９０４は、スルーホール９０３の内面および第２面９０２から凹んでおり、各スルーホール９０３に個別に形成されている。第１凹部９０４は、厚さ方向ｚのｚ１側に向かうにつれてスルーホール９０３の径方向内側に位置する部分（第１部分）を含む。本実施形態では、第１凹部９０４は、その全体が厚さ方向ｚのｚ１側に向かうにつれてスルーホール９０３の径方向内側に位置するように傾斜した円錐状とされている。第１凹部９０４は、第１端縁９０４ａおよび第２端縁９０４ｂを有する。第１端縁９０４ａは、スルーホール９０３の内面に接する。第２端縁９０４ｂは、第２面９０２に接する。第１凹部９０４の形成方法は特に限定されず、たとえば先端が円錐状のドリルによって基材９０の厚さ方向ｚのｚ２側からスルーホール９０３と同心状に切削することで、第１凹部９０４が形成される。

[0030] 第１配線９１は、基材９０の第１面９０１に配置されている。第２配線９２は、第２面９０２に配置されている。第３配線９３は、スルーホール９０３の内面に配置されており、第１配線につながる。第４配線９４は、第１凹部９０４に配置されている。第４配線９４は、第２配線９２および第３配線９３の双方につながる。第１配線９１は、第２配線９２、第４配線９４および第３配線９３と、配線基板Ｅ１に設けられた回路とが相互に導通するための経路をなしている。第１配線９１、第２配線９２、第３配線９３および第４配線９４は、たとえば基材９０の表面に形成された金属めっきにより構成される。当該金属めっきの組成は、銅（Ｃｕ）を含む。

[0031] 基材９０の寸法例等を挙げると、基材９０の厚さ方向ｚの長さである第１寸法Ｌ１は、たとえば１．６ｍｍ～３．２ｍｍ程度である。スルーホール９０３の内径（内面の直径）は、たとえば０．９ｍｍ～１．２ｍｍ程度である。基材９０の厚さ（第１寸法Ｌ１）に対し、第１端縁９０４ａから第２端縁９０４ｂまでのスルーホール９０３の径方向の長さである第２寸法Ｌ２の割合は、たとえば５％～４０％であり、好ましくは９％～１５％である。基材

９０の厚さ（第１寸法Ｌ１）に対し、第１端縁９０４ａから第２端縁９０４ｂまでの厚さ方向ｚの長さである第３寸法Ｌ３の割合は、たとえば５％～４０％であり、好ましくは９％～１５％である。上記第２寸法Ｌ２は、たとえば０．２ｍｍ～１．０ｍｍ程度である。上記第３寸法Ｌ３は、たとえば０．２ｍｍ～１．０ｍｍ程度である。基材９０上に形成された第１配線９１、第２配線９２、第３配線９３および第４配線９４（金属めっき）の厚さは、たとえば１０～１８μｍ程度である。

[0032] 複数の半導体装置Ｂ１の複数の信号端子１７の各々は、配線基板Ｅ１の複数のスルーホール９０３のうち対応する１つにそれぞれ挿通される。図１４には、信号端子１７のうち、基材９０のスルーホール９０３に挿通された部分を示している。複数の半導体装置Ｂ１の各信号端子１７はすべて、図１４に示すように、基材９０のスルーホール９０３に挿通される。

[0033] 図１４に示すように、各信号端子１７は、基部１７０Ａおよび膨出部１７０Ｂを有する。基部１７０Ａの厚さ方向ｚのｚ２側は、複数の半導体装置Ｂ１の複数のスリーブ６４（後述）のうちの１つに圧入されている。基部１７０Ａの外径（直径）は、たとえば０．６ｍｍ～１．２ｍｍ程度である。膨出部１７０Ｂは、基部１７０Ａの厚さ方向ｚのｚ１側に設けられている。膨出部１７０Ｂは、基部１７０Ａより厚さ方向ｚに直交する方向に膨らんでいる。膨出部１７０Ｂは、膨出先端部１７０ｃを有する。膨出先端部１７０ｃは、基部１７０Ａから厚さ方向ｚに直交する方向において最も膨らんだ部位である。膨出先端部１７０ｃは、膨出部１７０Ｂの厚さ方向ｚの中央に位置する。

[0034] 図１４に示すように、各信号端子１７は、配線基板Ｅ１の複数のスルーホール９０３のうちの１つに圧入されている。これにより、各信号端子１７の膨出部１７０Ｂ（膨出先端部１７０ｃ）は、複数のスルーホール９０３のうちの１つに配置された第３配線９３に接する。複数のスルーホール９０３のうちの１つに配置された第３配線９３は、当該スルーホール９０３に挿通される信号端子１７の膨出部１７０Ｂ（膨出先端部１７０ｃ）に圧接される。

したがって、各信号端子１７は、スルーホール９０３に厚さ方向ｚに圧入されることにより、配線基板Ｅ１に導通している。各信号端子１７が複数のスルーホール９０３の対応する１つに圧入されることで、配線基板Ｅ１は、各信号端子１７により支持される。

[0035] 図３、図９および図１１～図１３に示すように、配線基板Ｅ１には、複数の取付孔９５１および複数の位置決め孔９５２が形成されている。

[0036] 複数の取付孔９５１には、図３、図９および図１１～図１３に示すように、複数の台座部７２（たとえば第２部７２２）がそれぞれ個別に挿通される。各取付孔９５１は、たとえば平面視において真円に形成される。平面視における各取付孔９５１の径は、平面視における各台座部７２（特に第１部７２１）の径より小さい。このため、配線基板Ｅ１は、第１部７２１の厚さ方向ｚの上方（ｚ１側）で保持される。

[0037] 複数の位置決め孔９５２には、図３および図１３に示すように、複数の位置決め部７３がそれぞれ個別に挿通される。図示された例では、配線基板Ｅ１には、２つの位置決め孔９５２が形成されている。２つの位置決め孔９５２の一方（第２方向ｙのｙ１側に配置された位置決め孔９５２）は、真円に形成され、２つの位置決め孔９５２の他方（第２方向ｙのｙ２側に配置された位置決め孔９５２）は、長孔に形成されている。これにより、っヒートシンクＣ１に対する配線基板Ｅ１の位置決めが容易となる。このとき、２つの位置決め孔９５２の一方が長孔に形成されることで、製造誤差によるヒートシンクＣ１および配線基板Ｅ１のずれを抑制することができる。

[0038] 次に、複数の半導体装置Ｂ１の構成例について、図１５～図２６を参照して説明する。図１５～図２６は、複数の半導体装置Ｂ１ののうちの１つを拡大したものである。複数の半導体装置Ｂ１はいずれも、同じ構造である。以下で説明する半導体装置Ｂ１は、特段の断りがない限り、第１装置Ｂ１１、第２装置Ｂ１２および第３装置Ｂ１３で共通する。

[0039] 図１５～図２６に示すように、各半導体装置Ｂ１（第１装置Ｂ１１、第２装置Ｂ１２および第３装置Ｂ１３の各々）は、上述した複数の電力端子１３

、複数の信号端子１７、複数の半導体素子２１および封止部５０の他、支持基板１１、一対のサーミスタ２２、第１導通部材３１、第２導通部材３２、複数のワイヤ、および一対の制御配線６０を備える。複数の電力端子１３は、第１電力端子１４、２つの第２電力端子１５および２つの第３電力端子１６を含み、複数の信号端子１７は、第１信号端子１７１、第２信号端子１７２、第３信号端子１７３、第４信号端子１７４、一対の第５信号端子１８１および一対の第６信号端子１８２を含む。複数のワイヤは、複数の第１ワイヤ４１、複数の第２ワイヤ４２、複数の第３ワイヤ４３および第４ワイヤ４４を含む。

[0040] 各半導体装置Ｂ１は、第１電力端子１４と、２つの第２電力端子１５とに印加された直流の電源電圧を、複数の半導体素子２１により交流電力に変換する。変換された交流電力は、２つの第３電力端子１６からモータなどの電力供給対象に入力される。

[0041] 支持基板１１は、図１８および図２１に示すように、厚さ方向ｚにおいて複数の半導体素子２１を支持する。支持基板１１は、たとえばＤＢＣ（Direct Bonded Copper）基板から構成される。図２１～図２６に示すように、支持基板１１は、絶縁層１１１、第１配線層１１２および第２配線層１１３を含む。支持基板１１は、第２配線層１１３の一部を除き封止部５０に覆われている。

[0042] 図２１～図２６に示すように、絶縁層１１１は、厚さ方向ｚにおいて、第１配線層１１２と第２配線層１１３との間に介在する部分を含む。絶縁層１１１は、熱伝導性が比較的高い材料からなる。絶縁層１１１は、たとえば窒化アルミニウム（ＡｌＮ）を含むセラミックスからなる。絶縁層１１１は、セラミックスの他、絶縁樹脂シートからなる構成でよい。

[0043] 図１８、図２１～図２６に示すように、第１配線層１１２は、厚さ方向ｚにおいて、絶縁層１１１の上方（ｚ１側）に位置する。第１配線層１１２の組成は、銅（Ｃｕ）を含む。図１８に示すように、第１配線層１１２は、平面視において、絶縁層１１１の周縁に囲まれている。図１８、図２１～図２

６に示すように、第１配線層１１２は、第１搭載部１１２１および第２搭載部１１２２を含む。第１搭載部１１２１および第２搭載部１１２２はそれぞれ、平面視において、矩形状である。第１搭載部１１２１と第２搭載部１１２２は、第１方向ｘにおいて互いに離れている。第１搭載部１１２１は、第２搭載部１１２２に対して第１方向ｘのｘ１側に位置する。複数の半導体素子２１はそれぞれ、第１搭載部１１２１または第２搭載部１１２２のいずれかに接合される。

[0044] 図２１～図２６に示すように、第２配線層１１３は、厚さ方向ｚにおいて、絶縁層１１１の下方（ｚ２側）に位置する。図２０に示すように、第２配線層１１３は、封止部５０から露出している。第２配線層１１３の下面（厚さ方向ｚのｚ２側を向く面）は、支持基板１１の底面に相当する。第２配線層１１３の下面（支持基板１１の底面）は、ヒートシンクＣ１の本体部７１の上面（厚さ方向ｚのｚ１側を向く面）に接する。第２配線層１１３の組成は、銅を含む。第２配線層１１３は、平面視において矩形状である。第２配線層１１３は、平面視において、絶縁層１１１の周縁に囲まれている。

[0045] 複数の半導体素子２１の各々は、図１８および図２１に示すように、第１搭載部１１２１および第２搭載部１１２２のいずれかに搭載されている。各半導体素子２１は、たとえばＭＯＳＦＥＴである。この他、各半導体素子２１は、ＩＧＢＴなどのスイッチング素子あるいはダイオードでよい。半導体装置Ｂ１の説明においては、半導体素子２１は、ｎチャンネル型であり、かつ縦型構造のＭＯＳＦＥＴを対象とする。半導体素子２１は、化合物半導体基板を含む。当該化合物半導体基板の組成は、炭化ケイ素（ＳｉＣ）またはケイ素（Ｓｉ）を含む。

[0046] 図１８および図２１に示すように、各半導体装置Ｂ１においては、複数の半導体素子２１は、複数の第１素子２１Ａおよび複数の第２素子２１Ｂを含む。複数の第２素子２１Ｂの各々の構造は、複数の第１素子２１Ａの各々の構造と同一である。図１８、図２１および図２２に示すように、複数の第１素子２１Ａは、第１搭載部１１２１に搭載されている。複数の第１素子２１

Ａは、第２方向ｙに沿って配列されている。図１８、図２１および図２３に示すように、複数の第２素子２１Ｂは、第２搭載部１１２２に搭載されている。複数の第２素子２１Ｂは、第２方向ｙに沿って配列されている。

[0047] 図１８、図２２および図２３に示すように、複数の半導体素子２１は、第１電極２１１、第２電極２１２、第３電極２１３および２つの第４電極２１４を有する。

[0048] 図２２および図２３に示すように、第１電極２１１は、第１搭載部１１２１および第２搭載部１１２２のいずれかに対向している。第１電極２１１には、半導体素子２１により変換される前の電力に対応する電流が流れる。すなわち、第１電極２１１は、半導体素子２１のドレイン電極に相当する。

[0049] 図２２および図２３に示すように、第２電極２１２は、厚さ方向ｚにおいて第１電極２１１とは反対側に位置する。第２電極２１２には、半導体素子２１により変換された後の電力に対応する電流が流れる。すなわち、第２電極２１２は、半導体素子２１のソース電極に相当する。

[0050] 図１８に示すように、第３電極２１３は、厚さ方向ｚにおいて第２電極２１２と同じ側に位置する。第３電極２１３には、半導体素子２１を駆動するための駆動信号（ゲート電圧）が入力される。すなわち、第３電極２１３は、半導体素子２１のゲート電極に相当する。図１８に示すように、平面視において、第３電極２１３の面積は、第２電極２１２の面積より小さい。

[0051] 図１８、図２２および図２３に示すように、２つの第４電極２１４はそれぞれ、厚さ方向ｚにおいて第２電極２１２と同じ側に位置し、かつ第１方向ｘにおいて第３電極２１３の隣に位置する。図示された例では、２つの第４電極２１４は、第１方向ｘにおいて、第３電極２１３を挟んで、第３電極２１３の両隣に配置される。各第４電極２１４の電位は、第２電極２１２の電位と等しい。図示された例と異なり、各半導体素子２１は、２つの第４電極２１４のうちの一方のみを含んでいてよいし、２つの第４電極２１４のいずれも含んでいなくてよい。

[0052] 導電接合層２３は、図２２および図２３に示すように、第１搭載部１１２

１および第２搭載部１１２２のいずれかと、複数の半導体素子２１のいずれかの第１電極２１１との間に介在している。導電接合層２３は、たとえばはんだである。この他、導電接合層２３は、金属粒子の焼結体を含むものでよい。複数の第１素子２１Ａの第１電極２１１は、導電接合層２３を介して、第１搭載部１１２１に導電接合されている。これにより、複数の第１素子２１Ａの各第１電極２１１は、第１搭載部１１２１に導通している。複数の第２素子２１Ｂの第１電極２１１は、導電接合層２３を介して第２搭載部１１２２に導電接合されている。これにより、複数の第２素子２１Ｂの各第１電極２１１は、第２搭載部１１２２に導通している。

[0053] 複数の電力端子１３はそれぞれ、複数の半導体素子２１に導通する。複数の電力端子１３には、複数の半導体素子２１によって変換される前の電力に対応する電流あるいは複数の半導体素子２１によって変換された後の電力に対応する電流が流れる。複数の電力端子１３は、第１電力端子１４、２つの第２電力端子１５および２つの第３電力端子１６を含む。

[0054] 第１電力端子１４は、図１８および図２４に示すように、第１搭載部１１２１に接合される。この接合は、何ら限定されず、図示しない導電性接合材（たとえばはんだ）による接合でよいし、レーザ溶接による接合でよいし、かしめ接合でよい。第１電力端子１４は、第１搭載部１１２１を介して、複数の第１素子２１Ａの第１電極２１１に導通する。第１電力端子１４は、電力変換対象となる直流の電源電圧が印加されるＰ端子（正極）である。第１電力端子１４は、図１８に示すように、第１方向ｘにおいて第１搭載部１１２１を間に挟んで第２搭載部１１２２とは反対側に位置する。第１電力端子１４は、第１搭載部１１２１から第１方向ｘの一方側（ｘ１側）に延びており、封止部５０から第１方向ｘの一方側（ｘ１側）に突き出る。図１７および図２４に示すように、第１電力端子１４は、封止部５０に覆われた部分と封止部５０から露出する部分とを含む。第１電力端子１４において、封止部５０に覆われた部分が、第１搭載部１１２１に接合される。第１電力端子１４において、封止部５０から露出する部分が、各半導体装置Ｂ１の先述のＰ

端子として用いられる。

[0055] ２つの第２電力端子１５には、第２導通部材３２が接合される。２つの第２電力端子１５は、第２導通部材３２を介して、複数の第２素子２１Ｂの第２電極２１２に導通する。２つの第２電力端子１５は、電力変換対象となる直流の電源電圧が印加されるＮ端子（負極）である。２つの第２電力端子１５は、第２方向ｙにおいて互いに離れている。２つの第２電力端子１５の間には、第１電力端子１４が位置する。２つの第２電力端子１５はそれぞれ、図１８に示すように、第１方向ｘにおいて、第１搭載部１１２１および第２搭載部１１２２に対して第１電力端子１４と同じ側に位置する。２つの第２電力端子１５はそれぞれ、第１搭載部１１２１および第２搭載部１１２２から離れている。２つの第２電力端子１５はそれぞれ、第１方向ｘに延びており、封止部５０から第１方向ｘの一方側（ｘ１側）に突き出る。図１７および図２１に示すように、２つの第２電力端子１５はそれぞれ、封止部５０に覆われた部分と封止部５０から露出する部分とを含む。各第２電力端子１５において、封止部５０に覆われた部分に、第２導通部材３２が接合される。各第２電力端子１５において、封止部５０から露出する部分が、各半導体装置Ｂ１の先述のＮ端子として用いられる。

[0056] ２つの第３電力端子１６はそれぞれ、図１８および図２１に示すように、第２搭載部１１２２に接合される。この接合は、何ら限定されず、図示しない導電性接合材（たとえばはんだ）による接合でよいし、レーザ溶接による接合でよいし、かしめ接合でよい。２つの第３電力端子１６はそれぞれ、第２搭載部１１２２を介して、複数の第２素子２１Ｂの第１電極２１１に導通する。２つの第３電力端子１６はそれぞれ、第２搭載部１１２２および第１導通部材３１を介して、複数の第１素子２１Ａの第２電極２１２に導通する。２つの第３電力端子１６から、複数の半導体素子２１（複数の第１素子２１Ａおよび複数の第２素子２１Ｂ）により変換された交流電力が出力される。つまり、２つの第３電力端子１６はそれぞれ、当該交流電力の出力端子である。２つの第３電力端子１６は、第２方向ｙにおいて互いに離れている。

２つの第３電力端子１６はそれぞれ、図１８に示すように、第１方向ｘにおいて第２搭載部１１２２を間に挟んで第１搭載部１１２１とは反対側に位置する。２つの第３電力端子１６はそれぞれ、第２搭載部１１２２から第１方向ｘの他方側（ｘ２側）に延びており、封止部５０から第１方向ｘの他方側（ｘ２側）に突き出る。図１７および図２１に示すように、２つの第３電力端子１６はそれぞれ、封止部５０に覆われた部分と封止部５０から露出する部分とを含む。各第３電力端子１６において、封止部５０に覆われた部分が、第２搭載部１１２２に接合される。各第３電力端子１６において、封止部５０から露出する部分が、各半導体装置Ｂ１の先述の出力端子として用いられる。

[0057] 一対の制御配線６０は、複数の信号端子１７と、複数の半導体素子２１との導電経路の一部を構成している。図１７、図１８および図２４に示すように、一対の制御配線６０は、第１配線６０１および第２配線６０２を含む。第１配線６０１は、第１方向ｘにおいて、複数の第１素子２１Ａと、第１電力端子１４および２つの第２電力端子１５との間に位置する。第１配線６０１は、図１８および図２４に示すように、第１搭載部１１２１に接合されている。第２配線６０２は、第１方向ｘにおいて、複数の第２素子２１Ｂと、２つの第３電力端子１６との間に位置する。第２配線６０２は、図１８および図２４に示すように、第２搭載部１１２２に接合されている。一対の制御配線６０は、絶縁層６１、複数の配線層６２、金属層６３および複数のスリーブ６４を有する。一対の制御配線６０は、複数のスリーブ６４の各々の一部を除き封止部５０に覆われている。以下で説明する絶縁層６１、複数の配線層６２、金属層６３および複数のスリーブ６４は、特段の断りがない限り、一対の制御配線６０（第１配線６０１および第２配線６０２）で共通する。

[0058] 図２４に示すように、絶縁層６１は、厚さ方向ｚにおいて複数の配線層６２と、金属層６３との間に介在する部分を含む。絶縁層６１は、たとえばセラミックスからなる。絶縁層６１は、セラミックスの他、絶縁樹脂シートか

らなる構成でよい。

[0059] 図２４に示すように、複数の配線層６２は、絶縁層６１の厚さ方向ｚの上方（ｚ１側）に位置する。複数の配線層６２の組成は、銅を含む。図１８に示すように、複数の配線層６２は、第１配線層６２１、第２配線層６２２、第３配線層６２３、第４配線層６２４および第５配線層６２５を含む。

[0060] 図２４に示すように、金属層６３は、厚さ方向ｚにおいて絶縁層６１を間に挟んで複数の配線層６２とは反対側に位置する。金属層６３の組成は、銅を含む。第１配線６０１の金属層６３は、図示しない接着層により第１搭載部１１２１に接合されている。第２配線６０２の金属層６３は、図示しない接着層により第２搭載部１１２２に接合されている。これらの接着層は、導電性の有無を問わない材料からなる。たとえば、これらの接着層は、はんだである。

[0061] 図２４に示すように、複数のスリーブ６４は、複数の配線層６２にそれぞれ接合されている。この接合は、図示しない導電性接合層（たとえばはんだ）によって行われる。複数のスリーブ６４は、金属などの導電性材料からなる。複数のスリーブ６４の各々は、厚さ方向ｚに沿って延びる筒状である。複数のスリーブ６４の一端（厚さ方向ｚのｚ２側の端縁）は、複数の配線層６２のいずれかに導電接合されている。図２４に示すように、複数のスリーブ６４の他端（厚さ方向ｚのｚ１側の端縁）は、封止部５０から露出している。

[0062] 一対のサーミスタ２２の一方は、図１８に示すように、第１配線６０１の一対の第３配線層６２３に跨って、これらに導通接合されている。一対のサーミスタ２２の他方は、図１８に示すように、第２配線６０２の一対の第３配線層６２３に跨って、これらに導通接合されている。一対のサーミスタ２２はそれぞれ、たとえばＮＴＣ（Negative Temperature Coefficient）サーミスタである。ＮＴＣサーミスタは、温度上昇に対して緩やかに抵抗が低下する特性を有する。一対のサーミスタ２２はそれぞれ、半導体装置Ｂ１の温度検出用センサとして用いられる。

[0063] 複数の信号端子１７はそれぞれ、図１５および図２４に示すように、厚さ方向ｚに延びる金属ピンからなる。複数の信号端子１７は、封止部５０の後述する頂面５１から突出している。複数の信号端子１７は、一対の制御配線６０の複数のスリーブ６４に個別に圧入されている。これにより、複数の信号端子１７の各々は、複数のスリーブ６４のいずれかに支持され、且つ、複数の配線層６２のいずれに導通する。複数の信号端子１７は、第１信号端子１７１、第２信号端子１７２、第３信号端子１７３、第４信号端子１７４、一対の第５信号端子１８１、一対の第６信号端子１８２および第７信号端子１９を含む。これらの第１信号端子１７１、第２信号端子１７２、第３信号端子１７３、第４信号端子１７４、一対の第５信号端子１８１、一対の第６信号端子１８２および第７信号端子１９は、配線基板Ｅ１に挿通され、当該配線基板Ｅ１に各信号を入力または出力する。

[0064] 第１信号端子１７１は、複数のスリーブ６４のうち、第１配線６０１の第１配線層６２１に接合されたスリーブ６４に圧入されている。これにより、第１信号端子１７１は、当該スリーブ６４に支持されるとともに、第１配線６０１の第１配線層６２１に導通している。さらに、第１信号端子１７１は、複数の第１素子２１Ａの第３電極２１３に導通している。第１信号端子１７１には、複数の第１素子２１Ａが駆動するためのゲート電圧が印加される。

[0065] 第２信号端子１７２は、複数のスリーブ６４のうち、第２配線６０２の第１配線層６２１に接合されたスリーブ６４に圧入されている。これにより、第２信号端子１７２は、当該スリーブ６４に支持されるとともに、第２配線６０２の第１配線層６２１に導通している。さらに、第２信号端子１７２は、複数の第２素子２１Ｂの第３電極２１３に導通している。第２信号端子１７２には、複数の第２素子２１Ｂが駆動するためのゲート電圧が印加される。

[0066] 第３信号端子１７３は、図１８に示すように、第２方向ｙにおいて第１信号端子１７１の隣に位置する。第３信号端子１７３は、複数のスリーブ６４

のうち、第１配線６０１の第２配線層６２２に接合されたスリーブ６４に圧入されている。これにより、第３信号端子１７３は、当該スリーブ６４に支持されるとともに、第１配線６０１の第２配線層６２２に導通している。さらに、第３信号端子１７３は、複数の第１素子２１Ａの第４電極２１４に導通している。第３信号端子１７３には、複数の第１素子２１Ａの各々の第４電極２１４に流れる電流のうち最大となる電流に対応した電圧が印加される。

[0067] 第４信号端子１７４は、図１８に示すように、第２方向ｙにおいて第２信号端子１７２の隣に位置する。第４信号端子１７４は、複数のスリーブ６４のうち、第２配線６０２の第２配線層６２２に接合されたスリーブ６４に圧入されている。これにより、第４信号端子１７４は、当該スリーブ６４に支持されるとともに、第２配線６０２の第２配線層６２２に導通している。さらに第４信号端子１７４は、複数の第２素子２１Ｂの第４電極２１４に導通している。第４信号端子１７４には、複数の第２素子２１Ｂの各々の第４電極２１４に流れる電流のうち最大となる電流に対応した電圧が印加される。

[0068] 一対の第５信号端子１８１は、図１８に示すように、第２方向ｙにおいて、第１信号端子１７１を挟んで第３信号端子１７３とは反対側に位置する。一対の第５信号端子１８１は、第２方向ｙにおいて互いに隣り合っている。一対の第５信号端子１８１は、第１配線６０１の一対の第３配線層６２３にそれぞれ接合された一対のスリーブ６４に個別に圧入されている。これにより、一対の第５信号端子１８１は、当該一対のスリーブ６４に個別に支持されるとともに、第１配線６０１の一対の第３配線層６２３に個別に導通している。さらに、一対の第５信号端子１８１は、第１配線６０１上のサーミスタ２２に導通している。

[0069] 一対の第６信号端子１８２は、図１８に示すように、第２方向ｙにおいて、第２信号端子１７２を挟んで第４信号端子１７４とは反対側に位置する。一対の第６信号端子１８２は、第２方向ｙにおいて互いに隣り合っている。一対の第６信号端子１８２は、第２配線６０２の一対の第３配線層６２３に

それぞれ接合された一対のスリーブ６４に個別に圧入されている。これにより、一対の第６信号端子１８２は、当該一対のスリーブ６４に個別に支持されるとともに、第２配線６０２の一対の第３配線層６２３に個別に導通している。さらに、一対の第６信号端子１８２は、第２配線６０２上のサーミスタ２２に導通している。

[0070] 第７信号端子１９は、図１８に示すように、第２方向ｙにおいて、第３信号端子１７３を間に挟んで第１信号端子１７１とは反対側に位置する。第７信号端子１９は、第１配線６０１の第５配線層６２５に接合されたスリーブ６４に圧入されている。これにより、第７信号端子１９は、当該スリーブ６４に支持されるとともに、第１配線６０１の第５配線層６２５に導通している。さらに、第７信号端子１９は、第１搭載部１１２１に導通している。第７信号端子１９には、第１電力端子１４に入力された直流電力に相当する電圧が印加される。

[0071] 複数の第１ワイヤ４１、複数の第２ワイヤ４２、複数の第３ワイヤ４３および第４ワイヤ４４はそれぞれ、互いに離間する部位間を電気的に接続する。複数の第１ワイヤ４１、複数の第２ワイヤ４２、複数の第３ワイヤ４３および第４ワイヤ４４はそれぞれ、ボンディングワイヤである。なお、図１７および図２１～図２４においては、複数の第１ワイヤ４１、複数の第２ワイヤ４２、複数の第３ワイヤ４３および第４ワイヤ４４を省略する。

[0072] 複数の第１ワイヤ４１は、図１８に示すように、複数の第１素子２１Ａの第３電極２１３と、第１配線６０１の第４配線層６２４とに導通接合された第１ワイヤ４１を含む。複数の第３ワイヤ４３は、図１８に示すように、第１配線６０１の第４配線層６２４と、第１配線６０１の第１配線層６２１とに導通接合された第３ワイヤ４３を含む。これにより、第１信号端子１７１は、複数の第１素子２１Ａの第３電極２１３に導通している。複数の第１ワイヤ４１、および複数の第３ワイヤ４３の組成は、金（Ａｕ）を含む。この他、複数の第１ワイヤ４１、および複数の第３ワイヤ４３の組成は、銅を含む場合や、アルミニウムを含む場合でよい。

[0073] さらに複数の第１ワイヤ４１は、図１８に示すように、複数の第２素子２１Ｂの第３電極２１３と、第２配線６０２の第４配線層６２４とに導電接合された第１ワイヤ４１を含む。さらに複数の第３ワイヤ４３は、図１８に示すように第２配線６０２の第４配線層６２４と、第２配線６０２の第１配線層６２１とに導電接合された第３ワイヤ４３を含む。これにより、第２信号端子１７２は、複数の第２素子２１Ｂの第３電極２１３に導通している。

[0074] 複数の第２ワイヤ４２は、図１８に示すように、複数の第１素子２１Ａの２つの第４電極２１４のいずれかと、第１配線６０１の第２配線層６２２とに導電接合された第２ワイヤ４２を含む。これにより、第３信号端子１７３は、複数の第１素子２１Ａの２つの第４電極２１４のいずれかに導通している。さらに複数の第２ワイヤ４２は、図１８に示すように、複数の第２素子２１Ｂの２つの第４電極２１４のいずれかと、第２配線６０２の第２配線層６２２とに導電接合された第２ワイヤ４２を含む。これにより、第４信号端子１７４は、複数の第２素子２１Ｂの２つの第４電極２１４のいずれかに導通している。複数の第２ワイヤ４２の組成は、金を含む。この他、複数の第２ワイヤ４２の組成は、銅を含む場合や、アルミニウムを含む場合でよい。各半導体素子２１（複数の第１素子２１Ａおよび複数の第２素子２１Ｂの各々）が、２つの第４電極２１４のいずれも含んでいない場合、複数の第２ワイヤ４２は、複数の半導体素子２１の第２電極２１２にそれぞれ１つずつ接合される。

[0075] 第４ワイヤ４４は、図１８に示すように、第１配線６０１の第５配線層６２５と、第１搭載部１１２１とに導電接合されている。これにより、第７信号端子１９は、第１搭載部１１２１を介して、複数の第１素子２１Ａの第１電極２１１に導通している。第４ワイヤ４４の組成は、金を含む。この他、第４ワイヤ４４の組成は、銅を含む場合や、アルミニウムを含む場合でよい。

[0076] 第１導通部材３１は、図１８および図２１に示すように、複数の第１素子２１Ａの第２電極２１２と、第２搭載部１１２２とに導電接合されている。

これにより、複数の第１素子２１Ａの第２電極２１２は、第２搭載部１１２２に導通している。第１導通部材３１の組成は、銅を含む。第１導通部材３１は、金属クリップである。図１８および図２１に示すように、第１導通部材３１は、本体部３１１、複数の第１接合部３１２および複数の第２接合部３１３を有する。

[0077] 本体部３１１は、第１導通部材３１の主要部をなしている。図１８に示すように、本体部３１１は、第１方向ｘに延びている。図１８および図２１に示すように、本体部３１１は、第１搭載部１１２１と第２搭載部１１２２との間を跨いでいる。図１８に示す例では、本体部３１１には、複数の貫通孔が形成されている。複数の貫通孔はそれぞれ、本体部３１１を厚さ方向ｚに貫通する。複数の貫通孔は、平面視において、第１搭載部１１２１と第２搭載部１１２２との間に重なる。これにより、封止部５０の形成時において、本体部３１１の厚さ方向ｚ下方（厚さ方向ｚのｚ２側）への封止部５０の流入が良好となる。

[0078] 図１８、図２１および図２２に示すように、複数の第１接合部３１２は、複数の第１素子２１Ａの第２電極２１２に個別に接合されている。複数の第１接合部３１２の各々は、複数の第１素子２１Ａのいずれかの第２電極２１２に対向している。平面視において、各第１接合部３１２は、本体部３１１から第１方向ｘのｘ１側に延びる。図示された例において、複数の第１接合部３１２は、本体部３１１から二股に分かれているが、二股に分かれていなくてよい。各第１接合部３１２の基端（本体部３１１につながる側の端部）は、厚さ方向ｚ下方（厚さ方向ｚのｚ２側）に屈曲している。よって、各第１接合部３１２の先端（本体部３１１につながる側と反対側の端部）は、厚さ方向ｚにおいて、本体部３１１より厚さ方向ｚ下方（厚さ方向ｚのｚ２側）に位置する。

[0079] 図１８および図２１に示すように、複数の第２接合部３１３は、第２搭載部１１２２に接合されている。複数の第２接合部３１３の各々は、第２搭載部１１２２に対向している。平面視において、各第２接合部３１３は、本体

部３１１から第１方向ｘのｘ２側に延びる。各第２接合部３１３の基端（本体部３１１につながる側の端部）は、厚さ方向ｚ下方（厚さ方向ｚのｚ２側）に屈曲している。よって、各第２接合部３１３の先端（本体部３１１につながる側と反対側の端部）は、厚さ方向ｚにおいて、本体部３１１より厚さ方向ｚ下方（厚さ方向ｚのｚ２側）に位置する。

[0080] 半導体装置Ｂ１は、複数の第１導電接合層３３をさらに備える。複数の第１導電接合層３３は、複数の第１素子２１Ａの第２電極２１２と、複数の第１接合部３１２との間にそれぞれ介在している。第１導電接合層３３は、複数の第１素子２１Ａの第２電極２１２と、複数の第１接合部３１２とを導電接合する。第１導電接合層３３は、たとえばはんだである。この他、第１導電接合層３３は、金属粒子の焼結体を含むものでよい。

[0081] 半導体装置Ｂ１は、複数の第２導電接合層３４をさらに備える。複数の第２導電接合層３４は、第２搭載部１１２２と、複数の第２接合部３１３との間にそれぞれ介在している。第２導電接合層３４は、第２搭載部１１２２と複数の第２接合部３１３とを導電接合する。第２導電接合層３４は、たとえばはんだである。この他、第２導電接合層３４は、金属粒子の焼結体を含むものでよい。

[0082] 第２導通部材３２は、図１７に示すように、複数の第２素子２１Ｂの第２電極２１２と、２つの第２電力端子１５とに導電接合されている。これにより、複数の第２素子２１Ｂの第２電極２１２は、２つの第２電力端子１５に導通している。第２導通部材３２の組成は、銅を含む。第２導通部材３２は、金属クリップである。図１７および図２１～図２６に示すように、第２導通部材３２は、本体部３２１、複数の第３接合部３２２および一対の第４接合部３２３を含む。

[0083] 本体部３２１は、第２導通部材３２の主要部をなしている。図２１および図２５に示すように、本体部３２１は、第１搭載部１１２１の上面および第２搭載部１１２２の上面に対して平行に配置されている。本体部３２１は、第１導通部材３１の本体部３１１から離れるとともに、第１搭載部１１２１

および第２搭載部１１２２から離れている。

[0084] 図１７、図２１および図２３に示すように、複数の第３接合部３２２は、複数の第２素子２１Ｂの第２電極２１２に個別に接合されている。複数の第３接合部３２２の各々は、複数の第２素子２１Ｂのいずれかの第２電極２１２に対向している。平面視において、複数の第３接合部３２２は、本体部３２１から第１方向ｘに延びる。各第３接合部３２２の基端（本体部３２１につながる側の端部）は、厚さ方向ｚ下方（厚さ方向ｚのｚ２側）に屈曲している。よって、各第３接合部３２２の先端（本体部３２１につながる側と反対側の端部）は、厚さ方向ｚにおいて、本体部３２１より厚さ方向ｚ下方（厚さ方向ｚのｚ２側）に位置する。

[0085] 図１７および図２１に示すように、一対の第４接合部３２３は、２つの第２電力端子１５に個別に接合される。一対の第４接合部３２３の各々は、２つの第２電力端子１５の対応する１つに対向している。

[0086] 半導体装置Ｂ１は、複数の第３導電接合層３５をさらに備える。複数の第３導電接合層３５は、複数の第２素子２１Ｂの第２電極２１２と、複数の第３接合部３２２との間にそれぞれ介在している。複数の第３導電接合層３５は、複数の第２素子２１Ｂの第２電極２１２と、複数の第３接合部３２２とを導電接合する。第３導電接合層３５は、たとえばはんだである。この他、第３導電接合層３５は、金属粒子の焼結体を含むものでよい。

[0087] 半導体装置Ｂ１は、２つの第４導電接合層３６をさらに備える。２つの第４導電接合層３６は、２つの第２電力端子１５と一対の第４接合部３２３との間にそれぞれ介在している。２つの第４導電接合層３６は、２つの第２電力端子１５と一対の第４接合部３２３とを導電接合する。第４導電接合層３６は、たとえばはんだである。この他、第４導電接合層３６は、金属粒子の焼結体を含むものでよい。

[0088] 封止部５０は、図１５～図２６に示すように、複数の半導体素子２１、第１導通部材３１、第２導通部材３２、複数の第１ワイヤ４１、複数の第２ワイヤ４２、複数の第３ワイヤ４３および第４ワイヤ４４を覆う。さらに、封

止部５０は、支持基板１１、複数の電力端子１３の各々の一部、および複数の信号端子１７の各々の一部を覆う。封止部５０は、電気絶縁性を有する。封止部５０は、たとえば黒色のエポキシ樹脂を含む。封止部５０は、たとえばモールド成形により形成される。図１５～図１７および図１９～図２６に示すように、封止部５０は、頂面５１、底面５２、複数の樹脂側面５３、および一対の凹部５５を有する。

[0089] 図２１および図２４～図２６に示すように、頂面５１は、厚さ方向ｚにおいて、第１搭載部１１２１の上面および第２搭載部１１２２の上面と同じ方向（厚さ方向ｚのｚ１側）を向く。各半導体装置Ｂ１の頂面５１は、取付部材Ｄ１に接する。図２７に示すように、配線基板Ｅ１は、各半導体装置Ｂ１の封止部５０の頂面５１から一定の距離を空けて配置される。封止部５０の頂面５１から、信号端子１７の膨出先端部１７０ｃまでの厚さ方向ｚの長さである第４寸法Ｌ４は、たとえば５ｍｍ～１５ｍｍ程度である。

[0090] 図１９、図２１および図２４～図２６に示すように、底面５２は、厚さ方向ｚにおいて頂面５１とは反対側（厚さ方向ｚのｚ２側）を向く。図２０、図２１および図２４～図２６に示すように、底面５２から支持基板１１の第２配線層１１３が露出している。各半導体装置Ｂ１の底面５２は、ヒートシンクＣ１の本体部７１に接する。

[0091] 複数の樹脂側面５３は、頂面５１にそれぞれつながる。複数の樹脂側面５３は、一対の第１側面５３１および一対の第２側面５３２を含む。

[0092] 図１６、図１７、図１９～図２１および図２４に示すように、一対の第１側面５３１は、第１方向ｘにおいて互いに離れて位置する。一対の第１側面５３１は、第１方向ｘにおいて互いに反対側を向き、かつ第２方向ｙに延びている。一対の第１側面５３１は、頂面５１につながっている。一対の第１側面５３１のうちの第１方向ｘのｘ１側の第１側面５３１から、第１電力端子１４および２つの第２電力端子１５がそれぞれ突き出る。一対の第１側面５３１のうちの第１方向ｘのｘ２側の第１側面５３１から、２つの第３電力端子１６がそれぞれ突き出る。

[0093] 図１６、図１７、図２０、図２５および図２６に示すように、一対の第２側面５３２は、第２方向ｙにおいて互いに離れて位置する。一対の第２側面５３２は、第２方向ｙにおいて互いに反対側を向き、かつ第１方向ｘに延びている。一対の第２側面５３２は、頂面５１および底面５２につながっている。

[0094] 図１６、図１７および図２０に示すように、一対の凹部５５は、一対の第１側面５３１のうちの第１方向ｘのｘ１側の第１側面５３１から第１方向ｘに向けて凹んでいる。一対の凹部５５は、厚さ方向ｚにおいて頂面５１から底面５２に至っている。一対の凹部５５は、第１電力端子１４の第２方向ｙの両側に位置する。

[0095] 以上で説明した半導体装置Ｂ１の具体的な構成は、一例であって、上記した例に限定されない。複数の信号端子１７の数、または、各信号端子１７が入出力する信号、複数の半導体素子２１の数、第１配線６０１および第２配線６０２の構成などは、適宜変更されうる。支持基板１１は、第１配線層１１２（第１搭載部１１２１および第２搭載部１１２２のそれぞれ）上に導電性の板状部材が接合されていてよい。この場合、当該導電性の板状部材に複数の半導体素子２１（複数の第１素子２１Ａおよび複数の第２素子２１Ｂのそれぞれ）および一対の制御配線６０などが搭載される。

[0096] 図２８は、半導体モジュールＡ１０が搭載された車両Ｆ１の概要図である。車両Ｆ１は、たとえば電気自動車（ＥＶ）である。

[0097] 図２８に示すように、車両Ｆ１は、車載充電器９６、蓄電池９７および駆動系統９８を備える。車載充電器９６には、屋外に設置された給電施設（図示略）から無線により電力が供給される。この他、給電施設から車載充電器９６への電力の供給手段は、有線でよい。車載充電器９６には、昇圧型のＤＣ－ＤＣコンバータが構成されている。車載充電器９６に供給された電力の電圧は、当該コンバータにより昇圧された後、蓄電池９７に給電される。昇圧された電圧は、たとえば６００Ｖである。

[0098] 駆動系統９８は、車両Ｆ１を駆動する。駆動系統９８は、インバータ９８

１および駆動源９８２を有する。半導体モジュールＡ１０（半導体装置Ｂ１）は、インバータ９８１の一部を構成する。蓄電池９７に蓄えられた電力は、インバータ９８１に給電される。蓄電池９７からインバータ９８１に給電される電力は、直流電力である。この他、図２８に示す電力系統とは異なり、蓄電池９７とインバータ９８１との間に昇圧型のＤＣ－ＤＣコンバータをさらに設けてよい。インバータ９８１は、直流電力を交流電力に変換する。半導体装置Ｂ１を含めたインバータ９８１は、駆動源９８２に導通している。駆動源９８２は、交流モータおよび変速機を有する。インバータ９８１によって変換された交流電力が駆動源９８２に供給されると、交流モータが回転するとともに、その回転が変速機に伝達される。変速機は、交流モータから伝達された回転数を適宜減じた上で、車両Ｆ１の駆動軸を回転させる。これにより、車両Ｆ１が駆動する。車両Ｆ１の駆動にあたっては、アクセルペダルの変動量などの情報に基づき交流モータの回転数を自在に操作する必要がある。インバータ９８１における半導体装置Ｂ１は、要求される交流モータの回転数に対応させるべく、周波数が適宜変化された交流電力を出力するために必要である。

[0099] 半導体モジュールＡ１０の作用および効果は、次の通りである。

[0100] 半導体モジュールＡ１０において、配線基板Ｅ１の基材９０は、第１凹部９０４を有する。第１凹部９０４は、基材９０において、スルーホール９０３の内面、および厚さ方向ｚの下方（ｚ２側）を向く第２面９０２から凹んでいる。信号端子１７の膨出部１７０Ｂは、スルーホール９０３の内面に配置された第３配線９３に接する。この構成によれば、半導体モジュールＡ１０の組み立て時において、信号端子１７がその先端側（厚さ方向ｚのｚ１側）からスルーホール９０３に圧入される際、スルーホール９０３に対して信号端子１７が多少位置ずれしていても、信号端子１７の先端が第１凹部９０４（第１凹部９０４上の第４配線９４）によりガイドされる。これにより、半導体モジュールＡ１０（半導体装置Ｂ１と配線基板Ｅ１）の組み立てが容易になる。

[0101] 第１凹部９０４は、厚さ方向ｚのｚ１側に向かうにつれてスルーホール９０３の径方向内側に位置する部分（第１部分）を含む。第１凹部９０４は、その全体が厚さ方向ｚのｚ１側に向かうにつれてスルーホール９０３の径方向内側に位置するように傾斜した円錐状とされている。この構成によれば、信号端子１７がスルーホール９０３へ圧入される際、第１凹部９０４（第１凹部９０４上の第４配線９４）によって適切にガイドされる。このことは、半導体モジュールＡ１０（半導体装置Ｂ１と配線基板Ｅ１）の組み立てを容易にする上で好ましい。

[0102] 半導体モジュールＡ１０が車両Ｆ１に搭載された場合、たとえば車両Ｆ１の走行時の振動によって、信号端子１７（基部１７０Ａ）は、配線基板Ｅ１と封止部５０の頂面５１との間において厚さ方向ｚに対して直交する方向へ変位する。基材９０の厚さ（第１寸法Ｌ１）が大きくなると、基材９０の厚さ方向ｚの下方（ｚ２側）の開口端と信号端子１７が接触して応力が生じるおそれがある。本実施形態では、スルーホール９０３の厚さ方向ｚの下方（ｚ２側）に第１凹部９０４がつながっており、基材９０の厚さ方向ｚの下方（ｚ２側）の開口端が、スルーホール９０３の直径より大である。基材９０の厚さ（第１寸法Ｌ１）に対し、第１凹部９０４の第１端縁９０４ａから第２端縁９０４ｂまでのスルーホール９０３の径方向の長さである第２寸法Ｌ２の割合は、５％～４０％である。基材９０の厚さ（第１寸法Ｌ１）に対し、第１端縁９０４ａから第２端縁９０４ｂまでの厚さ方向ｚの長さである第３寸法Ｌ３の割合は、たとえば５％～４０％である。この構成によれば、上記の振動によって信号端子１７（基部１７０Ａ）が厚さ方向ｚに対して直交する方向へ変位しても、信号端子１７が基材９０の厚さ方向ｚの下方（ｚ２側）の開口端に接触することは回避される。したがって、信号端子１７や配線基板Ｅ１に余計な応力が生じることは防止され、半導体モジュールＡ１０の耐久性の向上を図ることができる。

[0103] 図２９および図３０は、本開示の半導体モジュールの変形例を示している。これらの図において、上記実施形態と同一または類似の要素には、上記実

施形態と同一の符号を付しており、重複する説明を省略する。また、各変形例および各実施形態における各部の構成は、技術的な矛盾を生じない範囲において相互に適宜組み合わせ可能である。

[0104] 第１変形例：

図２９は、半導体モジュールＡ１０の第１変形例を示している。図２９は、第１変形例にかかる半導体モジュールＡ１１を示す部分拡大断面図であり、図１４と同様の断面を表す。本変形例の半導体モジュールＡ１１は、基材９０における第１凹部９０４の構成が、半導体モジュールＡ１０と異なっている。

[0105] 本変形例において、図２９に示すように、第１凹部９０４は、第１部分９０４１および第２部分９０４２を含む。第１部分９０４１は、厚さ方向ｚのｚ１側に向かうにつれてスルーホール９０３の径方向内側に位置するように傾斜した円錐状である。第１部分９０４１は、スルーホール９０３の内面に接する第１端縁９０４ａを有する。第２部分９０４２は、厚さ方向ｚに沿う円柱状であり、第１部分９０４１に対して厚さ方向ｚのｚ２側につながる。第２部分９０４２は、第２面９０２に接する第２端縁９０４ｂを有する。

[0106] 半導体モジュールＡ１１においても、配線基板Ｅ１の基材９０は、第１凹部９０４を有する。第１凹部９０４は、基材９０において、スルーホール９０３の内面、および厚さ方向ｚの下方（ｚ２側）を向く第２面９０２から凹んでいる。信号端子１７の膨出部１７０Ｂは、スルーホール９０３の内面に配置された第３配線９３に接する。したがって、半導体モジュールＡ１１の組み立て時において、信号端子１７がその先端側（厚さ方向ｚのｚ１側）からスルーホール９０３に圧入される際、スルーホール９０３に対して信号端子１７が多少位置ずれしていても、信号端子１７の先端が第１凹部９０４（第１凹部９０４上の第４配線９４）によりガイドされる。これにより、半導体モジュールＡ１１（半導体装置Ｂ１と配線基板Ｅ１）の組み立てが容易になる。その他にも、半導体モジュールＡ１１は、上記実施形態の半導体モジュールＡ１０と同様の作用効果を奏する。

[0107] 第２変形例：

図３０は、半導体モジュールＡ１０の第２変形例を示している。図３０は、第２変形例にかかる半導体モジュールＡ１２を示す部分拡大断面図であり、図１４と同様の断面を表す。本変形例の半導体モジュールＡ１２は、基材９０における第１凹部９０４の構成が、半導体モジュールＡ１０と異なっている。

[0108] 本変形例において、図３０に示すように、第１凹部９０４は、厚さ方向ｚのｚ１側に向かうにつれてスルーホール９０３の径方向内側に位置する部分（第１部分）を含む。本変形例において、第１凹部９０４は、その全体が厚さ方向ｚのｚ１側に向かうにつれてスルーホール９０３の径方向内側に位置する球面状とされている。

[0109] 半導体モジュールＡ１２においても、配線基板Ｅ１の基材９０は、第１凹部９０４を有する。第１凹部９０４は、基材９０において、スルーホール９０３の内面、および厚さ方向ｚの下方（ｚ２側）を向く第２面９０２から凹んでいる。信号端子１７の膨出部１７０Ｂは、スルーホール９０３の内面に配置された第３配線９３に接する。したがって、半導体モジュールＡ１２の組み立て時において、信号端子１７がその先端側（厚さ方向ｚのｚ１側）からスルーホール９０３に圧入される際、スルーホール９０３に対して信号端子１７が多少位置ずれしていても、信号端子１７の先端が第１凹部９０４（第１凹部９０４上の第４配線９４）によりガイドされる。これにより、半導体モジュールＡ１２（半導体装置Ｂ１と配線基板Ｅ１）の組み立てが容易になる。その他にも、半導体モジュールＡ１２は、上記実施形態の半導体モジュールＡ１０と同様の作用効果を奏する。

[0110] 本開示にかかる半導体モジュールは、上述した実施形態に限定されるものではない。本開示にかかる半導体モジュールの各部の具体的な構成は、種々に設計変更自在である。

[0111] 本開示は、以下の付記に記載された実施形態を含む。

付記１．

半導体素子、前記半導体素子を覆う封止部、および、前記封止部から当該封止部の厚さ方向の一方側に突出し、且つ前記半導体素子に導通する信号端子、を備える半導体装置と、

前記封止部に対して前記厚さ方向の一方側に配置された配線基板と、を備え、

前記配線基板は、基材、第１配線、第２配線、第３配線および第４配線を備え、

前記基材は、前記厚さ方向の一方側を向く第１面と、前記厚さ方向の他方側を向く第２面と、前記厚さ方向に貫通する少なくとも１つのスルーホールと、前記スルーホールの内面および前記第２面から凹む第１凹部と、を有し、

前記第１配線は、前記第１面に配置され、

前記第２配線は、前記第２面に配置され、

前記第３配線は、前記スルーホールの前記内面に配置され、

前記第４配線は、前記第１凹部に配置され、且つ前記第２配線および前記第３配線の双方につながり、

前記信号端子は、前記厚さ方向に延びる基部と、前記基部より前記厚さ方向に対して直交する方向に膨らんだ膨出部と、を有し、

前記膨出部は、前記第３配線に接する、半導体モジュール。

付記２．

前記第１凹部は、前記厚さ方向の一方側に向かうにつれて前記スルーホールの径方向内側に位置する第１部分を含む、付記１に記載の半導体モジュール。

付記３．

前記第１部分は、円錐状である、付記２に記載の半導体モジュール。

付記４．

前記第１凹部の全体が前記第１部分により構成される、付記３に記載の半導体モジュール。

付記５．

前記第１凹部は、前記スルーホールの前記内面に接する第１端縁と、前記第２面に接する第２端縁と、を有し、

前記基材の前記厚さ方向の長さである第１寸法に対し、前記第１端縁から前記第２端縁までの前記スルーホールの径方向の長さである第２寸法の割合は、５％～４０％である、付記１ないし４のいずれかに記載の半導体モジュール。

付記６．

前記第１寸法に対し、前記第１端縁から前記第２端縁までの前記厚さ方向の長さである第３寸法の割合は、５％～４０％である、付記５に記載の半導体モジュール。

付記７．

前記第１寸法は、１．６ｍｍ～３．２ｍｍである、付記５または６に記載の半導体モジュール。

付記８．

前記封止部は、前記厚さ方向の一方側を向く頂面を有し、

前記膨出部は、前記基部から前記厚さ方向に対して直交する方向において最も膨らんだ膨出先端部を有し、

前記頂面から前記膨出先端部までの前記厚さ方向の長さである第４寸法は、５ｍｍ～１５ｍｍである、付記１ないし７のいずれかに記載の半導体モジュール。

付記９．

前記半導体装置は、前記半導体素子を搭載する支持基板と、当該支持基板に搭載されたスリーブと、をさらに備え

前記基部は、前記スリーブに挿入される、付記１ないし８のいずれかに記載の半導体モジュール。

付記１０．

前記半導体装置は、前記封止部から、前記厚さ方向に直交する第１方向に

突き出る電力端子をさらに備える、付記９に記載の半導体モジュール。

付記１１．

前記半導体素子は、第１素子および第２素子を含み、

前記電力端子は、前記第１素子に導通する第１電力端子および前記第２素子に導通する第２電力端子を含む、付記１０に記載の半導体モジュール。

付記１２．

前記支持基板は、前記第１素子を搭載する第１搭載部と、前記第２素子を搭載する第２搭載部と、を含み、

前記第１搭載部は、前記第２搭載部に対して前記第１方向の一方側に位置し、

前記第１電力端子および前記第２電力端子は、前記封止部から前記第１方向の一方側に突き出る、付記１１に記載の半導体モジュール。

付記１３．

前記電力端子は、前記第１素子および前記第２素子に導通する第３電力端子を含み、

前記第３電力端子は、前記封止部から前記第１方向の他方側に突き出る、付記１２に記載の半導体モジュール。

付記１４．

複数の前記半導体装置を備え、当該複数の前記半導体装置は、前記厚さ方向および前記第１方向に直交する第２方向に配列される、付記１０ないし１３のいずれかに記載の半導体モジュール。

付記１５．

ヒートシンクをさらに備え、

複数の前記半導体装置の各々の前記支持基板は、前記厚さ方向の他方側を向く底面を有し、

複数の前記半導体装置の各々において、前記底面は、前記封止部から露出し、

前記ヒートシンクは、複数の前記半導体装置の各々の前記底面に接する、

付記１４に記載の半導体モジュール。

付記１６．

駆動源と、

付記１３に記載の半導体モジュールと、を備え、

前記半導体装置は、前記駆動源に導通している、車両。

符号の説明

[0112] Ａ１０，Ａ１１，Ａ１２：半導体モジュール　Ｂ１：半導体装置

Ｂ１１：第１装置　Ｂ１２：第２装置

Ｂ１３：第３装置　Ｃ１：ヒートシンク

Ｄ１：取付部材　Ｅ１：配線基板

Ｆ１：車両　Ｌ１：第１寸法

Ｌ２：第２寸法　Ｌ３：第３寸法

Ｌ４：第４寸法　１１：支持基板

１１１：絶縁層　１１２：第１配線層

１１２１：第１搭載部　１１２２：第２搭載部第

１１３：第２配線層　１３：電力端子

１４：第１電力端子　１５：第２電力端子

１６：第３電力端子　１７：信号端子

１７０Ａ：基部　１７０Ｂ：膨出部

１７０ｃ：膨出先端部　１７１：第１信号端子

１７２：第２信号端子　１７３：第３信号端子

１７４：第４信号端子　１８１：第５信号端子

１８２：第６信号端子　１９：第７信号端子

２１：半導体素子　２１Ａ：第１素子

２１Ｂ：第２素子　２１１：第１電極

２１２：第２電極　２１３：第３電極

２１４：第４電極　２２：サーミスタ

２３：導電接合層　３１：第１導通部材

３１１：本体部　　３１２：第１接合部

３１３：第２接合部　　３２：第２導通部材

３２１：本体部　　３２２：第３接合部

３２３：第４接合部　　３３：第１導電接合層

３４：第２導電接合層　　３５：第３導電接合層

３６：第４導電接合層　　４１：第１ワイヤ

４２：第２ワイヤ　　４３：第３ワイヤ

４４：第４ワイヤ　　５０：封止部

５１：頂面　　５２：底面

５３：樹脂側面　　５３１：第１側面

５３２：第２側面　　５５：凹部

６０：制御配線　　６０１：第１配線

６０２：第２配線　　６１：絶縁層

６２：配線層　　６２１：第１配線層

６２２：第２配線層　　６２３：第３配線層

６２４：第４配線層　　６２５：第５配線層

６３：金属層　　６４：スリーブ

７１：本体部　　７２：台座部

７２１：第１部　　７２２：第２部

７３：位置決め部　　８１：押圧部

８２，８２Ａ，８２Ｂ：固定部　　８２１：両端配置部

８２２：中間配置部　　８９：締結具

９０：基材　　９０１：第１面

９０２：第２面　　９０３：スルーホール

９０４：第１凹部　　９０４ａ：第１端縁

９０４ｂ：第２端縁　　９０４１：第１部分

９０４２：第２部分　　９１：第１配線

９２：第２配線　　９３：第３配線

９４：第４配線　　９５１：取付孔

９５２：位置決め孔　　９６：車載充電器

９７：蓄電池　　９８：駆動系統

９８１：インバータ　　９８２：駆動源

請求の範囲

[請求項1] 半導体素子、前記半導体素子を覆う封止部、および、前記封止部から当該封止部の厚さ方向の一方側に突出し、且つ前記半導体素子に導通する信号端子、を備える半導体装置と、

前記封止部に対して前記厚さ方向の一方側に配置された配線基板と、を備え、

前記配線基板は、基材、第１配線、第２配線、第３配線および第４配線を備え、

前記基材は、前記厚さ方向の一方側を向く第１面と、前記厚さ方向の他方側を向く第２面と、前記厚さ方向に貫通する少なくとも１つのスルーホールと、前記スルーホールの内面および前記第２面から凹む第１凹部と、を有し、

前記第１配線は、前記第１面に配置され、

前記第２配線は、前記第２面に配置され、

前記第３配線は、前記スルーホールの前記内面に配置され、

前記第４配線は、前記第１凹部に配置され、且つ前記第２配線および前記第３配線の双方につながり、

前記信号端子は、前記厚さ方向に延びる基部と、前記基部より前記厚さ方向に対して直交する方向に膨らんだ膨出部と、を有し、

前記膨出部は、前記第３配線に接する、半導体モジュール。

[請求項2] 前記第１凹部は、前記厚さ方向の一方側に向かうにつれて前記スルーホールの径方向内側に位置する第１部分を含む、請求項１に記載の半導体モジュール。

[請求項3] 前記第１部分は、円錐状である、請求項２に記載の半導体モジュール。

[請求項4] 前記第１凹部の全体が前記第１部分により構成される、請求項３に記載の半導体モジュール。

[請求項5] 前記第１凹部は、前記スルーホールの前記内面に接する第１端縁と

、前記第２面に接する第２端縁と、を有し、

前記基材の前記厚さ方向の長さである第１寸法に対し、前記第１端縁から前記第２端縁までの前記スルーホールの径方向の長さである第２寸法の割合は、５％～４０％である、請求項１ないし４のいずれかに記載の半導体モジュール。

[請求項6] 前記第１寸法に対し、前記第１端縁から前記第２端縁までの前記厚さ方向の長さである第３寸法の割合は、５％～４０％である、請求項５に記載の半導体モジュール。

[請求項7] 前記第１寸法は、１．６ｍｍ～３．２ｍｍである、請求項５または６に記載の半導体モジュール。

[請求項8] 前記封止部は、前記厚さ方向の一方側を向く頂面を有し、

前記膨出部は、前記基部から前記厚さ方向に対して直交する方向において最も膨らんだ膨出先端部を有し、

前記頂面から前記膨出先端部までの前記厚さ方向の長さである第４寸法は、５ｍｍ～１５ｍｍである、請求項１ないし７のいずれかに記載の半導体モジュール。

[請求項9] 前記半導体装置は、前記半導体素子を搭載する支持基板と、当該支持基板に搭載されたスリーブと、をさらに備え

前記基部は、前記スリーブに挿入される、請求項１ないし８のいずれかに記載の半導体モジュール。

[請求項10] 前記半導体装置は、前記封止部から、前記厚さ方向に直交する第１方向に突き出る電力端子をさらに備える、請求項９に記載の半導体モジュール。

[請求項11] 前記半導体素子は、第１素子および第２素子を含み、

前記電力端子は、前記第１素子に導通する第１電力端子および前記第２素子に導通する第２電力端子を含む、請求項１０に記載の半導体モジュール。

[請求項12] 前記支持基板は、前記第１素子を搭載する第１搭載部と、前記第２

素子を搭載する第２搭載部と、を含み、

前記第１搭載部は、前記第２搭載部に対して前記第１方向の一方側に位置し、

前記第１電力端子および前記第２電力端子は、前記封止部から前記第１方向の一方側に突き出る、請求項１１に記載の半導体モジュール。

[請求項13] 前記電力端子は、前記第１素子および前記第２素子に導通する第３電力端子を含み、

前記第３電力端子は、前記封止部から前記第１方向の他方側に突き出る、請求項１２に記載の半導体モジュール。

[請求項14] 複数の前記半導体装置を備え、当該複数の前記半導体装置は、前記厚さ方向および前記第１方向に直交する第２方向に配列される、請求項１０ないし１３のいずれかに記載の半導体モジュール。

[請求項15] ヒートシンクをさらに備え、

複数の前記半導体装置の各々の前記支持基板は、前記厚さ方向の他方側を向く底面を有し、

複数の前記半導体装置の各々において、前記底面は、前記封止部から露出し、

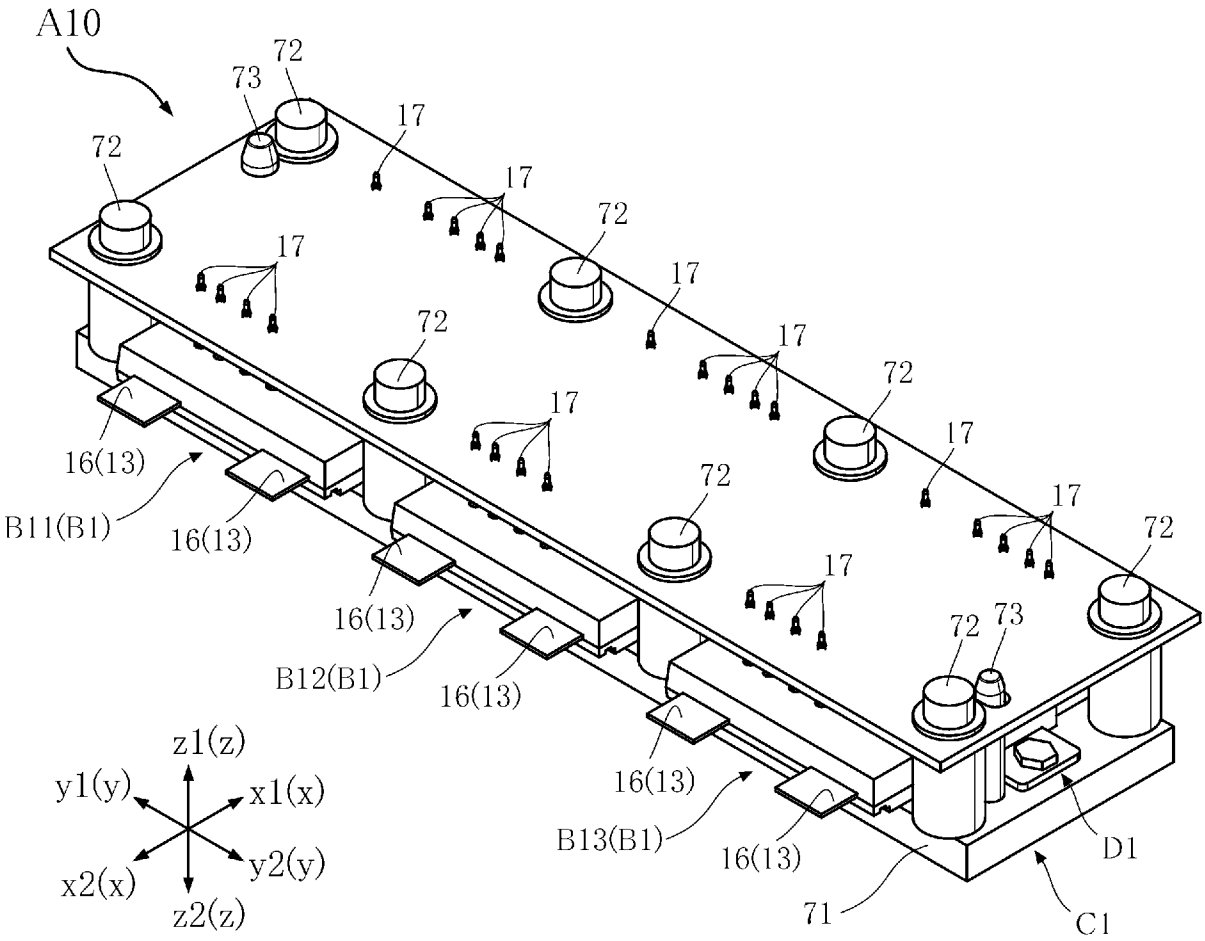
前記ヒートシンクは、複数の前記半導体装置の各々の前記底面に接する、請求項１４に記載の半導体モジュール。

[請求項16] 駆動源と、

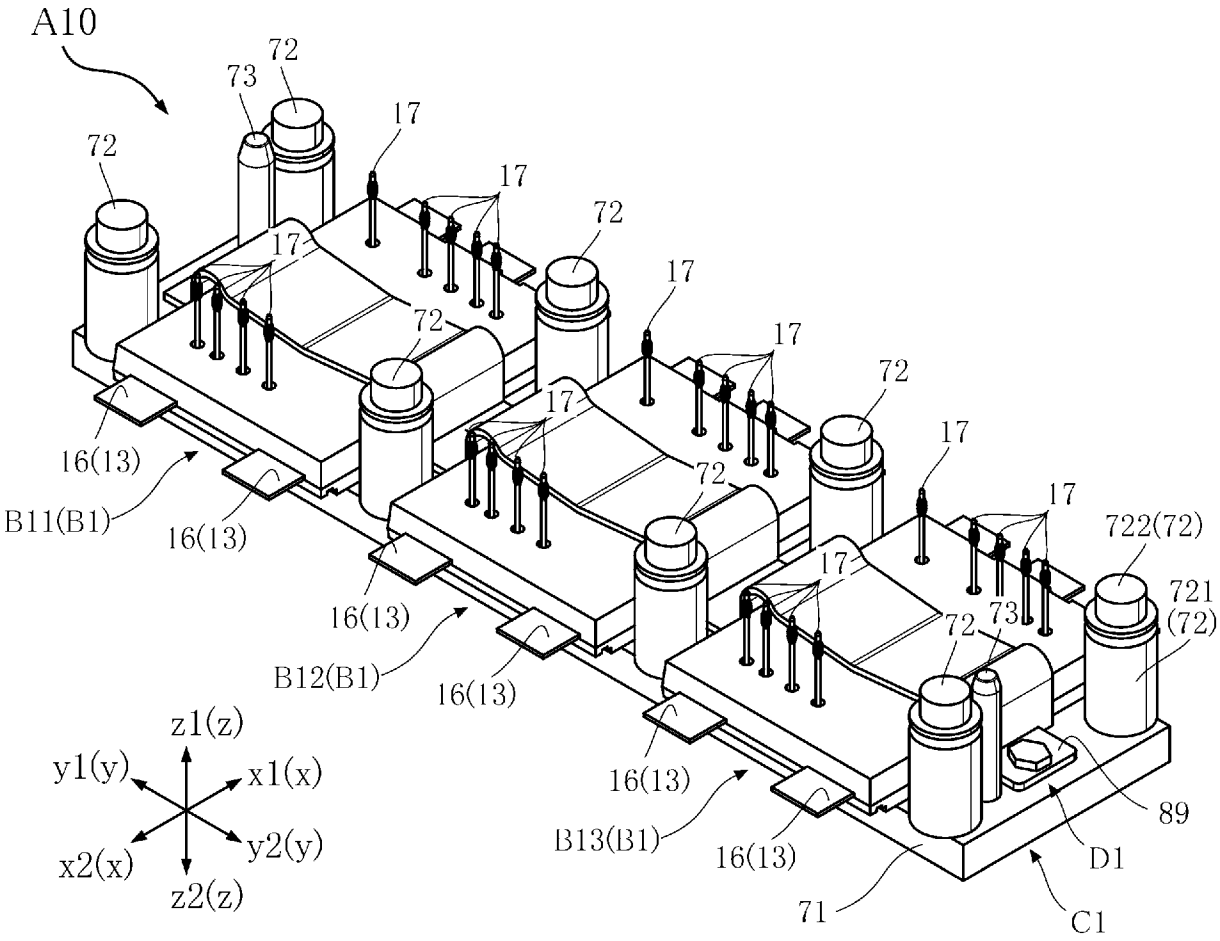
請求項１３に記載の半導体モジュールと、を備え、

前記半導体装置は、前記駆動源に導通している、車両。

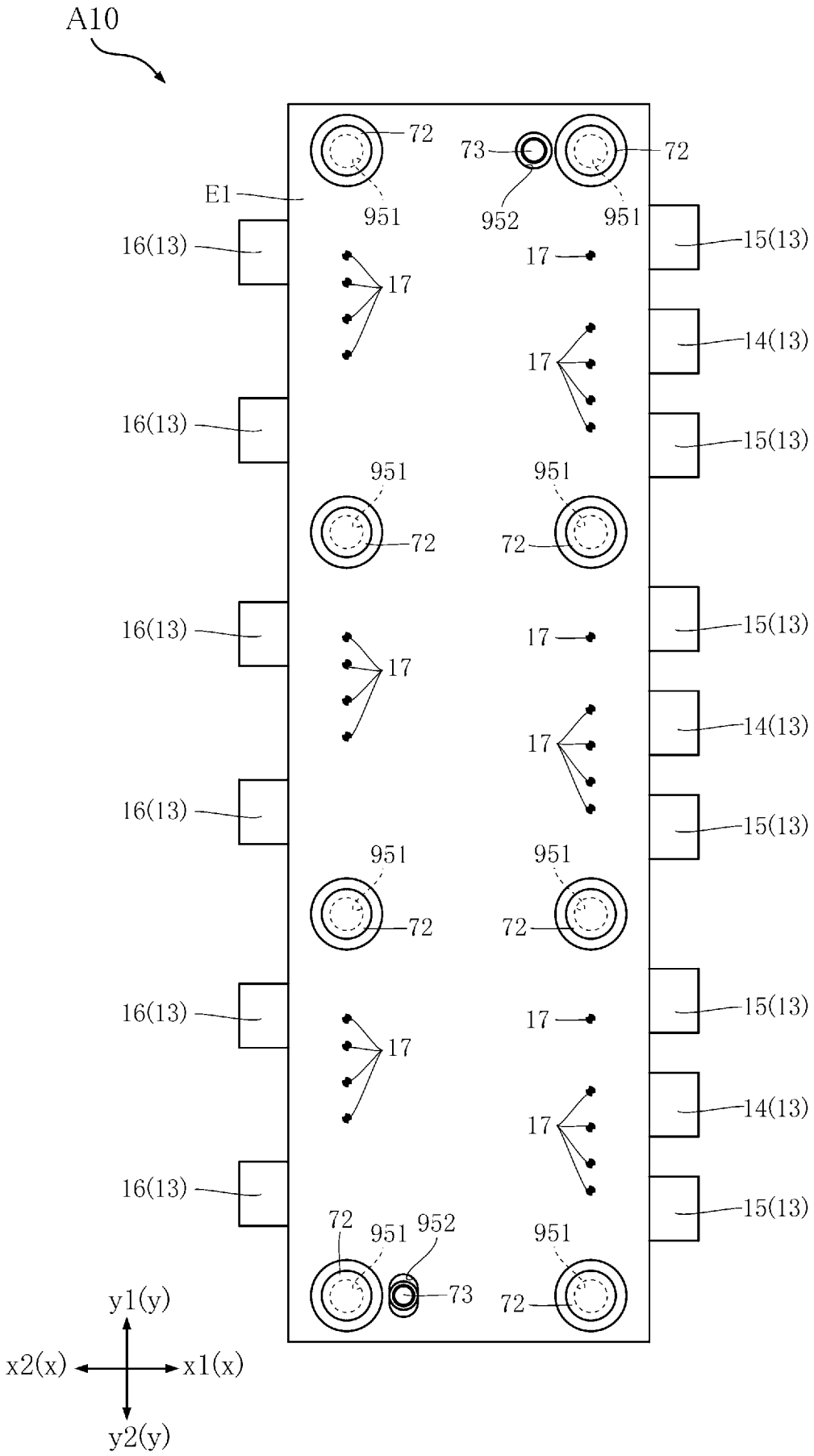
[図1]
FIG.1


A10
72
73
17
16(13)
B11(B1)
B12(B1)
B13(B1)
z1(z)
y1(y)
x1(x)
x2(x)
y2(y)
z2(z)
71
C1
D1

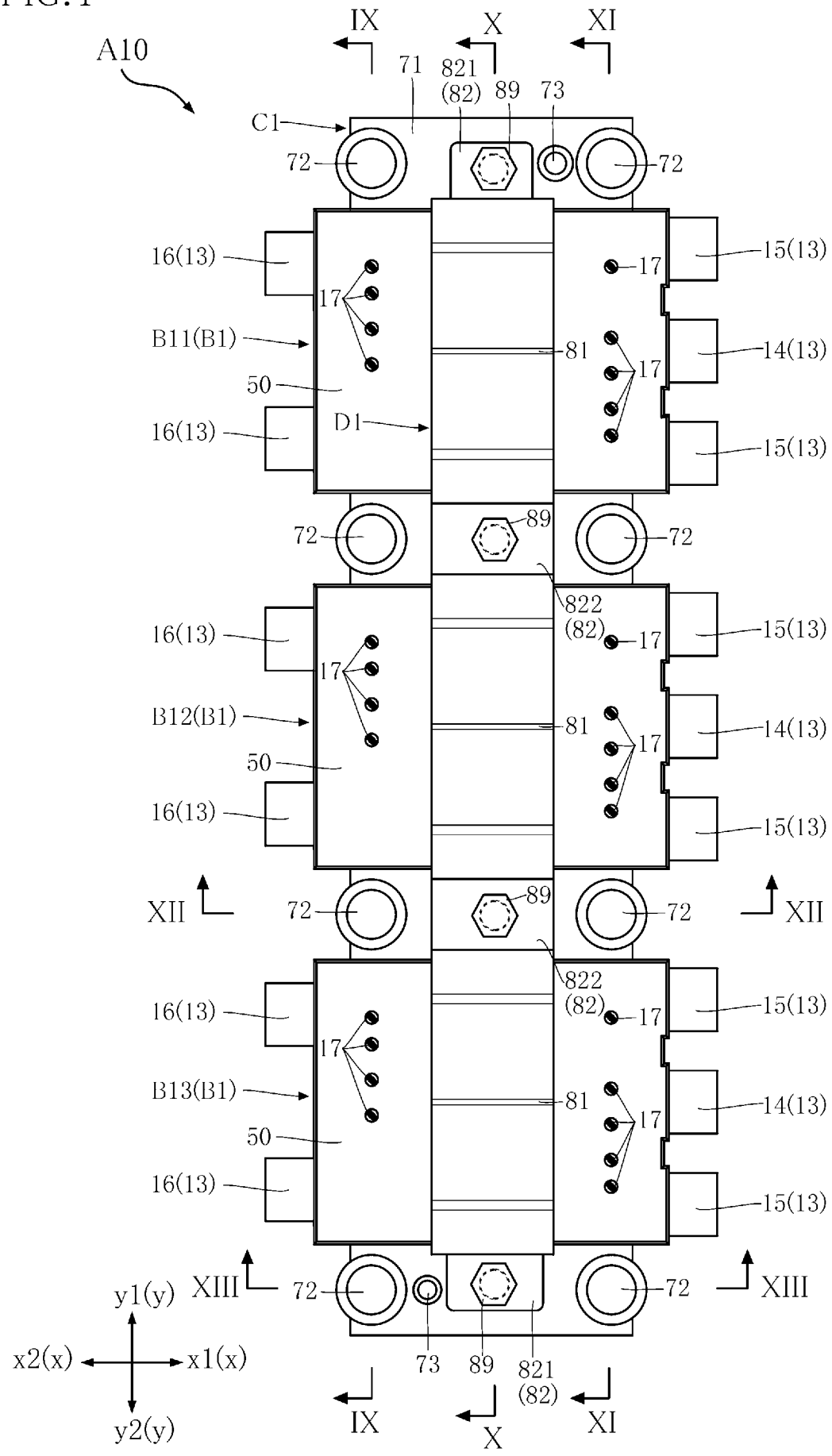
[図2]
FIG.2


A10
72
73
17
16(13)
B11(B1)
B12(B1)
B13(B1)
722(72)
721
(72)
89
D1
C1
71
z1(z)
y1(y)
x1(x)
x2(x)
y2(y)
z2(z)

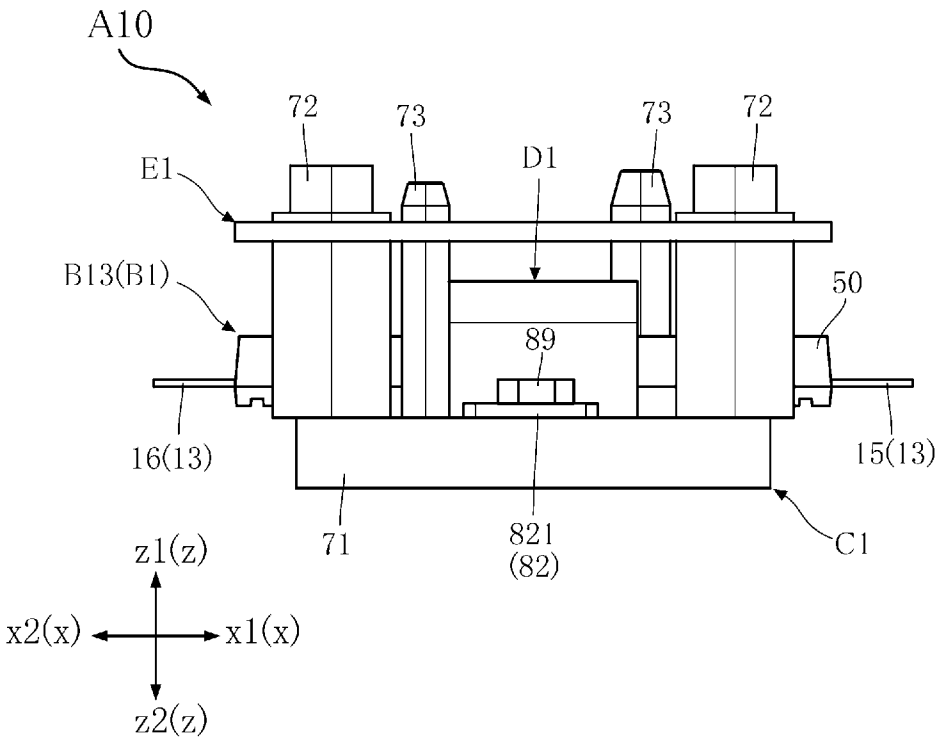
[図3]
FIG.3


A10
72
73
72
E1
951
952
951
16(13)
17
15(13)
17
14(13)
16(13)
15(13)
951
951
72
72
16(13)
17
15(13)
17
14(13)
16(13)
15(13)
951
951
72
72
16(13)
17
15(13)
17
14(13)
16(13)
15(13)
72
951
952
951
73
72
y1(y)
x2(x)
x1(x)
y2(y)

[図4]
FIG.4

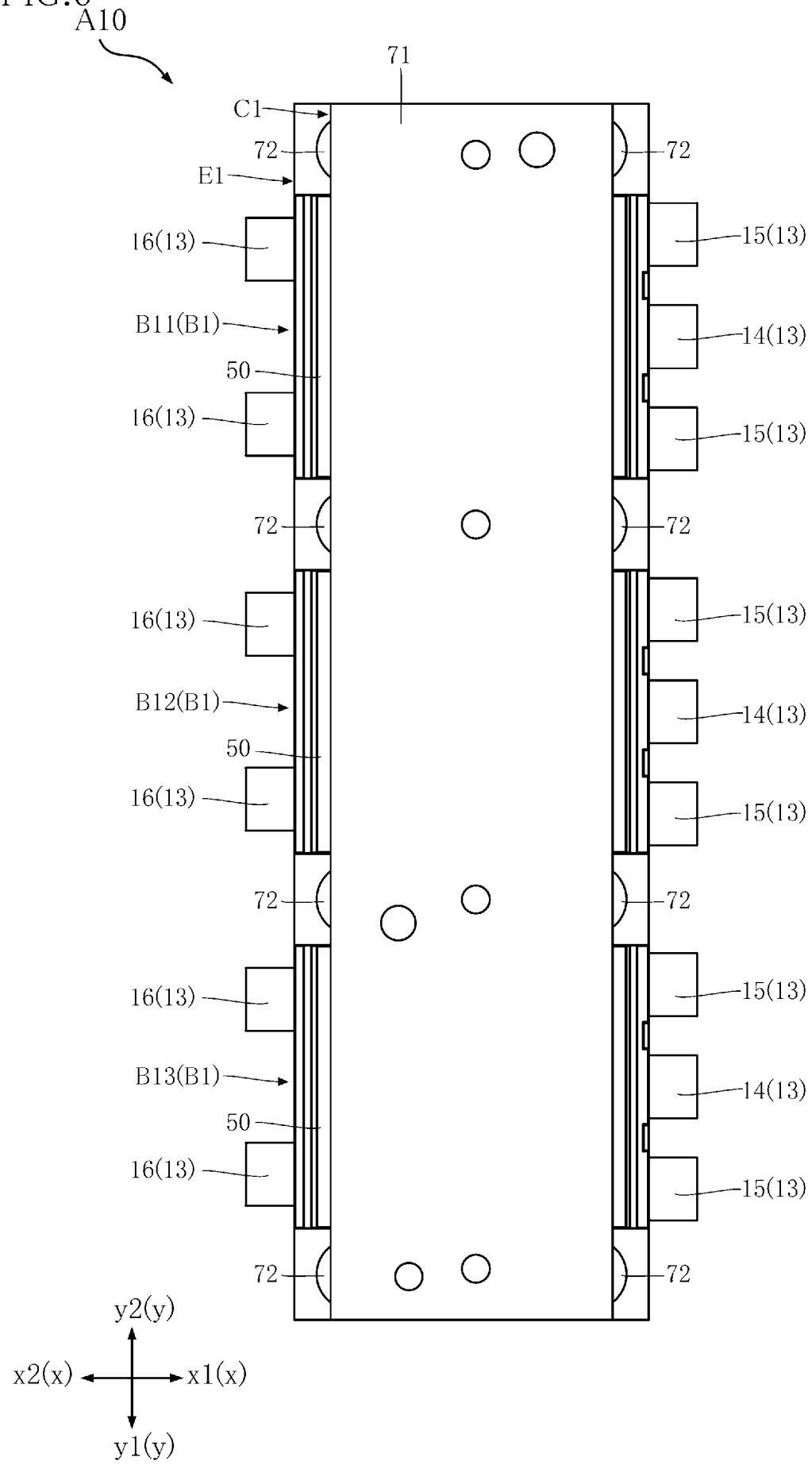

A10
IX
X
XI
71
821
(82)
89
73
C1
72
16(13)
17
B11(B1)
50
D1
81
15(13)
14(13)
822
B12(B1)
B13(B1)
XII
XIII
y1(y)
x2(x)
x1(y)
y2(y)

[図5]
FIG.5

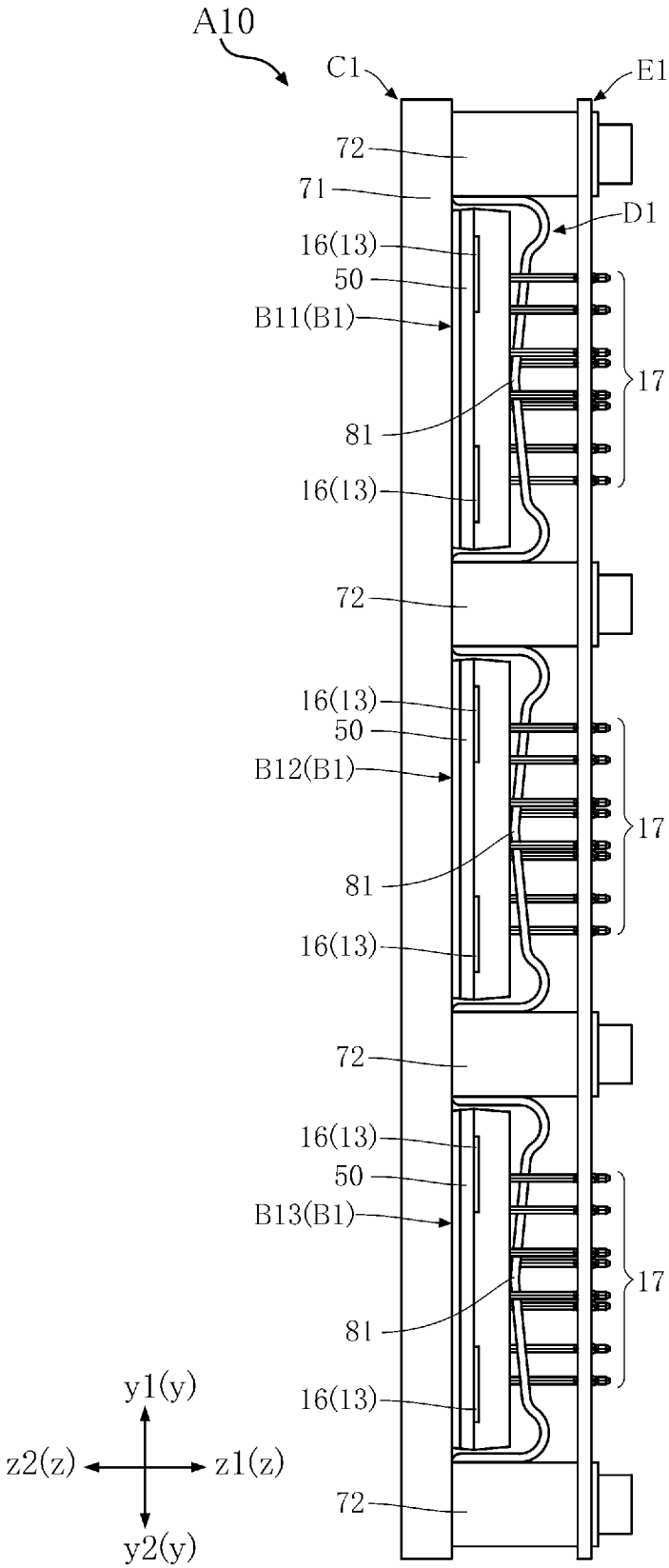

A10
72
73
73
72
E1
D1
B13(B1)
50
89
16(13)
15(13)
71
821
(82)
C1
z1(z)
x2(x)
x1(x)
z2(z)

[図6]

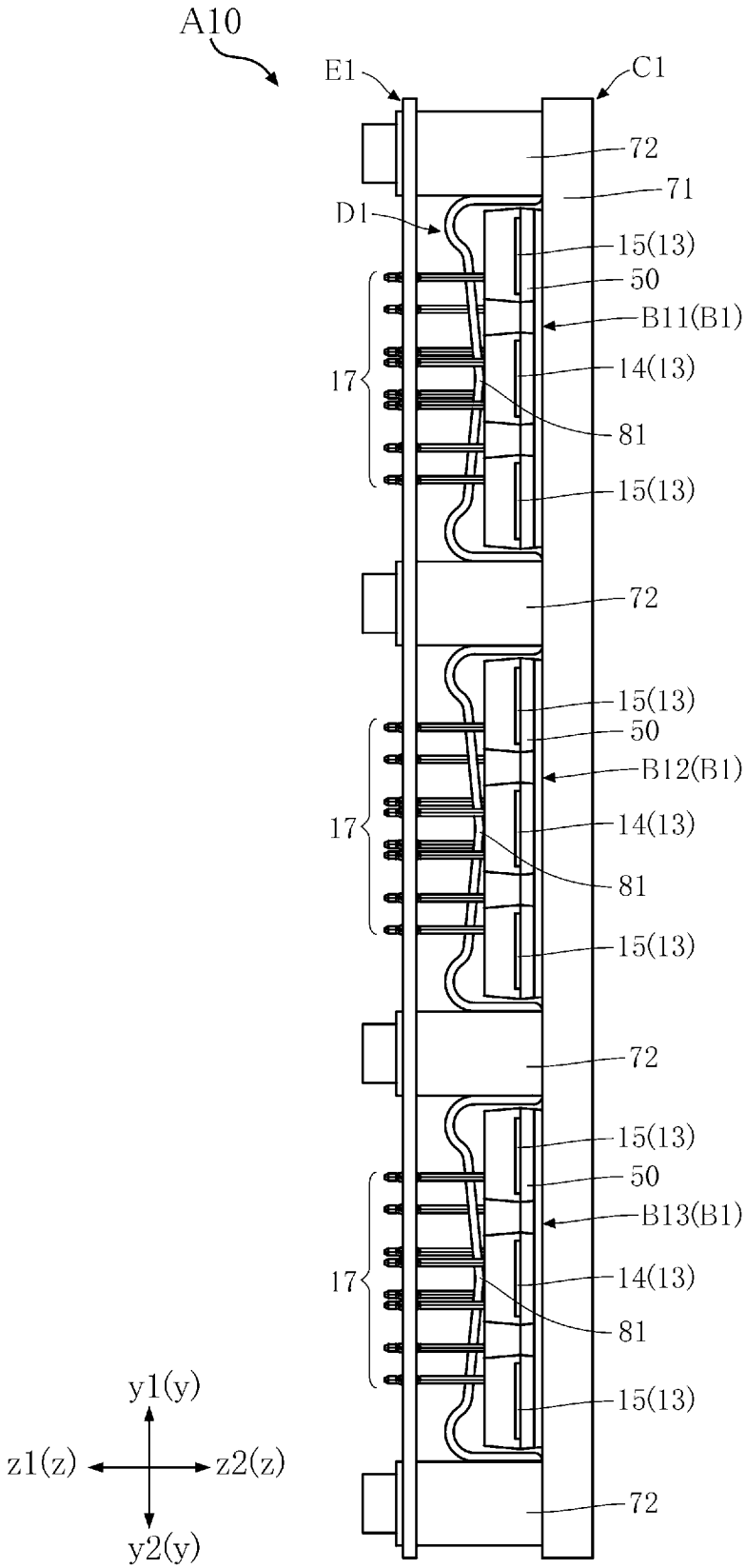
FIG.6


A10
71
C1
72
E1
16(13)
B11(B1)
50
16(13)
72
16(13)
B12(B1)
50
16(13)
72
16(13)
B13(B1)
50
16(13)
72
72
15(13)
14(13)
15(13)
72
15(13)
14(13)
15(13)
72
15(13)
14(13)
15(13)
72
y2(y)
x2(x)
x1(x)
y1(y)

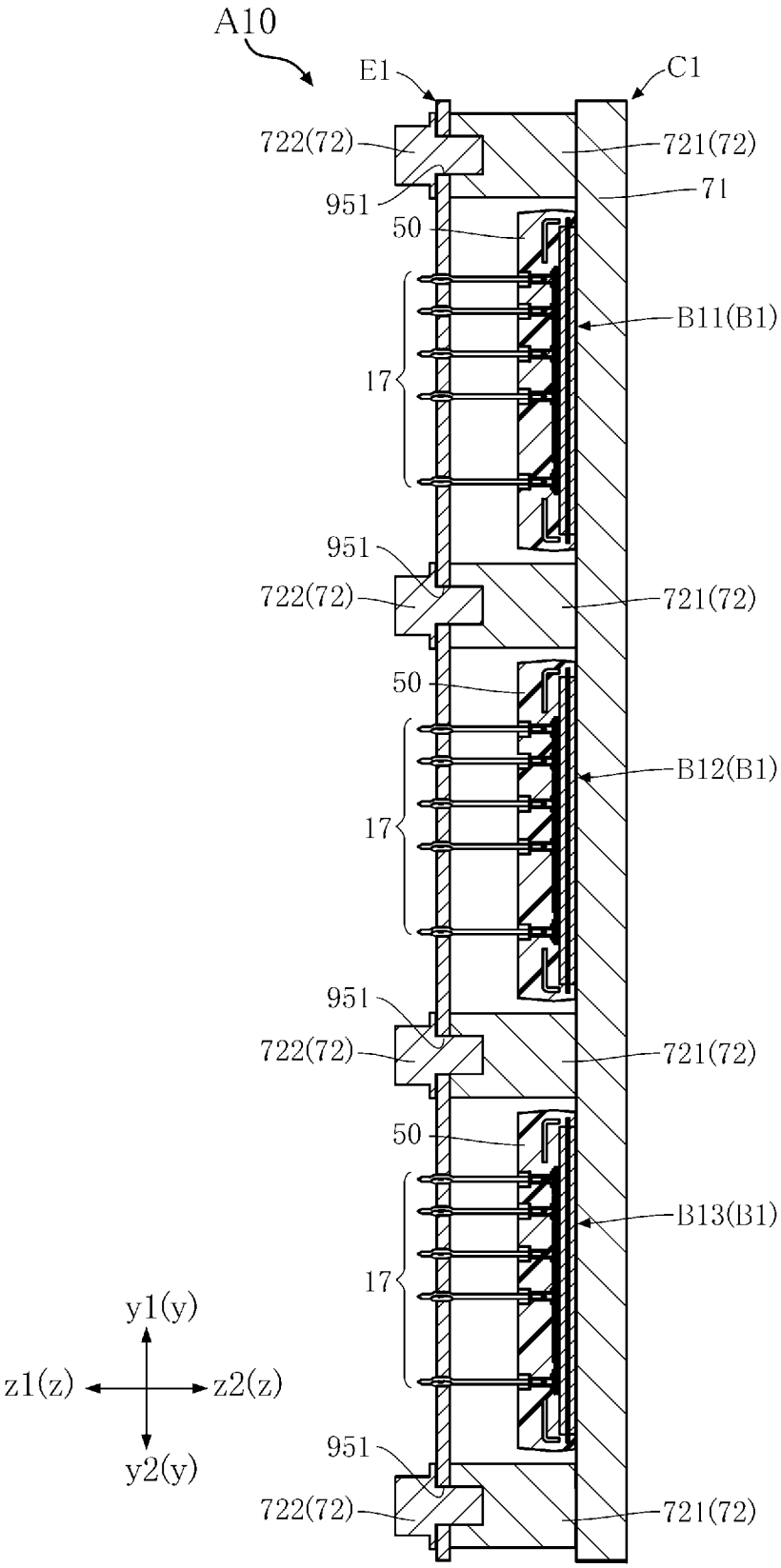
[図7]
FIG.7


A10
C1
E1
72
71
D1
16(13)
50
B11(B1)
17
81
16(13)
72
16(13)
50
B12(B1)
17
81
16(13)
72
16(13)
50
B13(B1)
17
81
16(13)
72
y1(y)
z2(z)
z1(z)
y2(y)

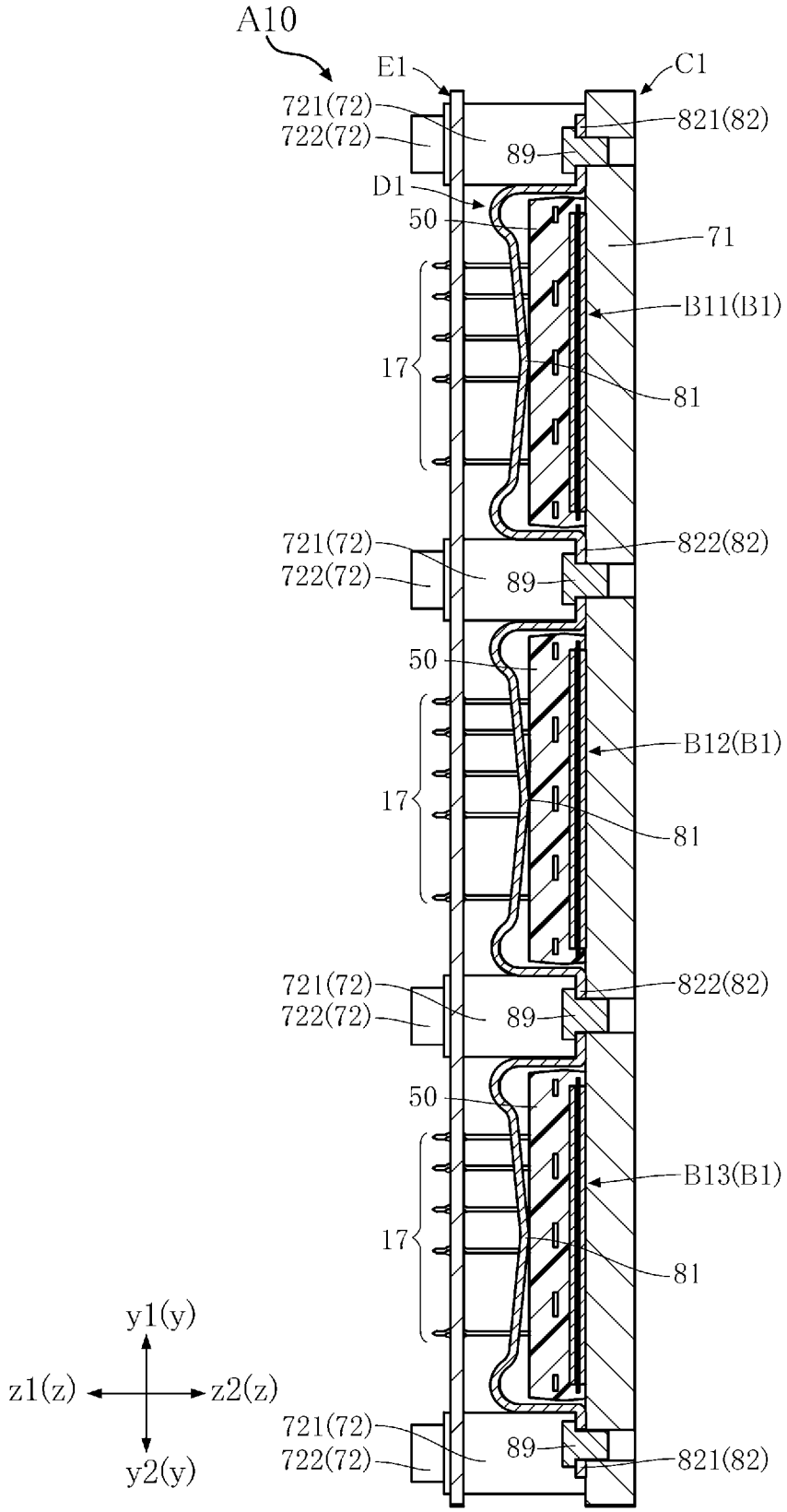
[図8]
FIG.8


A10
E1
C1
72
71
D1
15(13)
50
B11(B1)
17
14(13)
81
15(13)
72
15(13)
50
B12(B1)
17
14(13)
81
15(13)
72
15(13)
50
B13(B1)
17
14(13)
81
15(13)
72
y1(y)
z1(z)
z2(z)
y2(y)

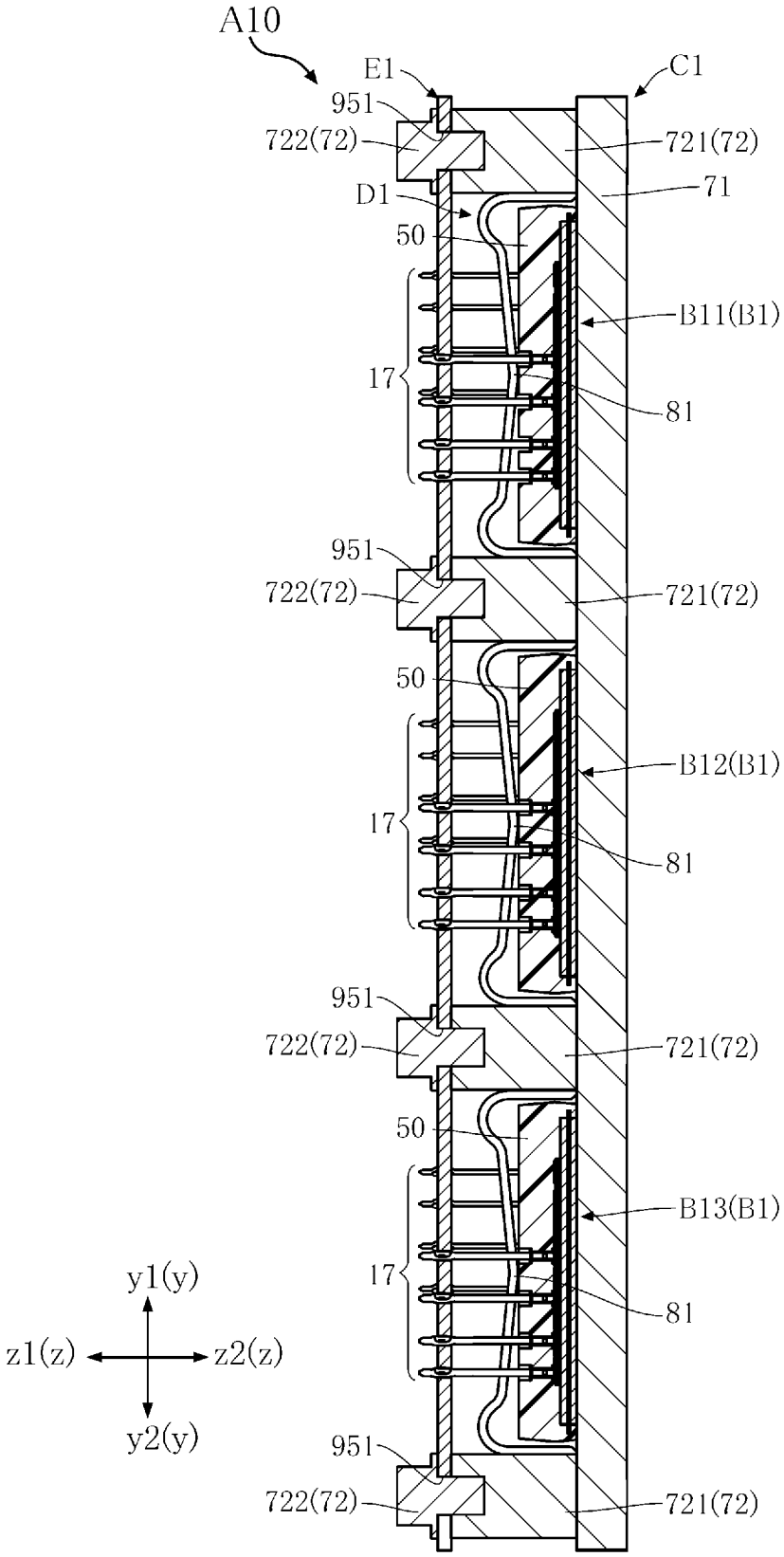
[図9]
FIG.9


A10
E1
C1
722(72)
721(72)
951
71
50
B11(B1)
17
951
722(72)
721(72)
50
B12(B1)
17
951
722(72)
721(72)
50
B13(B1)
17
951
722(72)
721(72)
y1(y)
z1(z)
z2(z)
y2(y)

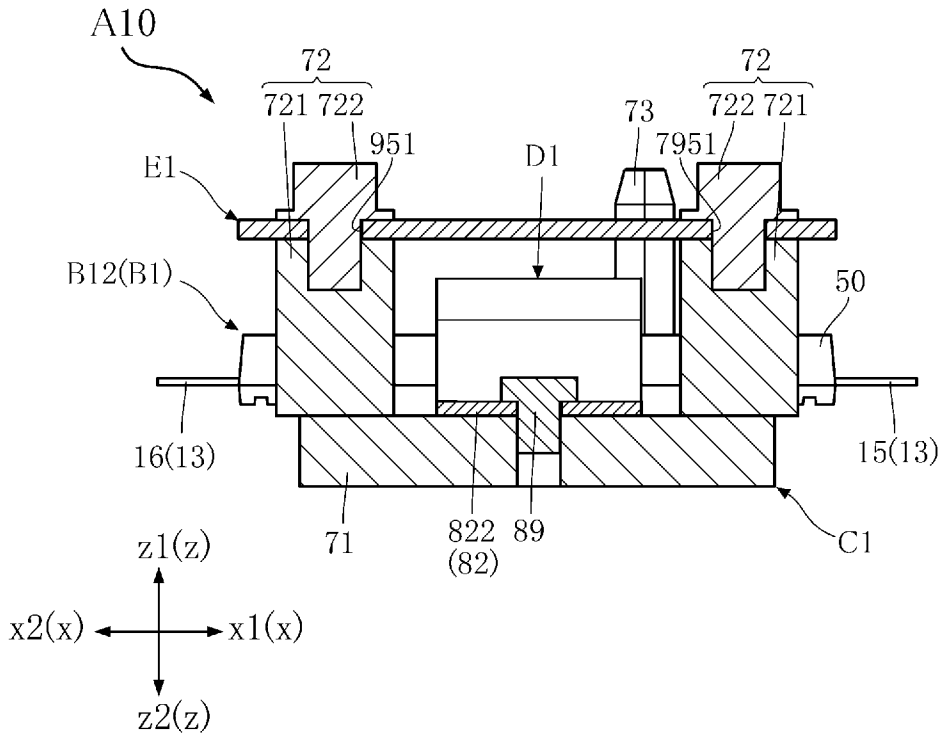
[図10]
FIG.10


A10
E1
C1
721(72)
722(72)
89
821(82)
D1
50
71
B11(B1)
17
81
721(72)
722(72)
89
822(82)
50
B12(B1)
17
81
721(72)
722(72)
89
822(82)
50
B13(B1)
17
81
y1(y)
z1(z)
z2(z)
y2(y)
721(72)
722(72)
89
821(82)

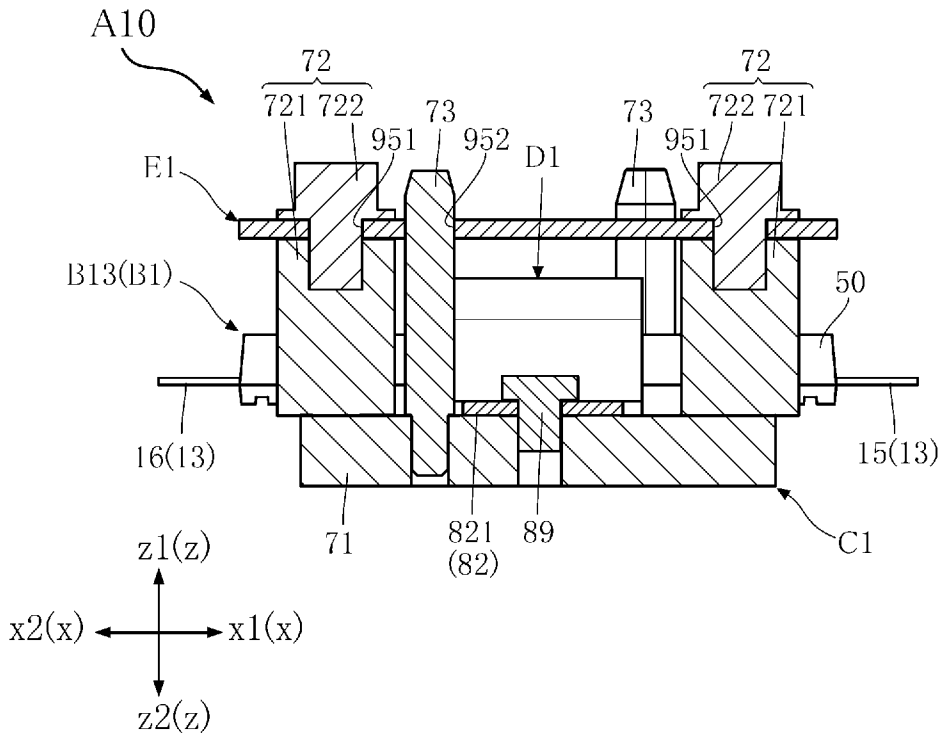
[図11]
FIG.11


A10
E1
C1
951
722(72)
721(72)
D1
71
50
B11(B1)
17
81
951
722(72)
721(72)
50
B12(B1)
17
81
951
722(72)
721(72)
50
B13(B1)
17
81
951
722(72)
721(72)
y1(y)
z1(z)
z2(z)
y2(y)

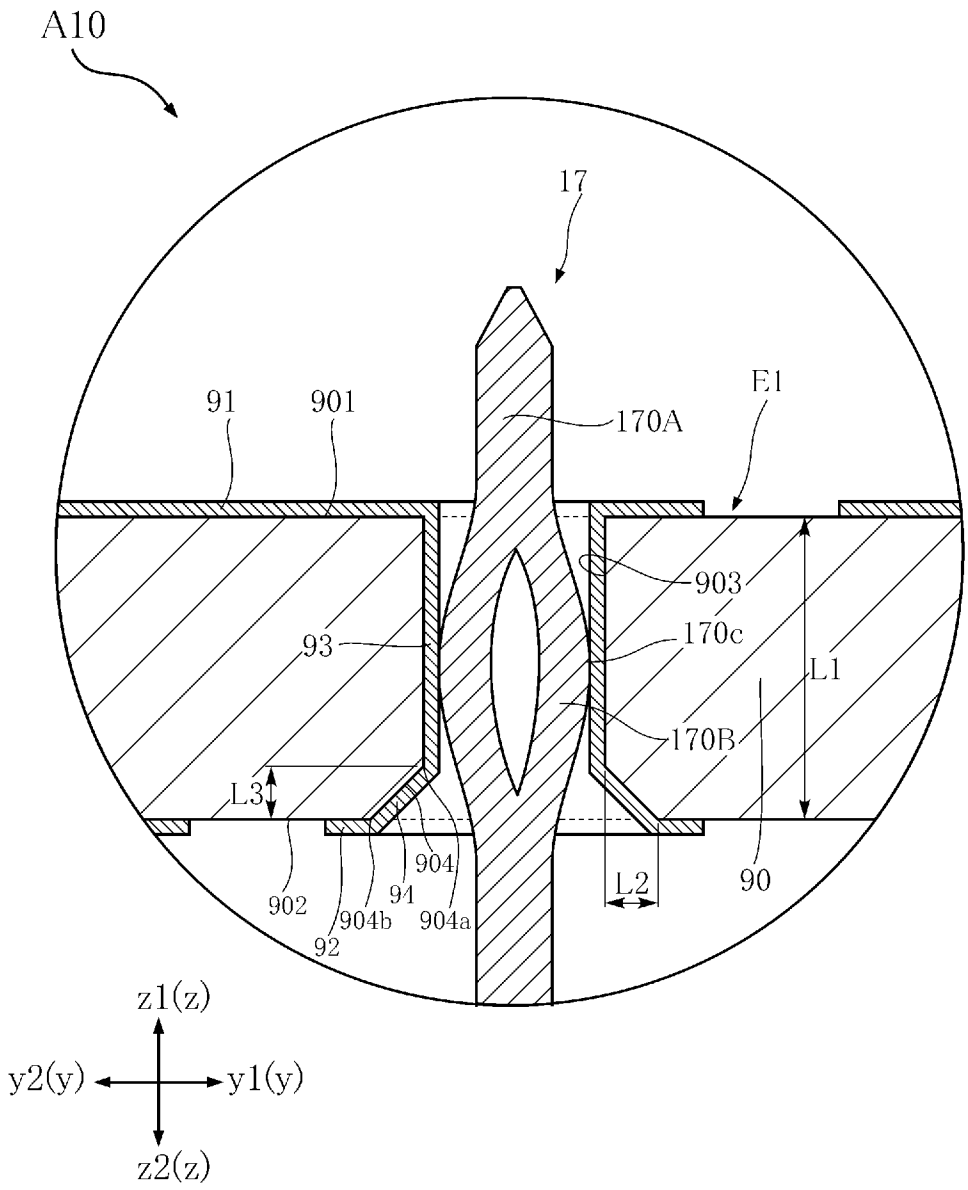
[図12]
FIG.12



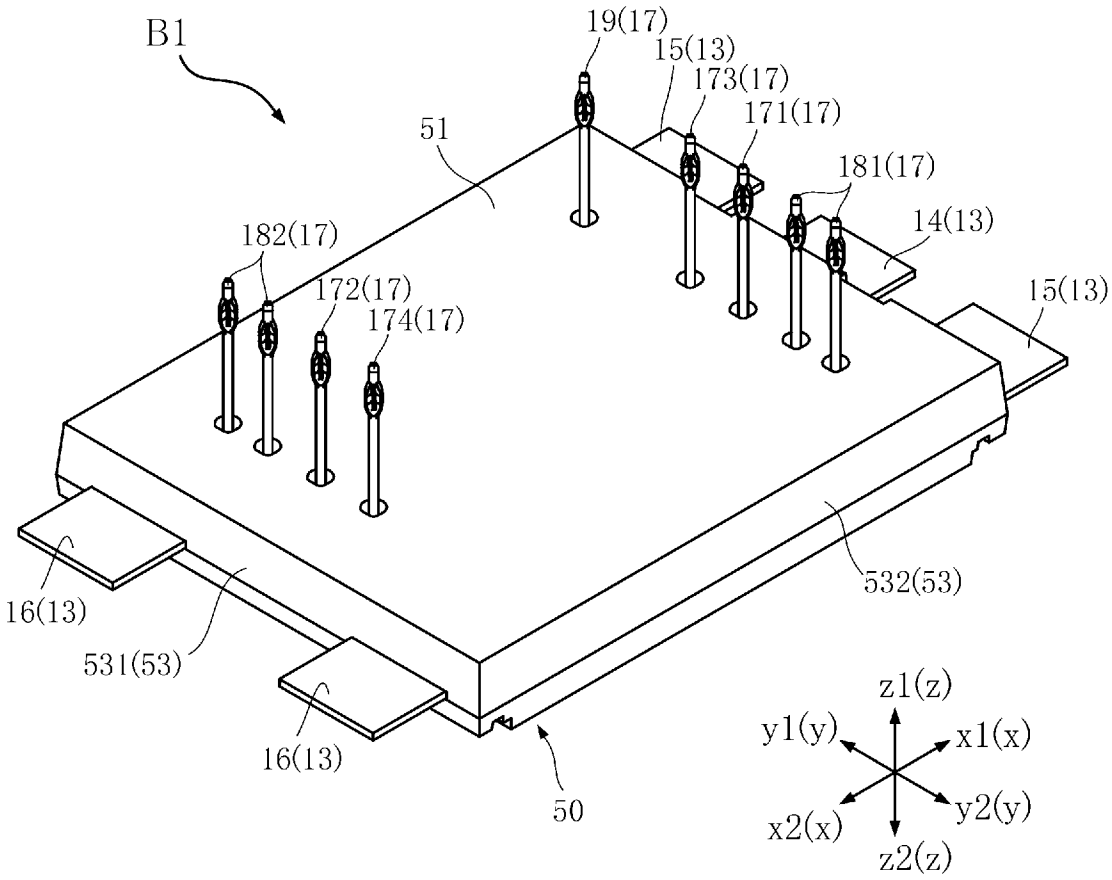
[図13]
FIG.13



[図14]
FIG.14


A10
17
91
901
170A
E1
903
93
170c
L1
170B
L3
902
92
904b
94
904
904a
L2
90
z1(z)
y2(y)
y1(y)
z2(z)

[図15]
FIG.15


B1
19(17)
15(13)
173(17)
171(17)
181(17)
14(13)
15(13)
51
182(17)
172(17)
174(17)
16(13)
531(53)
532(53)
16(13)
50
z1(z)
y1(y)
x1(x)
y2(y)
x2(x)
z2(z)

[図16]

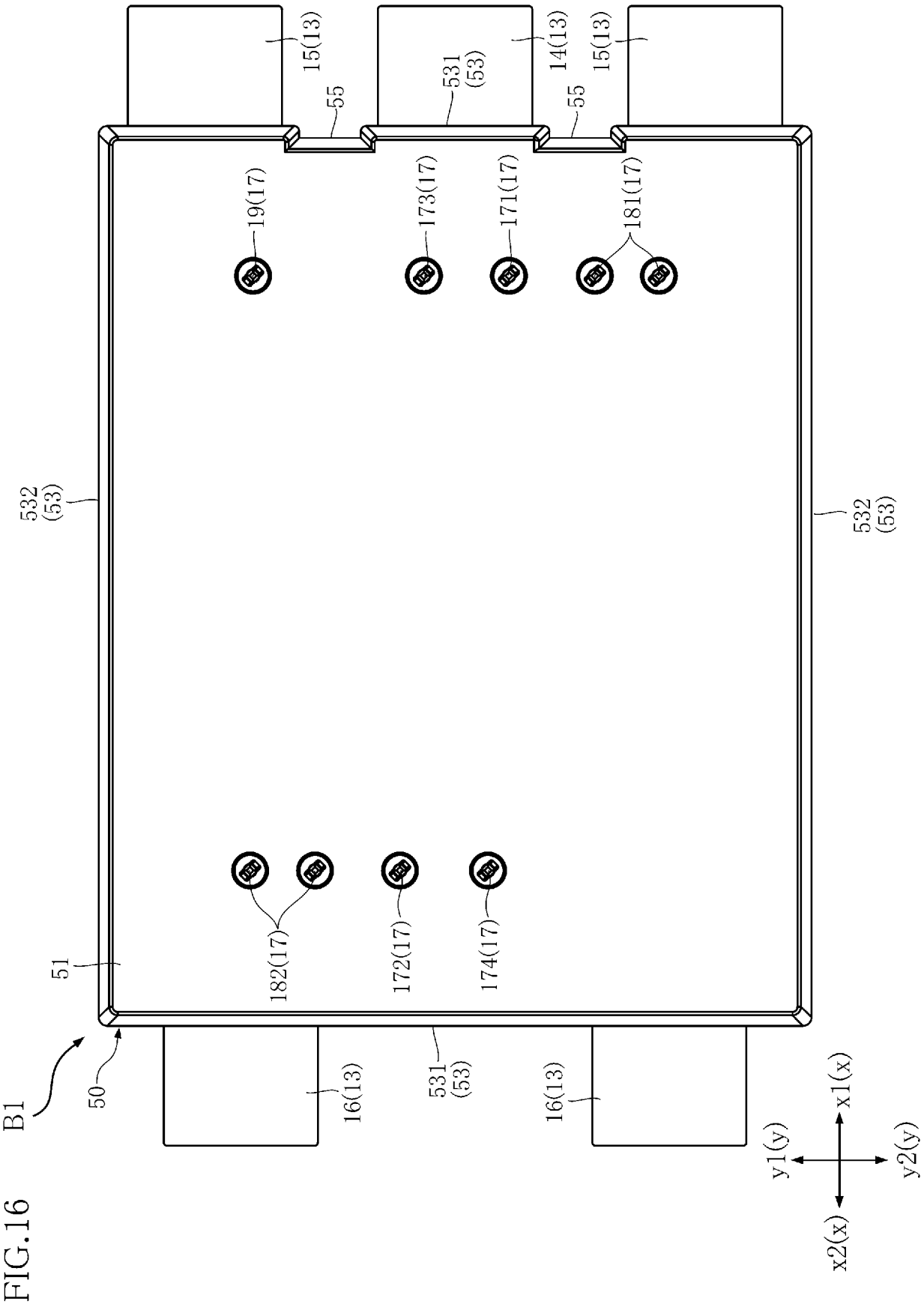

15(13)
55
531
(53)
14(13)
15(13)
55
19(17)
173(17)
171(17)
181(17)
532
(53)
532
(53)
182(17)
172(17)
174(17)
51
B1
50
16(13)
531
(53)
16(13)
x1(x)
y1(y)
y2(y)
x2(x)

FIG.16

[図17]

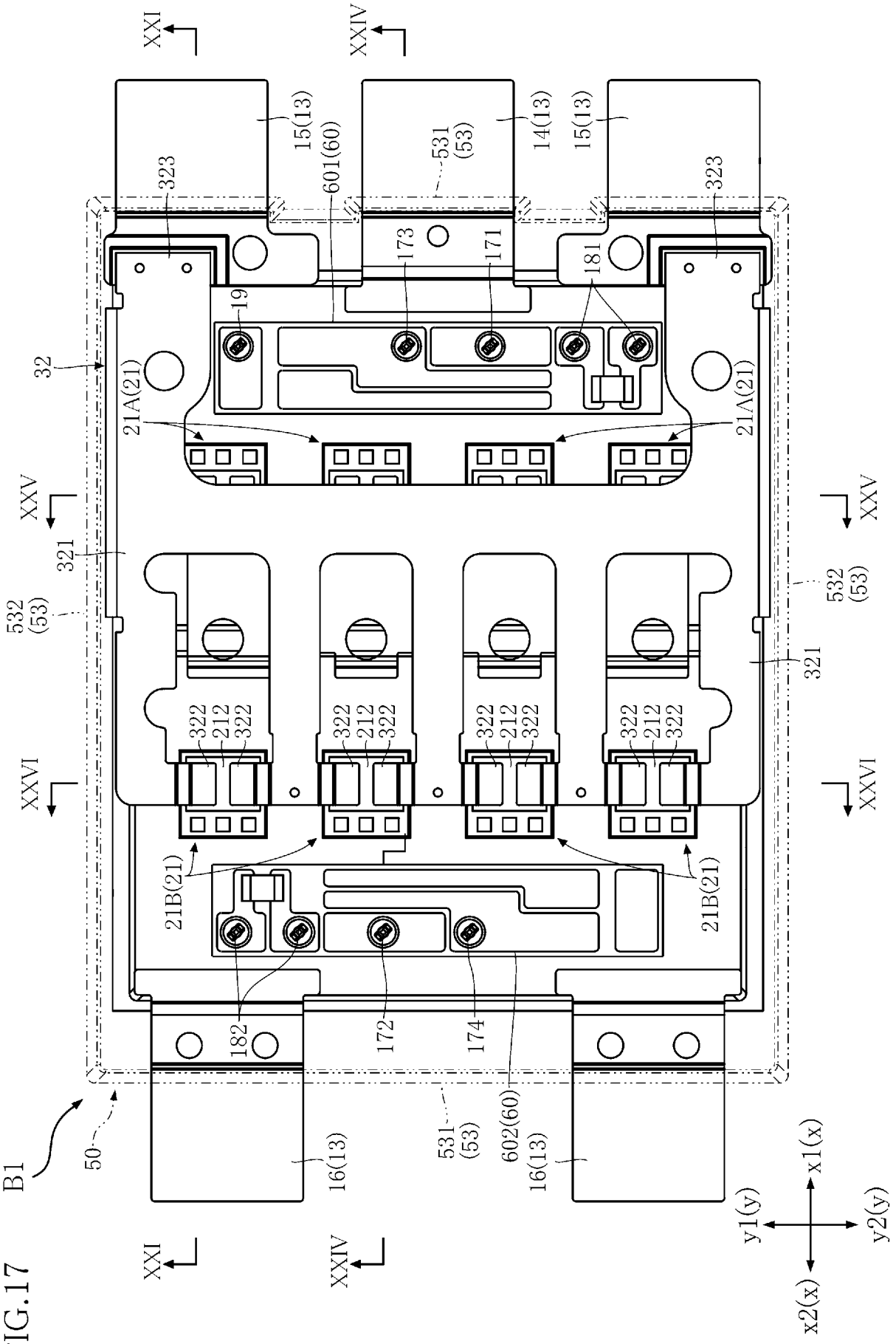

XXI
XXIV
15(13)
601(60)
531
(53)
14(13)
15(13)
323
323
173
171
181
19
32
21A(21)
21A(21)
XXV
XXV
321
532
(53)
532
(53)
321
322
212
322
XXVI
XXVI
21B(21)
21B(21)
182
172
174
602(60)
50
B1
531
(53)
16(13)
16(13)
XXI
XXIV
x1(x)
y1(y)
y2(y)
x2(x)

FIG.17

[図18]

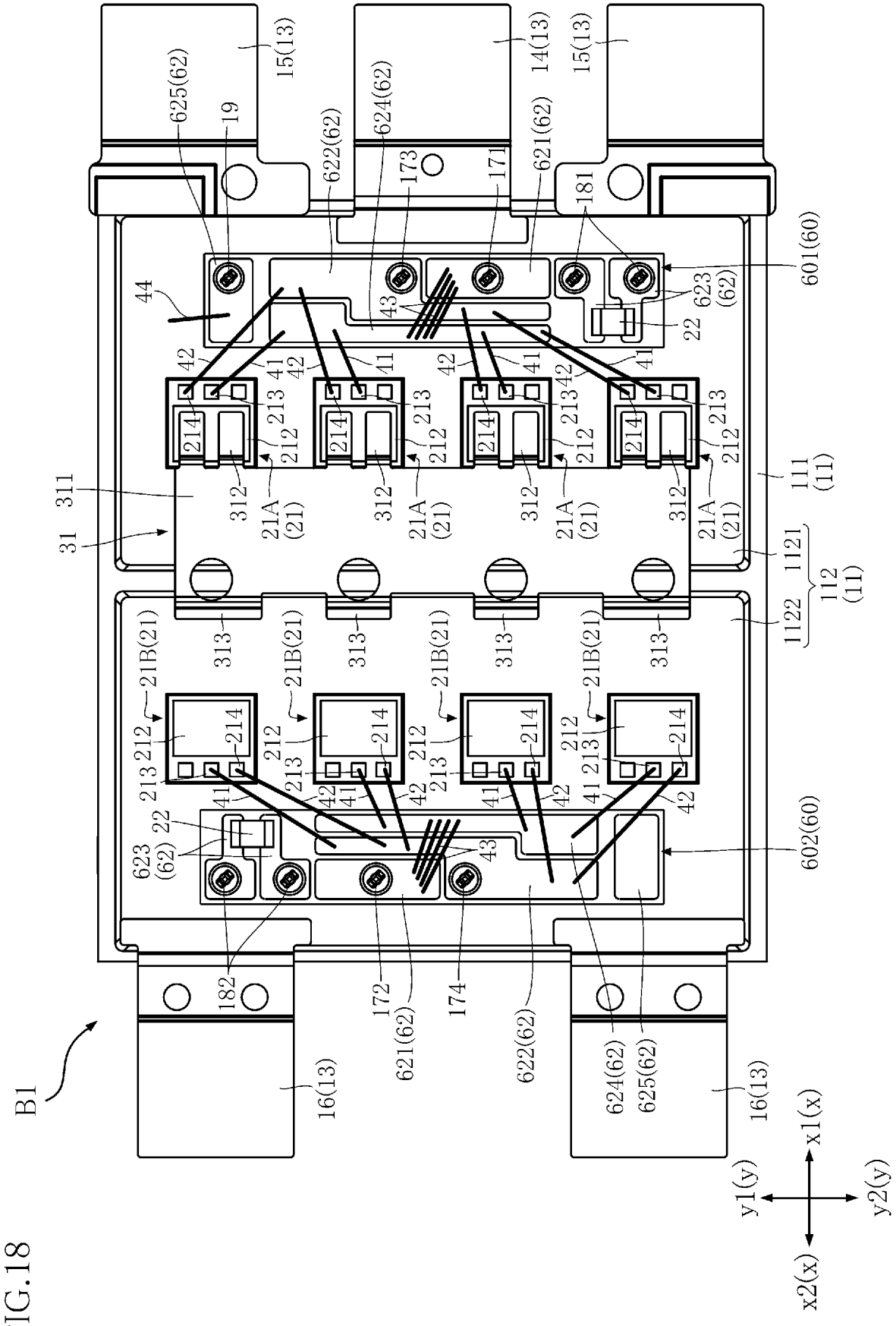

B1
15(13)
625(62)
19
622(62)
624(62)
173
171
14(13)
621(62)
181
601(60)
623 (62)
22
44
43
42
41
213
212
214
311
31
312
21A (21)
111 (11)
1121
1122
112 (11)
313
21B(21)
602(60)
182
172
174
16(13)
624(62)
625(62)
x1(x)
y1(y)
y2(y)
x2(x)

FIG.18

[図19]

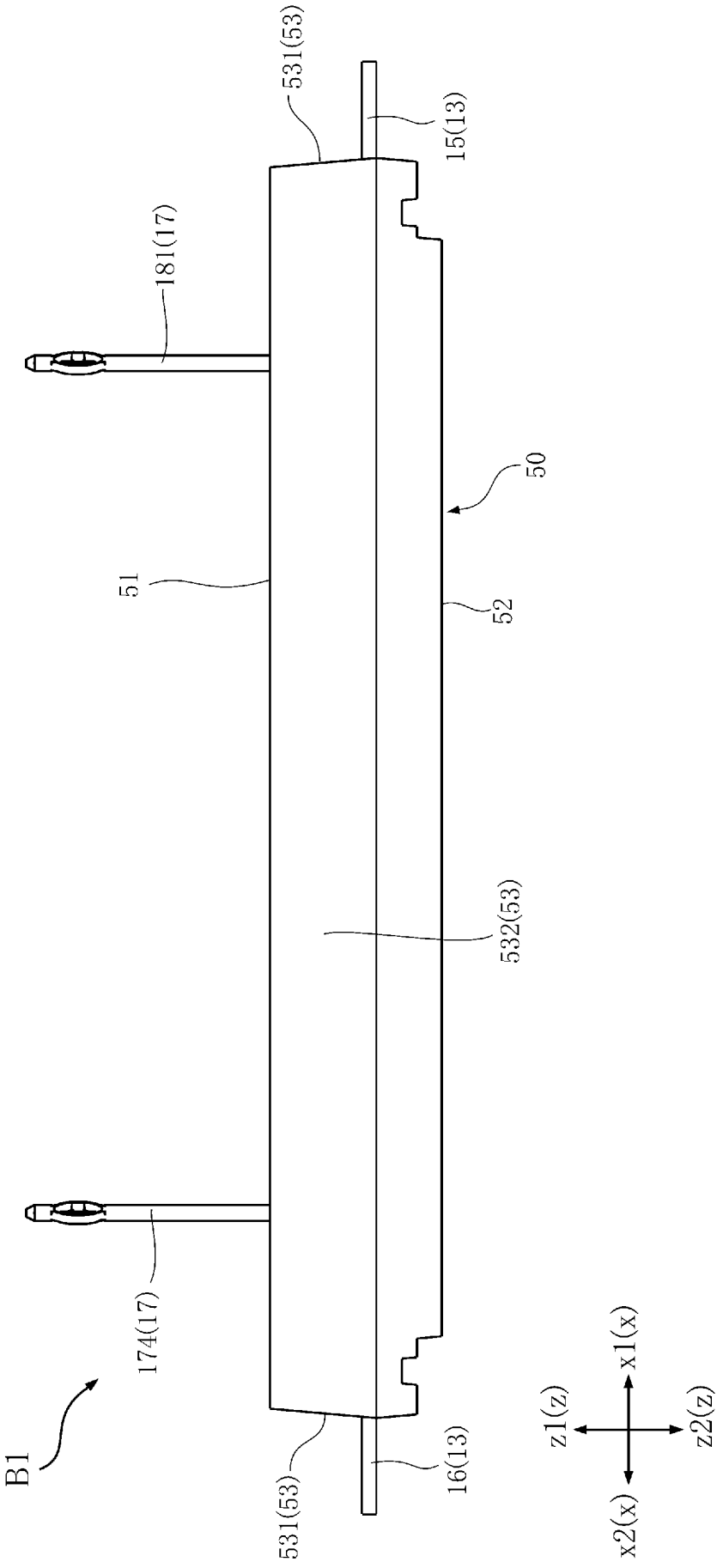

531(53)
15(13)
181(17)
50
51
52
532(53)
174(17)
B1
531(53)
16(13)
z1(z)
x1(x)
z2(z)
x2(x)

FIG.19

[図20]

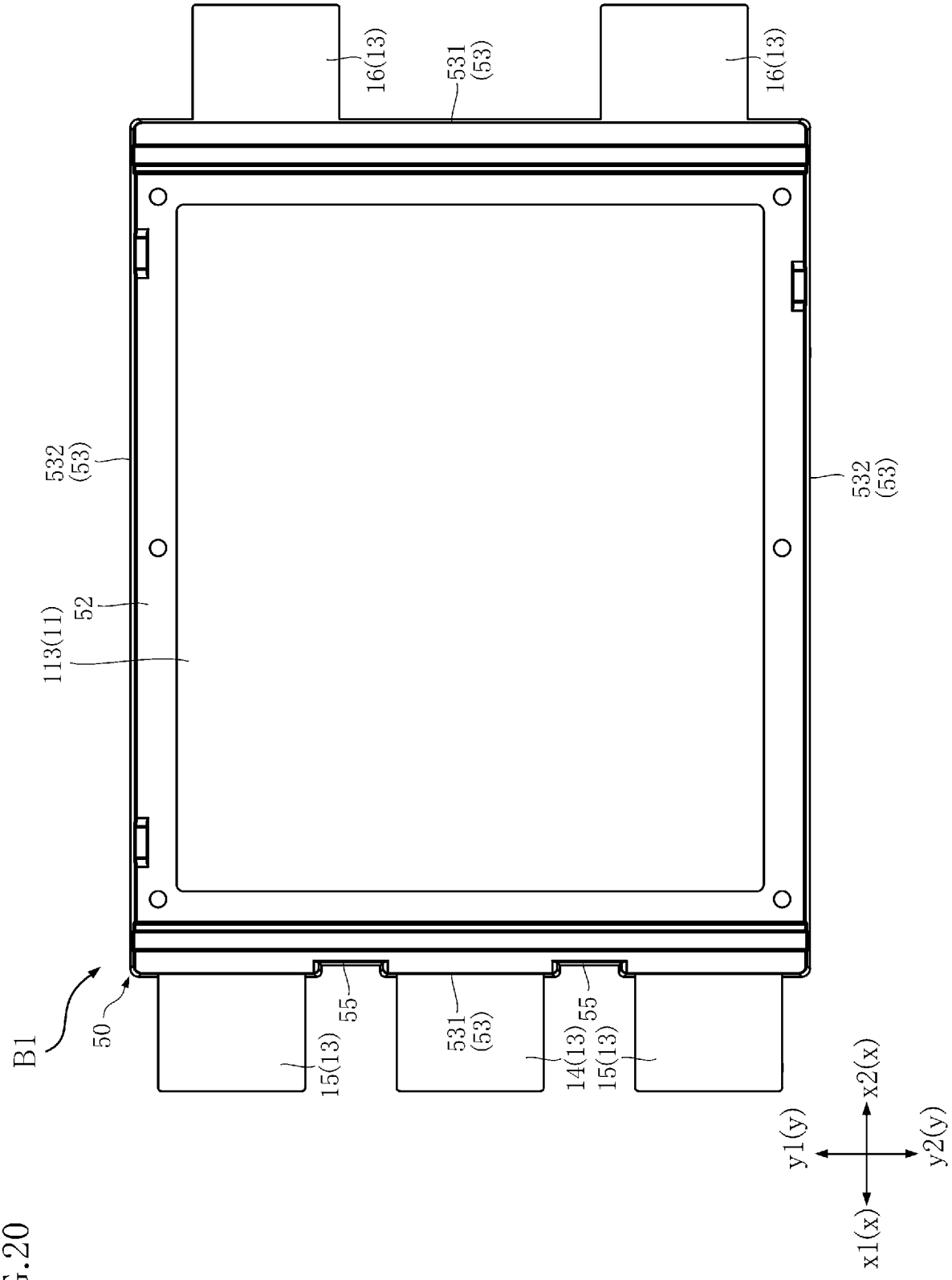

16(13)
531
(53)
16(13)
532
(53)
532
(53)
113(11)
52
B1
50
55
531
(53)
55
15(13)
14(13)
15(13)
x2(x)
y1(y)
y2(y)
x1(x)

FIG.20

[図21]

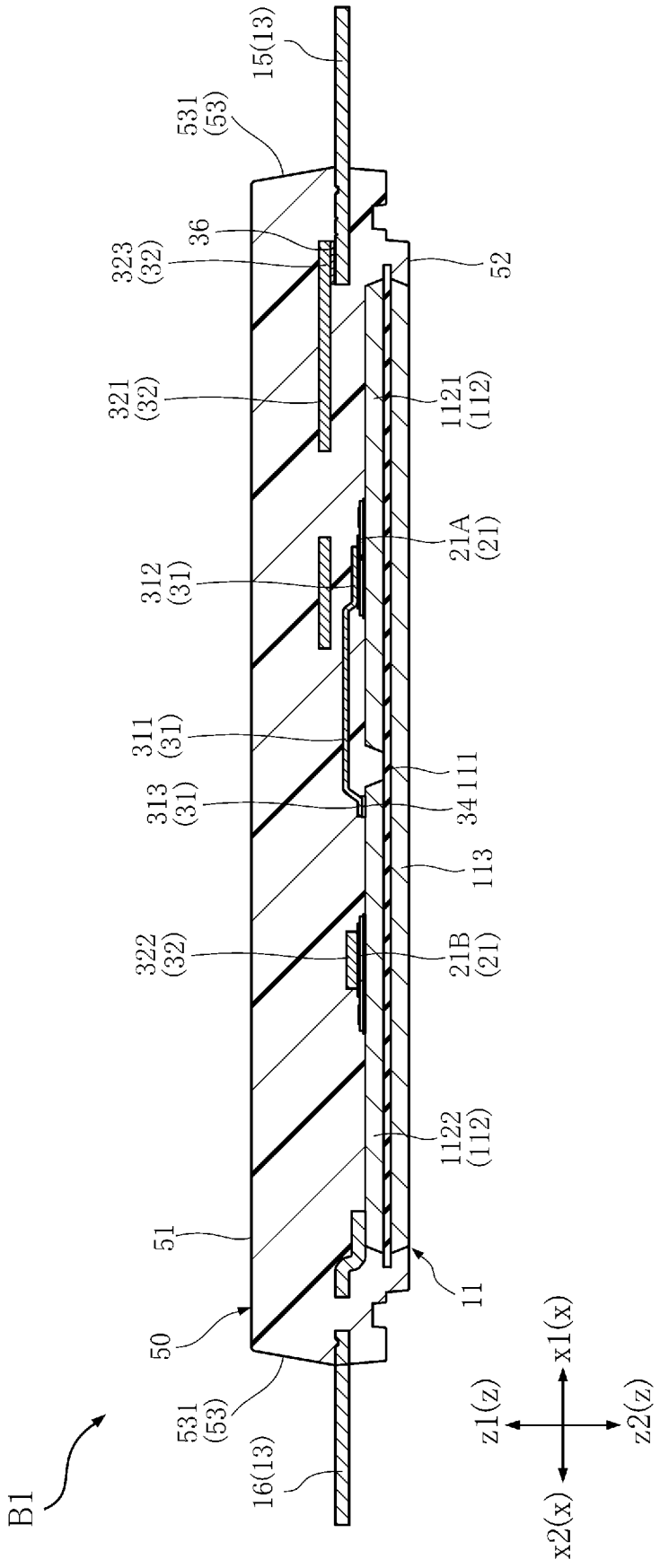
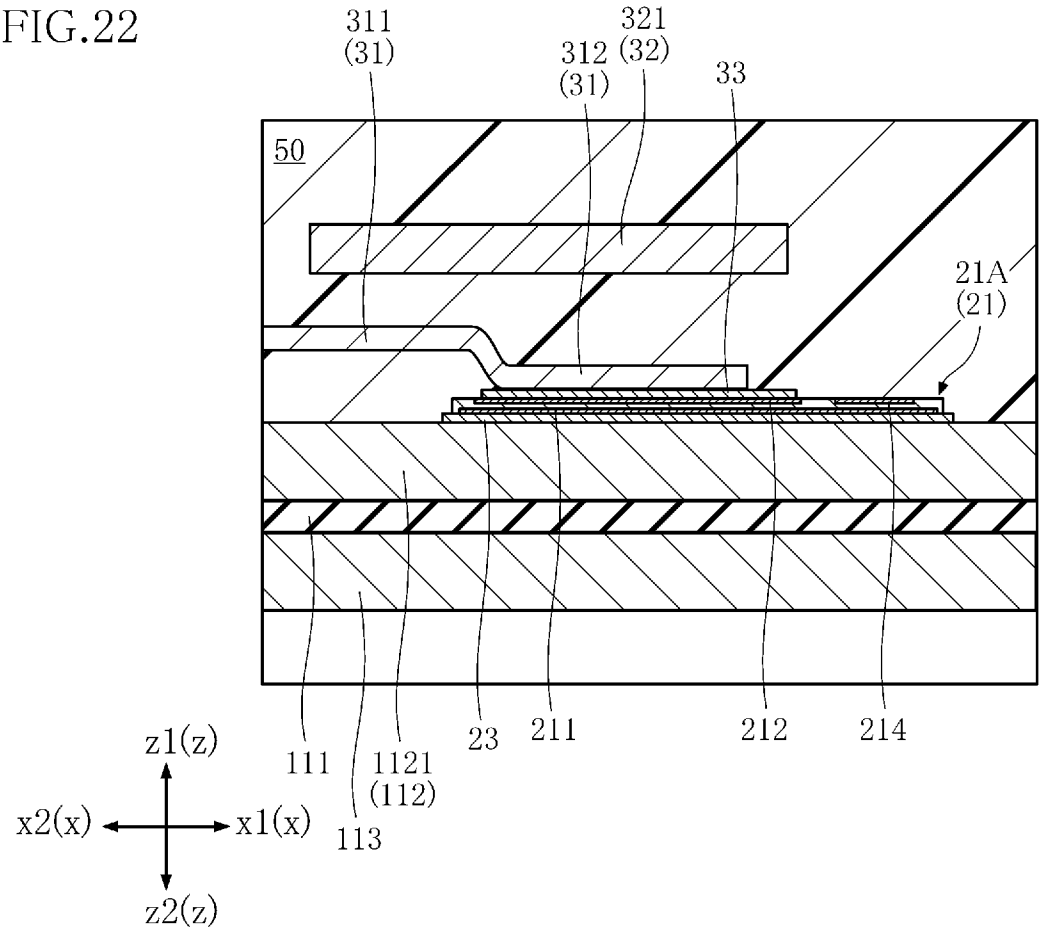

B1
15(13)
531
(53)
323
(32)
36
52
321
(32)
1121
(112)
21A
(21)
312
(31)
311
(31)
313
(31)
34
111
113
322
(32)
21B
(21)
1122
(112)
51
50
11
531
(53)
16(13)
x1(x)
z1(z)
z2(z)
x2(x)

FIG.21

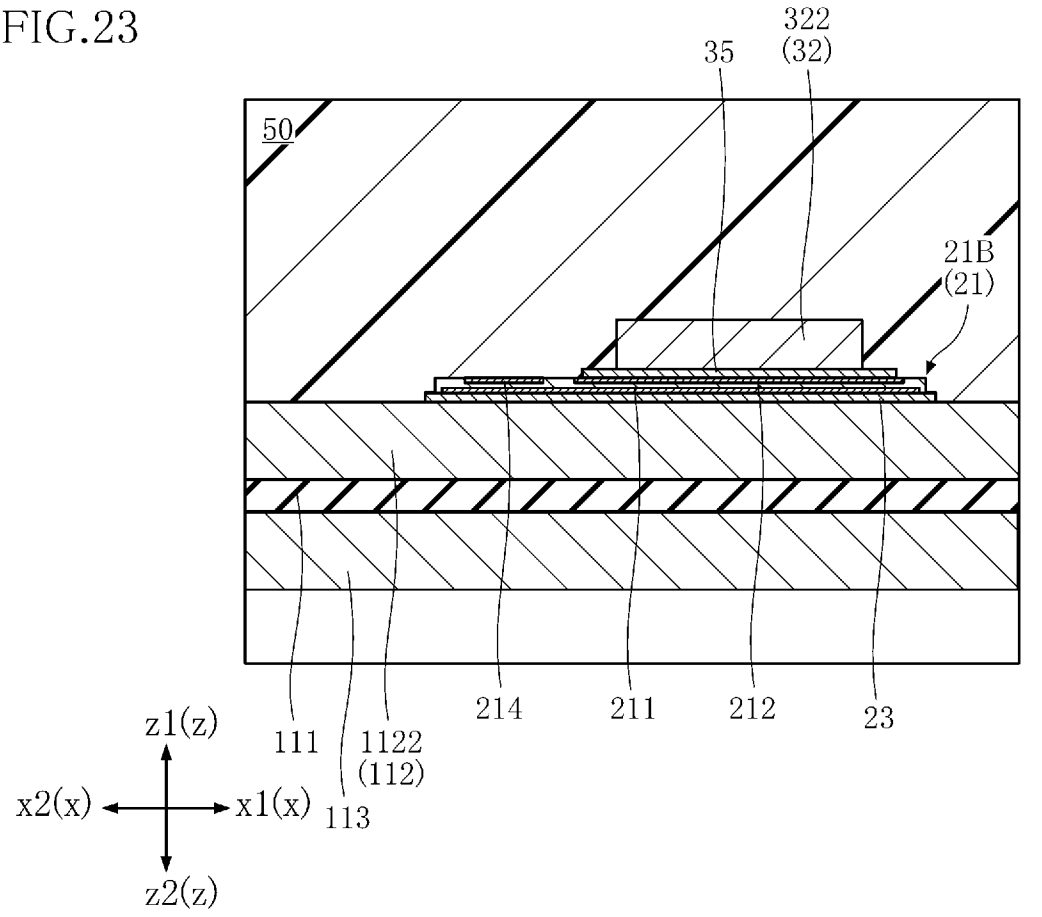
[図22]

FIG.22



[図23]

FIG.23



[図24]

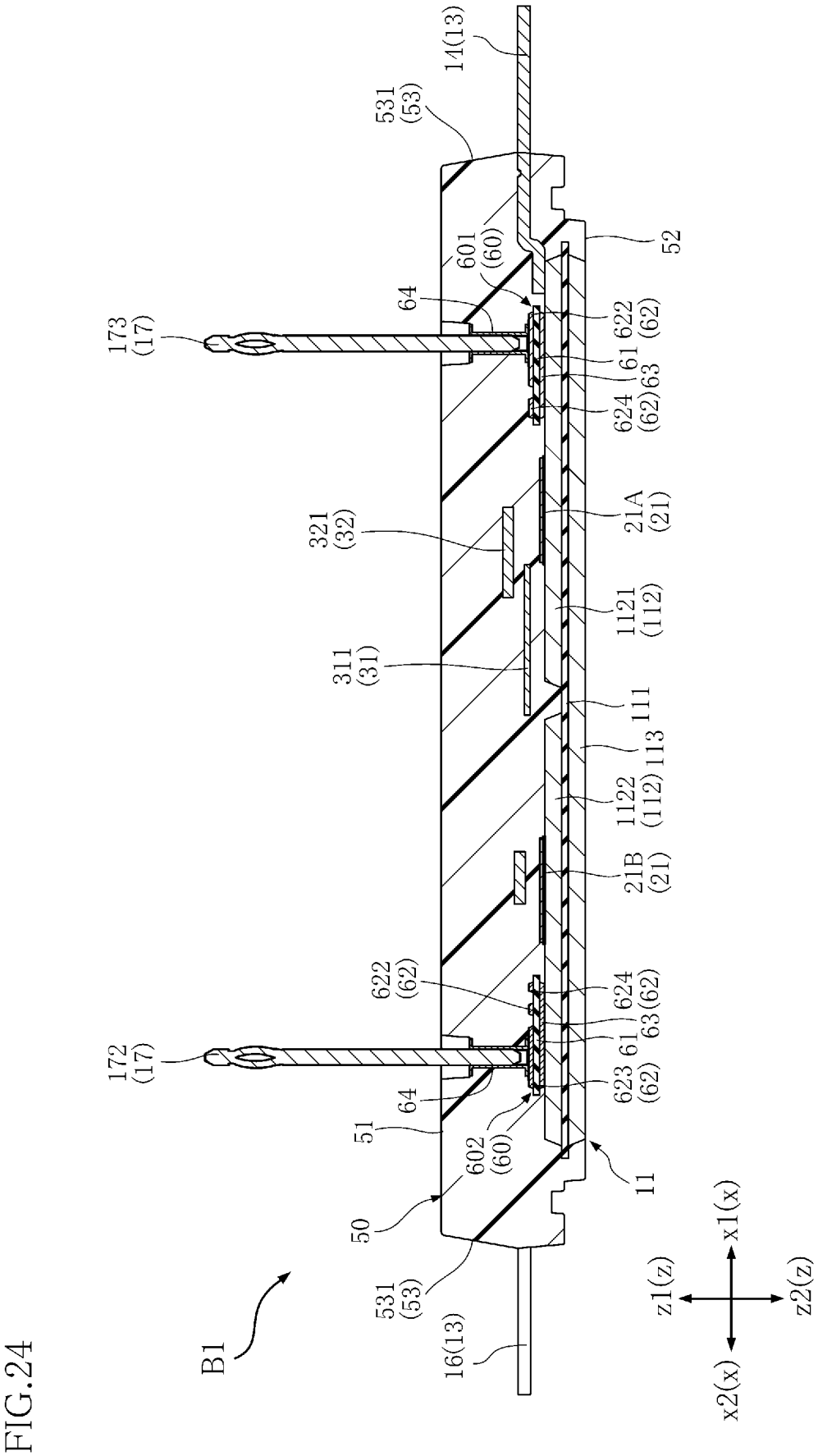
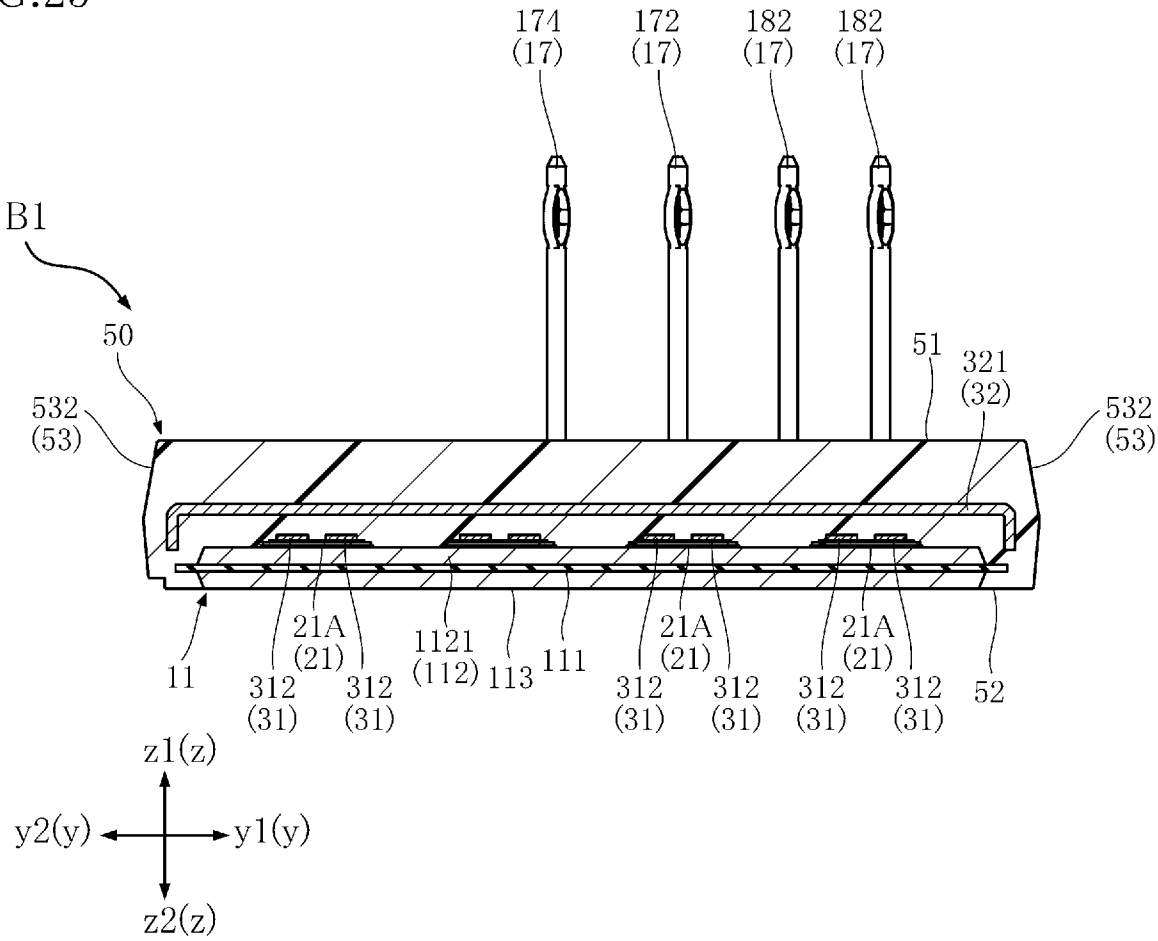
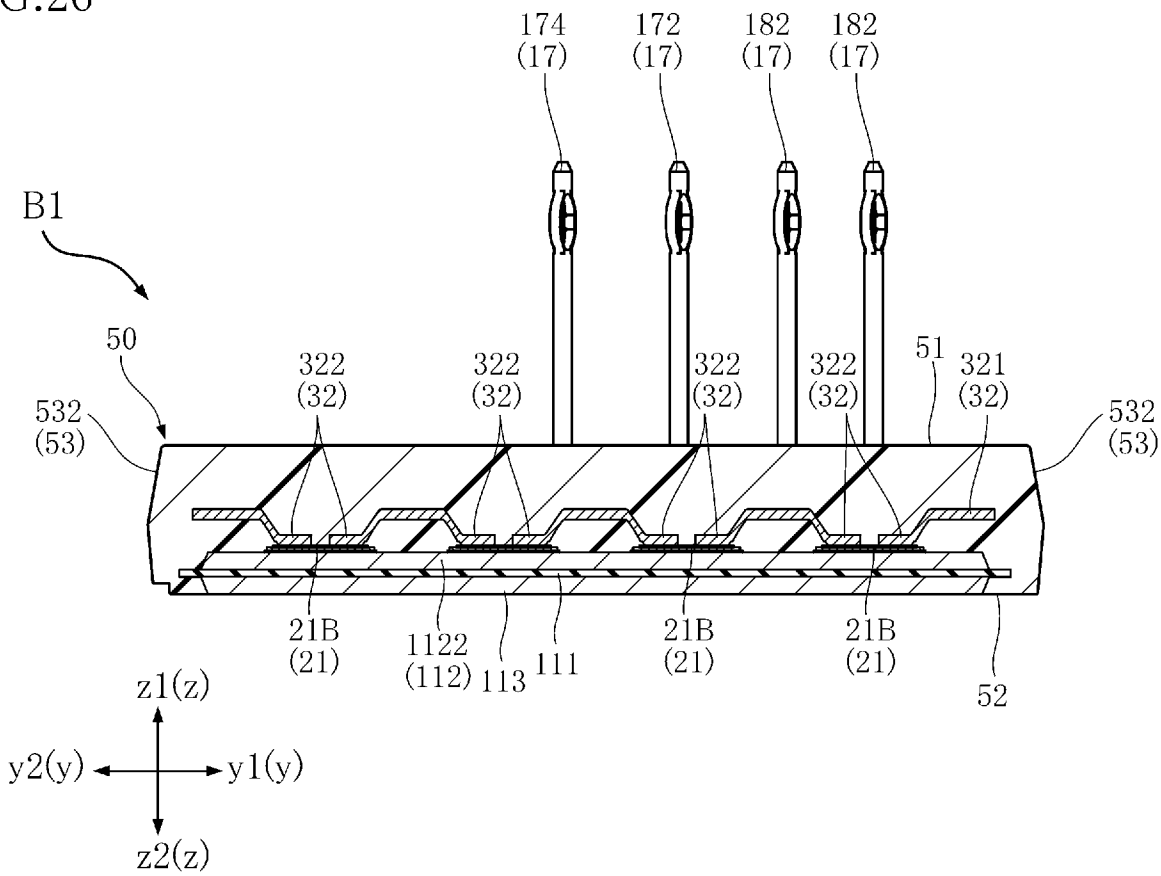

14(13)
531 (53)
601 (60)
52
64
173 (17)
622 (62)
61
63
624 (62)
321 (32)
21A (21)
1121 (112)
311 (31)
111
113
1122 (112)
21B (21)
622 (62)
624 (62)
63
61
172 (17)
623 (62)
64
51
602 (60)
11
50
531 (53)
16(13)
B1
x1(x)
z1(z)
z2(z)
x2(x)

FIG.24

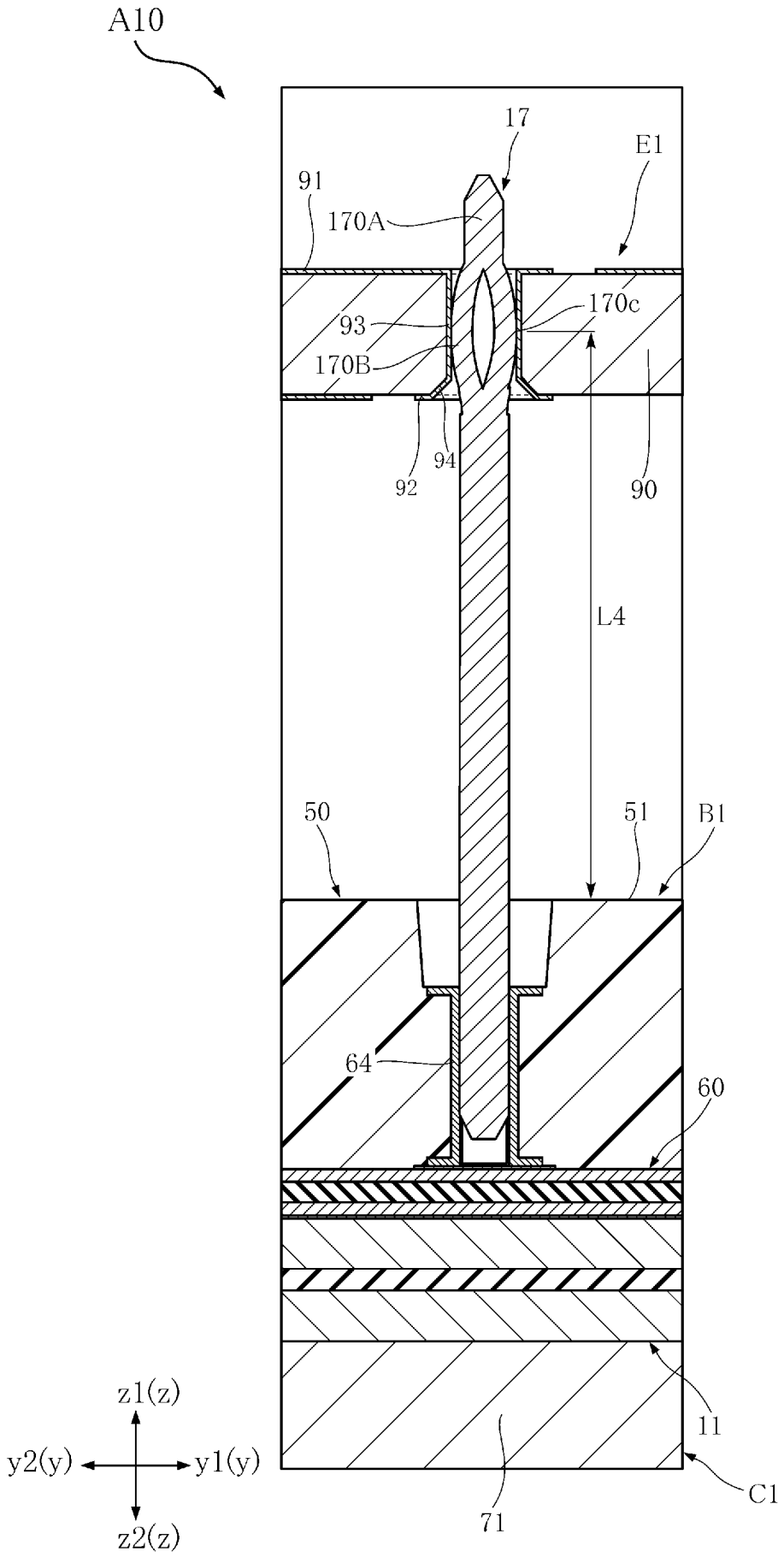
[図25]
FIG.25



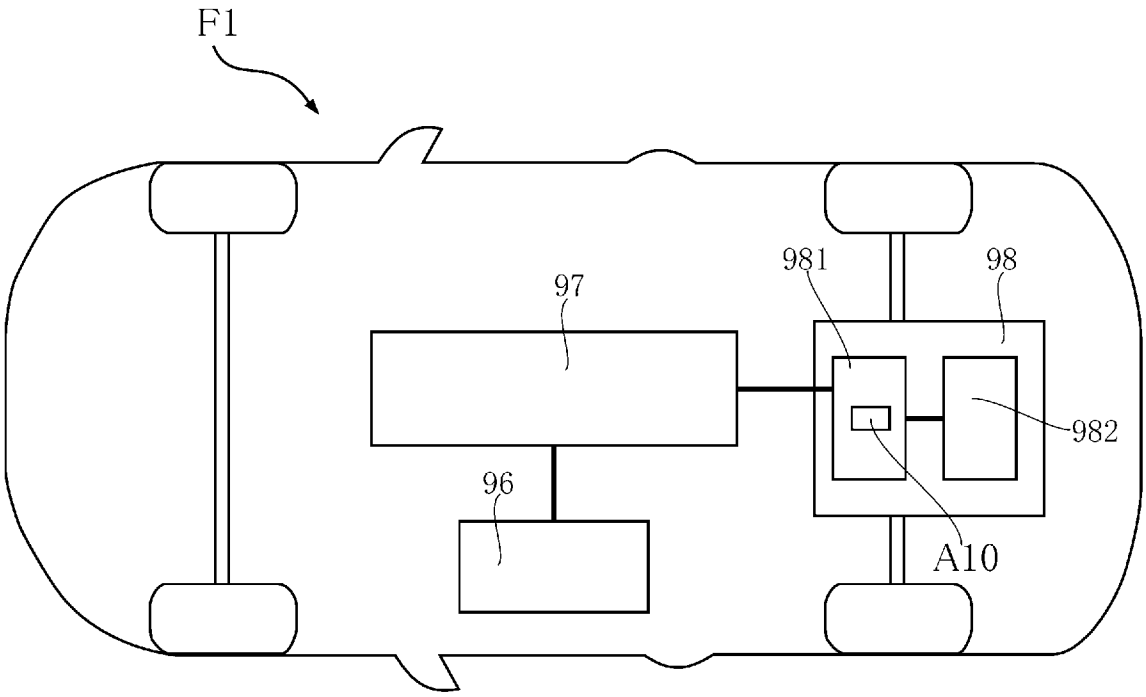
[図26]
FIG.26



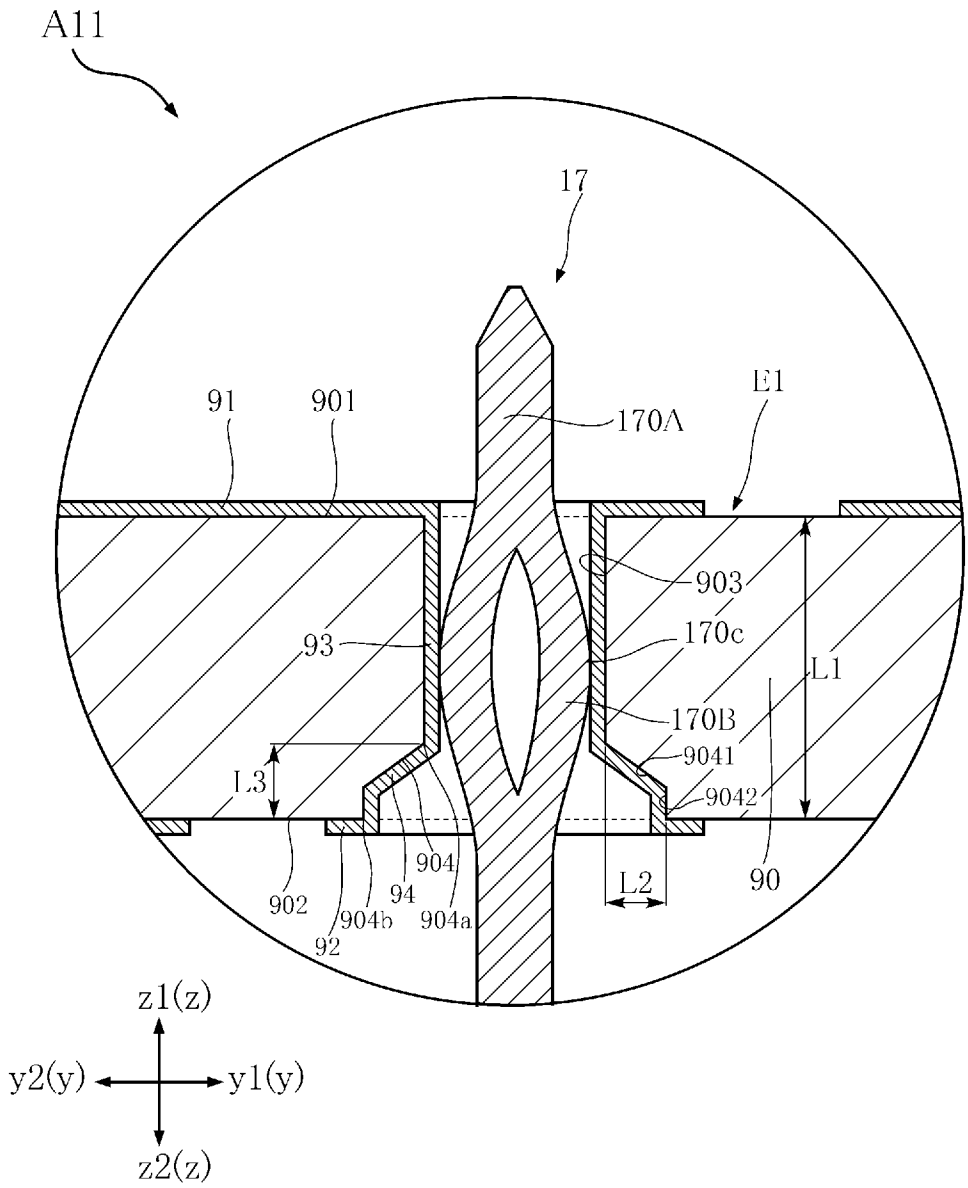
[図27]
FIG.27


A10
17
E1
91
170A
170c
93
170B
92
94
90
L4
50
51
B1
64
60
11
C1
71
z1(z)
y2(y)
y1(y)
z2(z)

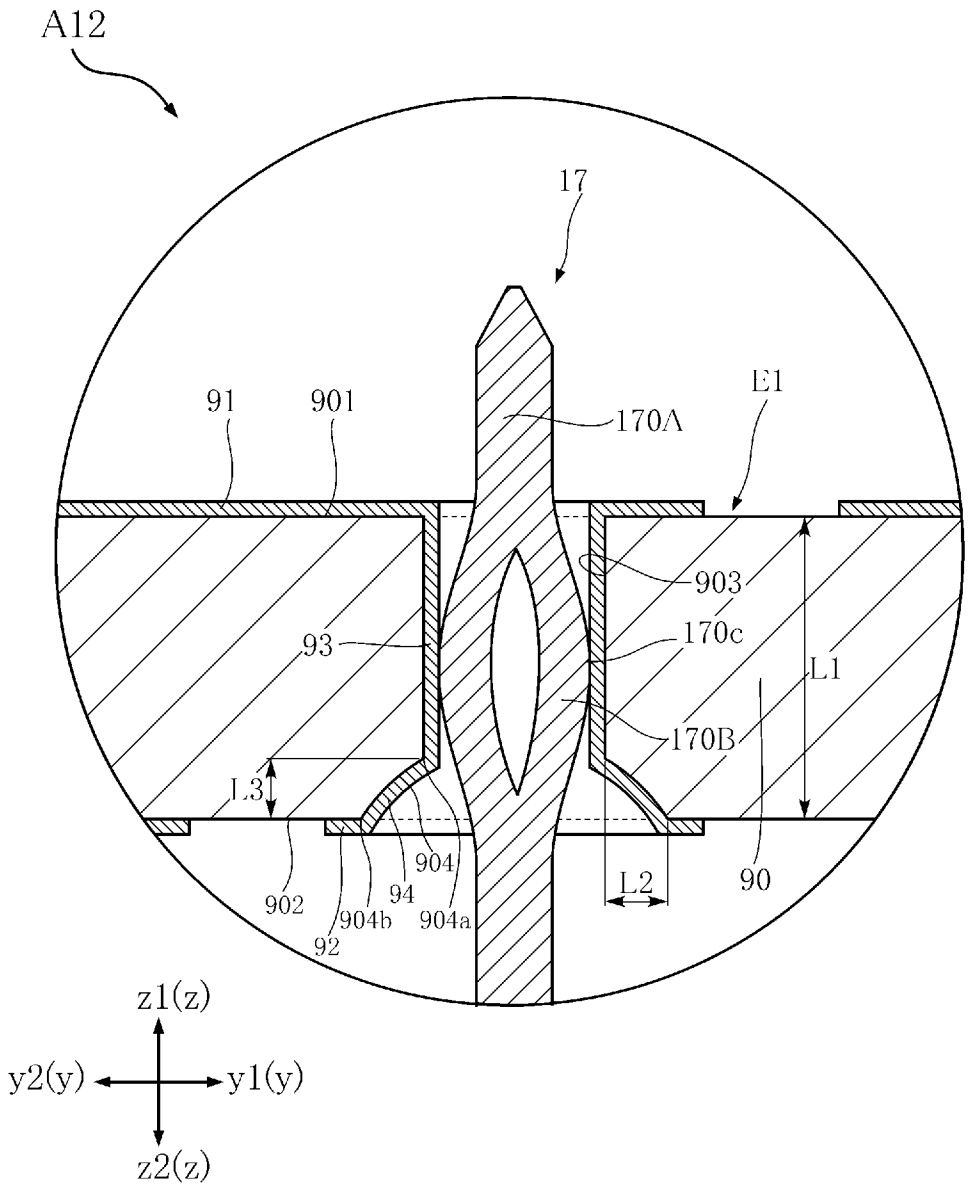
[図28]
FIG.28



[図29]
FIG.29


A11
17
91
901
170A
E1
903
93
170c
L1
170B
9041
L3
9042
902
904
94
904b
904a
92
L2
90
z1(z)
y2(y)
y1(y)
z2(z)

[図30]
FIG.30


A12
17
91
901
170A
E1
903
170c
93
L1
170B
L3
902
904
94
904b
904a
92
L2
90
z1(z)
y2(y)
y1(y)
z2(z)

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2024/015379

A. CLASSIFICATION OF SUBJECT MATTER

H01L 25/07(2006.01)i; ***H01L 23/36***(2006.01)i; ***H01L 23/50***(2006.01)i; ***H02M 7/48***(2007.01)i; ***H05K 1/18***(2006.01)i
FI: H01L25/04 C; H02M7/48 Z; H05K1/18 B; H01L23/36 C; H01L23/50 N

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L 23/36, H01L 23/40, H01L 23/49, H01L 23/50, H01L 25/07, H01R 12/58, H02M 7/48, H05K 1/11 - 1/14, H05K 1/18, H05K 3/30, H05K 3/42, H05K 3/46.

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2024
Registered utility model specifications of Japan 1996-2024
Published registered utility model applications of Japan 1994-2024

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 2023/047890 A1 (ROHM CO., LTD.) 30 March 2023 (2023-03-30) paragraphs [0012]-[0090], fig. 1-20	1-16
Y	JP 2009-218455 A (HITACHI, LTD.) 24 September 2009 (2009-09-24) paragraphs [0003], [0015]-[0018], fig. 5-8	1-16
Y	JP 2007-180079 A (CMK CORP.) 12 July 2007 (2007-07-12) paragraph [0007], fig. 8	1-16

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"D" document cited by the applicant in the international application
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
26 June 2024	**09 July 2024**

Name and mailing address of the ISA/JP	Authorized officer
Japan Patent Office (ISA/JP) **3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915** **Japan**	Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2024/015379

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
WO 2023/047890 A1	30 March 2023	DE 112022004107 T5 CN 117957653 A	
JP 2009-218455 A	24 September 2009	US 2009/0233468 A1 EP 2101552 A2 paragraphs [0003], [0019]-[0022], fig. 5-8B	
JP 2007-180079 A	12 July 2007	(Family: none)	

国際調査報告

国際出願番号
PCT/JP2024/015379

A.　発明の属する分野の分類（国際特許分類（ＩＰＣ））

H01L 25/07(2006.01)i; H01L 23/36(2006.01)i; H01L 23/50(2006.01)i; H02M 7/48(2007.01)i; H05K 1/18(2006.01)i
FI: H01L25/04 C; H02M7/48 Z; H05K1/18 B; H01L23/36 C; H01L23/50 N

B.　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

H01L 23/36, H01L 23/40, H01L 23/49, H01L 23/50, H01L 25/07, H01R 12/58, H02M 7/48, H05K 1/11 - 1/14, H05K 1/18, H05K 3/30, H05K 3/42, H05K 3/46.

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２―１９９６年
日本国公開実用新案公報	１９７１―２０２４年
日本国実用新案登録公報	１９９６―２０２４年
日本国登録実用新案公報	１９９４―２０２４年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C.　関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y	WO 2023/047890 A1 (ローム株式会社) 30.03.2023 (2023-03-30) 段落００１２―００９０，図１―図２０	１―１６
Y	JP 2009-218455 A (株式会社日立製作所) 24.09.2009 (2009-09-24) 段落０００３，００１５―００１８，図５―図８	１―１６
Y	JP 2007-180079 A (日本シイエムケイ株式会社) 12.07.2007 (2007-07-12) 段落０００７，図８	１―１６

☐ Ｃ欄の続きにも文献が列挙されている。

☑ パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
“A” 特に関連のある文献ではなく、一般的技術水準を示すもの
“D” 国際出願で出願人が先行技術文献として記載した文献
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
“O” 口頭による開示、使用、展示等に言及する文献
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
“Y” 特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
“&” 同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
26.06.2024	09.07.2024

名称及びあて先
日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目４番３号

権限のある職員（特許庁審査官）
齊藤　健一 5D 9742
電話番号 03-3581-1101 内線 3549

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2024/015379

引用文献	公表日	パテントファミリー文献	公表日
WO 2023/047890 A1	30.03.2023	DE 112022004107 T5 CN 117957653 A	
JP 2009-218455 A	24.09.2009	US 2009/0233468 A1 EP 2101552 A2 〔段落０００３，００１９－００２２，図５－図８Ｂ〕	
JP 2007-180079 A	12.07.2007	（ファミリーなし）	