

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4440603号
(P4440603)

(45) 発行日 平成22年3月24日(2010.3.24)

(24) 登録日 平成22年1月15日(2010.1.15)

(51) Int.Cl. F I
G O 1 B 7/28 (2006.01) G O 1 B 7/28 A

請求項の数 9 (全 22 頁)

(21) 出願番号	特願2003-376673 (P2003-376673)	(73) 特許権者	000010098
(22) 出願日	平成15年11月6日(2003.11.6)		アルプス電気株式会社
(65) 公開番号	特開2005-140612 (P2005-140612A)		東京都大田区雪谷大塚町1番7号
(43) 公開日	平成17年6月2日(2005.6.2)	(74) 代理人	100106909
審査請求日	平成18年3月1日(2006.3.1)		弁理士 棚井 澄雄
		(74) 代理人	100064908
			弁理士 志賀 正武
		(74) 代理人	100108578
			弁理士 高橋 詔男
		(74) 代理人	100120396
			弁理士 杉浦 秀幸
		(74) 代理人	100094400
			弁理士 鈴木 三義
		(74) 代理人	100108453
			弁理士 村山 靖彦

最終頁に続く

(54) 【発明の名称】 容量検出回路及び検出方法並びにそれを用いた指紋センサ

(57) 【特許請求の範囲】

【請求項1】

複数の列配線に対して行配線が交差され、列配線と行配線との交差部の容量変化を電圧値として検出する容量検出回路であり、

前記列配線を駆動させる列配線駆動手段と、

前記行配線は、基準容量が接続された行配線と、第1行の行配線～第m(m≧2)行の行配線とからなり、前記基準容量が接続された行配線と前記第1行の行配線との行配線対から選択され、前記第(m-1)行の行配線と前記第m行の行配線との行配線対まで隣接する行配線対を順次選択して、前記選択した行配線対の2配線の前者を第1の行配線、後者を第2の行配線とする行配線選択手段と、

前記駆動された列配線の交差部の容量に対応して前記第1の行配線に流れる電流と、前記第2の行配線に流れる電流とに基づいて、前記交差部の容量を求める容量演算部とを有し、

前記容量演算部が、

前記第1及び第2の行配線に対応する各交差部の容量に対応する電流値を差動増幅し、差動電圧信号として出力する差動電圧出力手段と、

時系列に入力される前記差動電圧信号により、前記各交差部の容量に対応する電圧値を求める演算手段と

を有することを特徴とする容量検出回路。

【請求項2】

前記行配線選択手段が、

第1の検出期間において、第1の行配線として前記基準容量が接続された配線と、第2の行配線として前記第1の行配線と隣接する行配線とを選択し、

第2の検出期間以降において、前記複数の行配線から隣接する行配線を、第1及び第2の行配線として選択し、

前記演算手段が時系列に入力される差電圧信号を累積的に加算演算して、前記各交差部の容量に対応する電圧値を求めることを特徴とする請求項1記載の容量検出回路。

【請求項3】

前記行配線選択手段が、

第2の検出期間以降において、前記第1の検出期間内で選択された第1及び第2の行配線に連続して、順次、隣接する行配線を、それぞれ第1及び第2の行配線として選択することを特徴とする請求項2記載の容量検出回路。

【請求項4】

前記複数の行配線が行配線群に分割されており、この行配線群毎に前記行配線選択手段及び差動電圧出力手段を有し、前記演算手段が前記行配線群毎に前記交差部の容量に対応する電圧値を求めることを特徴とする請求項1から請求項3のいずれかに記載の容量検出回路。

【請求項5】

前記列配線駆動手段は、前記列配線へ、第1の電圧に立ち上がり次いで第2の電圧に立ち下がる信号を出力し、前記列配線が前記第1の電圧によって駆動された時、前記交差部の容量を充電する電流に対応する第3の電圧を測定し、前記列配線が前記第2の電圧によって駆動された時、前記交差部の容量を放電する電流に対応する第4の電圧を測定し、前記容量演算部が、前記第3の電圧と前記第4の電圧との差動演算を行うことを特徴とする請求項1から請求項4のいずれかに記載の容量検出回路。

【請求項6】

複数の列配線に対して複数の行配線が交差され、列配線と行配線との交差部の容量変化を電圧値として検出する容量検出回路であり、

前記列配線を駆動させる列配線駆動手段と、

前記複数の行配線から、測定対象の交差部が接続された行配線を、所定の行配線として選択する行配線選択手段と、

基準容量に対応して流れる基準電流と、前記所定の行配線及び駆動された列配線の交差部の容量に対応して流れる電流とに基づいて、この交差部の容量を求める容量演算手段とを有し、

前記容量演算手段が、

前記交差部の容量に対応して流れる電流値を測定電圧値に変換して出力する行電圧出力手段と、

前記所定の行配線以外の他の行配線を選択する基準行配線選択手段と、

これらの他の行配線と、前記駆動された列配線との複数の交差部の合計容量を基準容量とし、この基準容量に対応して流れる電流値を基準電圧値に変換して出力する基準電圧生成手段と、

前記測定電圧値と前記基準電圧値との差動増幅を行い、前記交差部の容量に対応する電圧値を求める演算手段と

を有することを特徴とする容量検出回路。

【請求項7】

前記基準電圧生成手段の増幅率が、前記他の行配線をn本とした場合、前記行電圧出力手段の増幅率に対し、概略 $1/(n-1)$ の増幅率に制御されていることを特徴とする請求項6に記載の容量検出回路。

【請求項8】

請求項1から請求項7のいずれかに記載の容量検出回路を有することを特徴とする指紋センサ。

10

20

30

40

50

【請求項 9】

複数の列配線に対して行配線が交差され、列配線と行配線との交差部の容量変化を電圧値として検出する容量検出方法であり、

前記列配線を駆動させる列配線駆動過程と、

前記行配線は、基準容量が接続された行配線と、第 1 行の行配線～第 m ($m \geq 2$) 行の行配線とからなり、前記基準容量が接続された行配線と前記第 1 行の行配線との行配線対から選択され、前記第 $(m - 1)$ 行の行配線と前記第 m 行の行配線との行配線対まで隣接する行配線対を順次選択して、前記選択した行配線対の 2 配線の前者を第 1 の行配線、後者を第 2 の行配線とする行配線選択過程と、

前記駆動された列配線の交差部の容量に対応して前記第 1 の行配線に流れる電流と、前記第 2 の行配線に流れる電流とに基づいて、前記交差部の容量を求める容量演算過程とを有し、

前記容量演算過程が、

前記第 1 及び第 2 の行配線に対応する各交差部の容量に対応する電流値を差動増幅し、差動電圧信号として出力する差動電圧出力過程と、

時系列に入力される前記差動電圧信号により、前記各交差部の容量に対応する電圧値を求める演算過程と

を有することを特徴とする容量検出方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、微小容量を検出する容量検出回路および検出方法並びにそれを用いた指紋センサに関する。

【背景技術】

【0002】

従来、バイオメトリクス（生体認証技術）の中で最も有望とされる指紋センサとして、所定の間隔で列配線と行配線を 2 枚のフィルムの表面にそれぞれ形成し、このフィルムを絶縁膜等を介して所定の間隔をおいて対向して配置した感圧式容量センサが開発されている。この感圧式容量センサは、指を置いたときに指紋の凹凸に対応してフィルム形状が変形し、列配線と行配線との間隔がこの変形により変化することを利用し、指紋の形状を、列配線および行配線の交差部の微小な容量変化として検出する。このような感圧式容量センサにおいては、数百 fF（フェムトファラッド）に満たない微小な容量変化を、列配線と行配線とのマトリクス形状における各交差部にて検出する必要がある。このため、容量センサの容量検出回路は、容量変化が微小であるために高感度であるだけでなく、人体から伝達されるノイズや、回路系にて発生するノイズに対する耐性を有し、列配線間や行配線間などにおけるクロストークの影響を受け難いことが求められている。

【0003】

上述した容量検出回路としては、隣接する容量（センサ素子）の検出線を、各々差動増幅回路の非反転入力端子及び反転入力端子に接続し、両検出線各々の検出信号間の電圧値の差動増幅を行うことにより、上記各検出信号に重畳しているノイズをある程度キャンセルし、このノイズの影響を低減させる回路がある（例えば、特許文献 1 参照）。

上記容量検出回路は、行単位に配設された複数の微小容量（センサ素子）において、各微小容量に対してチャージアンプ回路により充電／放電を行い、1 行内で隣接する微小容量の差動検出を行っている。

【0004】

また、このとき、微小容量の各行において、差動検出を行う容量の組み合わせを順次変更し、2 次元的な容量検出を可能としている。

そして、この差動検出処理を行う測定技術は、列配線と行配線とが交差し、マトリクス状にセンサ素子が配設されたセンサにおける容量検出回路に応用することが可能であり、隣接する行配線各々の測定信号を、差動増幅回路の非反転入力端子及び反転入力端子に各

10

20

30

40

50

々入力させ、列配線の駆動パルスに対応した電荷の充電/放電の差動成分を検出することにより、行配線間のクロストークによるノイズを低減させることが期待できる。

【特許文献1】特開平11-118415号公報(段落番号「0011」~段落番号「0064」、図2)

【発明の開示】

【発明が解決しようとする課題】

【0005】

しかしながら、上述した従来の容量検出回路にあっては、隣接するセンサ素子の容量に基づく電圧もしくは電流の差分を検出する構成となっている。

このため、従来の容量検出回路は、測定対象に対する基準がないため、隣接する検出線の容量によって、検出信号のレベルが決定され、行単位においてさえも均一な検出処理が行えないため、完全に検出線相互の影響をなくすことができず、センサ素子の容量検出の分解能を低下させてしまうという問題を有している。

また、従来の容量検出回路は、差動増幅回路においてセンサ部や検出信号を導入する各行毎に設けられたスイッチのフィールドスルーの影響をある程度低減することが可能であるが、配線の引き回しや、入力セレクタ部の寄生抵抗及び寄生容量のばらつきの影響などを完全に除去することが困難である。

したがって、従来の容量検出回路は、エリアセンサなどの2次元的なセンサの全面に渡って、均一に高精度な測定結果を得ることができないという欠点がある。

【0006】

本発明は、上記事情を考慮してなされたもので、その目的は、外乱ノイズの影響を低下させることで、S/N比を向上させて、列配線と行配線とが交差する交差部(センサ素子)の微小な容量値Cs及びこの容量値Csの容量変化値Csを十分な感度で検出することができる容量検出回路および検出方法並びに指紋センサを提供することにある。

【課題を解決するための手段】

【0007】

本発明の容量検出回路は、複数の列配線に対して行配線が交差され、列配線と行配線との交差部の容量変化を電圧値として検出する容量検出回路であり、前記列配線を駆動させる列配線駆動手段と、前記行配線は、基準容量が接続された行配線と、第1行の行配線~第m(m>2)行の行配線とからなり、前記基準容量が接続された行配線と前記第1行の行配線との行配線対から選択され、前記第(m-1)行の行配線と前記第m行の行配線との行配線対まで隣接する行配線対を順次選択して、前記選択した行配線対の2配線の前者を第1の行配線、後者を第2の行配線とする行配線選択手段と、前記駆動された列配線の交差部の容量に対応して前記第1の行配線に流れる電流と、前記第2の行配線に流れる電流とに基づいて、前記交差部の容量を求める容量演算部とを有し、前記容量演算部が、前記第1及び第2の行配線に対応する各交差部の容量に対応する電流値を差動増幅し、差動電圧信号として出力する差動電圧出力手段と、時系列に入力される前記差動電圧信号により、前記各交差部の容量に対応する電圧値を求める演算手段とを有する。

この構成により、本発明の容量検出回路は、基準容量を用い、駆動された列配線と行配線とが交差した交差部(センサ素子)の容量変化を、基準容量を用い、所定の演算により、行配線(検出線)毎の測定データとして算出されるので、検出線毎の容量の違い、配線の引き回しや、入力セレクタ部の寄生抵抗及び寄生容量のばらつきの影響を除去することができ、かつ検出線の検出信号に重畳するノイズを除去することが可能となる。

【0008】

また、この構成により、本発明の容量検出回路は、基準容量を用い、駆動された列配線と行配線とが交差した交差部(センサ素子)の容量変化を、基準容量、または基準容量との比較により容量値が検出された交差部とを用い、所定の演算により、順次、行配線(検出線)毎の測定データに分離するので、人体などから伝搬する外来ノイズの影響を効果的に削減でき、かつ、検出線毎の容量の違い、配線の引き回しや、入力セレクタ部の寄生抵抗及び寄生容量のばらつきの影響を除去することができ、かつ検出線の検出信号に重畳

10

20

30

40

50

するノイズを除去することが可能となる。

【0009】

本発明の容量検出回路は、前記行配線選択手段が、第1の検出期間において、第1の行配線として基準容量が接続された配線と、第2の行配線として前記第1の行配線と隣接する行配線とを選択し、第2の検出期間以降において、前記複数の行配線から隣接する行配線を、第1及び第2の行配線として選択し、前記演算手段が時系列に入力される差電圧信号を累積的に加算演算して、交差部の容量に対応する電圧値を求める。

本発明の容量検出回路は、前記行配線選択手段が、第2の検出期間以降において、前記第1の検出期間内で選択された第1及び第2の行配線に連続して、順次、隣接する行配線を、それぞれ第1及び第2の行配線として選択する。

この構成により、本発明の容量検出回路は、本発明の容量検出回路は、基準容量を用い、駆動された列配線と行配線とが交差した交差部（センサ素子）の容量変化の測定において、基準容量と、この基準容量に隣接する行配線との測定電圧の差分値を差動増幅器により求め、以降、第1の行配線と、この第1の行配線に隣接する第2の行配線との測定電圧の差分値を求め、...と隣接する行配線間の測定電圧の差分値を時系列に求め、これらを順次累積加算していくことにより、基準容量に対応する電圧値と、累積加算毎の加算電圧値とから、簡単な演算処理により各行配線に対応する測定電圧を容易に得ることができ、加えて、検出線の検出信号に重畳するノイズを除去することが可能となる。

【0010】

本発明の容量検出回路は、前記複数の行配線が行配線グループに分割されており、この行配線グループ毎に前記行配線選択手段及び差動電圧出力手段とを有し、前記演算手段が前記行配線グループ毎に前記交差部の容量に対応する電圧値を求める。

この構成により、本発明の容量検出回路は、隣接する行配線間における測定データの差分値の累積加算が、列配線グループの範囲内に抑えられるため、差分値に含まれる検出誤差などの累積値が削減され、より高い精度で交差部の容量の測定が行うことができる。

【0011】

本発明の容量検出回路においては、前記列配線駆動手段は、前記列配線へ、第1の電圧に立ち上がり次いで第2の電圧に立ち下がる信号を出力し、前記列配線が前記第1の電圧によって駆動された時、前記交差部の容量を充電する電流に対応する第3の電圧を測定し、前記列配線が前記第2の電圧によって駆動された時、前記交差部の容量を放電する電流に対応する第4の電圧を測定し、前記容量演算部が、前記第3の電圧と前記第4の電圧との差動演算を行う。

この構成により、本発明の容量検出回路は、列配線を駆動する駆動パルスの立ち上がり及び立ち下がりにおける測定電圧の差動演算により、差動増幅回路のみでは除去できない種々のオフセットやばらつき要因を排除することが可能となり、高い精度の容量の検出が行える。

【0012】

本発明の容量検出回路は、複数の列配線に対して複数の行配線が交差され、列配線と行配線との交差部の容量変化を電圧値として検出する容量検出回路であり、前記列配線を駆動させる列配線駆動手段と、前記複数の行配線から、測定対象の交差部が接続された行配線を、所定の行配線として選択する行配線選択手段と、基準容量に対応して流れる基準電流と、前記所定の行配線及び駆動された列配線の交差部の容量に対応して流れる電流とに基づいて、この交差部の容量を求める容量演算手段とを有し、前記容量演算手段が、前記交差部の容量に対応して流れる電流値を測定電圧値に変換して出力する行電圧出力手段と、前記所定の行配線以外の他の行配線を選択する基準行配線選択手段と、これらの他の行配線と、前記駆動された列配線との複数の交差部の合計容量を基準容量とし、この基準容量に対応して流れる電流値を基準電圧値に変換して出力する基準電圧生成手段と、前記測定電圧値と前記基準電圧値との差動増幅を行い、前記交差部の容量に対応する電圧値を求める演算手段とを有する。

この構成により、本発明の容量検出回路は、上述したように、列配線と行配線とが交差

10

20

30

40

50

した微小な容量変化に対して、駆動された列配線と、マトリクス内の他の行配線との交差部の合計を基準容量として用いるため、この基準容量をノイズ検出手段として利用し、行配線の検出信号を補正することにより、人体などから伝搬する外来ノイズの影響を効果的に削減することができる。

【0013】

本発明の容量検出回路は、前記基準電圧生成手段の増幅率が、前記他の行配線を n 本とした場合、前記行電圧出力手段の増幅率に対し、概略 $1/(n-1)$ の増幅率に制御されている。

この構成により、本発明の容量検出回路は、マトリクス内の他の行配線との交差部の合計を基準容量として用いるため、この基準容量の大きさやノイズ成分のレベルを、検出対象の交差部の容量値に対応する値にあわせるとにより、クロストーク等による各行配線の信号に重畳するノイズの除去の精度を向上させることができる。

【0014】

本発明の指紋センサは、上記容量検出回路を用いて、交差部（センサ素子）の容量変化を検出することが可能なため、高い精度で指紋を採取することができる。

【0015】

本発明の容量検出方法は、複数の列配線に対して行配線が交差され、列配線と行配線との交差部の容量変化を電圧値として検出する容量検出方法であり、前記列配線を駆動させる列配線駆動過程と、前記行配線は、基準容量が接続された行配線と、第1行の行配線～第 m ($m \geq 2$) 行の行配線とからなり、前記基準容量が接続された行配線と前記第1行の行配線との行配線対から選択され、前記第 $(m-1)$ 行の行配線と前記第 m 行の行配線との行配線対まで隣接する行配線対を順次選択して、前記選択した行配線対の2配線の前者を第1の行配線、後者を第2の行配線とする行配線選択過程と、前記駆動された列配線の交差部の容量に対応して前記第1の行配線に流れる電流と、前記第2の行配線に流れる電流とに基づいて、前記交差部の容量を求める容量演算過程とを有し、前記容量演算過程が、前記第1及び第2の行配線に対応する各交差部の容量に対応する電流値を差動増幅し、差動電圧信号として出力する差動電圧出力過程と、時系列に入力される前記差動電圧信号により、前記各交差部の容量に対応する電圧値を求める演算過程とを有する。

【発明の効果】

【0016】

以上説明したように、本発明の容量検出装置によれば、差動検出回路の同相ノイズ除去する構成と、隣接する行配線間の差分値の累積値から、駆動された列配線と各行配列における交差部の容量の分離を行う構成と、を兼ね備えることにより、高い分解能を有しており、さらに、列配線の立ち上がり及び立ち下がりに伴う時間的な差動増幅演算処理を組み合わせたため、行配線と列配線と行配線とが交差する交差部の微小な容量値や、交差部の容量の変化量を高い精度にて検出することができるという効果が得られる。

【0017】

また、本発明の容量検出装置によれば、指紋検出時等に、人体などから入力されるノイズ成分を除去するため、隣接する差動検出の代わりに、各行配線（検出線）の出力との差分値をとる基準を、行配線とは別に設けることにより、分解能を低下させることなく、高い精度で容量を測定することができるという効果が得られる。

【発明を実施するための最良の形態】

【0018】

本発明の容量検出回路は、複数の列配線に対して行配線が交差され、列配線と行配線との交差部の容量変化を電圧値として検出する容量検出回路であり、列配線を駆動させる列配線駆動手段と、複数の行配線から所定の行配線を選択する行配線選択手段と、基準容量に対応して流れる基準電流と、所定の行配線及び駆動された列配線の交差部の容量に対応して流れる電流とに基づいて、この交差部の容量を求める容量演算部とを有するものである。

【実施例1】

【 0 0 1 9 】

本発明の第 1 の実施形態による容量検出回路を図 1 を参照して説明する。図 1 は、第 1 の実施形態による容量検出回路の一構成例を示すブロック図である。

センサ部 1 は、列配線群 2 の複数の列配線と、行配線群 3 の複数の行配線とがマトリクス状に交差し、各々の交差部がセンサ素子（図 4 のセンサ素子 5 5）を形成している。

図 2（a）は、センサ部 1 の平面図、図 2（b）は断面図である。図 2（a）に示すように、例えば、50 μm ピッチで配列された列配線群 2 の各列配線と、行配線群 3 の各行配線とが、交差している。図 2（b）に示すように、基板 50 の上に複数の行配線よりなる行配線群 3 が配置され、その表面上に絶縁膜 51 が積層され、絶縁膜 51 の表面上に空隙 52 だけ間隔がおかれてフィルム 54 が配置され、フィルム 54 の下面に複数の列配線からなる列配線群 2 が取付けられている。この行配線群 3 の行配線と列配線群 2 の列配線との交差部において、空隙 52 と絶縁膜 51 を介在して所定の容量を有する容量素子としてセンサ素子が形成される。

10

【 0 0 2 0 】

上述したセンサ部 1 の上に指 56 を当てると、図 3 に示すように、指 56 の凹凸によって、フィルム 54 と列配線群 2 の列配線が変形し、空隙 52 が変化し、それにより、列配線群 2 と行配線群 3 との交差部に形成されるセンサ素子 55 の容量が変化する。

また、図 4 は、センサ部 1 の列配線および行配線間の容量素子（センサ素子）のマトリクスを示す概念図である。

センサ部 1 は、マトリクス状のセンサ素子 55，55・・・から構成され、列配線駆動部 4 と容量検出回路 100 とが、各々列配線，行配線を介して接続されている。すなわち、列配線駆動部 4 に制御される列配線群 2 と、行配線セクタ 5 に入力される行配線群 3 とが交差し、交差部がセンサ素子 55 を形成している。

20

【 0 0 2 1 】

列配線駆動部 4 は、列配線に印加する駆動パルスを生成し、列配線群 2 の列配線に供給する。

容量検出回路 100 は、差動検出回路 6，サンプルホールド回路 7，行配線セクタ回路 5，A/D変換器 8，復号演算回路 10 及びタイミング制御回路 9 を有している。

以下、容量検出回路 100 の説明を行う。

行配線セクタ回路 5 は、行配線群 3 から 2 本の行配線を選択し、選択した行配線各々を、差動検出回路 6 の非反転入力端子と反転入力端子とに接続する。

30

【 0 0 2 2 】

差動検出回路 6 は、測定対象の交差部の容量に対して充電または放電される電荷に基づく電流を、電圧信号に変換して、非反転入力端子と反転入力端子との差分値を検出して、差動信号として出力する。

サンプルホールド回路 7 は、サンプルホールド（S/H）信号が入力されることにより、このサンプルホールド信号に同期して、差動検出回路 6 からの差動信号の電圧レベルを電圧情報として一時的に保持する。

A/D変換器 8 は、演算制御回路 10 から入力される A/Dクロックに同期して、サンプルホールド回路 7 が保持して出力している電圧レベルを、デジタル値に変換し、上記演算制御回路 10 へ出力する。

40

【 0 0 2 3 】

ここで、行配線セクタ回路 5 は、例えば、図 5 に示す構成をしている。

また、図 5 における基準容量 R0 は、正確な容量値 Cref が判明しており、交差部の容量の測定の基準となる容量負荷であり、例えば、行配線に近い値（同様な値）に設定されている。

行配線セクタ回路 5 は、基準容量 R0 に接続されたスイッチ SW0 と、行配線群 3 における行配線 R1，R2，R3，R4，... 各々に対応したスイッチ SW1，SW2，SW3，SW4，... を有している。出力端子 S1 は差動検出回路 6 の負入力端子 IN（-）に接続され、出力端子 S2 は差動検出回路 6 の正入力端子 IN（+）に接続されている。

50

【 0 0 2 4 】

この行配線セレクタ回路 5 において、スイッチ S W 0 は、基準容量 R 0 を出力端子 S 1 に対して接続する（接続状態）か、フローティング状態（非接続状態）とするかの切り替え（スイッチング）を行う。

また、スイッチ S W 1, S W 2, S W 3, S W 4, ... 各々は、それぞれ行配線 R 1, R 2, R 3, R 4, ... を、フローティング状態とするか、または出力端子 S 1 と接続するか、あるいは出力単位 S 2 と接続するかの切り替え（スイッチング）を行う。

タイミング制御回路 9 は、行配線群 3 の行配線から隣接する 2 つの行配線を順次選択（測定する行配線の対として選択）し、スイッチ S W 0, S W 1, S W 2, S W 3, S W 4, ... 各々を、出力端子 S 1 または出力端子 S 2 のいずれかに、時系列に接続する切り替え信号を、行配線セレクタ回路 5 へ出力する。

10

【 0 0 2 5 】

次に、図 6 を参照し、図 1 における差動検出回路 6 の説明を行う。図 6 は、差動増幅回路 6 の一構成例を示すブロック図である。

差動増幅回路 6 は差動増幅器 1 2 1, 1 2 2, 1 2 3 が設けられており、入力端子 I N (-) 及び I N (+) から入力される、交差部の容量に対応して流れる各々電流を電圧に変換して、この電圧の差分値を出力する。

ここで、差動増幅器 1 2 1 の反転入力端子は入力端子 I N (-) に接続され、差動増幅器 1 2 2 の反転入力端子は入力端子 I N (+) に接続され、差動増幅器 1 2 1 及び 1 2 2 の非反転入力端子には所定の基準電位が供給されている。

20

【 0 0 2 6 】

差動増幅器 1 2 1 は、入力端子 I N (-) から入力される電流を電圧に変換するものであり、反転入力端子と出力端子との間に、帰還容量 1 2 5 と、この帰還容量 1 2 5 の電荷を放電させるためのアナログスイッチ 1 2 4 とが並列に接続されている。

同様に、差動増幅器 1 2 2 は、入力端子 I N (+) から入力される電流を電圧に変換するものであり、反転入力端子と出力端子の間に接続された帰還容量 1 2 7 と、この帰還容量 1 2 7 の電荷を放電させるためのアナログスイッチ 1 2 6 とが並列に接続されている。ここで、容量 1 2 5 と容量 1 2 7 とは、同様の容量値 C f を有している。

【 0 0 2 7 】

差動増幅器 1 2 1 の出力端子は抵抗 1 2 8 を介して差動増幅器 1 2 3 の反転入力端子に接続され、差動増幅器 1 2 2 の出力端子は抵抗 1 2 9 を介して差動増幅器 1 2 3 の非反転入力端子に接続されている。

30

また、差動増幅器 1 2 3 は、非反転入力端子が抵抗 1 3 0 を介して基準電位に接続されており、反転入力端子が抵抗 1 3 1 を介して出力端子に接続されている。これにより、差動増幅器 1 2 3 は、抵抗 1 2 8, 1 2 9, 1 3 0, 1 3 1 により設定された増幅度により、差動増幅器 1 2 1 と差動増幅器 1 2 2 との出力電圧の差分値の増幅を行う。

【 0 0 2 8 】

次に、上記構成からなる、本発明の第 1 の実施形態に係る容量検出回路 1 0 0 の動作例を、図 1 を参照して説明する。

復号演算回路 1 0 が外部から容量検出の開始、すなわち指紋センサ（センサ部 1）での指紋の採取を行う信号が入力されたとする。

40

これにより、復号演算回路 1 0 は、タイミング制御回路 9 に対して、検出開始を指示する開始信号を出力する。次に、タイミング制御回路 9 は、行配線セレクタ回路 5 に、順次、切り替え信号を出力する。

そして、行配線セレクタ回路 5 は、時系列に入力される上記切り替え信号により、順次、内部各スイッチの切り替えを行う（各時刻から開始される測定に対応させる）。

【 0 0 2 9 】

図 5 (a) に示すように、時刻 t 1 において（時刻 t 1 から開始される測定において）、基準となる電圧レベルを設定するため、タイミング制御回路 9 は、スイッチ S W 0 により、既知である容量値 C ref の基準容量 R 0 を出力端子 S 1 に接続し、スイッチ S W 1 により、

50

行配線 R1 を出力端子 S2 へ接続し、他のスイッチ S W3, S W4, ... をフローティング状態とする切り替え信号を行配線セクタ回路 5 へ出力する。

これにより、行配線セクタ回路 5 は、スイッチ S W0 により基準容量 R0 を出力端子 S1 に接続し、スイッチ S W1 により行配線 R1 を出力端子 S2 へ接続し、他のスイッチ S W3, S W4, ... をフローティング状態とする。

そして、タイミング制御回路 9 は、差動検出回路 6 及び列配線駆動部 4 に対してリセットを供給し、この差動増幅回路 6 と列配線駆動部 4 とを初期化し、基準容量 R0 及び行配線 R1 の電位を等しくし、列配線駆動部 4 がクロックの入力に同期して、列配線群 2 における列配線 C1 に駆動パルスを出力するよう初期設定を行う。ここで、図示しないが、列配線群 2 は、列配線 C1, C2, ... の複数の列配線から構成され、測定において順次選択されて駆動パルスが出力される。

【 0 0 3 0 】

次に、タイミング制御回路 9 は、列配線駆動部 4 に対してクロックを出力し、列配線を駆動する駆動パルスを出力させる（H レベルに立ち上げる）。

これにより、列配線駆動部 4 は、列配線群 2 における列配線 C1 に対して、上記クロックに同期して、駆動パルスを出力する。

そして、差動増幅回路 6 は、印加された上記駆動パルスの電圧レベルにより、基準容量 R0 と、列配線 C1 及び行配線 R1 との交差部との各々の容量に対応して、入力端子 I N (-) 及び I N (+) に流れる電流を電圧に変換して、これらの差分値をとり、測定電圧として出力する。

【 0 0 3 1 】

次に、タイミング制御回路 9 は、駆動パルスの印加から所定の時間が経過した後、サンプルホールド回路 7 にサンプルホールド（S / H）信号を出力する。

これにより、サンプルホールド回路 7 は、入力される上記サンプルホールド信号に同期して、差動増幅回路 6 の出力している電圧レベルを一時的に保持し（電圧情報として記憶し）、この電圧レベルと同一の電圧レベルの信号を、A / D 変換器 8 に対して出力する。

そして、列配線駆動部 4 は、サンプルホールド信号に同期して、駆動パルスの出力を停止する（L レベルに立ち下げ）。

次に、タイミング制御回路 9 は、サンプルホールド信号を出力し、所定の時間が過した後、演算制御回路 10 に変換信号を出力する。

【 0 0 3 2 】

そして、演算制御回路 10 は、上記変換信号に同期して、A / D 変換器 8 に対して A / D クロックを出力する。

これにより、A / D 変換器 8 は、上記 A / D クロックに同期して、サンプルホールド回路 7 から入力されている電圧レベルを、デジタルデータの測定データに変換し、この測定データを演算制御回路 10 へ出力する。

このときの測定データは、

$$d1 = V1 - V_{ref} + Vofs$$

である。ここで、V1 は入力端子 I N (+) に入力される行配線 R1 に流れる電流を電圧に変換した値であり、V_{ref} は基準容量に流れる電流を電圧に変換した値であり、V_{ofs} 出力データを符号ビットなしの 8 ビット値（ビット数は任意）で表すためのオフセット値である。

【 0 0 3 3 】

次に、図 5 (b) に示すように、時刻 t2 において（時刻 t2 から開始される測定において）、次の行配線対（隣接する 2 本の行配線の組）の測定を行うために、タイミング制御回路 9 は、スイッチ S W1 により、行配線 R1 を出力端子 S1 に接続し、スイッチ S W2 により、行配線 R2 を出力端子 S2 へ接続し、その他のスイッチ S W0, S W3, S W4, ... をフローティング状態とする切り替え信号を行配線セクタ回路 5 へ出力する。

これにより、行配線セクタ回路 5 は、スイッチ S W1 により、行配線 R1 を出力端子 S1 に接続し、スイッチ S W2 により、行配線 R2 を出力端子 S2 へ接続し、その他のスイッチ

10

20

30

40

50

SW0, SW3, SW4, ...をフローティング状態とする。

そして、タイミング制御回路9は、差動検出回路6に対してリセットを供給し、この差動増幅回路6を初期化し、行配線R1, R2の電位を等しくする。

【0034】

次に、タイミング制御回路9は、列配線駆動部4に対してクロックを出力し、列配線を駆動する駆動パルスを出力させる。

これにより、列配線駆動部4は、列配線群2における列配線C1に対して、上記クロックに同期して、駆動パルスを出力する。

そして、差動増幅回路6は、印加された上記駆動パルスの電圧レベルにより、列配線C1及び行配線R1との交差点と、列配線C1及び行配線R2との交差点との各々の容量に対応して、入力端子IN(-)及びIN(+)に流れる電流を電圧に変換して、これらの差分値をとり、測定電圧として出力する。

【0035】

次に、タイミング制御回路9は、駆動パルスの印加から所定の時間が経過した後、サンプルホールド回路7にサンプルホールド信号を出力する。

これにより、サンプルホールド回路7は、入力される上記サンプルホールド信号に同期して、差動増幅回路6の出力している電圧レベルを一時的に保持し、この電圧レベルと同一の電圧レベルの信号を、A/D変換器8に対して出力する。

そして、列配線駆動部4は、サンプルホールド信号に同期して、駆動パルスの出力を停止する。

次に、タイミング制御回路9は、サンプルホールド信号を出力し、所定の時間が経過した後、演算制御回路10に変換信号を出力する。

【0036】

そして、演算制御回路10は、上記変換信号に同期して、A/D変換器8に対してA/Dクロックを出力する。

これにより、A/D変換器8は、上記A/Dクロックに同期して、サンプルホールド回路7から入力されている電圧レベルを、デジタルデータの測定データに変換し、この測定データを演算制御回路10へ出力する。

このときの測定データは、

$$d2 = V2 - V1 + Vofs$$

である。ここで、V2は入力端子IN(+)に流入される行配線R2に流れる電流を電圧に変換した値である。

【0037】

同様に、図5(c)に示すように、時刻t3において(時刻t3から開始される測定において)、次の行配線対の測定を行うために、タイミング制御回路9は、スイッチSW2により、行配線R2を出力端子S1に接続し、スイッチSW3により、行配線R3を出力端子S2へ接続し、その他のスイッチSW0, SW1, SW4, ...をフローティング状態とする切り替え信号を行配線セクタ回路5へ出力する。

これにより、行配線セクタ回路5は、スイッチSW2により、行配線R2を出力端子S1に接続し、スイッチSW3により、行配線R3を出力端子S2へ接続し、その他のスイッチSW0, SW1, SW4, ...をフローティング状態とする。

そして、タイミング制御回路9は、差動検出回路6に対してリセットを供給し、この差動増幅回路6を初期化し、行配線R2, R3の電位を等しくする。

【0038】

後の処理は、測定対象として選択される隣接する行配線対が行配線R2, R3になっただけで、時刻t2と同様の測定処理が行われる。

そして、A/D変換器8は、上記A/Dクロックに同期して、サンプルホールド回路7から入力されている電圧レベルを、デジタルデータの測定データに変換し、この測定データを演算制御回路10へ出力する。

このときの測定データは、

10

20

30

40

50

$$d3 = V3 - V2 + Vofs$$

である。ここで、 $V3$ は入力端子 $IN(+)$ にされる行配線 $R3$ に流れる電流を電圧に変換した値である。

【0039】

そして、上述した処理を行配線群3の行配線が全て行配線対として測定されるまで、すなわち行配線群3が行配線 $R1 \sim Rn$ の n 本で構成されているとすると、基準容量 $R0$ と行配線 $R1$ の行配線対から測定が開始され、行配線 $Rn-1$ と行配線 Rn の行配線対の測定まで、各行配線対の測定において列配線 $C1$ が駆動パルスにより活性化されて測定が行われる。

これにより、演算制御回路10には、列配線 $C1$ と、行配線 $R1 \sim Rn$ における各交差部の容量に対応した測定データ $d1 \sim dn$ が、列配線 $C1$ に対応して記憶されている。

10

【0040】

列配線群2が15本の列配線から構成されているとすると、上記処理を列配線群2における他の列配線 $C2 \sim C15$ においても、基準容量 $R0$ 、行配線 $R1 \sim Rn$ における隣接する行配線対の測定を行い、各列配線に対応する測定データを得、演算制御回路10に各列配線に対応して記憶される。

ここで、行配線セレクト回路5は、基準容量 $R0$ 、行配線 $R1 \sim Rn$ における隣接する行配線対の形成が全て終了すると、すなわち、行配線 $Rn-1$ と行配線 Rn との行配線対の形成時にタイミング制御回路9に対して、行配線対終了を示す信号を出力する。

【0041】

20

そして、タイミング制御回路9は、行配線対終了を示す上記信号が入力されると、次の列配線駆動部4に対するクロックの前に、列配線駆動部4が、次から列配線 $C2$ に対して駆動パルスを出力するように設定を変更する制御信号を出力する。

これにより、タイミング制御回路9は、次にクロックが入力されると、このクロックに同期して、行配線群3における行配線対の組み合わせを変更しつつ、列配線 $C1$ を駆動したときと同様に、列配線 $C2$ に対して駆動パルスを出力し、列配線 $C1$ と各行配線との交差部の容量測定を行う。

このように、演算制御回路10は、列配線群2における全ての列配線に渡り、順次、列配線を駆動することで、基準容量及び行配線群3における行配線対での容量測定が終了すると、得られた測定データから、各交差部の容量に対応した電圧データを求める演算を行う。

30

【0042】

ここで、演算制御回路10は、得られた測定データを、列配線毎に累積的に加算していくことにより、各列配線と行配線との各交差部の容量に対応した電圧データを求めることができる。

例えば、列配線 $C1$ における各行配線との交差部の容量に対応する演算を行う。

演算制御回路10は、基準容量 $Cref$ に対応した電圧データを dr (すなわち $Vref$) とし、列配線 $C1$ と行配線 $R1$ との交差部の容量に対応する測定データを $d1$ (時刻 $t1$ における測定データ、すなわち時刻 $t1$ から開始される測定での測定データ) とし、求めるこの交差部の電圧データを $ds1$ とすると、電圧データ $ds1$ は

40

$$ds1 = d1 + dr = V1 - Vref + Vofs + Vref = V1 + Vofs$$

【0043】

また、同様に、列配線 $C1$ と行配線 $R2, R3$ との交差部の容量に対応する測定データを各々 $d2, d3$ とするとし、求める各々の交差部の電圧データを $ds2, ds3$ とすると、

$$ds2 = d2 + ds1 = V2 - V1 + V1 + Vofs = V2 + Vofs$$

$$ds3 = d3 + ds2 = V3 - V2 + V2 + Vofs = V3 + Vofs$$

と、順次、測定データを累積加算することにより、各交差部の容量に対応した電圧値を得ることができる。

【0044】

次に、上述した測定においては、駆動パルスの立ち上がり (第2の電圧から第1の電圧

50

への遷移；第1の電圧 > 第2の電圧）における容量測定のみを行っているが、駆動パルスの立ち上がり及び立ち下がり（第1の電圧から第2の電圧への遷移における測定を行うことにより、時間的差動演算により不要なオフセットが除去することができ、計算制度を向上させることができる。

すなわち、上述した駆動パルスの立ち上がりのみ用いた測定においては、図7に示すように、出力OUTが基準電位から下降する場合も、上昇する場合も、アナログスイッチ124（または126）のフィードスルー電流によるオフセット V_k が+方向に発生する。図7は、差動増幅器121（または122）の動作を示す波形図である。この実施形態のように、検出対象の交差部の容量値が数十から数百フェムトファラッドの場合はこのフィードスルーによるオフセットを無視できない。

10

【0045】

上記の基準容量 R_0 の測定において、（差動増幅器121における測定）

$$-V_{uref0} = -V_{uref} + V_{ka}$$

が検出対象の交差部の容量値に比例する電圧となるが、測定される電圧は V_{uref} であり、この電圧 V_{uref} にはオフセットによる誤差 V_k が含まれてしまう。

$$V_{uref} = V_{uref0} + V_{ka}$$

そこで、この実施形態においては、検出対象容量 C_s の放電時の電圧 V_{d1} も測定する。ここで、電圧 V_{d10} が以下に示すように、

$$V_{dref0} = V_{dref} - V_{ka}$$

が容量 C_s に比例する電圧であり、測定される電圧は

$$V_{dref} = V_{dref0} + V_{ka}$$

となる。

20

【0046】

同様に、行配線 R_1 の測定において、（差動増幅器122における測定）

$$-V_{u10} = -V_{u1} + V_{kb}$$

が検出対象の交差部の容量値に比例する電圧となるが、測定される電圧は V_{u1} であり、この電圧 V_{u1} にはオフセットによる誤差 V_k が含まれてしまう。

$$V_{u1} = V_{u10} + V_{kb}$$

そこで、この実施形態においては、検出対象容量 C_s の放電時の電圧 V_{d1} も測定する。ここで、電圧 V_{d10} が以下に示すように、

$$V_{d10} = V_{d1} - V_{kb}$$

が容量 C_s に比例する電圧であり、測定される電圧は

$$V_{d1} = V_{d10} + V_{kb}$$

となる。

30

【0047】

そして、差動検出回路6は、駆動パルスの立ち上がり時には、増幅度を「1」とすると

$$\begin{aligned} V_{su1} &= V_{u1} - V_{uref} + V_{of} \\ &= V_{u10} + V_{kb} - (V_{uref0} + V_{ka}) + V_{of} \\ &= V_{u10} - V_{uref0} + V_{kb} - V_{ka} + V_{of} \end{aligned}$$

となる。 V_{of} はA/D変換器8におけるオフセット成分である。

40

同様に、差動検出回路6は、駆動パルスの立ち下がり時には、

$$\begin{aligned} V_{sd1} &= V_{d1} - V_{dref} + V_{of} \\ &= V_{d10} + V_{kb} - (V_{dref0} + V_{ka}) + V_{of} \\ &= V_{d10} - V_{dref0} + V_{kb} - V_{ka} + V_{of} \end{aligned}$$

と求められる。

【0048】

これらの測定電圧 V_{su1} 及び V_{sd1} が順次サンプルホールド回路7において保持され、次いでホールドされた電圧を、A/D変換器8により各々測定電圧毎に、測定データ d_{su1} 及び d_{sd1} にA/D（アナログ/デジタル）変換し、復号演算回路10内のメモリに記憶させる。

50

そして、復号演算回路 10 において、

$$\begin{aligned} d1 &= dsd1 - dsu1 + Vofs \\ &= (Vd10 - Vdref0 + Vkb - Vka + Vof) \\ &\quad - (Vu10 - Vuref0 + Vkb - Vka + Vof) + Vofs \\ &= Vd10 - Vu10 - (Vdref0 - Vuref0) + Vofs \end{aligned}$$

となる演算を行い、これにより、フィードスルー電流によるオフセット誤差及び A/D 変換器 8 における変換時のオフセット Vof を含まない測定値測定データ d を得ることができる(ここで、Vofs は、出力データを符号ビットなしの 8 ビット値(ビット数は任意)で満たすためのオフセット値)。

以降の各交差部の容量に対応した電圧データ ds を求める処理は、すでに述べた累積加算を行う方法と同様である。

上述の説明において、容量検出回路 100 が、検出処理により得られた測定データを一時的に保持し、全ての列配線に渡り容量測定が終了した後に、センサ部 1 における各交差部の容量に対応させて電圧データを求める演算を行うように記述した。しかしながら、容量検出回路 100 が、得られた測定データを随時累積加算して、容量検出の動作と並行して(ほぼ同時に)電圧データを求める演算を行うようにしてもよい。

【実施例 2】

【0049】

本発明の第 2 の実施形態による容量検出回路を図 8 を参照して説明する。図 8 は、第 2 の実施形態による容量検出回路の一構成例を示すブロック図である。この図において、図 1 に示す第 1 の実施形態の容量検出器回路 100 と同一の部分には同一の符号を付し、その説明を省略する。この図 8 に示す容量検出器回路 200 が、図 1 に示す第 1 の実施形態と異なる点は、行配列セクタ 5 が M 個の行配列セクタ(51~5M)に分割されている点である。

【0050】

すなわち、行配線群 3 の行配線 R1~Rn が M 分割され、行配列セクタ 51~5M 各々は、それぞれ「n/M」本の列配線が行配線ブロックとして制御対象として対応づけられている。

このため、行配列セクタ 51~5M 各々に、差動検出回路 61, 62, ..., 6M、及びサンプルホールド回路 71~7M がそれぞれ対応している。

また、後段セクタ回路 11 は、サンプルホールド回路 71~7M のいずれの保持している電圧レベルをデジタルデータに変換(A/D 変換)するかの切り替えを行う。

【0051】

そして、タイミング制御回路 9 は、行配線セクタ回路 51~5M の切り替えに対応して、後段セクタ回路 11 に対して、切り替え信号を出力する。

ここで、第 2 の実施形態においては、行配線セクタ 51~5M 毎に、第 1 の実施形態と同様な測定、すなわち、基準容量 R0 との行配線対間の電圧の差分値の測定、及び各行配線セクタ内の隣接する行配線対間の差分値の測定が行われる。

タイミング制御回路 9 は、行配線セクタ 51~5M 各々の行配線対を設定するための切り替え信号だけでなく、各行配線セクタに対応する行配線ブロックの全ての行配線における容量測定が終了した後、順次、次の行配線セクタの行配線ブロックに切り替える切り替え信号を出力する。

ここで、第 1 の実施形態と同様に、容量検出回路 100 が、上述した処理により得られた測定データを一時的に保持し、全ての列配線に渡り容量測定が終了した後に、センサ部 1 における各交差部の容量に対応させて電圧データを求める演算を行っても良いし、また、容量検出回路 100 が、得られた測定データを随時累積加算して、容量検出の動作と並行して(ほぼ同時に)電圧データを求める演算を行うようにしてもよい。

【0052】

そして、行配線対の測定の終了後に、第 1 の実施形態と同様に、演算制御回路 10 が累積加算による各交差部の容量に対応する電圧データを求めるが、この第 2 の実施形態にお

10

20

30

40

50

いては各行配線セクタ単位に累積加算を行うため、累積加算の繰り返し回数（各列配線ブロック毎における累積数が行配線群3全体の場合に比較して）を、第1の実施形態の1/Mに減少させることができ、誤差の累積を削減することができる。

また、上記構成により、差動検出回路61~6Mの入力端子IN(+), IN(-)に入力される行配線数を、行配線ブロックとして再構成して削減したため、差動検出回路6の応答速度及び検出感度の向上が期待できる。

【実施例3】

【0053】

本発明の第3の実施形態による容量検出回路を図9を参照して説明する。図9は、第3の実施形態による容量検出回路の一構成例を示すブロック図である。この図において、図10に示す第1の実施形態の容量検出器回路100と同一の部分には同一の符号を付し、その説明を省略する。この図9に示す容量検出器回路300が、図10に示す第1の実施形態と異なる点は、第1の実施形態において、基準容量R0を設けて基準の測定電圧として、以降の測定データの累積加算の基準のデータに用いていたが、第3の実施形態においては、特に基準容量を設けずに、行配線群3における測定対象の行配線以外の行配線を接続して参照容量として、各行配線の容量の加算値、すなわち各行配線に流れる電流の加算値（混合値）を、参照容量（基準とする容量）に流れる電流値として各行配線の容量の算出に使用することにある。これは、複数の行配線に流れる電流値を平均すると、ほぼ同様の電流値になることを利用している。

【0054】

ここで、行配線セクタ回路5Aは、図10に示すように、タイミング制御回路9により制御される、スイッチSSW1~SSW5, ...を有しており、行配線群3の各行配線各々を、出力端子S1, S2のいずれかに接続する。

すなわち、スイッチSSW1~SSW5, ...各々は、タイミング制御回路1の制御により、それぞれ行配線R1~R5, ...に対応して設けられており、各行配線を出力端子S1またはS2のいずれかに接続する。

また、図6の差動検出回路6（第1の実施形態）と、図11の差動検出回路6A, 初段C-V変換回路6B, 6Cとは構成が同様であるが、差動増幅器121の帰還容量である容量150と差動増幅器122の帰還容量である容量127との容量値の関係が異なる。図11において、図6と同様の構成には同一の符号を付し、説明を省略する。

初段C-V変換回路6Bは図6の差動検出回路6の入力端子IN(-)に接続された変換回路に対応し、初段C-V変換回路6Cは図6の差動検出回路6の入力端子IN(+)に接続された変換回路に対応している。

【0055】

容量150の容量値Cfrと容量127の容量値Cfとの関係は、参照容量として測定対象の行配線以外を全て接続して用いるため、測定対象の容量に流れる電流と、参照容量に流れる電流との測定のバランスを取るため、行配線群3がn本の行配線から構成されるとすると、

$$C_{fr} = (n - 1) \cdot C_f$$

と設定し、(n-1)本の電流の総和を取ることによる容量150の電圧の増加を、容量127の電圧レベルと同等の値に調整して、測定電圧の参照に用いる電圧に制御することができる。

【0056】

次に、上記構成からなる、本発明の第3の実施形態に係る容量検出回路の動作例を、図9を参照して説明する。

復号演算回路10が外部から容量検出の開始、すなわち指紋センサ（センサ部1）での指紋の採取を行う信号が入力されたとする。

これにより、演算制御回路10は、タイミング制御回路9に対して、検出開始を指示する開始信号を出力する。次に、タイミング制御回路9は、行配線セクタ回路5Aに、順次、切り替え信号を出力する。

そして、行配線セレクタ回路 5 A は、時系列に入力される上記切り替え信号により、順次、内部各スイッチの切り替えを行う。

【 0 0 5 7 】

図 1 0 (a) に示すように、時刻 t_1 において、測定対象の行配線として行配線 R 1 を設定すると、タイミング制御回路 9 は、スイッチ S S W 1 により、行配線 R 1 を出力端子 S 2 へ接続し、スイッチ S S W 2 ~ S S W 5, ... 各々により、行配線群 3 の行配線 R 2 ~ R 5 を含む他の行配線を出力端子 S 1 へ接続する切り替え信号を行配線セレクタ回路 5 A へ出力する。

これにより、行配線セレクタ回路 5 A は、測定対象の列配線 R 1 をスイッチ S S W 1 により出力端子 S 2 へ接続し、参照容量として電流を加算する列配線 R 2 ~ R 5 を含む他の行配線を出力端子 S 1 へ接続する。

10

そして、タイミング制御回路 9 は、初段 C - V 変換回路 6 B , 6 C 及び列配線駆動部 4 に対してリセットを供給し、この初段 C - V 変換回路 6 B , 6 C と列配線駆動部 4 とを初期化し、行配線 R 1 ~ R 5, ... の電位を等しくし、列配線駆動部 4 がクロックの入力に同期して、列配線 C 1 に駆動パルスを出力するよう初期設定を行う。

【 0 0 5 8 】

次に、タイミング制御回路 9 は、列配線駆動部 4 に対してクロックを出力し、列配線を駆動する駆動パルスを出力させる (H レベルに立ち上げる) 。

これにより、列配線駆動部 4 は、列配線群 2 における列配線 C 1 に対して、上記クロックに同期して、駆動パルスを出力する。

20

そして、初段 C - V 変換回路 6 B , 6 C 各々は、印加された上記駆動パルスの電圧レベルにより、列配線 C 1 と行配線 R 1 と、列配線 C 1 及び行配線群 3 の行配線 R 1 以外の行配線との交差部との各々の容量に対応して、入力端子 I N (-) 及び I N (+) に流れる電流を電圧に変換して、差動増幅回路 6 A は、これらの差分値をとり、測定電圧として出力する。

【 0 0 5 9 】

次に、タイミング制御回路 9 は、駆動パルスの印加から所定の時間が経過した後、サンプルホールド回路 7 にサンプルホールド (S / H) 信号を出力する。

これにより、サンプルホールド回路 7 は、入力される上記サンプルホールド信号に同期して、差動増幅回路 6 A の出力している電圧レベルを一時的に保持し (電圧情報として記憶し) 、この電圧レベルと同一の電圧レベルの信号を、 A / D 変換器 8 に対して出力する。

30

そして、列配線駆動部 4 は、サンプルホールド信号に同期して、駆動パルスの出力を停止する (L レベルに立ち下げ) 。

次に、タイミング制御回路 9 は、サンプルホールド信号を出力し、所定の時間が過した後、演算制御回路 1 0 に変換信号を出力する。

【 0 0 6 0 】

そして、演算制御回路 1 0 は、上記変換信号に同期して、 A / D 変換器 8 に対して A / D クロックを出力する。

これにより、 A / D 変換器 8 は、上記 A / D クロックに同期して、サンプルホールド回路 7 から入力されている電圧レベルを、デジタルデータの測定データに変換し、この測定データを演算制御回路 1 0 へ出力する。

40

このときの測定データは、

$$d1 = V1 - Vr1 + Vofs$$

である。ここで、 V 1 は入力端子 I N (+) に入力される行配線 R 1 に流れる電流を電圧に変換した値であり、 V r 1 は行配線群 3 における行配線 R 1 以外の行配線に流れる電流を電圧に変換した参照値であり、 V ofs は出力データを符号ビットなしの 8 ビット値 (ビット数は任意) で表すためのオフセット値である。

【 0 0 6 1 】

次に、図 1 0 (b) に示すように、時刻 t_2 において、次の行配線 R 2 における交差部の測定を行うため、タイミング制御回路 9 は、スイッチ S S W 2 により、行配線 R 2 を出力端

50

子 S2 に接続し、スイッチ S S W1, S S W3 ~ S S W5, ... 各々により、列配線群 3 における行配線 R2 以外の行配線全てを出力端子 S1 へ接続する切り替え信号を行配線セクタ回路 5 A へ出力する。

これにより、行配線セクタ回路 5 A は、スイッチ S S W2 により、行配線 R2 を出力端子 S2 に接続し、スイッチ S S W1, S S W3 ~ S S W5, ... 各々により、列配線群 3 における行配線 R2 以外の行配線全てを出力端子 S1 へ接続する。

そして、タイミング制御回路 9 は、初段 C - V 変換回路 6 B, 6 C に対してリセットを供給し、この初段 C - V 変換回路 6 B, 6 C を初期化し、行配線 R1 ~ R5, ... の電位を等しくする。

【 0 0 6 2 】

次に、タイミング制御回路 9 は、列配線駆動部 4 に対してクロックを出力し、列配線を駆動する駆動パルスを出力させる。

これにより、列配線駆動部 4 は、列配線群 2 における列配線 C1 に対して、上記クロックに同期して、駆動パルスを出力する。

そして、初段 C - V 変換回路 6 B, 6 C 各々は、印加された上記駆動パルスの電圧レベルにより、列配線 C1 及び行配線 R1 との交差点と、列配線 C1 及び行配線 R2 との交差点との各々の容量に対応して、入力端子 I N (-) 及び I N (+) に流れる電流を電圧に変換して、差動検出回路 6 A はこれらの差分値をとり、測定電圧として出力する。

【 0 0 6 3 】

次に、タイミング制御回路 9 は、駆動パルスの印加から所定の時間が経過した後、サンプルホールド回路 7 にサンプルホールド信号を出力する。

これにより、サンプルホールド回路 7 は、入力される上記サンプルホールド信号に同期して、差動増幅回路 6 A の出力している電圧レベルを一時的に保持し、この電圧レベルと同一の電圧レベルの信号を、A / D 変換器 8 に対して出力する。

そして、列配線駆動部 4 は、サンプルホールド信号に同期して、駆動パルスの出力を停止する。

次に、タイミング制御回路 9 は、サンプルホールド信号を出力し、所定の時間が過した後、演算制御回路 10 に変換信号を出力する。

【 0 0 6 4 】

そして、演算制御回路 10 は、上記変換信号に同期して、A / D 変換器 8 に対して A / D クロックを出力する。

これにより、A / D 変換器 8 は、上記 A / D クロックに同期して、サンプルホールド回路 7 から入力されている電圧レベルを、デジタルデータの測定データに変換し、この測定データを演算制御回路 10 へ出力する。

このときの測定データは、

$$d2 = V2 - Vr2 + Vofs$$

である。ここで、V2 は入力端子 I N (+) に入力される行配線 R2 に流れる電流を電圧に変換した値であり、Vr2 は行配線群 3 における行配線 R2 以外の行配線に流れる電流を電圧に交換した参照値である。

【 0 0 6 5 】

同様に、図 10 (c) に示すように、時刻 t3 において、次の行配線 R3 の測定を行うために、タイミング制御回路 9 は、スイッチ S S W3 により、行配線 R3 を出力端子 S2 に接続し、スイッチ S S W1, S S W2, S S W4, S S W5, ... 各々により、行配線 R1, R2, R4, R5, ... それぞれを出力端子 S1 へ接続する切り替え信号を行配線セクタ回路 5 A へ出力する。

これにより、行配線セクタ回路 5 A は、スイッチ S S W3 により、行配線 R3 を出力端子 S1 に接続し、スイッチ S S W1, S S W2, S S W4, S S W5, ... 各々により、行配線 R1, R2, R4, R5, ... それぞれを出力端子 S2 へ接続する。

そして、タイミング制御回路 9 は、初段 C - V 変換回路 6 B, 6 C に対してリセットを供給し、初段 C - V 変換回路 6 B, 6 C を初期化し、行配線 R1 ~ R5, ... の電位を等しく

10

20

30

40

50

する。

【 0 0 6 6 】

後の処理は、測定対象が行配線 R3になっただけで、時刻 t2と同様の測定処理が行われる。

そして、A/D変換器 8 は、上記 A/Dクロックに同期して、サンプルホールド回路 7 から入力されている電圧レベルを、デジタルデータの測定データに変換し、この測定データを演算制御回路 10へ出力する。

このときの測定データは、

$$d3 = V3 - Vr3 + Vofs$$

である。ここで、V3は入力端子 IN(+)に入力される行配線 R3に流れる電流を電圧に変換した値であり、Vr3は、行配線群 3 における行配線 R3 以外の行配線に流れる電流を電圧に変換した参照値である。

10

【 0 0 6 7 】

そして、上述した処理を行配線群 3 の行配線が全て測定対象として測定されるまで、すなわち行配線群 3 が行配線 R1~Rnの n本で構成されているとすると、行配線 R1から行配線 Rnまでの各行配線の測定において列配線 C1が駆動パルスにより活性化されて測定が行われる。

これにより、演算制御回路 10 には、列配線 C1と、行配線 R1~Rnとにおける各交差部の容量に対応した測定データ d1~dnが、列配線 C1 に対応して記憶される。

【 0 0 6 8 】

20

また、上述した各行配線の測定において、初段 C-V変換回路 6B は、参照電圧 V(j)として

$$Vr(j) = k \cdot (Cr(j) / Cfr)$$

を出力する。ここで、Crは行配線群 3 における行配線 R(j)を除いた (n-1)本の行配線の交差部の容量の総和であり、kは増幅度である。Cr(j)は、数多くの交差部の容量が平均化されたものであり、概略一定値となることが期待される。したがって、上述の式により求められる参照電圧 Vr(j)も概略一定値となる。

また、初段 C-V変換回路 6C は、測定電圧 Vsとして

$$Vs = k \cdot (Cs / Cf)$$

を出力する。ここで、Csは測定対象の行配線の交差部の容量であり、kは増幅度である。

30

そして、差動検出回路 6A は、測定電圧 Vsから参照電圧 Vr(j)を減算して得られる差分電圧 Voutを新たな測定電圧としてサンプルホールド回路 7へ出力する。

【 0 0 6 9 】

この結果、演算制御回路 10 には、第 1の実施形態と同様に、列配線毎に、各行配線における時系列の測定データ diが格納されていくことになる。

しかしながら、第 3の実施形態においては、測定データ diが行配線毎に独立しているため、第 1及び第 2の実施形態と異なり、累積加算による各行配線の交差部の容量の算出が必要ない。

例えば、各交差部の測定データ diから電圧データ dsを求める場合、測定データが

40

$$di = Vi - Vr1 + Vofs$$

であるため、電圧データは

$$ds = di + dr = Vi - Vr1 + Vref + Vofs \quad Vi + Vofs$$

として求められる。ここで、基準データ drは、予め測定され、設定されている Vref電圧であり、参照電圧 Vr1に概略同じ値になるように設定される(すなわち、Vr1 = Vref)。

【 0 0 7 0 】

また、第 3の実施形態において、この図 9 に示す行配線セレクタ回路 5A を、図 8 に示すように、行配列セレクタ回路 (5A1~5AM) に分割して構成しても良い。

すなわち、行配線群 3 の行配線 R1~Rnが M分割され、行配列セレクタ回路 5A1~5

50

AM各々は、それぞれ「n/M」本の列配線が行配線ブロックとして制御対象として対応づけられている。

このため、行配列セクタ回路5A1~5AM各々に、初段C-V変換回路6B1~6BM、6C1~6CM及び差動検出回路6A1~6AMと、サンプルホールド回路71~7Mとがそれぞれ対応するよう構成する。

また、後段セクタ回路11は、サンプルホールド回路71~7Mのいずれの保持している電圧レベルをデジタルデータに変換(A/D変換)するかの切り替えを行う。

以下の測定データを得る処理は第2の実施形態と同様であり、得られた測定データから各交差部の容量に対応する電圧データdsの算出方法はすでに述べた通りである。

【0071】

なお、図1, 8, 9における処理部の機能を実現するためのプログラムをコンピュータ読み取り可能な記録媒体に記録して、この記録媒体に記録されたプログラムをコンピュータシステムに読み込ませ、実行することにより容量検出の処理を行ってもよい。なお、ここでいう「コンピュータシステム」とは、OSや周辺機器等のハードウェアを含むものとする。また、「コンピュータシステム」は、ホームページ提供環境(あるいは表示環境)を備えたWWWシステムも含むものとする。また、「コンピュータ読み取り可能な記録媒体」とは、フレキシブルディスク、光磁気ディスク、ROM、CD-ROM等の可搬媒体、コンピュータシステムに内蔵されるハードディスク等の記憶装置のことをいう。さらに「コンピュータ読み取り可能な記録媒体」とは、インターネット等のネットワークや電話回線等の通信回線を介してプログラムが送信された場合のサーバやクライアントとなるコンピュータシステム内部の揮発性メモリ(RAM)のように、一定時間プログラムを保持しているものも含むものとする。

【0072】

また、上記プログラムは、このプログラムを記憶装置等に格納したコンピュータシステムから、伝送媒体を介して、あるいは、伝送媒体中の伝送波により他のコンピュータシステムに伝送されてもよい。ここで、プログラムを伝送する「伝送媒体」は、インターネット等のネットワーク(通信網)や電話回線等の通信回線(通信線)のように情報を伝送する機能を有する媒体のことをいう。また、上記プログラムは、前述した機能の一部を実現するためのものであってもよい。さらに、前述した機能をコンピュータシステムにすでに記録されているプログラムとの組み合わせで実現できるもの、いわゆる差分ファイル(差分プログラム)であってもよい。

【図面の簡単な説明】

【0073】

【図1】本発明の第1の実施形態による容量検出回路を用いた指紋センサの一構成例を示すブロック図である。

【図2】図1におけるセンサ部1の構成例を示す概念図である。

【図3】図1におけるセンサ部1を用いた指紋データの測定を説明する概念図である。

【図4】エリアセンサ型であるセンサ部1において、列配線群2の列配線と、行配線群3の行配線との各々の交差部で形成されるセンサ素子55の構成例を説明する概念図である。

【図5】図1における行配線セクタ回路5の一構成例及び動作例を説明する概念図である。

【図6】図1の差動検出回路6の一構成例を示す概念図である。

【図7】図6の差動増幅器121, 122の動作を説明する波形図である。

【図8】本発明の第2の実施形態による容量検出回路を用いた指紋センサの一構成例を示すブロック図である。

【図9】本発明の第3の実施形態による容量検出回路を用いた指紋センサの一構成例を示すブロック図である。

【図10】図9における行配線セクタ回路5Aの一構成例を示すブロック部である。

【図11】図9における差動検出回路6A, 初段C-V変換回路6B, 6Cの一構成例を

10

20

30

40

50

示すブロック図である。

【符号の説明】

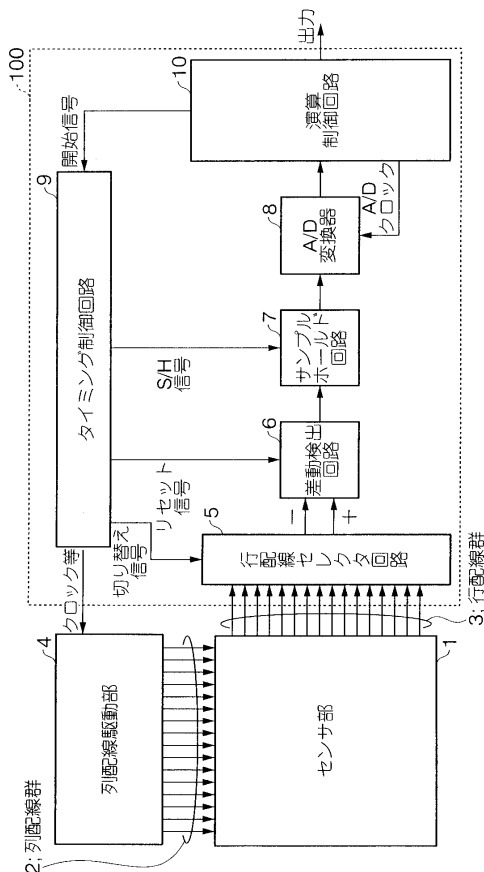
【0074】

- 1 ... センサ部
- 2 ... 列配線群
- 3 ... 行配線群
- 4 ... 列配線駆動部
- 5, 5A ... 行配線セクタ回路
- 6, 6A ... 差動検出回路
- 6B, 6C ... 初段I-V変換回路
- 7 ... サンプルホールド回路
- 8 ... A/D変換器
- 9 ... タイミング制御回路
- 10 ... 演算制御回路
- 50 ... 基板
- 51 ... 絶縁膜
- 52 ... 空隙
- 54 ... フィルム
- 100, 200, 300 ... 容量検出回路
- 121, 122, 123 ... 差動増幅器

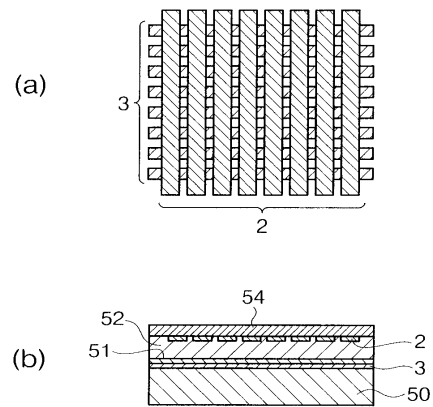
10

20

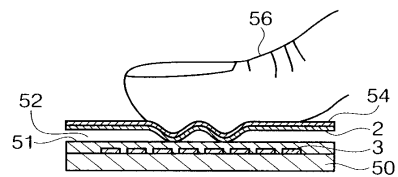
【図1】



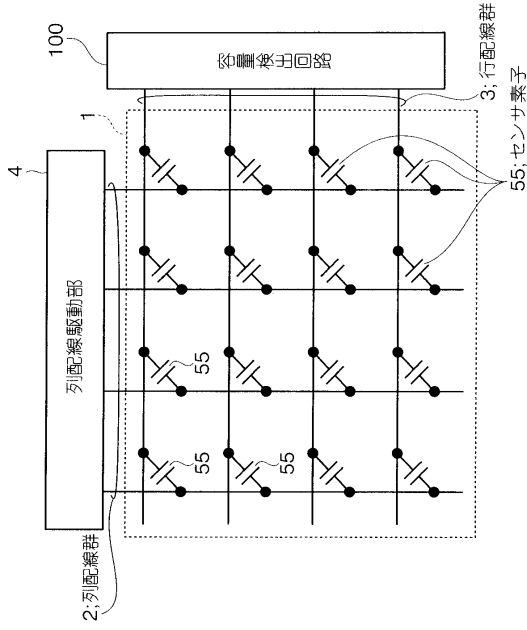
【図2】



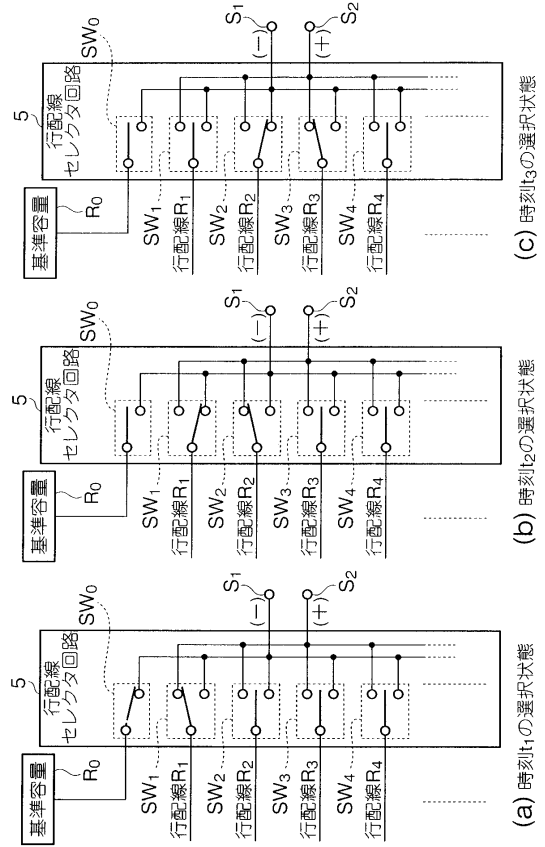
【図3】



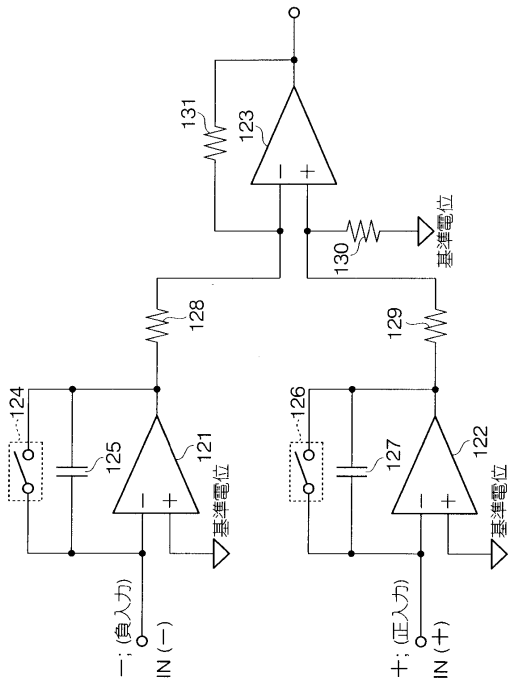
【図4】



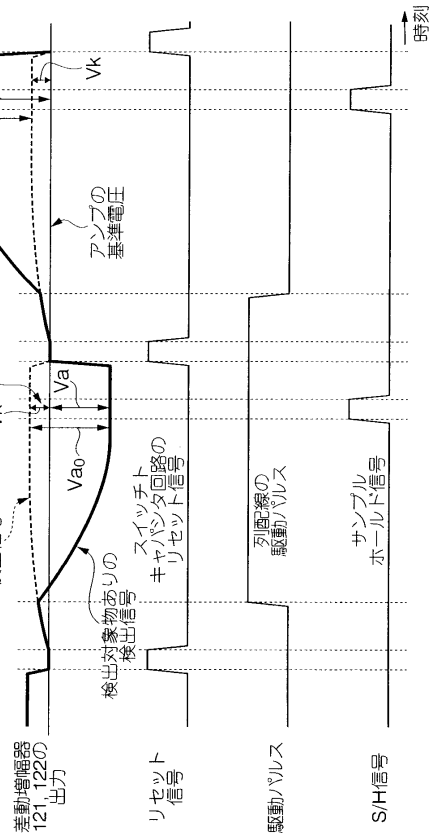
【図5】



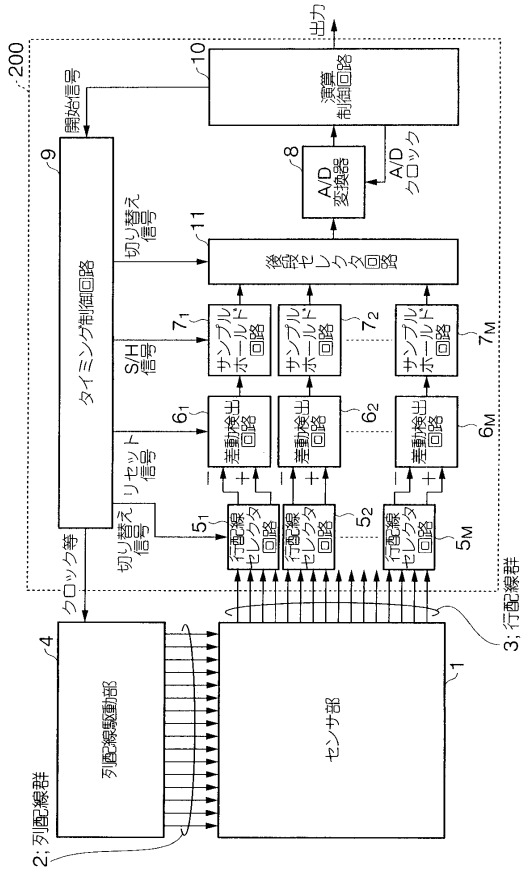
【図6】



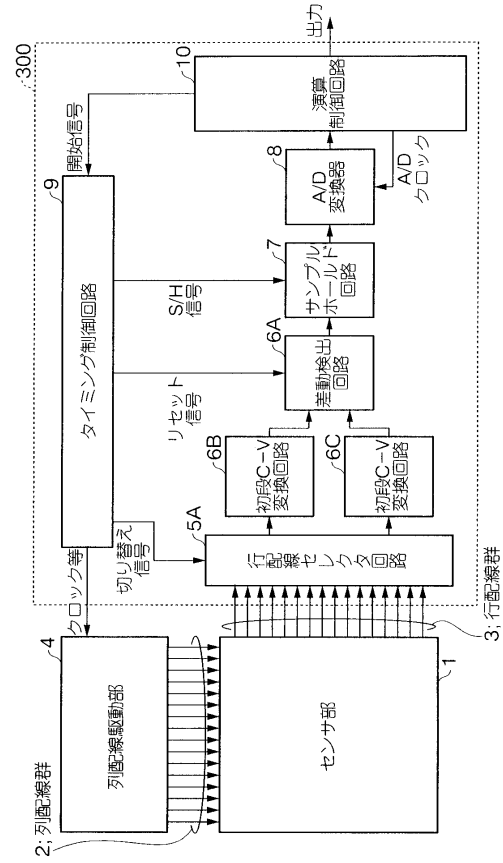
【図7】



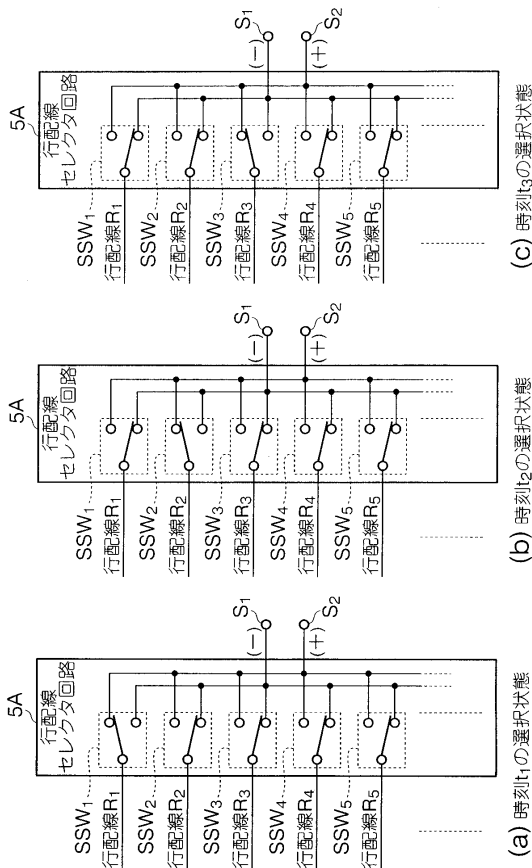
【 図 8 】



【 図 9 】



【 図 10 】

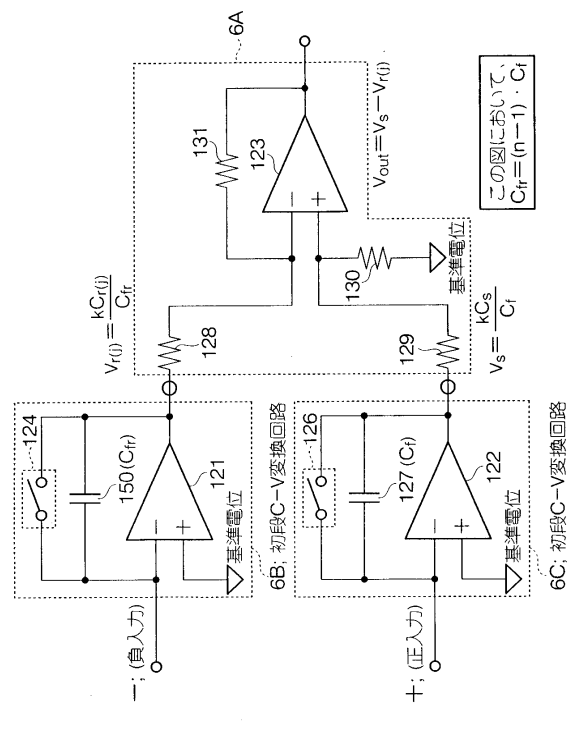


(a) 時刻t1の選択状態

(b) 時刻t2の選択状態

(c) 時刻t3の選択状態

【 図 11 】



6B; 初段C-V変換回路

6C; 初段C-V変換回路

この図において、 $C_{fr} = (n-1) \cdot C_f$

フロントページの続き

- (74)代理人 100086379
弁理士 高柴 忠夫
- (72)発明者 梅田 裕一
東京都大田区雪谷大塚町1番7号 アルプス電気株式会社内
- (72)発明者 藤由 達巳
東京都大田区雪谷大塚町1番7号 アルプス電気株式会社内
- (72)発明者 川畑 賢
東京都大田区雪谷大塚町1番7号 アルプス電気株式会社内

審査官 谷口 智利

- (56)参考文献 特開2003-028606(JP,A)
特開平11-118415(JP,A)
特開平08-145717(JP,A)
特開2001-046359(JP,A)
特開2003-269905(JP,A)
特開2002-062106(JP,A)
特表2000-513839(JP,A)

- (58)調査した分野(Int.Cl., DB名)
G01B 7/28