



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I528285 B

(45)公告日：中華民國 105 (2016) 年 04 月 01 日

(21)申請案號：100147518

(22)申請日：中華民國 100 (2011) 年 12 月 20 日

(51)Int. Cl. : G06F9/445 (2006.01)

G01R31/00 (2006.01)

(71)申請人：緯創資通股份有限公司 (中華民國) WISTRON CORPORATION (TW)
新北市汐止區新台五路 1 段 88 號 21 樓

(72)發明人：曹文俊 TSAO, WEN CHUN (TW) ; 王士原 WANG, SHIH YUAN (TW)

(74)代理人：祁明輝；林素華；涂綺玲

(56)參考文獻：

TW 200937290A

TW 201113704A

審查人員：徐瑞甫

申請專利範圍項數：9 項 圖式數：6 共 17 頁

(54)名稱

製造系統及韌體燒錄方法

MANUFACTURING SYSTEM AND FIRMWARE BURNING METHOD

(57)摘要

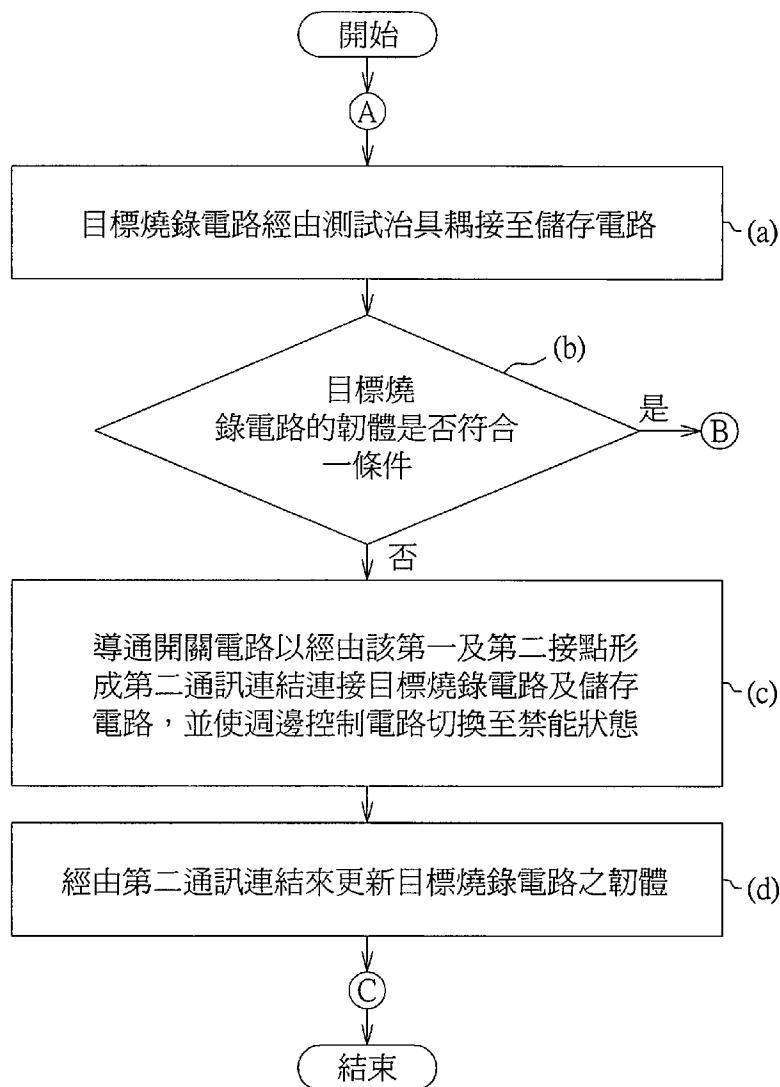
一種韌體燒錄方法應用於包括儲存電路、目標燒錄電路及週邊控制電路的製造目標裝置中，週邊控制電路經由第一通訊連結與儲存電路連接。韌體燒錄方法包括下列步驟：提供測試治具，具有第一、第二接點及開關電路，開關電路跨接於第一及第二接點之間，且第一及第二接點分別耦接至儲存電路及目標燒錄電路；判斷目標燒錄電路的韌體是否符合條件；若否，導通開關電路以經由第一及第二接點形成第二通訊連結連接目標燒錄電路及儲存電路，並使週邊控制電路切換至禁能狀態；及經由第二通訊連結，根據儲存電路中之待燒錄韌體更新韌體。

A firmware burning method applied in a target device, including a storage circuit, a target circuit, and a peripheral controller, which is connected to the storage circuit via a first communication link, includes the following steps of: providing a test fixture including first node, second node, and a switch connected across thereof, wherein the first and the second nodes are respectively connected to the storage circuit and the target circuit; determining whether firmware of the target circuit satisfies a condition; if not, providing a second communication link between the target circuit and the storage circuit by turning on the switch and having the peripheral controller switched into a disabled stage; and updating the firmware of the target circuit according to to-be burn firmware stored in the storage circuit via the second communication link.

指定代表圖：

符號簡單說明：

(a)-(d) · · · 流程步驟



第 2 圖

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：100141518

※ 申請日：(00.12.20) ※IPC 分類：G06F 9/445 (2006.01)

一、發明名稱：(中文/英文)

G01R 31/00 (2006.01)

製造系統及韌體燒錄方法 / MANUFACTURING SYSTEM AND
FIRMWARE BURNING METHOD

二、中文發明摘要：

一種韌體燒錄方法應用於包括儲存電路、目標燒錄電路及週邊控制電路的製造目標裝置中，週邊控制電路經由第一通訊連結與儲存電路連接。韌體燒錄方法包括下列步驟：提供測試治具，具有第一、第二接點及開關電路，開關電路跨接於第一及第二接點之間，且第一及第二接點分別耦接至儲存電路及目標燒錄電路；判斷目標燒錄電路的韌體是否符合條件；若否，導通開關電路以經由第一及第二接點形成第二通訊連結連接目標燒錄電路及儲存電路，並使週邊控制電路切換至禁能狀態；及經由第二通訊連結，根據儲存電路中之待燒錄韌體更新韌體。

三、英文發明摘要：

A firmware burning method applied in a target device, including a storage circuit, a target circuit, and a peripheral controller, which is connected to the storage circuit via a first communication link, includes the following steps of: providing a test fixture including first node, second node, and a switch connected across thereof, wherein the first and the second nodes are respectively connected to the storage circuit and the target circuit; determining whether firmware

TW8253PA

of the target circuit satisfies a condition; if not, providing a second communication link between the target circuit and the storage circuit by turning on the switch and having the peripheral controller switched into a disabled stage; and updating the firmware of the target circuit according to to-be burn firmware stored in the storage circuit via the second communication link.

四、指定代表圖：

- (一)本案指定代表圖為：第（2）圖。
- (二)本代表圖之元件符號簡單說明：
 - (a)-(d)：流程步驟

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

六、發明說明：

【發明所屬之技術領域】

本發明是有關於一種製造系統及韌體燒錄方法，且特別是有關於一種可在在硬體製造過程中同時進行韌體燒錄的製造系統及其韌體燒錄方法。

【先前技術】

在科技發展日新月異的現今時代中，積體電路係已被廣泛地應用在各種電子裝置中。一般來說，積體電路中多配置有韌體儲存單元，例如是嵌入式快閃記憶體，用以儲存積體電路操作所需之韌體。在現有技術中，積體電路之韌體燒錄動作可選擇性地在積體電路廠商交貨給系統廠之前來進行，或是在交貨給系統廠後交由系統廠來進行。

然而，由積體電路廠商來進行韌體燒錄的解決方案會帶系統廠容易混料及系統廠中不同專案無法共料的問題。相對地，由系統廠來進行韌體燒錄的解決方案將會帶來需增加燒錄器具購買成本及工時成本的問題。據此，如何針對具有韌體儲存單元之積體電路設計出更理想的韌體燒錄方法為業界不斷致力的方向之一。

【發明內容】

根據本發明之第一方面，提出一種製造系統，包括製造目標裝置及測試治具。製造目標裝置包括儲存電路、目標燒錄電路及週邊控制電路。儲存電路儲存設定程式碼及待燒錄韌體。目標燒錄電路判斷目標燒錄電路之韌體是否

符合條件，若否，目標燒錄電路致能控制訊號。週邊控制電路經由第一通訊連結與儲存電路連接，週邊控制電路更回應於致能之控制訊號切換至禁能狀態。測試治具包括第一、第二接點及開關電路。第一及第二接點分別耦接至儲存電路及目標燒錄電路。開關電路跨接於第一及第二接點之間，並回應於致能之控制訊號導通，以經由第一及第二接點形成第二通訊連結連接目標燒錄電路及儲存電路。在提供該控制訊號之後，目標燒錄電路更經由第二通訊連結存取儲存電路，以根據待燒錄韌體來更新韌體。

根據本發明之第二方面，提出一種韌體燒錄方法，應用於製造目標裝置中，製造目標裝置包括儲存電路、目標燒錄電路及週邊控制電路，週邊控制電路經由第一通訊連結與儲存電路連接。韌體燒錄方法包括下列步驟。首先提供測試治具，具有第一、第二接點及開關電路，開關電路跨接於第一及第二接點之間，且第一及第二接點分別耦接至儲存電路及目標燒錄電路。接著判斷目標燒錄電路的韌體是否符合條件；若否，則導通開關電路以經由第一及第二接點形成第二通訊連結連接目標燒錄電路及儲存電路，並使週邊控制電路切換至禁能狀態。之後經由第二通訊連結，根據儲存電路中之待燒錄韌體更新韌體。

為了對本發明之上述及其他方面有更佳的瞭解，下文特舉實施例，並配合所附圖式，作詳細說明如下：

【實施方式】

請參照第1圖，其繪示依照本發明實施例之製造系統

の方塊圖。製造系統 1 包括製造目標裝置 10，其中包括儲存電路 101、目標燒錄電路 103 及週邊控制電路 105，週邊控制電路 105 經由通訊連結 C1 與儲存電路 101 連接。舉例來說，通訊連結 C1 例如符合序列週邊介面(Serial Peripheral Interface，SPI)協定。

舉例來說，製造目標裝置 10 為筆記型電腦的主機板，而目標燒錄電路 103 及週邊控制電路 105 分別為其中之嵌入式控制器(Embedded Controller，EC)及南橋晶片，而儲存電路 101 為用以儲存南橋晶片之基礎設定程式碼的序列週邊介面(Serial Peripheral Interface，SPI)唯讀記憶體(ROM)，其用以儲存對應至南橋晶片之基本輸出輸入系統(Basic Input Output System，BIOS)程式碼。儲存電路 101 更儲存對應至目標燒錄電路 103 之待燒錄韌體。

目標燒錄電路 103 根據其現有之韌體，執行本實施例之韌體燒錄方法，藉此來對目標燒錄電路 103 本身進行韌體燒錄操作。

請參照第 2 圖，其繪示依照本發明實施例之韌體燒錄方法的流程圖。本實施例之韌體燒錄方法例如包括下列之步驟。首先如步驟(a)，目標燒錄電路 103 經由測試治具 20 耦接至儲存電路 101，其中測試治具 20 包括接點 N1、N2 及開關電路 SW，而開關電路 SW 係跨接於接點 N1 及 N2 之間，且接點 N1 及 N2 分別耦接至儲存電路 101 及目標燒錄電路 103。

舉一個操作實例來說，測試治具 20 為自動功能測試設備(Auto Function Test Equipment)，其用以針對製造目標

裝置 10 的週邊輸入輸出接口進行測試。以製造目標裝置 10 為筆記型電腦之主機板的操作實例來說，測試治具 20 包括多個週邊匯流排測試單元，分別與製造目標裝置 10 中的多個週邊輸出輸入接口對應。在測試操作中，中央處理器及隨取記憶體係被配置於製造目標裝置 10 上，且測試治具 20 係被配置於製造目標裝置 10 上，使得測試治具 20 中之多個週邊匯流排測試單元分別與製造目標裝置 10 上之多個週邊輸出輸入接口耦接。這樣一來，使用者經由測試治具 20 上各個週邊匯流排測試單元，來對製造目標裝置 10 上各個週邊輸出輸入接口進行功能測試。

此外，測試治具 20 中之接點 N1 及 N2 與製造目標裝置 10 上對應至儲存電路 101 及目標燒錄電路 103 的走線有對應之空間關係。這樣一來，當測試治具 20 被配置於製造目標裝置 10 上時，測試治具 20 中之接點 N1 及 N2 亦透過諸如頂針、跳線或開關等實體路徑，分別耦接至儲存電路 101 及目標燒錄電路 103，其中製造系統 1 的方塊圖可如第 3 圖所示。

接著如步驟(b)，目標燒錄電路 103 判斷其中的韌體是否符合條件；若否，則執行步驟(c)，於其中目標燒錄電路 103 提供致能之控制訊號 Sc。致能之控制訊號 Sc 對應地導通開關電路 SW，並經由接點 N1、開關 SW 及接點 N2 形成通訊連結 C2 連接目標燒錄電路 103 及儲存電路 101。此外，致能之控制訊號 Sc 更控制週邊控制電路 105 切換至禁能狀態，使得週邊控制電路 105 與通訊連結 C1 之連接點為高阻抗狀態(High Impedance)。

舉例來說，此條件為目標燒錄電路 103 目前之韌體的總和檢查(Checksum)碼是否等於預設數值的條件。當目前之韌體的總和檢查碼不等於此預設數值時，表示目標燒錄電路 103 尚未完成韌體燒錄，而其目前的韌體例如為出廠預設版本。

之後如步驟(d)，目標燒錄電路 103 透過由接點 N1、開關 SW 及接點 N2 形成的通訊連結 C2 存取儲存電路 101，並根據其中之待燒錄韌體來進行韌體更新操作。

請參照第 4 圖，其繪示乃第 2 圖之韌體燒錄方法的詳細流程圖。相對地，當目標燒錄電路 103 中之韌體符合此條件(例如是目標燒錄電路 103 目前之韌體的總和檢查碼等於此預設數值)時，表示目標燒錄電路 103 已於先前的操作中完成韌體燒錄。據此，本實施例之韌體燒錄方法執行步驟(e)，於其中目標燒錄電路 103 提供非致能之控制訊號 Sc，以關閉開關電路 SW 並對應地中斷通訊連結 C2。此外，非致能之控制訊號 Sc 亦驅動週邊控制電路 105 切換至正常狀態，使得其可經由通訊連結 C1 存取儲存電路 101，並根據儲存電路 101 中之設定程式碼執行正常開機程序。

綜合以上，在應用自動功能測試設備來針對目標裝置 10 進行週邊輸出輸入接口進行功能測試的同時，本實施例之製造系統 1 更透過目標燒錄電路 103 來判斷其是否已經完成韌體燒錄動作；若否，目標燒錄電路 103 提供致能之控制訊號 Sc 來使週邊控制電路 105 對應至禁能狀態，並致能測試治具 20 所提供的通訊連結 C2，來根據儲存電路

101 中之待燒錄韌體來進行韌體更新操作。相對地，當目標燒錄電路 103 已經完成韌體燒錄動作時，其係提供非致能之控制訊號來使週邊控制電路 105 對應至正常狀態，並非致能其與儲存電路 101 間的通訊連結 C2。據此，本實施例之製造系統 1 可應用對應至週邊控制電路 105 的儲存電路 101 來儲存目標燒錄電路 103 的韌體，同時在執行週邊輸出輸入接口測試的同時，實現目標燒錄電路 103 的韌體燒錄操作。

請參照第 5 圖，其繪示乃第 2 圖之韌體燒錄方法的詳細流程圖。舉例來說，本實施例之韌體燒錄方法於步驟(d)之後更包括步驟(f)，於其中目標燒錄電路 103 再一次地判斷其更新後之韌體是否符合條件；若是，則終止本實施例之韌體燒錄方法。相對地，當目標燒錄電路 103 中更新後之韌體不符合此條件時，本實施例之韌體燒錄方法執行步驟(g)，於其中目標燒錄電路 103 觸發錯誤事件，以通知使用者目標燒錄電路 103 面臨韌體燒錄失敗的情形。

請參照第 6 圖，其繪示乃第 2 圖之韌體燒錄方法的詳細流程圖。舉例來說，本實施例之韌體燒錄方法於步驟(a)之前，更例如包括步驟(h)，於其中儲存電路 101 係被編程，以儲存同時儲存設定程式碼及待燒錄韌體。

本實施例之製造系統包括製造目標裝置及測試治具，製造目標裝置中設置有儲存電路、目標燒錄電路及週邊控制電路，其中儲存電路用以儲存目標燒錄電路的待燒錄韌體及週邊控制電路的設定程式碼。目標燒錄電路回應於供電事件為致能，並判斷其之韌體是否符合條件；若

否，則致能控制訊號以使週邊控制電路切換至禁能狀態。測試治具包括第一、第二接點及開關電路，測試治具回應於使用者操作事件被配置於製造目標裝置上，使第一及第二接點分別耦接至儲存電路及目標燒錄電路。開關電路跨接於第一及第二接點間，並回應於致能之控制訊號導通，以形成通訊連結連接目標燒錄電路及儲存電路。據此，目標燒錄電路可對應地存取儲存電路，以根據待燒錄韌體來更新韌體。換言之，本實施例之製造系統可在製造目標裝置的製造流程中，應用其之測試治具選擇性地提供連接目標燒錄電路及儲存電路的通訊連結，以根據儲存電路中的待燒錄韌體來對目標燒錄電路進行韌體燒錄操作。據此，據此，相較於傳統韌體燒錄方法，本實施例之製造系統及韌體燒錄方法具有可降低韌體燒錄工時及成本的優點。

綜上所述，雖然本發明已以實施例揭露如上，然其並非用以限定本發明。本發明所屬技術領域中具有通常知識者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾。

【圖式簡單說明】

第 1 圖繪示依照本發明實施例之觸控顯示面板的方塊圖。

第 2 圖繪示依照本發明實施例之韌體燒錄方法的流程圖。

第 3 圖繪示依照本發明實施例之觸控顯示面板的另一方塊圖。

第 4 圖繪示乃第 2 圖之韌體燒錄方法的詳細流程圖。

第 5 圖繪示乃第 2 圖之韌體燒錄方法的另一詳細流程圖。

第 6 圖繪示乃第 2 圖之韌體燒錄方法的再一詳細流程圖。

【主要元件符號說明】

1：製造系統

10：製造目標裝置

101：儲存電路

103：目標燒錄電路

105：週邊控制電路

C1、C2：通訊連結

20：測試治具

2：測試治具

N1、N2：接點

SW：

七、申請專利範圍：

1. 一種製造系統，包括：

一製造目標裝置，包括：

一儲存電路，儲存一設定程式碼及一待燒錄韌體；

一嵌入式控制器，判斷該嵌入式控制器之一韌體是否符合一條件，當該韌體不符合該條件時，該嵌入式控制器致能一控制訊號；

一週邊控制電路，經由一第一通訊連結與該儲存電路連接，該週邊控制電路更回應於致能之該控制訊號切換至一禁能狀態；以及

一測試治具，包括：

一第一接點及一第二接點，分別耦接至該儲存電路及該嵌入式控制器；及

一開關電路，跨接於該第一及該第二接點之間，該開關電路更回應於致能之該控制訊號為導通，以經由該第一及該第二接點形成一第二通訊連結連接該嵌入式控制器及該儲存電路；

其中，在該提供該控制訊號之後，該嵌入式控制器更經由該第二通訊連結存取該儲存電路，以根據該待燒錄韌體來更新該韌體。

2. 如申請專利範圍第1項所述之製造系統，其中當該韌體符合該條件時，該嵌入式控制器非致能該控制訊號，該開關電路回應於非致能之該控制訊號為斷路，以中斷該

嵌入式控制器及該儲存電路間之該第二通訊連結。

3. 如申請專利範圍第2項所述之製造系統，其中該週邊控制電路回應於非致能之該控制訊號切換至一正常狀態，以經由該第一通訊連結存取該儲存電路，並根據該設定程式碼執行開機程序。
4. 如申請專利範圍第1項所述之製造系統，其中在更新該韌體的操作之後，該嵌入式控制器更判斷更新後之該韌體是否符合該條件，當更新後之該韌體符合該條件時，該嵌入式控制器非致能該控制訊號。
5. 如申請專利範圍第4項所述之製造系統，其中當更新後之該韌體不符合該條件時，該嵌入式控制器觸發一錯誤事件。
6. 一種韌體燒錄方法，應用於一製造目標裝置中，該製造目標裝置包括一儲存電路、一嵌入式控制器及一週邊控制電路，該週邊控制電路經由一第一通訊連結與該儲存電路連接，該韌體燒錄方法包括：
 - (a) 提供一測試治具，其中該測試治具具有一第一接點、一第二接點及一開關電路，該開關電路跨接於該第一及該第二接點之間，且該第一及該第二接點分別耦接至該儲存電路及該嵌入式控制器；
 - (b) 判斷該嵌入式控制器的一韌體是否符合一條件；

(c) 當該韌體不符合該條件時，導通該開關電路以經由該第一及該第二接點形成一第二通訊連結連接該嵌入式控制器及該儲存電路，並使該週邊控制電路切換至一禁能狀態；以及

(d) 經由該第二通訊連結，根據該儲存電路中之一待燒錄韌體更新該韌體。

7. 如申請專利範圍第6項所述之韌體燒錄方法，更包括：

(e) 當該韌體符合該條件時，關閉該開關電路以中斷該嵌入式控制器及該儲存電路間之該第二通訊連結，並使該週邊控制電路切換至一正常狀態，以經由該第一通訊連結存取該儲存電路及根據該儲存電路中之一設定程式碼執行開機程序。

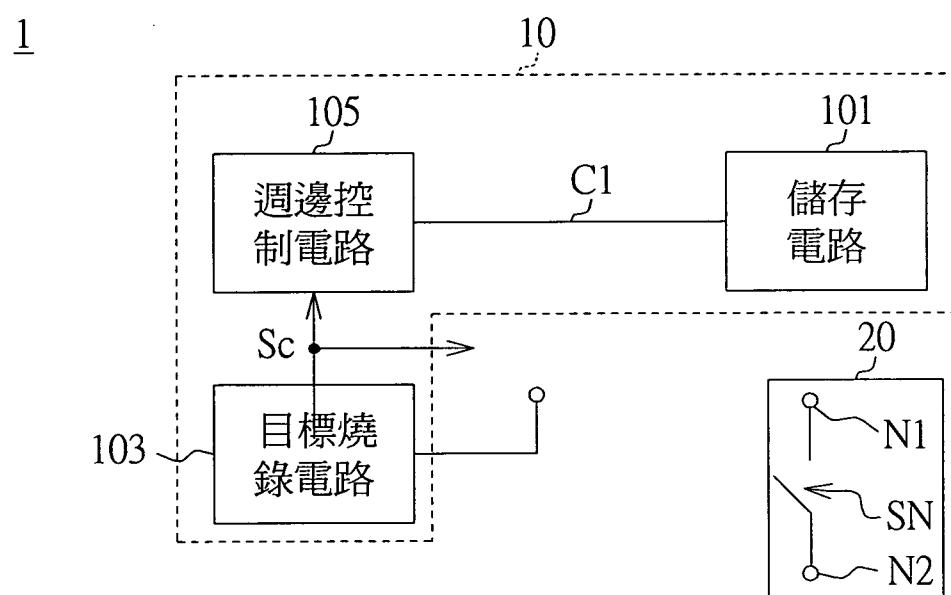
8. 如申請專利範圍第7項所述之韌體燒錄方法，其中於步驟(e)之後更包括：

(f) 判斷更新後之該韌體是否符合該條件；

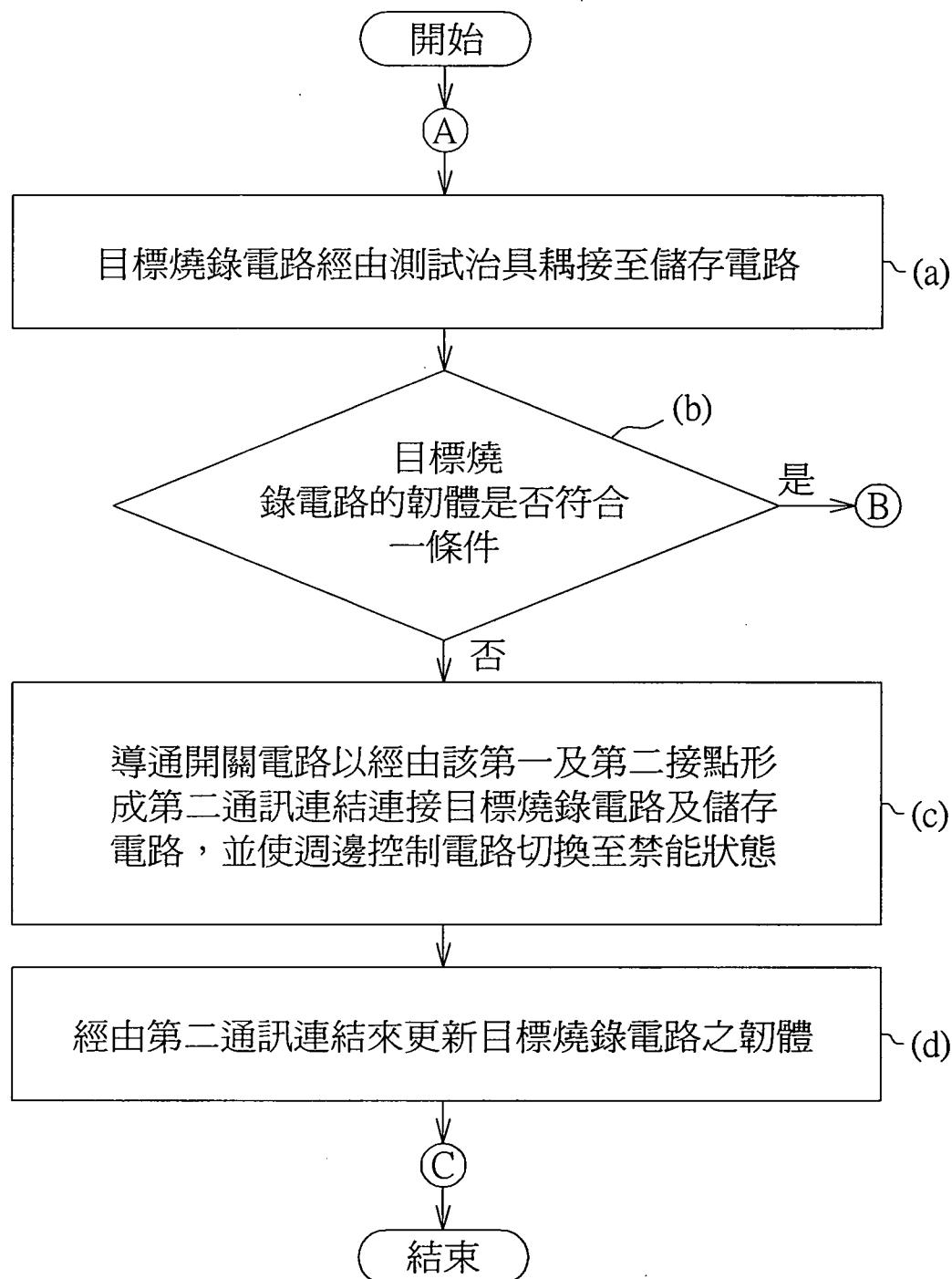
(g) 當更新後之該韌體不符合該條件時，觸發一錯誤事件。

9. 如申請專利範圍第6項所述之韌體燒錄方法，其中於步驟(a)之前更包括：

(h) 儲存一設定程式碼及該待燒錄韌體於該儲存電路中。



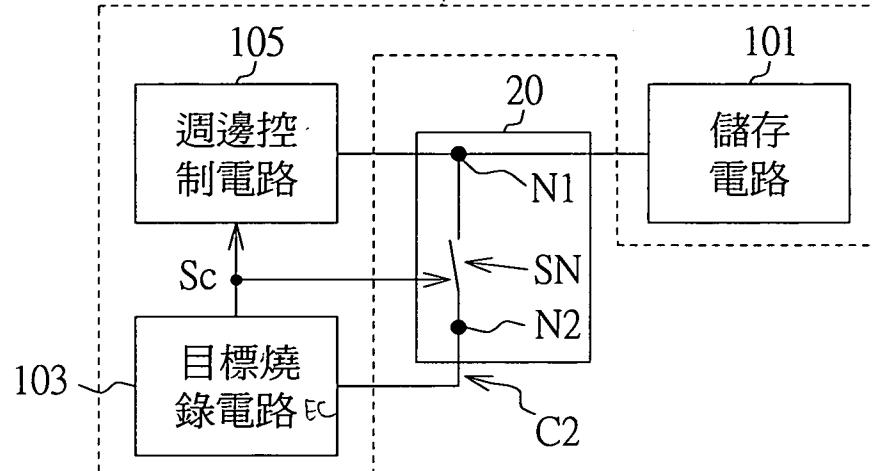
第 1 圖



第 2 圖

1

10



第 3 圖

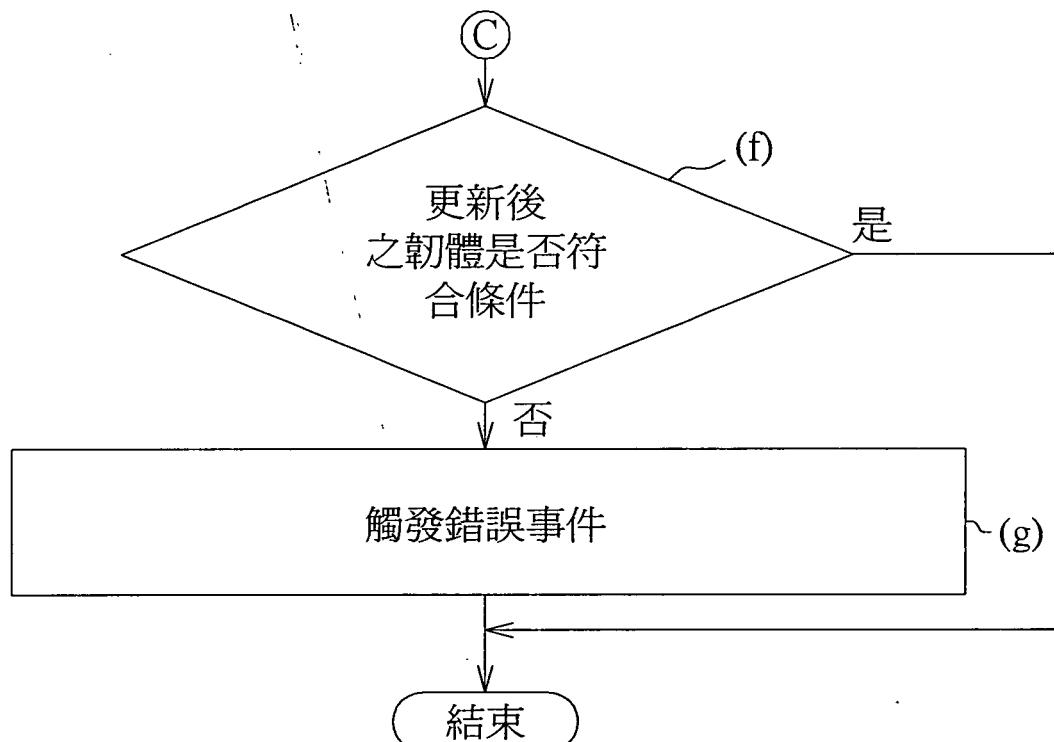
(B)

關閉開關電路以中斷第二通訊連結，
並使週邊控制電路切換至正常狀態，
以經由第一通訊連結存取儲存電路
及根據設定程式碼執行開機程序

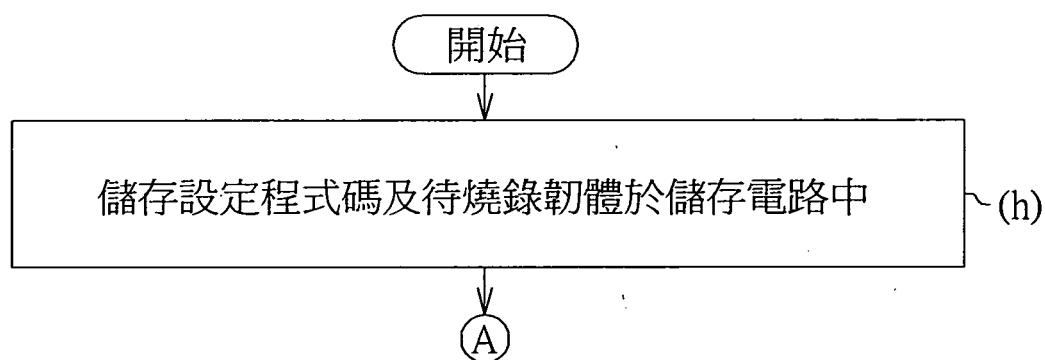
(e)

結束

第 4 圖



第 5 圖



第 6 圖