

(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION
EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la Propriété
Intellectuelle
Bureau international



(43) Date de la publication internationale
27 mars 2003 (27.03.2003)

PCT

(10) Numéro de publication internationale
WO 03/025942 A2

(51) Classification internationale des brevets⁷ :

G11C 11/15

(21) Numéro de la demande internationale :

PCT/FR02/03210

(22) Date de dépôt international :

19 septembre 2002 (19.09.2002)

(25) Langue de dépôt :

français

(26) Langue de publication :

français

(30) Données relatives à la priorité :

0112124

20 septembre 2001 (20.09.2001) FR

(71) Déposant (pour tous les États désignés sauf US) :
CENTRE NATIONAL DE LA RECHERCHE SCIENTIFIQUE [FR/FR]; 3, rue Michel-Ange, F-75794 PARIS (FR).

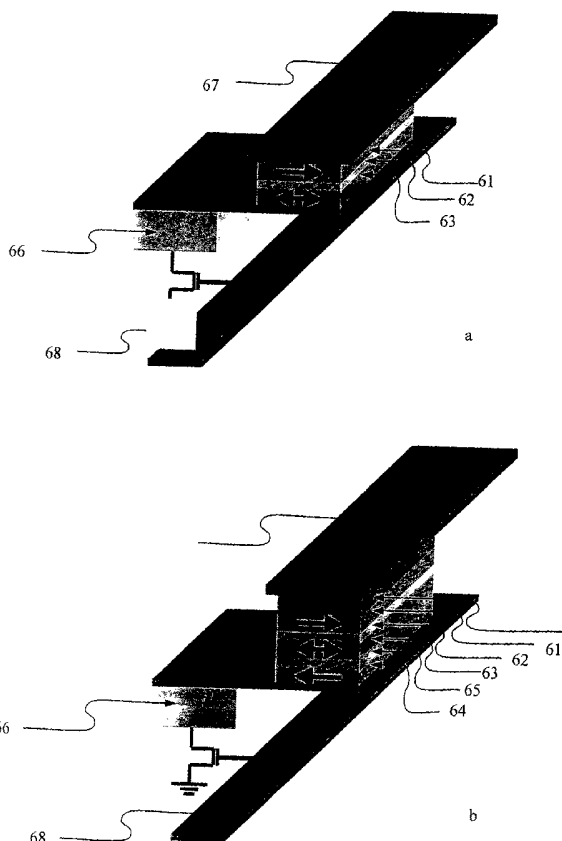
(72) Inventeurs; et

(75) Inventeurs/Déposants (pour US seulement) :
NOZIERES, Jean-Pierre [FR/FR]; 8, chemin de Vence, F-38700 CORENC (FR). **RANNO, Laurent** [FR/FR]; 15, rue de Boune, F-38000 GRENOBLE (FR). **CONRAUX, Yann** [FR/FR]; 15, rue Lafayette, F-38000 GRENOBLE (FR).

[Suite sur la page suivante]

(54) Title: MAGNETIC MEMORY WITH SPIN-POLARIZED CURRENT WRITING, USING AMORPHOUS FERROMAGNETIC ALLOYS, WRITING METHOD FOR SAME

(54) Titre : MEMOIRE MAGNETIQUE A ECRITURE PAR COURANT POLARISE EN SPIN, METTANT EN OEUVRE DES ALLIAGES AMORPHES FERRIMAGNETIQUES ET PROCEDE POUR SON ECRITURE



(57) Abstract: The invention concerns a magnetic memory, whereof each memory point consists of a magnetic tunnel junction (60), comprising: a magnetic layer, called trapped layer (61), whereof the magnetization is rigid; a magnetic layer, called free layer (63), whereof the magnetization may be inverse; and insulating layer (62), interposed between the free layer (73) and the trapped layer (71) and respectively in contact with said two layers. The free layer (63) is made with an amorphous or nanocrystallized alloy based on rare earth or a transition metal, the magnetic order of said alloy being of the ferromagnetic type, said free layer having a substantially planar magnetization.

(57) Abrégé : Cette mémoire magnétique, dont chaque point mémoire est constitué d'une jonction tunnel magnétique (60), comprend : une couche magnétique, dite couche piégée (61), dont l'aimantation est rigide ; une couche magnétique, dite couche libre (63), dont l'aimantation peut être inversée ; une couche isolante (62), interposée entre la couche libre (73) et la couche piégée (71) et au contact respectif de ces deux couches, la couche libre (63) est réalisée en un alliage amorphe ou nanocristallisé à base de terre rare et d'un métal de transition, l'ordre magnétique dudit alliage étant de type ferrimagnétique, ladite couche libre ayant son aimantation essentiellement planaire.

WO 03/025942 A2



(74) **Mandataires :** VUILLERMOZ, Bruno etc.; Cabinet Laurent & Charras, 20, rue Louis Chirpaz, BP 32, F-69131 ECULLY (FR).

(81) **États désignés (national) :** AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, OM, PH, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) **États désignés (régional) :** brevet ARIPO (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), brevet

eurasien (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), brevet européen (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, SK, TR), brevet OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

Publiée :

— sans rapport de recherche internationale, sera republiée dès réception de ce rapport

En ce qui concerne les codes à deux lettres et autres abréviations, se référer aux "Notes explicatives relatives aux codes et abréviations" figurant au début de chaque numéro ordinaire de la Gazette du PCT.

MEMOIRE MAGNETIQUE A ECRITURE PAR COURANT POLARISE EN SPIN, METTANT EN ŒUVRE DES ALLIAGES AMORPHES FERRI-MAGNETIQUES ET PROCEDE POUR SON ECRITURE

5 **Domaine technique**

La présente invention se rattache au domaine des mémoires magnétiques, et notamment des mémoires magnétiques à accès aléatoire non volatiles permettant le stockage et la lecture de données dans les systèmes électroniques. Plus précisément, elle concerne les mémoires à accès aléatoire magnétiques, appelées M-RAM,
10 constituées d'une jonction tunnel magnétique.

Etat Antérieur de la technique

Les mémoires basées sur l'état de charge d'une capacité (DRAM, SRAM, FLASH) deviennent de plus en plus sensibles aux radiations ionisantes (telles que par exemple
15 les rayons cosmiques) au fur et à mesure que la dimension des transistors élémentaires se réduit. Par ailleurs, les mémoires à base de ferroélectriques (FRAM) présentent de sérieux problèmes de vieillissement. Les développements récents dans le domaine de la magnéto-électronique ont permis de concevoir un nouveau type de mémoire, basé sur la magnétorésistance de jonctions magnétiques. En d'autres termes, leur principe
20 de fonctionnement ne repose plus sur le stockage d'une charge électrique, mais sur l'orientation relative de l'aimantation des éléments qui la constituent. Ces mémoires magnétiques à accès aléatoire (Magnetic Random Access Memories - MRAM) présentent de nombreux atouts : rapidité (quelques nanosecondes de durée d'écriture et de lecture), non volatilité, absence de fatigue à la lecture et à l'écriture, insensibilité
25 aux radiations ionisantes. Elles sont susceptibles dans un premier temps, de remplacer les mémoires flash et, à plus long terme, les DRAM et SRAM pour devenir une mémoire universelle.

Dans les premières mémoires magnétiques, le point mémoire était constitué d'un
30 élément dit à magnétorésistance géante, formé d'un empilement de plusieurs couches métalliques alternativement magnétiques et non magnétiques. Une description détaillée de ce type de structures peut être trouvée dans les documents US-A-4 949 039 et US-A-5 159 513 pour les structures de base, et dans le document US-A-5 343 422 pour la réalisation d'une mémoire RAM à partir de ces structures de base. Ce type
35 de mémoire, de part son architecture, permet la réalisation de mémoires non volatiles avec une technologie simple, mais de capacité limitée. En effet, le fait que les éléments

mémoire soient connectés en série le long de chaque ligne limite la possibilité d'intégration, puisque le signal est de plus en plus faible lorsque le nombre d'éléments augmente.

5 Les structures les plus prometteuses utilisent pour chaque point mémoire une jonction tunnel magnétique, appelée par la suite Magnetic Tunnel Junction - MTJ, et composées dans leur forme la plus simple, de deux couches magnétiques de coercitivités différentes, séparées par une mince couche isolante. Une description de ces structures est donnée dans la publication Physics Letters volume 54A (1975) page 225, ou plus
10 récemment dans les publications Journal of Magnetism and Magnetic Materials volume 139 (1995) page L139 et Physical Review Letters volume 74 (1995) page 3273. L'utilisation de ces structures pour la fabrication de MRAM a été décrite initialement dans le document US-A-5 640 343.

15 L'architecture la plus prometteuse pour l'instant semble être celle décrite dans le document US-A-6 021 065 et dans la publication Journal of Applied Physics volume 81 (1997) page 3758, et dont le principe est représenté schématiquement sur la figure 1. Comme on peut le voir sur la figure 1, chaque élément ou point mémoire (10) est constitué de l'association d'un transistor CMOS (12) et d'une jonction MTJ (11). La dite
20 jonction (11) comporte au moins une couche magnétique (20), dite couche libre, une fine couche isolante (21) et une couche magnétique (22), dite couche piégée. Préférentiellement mais de manière non limitative, les deux couches magnétiques sont réalisées à base des métaux 3d (Fe, Co, Ni) et leurs alliages, et la couche isolante est constituée d'alumine (Al_2O_3). Préférentiellement, la couche magnétique (22) est
25 couplée à une couche antiferromagnétique (23), dont la fonction est de piéger la couche (22), afin que son aimantation ne bascule pas lors de l'écriture. Préférentiellement aussi, la couche (22) peut être elle-même formée de plusieurs couches, ainsi que le décrit par exemple le document US-A-5 583 725 pour former une couche dite anitferromagnétique synthétique. Toutes ces variantes, ainsi que d'autres, sont bien
30 connues de l'homme de métier.

L'architecture comporte en outre trois niveaux de lignes. Les deux niveaux de lignes (14) (word line) et (15) (bit line), généralement disposés à 90° l'un par rapport à l'autre, sont destinés à acheminer des impulsions électriques propres à créer un champ

magnétique permettant la commutation de l'aimantation de la couche (20) lors du processus d'écriture. Ces impulsions de champ sont produites en envoyant des impulsions de courant courtes (typiquement 2 à 5 nanosecondes) et d'intensité de l'ordre de 10 mA le long des lignes (14) et (15). L'intensité de ces impulsions et leur synchronisation sont ajustées de sorte que seule l'aimantation du point mémoire se trouvant à la croisée de ces deux lignes peut commuter. Un niveau de ligne additionnel (16) (control line) est destiné à commander l'ouverture ou la fermeture du canal des transistors (12) pour pouvoir adresser chaque élément mémoire individuellement lors de la lecture. Les transistors (12) sont utilisés comme des interrupteurs.

En mode écriture, le transistor (12) sélectionné est en mode bloqué ou OFF, aucun courant ne le traverse. On envoie une impulsion de courant I dans les deux lignes (14) et (15) correspondant au point mémoire (10) sélectionné. L'amplitude de l'impulsion de courant I est telle que le champ magnétique créé ne soit pas suffisant pour faire basculer les points mémoire sur les lignes (14) ou (15), sauf à l'intersection des dites lignes (14) et (15), où la contribution conjointe des deux lignes est suffisante pour faire basculer l'aimantation de la couche (20) du point mémoire.

En mode lecture, le transistor (12) est en mode saturé ou ON par l'envoi d'une impulsion de courant positive dans sa base à travers la ligne de commande (16), le courant qui le traverse est maximum. Un courant de mesure est ensuite envoyé dans la ligne (14), qui ne peut traverser que le seul point mémoire dont le transistor (12) est en position ON. Par ce courant, on effectue une mesure de la résistance de la jonction (11) du point mémoire (10) sélectionné. Par comparaison avec un point mémoire référence qui n'est pas décrit ici, l'état correspondant du point mémoire (10) (1 ou 0) est ainsi déterminé.

En décrivant le mécanisme d'écriture de ces points mémoire, on comprend clairement les limites de cette architecture :

- L'écriture étant assurée par un champ magnétique extérieur, elle est assujettie à la valeur du champ de retournement individuel de chaque point mémoire. Si la fonction de distribution des champs de retournement pour l'ensemble des points mémoire est large (en effet, elle n'est pas uniforme en raison des contraintes de fabrication), il est nécessaire que le champ magnétique sur le point mémoire

sélectionné soit supérieur au champ de retournement le plus élevé de la dite fonction de distribution, au risque de renverser accidentellement certains points mémoire situés sur la ligne et ou la colonne correspondante, dont le champ de retournement, situé dans la partie basse de la distribution, est plus faible que le champ magnétique généré par la ligne ou la colonne seule. Inversement, si l'on souhaite s'assurer qu'aucun point mémoire ne soit écrit par une ligne ou une colonne seule, il faut limiter le courant d'écriture de façon à ne jamais dépasser pour ces points mémoire le champ magnétique correspondant à la partie basse de la distribution, au risque de ne pas écrire le point mémoire sélectionné à l'intersection desdites lignes et colonnes, si son champ de retournement est dans la partie haute de la distribution. En d'autres termes, cette architecture à sélection par champ magnétique à l'aide de lignes et de colonnes de conducteurs peut facilement conduire à des erreurs d'adressage à l'écriture. Compte tenu de ce qu'il est attendu que la fonction de distribution des champs de retournement des points mémoire soit d'autant plus large que leur dimension est faible, puisque c'est la géométrie des points mémoire (forme, irrégularités, défauts) qui domine le renversement de l'aimantation, cet effet ne pourra qu'empirer dans les générations de produits futures.

- Etant entendu qu'en général la valeur moyenne du champ de retournement augmente lorsque la taille des points mémoire diminue, un courant d'autant plus important est attendu dans les générations de produits futures. En conséquence, la puissance électrique requise pour le fonctionnement de ces mémoires sera d'autant plus grande que l'intégration sera poussée.
- Le mode d'écriture par deux lignes de courant orientées à 90° décrit ci-dessus nécessite trois niveaux de lignes. En particulier la ligne de commande du transistor doit être décalée de la ligne de courant inférieure (requis pour l'écriture), ce qui minimise les possibilités d'intégration.
- Enfin, ce mode d'écriture ne permet d'écrire qu'un seul point mémoire à la fois pour minimiser le risque d'erreur d'adressage.

Une alternative à cette architecture a été proposée. Elle consiste à adresser à l'écriture les points mémoire non plus par un champ magnétique extérieur, mais par un courant électrique polarisé en spin. En effet, il a été prédit dans la publication Journal of

Magnetism and Magnetic Materials volume 159 (1996) page L1, qu'un courant polarisé en spin était capable de provoquer une précession, voire un renversement de l'aimantation par transfert du moment angulaire de spin entre les porteurs polarisés et le moment magnétique du système. Plus récemment, cet effet a été démontré expérimentalement dans des structures entièrement métalliques de taille réduite (<100 nm), comme décrit dans la publication Science volume 285 (1999) page 867. Enfin, l'utilisation de cette technique pour les mémoires magnétiques a été décrite dans le document US-A-5 695 864. Comme on peut le voir sur la figure 2, dans cette architecture, le point mémoire (30) comporte une jonction MTJ (31) et un transistor CMOS (32), mais il n'y a plus que deux niveaux de ligne (33) et (34), la ligne (33) correspondant à l'amenée de courant pour la lecture et l'écriture, et la ligne (34) à la commande du transistor qui permet d'adresser chaque point mémoire (30) individuellement. Les transistors (32) sont utilisés comme des interrupteurs.

La MTJ (31) est formée, comme dans l'état antérieur de la technique décrit précédemment, d'une couche magnétique (40), dite couche libre, d'une fine couche isolante (41) et une couche magnétique (42), dite couche piégée, et d'une couche antiferromagnétique (43), dont la fonction est de piéger l'aimantation de la couche (42) dans une direction fixe. Avantagusement, une couche magnétique additionnelle (44) de polarisation du courant d'écriture peut être rajoutée du côté couche magnétique (40), séparée de cette dernière par une couche non magnétique de faible résistivité (45).

En mode lecture, le système fonctionne comme dans l'état antérieur de la technique, à savoir que le transistor (32) correspondant au point mémoire (30) à adresser est en mode saturé ou ON par l'envoi d'une impulsion de courant positive dans la base à travers la ligne de commande (34). Un courant de mesure de faible intensité est ensuite envoyé dans la ligne (33), qui ne peut traverser que le seul point mémoire dont le transistor (34) est en position ON. Par ce courant, on effectue une mesure de la résistance de la jonction (31) du point mémoire (30) sélectionné. Par comparaison avec un point mémoire référence qui n'est pas décrit ici, l'état correspondant du point mémoire (30) (1 ou 0) est ainsi déterminé.

En mode écriture le fonctionnement est radicalement différent de l'état antérieur de la technique décrit précédemment. Le transistor (32) sélectionné est en mode saturé ou

ON par l'envoi d'une impulsion de courant dans la ligne (34). Un courant d'écriture de forte intensité est envoyé par la ligne (33), de façon à ne traverser que le point mémoire (30) sélectionné. Le courant d'écriture est polarisé au passage de la couche magnétique (42) (ou (44)) selon le sens de passage du courant de sorte que les spins des électrons pénétrant la couche magnétique (40) sont majoritairement orientés dans la direction de l'aimantation de la couche (42) (ou (44)). Lorsque l'amplitude de ce courant fortement polarisé en spin est suffisante, l'aimantation de la couche magnétique (40) est renversée. L'écriture par courant polarisé en spin étant, par nature, limitée à un point mémoire, puisque seul le point mémoire dont le transistor est en mode saturé ou « ON » est traversé par le courant d'écriture, les erreurs d'adressage sont intrinsèquement impossibles. Ce mode d'écriture est donc bien plus reproductible que le procédé décrit dans l'état antérieur de la technique. Autre avantage de cette technique, d'après les modèles théoriques en vigueur à ce jour la densité de courant nécessaire au renversement de l'aimantation du point mémoire n'est plus assujettie au champ de retournement (H_c), propriété extrinsèque du matériau, donc dépendant de sa géométrie et de la présence éventuelle de défauts, mais à l'anisotropie magnétique (H_k) du point mémoire, propriété intrinsèque du matériau donc a priori beaucoup plus facilement contrôlable. En particulier, elle est indépendante de la taille et de la forme du point mémoire, donc la densité de courant critique reste constante quand la taille du point mémoire décroît, comme attendu dans les générations de produits futures, contrairement à l'état antérieur de la technique utilisant un champ magnétique généré par des lignes de courant, où le courant nécessaire à l'écriture, donc la consommation, augmente avec la diminution de la taille du point mémoire. Enfin, il est possible d'écrire plusieurs points mémoire à la fois, ce qui facilite la vitesse de transfert de données.

Malheureusement, cette architecture possède encore à ce jour une sérieuse limitation. En effet, le renversement d'aimantation par injection de courant polarisé nécessite des densités de courant importantes, ce qui n'est pas un problème pour des structures entièrement métalliques, hormis une consommation électrique importante, mais qui conduit dans des structures tunnel de type MTJ à des tensions aux bornes de la jonction qui sont supérieures aux tensions de claquage usuelles (1 V environ, selon l'épaisseur de la couche d'isolant (41)). La raison principale est donnée par la relation (1) issue de

la publication Journal of Magnetism and Magnetic Materials 159 (1996) L1 qui exprime le courant critique en fonction des autres paramètres de la structure :

$$J_c = \frac{\alpha}{\eta} \frac{2e}{\hbar} t H_k M_s \left(1 \pm \frac{2\pi M_s}{H_k} \right) \quad (1)$$

5 où α est le coefficient d'amortissement, η est le facteur de polarisation de spin, t est l'épaisseur de couche magnétique, H_k est le champ d'anisotropie magnétique uniaxiale et M_s est l'aimantation de la couche magnétique. Dans cette formule le terme $2\pi M_s$, qui correspond au terme de champ démagnétisant de la couche magnétique (40), augmente considérablement la densité de courant requise pour observer le renversement
10 d'aimantation. On peut comprendre son influence en considérant que lors du renversement de l'aimantation de la couche (40), celle-ci va précesser sur un cône autour de sa direction initiale et donc pour cela sortir du plan de la couche. Au champ de renversement, cette précession est telle que l'aimantation de la couche (40) est quasi perpendiculaire au plan des couches, ce qui est d'autant plus difficile que le champ
15 démagnétisant est grand.

L'objet de la présente invention est précisément de diminuer fortement la densité de courant requise à l'écriture, de façon à éviter le claquage électrique et à minimiser la consommation électrique de la mémoire.

20

Descriptif de l'invention

L'invention propose une structure de type MTJ qui minimise le champ démagnétisant afin d'abaisser au maximum la densité de courant seuil requise pour l'écriture. Pour cela elle vise à remplacer les couches ferromagnétiques usuelles (20, 22) et (40, 42) comme
25 décrit dans les figures 1 et 2, basées sur des métaux 3d (Fe, Co, Ni) et leurs alliages par des alliages amorphes à base de terres rares et de métaux de transition, appelés alliages amorphes ferrimagnétiques (AAF) par la suite.

Elle propose donc une mémoire magnétique, dont chaque point mémoire est constitué
30 d'une jonction tunnel magnétique, comprenant :

- une couche magnétique, dite couche piégée, dont l'aimantation est rigide,
- une couche magnétique, dite couche libre, dont l'aimantation peut être inversée,
- une couche isolante, interposée entre la couche libre et la couche piégée et au contact respectif de ces deux couches.

Selon l'invention, la couche libre est réalisée en un alliage amorphe ou nanocristallisé à base de terre rare et d'un métal de transition, l'ordre magnétique dudit alliage étant de type ferrimagnétique, ladite couche libre étant à aimantation sensiblement planaire.

- 5 Par aimantation planaire, on sous-tend que le moment magnétique est situé dans le plan de la couche considérée, ou sensiblement situé dans ce plan, un angle de 10 à 30° par rapport audit plan étant considéré comme englobé dans cette définition.

- 10 Selon l'invention, l'écriture des points mémoire est réalisée par l'injection d'un courant électrique par le biais d'un conducteur électrique placé sur chacun desdits points mémoire, les électrons dudit courant étant polarisé en spin par le biais de la couche piégée.

- 15 La manière dont l'invention peut être réalisée, et les avantages qui en découlent ressortiront mieux des exemples de réalisation qui suivent, donnés à titre indicatif et non limitatif à l'appui des figures annexées

Description sommaire des figures

- 20 La figure 1, déjà décrite, est une représentation schématique de l'architecture d'une mémoire magnétique de l'état antérieur de la technique, dont les points mémoire sont constitués par une MTJ.

La figure 2 est une représentation schématique analogue de la figure 1, d'une mémoire magnétique mettant en œuvre l'écriture par courant polarisé de la présente invention.

- 25 La figure 3a est une représentation schématique de l'aimantation d'un AAF.

La figure 3b est une courbe représentant la variation de l'aimantation d'un AAF en fonction de la température.

La figure 4a est une représentation schématique d'une mémoire magnétique conforme à une première forme de réalisation de l'invention.

- 30 La figure 4b est une représentation schématique d'une mémoire magnétique conforme à une seconde forme de réalisation de l'invention.

La figure 5 est une représentation schématique plus détaillée du point mémoire (60) de la figure 4a.

Description détaillée de l'invention

Ainsi que brièvement rappelé ci-dessus, le fonctionnement de la mémoire conforme à l'invention repose sur la mise en œuvre de matériaux AAF et des propriétés spécifiques qui y sont associées. Il va donc être tout d'abord rapidement détaillé ces phénomènes :

5 Ainsi qu'on peut l'observer sur la figure 3a, l'aimantation macroscopique (50) d'une couche (55) d'un AAF peut être décomposée en deux contributions, une contribution due au sous réseau des atomes de terre rare (51), et une contribution due au sous réseau des atomes de métal de transition (52). De façon schématique, l'aimantation macroscopique (50) résulte de la somme vectorielle des aimantations des deux sous
10 réseaux (51) et (52).

Par ailleurs, les aimantations du sous réseau de terre rare (51) et du sous réseau du métal de transition (52) sont fortement couplées entre elles, résultant en un comportement conjoint lors du renversement de l'aimantation macroscopique (50) ou
15 de la réorientation par une excitation sélective de l'un des sous réseaux (51) et (52).

En outre, lorsque la nature chimique et la composition relative de la terre rare et du métal de transition sont judicieusement choisies, l'ordre magnétique est de type ferri-magnétique, c'est à dire que l'aimantation du sous-réseau des atomes de terre rare (51)
20 pointe dans une direction tandis que l'aimantation du sous réseau des atomes de métal de transition (52) pointe dans la direction opposée. Comme on peut le voir sur la figure 3a, si la valeur absolue des aimantations (51) et (52) des deux sous-réseaux n'est pas égale, le moment magnétique macroscopique (50) de l'ensemble de l'AAF est non nul.

25 Par ailleurs, comme on le voit sur la figure 3b, les variations en température des aimantations (51) du sous réseau de la terre rare, et (52) du métal de transition sont très différentes, conduisant à une variation avec la température de l'importance relative des contributions des deux sous réseaux à l'aimantation macroscopique résultante. En règle générale, l'aimantation du sous réseau de terre rare (51) décroît plus vite que
30 l'aimantation du sous réseau de métal de transition (52). Lorsque la nature chimique et la composition relative de la terre rare et du métal de transition sont judicieusement choisies, pour que les aimantations (51) et (52) des deux sous-réseaux soient antiparallèles, il existe une température, appelée température de compensation (53), à laquelle ces deux aimantations sont parfaitement compensées, c'est à dire qu'elles sont

égales en amplitude et opposées en signe, donc l'aimantation macroscopique (50) résultante est nulle. En dessous de la température de compensation, le sous réseau de terre rare (51) domine et définit la direction de l'aimantation macroscopique (50). Au-dessus de la température de compensation, le sous réseau de métal de transition (52)

5 domine et détermine la direction de l'aimantation macroscopique (50).

Par ailleurs, à la température de compensation (53), le champ coercitif diverge et tend vers l'infini. De part et d'autre de la température de compensation, le champ coercitif décroît d'autant plus rapidement que la température est proche de la température de

10 compensation (53).

Par ailleurs, les électrons contribuant à l'aimantation du sous réseau de métal de transition (52) sont principalement les électrons de conduction (électrons 3d), c'est à dire les électrons qui participent au transport du courant électrique. Par contre, les

15 électrons responsables de l'aimantation du sous réseau de terre rare (51) sont les électrons des niveaux de cœur (électrons 4f), qui sont localisés et fortement écrantés par les autres électrons du système.

Enfin, les propriétés intrinsèques de ces AAF (aimantation macroscopique, anisotropie magnétique, champ coercitif) peuvent être très facilement contrôlées par la nature chimique des éléments mis en jeu et leurs concentrations respectives. On peut également pour cela rajouter des faibles quantités d'éléments de substitution, en général des métaux de transition, des métaux réfractaires ou des terres rares, comme par exemple mais de manière non limitative du Mo, Ta, Nb, Zr, Pt, Dy et Sm. Ces

20 ajustements permettent en particulier d'obtenir des matériaux à aimantation planaire comme cela est requis pour la couche libre des structures décrites dans la présente invention.

Parmi les AAF envisagés dans la présente invention, on trouve de manière

30 préférentielle mais non limitative l'alliage amorphe de Gadolinium (Gd) et de Cobalt (Co), par exemple mais de manière non limitative avec la composition $Gd_{30}Co_{70}$, qui associe un ordre ferrimagnétique, une faible anisotropie magnétocristalline, et lorsque la composition est judicieusement choisie une température de compensation proche de la température de fonctionnement de la mémoire.

Comme on peut le voir sur la figure 4a, le point mémoire de la mémoire conforme à l'invention est formé d'une MTJ (60) comportant au moins une couche magnétique (61), dont l'aimantation est piégée, une couche isolante (62), et une couche d'alliage AAF (63), dont on souhaite renverser l'aimantation pour écrire le point mémoire (60).

5 Une ligne d'amenée de courant (67) est placée sur le point mémoire (60) et un transistor (66), commandé par la ligne de courant (68), est placé sous le point mémoire (60) comme dans l'état antérieur de la technique.

Avantageusement comme on peut le voir sur la figure 4b une couche
10 antiferromagnétique (69) est placée sur la couche piégée (61) pour bloquer son aimantation.

En outre, comme on peut également l'observer sur la figure 4b, une couche magnétique de polarisation (64) additionnelle est placée sous la couche (63), dont elle est séparée
15 par une couche métallique non magnétique (65), par exemple de l'or. Cette couche de polarisation additionnelle (64), par exemple réalisée à base d'un alliage de Terbium et de Cobalt, peut posséder une aimantation parallèle ou perpendiculaire au plan des couches constitutives de la MTJ (60). Cette couche est également destinée à assurer la polarisation en spin des impulsions de courant lors de l'écriture, lorsque celles-ci sont
20 acheminées par la ligne de courant inférieure, notamment par le conducteur (68) relié au transistor (66).

Avantageusement la couche magnétique (61) peut être formée d'un alliage AAF, identique ou différent de la couche (63) dont le champ de retournement est grand, par
25 exemple un alliage à base de Terbium et de Cobalt. La nature chimique des couches (64) et (65) importe peu dans le fonctionnement du système.

Le processus d'écriture peut être décrit de la façon suivante comme on peut le voir sur la figure 5 qui est une vue agrandie du point mémoire (60) de la figure 4a.

30

Un courant d'écriture (80) de forte amplitude est injecté dans la MTJ (60). En traversant la couche (61), le courant (80) est fortement polarisé en spin lorsqu'il pénètre dans la couche (63) dont on souhaite renverser l'aimantation. Compte tenu de la nature spécifique des propriétés électroniques de la couche (63) décrites précédemment, les
35 électrons injectés par le courant d'écriture (80), fortement polarisés en spin, vont

interagir principalement avec le sous réseau du métal de transition (72), résultant en un transfert du moment angulaire de spin entre les porteurs polarisés du courant injecté (80) et le moment magnétique des atomes dudit sous réseau de métal de transition (72). En raison de la nature fortement écrantée des électrons responsables du magnétisme dans le sous réseau des atomes de terre rare (71), l'interaction du courant d'écriture (80) avec lesdits électrons est très faible. En conséquence, le courant injecté (80) ne voit principalement qu'une seule direction de l'aimantation dans la couche (63), celle du sous réseau des atomes de transition (72), ce qui permet le renversement dudit sous réseau si les conditions nécessaires d'amplitude et de durée dudit courant (80) sont respectées. En raison du couplage important existant entre les sous réseaux (71) et (72), le sous réseau (71), bien que peu excité par le courant injecté (80), suit le sous réseau (72) ce qui permet le renversement complet de l'aimantation de la couche (63).

Il convient de préciser que l'aimantation de la couche de polarisation (64) peut être essentiellement dans le plan ou perpendiculaire au plan. Selon les modèles en vigueur, si l'aimantation est dans le plan, l'aimantation de la couche libre (63) va précesser autour de l'axe défini par la direction du spin des électrons injectés dans la couche libre, puis s'amortir parallèlement à cette direction. La durée de pulse de courant doit alors être suffisamment longue pour permettre à cette précession puis à cet amortissement de s'effectuer. Si l'aimantation de la couche de polarisation est perpendiculaire au plan, l'aimantation de la couche libre va alors précesser autour d'un axe perpendiculaire au plan des couches c'est à dire en restant dans le plan de ladite couche libre. Si l'on veut que l'aimantation de la couche libre commute dans son plan de 180°, il faut alors ajuster la durée du pulse de courant d'écriture pour que l'aimantation n'effectue qu'une demi rotation de précession dans son plan.

A la lecture, un courant de mesure (81) de faible amplitude est injecté dans la MTJ (60) et la valeur de sa résistance est lue par comparaison à une cellule de référence, qui n'est pas décrite sur la figure 3, comme dans l'état antérieur de la technique. Ici encore la nature spécifique des propriétés électroniques des AAF est mise à profit : Pour les mêmes raisons que discuté précédemment, la diffusion des électrons injectés par le courant de lecture (81) est très majoritairement liée au sous réseau des atomes de transition (72), permettant de différencier l'état du point mémoire (60) selon que

l'aimantation du sous réseau (72) pointe dans une direction ou dans la direction opposée. Par ailleurs, la forte résistance électrique de la couche (63), liée à sa nature amorphe, n'est pas un obstacle dans la géométrie utilisée, puisqu'il est connu de l'homme de métier que la magnétorésistance tunnel est essentiellement liée aux interfaces des couches magnétiques (61) et (63) avec la couche isolante (62), donc aux quelques plans atomiques de part et d'autre des dites interfaces.

On comprend ainsi tout l'intérêt de l'invention, puisque le système obtenu permet l'écriture par un courant polarisé en spin tout en conservant une aimantation macroscopique faible, donc une valeur absolue dudit courant d'écriture réduite. La valeur de ladite aimantation macroscopique pouvant être contrôlée facilement par la nature chimique et/ou la composition des alliages AAF utilisés, le courant d'écriture peut être ajusté à volonté. En particulier, il peut être choisi tel que la tension aux bornes de la MTJ ne dépasse pas une valeur critique préalablement déterminée.

Avantageusement, la forte résistivité des AAF peut être mise à profit pour réduire encore le courant d'écriture en utilisant le chauffage local induit par la conjonction du courant d'écriture et de la dite forte résistivité. Si l'AAF a été judicieusement choisi, un tel chauffage permet de réduire localement la contribution relative du sous réseau de terre rare (71) par rapport au sous réseau de métal de transition (72), d'une part, et de diminuer le champ de retournement dudit sous réseau de métal de transition, d'autre part.

Avantageusement la couche magnétique (61) peut être choisie en alliage AAF, préférentiellement en alliage AAF de fort champ de retournement pour s'affranchir de la nécessité de la couche de piégeage (69). De façon préférentielle mais non limitative la couche (61) peut être formée d'un alliage de terbium et de cobalt, ou d'un alliage de samarium et de cobalt.

On conçoit dès lors, que par la mise en œuvre d'AAF présentant un faible moment magnétique à la température de fonctionnement de la mémoire, que l'on peut contrôler à volonté en jouant sur la concentration des constituants respectifs dudit AAF et sur la température de fonctionnement du point mémoire, il devient possible de diminuer de manière significative la densité de courant appliquée lors de l'écriture sans risque de

claquage de la jonction tunnel magnétique. De fait, on peut utiliser l'écriture par courant polarisé en spin et bénéficier des avantages qui y sont associés :

- 5 - suppression de l'une des lignes de courant, et corollairement positionnement du transistor de sélection sous le point mémoire, aboutissant à un degré d'intégration accru.
 - adressage individuel desdits points mémoire, supprimant tout risque d'erreur d'adressage, ce que l'on ne pouvait faire avec la technologie standards de conducteurs croisés.
- 10 De plus, la mise en œuvre d'une couche libre à aimantation planaire, c'est à dire dans le plan de la couche, permet de réduire la durée du pulse pour l'écriture, optimisant de la sorte la rapidité d'écriture de ce type de mémoire.

REVENDICATIONS

1. Mémoire magnétique, dont chaque point mémoire est constitué d'une jonction tunnel magnétique (60), comprenant :

- 5
- une couche magnétique, dite couche piégée (61), dont l'aimantation est rigide ;
 - une couche magnétique, dite couche libre (63), dont l'aimantation peut être inversée ;
 - une couche isolante (62), interposée entre la couche libre (73) et la couche piégée (71) et au contact respectif de ces deux couches ,
- 10

caractérisée en ce que la couche libre (63) est réalisée en un alliage amorphe ou nanocristallisé à base de terre rare et d'un métal de transition, l'ordre magnétique dudit alliage étant de type ferrimagnétique, ladite couche libre (63) étant à aimantation sensiblement planaire.

15

2. Mémoire magnétique selon la revendication 1, *caractérisée* en ce que la couche libre (63) est réalisée à base d'un alliage de Gadolinium et de Cobalt.

20

3. Mémoire magnétique selon l'une des revendications 1 et 2, *caractérisée* en ce que la couche libre (63) intègre en outre en faible quantité un ou plusieurs éléments de substitution.

25

4. Mémoire magnétique selon la revendication 3, *caractérisée* en ce que les éléments de substitution sont choisis dans le groupe comprenant le Zr, Mo, Nb, Ta, Pt, Dy et Sm.

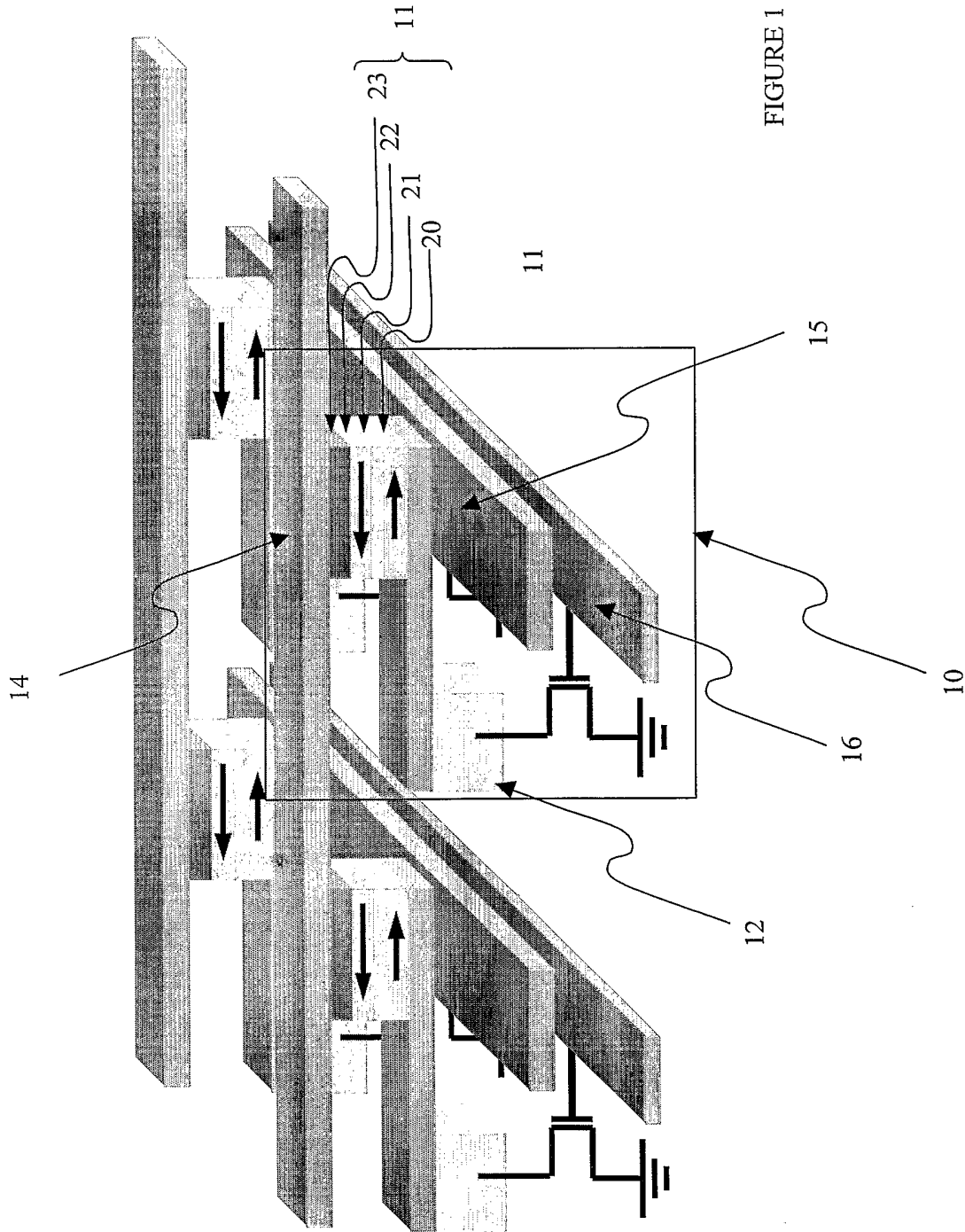
30

5. Mémoire magnétique selon l'une des revendications 1 à 4, *caractérisée* en ce que la couche piégée (61) est réalisée en un alliage amorphe à base de terre rare et d'un métal de transition, l'ordre magnétique dans ledit alliage étant de type ferrimagnétique.

6. Mémoire magnétique selon la revendication 5, *caractérisée* en ce que la couche piégée (61) est réalisée en un alliage amorphe à base de Terbium et de Cobalt.

7. Mémoire magnétique selon l'une des revendications 1 à 4, *caractérisée* en ce que la couche piégée (61) est réalisée en un alliage amorphe à base de terre rare et d'un métal de transition, l'ordre magnétique dans ledit alliage étant de type ferromagnétique.
- 5
8. Mémoire magnétique selon la revendication 7, *caractérisée* en ce que la couche piégée (61) est réalisée en un alliage amorphe à base de Samarium et de Cobalt.
9. Mémoire magnétique selon l'une des revendications 1 à 8, *caractérisée* en ce que
- 10 chaque point mémoire comporte en outre une couche ferromagnétique additionnelle, dite couche de polarisation (64), positionnée entre la couche libre (63) et le conducteur (68) relié au transistor (66), et séparée de cette dernière par une couche métallique non magnétique (65).
- 15
10. Mémoire magnétique selon la revendication 9, *caractérisée* en ce que la couche de polarisation additionnelle (64) possède une aimantation perpendiculaire au plan des couches constitutives de la MTJ (60).
11. Mémoire magnétique selon la revendication 9, *caractérisée* en ce que la couche de
- 20 polarisation additionnelle (64) possède une aimantation parallèle au plan des couches constitutives de la MTJ (60).
12. Mémoire magnétique selon l'une des revendications 9 à 11, *caractérisée* en ce que la couche de polarisation additionnelle (64) est formée d'un alliage de Terbium et
- 25 de Cobalt.
13. Mémoire magnétique selon l'une des revendications 1 à 12, *caractérisée* en ce que chacun de ses points mémoire est en contact sur une de ses faces avec un
- 30 conducteur électrique (67) et à sa base avec un transistor de sélection (66), l'écriture étant réalisée au niveau d'un point mémoire considéré par l'envoi d'impulsions de courant électrique de forte amplitude dans ledit conducteur (67), ledit courant étant polarisé en spin par la couche piégée (61)

14. Mémoire magnétique selon la revendication 13, *caractérisée* en ce que la polarisation en spin dudit courant est assurée en outre par la couche de polarisation additionnelle (64).
- 5 15. Mémoire magnétique à accès aléatoire *caractérisée* en ce qu'elle est réalisée conformément à l'une quelconque des revendications 1 à 14.
16. Procédé pour écrire dans une mémoire magnétique dont chaque point mémoire est constitué d'une jonction tunnel magnétique (60), comprenant :
- 10
- une couche magnétique, dite couche piégée (61), dont l'aimantation est rigide ;
 - une couche magnétique, dite couche libre (63), dont l'aimantation peut être inversée ;
 - une couche isolante (62), interposée entre la couche libre (63) et la couche
- 15
- piégée (61) et au contact respectif de ces deux couches,
- chacun de ses points mémoire étant en contact sur une de ses faces avec un conducteur électrique (67) et à sa base avec un transistor de sélection (66),
- caractérisé* en ce qu'il consiste :
- 20
- à réaliser la couche libre (63) en un alliage amorphe ou nanocristallisé à base de terre rare et d'un métal de transition, l'ordre magnétique dudit alliage étant de type ferrimagnétique, ladite couche libre (63) étant à aimantation sensiblement planaire,
 - à envoyer simultanément au niveau du point mémoire à écrire des impulsions de courant électrique de forte amplitude dans ledit conducteur
- 25
- correspondant, dont la couche piégée assure la polarisation en spin, et d'un courant de chauffage par le biais dudit transistor considéré.
17. Procédé pour écrire dans une mémoire magnétique dont chaque point mémoire est constitué d'une jonction tunnel magnétique (60) selon la revendication 16,
- 30
- caractérisé* en ce que la polarisation en spin des impulsions de courant est en outre assurée par une couche de polarisation additionnelle (64), positionnée entre la couche libre (63) et le conducteur (68) relié au transistor (66), et séparée de cette dernière par une couche métallique non magnétique (65).



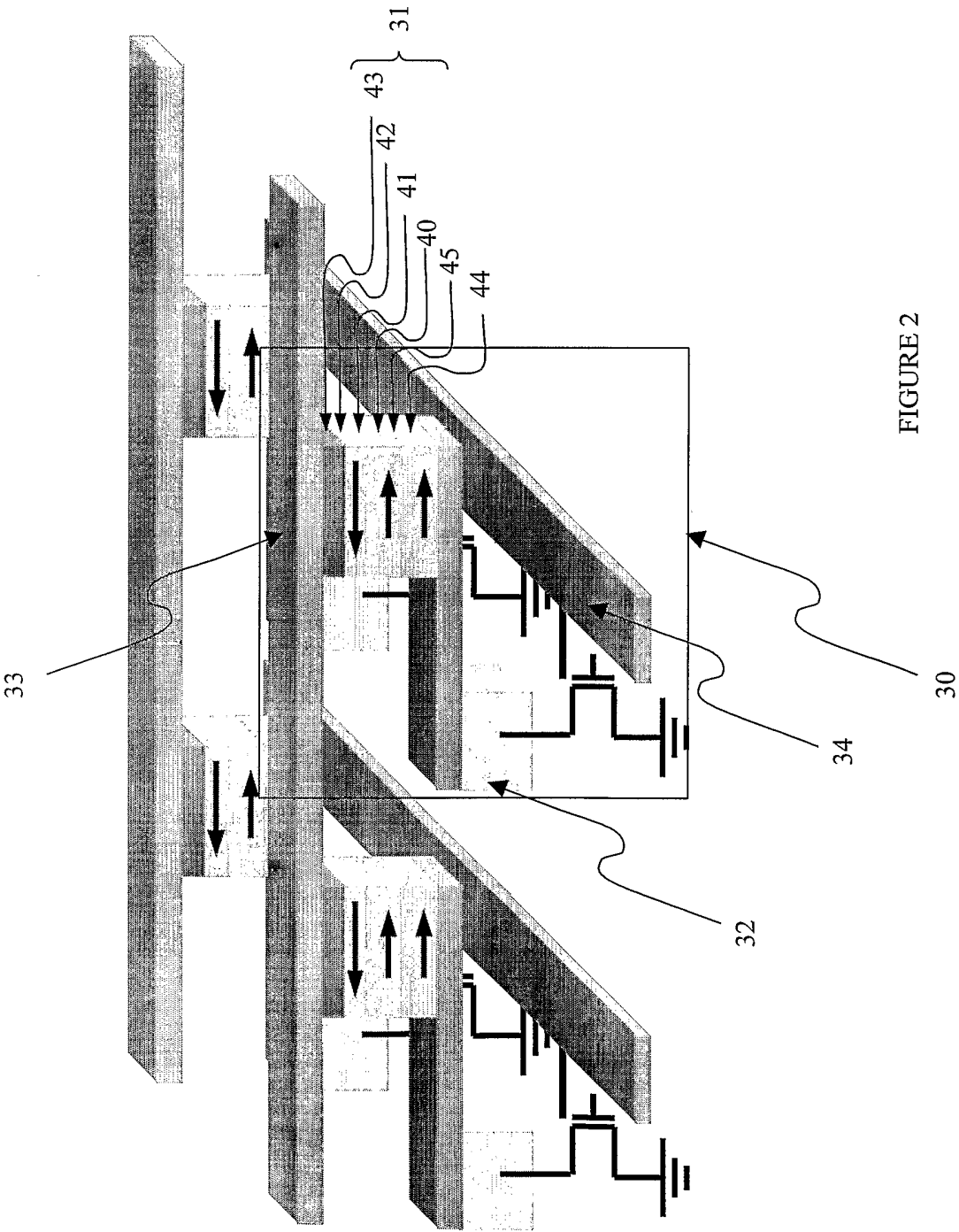


FIGURE 2

3/5

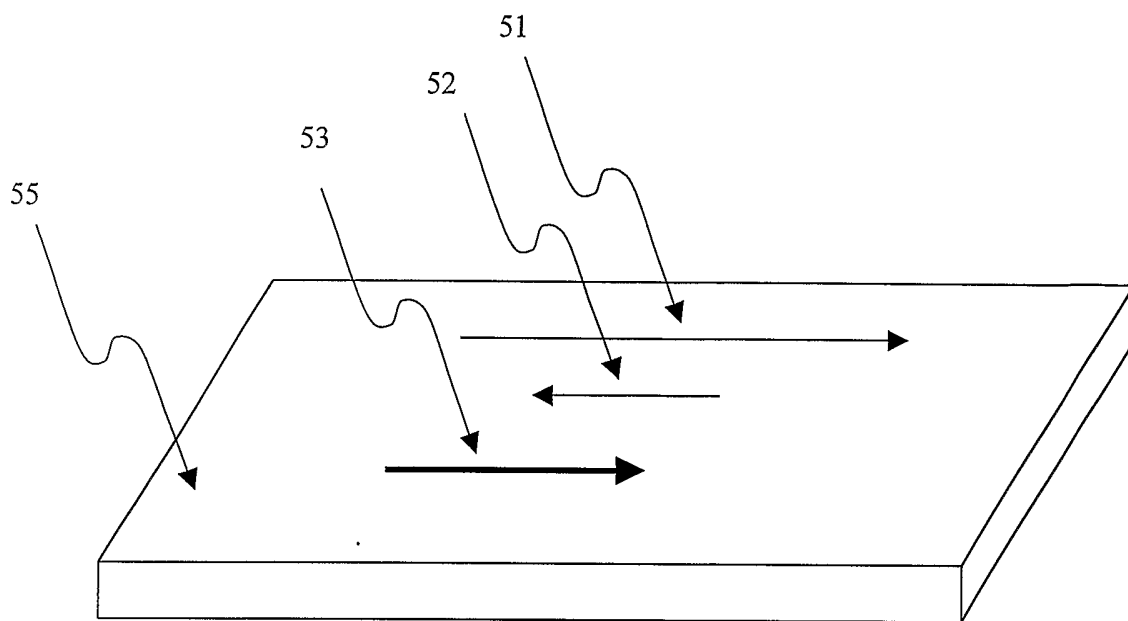
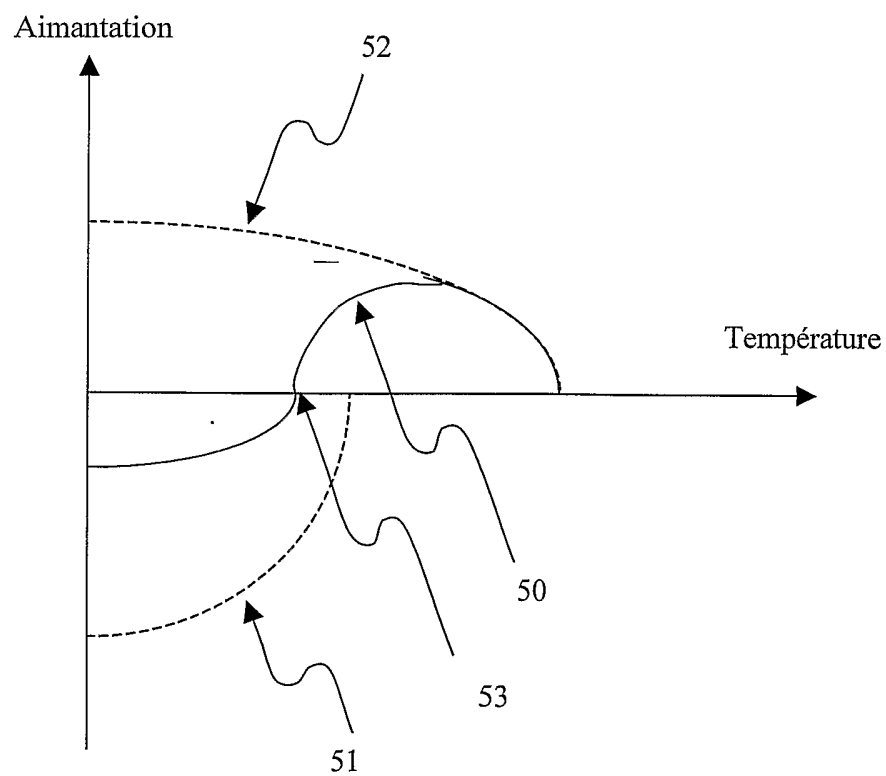
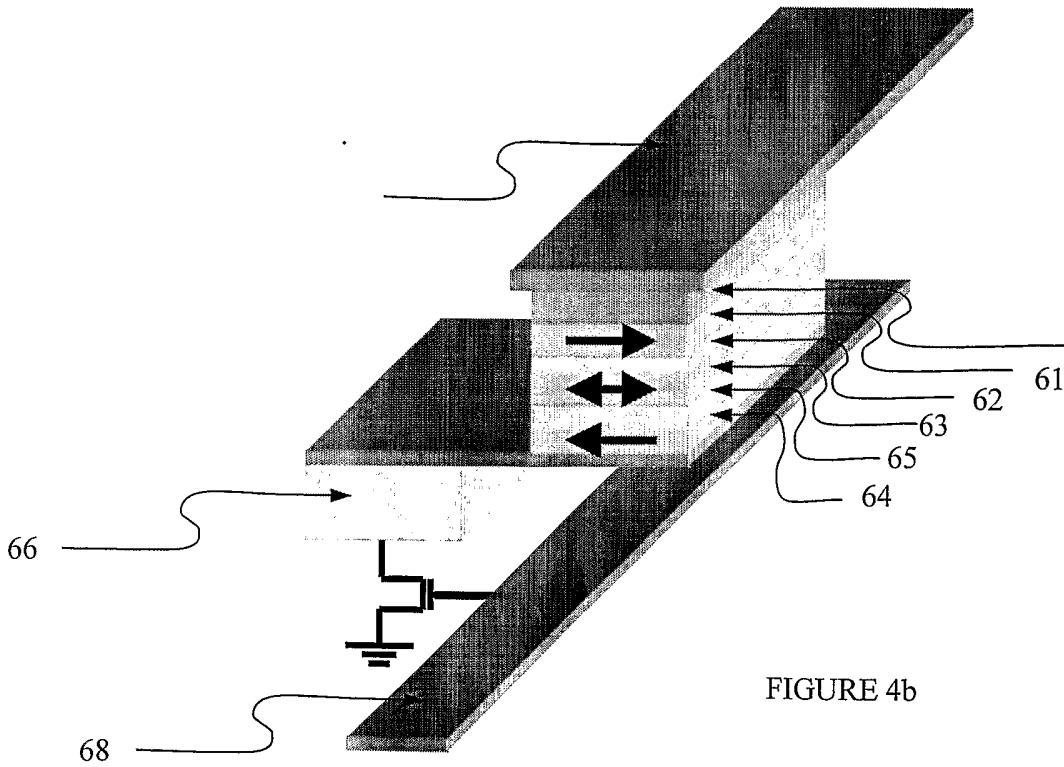
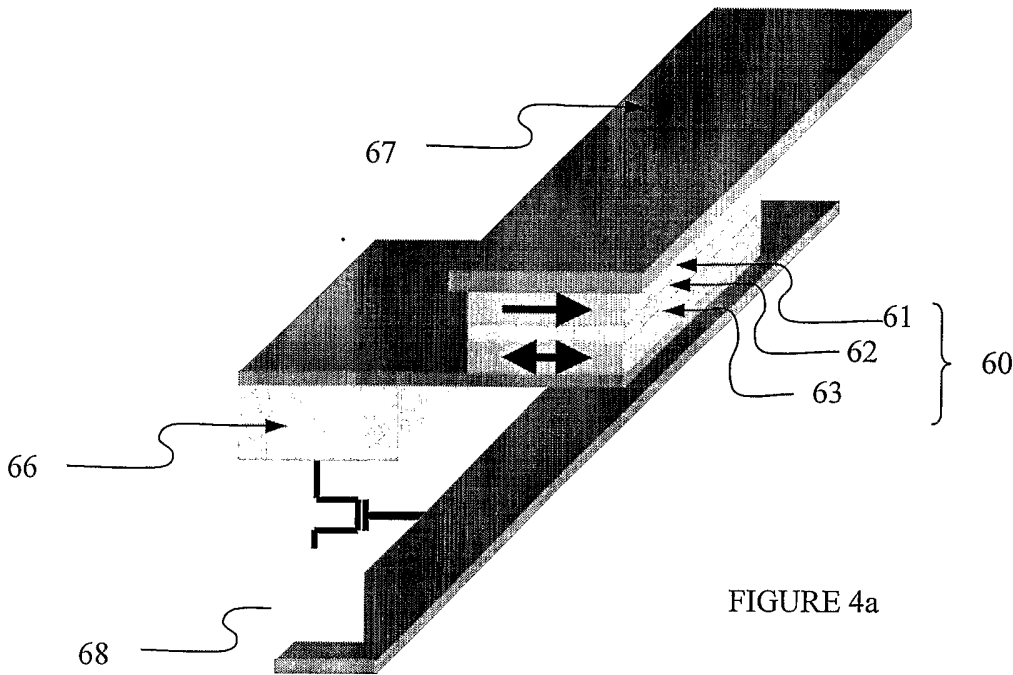


FIGURE 3a





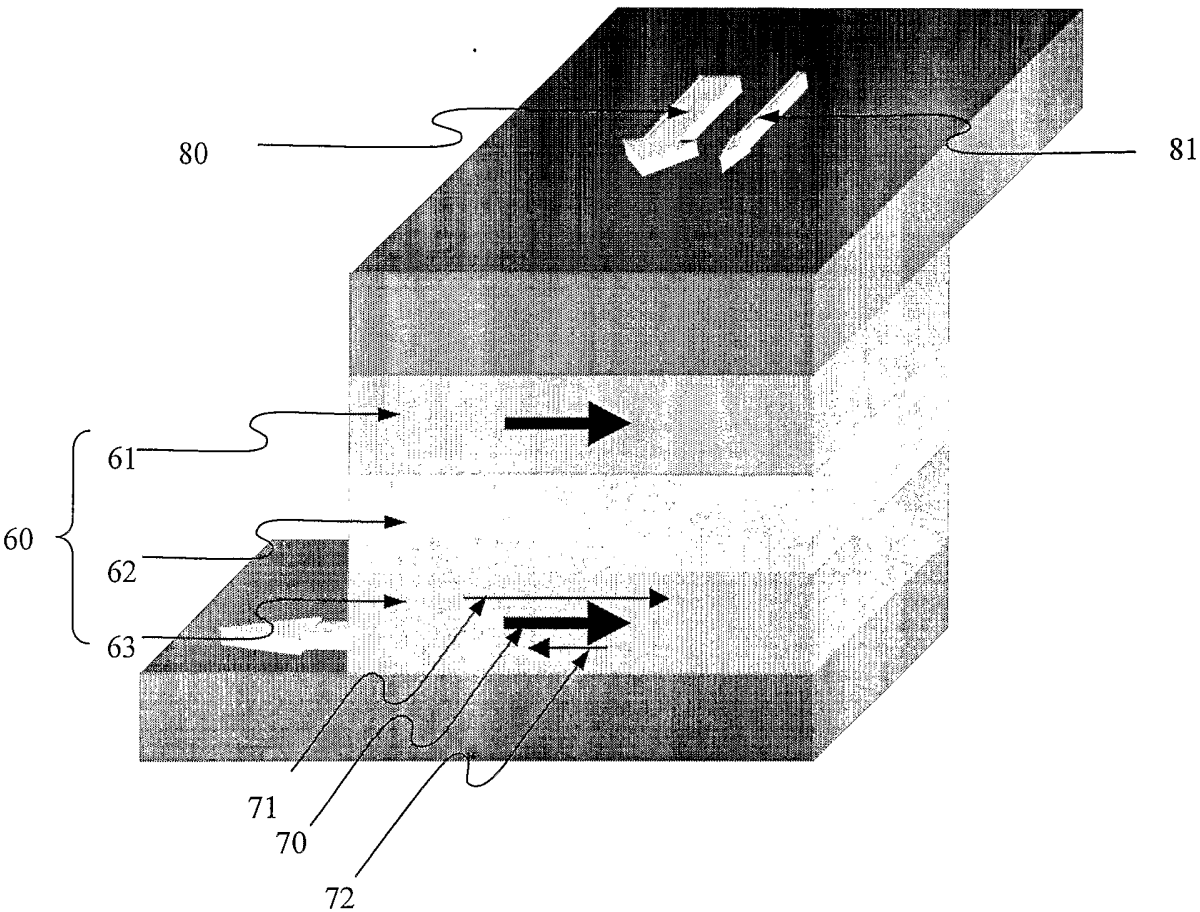


FIGURE 5