

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2021年5月6日(06.05.2021)



(10) 国際公開番号

WO 2021/085078 A1

(51) 国際特許分類:

H01L 29/78 (2006.01) H01L 21/336 (2006.01)
H01L 29/12 (2006.01)

(21) 国際出願番号: PCT/JP2020/038231

(22) 国際出願日: 2020年10月9日(09.10.2020)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

特願 2019-196257 2019年10月29日(29.10.2019) JP

(71) 出願人: 国立研究開発法人産業技術総合研究所(NATIONAL INSTITUTE OF ADVANCED INDUSTRIAL SCIENCE AND TECHNOLOGY) [JP/JP]; 〒1008921 東京都千代田区霞が関 1

丁目3番1号 Tokyo (JP). 住友電気工業株式会社(SUMITOMO ELECTRIC INDUSTRIES, LTD.) [JP/JP]; 〒5410041 大阪府大阪市中央区北浜四丁目5番33号 Osaka (JP).

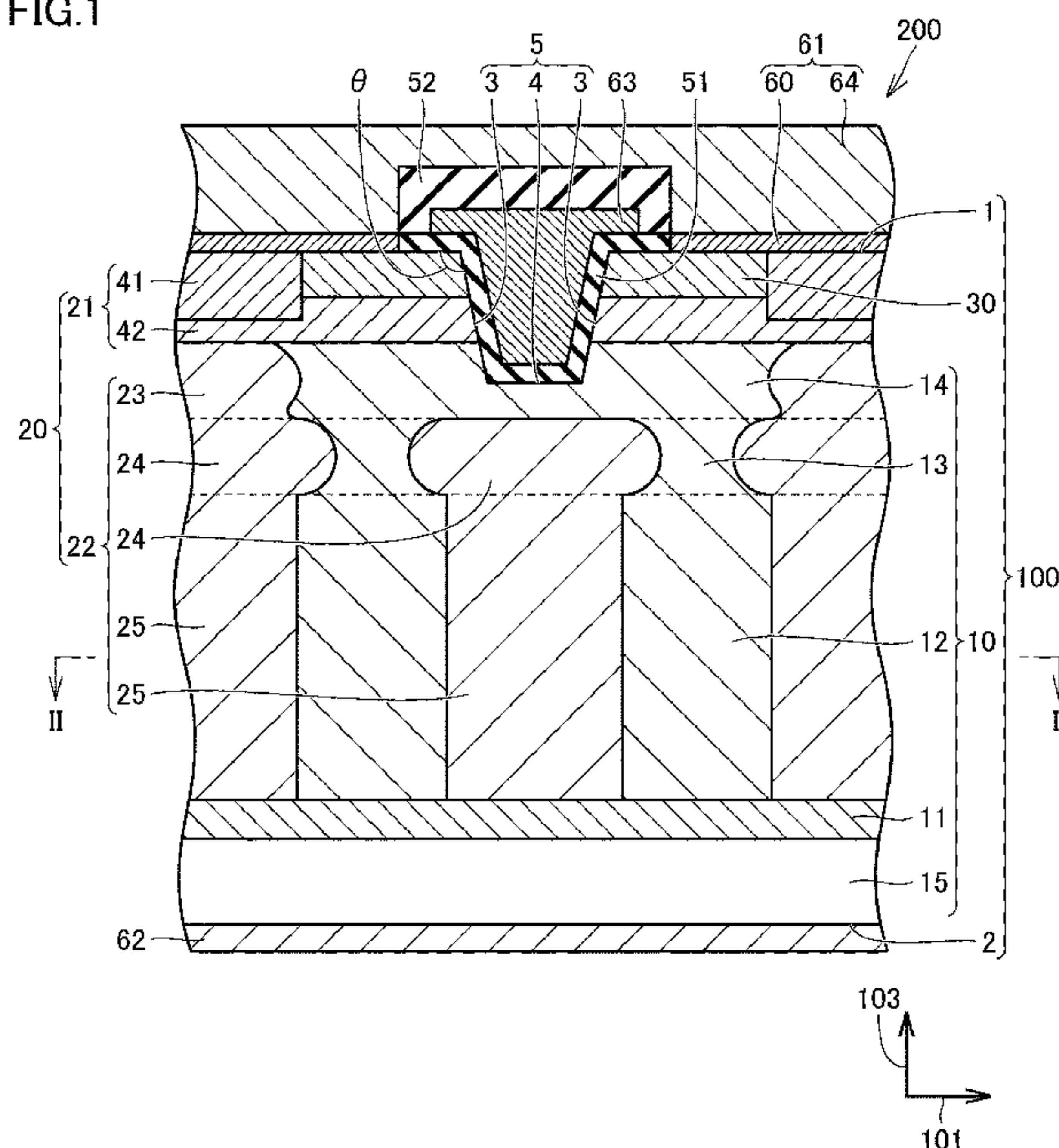
(72) 発明者: 畑山 智亮(HATAYAMA, Tomoaki); 〒3058561 茨城県つくば市梅園1-1-1 中央第1 国立研究開発法人産業技術総合研究所内 Ibaraki (JP). 増田 健良(MASUDA, Takeyoshi); 〒3058561 茨城県つくば市梅園1-1-1 中央第1 国立研究開発法人産業技術総合研究所内 Ibaraki (JP). 原田 信介(HARADA, Shinsuke); 〒3058561 茨城県つくば市梅園1-1-1 中央第1 国立研究開発法人産業技術総合研究所内 Ibaraki (JP).

(54) Title: SILICON CARBIDE SEMICONDUCTOR DEVICE AND METHOD FOR MANUFACTURING SILICON CARBIDE SEMICONDUCTOR DEVICE

(54) 発明の名称: 炭化珪素半導体装置および炭化珪素半導体装置の製造方法

[図1]

FIG.1



(57) Abstract: This silicon carbide semiconductor device has: a silicon carbide substrate; a first electrode; and a second electrode. The silicon carbide substrate has a first main surface, a second main surface, a first impurity region, a second impurity region, and a third impurity region. The first electrode is in contact with each of the second and third impurity regions on the first main surface. The second electrode is in contact with the first impurity region on the second main surface. The second impurity region includes a first region, and a second

[続葉有]

(74) 代理人:特許業務法人深見特許事務所(FUKAMI PATENT OFFICE, P.C.); 〒5300005 大阪府大阪市北区中之島三丁目2番4号 中之島フェスティバルタワー・ウエスト Osaka (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

region which is located between the first region and the second main surface and which is in contact with the first region. The impurity concentration in the first region is equal to or greater than $6 \times 10^{16} \text{cm}^{-3}$.

(57) 要約: 炭化珪素半導体装置は、炭化珪素基板と、第1電極と、第2電極とを有している。炭化珪素基板は、第1主面と、第2主面と、第1不純物領域と、第2不純物領域と、第3不純物領域とを有している。第1電極は、第1主面において第2不純物領域および第3不純物領域の各々に接する。第2電極は、第2主面において第1不純物領域に接する。第2不純物領域は、第1領域と、第1領域と第2主面との間にありかつ第1領域に接する第2領域とを含んでいる。第1領域の不純物濃度は、 $6 \times 10^{16} \text{cm}^{-3}$ 以上である。

明 細 書

発明の名称：

炭化珪素半導体装置および炭化珪素半導体装置の製造方法

技術分野

[0001] 本開示は、炭化珪素半導体装置および炭化珪素半導体装置の製造方法に関する。本出願は、2019年10月29日に出願した日本特許出願である特願2019-196257号に基づく優先権を主張する。当該日本特許出願に記載された全ての記載内容は、参照によって本明細書に援用される。

背景技術

[0002] 高尾和人、外2名、「SiC-PiNダイオードとSi-IEGTのハイブリッドペアによる高周波駆動大電力変換装置」、東芝レビュー、第66巻、第5号、2011年（非特許文献1）には、SiC-PiNダイオードのI-V特性が記載されている。

先行技術文献

非特許文献

[0003] 非特許文献1：高尾和人、外2名、「SiC-PiNダイオードとSi-IEGTのハイブリッドペアによる高周波駆動大電力変換装置」、東芝レビュー、第66巻、第5号、2011年

発明の概要

[0004] 本開示に係る炭化珪素半導体装置は、炭化珪素基板と、第1電極と、第2電極とを備えている。炭化珪素基板は、第1主面と、第1主面と反対側の第2主面と、第2主面の少なくとも一部を構成しかつ第1導電型を有する第1不純物領域と、第1主面の少なくとも一部を構成し第1不純物領域に接して設けられかつ第1導電型と異なる第2導電型を有する第2不純物領域と、第1不純物領域から隔てられるように第2不純物領域に接して設けられかつ第1導電型を有する第3不純物領域とを有している。第1電極は、第1主面において第2不純物領域および第3不純物領域の各々に接する。第2電極は、

第2主面において第1不純物領域に接する。第2不純物領域は、第1領域と、第1領域と第2主面との間にありかつ第1領域に接する第2領域とを含んでいる。第1領域の不純物濃度は、 $6 \times 10^{16} \text{ cm}^{-3}$ 以上である。

[0005] 本開示に係る炭化珪素半導体装置は、炭化珪素基板と、第1電極と、第2電極とを備えている。炭化珪素基板は、第1主面と、第1主面と反対側の第2主面と、第2主面の少なくとも一部を構成しかつ第1導電型を有する第1不純物領域と、第1主面の少なくとも一部を構成し第1不純物領域に接して設けられかつ第1導電型と異なる第2導電型を有する第2不純物領域と、第1不純物領域から隔てられるように第2不純物領域に接して設けられかつ第1導電型を有する第3不純物領域とを有している。第1電極は、第1主面において第2不純物領域および第3不純物領域の各々に接する。第2電極は、第2主面において第1不純物領域に接する。第2不純物領域は、第1領域と、第1領域と第2主面との間にありかつ第1領域に接する第2領域とを含んでいる。第1領域の点欠陥密度は、 $6 \times 10^{12} \text{ cm}^{-3}$ 以上である。

[0006] 本開示に係る炭化珪素半導体装置の製造方法は以下の工程を備えている。第1主面と、第1主面と反対側の第2主面と、第2主面の少なくとも一部を構成しかつ第1導電型を有する第1不純物領域と、第1主面の少なくとも一部を構成し第1不純物領域に接して設けられかつ第1導電型と異なる第2導電型を有する第2不純物領域と、第1不純物領域から隔てられるように第2不純物領域に接して設けられかつ第1導電型を有する第3不純物領域とを有する炭化珪素基板が準備される。第1主面において第2不純物領域および第3不純物領域の各々に接する第1電極が形成される。第2主面において第1不純物領域に接する第2電極が形成される。第2不純物領域は、第1領域と、第1領域と第2主面との間にありかつ第1領域に接する第2領域とを含んでいる。第1領域の不純物濃度は、 $6 \times 10^{16} \text{ cm}^{-3}$ 以上である。第1領域は、イオン注入により形成される。

図面の簡単な説明

[0007] [図1]図1は、第1実施形態に係る炭化珪素半導体装置の構成を示す断面模式

図である。

[図2]図2は、図1のⅠⅠ－ⅠⅠ線に沿った断面模式図である。

[図3]図3は、図2の領域ⅠⅠⅠの拡大模式図である。

[図4]図4は、第2実施形態に係る炭化珪素半導体装置の構成を示す断面模式図である。

[図5]図5は、第3実施形態に係る炭化珪素半導体装置の構成を示す断面模式図である。

[図6]図6は、本実施形態に係る炭化珪素半導体装置の製造方法の概略を示すフローチャートである。

[図7]図7は、本実施形態に係る炭化珪素半導体装置の製造方法の炭化珪素基板を準備する工程の概略を示すフローチャートである。

[図8]図8は、本実施形態に係る炭化珪素半導体装置の製造方法の第1工程を示す断面模式図である。

[図9]図9は、本実施形態に係る炭化珪素半導体装置の製造方法の第2工程を示す断面模式図である。

[図10]図10は、本実施形態に係る炭化珪素半導体装置の製造方法の第3工程を示す断面模式図である。

[図11]図11は、本実施形態に係る炭化珪素半導体装置の製造方法の第4工程を示す断面模式図である。

[図12]図12は、本実施形態に係る炭化珪素半導体装置の製造方法の第5工程を示す断面模式図である。

[図13]図13は、本実施形態に係る炭化珪素半導体装置の製造方法の第6工程を示す断面模式図である。

[図14]図14は、本実施形態に係る炭化珪素半導体装置の製造方法の第7工程を示す断面模式図である。

[図15]図15は、本実施形態に係る炭化珪素半導体装置の製造方法の第8工程を示す断面模式図である。

[図16]サンプル1に係る炭化珪素半導体装置における、ドレイン電流密度と

、ドレイン電圧との関係を示す図である。

[図17]サンプル2に係る炭化珪素半導体装置における、ドレイン電流密度と、ドレイン電圧との関係を示す図である。

発明を実施するための形態

[0008] [本開示が解決しようとする課題]

本開示の目的は、ダイオード特性の温度変化を抑制可能な炭化珪素半導体装置および炭化珪素半導体装置の製造方法を提供することである。

[本開示の効果]

本開示によれば、ダイオード特性の温度変化を抑制可能な炭化珪素半導体装置および炭化珪素半導体装置の製造方法を提供することができる。

[本開示の実施形態の説明]

最初に本開示の実施形態を列挙して説明する。本明細書の結晶学的記載においては、個別方位を $[\]$ 、集合方位を $\langle \rangle$ 、個別面を $(\)$ 、集合面を $\{ \}$ でそれぞれ示す。結晶学上の指数が負であることは、通常、数字の上に”－”（バー）を付すことによって表現されるが、本明細書では数字の前に負の符号を付すことによって結晶学上の負の指数を表現する。

[0009] (1) 本開示に係る炭化珪素半導体装置200は、炭化珪素基板100と、第1電極61と、第2電極62とを備えている。炭化珪素基板100は、第1主面1と、第1主面1と反対側の第2主面2と、第2主面2の少なくとも一部を構成しかつ第1導電型を有する第1不純物領域10と、第1主面1の少なくとも一部を構成し第1不純物領域10に接して設けられかつ第1導電型と異なる第2導電型を有する第2不純物領域20と、第1不純物領域10から隔てられるように第2不純物領域20に接して設けられかつ第1導電型を有する第3不純物領域30とを有している。第1電極61は、第1主面1において第2不純物領域20および第3不純物領域30の各々に接する。第2電極62は、第2主面2において第1不純物領域10に接する。第2不純物領域20は、第1領域21と、第1領域21と第2主面2との間にありかつ第1領域21に接する第2領域22とを含んでいる。第1領域21の不

純物濃度は、 $6 \times 10^{16} \text{ cm}^{-3}$ 以上である。

[0010] (2) 上記(1)に係る炭化珪素半導体装置200によれば、第2領域22の不純物濃度は、 $6 \times 10^{16} \text{ cm}^{-3}$ 以上であってもよい。

[0011] (3) 本開示に係る炭化珪素半導体装置200は、炭化珪素基板100と、第1電極61と、第2電極62とを備えている。炭化珪素基板100は、第1主面1と、第1主面1と反対側の第2主面2と、第2主面2の少なくとも一部を構成しかつ第1導電型を有する第1不純物領域10と、第1主面1の少なくとも一部を構成し第1不純物領域10に接して設けられかつ第1導電型と異なる第2導電型を有する第2不純物領域20と、第1不純物領域10から隔てられるように第2不純物領域20に接して設けられかつ第1導電型を有する第3不純物領域30とを有している。第1電極61は、第1主面1において第2不純物領域20および第3不純物領域30の各々に接する。第2電極62は、第2主面2において第1不純物領域10に接する。第2不純物領域20は、第1領域21と、第1領域21と第2主面2との間にありかつ第1領域21に接する第2領域22とを含んでいる。第1領域21の点欠陥密度は、 $6 \times 10^{12} \text{ cm}^{-3}$ 以上である。

[0012] (4) 上記(3)に係る炭化珪素半導体装置200によれば、第1領域21の点欠陥密度は、 $1 \times 10^{14} \text{ cm}^{-3}$ 以下であってもよい。

[0013] (5) 上記(1)から(4)のいずれかに係る炭化珪素半導体装置200によれば、炭化珪素半導体装置200は、プレナー型であってもよい。

[0014] (6) 上記(1)から(4)のいずれかに係る炭化珪素半導体装置200によれば、炭化珪素基板100には、トレンチ5が設けられていてもよい。トレンチ5は、第1不純物領域10、第2不純物領域20および第3不純物領域30の各々と接する側面3と、側面3に連なりかつ第1不純物領域10に接する底面4とを有していてもよい。

[0015] (7) 上記(6)に係る炭化珪素半導体装置200によれば、第1主面1に垂直な断面において、トレンチ5の形状は、U型であってもよい。

[0016] (8) 上記(6)に係る炭化珪素半導体装置200によれば、第1主面1

に垂直な断面において、トレンチ5の形状は、V型であってもよい。

[0017] (9) 上記(1)から(8)のいずれかに係る炭化珪素半導体装置200によれば、第1主面1は、(000-1)面または(000-1)面に対して8°以下の角度で傾斜した面であってもよい。

[0018] (10) 上記(1)から(9)のいずれかに係る炭化珪素半導体装置200によれば、第1領域21の不純物濃度は、第2領域22の不純物濃度よりも高くてもよい。

[0019] (11) 上記(10)に係る炭化珪素半導体装置200によれば、第1領域21の不純物濃度は、 $1 \times 10^{19} \text{ cm}^{-3}$ 以下であってもよい。

[0020] (12) 本開示に係る炭化珪素半導体装置200の製造方法は以下の工程を備えている。第1主面1と、第1主面1と反対側の第2主面2と、第2主面2の少なくとも一部を構成しかつ第1導電型を有する第1不純物領域10と、第1主面1の少なくとも一部を構成し第1不純物領域10に接して設けられかつ第1導電型と異なる第2導電型を有する第2不純物領域20と、第1不純物領域10から隔てられるように第2不純物領域20に接して設けられかつ第1導電型を有する第3不純物領域30とを有する炭化珪素基板100が準備される。第1主面1において第2不純物領域20および第3不純物領域30の各々に接する第1電極61が形成される。第2主面2において第1不純物領域10に接する第2電極62が形成される。第2不純物領域20は、第1領域21と、第1領域21と第2主面2との間にありかつ第1領域21に接する第2領域22とを含んでいる。第1領域21の不純物濃度は、 $6 \times 10^{16} \text{ cm}^{-3}$ 以上である。第1領域21は、イオン注入により形成される。

[0021] (13) 上記(12)に係る炭化珪素半導体装置200の製造方法によれば、第2領域22は、イオン注入により形成されてもよい。

[0022] (14) 上記(12)または(13)に係る炭化珪素半導体装置200の製造方法によれば、第1不純物領域10は、1500℃以上1750℃以下の温度条件において、エピタキシャル成長により形成されてもよい。

[0023] (15) 上記(12)から(14)のいずれかに係る炭化珪素半導体装置200の製造方法によれば、炭化珪素基板100を準備する工程は、活性化アニール工程を含んでいてもよい。活性化アニール工程は、1600℃以上1850℃以下の温度条件で行われてもよい。

[本開示の実施形態の詳細]

以下、本開示の実施形態の詳細について説明する。以下の説明では、同一または対応する要素には同一の符号を付し、それらについて同じ説明は繰り返さない。

[0024] (第1実施形態)

まず、第1実施形態に係る炭化珪素半導体装置200の構成について説明する。図1は、第1実施形態に係る炭化珪素半導体装置200の構成を示す断面模式図である。

[0025] 図1に示されるように、第1実施形態に係る炭化珪素半導体装置200は、トレンチ型MOSFETであり、炭化珪素基板100と、ゲート電極63と、ゲート絶縁膜51と、分離絶縁膜52と、第1電極61と、第2電極62とを主に有している。炭化珪素基板100は、第1主面1と、第1主面1と反対側の第2主面2とを有している。

[0026] 第1主面1は、たとえば{0001}面または{0001}面に対して8°以下オフした面である。具体的には、第1主面1は、たとえば(000-1)面または(000-1)面に対して8°以下の角度で傾斜した面である。第1主面1は、たとえば(0001)面または(0001)面に対して8°以下の角度で傾斜した面であってもよい。

[0027] 図1に示されるように、炭化珪素基板100は、第1不純物領域10と、第2不純物領域20と、第3不純物領域30とを含んでいる。第1不純物領域10は、たとえばN(窒素)などのn型を付与可能なn型不純物を含んでいる。第1不純物領域10は、たとえばn型(第1導電型)を有している。第1不純物領域10は、第2主面2の少なくとも一部を構成している。言い換えれば、第1不純物領域10は、第2主面2の全面を構成していてもよい。

し、第2主面2の一部を構成していてもよい。

[0028] 第1不純物領域10は、炭化珪素単結晶基板15と、バッファ層11と、第1スーパージャンクション領域12と、第1ジョイント領域13と、電流拡がり領域14とを有している。炭化珪素単結晶基板15は、第2主面2を構成している。炭化珪素単結晶基板15は、たとえばポリタイプ4Hの六方晶炭化珪素から構成されている。バッファ層11は、炭化珪素単結晶基板15上に設けられている。バッファ層11は、炭化珪素単結晶基板15に接している。

[0029] 第1スーパージャンクション領域12は、バッファ層11上に設けられている。第1スーパージャンクション領域12は、バッファ層11に接している。第1方向101において、第1スーパージャンクション領域12の幅は、バッファ層11の幅よりも小さい。第3方向103における第1スーパージャンクション領域12の高さは、第1方向101における第1スーパージャンクション領域12の幅よりも大きくてもよい。第1スーパージャンクション領域12におけるn型不純物の濃度は、バッファ層11におけるn型不純物の濃度よりも低くてもよい。

[0030] 第1ジョイント領域13は、第1スーパージャンクション領域12上に設けられている。第1ジョイント領域13は、第1スーパージャンクション領域12に接している。第1ジョイント領域13は、中央の幅が上下の各々の幅よりも小さくなるように狭窄していてもよい。電流拡がり領域14は、第1ジョイント領域13上に設けられている。電流拡がり領域14は、第1ジョイント領域13に接している。電流拡がり領域14は、トレンチ5の底面4および側面3の各々に接している。

[0031] 第1不純物領域10の不純物濃度は、たとえば $6 \times 10^{16} \text{ cm}^{-3}$ 以上である。具体的には、第1不純物領域10の第1スーパージャンクション領域12のn型不純物の濃度は、たとえば $6 \times 10^{16} \text{ cm}^{-3}$ 以上である。第1不純物領域10の第1スーパージャンクション領域12のn型不純物の濃度は、たとえば $8 \times 10^{16} \text{ cm}^{-3}$ 以上であってよいし、 $10 \times 10^{16} \text{ cm}^{-3}$ 以上であって

もよい。

[0032] 第1不純物領域10の第1ジョイント領域13のn型不純物の濃度は、たとえば $6 \times 10^{16} \text{ cm}^{-3}$ 以上である。第1不純物領域10の電流拡がり領域14のn型不純物の濃度は、たとえば $6 \times 10^{16} \text{ cm}^{-3}$ 以上である。第1スーパー Junction領域12、第1ジョイント領域13および電流拡がり領域14の各々のn型不純物の濃度は、たとえば $6 \times 10^{16} \text{ cm}^{-3}$ 以上であってもよい。

[0033] 第2不純物領域20は、たとえばAl（アルミニウム）などのp型を付与可能なp型不純物を含んでいる。第2不純物領域20は、n型と異なるp型（第2導電型）を有している。第2不純物領域20は、第1不純物領域10に接して設けられている。第2不純物領域20と第1不純物領域10とはPNダイオードを構成する。第2不純物領域20は、第1主面1の少なくとも一部を構成している。言い換えれば、第2不純物領域20は、第1主面1の全面を構成していてもよいし、第1主面1の一部を構成していてもよい。

[0034] 第2不純物領域20は、第1領域21と、第2領域22とを有している。第2領域22は、第1領域21と第2主面2との間にある。第2領域22は、第1領域21に接している。第1領域21は、第1主面1の少なくとも一部を構成している。第1領域21は、たとえば、第1部分41と、第2部分42とを有していてもよい。第1部分41は、第2部分42上にある。第2部分42は、第1部分41に接している。第1部分41におけるp型不純物の濃度は、第2部分42におけるp型不純物の濃度よりも高くてもよい。第2部分42は、たとえばチャネル層である。第1領域21は、第1部分41を有していなくてもよい。第2領域22は、バッファ層11に接していてもよい。

[0035] 第2領域22は、第2スーパー Junction領域25と、第2ジョイント領域24と、第3ジョイント領域23とを有している。第2スーパー Junction領域25は、バッファ層11上に設けられている。第2スーパー Junction領域25は、バッファ層11に接している。第1方向101

において、第2スーパージャンクション領域25の幅は、バッファ層11の幅よりも小さい。第3方向103における第2スーパージャンクション領域25の高さは、第1方向101における第2スーパージャンクション領域25の幅よりも大きくてもよい。

[0036] 第1スーパージャンクション領域12と第2スーパージャンクション領域25とは、スーパージャンクションを構成する。第1スーパージャンクション領域12は、第2スーパージャンクション領域25に接している。第1方向101において、第1スーパージャンクション領域12と第2スーパージャンクション領域25とは、交互に配置されている。第2スーパージャンクション領域25におけるp型不純物の濃度は、第1スーパージャンクション領域12におけるn型不純物の濃度と同程度であってもよい。第1方向101において、第2スーパージャンクション領域25の幅は、第1スーパージャンクション領域12の幅と同程度であってもよい。

[0037] 第2ジョイント領域24は、第2スーパージャンクション領域25上に設けられている。第2ジョイント領域24は、第2スーパージャンクション領域25に接している。第2ジョイント領域24は、中央の幅が上下の各々の幅よりも大きくなるように拡張していてもよい。第1方向101において、第2ジョイント領域24の最大幅は、第2スーパージャンクション領域25の幅よりも大きくてもよい。第2ジョイント領域24は、第1ジョイント領域13に接している。第1方向101において、第2ジョイント領域24と、第1ジョイント領域13とは、交互に配置されている。

[0038] 第3ジョイント領域23は、第2ジョイント領域24上に設けられている。第3ジョイント領域23は、第2ジョイント領域24および第1領域21の各々に接している。第3方向103において、第3ジョイント領域23は、第2ジョイント領域24と第1領域21との間に位置している。第1方向101において、第3ジョイント領域23は、電流拡がり領域14に接している。

[0039] 第2領域22の不純物濃度は、 $6 \times 10^{16} \text{ cm}^{-3}$ 以上である。具体的には、

第2領域22の第2スーパージャンクション領域25のp型不純物の濃度は、 $6 \times 10^{16} \text{ cm}^{-3}$ 以上である。第2領域22の第2スーパージャンクション領域25のp型不純物の濃度は、 $8 \times 10^{16} \text{ cm}^{-3}$ 以上であってもよいし、 $10 \times 10^{16} \text{ cm}^{-3}$ 以上であってもよい。第2領域22の第2スーパージャンクション領域25のp型不純物の濃度の上限は、特に限定されないが、たとえば $6 \times 10^{18} \text{ cm}^{-3}$ 以下であってもよい。

[0040] 第2領域22の第2ジョイント領域24のp型不純物の濃度は、たとえば $6 \times 10^{16} \text{ cm}^{-3}$ 以上である。第2領域22の第3ジョイント領域23のp型不純物の濃度は、たとえば $6 \times 10^{16} \text{ cm}^{-3}$ 以上である。第2スーパージャンクション領域25、第2ジョイント領域24および第3ジョイント領域23の各々のp型不純物の濃度は、たとえば $6 \times 10^{16} \text{ cm}^{-3}$ 以上であってもよい。

[0041] 第3不純物領域30は、第1不純物領域10から隔てられるように第2不純物領域20に接して設けられている。第3不純物領域30は、たとえばP（リン）などのn型を付与可能なn型不純物を含んでいる。第3不純物領域30は、たとえばn型を有している。第3不純物領域30は、たとえばソース領域である。第3不純物領域30は、第1主面1の一部を構成していてもよい。第3不純物領域30が含むn型不純物の濃度は、第2部分42が含むp型不純物の濃度よりも高くてもよい。

[0042] 第1領域21の不純物濃度は、 $6 \times 10^{16} \text{ cm}^{-3}$ 以上である。具体的には、第1領域21のp型不純物の濃度は、 $6 \times 10^{16} \text{ cm}^{-3}$ 以上である。第1領域21の不純物濃度は、第2領域22の不純物濃度よりも高くてもよい。具体的には、第1領域21の第2部分42のp型不純物の濃度は、第2領域22のp型不純物の濃度よりも高くてもよい。第1領域21の不純物濃度は、 $1 \times 10^{19} \text{ cm}^{-3}$ 以下であってもよい。具体的には、第1領域21の第2部分42のp型不純物の濃度は、 $1 \times 10^{19} \text{ cm}^{-3}$ 以下であってもよい。第1領域21の第2部分42のp型不純物の濃度は、 $8 \times 10^{18} \text{ cm}^{-3}$ 以下であってもよいし、 $6 \times 10^{18} \text{ cm}^{-3}$ 以下であってもよい。第1領域21の第2部分42の

p型不純物の濃度の下限は、特に限定されないが、たとえば $6 \times 10^{17} \text{ cm}^{-3}$ 以上であってもよい。

[0043] 炭化珪素基板100には、トレンチ5が設けられている。トレンチ5は、第1主面1に開口している。トレンチ5は、側面3と、底面4とを有している。底面4は、側面3に連なっている。側面3は、第1不純物領域10、第2不純物領域20および第3不純物領域30の各々と接している。具体的には、側面3は、電流拡がり領域14、第2部分42および第3不純物領域30の各々と接している。底面4は、第1不純物領域10に接している。具体的には、底面4は、電流拡がり領域14に接している。

[0044] 第1主面1に垂直な断面において、トレンチ5の形状は、V型であってもよい。トレンチ5の形状がV型であるとは、トレンチ5の側面3と第1主面1とがなす角度 θ が、 90° より大きく 180° 未満であることである。角度 θ は、たとえば 115° 以上 135° 以下であってもよい。

[0045] ゲート絶縁膜51は、たとえば二酸化珪素から構成されている。ゲート絶縁膜51は、トレンチ5の内部に配置されている。ゲート絶縁膜51は、トレンチ5の側面3において、第1不純物領域10、第2不純物領域20および第3不純物領域30の各々に接している。ゲート絶縁膜51は、トレンチ5の底面4において、電流拡がり領域14に接している。ゲート絶縁膜51に接する第2不純物領域20の第2部分42には、チャネルが形成可能に構成されている。ゲート絶縁膜51は、第1主面1において、第3不純物領域30に接している。ゲート絶縁膜51の厚みは、たとえば40nm以上150nm以下である。

[0046] ゲート電極63は、ゲート絶縁膜51上に設けられている。ゲート絶縁膜51に接触して配置されている。ゲート電極63の少なくとも一部は、トレンチ5の内部に配置されている。ゲート電極63は、たとえば不純物がドーピングされたポリシリコンなどの導電体から構成されている。

[0047] 分離絶縁膜52は、ゲート電極63を覆うように設けられている。分離絶縁膜52は、ゲート電極63およびゲート絶縁膜51の各々に接している。

分離絶縁膜 52 は、たとえば NSG (None-doped Silicate Glass) 膜または PSG (Phosphorus Silicate Glass) 膜などにより構成されている。分離絶縁膜 52 は、ゲート電極 63 と第 1 電極 61 とを電氣的に絶縁している。

[0048] 第 1 電極 61 は、第 1 主面 1 に設けられている。第 1 電極 61 は、たとえばソース電極である。第 1 電極 61 は、電極層 60 と、配線層 64 とを有している。電極層 60 は、たとえば Ti (チタン) と Al (アルミニウム) と Si (シリコン) を含む材料から構成されている。電極層 60 は Ni (ニッケル) を含んでもよい。配線層 64 は、たとえば Al を含む材料から構成されている。

[0049] 第 1 電極 61 は、第 1 主面 1 において、第 2 不純物領域 20 および第 3 不純物領域 30 の各々に接している。具体的には、電極層 60 は、第 1 主面 1 において、第 1 部分 41 および第 3 不純物領域 30 の各々に接している。第 1 電極 61 は、トレンチ 5 を跨ぐように配置されていてもよい。第 1 電極 61 は、分離絶縁膜 52 を覆っていてもよい。第 1 電極 61 は、第 2 不純物領域 20 と電氣的に接続されている。第 1 電極 61 は、第 3 不純物領域 30 と電氣的に接続されている。第 1 不純物領域 10 が n 型でありかつ第 2 不純物領域 20 が p 型である場合、第 1 電極 61 はアノード電極として機能する。

[0050] 第 2 電極 62 は、第 2 主面 2 に設けられている。第 2 電極 62 は、たとえばドレイン電極である。第 2 電極 62 は、第 2 主面 2 において、第 1 不純物領域 10 に接している。具体的には、第 2 電極 62 は、第 2 主面 2 において、炭化珪素単結晶基板 15 に接している。第 2 電極 62 は、第 1 不純物領域 10 と電氣的に接続されている。第 1 不純物領域 10 が n 型でありかつ第 2 不純物領域 20 が p 型である場合、第 2 電極 62 はカソード電極として機能する。第 2 電極 62 は、たとえば NiSi (ニッケルシリサイド) など、n 型の炭化珪素単結晶基板 15 とオーミック接合可能な材料から構成されている。

[0051] なお、第 1 実施形態に係る炭化珪素半導体装置 200 においては、逆方向

特性における耐圧は、たとえば600V以上であり、好ましくは1100V以上である。

[0052] 次に、各不純物領域におけるp型不純物の濃度およびn型不純物の濃度の測定方法について説明する。

[0053] 各不純物領域におけるp型不純物の濃度およびn型不純物の濃度は、SIMS (Secondary Ion Mass Spectrometry) を用いて測定することができる。測定装置は、たとえばCameca製の二次イオン質量分析装置である。測定ピッチは、たとえば0.01 μm である。検出するn型不純物が窒素の場合、一次イオンビーム(primary ion beam)は、セシウム(Cs)である。一次イオンエネルギーは、14.5 keVである。二次イオンの極性(secondary ion polarity)は、負(negative)である。検出するp型不純物がアルミニウムまたはホウ素の場合、一次イオンビーム(primary ion beam)は、酸素(O_2)である。一次イオンエネルギーは、8 keVである。二次イオンの極性(secondary ion polarity)は、正(positive)である。

[0054] 次に、p型領域とn型領域との判別方法について説明する。

p型領域とn型領域との判別方法には、SCM (Scanning Capacitance Microscope) が用いられる。測定装置は、たとえばブルカー・エイエックスエス社製のNanoScope IVである。SCMは、半導体中のキャリア濃度分布を可視化する方法である。具体的には、金属コートされたシリコン探針を用いて、試料の表面上が走査される。その際、試料に高周波電圧が印加される。多数キャリアを励振して系の静電容量に変調が加えられる。試料に印可される高周波電圧の周波数は、100 kHzであり、電圧は4.0 Vである。

[0055] 図2は、図1の11-11線に沿った断面模式図である。図2に示されるように、第2主面2に垂直な方向に見て、第2スーパージャンクション領域25は、たとえば第2方向102に沿って延在している。別の観点から言えば、第2スーパージャンクション領域25の長手方向は、たとえば第2方向

102である。第2スーパージャンクション領域25の短手方向は、たとえば第1方向101である。第2主面2に垂直な方向に見て、第2スーパージャンクション領域25は、実質的に長方形状であってもよい。第2主面2に垂直な方向に見て、第1スーパージャンクション領域12は、第2スーパージャンクション領域25を取り囲んでいてもよい。

[0056] 第1方向101および第2方向102の各々は、第2主面2に平行である。第3方向103は、第2主面2に対して垂直である。第1方向101は、たとえば $\langle 11-20 \rangle$ 方向である。第2方向102は、たとえば $\langle 1-100 \rangle$ 方向である。第3方向103は、たとえば $\langle 0001 \rangle$ 方向である。第1方向101は、たとえば $\langle 11-20 \rangle$ 方向を第1主面1に射影した方向であってもよい。第2方向102は、たとえば $\langle 1-100 \rangle$ 方向を第1主面1に射影した方向であってもよい。第3方向103は、たとえば $\langle 0001 \rangle$ 方向に対して傾斜した方向であってもよい。

[0057] 図3は、図2の領域111の拡大模式図である。図3に示されるように、第2領域22は、点欠陥9を有している。点欠陥9のエネルギー準位は、 E_c （伝導帯の底のエネルギー）より0.5 eV以上深く、 E_v （価電子帯の頂上のエネルギー）より0.4 eV以上高い。点欠陥9は、 $Z_{1/2}$ センターと呼ばれる第1欠陥7と、 $EH_{6/7}$ センターと呼ばれる第2欠陥8とを有していてもよい。 $Z_{1/2}$ センターのエネルギー準位は、 E_c （伝導帯の底のエネルギー）-0.65 eVである。 $EH_{6/7}$ センターのエネルギー準位は、 E_c （伝導帯の底のエネルギー）-1.55 eVである。第2領域22は、第1欠陥7および第2欠陥8の双方を有していてもよいし、第1欠陥7のみを有していてもよいし、第2欠陥8のみを有していてもよい。

[0058] 第2領域22の点欠陥密度は、 $6 \times 10^{12} \text{ cm}^{-3}$ 以上である。第2領域22の点欠陥密度は、たとえば $8 \times 10^{12} \text{ cm}^{-3}$ 以上であってもよいし、 $10 \times 10^{12} \text{ cm}^{-3}$ 以上であってもよい。第2領域22の点欠陥密度は、たとえば $1 \times 10^{14} \text{ cm}^{-3}$ 以下であってもよい。第2領域22の点欠陥密度は、たとえば $0.8 \times 10^{14} \text{ cm}^{-3}$ 以下であってもよいし、 $0.6 \times 10^{14} \text{ cm}^{-3}$ 以下であって

もよい。なお、第2領域22が第1欠陥7と第2欠陥8とを有している場合には、第2領域22の点欠陥密度とは、第1欠陥7および第2欠陥8の合計の点欠陥密度である。

[0059] 次に、点欠陥密度の測定方法について説明する。

点欠陥密度は、DLTS (Deep Level Transient Spectroscopy) 法および／またはICTS法 (Isothermal Capacitance Transient Spectroscopy) によって測定することができる。DLTS法においては、パルス幅を一定にして温度を変えて、接合容量の時間変化が得られる。ICTS法においては、温度を一定にしてパルス幅を変えて、接合容量の時間変化が得られる。DLTS法およびICTS法のいずれか一方の方法で点欠陥の情報が得られるが、双方を行うことで、点欠陥の情報がより正確に得られる。測定装置としては、たとえばPhystech社製FT1230を使用することができる。試料の温度は77K～773Kの範囲であり、パルス電圧を印加して接合容量の時間変化を得る。パルスは+20V～-20Vの電圧を使い、1 μ s～60sのパルス幅を使う。接合容量の過渡変化をフーリエ変換やラプラス変換して、点欠陥密度とそのエネルギー準位を得ることができる。

[0060] (第2実施形態)

次に、第2実施形態に係る炭化珪素半導体装置200の構成について説明する。第2実施形態に係る炭化珪素半導体装置200は、トレンチ5の形状がU型である構成において、第1実施形態に係る炭化珪素半導体装置200と異なっており、その他の構成については、第1実施形態に係る炭化珪素半導体装置200と同様である。以下、第1実施形態に係る炭化珪素半導体装置200と異なる構成を中心に説明する。

[0061] 図4は、第2実施形態に係る炭化珪素半導体装置200の構成を示す断面模式図である。図4に示されるように、第1主面1に垂直な断面において、トレンチ5の形状は、U型である。具体的には、トレンチ5は、側面3と、底面4とを有している。第1主面1と側面3とがなす角度 θ は、90°であ

る。側面 3 は、第 1 主面 1 に対してほぼ垂直に延在している。底面 4 は、第 1 主面 1 にほぼ平行に延在している。側面 3 と底面 4 との境界は、丸まってもよい。

[0062] (第 3 実施形態)

次に、第 3 実施形態に係る炭化珪素半導体装置 200 の構成について説明する。第 3 実施形態に係る炭化珪素半導体装置 200 は、プレナー型である構成において、第 1 実施形態に係る炭化珪素半導体装置 200 と異なっており、その他の構成については、第 1 実施形態に係る炭化珪素半導体装置 200 と同様である。以下、第 1 実施形態に係る炭化珪素半導体装置 200 と異なる構成を中心に説明する。

[0063] 図 5 は、第 3 実施形態に係る炭化珪素半導体装置 200 の構成を示す断面模式図である。図 5 に示されるように、第 3 実施形態に係る炭化珪素半導体装置 200 は、プレナー型である。ゲート絶縁膜 51 は、第 1 主面 1 上に設けられている。ゲート絶縁膜 51 は、第 1 主面 1 において、第 3 不純物領域 30、第 2 部分 42 および電流拡がり領域 14 の各々に接していてもよい。第 2 部分 42 は、第 1 主面 1 の一部を構成していてもよい。電流拡がり領域 14 は、第 1 主面 1 の一部を構成していてもよい。ゲート電極 63 は、第 3 不純物領域 30、第 2 部分 42 および電流拡がり領域 14 の各々に対向していてもよい。

[0064] (炭化珪素半導体装置の製造方法)

次に、本実施形態に係る炭化珪素半導体装置の製造方法について説明する。

[0065] 図 6 に示されるように、本実施形態に係る炭化珪素半導体装置 200 の製造方法は、炭化珪素基板を準備する工程 (S10 : 図 6) と、第 1 電極を形成する工程 (S20 : 図 6) と、第 2 電極を形成する工程 (S30 : 図 6) とを主に有している。図 7 に示されるように、炭化珪素基板を準備する工程 (S10 : 図 6) は、炭化珪素単結晶基板を準備する工程 (S11 : 図 7) と、第 2 領域を形成する工程 (S12 : 図 7) と、活性化アニール工程 (S

13：図7）とを主に有している。

[0066] まず、炭化珪素単結晶基板を準備する工程（S11：図7）が実施される。たとえば昇華法によって製造された炭化珪素インゴット（図示せず）がスライスされることにより、炭化珪素単結晶基板15が準備される。図8に示されるように、炭化珪素単結晶基板15は、第3主面6と、第2主面2とを有している。第2主面2は、第3主面6の反対側にある。炭化珪素単結晶基板15を構成する炭化珪素のポリタイプは、たとえば4Hである。ポリタイプは、6Hであってもよいし、15Rであってもよいし、3Cであってもよい。6Hは、六方晶である。15Hは、菱面体晶である。3Cは、立方晶である。

[0067] 次に、バッファ層11が形成される。たとえば原料ガスとしてシラン（ SiH_4 ）とプロパン（ C_3H_8 ）との混合ガスを用い、キャリアガスとしてたとえば水素（ H_2 ）を用いたCVD（Chemical Vapor Deposition）法により、炭化珪素単結晶基板15上にバッファ層11が形成される（図9参照）。エピタキシャル成長の際、たとえば窒素などのn型不純物がバッファ層11に導入される。

[0068] 次に、第2領域22を形成する工程（S12：図7）が実施される。たとえば原料ガスとしてシランとプロパンとの混合ガスを用い、キャリアガスとしてたとえば水素を用いたCVD法により、バッファ層11上に第1エピタキシャル層70が形成される（図10参照）。エピタキシャル成長の際、たとえば窒素などのn型不純物が第1エピタキシャル層70に導入される。第1エピタキシャル層70は、n型の導電性を有する。第1エピタキシャル層70のn型不純物の濃度は、バッファ層11のn型不純物の濃度よりも低くてもよい。

[0069] 次に、第1エピタキシャル層70上に開口部を有するマスク層（図示せず）が形成される。次に、たとえばアルミニウムイオンなどのp型を付与可能なp型不純物イオンが第1エピタキシャル層70に注入される。これにより、第1p型領域251が形成される（図11参照）。第1エピタキシャル層

70において、第1 p型領域251が形成されていない領域は、第1 n型領域121となる。第1 p型領域251は、第1 n型領域121と接している。第1 p型領域251は、第2領域22の一部となる。

[0070] 次に、第2エピタキシャル層71が形成される。たとえば原料ガスとしてシランとプロパンとの混合ガスを用い、キャリアガスとしてたとえば水素を用いたCVD法により、第1エピタキシャル層70上に第2エピタキシャル層71が形成される（図12参照）。エピタキシャル成長の際、たとえば窒素などのn型不純物が第2エピタキシャル層71に導入される。第2エピタキシャル層71は、n型の導電性を有する。

[0071] 次に、p型不純物イオンを注入する工程が実施される。たとえば、第2エピタキシャル層71上に開口部を有するマスク層（図示せず）が形成される。次に、たとえばアルミニウムイオンなどのp型を付与可能なp型不純物イオンが第2エピタキシャル層71に注入される。これにより、第2 p型領域252が形成される。第2 p型領域252は、第1 p型領域251と繋がるように形成される（図13参照）。第2 p型領域252は、第2領域22の一部となる。第2エピタキシャル層71において、第2 p型領域252が形成されていない領域は、第2 n型領域122となる。

[0072] 以上のように、n型を有するエピタキシャル層の形成工程とp型不純物のイオン注入工程とが、交互に行われる。これにより、第1スーパージャンクション領域12と第2スーパージャンクション領域25とを有するスーパージャンクション構造が形成される。同様の方法により、第1ジョイント領域13と、第2ジョイント領域24と、第3ジョイント領域23と、電流拡がり領域14とが形成される。

[0073] 第2スーパージャンクション領域25と、第2ジョイント領域24と、第3ジョイント領域23とは、第2領域22を構成する。第2領域22は、イオン注入により形成される。第2領域22の不純物濃度は、 $6 \times 10^{16} \text{ cm}^{-3}$ 以上である。具体的には、第2スーパージャンクション領域25は、イオン注入により形成される。第2ジョイント領域24は、イオン注入により形成

されてもよい。第3ジョイント領域23は、イオン注入により形成されてもよい。p型不純物をイオン注入で形成することにより、第2領域22の点欠陥密度が高くなる。

[0074] 次に、電流拡がり領域14および第3ジョイント領域23上にn型エピタキシャル層が形成される。n型エピタキシャル層に対して、たとえばアルミニウムイオンなどのp型を付与可能なp型不純物イオンがn型エピタキシャル層の表面全体に対して注入される。これにより、第1領域21の第2部分42が形成される。

[0075] 電流拡がり領域14と、第1ジョイント領域13と、第1スーパージャンクション領域12とは、第1不純物領域10を構成する。第1不純物領域10は、たとえば1500℃以上1750℃以下の温度条件において、エピタキシャル成長により形成される。第1不純物領域10のエピタキシャル成長の温度は、たとえば1550℃以上であってもよいし、1600℃以上であってもよい。第1不純物領域10のエピタキシャル成長の温度は、たとえば1725℃以下であってもよいし、1700℃以下であってもよい。高温でエピタキシャル成長を行うことにより、第2領域22の点欠陥密度が高くなる。

[0076] 次に、たとえばリン(P)などのn型不純物がエピタキシャル層の表面全体に対してイオン注入される。これにより、第3不純物領域30が形成される。次に、第1領域21の第1部分41が形成される領域上に開口部を有するマスク層(図示せず)が形成される。次に、たとえばアルミニウムイオンなどのp型を付与可能なp型不純物イオンが第3不純物領域30に注入される。これにより第3不純物領域30と接する第1部分41が形成される。以上により、第1部分41と第2部分42とを有する第1領域21が形成される。第1領域21は、イオン注入により形成されてもよい。具体的には、第1部分41は、イオン注入により形成されてもよい。同様に、第2部分42は、イオン注入により形成されてもよい。

[0077] 次に、活性化アニール工程(S13:図7)が実施される。活性化アニー

ル工程は、 1600°C 以上 1850°C 以下の温度条件で行われてもよい。活性化アニール工程の温度は、 1650°C 以上であってもよいし、 1700°C 以上であってもよい。活性化アニール工程の温度は、 1800°C 以下であってもよいし、 1750°C 以下であってもよい。高温で活性化アニールを行うことにより、第2領域22の点欠陥密度が高くなる。活性化アニールの時間は、たとえば30分程度である。活性化アニールの雰囲気は、好ましくは不活性ガス雰囲気であり、たとえばAr雰囲気である。

[0078] 以上のように、炭化珪素基板100が準備される。炭化珪素基板100は、第1主面1と、第2主面2と、第1不純物領域10と、第2不純物領域20と、第3不純物領域30とを有している。第2主面2は、第1主面1と反対側にある。第1不純物領域10は、第2主面2の少なくとも一部を構成しかつ第1導電型を有する。第2不純物領域20は、第1主面1の少なくとも一部を構成し第1不純物領域10に接して設けられかつ第1導電型と異なる第2導電型を有する。第3不純物領域30は、第1不純物領域10から隔てられるように第2不純物領域20に接して設けられかつ第1導電型を有する。第2不純物領域20は、第1領域21と、第2領域22とを含んでいる。第2領域22は、第1領域21と第2主面2との間にありかつ第1領域21に接している（図14参照）。

[0079] 次に、トレンチ5を形成する工程が実施される。たとえば、第3不純物領域30および第1部分41から構成される第1主面1上に、マスク（図示せず）が形成される。マスクを用いて、第3不純物領域30の一部と、第2部分42の一部と、電流拡がり領域14の一部とがエッチングにより除去される。エッチングの方法としては、たとえば反応性イオンエッチング、特に誘導結合プラズマ反応性イオンエッチングを用いることができる。具体的には、たとえば反応ガスとして六フッ化硫黄（ SF_6 ）または SF_6 と酸素（ O_2 ）との混合ガスを用いた誘導結合プラズマ反応性イオンエッチングを用いることができる。エッチングにより、トレンチ5が形成されるべき領域に、第1主面1に対してほぼ垂直な側部と、側部と連続的に設けられ、かつ第1主面1

とほぼ平行な底部とを有する凹部が形成される。

[0080] 次に、凹部において熱エッチングが行われる。熱エッチングは、第1主面1上にマスクが形成された状態で、たとえば、少なくとも1種類以上のハロゲン原子を有する反応性ガスを含む雰囲気中での加熱によって行い得る。少なくとも1種類以上のハロゲン原子は、塩素（Cl）原子およびフッ素（F）原子の少なくともいずれかを含む。当該雰囲気は、たとえば、塩素（Cl₂）、三塩化ホウ素（BCl₃）、SF₆または四フッ化炭素（CF₄）を含む。たとえば、塩素ガスと酸素ガスとの混合ガスを反応ガスとして用い、熱処理温度を、たとえば800℃以上900℃以下として、熱エッチングが行われる。なお、反応ガスは、上述した塩素ガスと酸素ガスとに加えて、キャリアガスを含んでいてもよい。キャリアガスとしては、たとえば窒素ガス、アルゴンガスまたはヘリウムガスなどを用いることができる。

[0081] 上記熱エッチングにより、炭化珪素基板100の第1主面1にトレンチ5が形成される（図15参照）。トレンチ5は、側面3と、底面4とを有する。側面3は、第3不純物領域30と、第2部分42と、電流拡がり領域14とにより構成される。底面4は、電流拡がり領域14により構成される。第1主面1と、側面3とがなす角度θは、たとえば115°以上135°以下である。次に、マスクが第1主面1から除去される。

[0082] 次に、ゲート絶縁膜51を形成する工程が実施される。たとえば炭化珪素基板100を熱酸化することにより、第3不純物領域30と、第2部分42と、電流拡がり領域14と、第1部分41とに接するゲート絶縁膜51が形成される。具体的には、炭化珪素基板100が、酸素を含む雰囲気中において、たとえば1300℃以上1400℃以下の温度で加熱される。これにより、第1主面1と、側面3および底面4に接するゲート絶縁膜51が形成される。

[0083] 次に、一酸化窒素（NO）ガス雰囲気中において炭化珪素基板100に対して熱処理（NOアニール）が行われてもよい。NOアニールにおいて、炭化珪素基板100が、たとえば1100℃以上1400℃以下の条件下で1

時間程度保持される。これにより、ゲート絶縁膜51と第2部分42との界面領域に窒素原子が導入される。その結果、界面領域における界面準位の形成が抑制されることで、チャネル移動度を向上させることができる。

[0084] NOアニール後、雰囲気ガスとしてアルゴン（Ar）を用いるArアニールが行われてもよい。Arアニールの加熱温度は、たとえば上記NOアニールの加熱温度以上である。Arアニールの時間は、たとえば1時間程度である。これにより、ゲート絶縁膜51と第2部分42との界面領域における界面準位の形成がさらに抑制される。なお、雰囲気ガスとして、Arガスに代えて窒素ガスなどの他の不活性ガスが用いられてもよい。

[0085] 次に、ゲート電極63を形成する工程が実施される。ゲート電極63は、ゲート絶縁膜51上に形成される。ゲート電極63は、たとえばLP-CVD（Low Pressure Chemical Vapor Deposition）法により形成される。ゲート電極63は、第3不純物領域30と、第2部分42と、電流拡がり領域14との各々に対面するように形成される。

[0086] 次に、分離絶縁膜52が形成する工程が実施される。具体的には、ゲート電極63を覆い、かつゲート絶縁膜51と接するように分離絶縁膜52が形成される。分離絶縁膜52は、たとえば、CVD法により形成される。分離絶縁膜52は、たとえば二酸化珪素を含む材料である。分離絶縁膜52の一部は、トレンチ5の内部に形成されてもよい。

[0087] 次に、第1電極を形成する工程（S20：図6）が実施される。たとえば、分離絶縁膜52およびゲート絶縁膜51に開口部が形成されるようにエッチングが行われることにより、当該開口部に第3不純物領域30および第1部分41が分離絶縁膜52およびゲート絶縁膜51から露出する。次に、第1主面1において第3不純物領域30および第1部分41に接する電極層60が形成される。電極層60は、たとえばスパッタリング法により形成される。電極層60は、たとえばTi、AlおよびSiを含む材料から構成される。

[0088] 次に、合金化アニールが実施される。第3不純物領域30および第1部分41と接する電極層60が、たとえば900℃以上1100℃以下の温度で5分程度保持される。これにより、電極層60の少なくとも一部が、炭化珪素基板100が含む珪素と反応してシリサイド化する。これにより、第3不純物領域30とオーミック接合する電極層60が形成される。電極層60は、第1部分41とオーミック接合してもよい。以上により、第1主面1において、第2不純物領域20および第3不純物領域30の各々に接する第1電極61が形成される。

[0089] 次に、第2電極を形成する工程（S30：図6）が実施される。たとえばスパッタリング法により、第2主面2上に第2電極62が形成される。第2電極62は、たとえばドレイン電極である。第2電極62は、第2主面2において第1不純物領域10に接している。第2電極62は、たとえばNiSiまたはTiAlSiを含む材料から構成されている。以上により、第1実施形態に係るMOSFET200（図1）が完成する。

[0090] なお上記においては、第1導電型はn型でありかつ第2導電型はp型であるとして説明したが、第1導電型はp型でありかつ第2導電型はn型であってもよい。この場合、p型不純物はn型不純物と読み替えかつn型不純物はp型不純物と読み替える。また上記においては、MOSFETを例示して、本開示に係る炭化珪素半導体装置200を説明したが、本開示に係る炭化珪素半導体装置200はMOSFETに限定されない。本開示に係る炭化珪素半導体装置200は、たとえばPNダイオード、IGBT（Insulated Gate Bipolar Transistor）等であってもよい。

実施例

[0091] （サンプル準備）

次に、実施例について説明する。まず、サンプル1に係る炭化珪素半導体装置200と、サンプル2に係る炭化珪素半導体装置200とを準備した。サンプル1に係る炭化珪素半導体装置200は、スーパージャンクション構

造を有するV型トレンチMOSFETとした。具体的には、サンプル1に係る炭化珪素半導体装置200は、第1実施形態に係るV型トレンチMOSFETとした。サンプル1に係る炭化珪素半導体装置200においては、第2スーパージャンクション領域25のp型不純物の濃度は、 $1 \times 10^{17} \text{ cm}^{-3}$ とし、かつチャネル領域（第2部分42）のp型不純物の濃度は、 $2 \times 10^{18} \text{ cm}^{-3}$ とした。サンプル1に係る炭化珪素半導体装置200においては、特性オン抵抗は $0.63 \text{ m}\Omega \text{ cm}^2$ であり、かつ耐圧は 1170 V であった。サンプル2に係る炭化珪素半導体装置200は、スーパージャンクション構造を有しないV型トレンチMOSFETとした。サンプル2に係る炭化珪素半導体装置200においては、チャネル領域（第2部分42）のp型不純物の濃度は、 $1 \times 10^{16} \text{ cm}^{-3}$ とした。

[0092] （評価方法）

次に、ドレイン電極（第2電極62）およびソース電極（第1電極61）の間におけるダイオード特性を測定した。具体的には、複数の温度条件において、ドレイン電圧を変化させつつドレイン電流密度を測定した。サンプル1に係る炭化珪素半導体装置200においては、温度条件を、 25°C 、 50°C 、 75°C 、 100°C 、 125°C 、 150°C および 175°C とした。サンプル2に係る炭化珪素半導体装置200においては、温度条件を、 25°C 、 93°C 、 122°C および 162°C とした。

[0093] （評価結果）

図16は、サンプル1に係る炭化珪素半導体装置200における、ドレイン電流密度と、ドレイン電圧との関係を示す図である。図17は、サンプル2に係る炭化珪素半導体装置200における、ドレイン電流密度と、ドレイン電圧との関係を示す図である。図17に示されるように、サンプル2に係る炭化珪素半導体装置200においては、温度が上昇するにつれて、ドレイン電圧に対するドレイン電流密度の傾きは大きくなった。一方、図16に示されるように、サンプル1に係る炭化珪素半導体装置200においては、温度が上昇した場合であっても、ドレイン電圧に対するドレイン電流密度の傾

きはあまり変化しなかった。つまり、サンプル 2 に係る炭化珪素半導体装置 200 と比較して、サンプル 1 に係る炭化珪素半導体装置 200 においては、ダイオード特性の温度変化を抑制可能であることが確認された。

[0094] なお、炭化珪素基板 100 に存在する基底面転位は、少数キャリア同士の再結合のエネルギーによって積層欠陥になることがある。炭化珪素半導体装置 200 に積層欠陥があると、炭化珪素半導体装置 200 の耐圧が大幅に低下する。少数キャリア同士の再結合させないようにするためには、少数キャリアを少なくすることが望ましい。サンプル 1 に係る炭化珪素半導体装置 200 のようにダイオード特性の温度変化が少ない（つまり抵抗の温度変化が少ない）ということは、伝導度変調がほとんど起こっていないということである。そのため、サンプル 1 に係る炭化珪素半導体装置 200 においては、少数キャリアが非常に少ないと考えられる。従って、サンプル 1 に係るような炭化珪素半導体装置 200 においては、積層欠陥の発生を抑制し、耐圧の低下を抑制することができるという副次的な効果が期待され得る。

[0095] 今回開示された実施形態および実施例はすべての点で例示であって、制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて請求の範囲によって示され、請求の範囲と均等の意味、および範囲内でのすべての変更が含まれることが意図される。

符号の説明

[0096] 1 第 1 主面、2 第 2 主面、3 側面、4 底面、5 トレンチ、6 第 3 主面、7 第 1 欠陥、8 第 2 欠陥、9 点欠陥、10 第 1 不純物領域、11 バッファ層、12 第 1 スーパージャンクション領域、13 第 1 ジョイント領域、14 電流拡がり領域、15 単結晶基板、20 第 2 不純物領域、21 第 1 領域、22 第 2 領域、23 第 3 ジョイント領域、24 第 2 ジョイント領域、25 第 2 スーパージャンクション領域、30 第 3 不純物領域、41 第 1 部分、42 第 2 部分、51 ゲート絶縁膜、52 分離絶縁膜、60 電極層、61 第 1 電極、62 第 2 電極、63 ゲート電極、64 配線層、70 第 1 エピタキシャル層、71 第

2 エピタキシャル層、1 0 0 炭化珪素基板、1 0 1 第 1 方向、1 0 2 第 2 方向、1 0 3 第 3 方向、1 2 1 第 1 n 型領域、1 2 2 第 2 n 型領域、2 0 0 炭化珪素半導体装置 (M O S F E T)、2 5 1 第 1 p 型領域、2 5 2 第 2 p 型領域。

請求の範囲

[請求項1] 第1主面と、前記第1主面と反対側の第2主面と、前記第2主面の少なくとも一部を構成しかつ第1導電型を有する第1不純物領域と、前記第1主面の少なくとも一部を構成し前記第1不純物領域に接して設けられかつ前記第1導電型と異なる第2導電型を有する第2不純物領域と、前記第1不純物領域から隔てられるように前記第2不純物領域に接して設けられかつ前記第1導電型を有する第3不純物領域とを有する炭化珪素基板と、

前記第1主面において前記第2不純物領域および前記第3不純物領域の各々に接する第1電極と、

前記第2主面において前記第1不純物領域に接する第2電極とを備え、

前記第2不純物領域は、第1領域と、前記第1領域と前記第2主面との間にありかつ前記第1領域に接する第2領域とを含み、

前記第1領域の不純物濃度は、 $6 \times 10^{16} \text{ cm}^{-3}$ 以上である、炭化珪素半導体装置。

[請求項2] 前記第2領域の不純物濃度は、 $6 \times 10^{16} \text{ cm}^{-3}$ 以上である、請求項1に記載の炭化珪素半導体装置。

[請求項3] 第1主面と、前記第1主面と反対側の第2主面と、前記第2主面の少なくとも一部を構成しかつ第1導電型を有する第1不純物領域と、前記第1主面の少なくとも一部を構成し前記第1不純物領域に接して設けられかつ前記第1導電型と異なる第2導電型を有する第2不純物領域と、前記第1不純物領域から隔てられるように前記第2不純物領域に接して設けられかつ前記第1導電型を有する第3不純物領域とを有する炭化珪素基板と、

前記第1主面において前記第2不純物領域および前記第3不純物領域の各々に接する第1電極と、

前記第2主面において前記第1不純物領域に接する第2電極とを備

え、

前記第2不純物領域は、第1領域と、前記第1領域と前記第2主面との間にありかつ前記第1領域に接する第2領域とを含み、

前記第1領域の点欠陥密度は、 $6 \times 10^{12} \text{ cm}^{-3}$ 以上である、炭化珪素半導体装置。

[請求項4] 前記第1領域の点欠陥密度は、 $1 \times 10^{14} \text{ cm}^{-3}$ 以下である、請求項3に記載の炭化珪素半導体装置。

[請求項5] 前記炭化珪素半導体装置は、プレナー型である、請求項1から請求項4のいずれか1項に記載の炭化珪素半導体装置。

[請求項6] 前記炭化珪素基板には、トレンチが設けられおり、
前記トレンチは、前記第1不純物領域、前記第2不純物領域および前記第3不純物領域の各々と接する側面と、前記側面に連なりかつ前記第1不純物領域に接する底面とを有している、請求項1から請求項4のいずれか1項に記載の炭化珪素半導体装置。

[請求項7] 前記第1主面に垂直な断面において、前記トレンチの形状は、U型である、請求項6に記載の炭化珪素半導体装置。

[請求項8] 前記第1主面に垂直な断面において、前記トレンチの形状は、V型である、請求項6に記載の炭化珪素半導体装置。

[請求項9] 前記第1主面は、 $(000-1)$ 面または $(000-1)$ 面に対して 8° 以下の角度で傾斜した面である、請求項1から請求項8のいずれか1項に記載の炭化珪素半導体装置。

[請求項10] 前記第1領域の不純物濃度は、前記第2領域の不純物濃度よりも高い、請求項1から請求項9のいずれか1項に記載の炭化珪素半導体装置。

[請求項11] 前記第1領域の不純物濃度は、 $1 \times 10^{19} \text{ cm}^{-3}$ 以下である、請求項10に記載の炭化珪素半導体装置。

[請求項12] 第1主面と、前記第1主面と反対側の第2主面と、前記第2主面の少なくとも一部を構成しかつ第1導電型を有する第1不純物領域と、

前記第 1 主面の少なくとも一部を構成し前記第 1 不純物領域に接して設けられかつ前記第 1 導電型と異なる第 2 導電型を有する第 2 不純物領域と、前記第 1 不純物領域から隔てられるように前記第 2 不純物領域に接して設けられかつ前記第 1 導電型を有する第 3 不純物領域とを有する炭化珪素基板を準備する工程と、

前記第 1 主面において前記第 2 不純物領域および前記第 3 不純物領域の各々に接する第 1 電極を形成する工程と、

前記第 2 主面において前記第 1 不純物領域に接する第 2 電極を形成する工程とを備え、

前記第 2 不純物領域は、第 1 領域と、前記第 1 領域と前記第 2 主面との間にありかつ前記第 1 領域に接する第 2 領域とを含み、

前記第 1 領域の不純物濃度は、 $6 \times 10^{16} \text{ cm}^{-3}$ 以上であり、

前記第 1 領域は、イオン注入により形成される、炭化珪素半導体装置の製造方法。

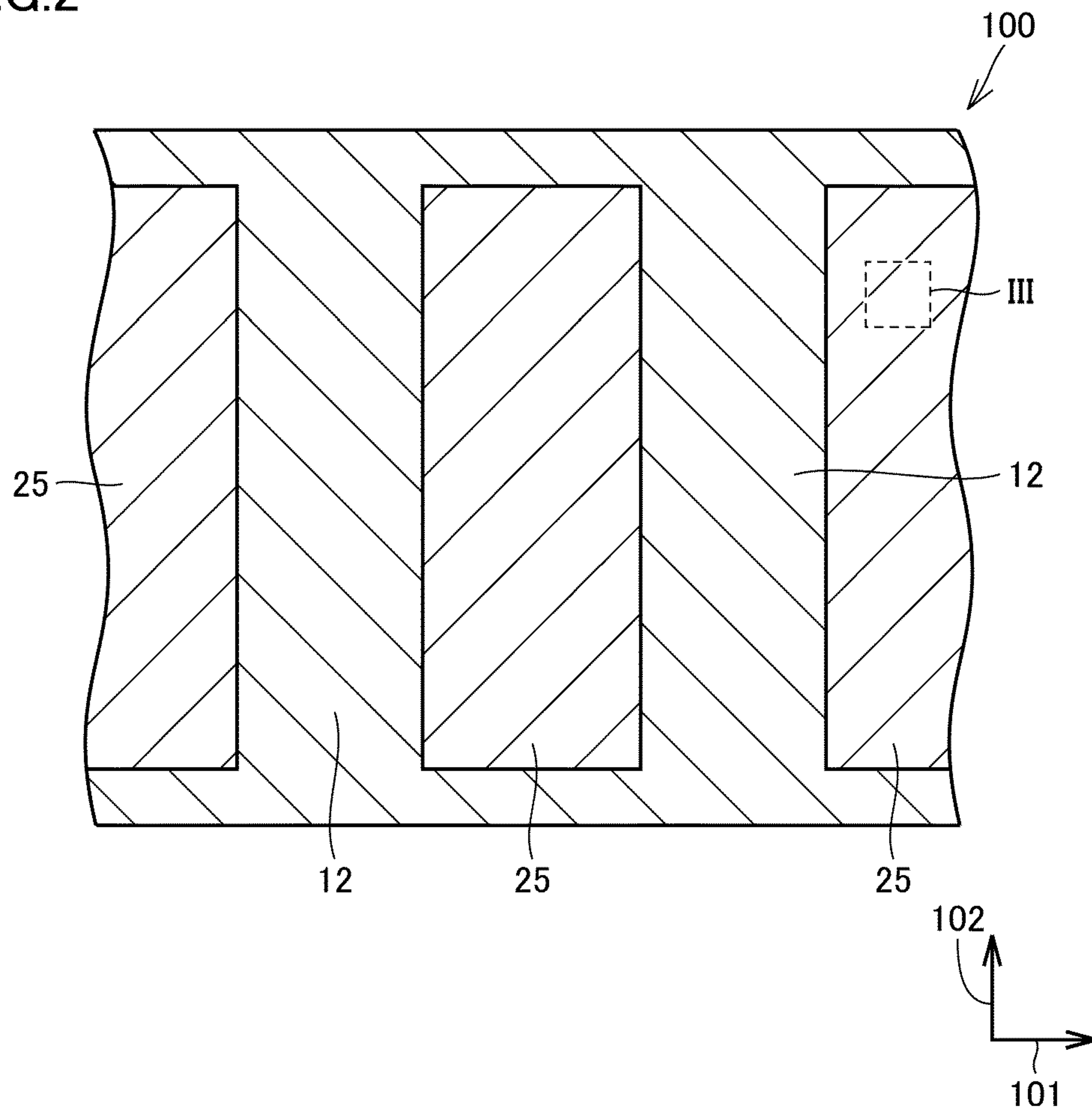
[請求項13] 前記第 2 領域は、イオン注入により形成される、請求項 1 2 に記載の炭化珪素半導体装置の製造方法。

[請求項14] 前記第 1 不純物領域は、 1500°C 以上 1750°C 以下の温度条件において、エピタキシャル成長により形成される、請求項 1 2 または請求項 1 3 に記載の炭化珪素半導体装置の製造方法。

[請求項15] 前記炭化珪素基板を準備する工程は、活性化アニール工程を含み、
前記活性化アニール工程は、 1600°C 以上 1850°C 以下の温度条件で行われる、請求項 1 2 から請求項 1 4 のいずれか 1 項に記載の炭化珪素半導体装置の製造方法。

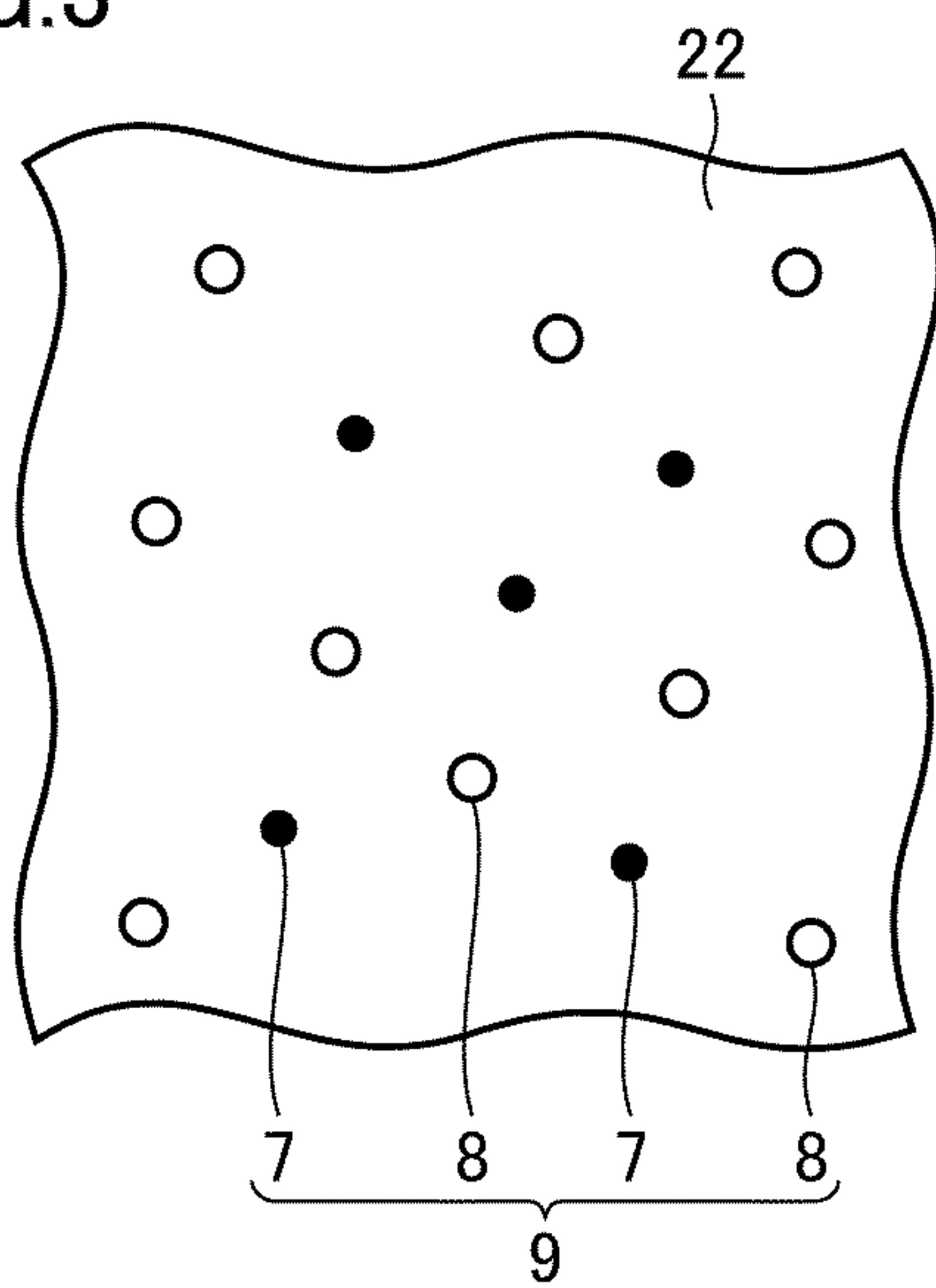
[図2]

FIG.2



[図3]

FIG.3



[図4]

FIG.4

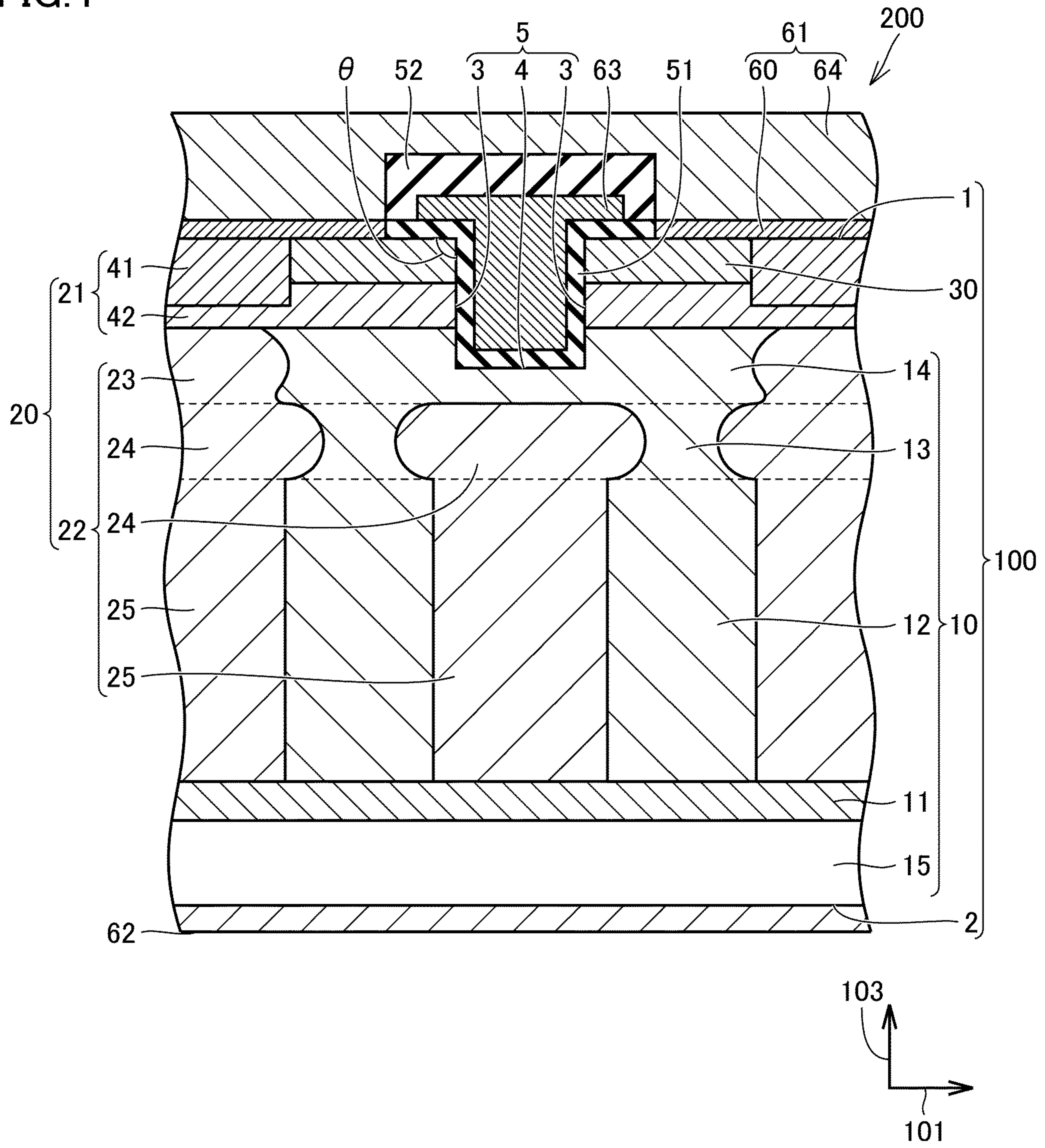
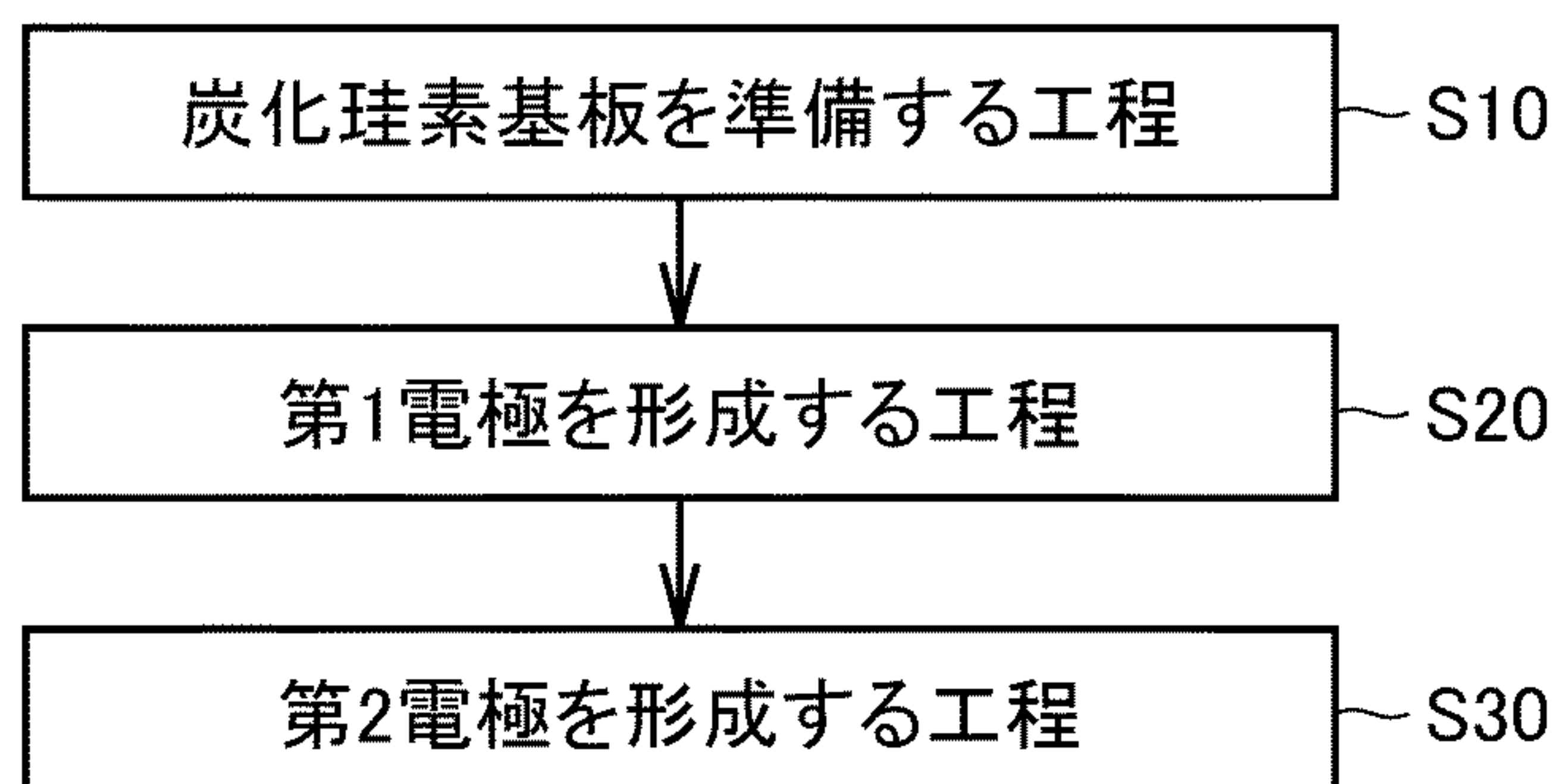
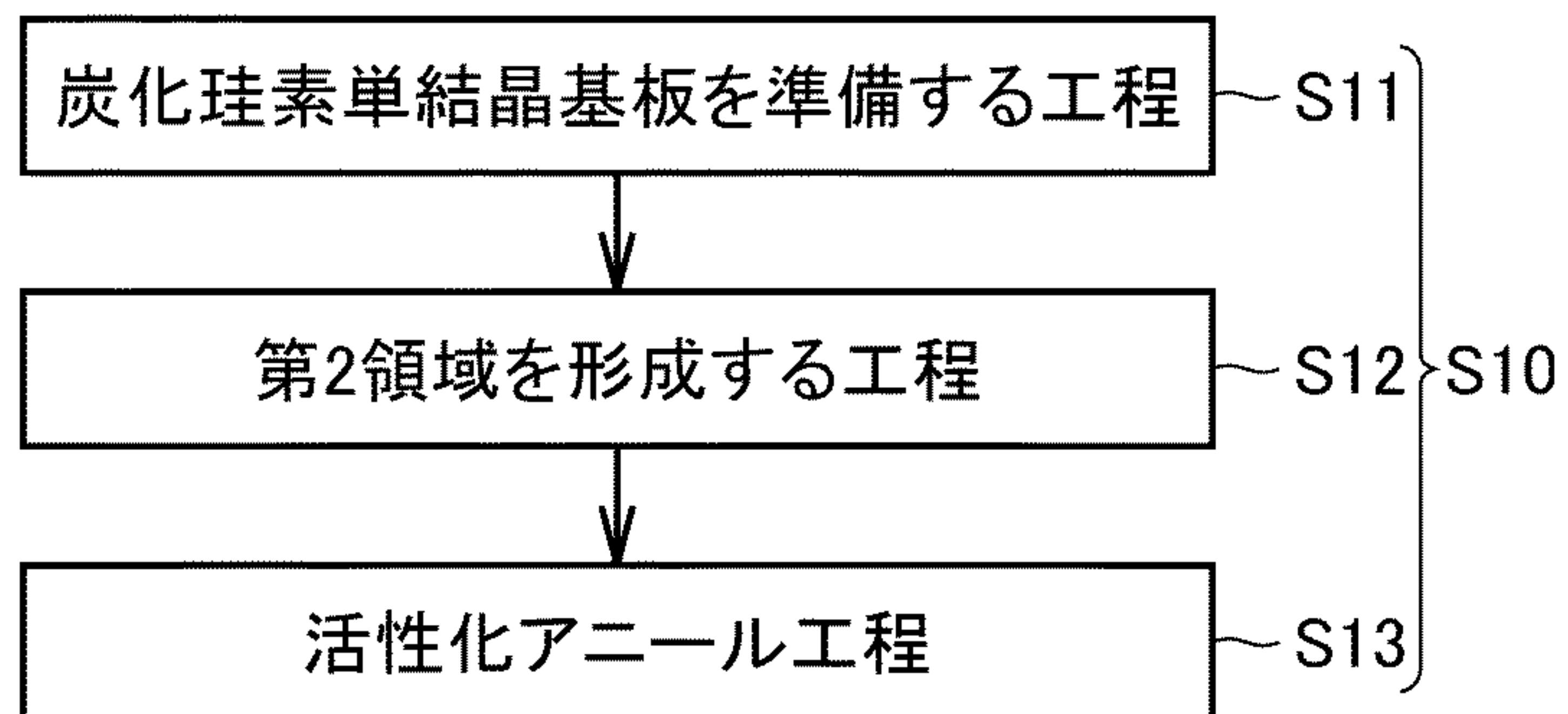


FIG.5



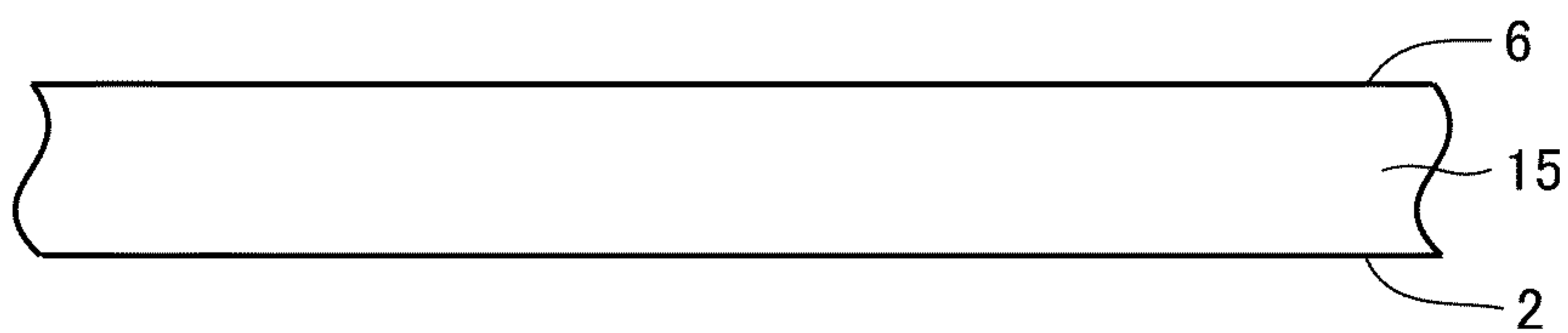
[図7]

FIG.7



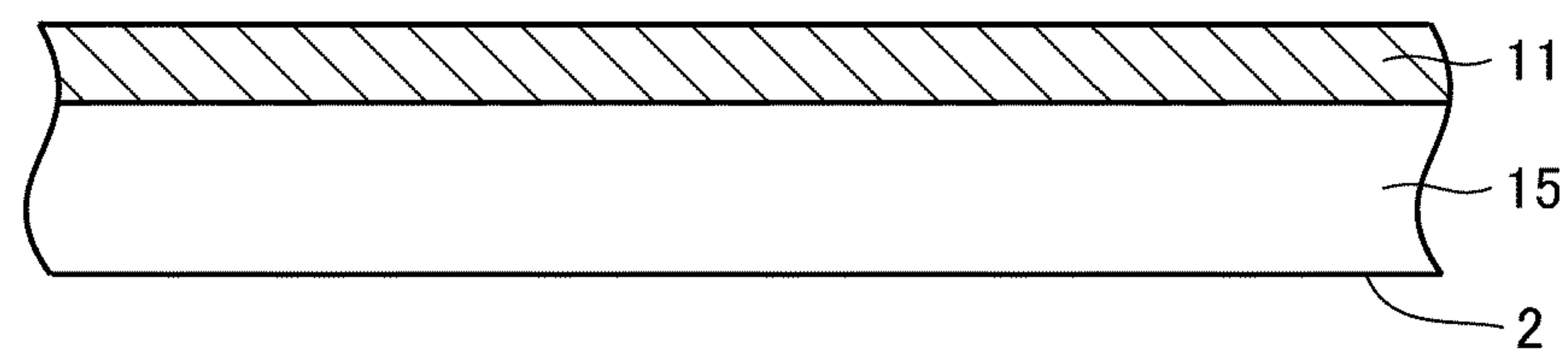
[図8]

FIG.8



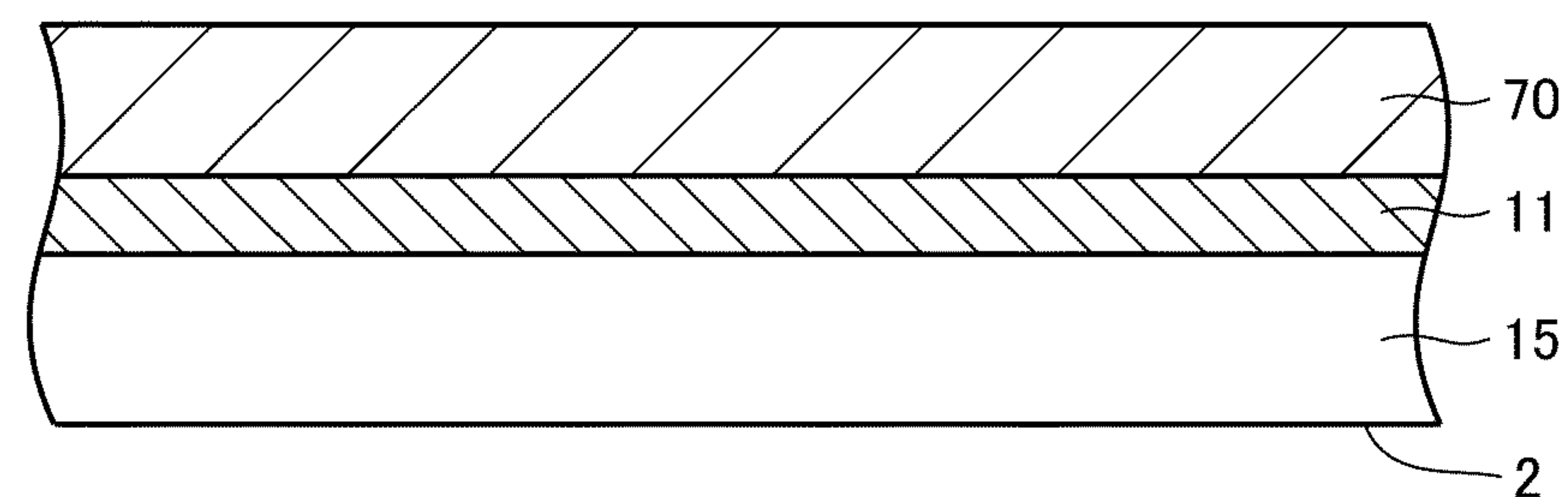
[図9]

FIG.9



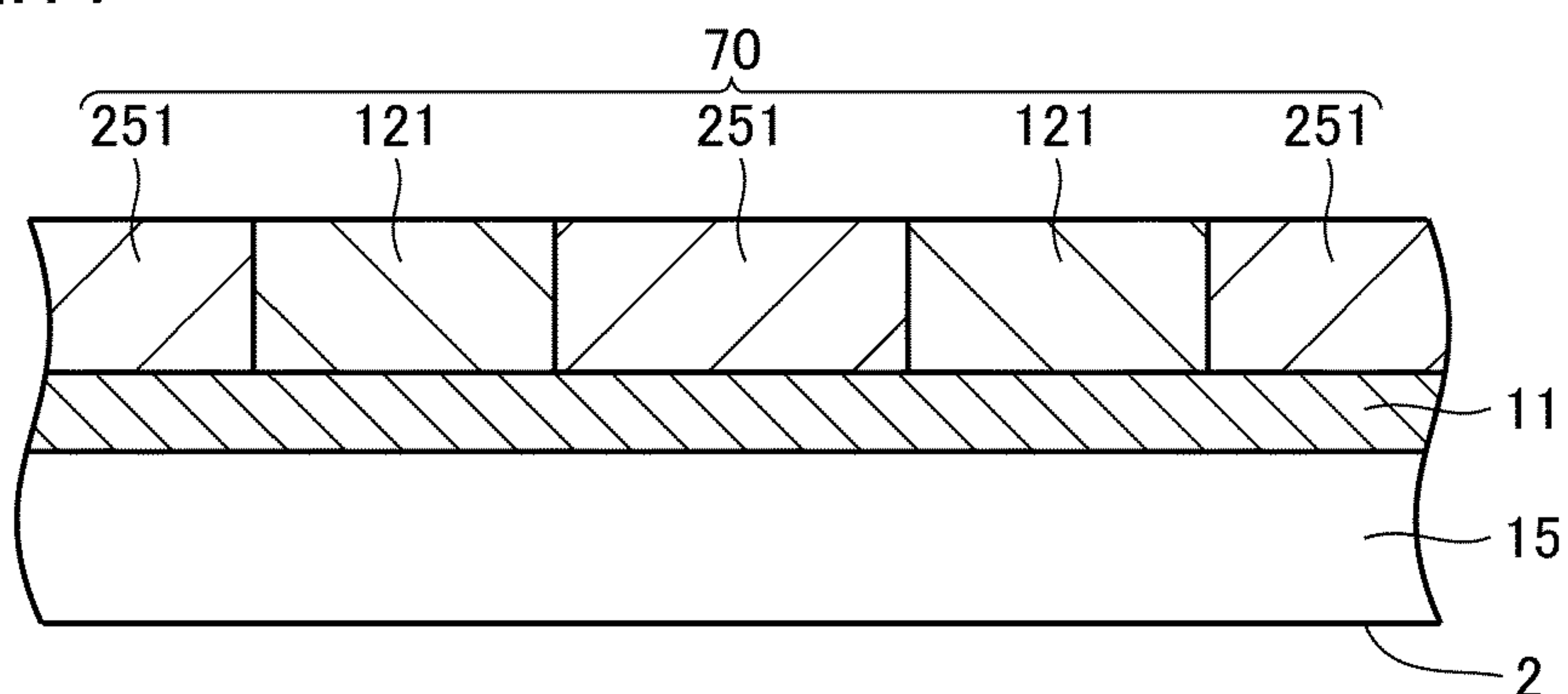
[図10]

FIG.10



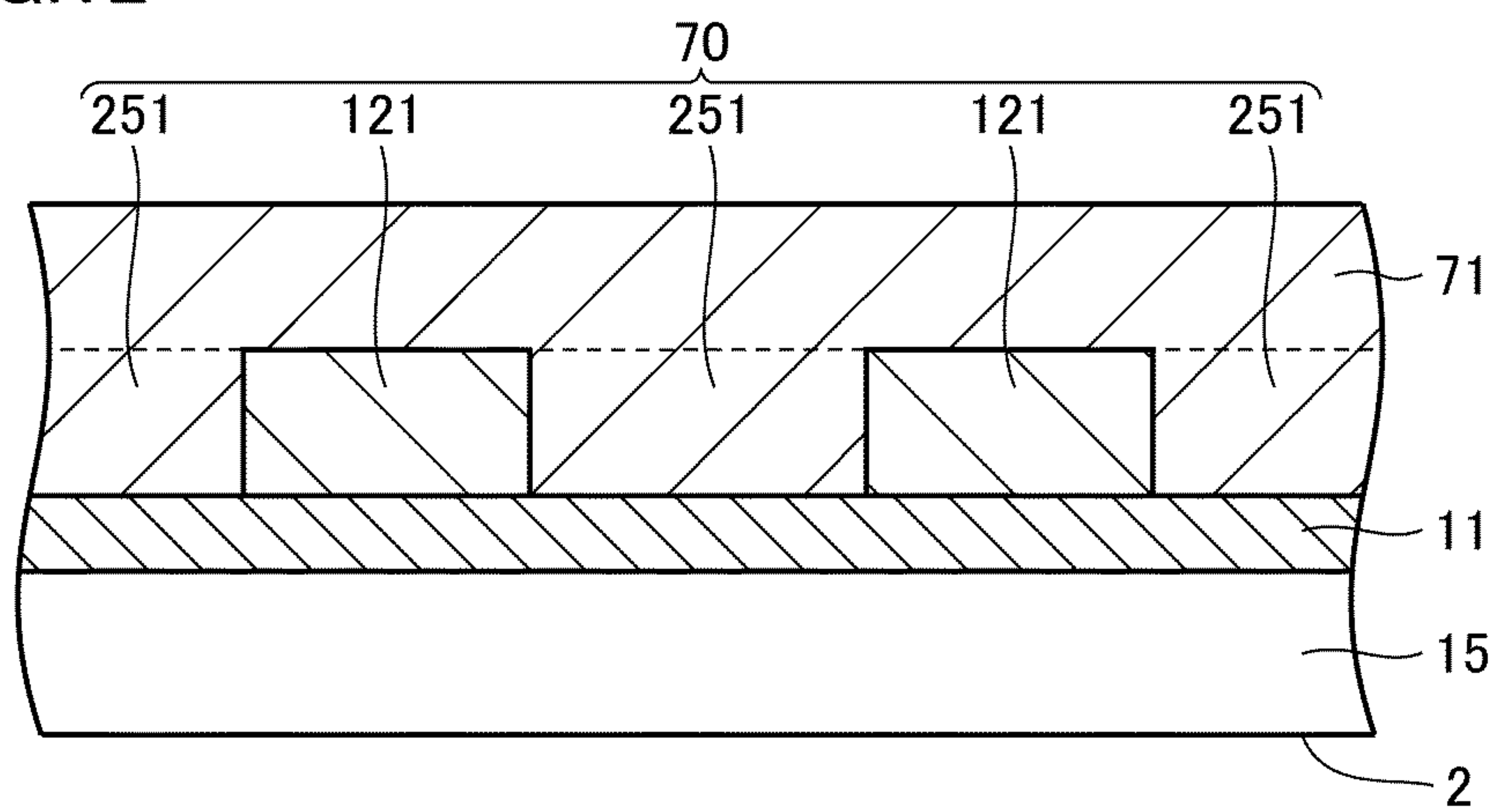
[図11]

FIG.11



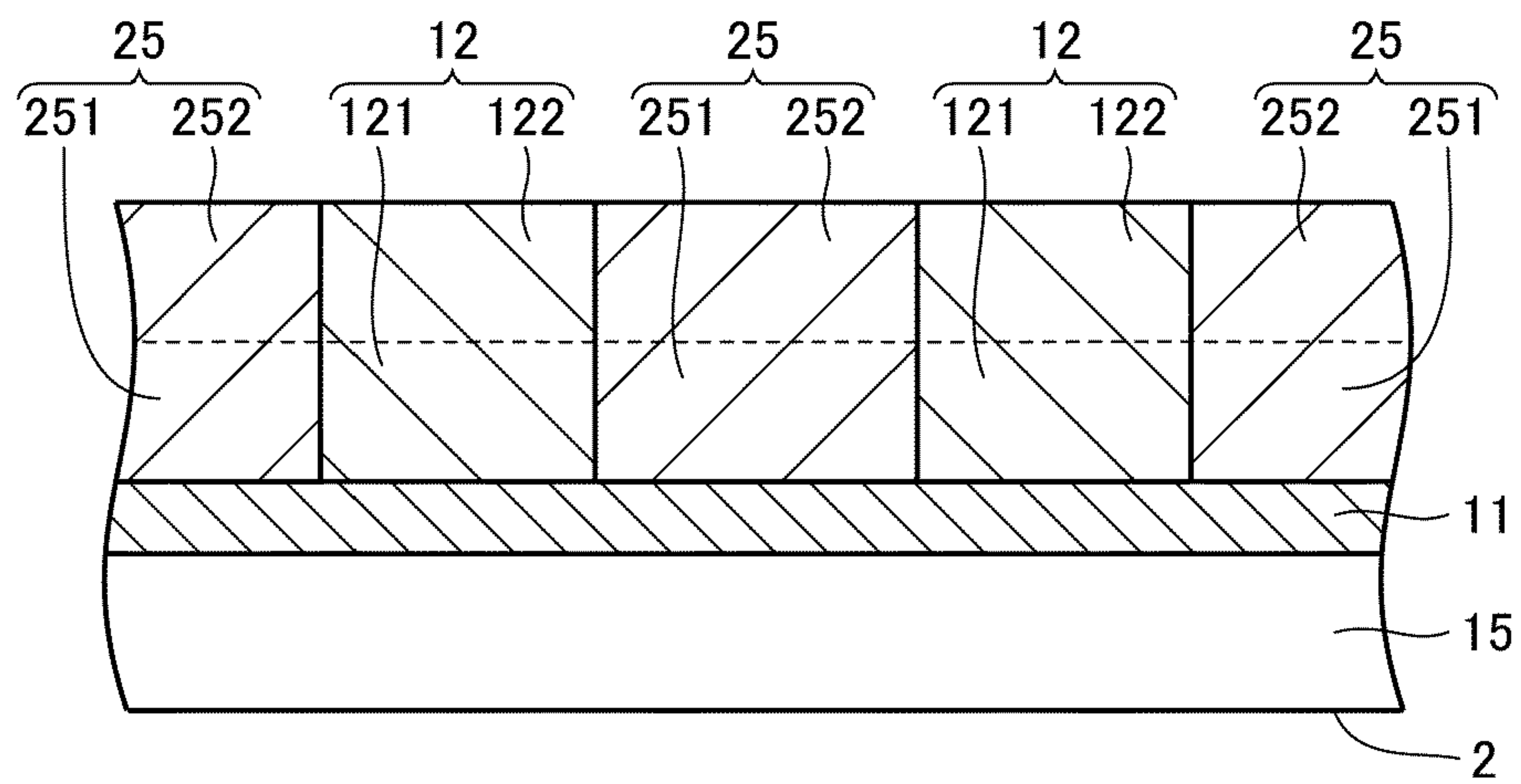
[図12]

FIG.12



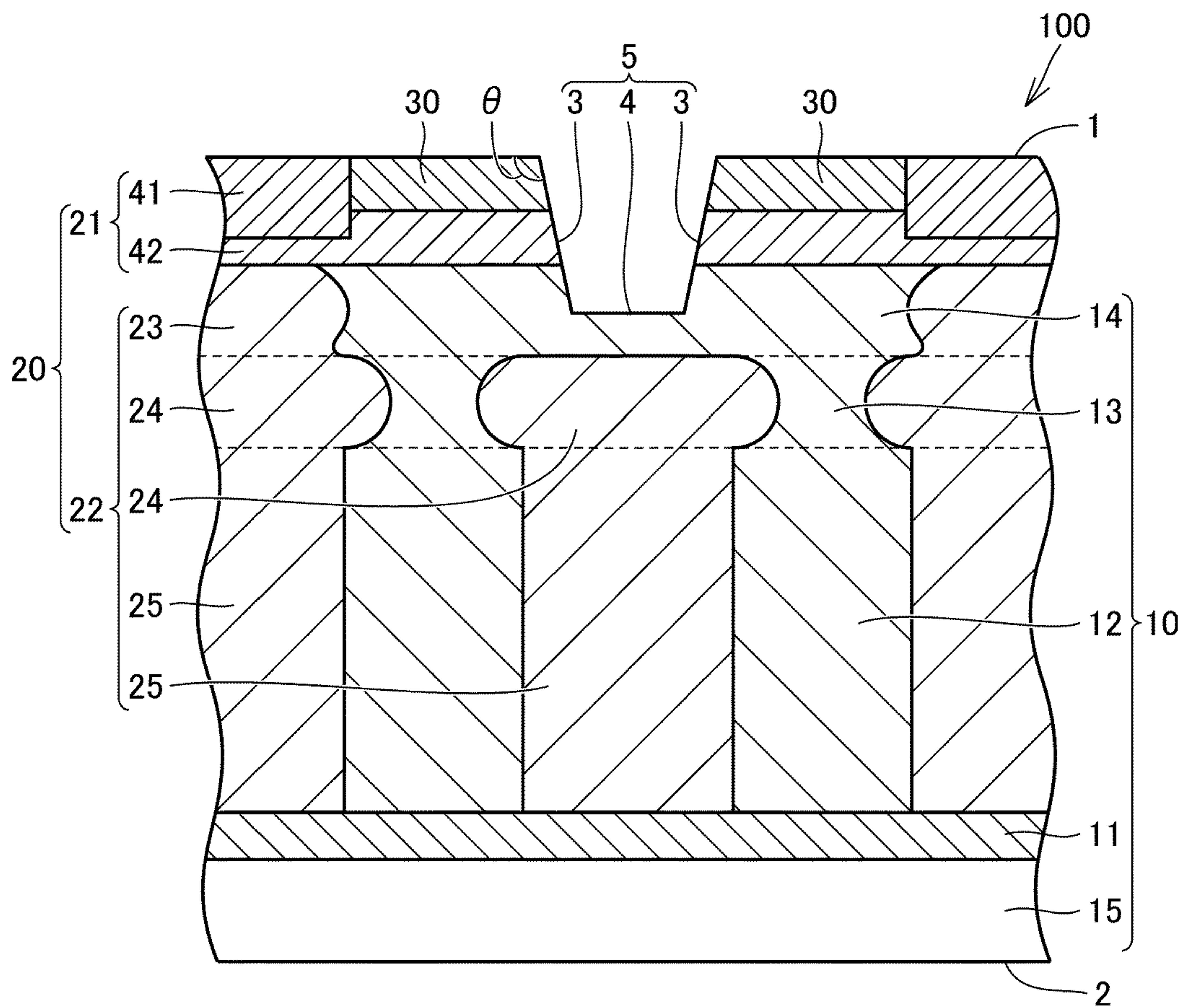
[図13]

FIG.13



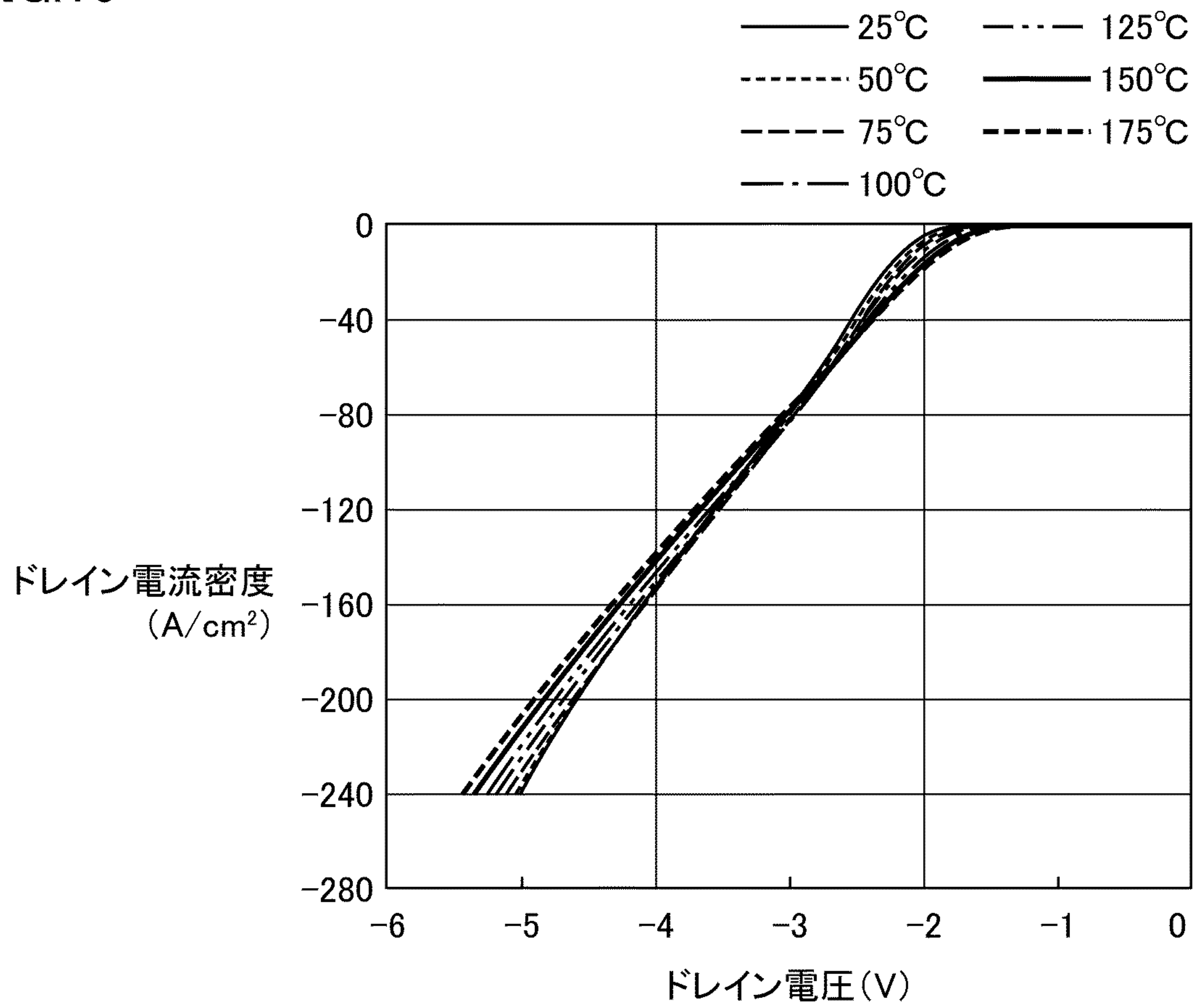
[図15]

FIG.15



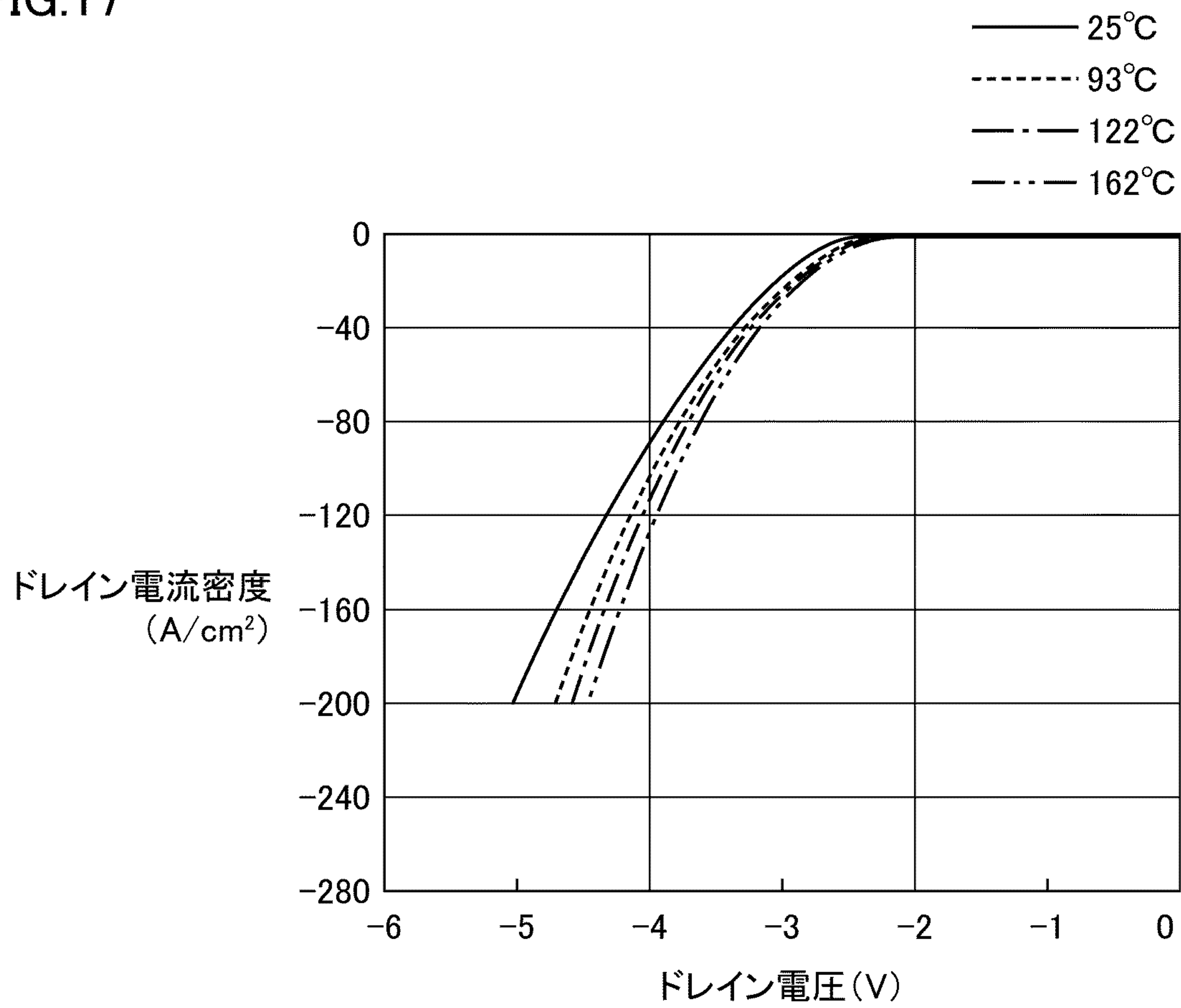
[図16]

FIG.16



[図17]

FIG.17



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2020/038231

A. CLASSIFICATION OF SUBJECT MATTER
H01L 29/78(2006.01)i; H01L 29/12(2006.01)i; H01L 21/336(2006.01)i
FI: H01L29/78 652H; H01L29/78 653A; H01L29/78 652T; H01L29/78 652F;
H01L29/78 658E; H01L29/78 658A
According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED
Minimum documentation searched (classification system followed by classification symbols)
H01L29/78; H01L29/12; H01L21/336
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2020
Registered utility model specifications of Japan 1996-2020
Published registered utility model applications of Japan 1994-2020
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2019-520703 A (CREE, INC.) 18 July 2019 (2019-07-18) paragraphs [0123]-[0127], fig. 27	1, 2, 12, 13 3-1, 14, 15
Y A	JP 2014-099483 A (FUJI ELECTRIC CO., LTD.) 29 May 2014 (2014-05-29) paragraph [0015]	3-11 1, 2, 12-15
Y A	JP 2016-006900 A (SUMITOMO ELECTRIC INDUSTRIES, LTD.) 14 January 2016 (2016-01-14) paragraphs [0035]-[0056]	6-11 1-5, 12-15
Y A	WO 2015/064256 A1 (FUJI ELECTRIC CO., LTD.) 07 May 2015 (2015-05-07) paragraphs [0013], [0014]	14, 15 1-13

☐ Further documents are listed in the continuation of Box C.	☒ See patent family annex.
---	--

* Special categories of cited documents:	
“A” document defining the general state of the art which is not considered to be of particular relevance	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“E” earlier application or patent but published on or after the international filing date	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“O” document referring to an oral disclosure, use, exhibition or other means	“&” document member of the same patent family
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 16 December 2020 (16.12.2020)	Date of mailing of the international search report 28 December 2020 (28.12.2020)
Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2020/038231

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
JP 2019-520703 A	18 Jul. 2019	US 2017/0345891 A1 paragraphs [0123]-[0156], fig. 27	
JP 2014-099483 A	29 May 2014	WO 2017/209825 A1 US 2015/0214049 A1 paragraph [0017] WO 2014/077039 A1 CN 104 704609 A KR 10-2015-0082202 A	
JP 2016-006900 A	14 Jan. 2016	(Family: none)	
WO 2015/064256 A1	07 May 2015	US 2016/0254148 A1 paragraphs [0013], [0014] CN 105637646 A	

国際調査報告		国際出願番号 PCT/JP2020/038231
A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 29/78(2006.01)i; H01L 29/12(2006.01)i; H01L 21/336(2006.01)i FI: H01L29/78 652H; H01L29/78 653A; H01L29/78 652T; H01L29/78 652F; H01L29/78 658E; H01L29/78 658A		
B. 調査を行った分野		
調査を行った最小限資料（国際特許分類（IPC）） H01L29/78; H01L29/12; H01L21/336		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922 - 1996年 日本国公開実用新案公報 1971 - 2020年 日本国実用新案登録公報 1996 - 2020年 日本国登録実用新案公報 1994 - 2020年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2019-520703 A（クリー インコーポレイテッド）18.07.2019（2019 - 07 - 18） 段落[0123]-[0127]、図27	1, 2, 12, 13
Y		3-11, 14, 15
Y	JP 2014-099483 A（富士電機株式会社）29.05.2014（2014 - 05 - 29） 段落[0015]	3-11
A		1, 2, 12-15
Y	JP 2016-006900 A（住友電気工業株式会社）14.01.2016（2016 - 01 - 14） 段落[0035]-[0056]	6-11
A		1-5, 12-15
Y	WO 2015/064256 A1（富士電機株式会社）07.05.2015（2015 - 05 - 07） 段落[0013], [0014]	14, 15
A		1-13
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 16. 12. 2020		国際調査報告の発送日 28. 12. 2020
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 棚田 一也 5F 9361 電話番号 03-3581-1101 内線 3516

引用文献			公表日	パテントファミリー文献	公表日
JP	2019-520703	A	18.07.2019	US 2017/0345891 A1 段落[0123]-[0156]、図27 WO 2017/209825 A1	
JP	2014-099483	A	29.05.2014	US 2015/0214049 A1 段落[0017] WO 2014/077039 A1 CN 104704609 A KR 10-2015-0082202 A	
JP	2016-006900	A	14.01.2016	(ファミリーなし)	
WO	2015/064256	A1	07.05.2015	US 2016/0254148 A1 段落[0013],[0014] CN 105637646 A	