【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第７部門第２区分
【発行日】平成19年1月18日(2007.1.18)

【公開番号】特開2005-251939(P2005-251939A)
【公開日】平成17年9月15日(2005.9.15)
【年通号数】公開・登録公報2005-036
【出願番号】特願2004-59449(P2004-59449)
【国際特許分類】
　Ｈ０１Ｌ　29/78　　(2006.01)
【ＦＩ】
　Ｈ０１Ｌ　29/78　　３０１Ｈ
　Ｈ０１Ｌ　29/78　　３０１Ｇ

【手続補正書】
【提出日】平成18年11月29日(2006.11.29)
【手続補正１】
【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
　多孔質層と、
　前記多孔質層上に形成された、断面形状の高さが該断面形状の幅よりも長い半導体領域を有する構造体と、
　前記構造体に応力を加えて歪みを生じさせる歪み誘起領域と、
　を備えることを特徴とする半導体装置。
【請求項２】
　前記歪み誘起領域は、前記構造体の少なくとも側面に接触することを特徴とする請求項１に記載の半導体装置。
【請求項３】
　前記歪み誘起領域は、前記多孔質層の表面に略平行に前記応力を加えることを特徴とする請求項２に記載の半導体装置。
【請求項４】
　前記多孔質層上に形成された複数の前記構造体を備え、
　前記歪み誘起領域は、前記複数の構造体の間に配置されることを特徴とする請求項１乃至請求項３のいずれか１項に記載の半導体装置。
【請求項５】
　前記構造体は、
　前記多孔質層上に形成された半導体領域と、
　前記半導体領域の少なくとも側面に形成されたゲート絶縁膜と、
　前記ゲート絶縁膜上に前記半導体領域を挟むようにして形成されたゲート電極と、
　を備えることを特徴とする請求項１乃至請求項４のいずれか１項に記載の半導体装置。
【請求項６】
　前記多孔質層は、多孔質シリコンを含むことを特徴とする請求項１乃至請求項５のいずれか１項に記載の半導体装置。
【請求項７】
　前記半導体領域は、単結晶シリコンを含むことを特徴とする請求項１乃至請求項６のいずれか１項に記載の半導体装置。

【請求項８】
前記歪み誘起領域は、酸化シリコンを含むことを特徴とする請求項１乃至請求項７のいずれか１項に記載の半導体装置。
【請求項９】
前記歪み誘起領域は、窒化シリコンを含むことを特徴とする請求項１乃至請求項７のいずれか１項に記載の半導体装置。
【請求項１０】
請求項１乃至請求項９のいずれか１項に記載の半導体装置と、
前記半導体領域の一端に形成されたソースと、
前記半導体領域の他端に形成されたドレインと、
を有することを特徴とするトランジスタ。
【請求項１１】
基板に多孔質層を形成する工程と、
前記多孔質層上に半導体層を形成する工程と、
前記半導体層をエッチングして、その断面形状の高さが該断面形状の幅よりも長い半導体領域を形成する工程と、
前記半導体領域に応力を加えて歪みを生じさせる歪み誘起領域を形成する工程と、
を含むことを特徴とする半導体装置の製造方法。
【請求項１２】
基板に多孔質層を形成する工程と、
前記多孔質層上に半導体層を形成する工程と、
前記多孔質層及び前記半導体層をエッチングして、その断面形状の高さが該断面形状の幅よりも長い半導体領域を形成する工程と、
前記多孔質層及び前記半導体領域に応力を加えて歪みを生じさせる歪み誘起領域を形成する工程と、
を含むことを特徴とする半導体装置の製造方法。
【請求項１３】
基板に部分的に多孔質層を形成する工程と、
前記部分的に形成された多孔質層上に半導体層を形成する工程と、
前記半導体層をエッチングして、その断面形状の高さが該断面形状の幅よりも長い半導体領域を前記部分的に形成された多孔質層上に形成する工程と、
前記半導体領域に応力を加えて歪みを生じさせる歪み誘起領域を形成する工程と、
を含むことを特徴とする半導体装置の製造方法。
【手続補正２】
【補正対象書類名】明細書
【補正対象項目名】００１２
【補正方法】変更
【補正の内容】
【００１２】
本発明の第４の側面は、半導体装置の製造方法に係り、基板に多孔質層を形成する工程と、前記多孔質層上に半導体層を形成する工程と、前記多孔質層及び前記半導体層をエッチングして、その断面形状の高さが該断面形状の幅よりも長い半導体領域を形成する工程と、前記多孔質層及び前記半導体領域に応力を加えて歪みを生じさせる歪み誘起領域を形成する工程と、を含むことを特徴とする。