

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成17年5月12日(2005.5.12)

【公開番号】特開2003-197867(P2003-197867A)

【公開日】平成15年7月11日(2003.7.11)

【出願番号】特願2002-337541(P2002-337541)

【国際特許分類第7版】

H 01 L 27/10

H 01 L 21/82

【F I】

H 01 L 27/10 4 3 1

H 01 L 21/82 F

【手続補正書】

【提出日】平成16年6月30日(2004.6.30)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

複数の制御素子と、

前記複数の制御素子と導通する複数の中間導体及び複数の行導体を形成する複数のアンチヒューズ電極対と、

前記複数のアンチヒューズ電極対のそれぞれの間に挟まれ、その間で連続してパターニングされていないアンチヒューズ材料とを含み、

前記アンチヒューズ材料が、平坦ではない上側表面を有し、前記複数の行導体の前記行導体のそれぞれの上に良好なステップカバレージでコンフォーマルに配置されているメモリ構造。

【請求項2】

複数の制御素子と、

それぞれが少なくとも1つの第1の導体と少なくとも1つの第2の導体とからなるアンチヒューズ電極対を有する複数のアンチヒューズ構造であって、前記アンチヒューズ電極対が、共通の、連続したアンチヒューズ層によって電気的に絶縁されている複数のアンチヒューズ構造とを含み、

各前記アンチヒューズ構造が、平坦ではない上側表面を有し、それぞれのアンチヒューズ構造と接触する各第1の導体の上に良好なステップカバレージでコンフォーマルに配置され、

各第2の導体が前記複数の制御素子の1つと導通しているメモリ構造。

【請求項3】

さらに、前記共通の、連続したアンチヒューズ層上に配置され、前記各対の内の方のアンチヒューズ電極と接触している誘電体層と、

前記誘電体層上に配置されている少なくとも1つの第3の導体と、

前記各対の内の方のアンチヒューズ電極として機能する前記少くとも1つの第1の導体とを含む請求項2に記載のメモリ構造。

【請求項4】

それぞれが層間誘電体によって隣接する積重された層から分離されている複数の積重された層であって、それぞれが、一対のアンチヒューズ電極と、前記対のアンチヒューズ電

極の一方と導通する複数のトンネル接合制御素子を含む複数の積重された層と、

前記積重された層のそれぞれのアンチヒューズ電極の対の間に連続して延伸するアンチヒューズ材料とからなるメモリ構造。

【請求項 5】

複数の積重された層を含む基板上のメモリ構造であって、当該複数の積重された層のそれぞれが、

前記基板を連続して横切るように延伸している層間誘電体と、

前記層間誘電体上で、前記基板をさらに連続して横切るように延伸しているアンチヒューズ材料と、

それぞれが前記アンチヒューズ材料によって、他の対から分離されている 1 つのアンチヒューズ電極を有する複数のアンチヒューズ電極と、

前記アンチヒューズ電極の対の一方と導通している複数のトンネル接合制御素子とを含むメモリ構造。

【請求項 6】

前記複数の積重された層のそれぞれの前記層間誘電体が、1 つの積重された層を隣接する積重された層から分離する請求項 5 に記載のメモリ構造。

【請求項 7】

連続するアンチヒューズ層と並んで配置されている複数のワード線を含むメモリ構造であって、当該連続するアンチヒューズ層が、複数のトンネル接合制御素子と導通する列線と並んで配置されているものにおいて、

各トンネル接合制御要素が、前記連続するアンチヒューズ層によって、それぞれのワード線から物理的に分離されているメモリ構造。

【請求項 8】

複数の行導体と、

前記複数の行導体上に配置されているアンチヒューズ材料からなる連続するブランケットと、

各前記行導体上に実質上位置合わせされ、前記アンチヒューズ材料によって前記行導体から分離されている少なくとも 1 つのトンネル接合制御素子と、

少なくと 1 つのトンネル接合制御素子のそれぞれの上に位置合わせされている列導体とを含むメモリ構造。

【請求項 9】

各前記行導体、各前記トンネル接合制御素子、各前記列導体が、別個のメモリセルに含まれ、

各前記別個のメモリセルが、前記メモリセルの他のものに垂直に積重され、

各前記別個のメモリセルが、そのメモリセルと垂直方向に隣接している前記メモリセルの他のものと、その前記行導体及び前記列導体の 1 つを共有している請求項 8 に記載のメモリ構造。

【請求項 10】

複数の行導体と、

前記複数の行導体上に配置されているアンチヒューズ材料からなる連続するブランケットと、

各前記行導体上に実質上位置合わせされ、前記アンチヒューズ材料によって前記行導体から分離されている少なくとも 1 つの制御素子と、

少なくと 1 つの制御素子のそれぞれの上に位置合わせされている列導体とを含み、

前記アンチヒューズ材料が、平坦ではない上側表面を有し、良好なステップカバレージで、前記複数の行導体の各行導体の上及び間に、コンフォーマルに配置されているメモリ構造。