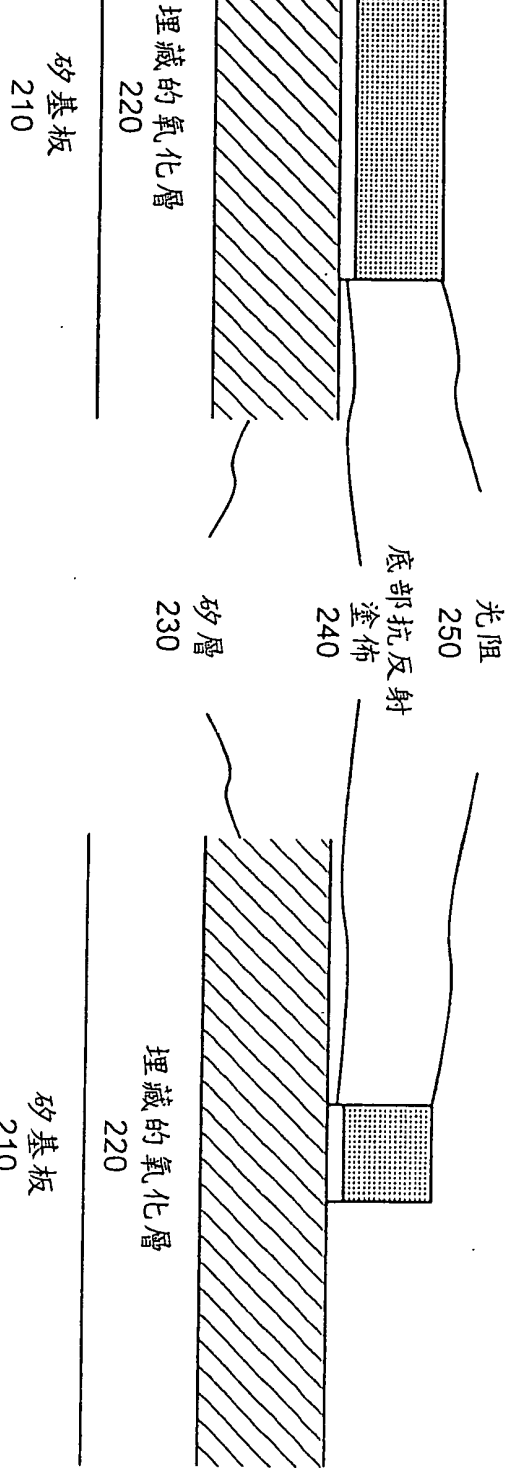
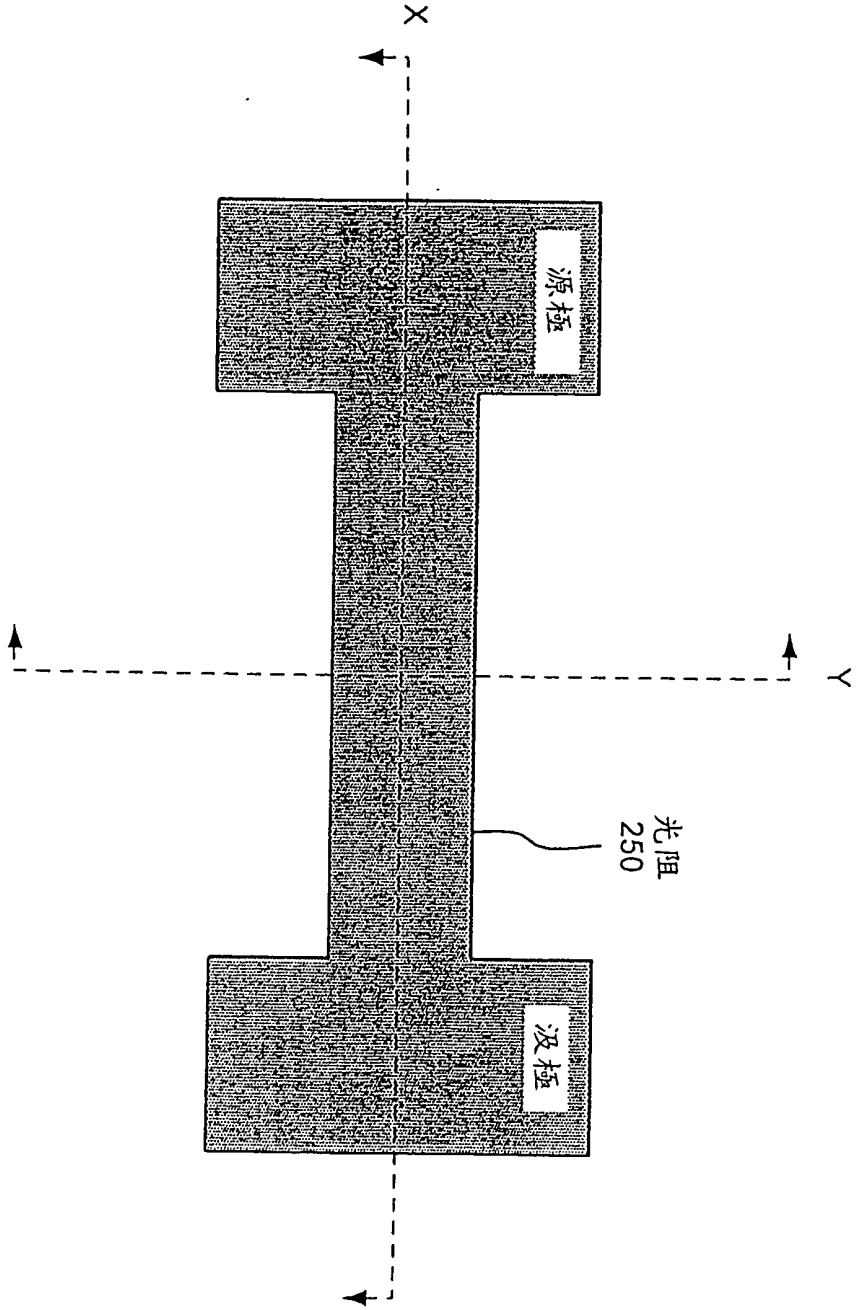


第1圖

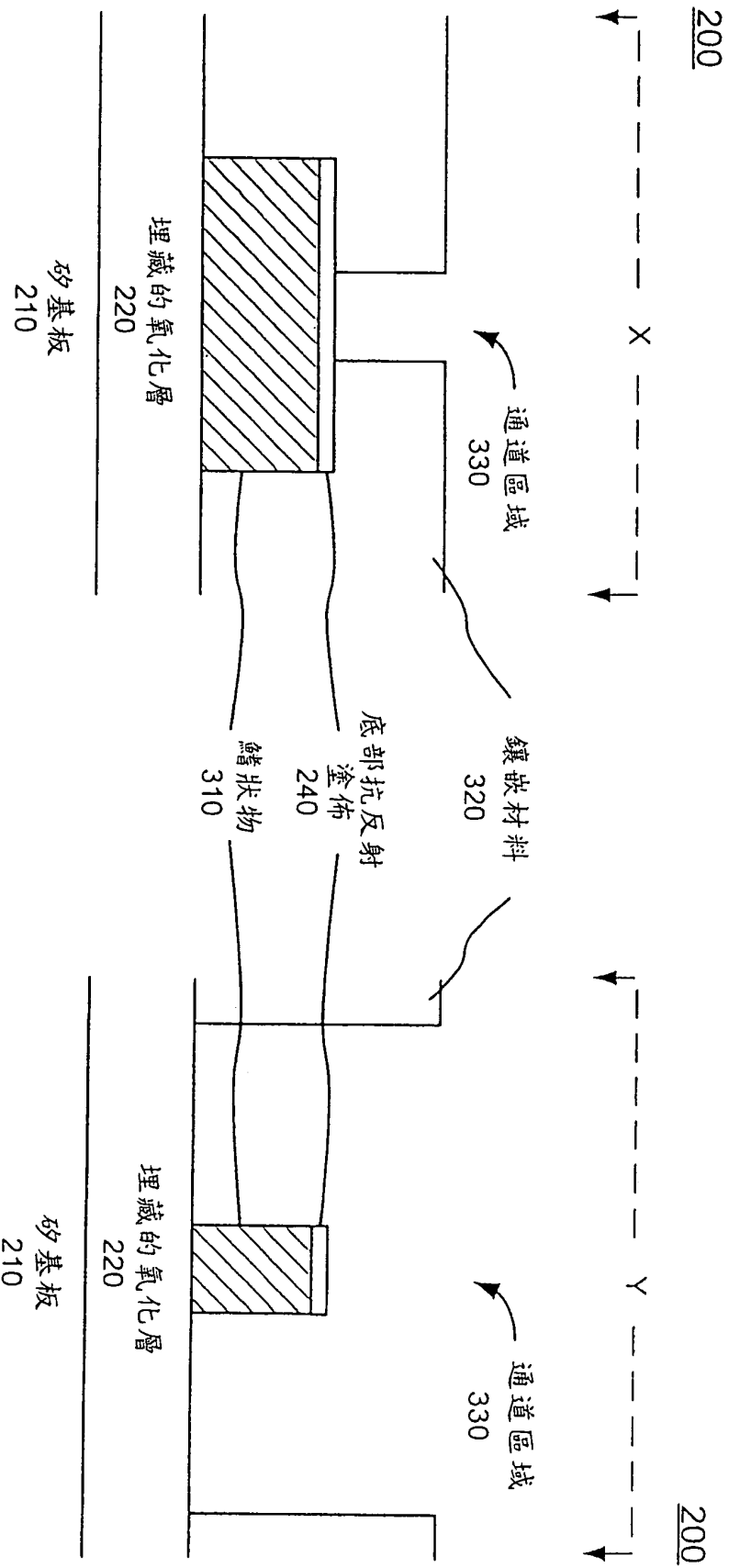


第2A圖

第2B圖

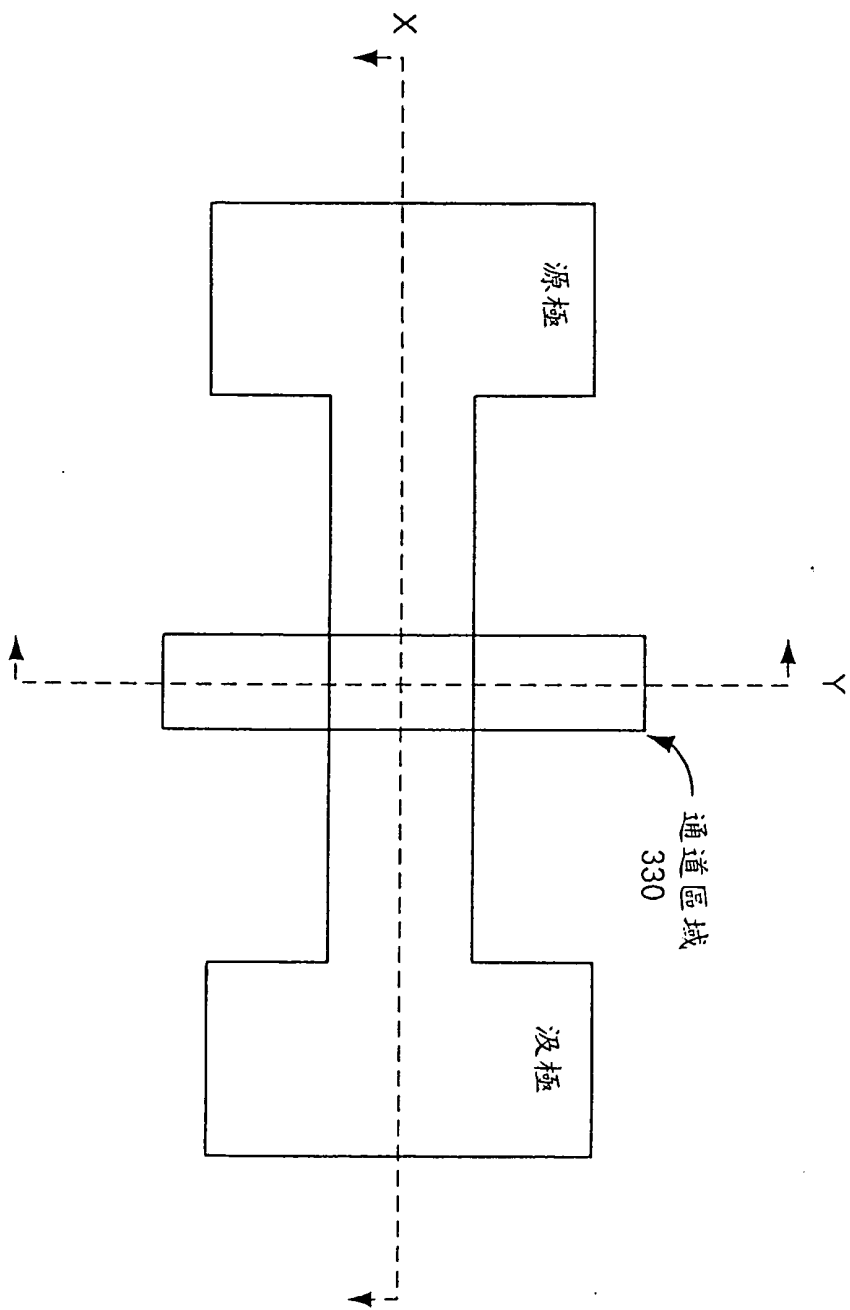


第2C圖



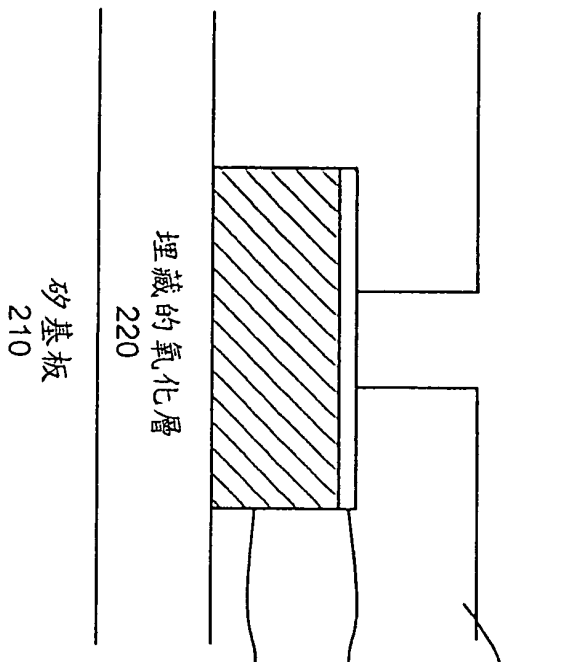
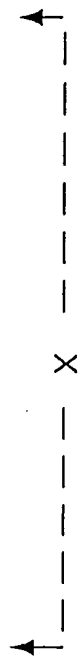
第3A圖

第3B圖

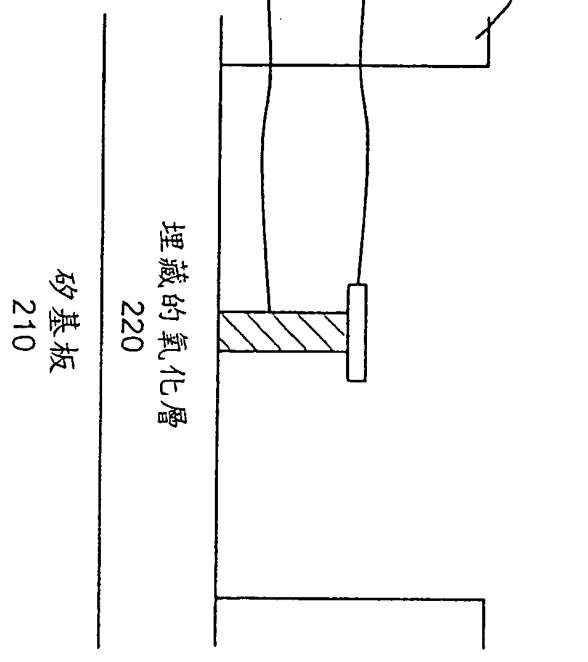
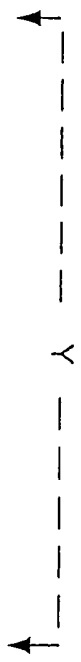


第30圖

200

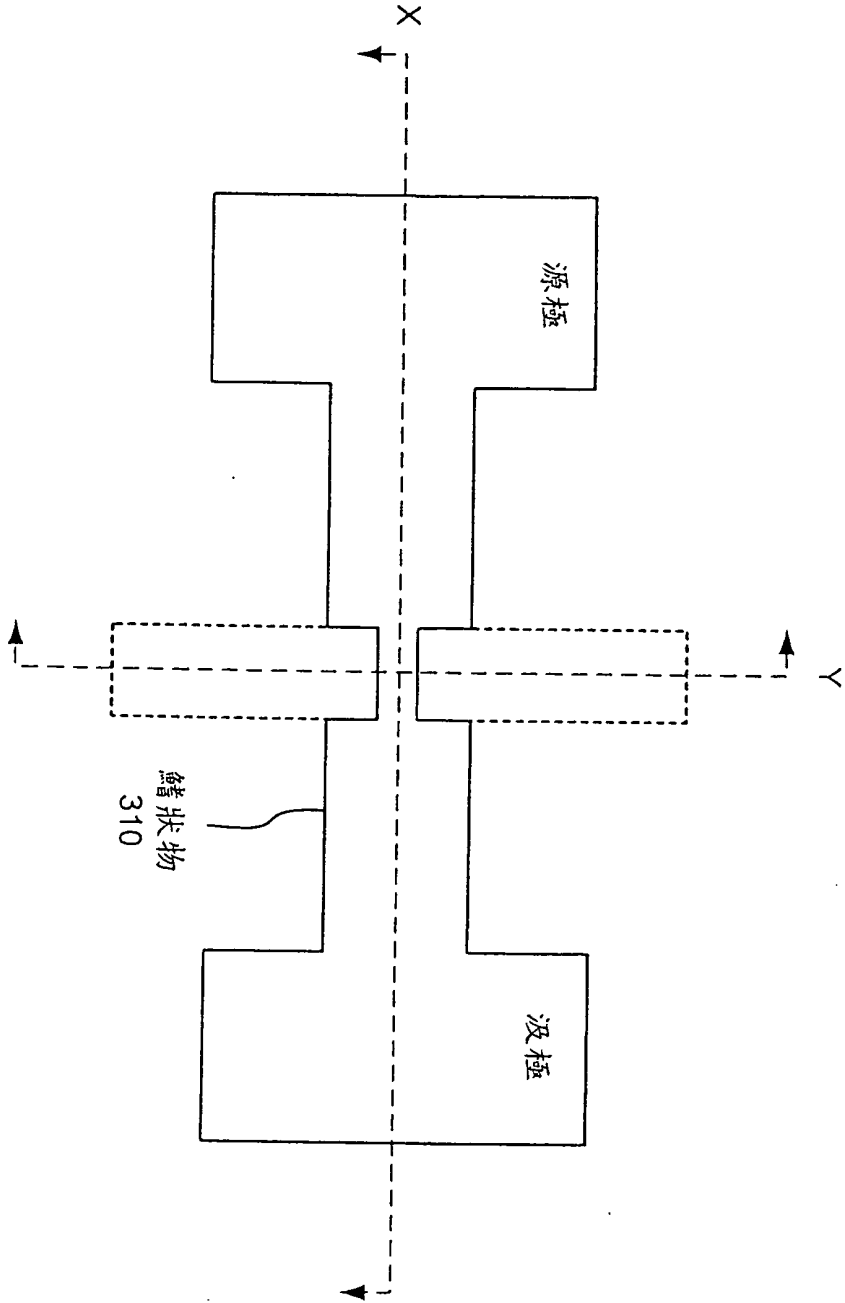


200



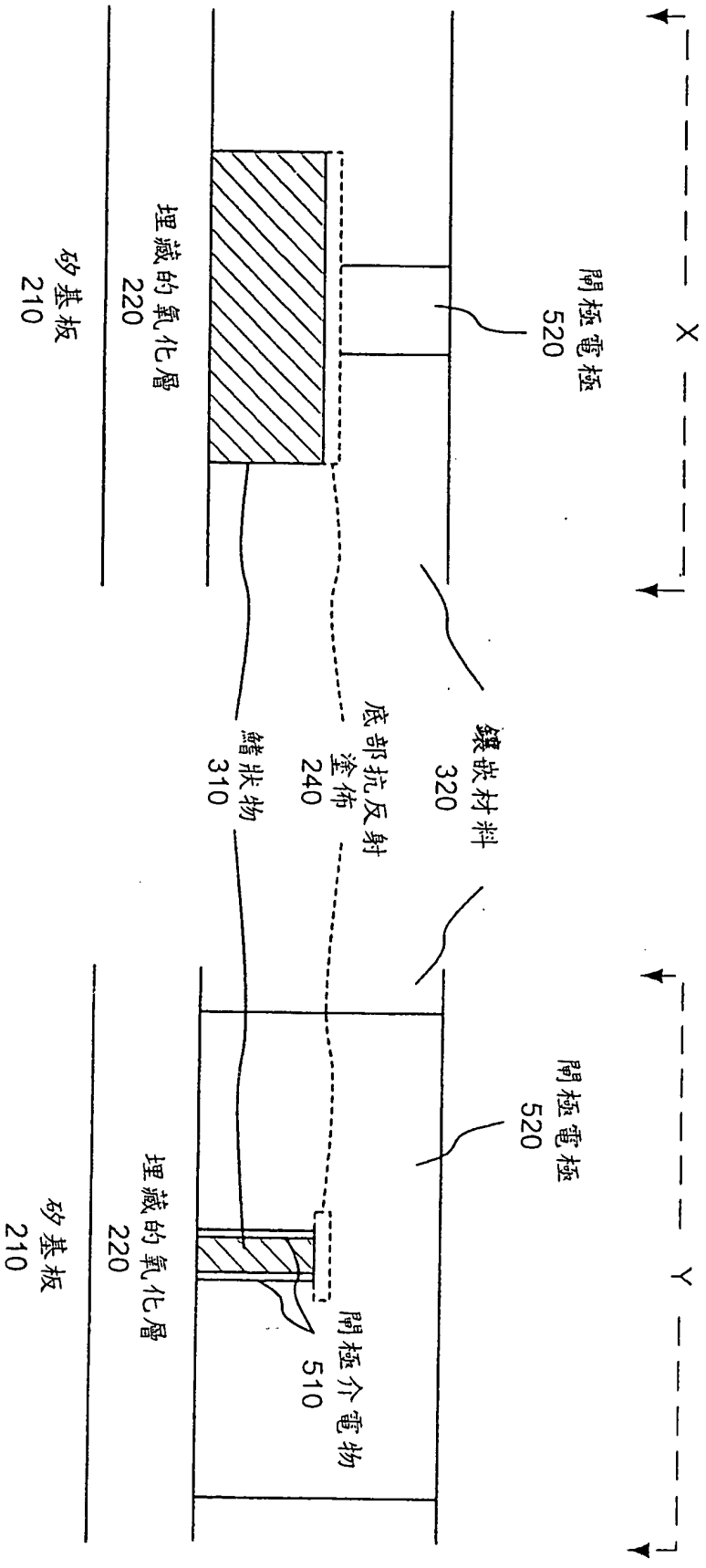
第4A圖

第4B圖



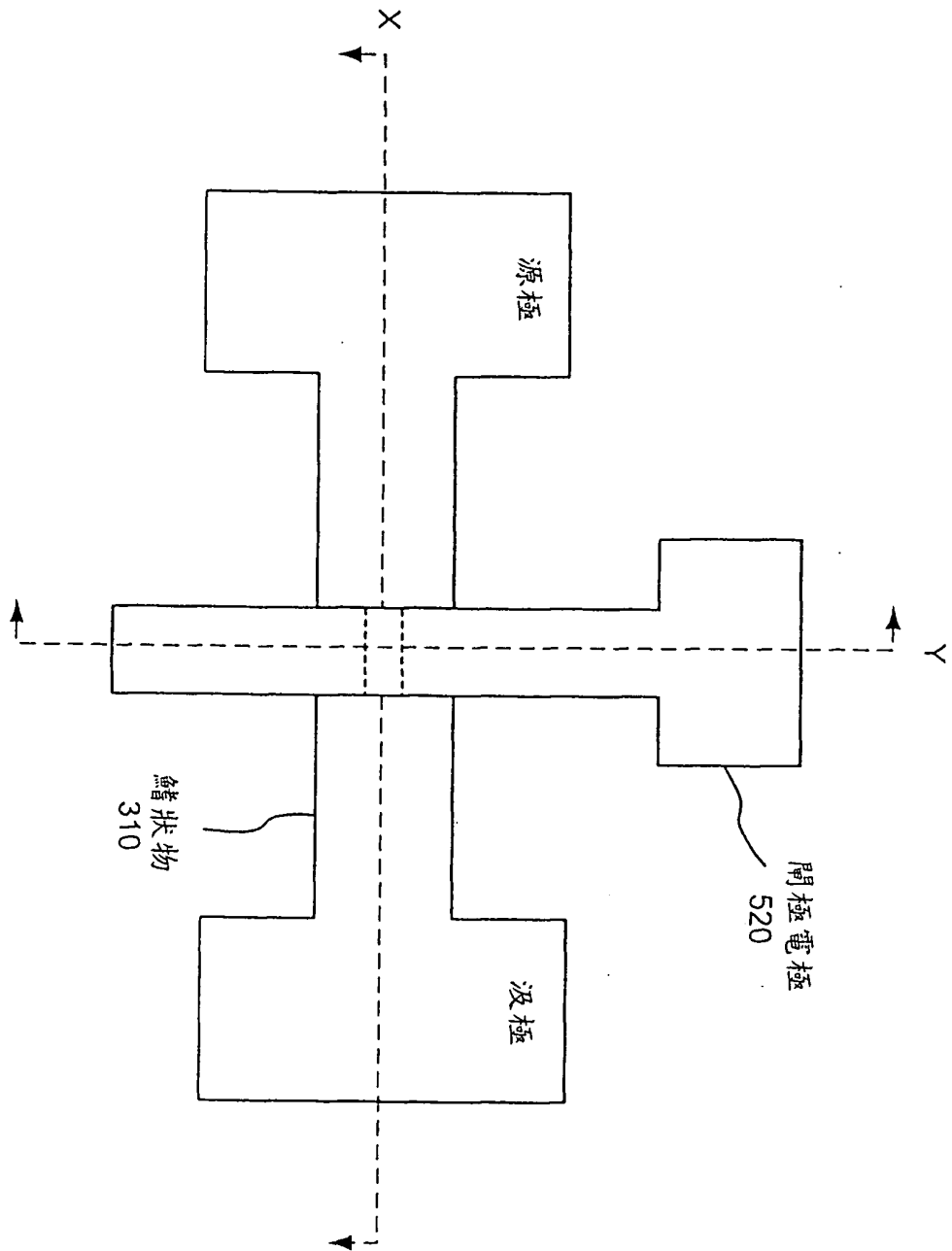
第4C圖

200



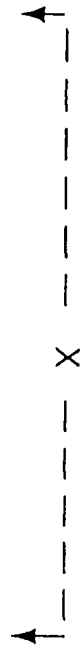
第5A圖

第5B圖

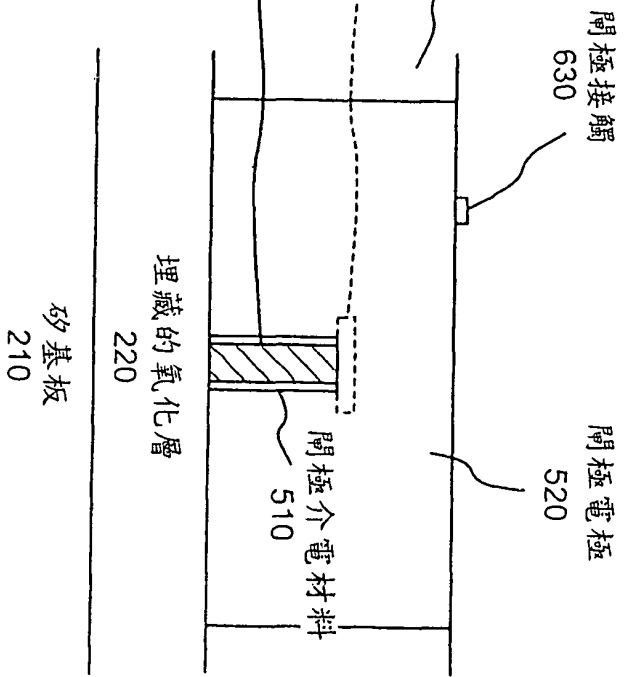
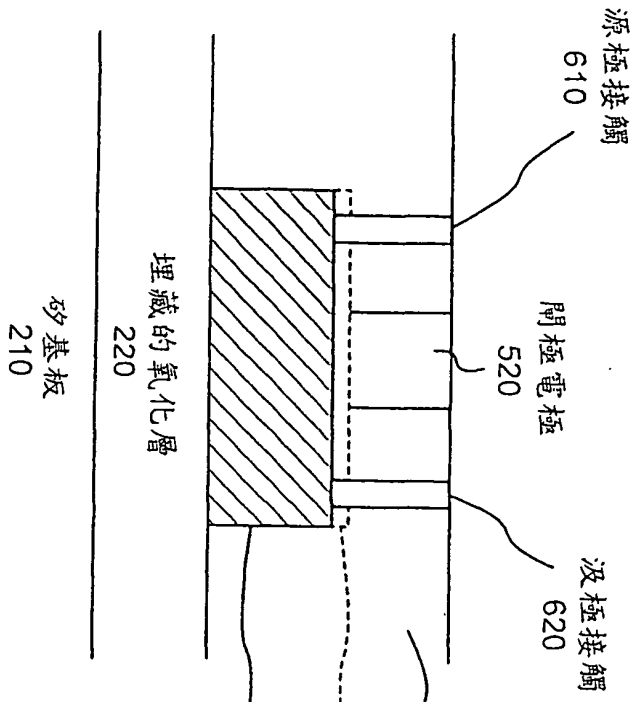
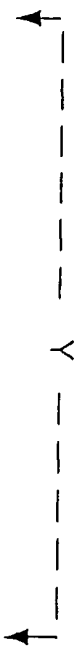


第50圖

200

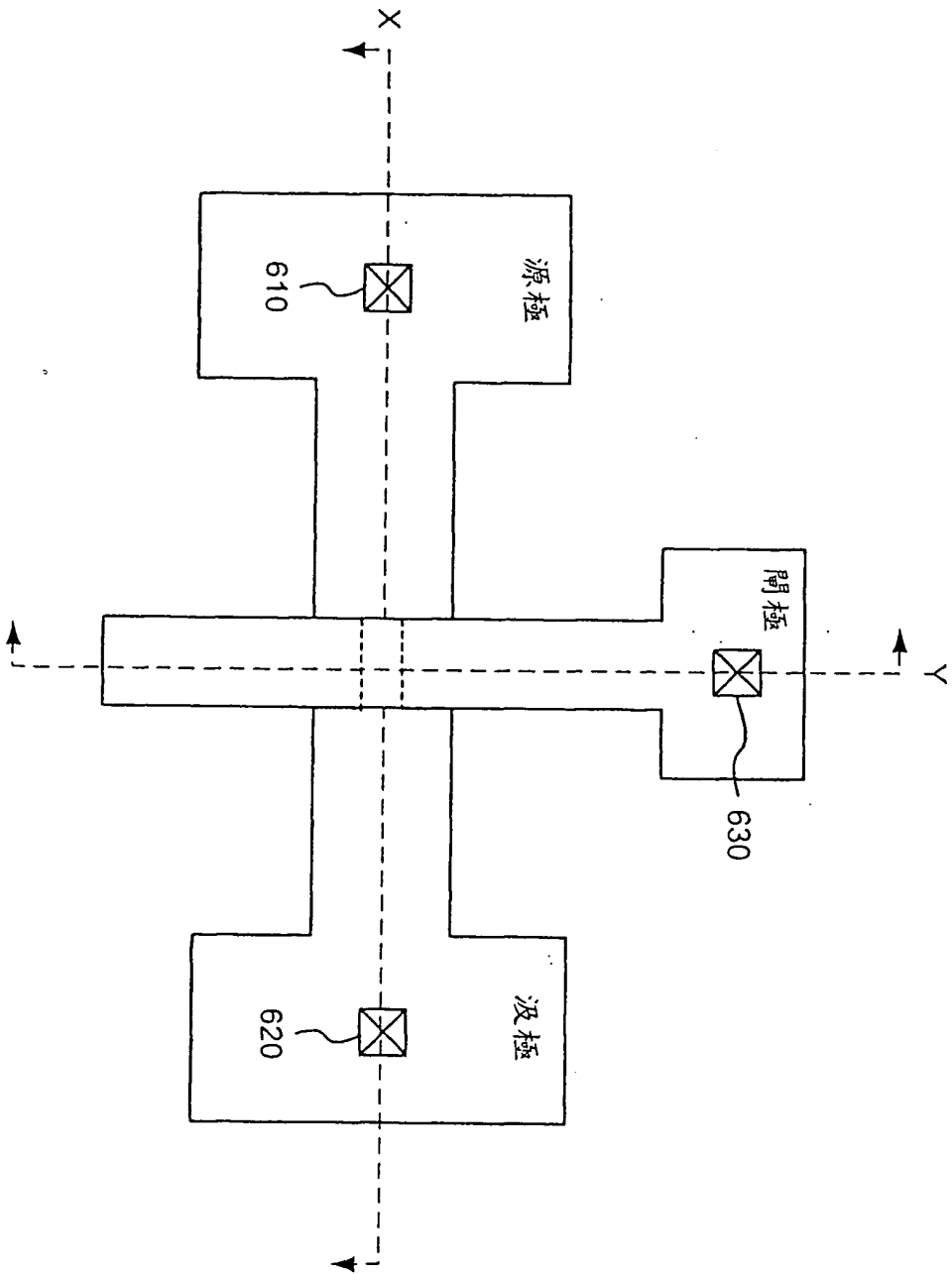


200

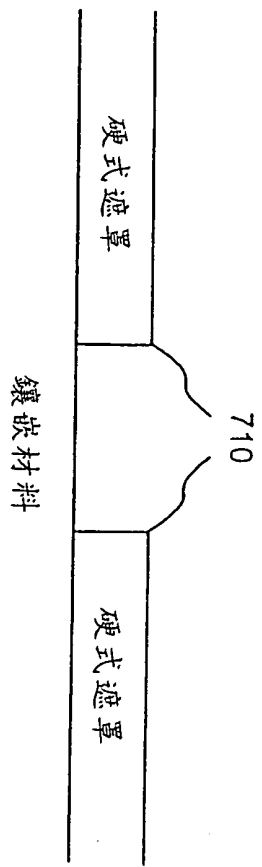


第6A圖

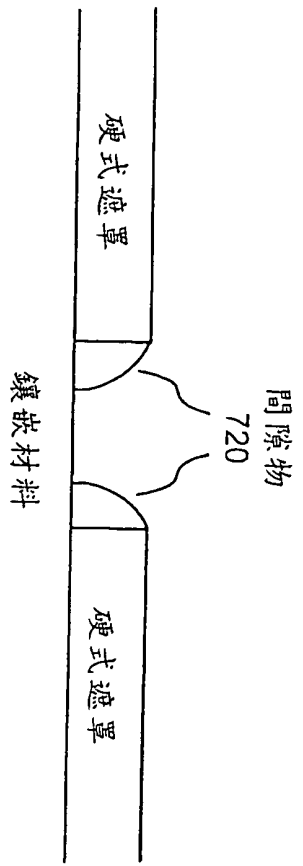
第6B圖



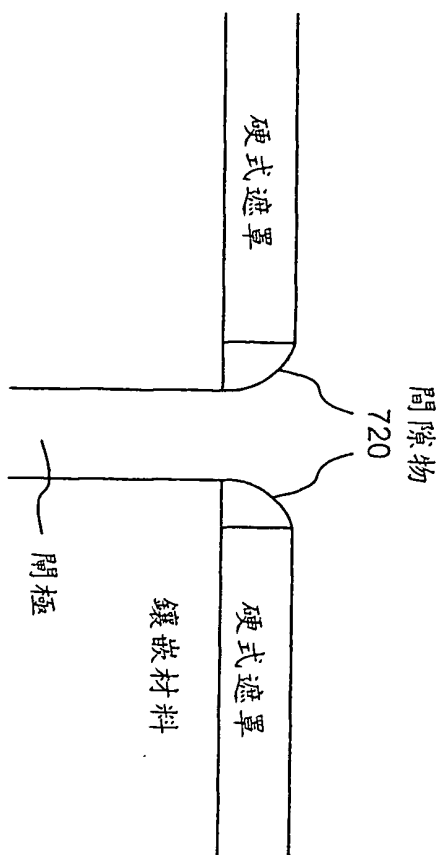
第6C圖



第7A圖

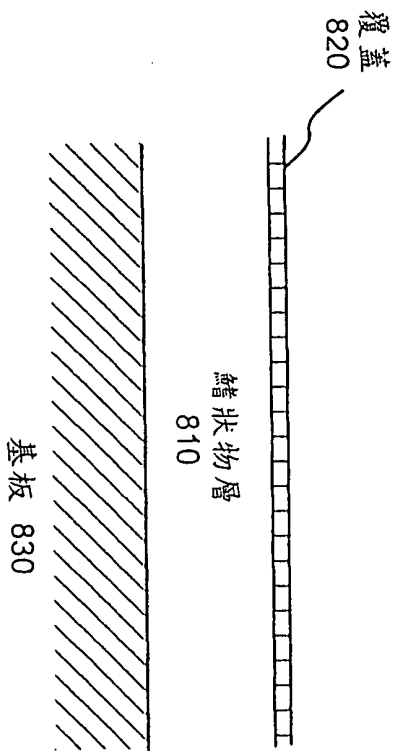


第7B圖



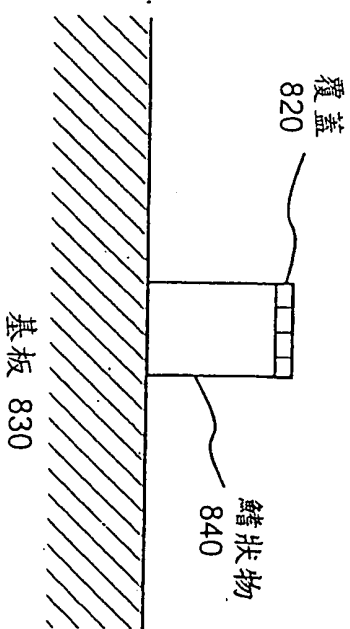
第7C圖

800



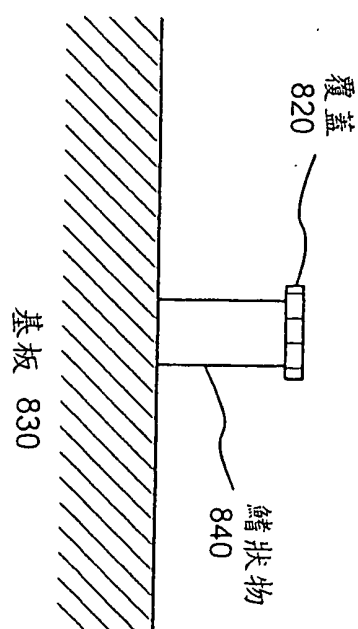
第8A圖

800

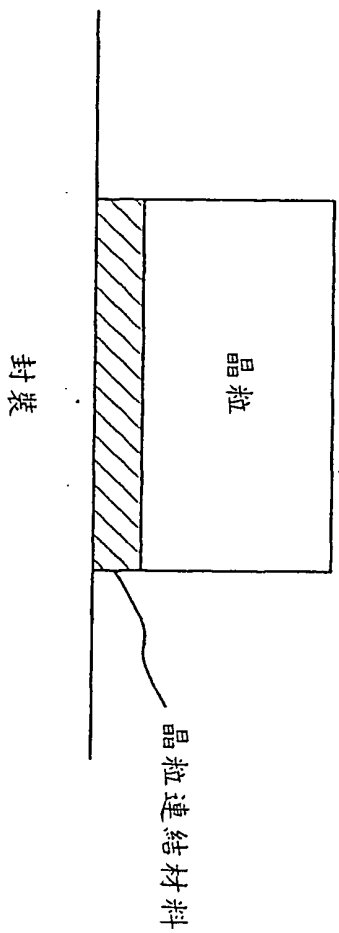


第8B圖

800



第8C圖



第9圖

年 月 日修正替換頁
100.10.31

公告本

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：93/3/500

※ 申請日期：93.10.18

※IPC 分類：H01L 29/41

一、發明名稱：(中文/英文)

金氧半導體場效電晶體及其形成方法

METAL-OXIDE SEMICONDUCTOR FIELD-EFFECT TRANSISTOR AND METHOD
FOR FORMING THE SAME

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

美商格羅方德半導體公司

GLOBALFOUNDRIES US INC.

代表人：(中文/英文) 阿柏格 傑西 / ABZUG, JESSE

住居所或營業所地址：(中文/英文)

美國·加州 95305·密爾皮塔斯·100 室·麥卡錫大道·北 880 號
880 N. McCarthy Blvd., Suite 100, Milpitas, California 95305,
U. S. A.

國籍：(中文/英文) 美國 / U. S. A.

三、發明人：(共 8 人)

姓名：(中文/英文)

1. 泰瑞 希斯 E / TABERY, CYRUS E.
2. 阿眉 須利 / AHMED, SHIBLY
3. 拜諾斯基 馬修 S / BUYNOSKI, MATTHEW S.
4. 達新娜墨西 斯里卡蘭提斯瓦拉 / DAKSHINA-MURTHY, SRIKANTESWARA
5. 奇佛卡皮克 周蘭 / KRIVOKAPIC, ZORAN
6. 王海宏 / WANG, HAIHONG
7. 楊志宏 / YANG, CHIH-YUH
8. 俞賓 / YU, BIN

國籍：(中文/英文)

年 月 日修正替換頁
98.10.15

1. 3. 5. 7. 美國/U. S. A. 2. 孟加拉共和國/BANGLADESH
 4. 印度/INDIA 6. 8. 中國大陸/CHINA

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

1. 美國 2003年11月4日 10/699,887 （主張優先權）

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

年 月 日修正替換頁
98.10.15

1. 3. 5. 7. 美國/U. S. A. 2. 孟加拉共和國/BANGLADESH
 4. 印度/INDIA 6. 8. 中國大陸/CHINA

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

1. 美國 2003年11月4日 10/699,887（主張優先權）

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

年 月 日修正替換頁 96.10.15

九、發明說明：

【發明所屬之技術領域】

本發明一般係關於半導體元件，並且尤其係關於具有自動對準的鑲嵌閘極之金氧半導體場效電晶體 (metal-oxide semiconductor field-effect transistor, MOSFET) 元件及製作該元件方法。

【先前技術】

元件尺寸之縮小已經成為驅動積體電路在效能上改善及在成本上縮減之主要因素。由於結合閘極氧化物厚度及源極/汲極 (source/drain, S/D) 接合面深度之限制，現有塊體金氧半導體場效電晶體元件縮小至 0.1 微米製程階段以下可能是困難的，儘管並非不可能。新的元件結構及新的材料因此可能需要以改善場效電晶體效能。

雙閘極金氧半導體場效電晶體為可成功存在平面化的金氧半導體場效電晶體之可能元件代表。在雙閘極金氧半導體場效電晶體中，使用兩個閘極控制該通道明顯抑制短通道效應。鰭式場效電晶體為包含形成在垂直鰭狀物內之通道之雙閘極結構。雖然是雙閘極結構，該鰭式場效電晶體在佈局及製造技術中類似於既存的平面化金氧半導體場效電晶體。相較於其它雙閘極結構，該鰭式場效電晶體亦提供通道長度之範圍、互補型金氧半導體相容性及大封裝密度。

【發明內容】

符合本發明之原理實現係提供包含具有自動對準的閘

極遮罩所形成之鑲嵌閘極之鰭式場效電晶體裝置及用於製造這些裝置之方法。

在符合本發明之原理之其中一項目的中，用於形成金氧半導體場效電晶體（MOSFET）之方法包含在基板上圖案化鰭狀物（310）區域、源極區域及汲極區域、在該鰭狀物（310）區域內形成鰭狀物（310）及在該鰭狀物（310）區域內形成遮罩。該方法更包含蝕刻該遮罩以曝露該金氧半導體場效電晶體之通道區域、在該通道區域內蝕刻該鰭狀物（310）以薄化該鰭狀物（310）之寬度、在該鰭狀物上方形成閘極及形成接觸至該閘極、該源極及該汲極區域。

在符合本發明之原理之另一個目的中，用於形成金氧半導體場效電晶體之方法包含在基板上形成鰭狀物（310）；在該基板上形成遮罩；蝕刻該遮罩以曝露該金氧半導體場效電晶體之通道區域；在該通道區域內薄化該鰭狀物（310）之寬度；以及在該鰭狀物之上形成閘極，其中該閘極在該鰭狀物之每一側邊上延伸。

在符合本發明之原理之再一項目的中，金氧半導體場效電晶體包含具有形成在基板上寬度近似 100 埃至 400 埃之鰭狀物（310）、形成在該鰭狀物之側邊表面之閘極介電物及形成覆蓋該鰭狀物之閘極電極。

【實施方式】

下文符合本發明之實現之詳細描述參考附加圖式。在不同的圖式中之該相同的圖示標號將定義相同或類似的元件。而且，下文詳細描述並非限定本發明。取而代之，本

96.10.15
年 月 日 修正 替換頁

發明之範疇藉由該附加的申請專利範圍及本身的等同所定義。

符合本發明原理之實現提供包含自動對準的鑲嵌閘極之鰭式場效電晶體元件及用於製造這些元件之方法。此類鰭式場效電晶體元件具有某些優點。例如，僅有該鰭狀物(310)之主動區域是在該最小通道長度處，該最小通道長度減少源極/汲極電阻。該閘極亦自動對準於該最小通道區域，該最小通道區域顯著地減少該元件之寄生的源極/汲極電阻。在傳統的鰭式場效電晶體方法中，為了閘極至鰭狀物(310)產生的覆蓋公差，該狹窄通道通常為明顯地較長於該閘極長度。而且，該閘極圖案化是在平面基板上完成(例如，拋光的鑲嵌材料)，由於先進的微影技術傾向極低的聚焦深度，該平面基板會增加的微影餘隙。而且，因為光阻塗佈是在平坦表面上，由於在形態表面(意即 CD Swing)上光阻厚度改變而造成的臨界尺寸變動可以避免。

例示性的金氧半導體場效電晶體

第 1 圖說明依據符合本發明之原理實現用於製造金氧半導體場效電晶體之例示性程序。第 2A 至 6C 圖說明依據第 1 圖所描述之程序所製造之金氧半導體場效電晶體例示性上視及橫截面圖。

參考第 1 圖及第 2A 至 2C 圖，加工程序可以開始於半導體元件 200。如同在第 2A 及 2B 圖之橫截面圖所顯示，半導體元件 200 可以包含絕緣層矽(silicon on insulator, SOI)結構，該絕緣層矽結構包含矽基板 210、

埋藏的氧化層 220 及在該埋藏的氧化層 220 上之矽層 230。埋藏的氧化層 220 及矽層 230 可以習知方式形成在基板 210 之上。埋藏的氧化層 220 之厚度可例如從約 1,000 埃至 6,000 埃矽層 230 的厚度可例如約 400 埃至 1,500 埃之範圍。由於增加的厚度導致增加該元件之厚度（意即更多的電流沿著該鰭狀物 (310) 之側壁流動並且因此具有較高的驅動電流（在金氧半導體效電晶體中 $I \propto W/L$)), 該矽材厚度可以儘可能地厚。在習知的鰭式場效電晶體裝置中通常很難使用厚的矽材厚度，由於該使用亦導致在該閘極微影步驟中之較大的階梯差及較差的微影餘隙。

可被瞭解的是矽層 230 是使用於形成該鰭狀物。在另一個實現中，基板 210 及矽層 230 可以包含其它半導體材料，諸如鍺，或者半導體材料之組合，諸如矽-鍺。埋藏的氧化層 220 可以包含氧化矽或其它形式的介電材料。

氮化矽或其它形式的材料可以形成在矽層 230 之上並且可以負責作為用於後續加工之底部抗反射塗佈 (bottom antireflective coating, BARC) 240，如同在第 2A 及 2B 圖所示。底部抗反射塗佈層 240 之厚度可以從近似 150 埃至 350 埃之範圍。光阻 250 或類似的物質可以沉積及圖案化以促使較大的鰭狀物 (310) 區域及該源極與汲極區域 (步驟 110) 之形成，如同在第 2A 至 2C 圖中所顯示。光阻 250 可以沉積至範圍約 1,000 埃至 4,000 埃之厚度。第 2C 圖顯示第 2A 及 2B 圖之半導體元件 200 之上視圖。在第 2A 圖中該橫截面採取沿著在第 2C 圖中之線段 X 並且在第 2B 圖中

96.10.15
修正替換頁

之橫截面為採取沿著在第 2C 圖中之線段 Y。

矽層 230 可以經由蝕刻以形成鰭狀物 (310) 310 (步驟 120)，如同在第 3A 及 3B 圖中所顯示。例如，並未位在光阻 250 下方之矽層 230 部分可被蝕刻至埋藏的氧化層 220 終止蝕刻。光阻 250 接著可以移除。鰭狀物 (310) 310 之寬度，如同在第 3B 圖中所顯示，可以從近似 500 埃至 800 埃之範圍。

鑲嵌遮罩可以形成在鰭狀物 (310) 310 (步驟 130) 之區域內，如同在第 3A 至 3C 圖所示。例如，鑲嵌材料 320，諸如氧化矽、氮化矽、氫氧碳化矽 (SiCOH) 等等，可以沉積在半導體元件 200 之上方至範圍從近似 800 埃至 2,200 埃之厚度(以涵括鰭狀物(310)310 及底部抗反射塗佈 240) 並且接著使用已知技術拋光，如同在第 3A 及 3B 圖所示。鑲嵌材料 320 可以負責作為用於後續加工之底部抗反射塗佈。鑲嵌材料 320 接著可以使用閘極遮罩而蝕刻以曝露出通道區域 330 於該閘極開孔內，如同在第 3A 至 3C 圖中所顯示。通道區域 330 之寬度，如同在第 3C 圖所示，範圍可以從近似 300 埃至 500 埃。使用以曝露出通道區域 330 之閘極遮罩可以使用對於熟習此項技術之人士已知之先進的微影及圖案化技術而產生。

鰭狀物 (310) 310 之寬度接著可以縮減 (步驟 140)，如同在第 4A 至 4C 圖所示。可以使用一個或一個以上之蝕刻技術以在通道區域 330 內側向蝕刻鰭狀物 (310) 310。例如，可使用熱氧化並且接續稀釋氫氟酸浸泡。其它形式

的蝕刻可以交替地使用。例如，矽可以在下行氟電漿下蝕刻，其中在氟類型下該矽蝕刻對於氧化物之化學選擇性是非常高的，或者在溴化氫下依據電漿化學之側向矽蝕刻可以使用。

所移除之矽材之量每一側範圍可以從近似 100 埃至 200 埃，如同在第 4B 圖所示。鰭狀物 (310) 310 之最終寬度範圍可以從近似 100 埃至 400 埃。底部抗反射塗佈 240 符合本發明之原理在實現上可能殘留，如同在第 4B 圖所示。在其它實現中，底部抗反射塗佈 240 可以移除。第 4C 圖說明鰭狀物 (310) 310 在通道區域 330 內已經變薄後之半導體元件 200 之上視圖。

閘極接著可以形成 (步驟 150)，如同在第 5A 至 5C 圖中所示。例如，閘極介電材料 510 可以使用已知的技術而沉積或熱生長在該鰭狀物 (310) 310 之側向表面上，如同在第 5B 圖所示。閘極介電材料 510 可以包含習知的介電材料，諸如氧化物 (例如二氧化矽)、氮氧化矽或高介電常 (高 K 值) 材料，諸如 HfO_2 。在其它實現中，氮化矽或其它材料可以使用以形成該閘極介電物。閘極介電材料 510 可以形成範圍從近似 10 埃至 20 埃之厚度。

閘極電極材料 520 接著可以在半導體元件 200 之上方沉積及拋光，如同在第 5A 及 5B 圖所示。閘極電極材料 520 可以拋光 (例如經由化學機械拋光 (chemical-mechanical polishing, CMP)) 以移除在鑲嵌材料 320 上方之任何的閘極材料，如同在第 5A 及 5B 圖圖中所示。許多材料可以使

年 月 日修正替換頁
96.10.11

用於閘極電極材料 520。例如，閘極電極材料 520 可以包含多晶矽或其它形式的傳導材料，諸如鍺或矽及鍺之組合，或者諸如鎢、氮化鎢、氮化鈮、氮化鈦等之金屬。閘極電極材料 520 可以形成範圍從近似 700 埃至 2,100 埃之厚度，如同在第 5B 圖所示，該厚度可以近似於鑲嵌材料 320（某些鑲嵌材料 320 可能因為拋光而損失）之厚度。第 5C 圖顯示在閘極電極 520 形成後半導體 200 之上視圖。在第 5C 圖中該虛線表示鰭狀物（310）310 之變薄的部分。閘極介電層 510 為了簡化起見並無顯示於第 5C 圖中。

源極、汲極及閘極接觸接著可形成（步驟 160），如同在第 6A 至 6C 圖中所示。例如在其中一個實現中，較大的接觸區域可在該閘極之兩側之鰭狀物（310）310 之上方開孔，如同在第 6A 圖中所示。源極及汲極接觸區域 610 及 620 可以藉由蝕刻穿越位在鰭狀物（310）310 上方之鑲嵌材料 320 之額外的部分並且亦移除底部抗反射塗佈 240 而開孔。閘極接觸區域 630 亦可以形成在閘極電極 520 之上。對於這些接觸區域 610 至 630 成為大於鰭狀物（310）310 及該源極/汲極之實際尺寸是可能的。

矽化物，諸如矽化鈷（ CoSi_2 ）或矽化鎳（ NiSi ），接著可以在這些開孔內產生。該矽化鈷或矽化鎳矽化物只在具有多晶矽（意即閘極）或矽（意即源極/汲極）及所有鰭狀物（310）區域（寬的鰭狀物）為曝露之處而產生。只要在當藉由該現今工業所使用之典型的自動對準矽化技術完成時，該未反應的鈷或鎳（任何未具有矽之處）可以底切

年 月 日修正替換頁
96.10.15

蝕刻移除。

在另一個實現中，鑲嵌材料 320 及底部抗反射塗佈 240 可以從鰭狀物 (310) 310 之頂部及該源極/汲極而移除。接著，側壁間隙物可以形成在該閘極及鰭狀物 (310) 310 之側上。接著，矽化金屬，諸如鈷或鎳，可以沉積以在任何該頂部處曝露出具有矽或多晶矽之位置形成自動對準的矽化物 (意即在該閘極之上及該曝露的鰭狀物 (310) 通道之上)。

因此，該最終的半導體元件 200 可以包含形成在鰭狀物 (310) 310 之任一側上之自動對準的鑲嵌閘極。在該通道區域內之鰭狀物 (310) 310 是變薄的，如同在第 6C 圖中之虛線所示。

依據符合本發明之原理之另一項實現，間隙物可以用於該鑲嵌閘極之轉移而形成以使得該閘極長度較小。第 7A 至 7C 圖說明依據符合本發明之原理之另一項實現之用於形成間隙物之例示性的程序。如同在第 7A 至 7C 圖中所說明，硬式遮罩 710 可以開孔 (第 7A 圖)、間隙物 720 可以形成 (第 7B 圖) 及該鑲嵌閘極之轉移可以在該開孔內執行 (第 7C 圖)。為了形成小的閘極長度元件，在該鑲嵌閘極開孔內部之該間隙物形成可以使小的間隔之圖案化變得容易 (如同上文所提及)。該間隙物技術比單獨地藉由光學微影收縮所能獲得的間隙物能夠形成更小的間隙物。

在另一個實現中，鑲嵌閘極收縮技術，諸如在共同申請中所描述之技術，一般指定的申請案名稱為“使用反向

清除及氧化物拋光之鰭式場效電晶體閘極形成(FINFET GATE FORMATION USING REVERSE TRIM AND OXIDE POLISH)” (序號 10/459,589) (目錄號 H1122), 申請日為 2003 年 6 月 12 日、“使用虛設閘極反向清除之鰭式場效電晶體閘極形成(FINFET GATE FORMATION USING REVERSE TRIM OF DUMMY GATE)” (序號 10/320,536) (目錄號 H1121), 申請日為 2002 年 12 月 17 日及“在較大的形態表面上用於蝕刻鰭式場效電晶體閘極之蝕刻終止層(ETCH STOP LAYER FOR ETCHING FINFET GATE OVER A LARGE TOPOGRAPHY)” (序號 10/632,989) (目錄號 H1172), 申請日 2003 年 08 月 04 日, 該申請案在此參照併入。

在再一個實現中, 金屬閘極電極可以取代上文所描述之該多晶矽鑲嵌製程而使用。

其它實現

在該技藝中需要移除在加工期間可能在鰭狀物 (310) 之側邊表面 (意即側壁) 上產生之受損。第 8A 至 8C 圖說明用於移除鰭狀物 (310) 側壁受損之例示性的程序。半導體元件 800 可以包含形成在基板 830 之上之鰭狀物 (310) 層 810 及覆蓋層 820, 如同在第 8A 圖所示。鰭狀物 (310) 層 810 可以包含半導體材料, 諸如矽或鍺, 或者半導體材料之組合。覆蓋層 820 例如可以包含氮化矽材料或在該製造程序期間能夠保護鰭狀物 (310) 層 810 之某些種類的材料。

鰭狀物 (310) 層 810 及覆蓋層 820 可以使用習知的乾蝕刻技術而蝕刻以形成鰭狀物 (310) 840, 如同在第 8B 圖



所示。習知的濕式蝕刻技術接著可以使用以移除鰭狀物 (310) 側壁受損，如同在第 8C 圖所示。在該濕式蝕刻期間，鰭狀物 (310) 840 之寬度每一側可以薄化接近 20 埃至 40 埃。由於當濕式蝕刻時很難獲得矽對二氧化矽之良好的選擇性，矽的濕式蝕刻亦可以造成某些埋藏的氧化物損失。

在該技術中對於改善鰭式場效電晶體元件之遷移率亦有需求。第 9 圖說明用於改善鰭式場效電晶體元件之遷移率之例示性的程序。晶粒接著材料可以形成在封裝上，如同在第 9 圖所示。該晶粒接著材料可以經由選擇以在該鰭式場效電晶體通道內產生應力 (應變)。晶粒接著可以連結至該晶粒接著材料，如同在第 9 圖所示。在該矽材鰭式場效電晶體通道內所產生之張應力可能造成增加的電洞遷移率，該電洞遷移率能顯著地幫助改善 P 型金氧半導體鰭式場效電晶體效能。該晶粒接著材料及製程可以使得在該矽層內之該殘留應力是張應力。例如，若在該 (熱的) 晶粒連結/焊接/凸塊製程之後該封裝材料收縮並未如同矽層快速，則當冷卻至較低的溫度時該矽層可以處於張應力狀態。

結論

符合本發明原理之實現提供包含具有自動對準的閘極遮罩所形成之鑲嵌閘極的鰭式場效電晶體元件及用於製造這些元件之方法。這些鰭式場效電晶體元件具有某些優點。例如，僅該鰭狀物 (310) 之主動區域是在該最小通道長度處、該閘極是自動對準於該最小通道及該閘極圖案化是在平面的基板上執行 (例如拋光的鑲嵌材料)。

本發明之例示性的實施例之前文描述提供說明及圖式描述，但是並非意在限定本發明於所詳盡揭示之該明確的形式。依據上文的教導，可能的修正及變化是可能的可藉由上述教導或可以從本發明之實施中獲得。

例如，在上文的描述中，各種特定的細節在此提出，諸如特定的材料、結構、化學成分、製程等等，以提供符合本發明之實現之全部的瞭解。然而，這些實現及其它實現可以實施而不需訴諸在此所特別提出之細節。在其它例子中，已知的加工結構並未作詳細描述，藉以避免模糊本發明之呈現。在實施本發明中，習知的沉積、光學微影及蝕刻技術可以使用，並且因此，此類技術之細節並未在此詳細提出。

雖然一系列步驟參考第 1 圖已經作描述，該步驟之順序可以在符合本發明之其它實現中作改變。再者，非關聯的步驟可以平行地實現。

在本申請案之描述中所使用之元件、步驟或知識對於本發明不應該解釋為關鍵或必要的，除非明顯地在此提及。而且，如同在此所使用的，該冠詞“a”是意在包含一個或一個以上之項目。其中意指僅一個（one）項目時，將使用該名詞“一個（one）”或類似的用語。本發明之範疇是藉由該申請專利範圍及宣稱的等同物所定義。

【圖式簡單說明】

以下為表示本發明之實施例之圖式之簡單說明。

第 1 圖說明依據符合本發明原理之實施例之用於製造

年	月	日	修正	替換頁
96	10	15		

金氧半導體場效電晶體之例示性的程序；

第 2A 至 6C 圖說明依據在第 1 圖中所描述之程序製造金氧半導體場效電晶體之例示上視及橫截面圖；

第 7A 至 7C 圖說明依據符合本發明原理之另一項實現用於形成間隙物之製程；

第 8A 至 8C 圖說明用於移除鰭狀物 (310) 側壁損害之例示性的製程；以及

第 9 圖說明用於改善鰭式場效電晶體元件之遷移率之例示性的製程。

【主要元件符號】

110	步驟	120	步驟
130	步驟	140	步驟
150	步驟	160	步驟
200	金氧半導體場效電晶體		
210	矽基板	220	埋藏的氧化層
230	矽層	240	底部抗反射塗佈
250	光阻	310	鰭狀物
320	鑲嵌材料	330	通道區域
510	閘極介電材料	520	閘極電極
610	源極接觸區域	620	汲極接觸區域
630	閘極接觸區域	710	硬式遮罩
720	間隙物	800	半導體元件
810	鰭狀物層	820	覆蓋層
830	基板	840	鰭狀物

五、中文發明摘要：

一種用於形成金氧半導體場效電晶體(MOSFET)(200)之方法包含形成鰭狀物區域、源極區域及汲極區域於基板上、形成鰭狀物(310)於該鰭狀物區域內及形成遮罩(320)於該鰭狀物區域內。該方法更包含蝕刻該遮罩(320)以曝露出該金氧半導體場效電晶體(200)之通道區域(330)、蝕刻該鰭狀物(310)以薄化在該通道區域(330)內之該鰭狀物(310)之寬度、形成閘極於該鰭狀物(310)之上方及形成接觸至該閘極、該源極區域及該汲極區域。

六、英文發明摘要：

A method for forming a metal-oxide semiconductor field-effect transistor (MOSFET) (200) includes patterning a fin area, a source region, and a drain region on a substrate, forming a fin (310) in the fin area, and forming a mask (320) in the fin area. The method further includes etching the mask (320) to expose a channel area (330) of the MOSFET (200), etching the fin (310) to thin a width of the fin (310) in the channel area (330), forming a gate over the fin (310), and forming contacts to the gate, the source region, and the drain region.

十、申請專利範圍：

1. 一種用於形成金氧半導體場效電晶體 (MOSFET)

(200) 之方法，包括下列之步驟：

形成鰭狀物 (310) 於基板上；

形成遮罩 (320) 於該基板上；

蝕刻該遮罩 (320) 以曝露出該金氧半導體場效電晶體 (200) 之通道區域 (330)；

薄化在該通道區域 (330) 內之該鰭狀物 (310) 之寬度；以及

形成閘極於該鰭狀物 (310) 之上方，該閘極延伸於該鰭狀物 (310) 之每一側邊上。

2. 如申請專利範圍第 1 項之方法，復包括：

圖案化鰭狀物區域、源極區域及汲極區域。

3. 如申請專利範圍第 2 項之方法，復包括：

形成矽化物材料於該基板上；以及

經由該矽化物材料形成閘極接觸、源極接觸及汲極接觸。

4. 如申請專利範圍第 1 項之方法，其中，該形成遮罩之步驟包含：

沉積鑲嵌材料 (damascene material) 於該基板上。

5. 如申請專利範圍第 4 項之方法，其中，該形成閘極之步驟包含：

蝕刻該鑲嵌材料以形成閘極區域，

形成閘極介電物 (510) 於該鰭狀物 (310) 之側

年 月 日修正替換頁
96.10.15
邊表面上，以及

沉積閘極電極材料 (520) 以至少部分地填覆該閘極區域。

6. 如申請專利範圍第 1 項之方法，其中，該薄化該鰭狀物 (310) 之寬度之步驟包含：

從該鰭狀物 (310) 之寬度之每一側邊移除近似 100 埃至 200 埃。

7. 一種金氧半導體場效電晶體 (MOSFET) (200)，包括：
鰭狀物 (310)，形成於基板上並且具有近似 100 埃至 400 埃之寬度；

閘極介電物 (510)，形成在該鰭狀物 (310) 之側邊表面上；以及

閘極電極 (520)，形成覆蓋該鰭狀物 (310)。

8. 如申請專利範圍第 7 項之金氧半導體場效電晶體 (200)，其中，該閘極電極 (520) 包括形成在該鰭狀物 (310) 之第一及第二各別側邊上之第一及第二閘極區域，該第一及第二閘極區域為彼此對準；以及

其中，該金氧半導體場效電晶體 (200) 復包括：
源極區域；以及

汲極區域。

9. 一種用於形成金氧半導體場效電晶體 (MOSFET) (200) 之方法，包括下列步驟：

圖案化鰭狀物區域、源極區域及汲極區域於基板上；

形成鰭狀物 (310) 於該鰭狀物區域內；

年 月 日修正替換頁
96.10.15

形成遮罩 (320) 於該鰭狀物區域內；

蝕刻該遮罩 (320) 以曝露出該金氧半導體場效電晶體 (200) 之通道區域 (330)；

蝕刻該鰭狀物 (310) 以薄化在該通道區域 (330) 內之該鰭狀物 (310) 之寬度；

形成閘極於該鰭狀物 (310) 之上方；以及

形成對該閘極、該源極區域及該汲極區域的接觸 (610 至 630)。

10. 如申請專利範圍第 9 項之方法，其中，該形成遮罩 (320) 之步驟包含：

沉積鑲嵌材料 (320) 於該基板之上方。

11. 如申請專利範圍第 10 項之方法，其中，該形成閘極之步驟包含：

蝕刻該鑲嵌材料 (320) 以形成閘極區域，

形成閘極介電物 (510) 於該鰭狀物 (310) 之側邊表面上，以及

沉積閘極電極材料 (520) 以至少部分地填覆該閘極區域。

12. 如申請專利範圍第 9 項之方法，其中，該蝕刻該鰭狀物 (310) 之步驟包含：

從該鰭狀物 (310) 之該寬度之每一側邊移除近似 100 埃至 200 埃。

年 月 日修正替換頁
96.10.15

七、指定代表圖：

(一)本案指定代表圖為：第 (1) 圖。

(二)本代表圖之元件符號簡單說明：

110	步驟	120	步驟
130	步驟	140	步驟
150	步驟	160	步驟

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：