



(12) 发明专利

(10) 授权公告号 CN 101197009 B

(45) 授权公告日 2012.06.13

(21) 申请号 200710198928.5

(22) 申请日 2007.12.07

(30) 优先权数据

2006-330177 2006.12.07 JP

(73) 专利权人 株式会社半导体能源研究所

地址 日本神奈川

(72) 发明人 上妻宗广 黑川义元

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 屠长存

(51) Int. Cl.

G06K 19/077(2006.01)

G06K 17/00(2006.01)

审查员 尹杰

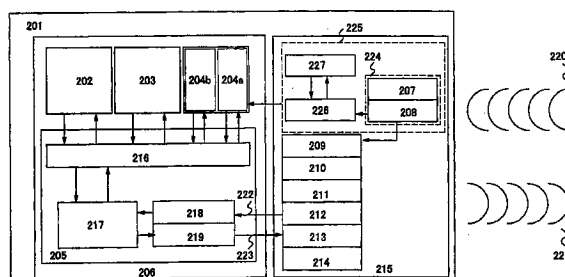
权利要求书 2 页 说明书 19 页 附图 11 页

(54) 发明名称

半导体装置

(57) 摘要

本发明公开了一种半导体装置。其中通过在装有 CPU 的无线标签中安装带 RF 蓄电池的 SRAM, 使 CPU 系统高速化, 来提高通信功能。另外, 能够进行装有 CPU 的无线标签的存储中的数据重写。RF 蓄电池包括天线电路、电源部、以及蓄电装置。通过组合 SRAM 和 RF 蓄电池, 使 SRAM 具有作为非易失性存储器的功能。



1. 一种半导体装置,包括:
在逻辑部中的 SRAM;
在逻辑部中的中央处理装置,所述中央处理装置从所述 SRAM 读取数据;
具有天线电路的无线蓄电单元,该无线蓄电单元存储所述天线电路所接收的电力;以及
电源电路,其将由所述天线电路所接收的信号而产生的电源电压供应到所述逻辑部,
其中所述 SRAM 利用从所述无线蓄电单元供应的电力存储程序数据。
2. 一种半导体装置,包括:
在逻辑部中的 SRAM;
在逻辑部中的中央处理装置,所述中央处理装置从所述 SRAM 读取数据;
具有电源部、天线电路和蓄电装置的无线蓄电单元,该无线蓄电单元存储所述天线电路所接收的电力;以及
电源电路,其将由所述天线电路所接收的信号而产生的电源电压供应到所述逻辑部,
其中所述电源部将所述天线电路所接收的 AC 信号转换为 DC 信号并且使用所述 DC 信号来控制所述蓄电装置的充电和放电,并且
其中所述 SRAM 利用从所述无线蓄电单元供应的电力存储程序数据。
3. 一种半导体装置,包括:
在逻辑部中的 SRAM;
在逻辑部中的中央处理装置,所述中央处理装置从所述 SRAM 读取数据;
具有电源部、天线电路和蓄电装置的无线蓄电单元,该无线蓄电单元存储所述天线电路所接收的电力;以及
电源电路,其将由所述天线电路所接收的信号而产生的电源电压供应到所述逻辑部,
其中所述 SRAM 利用从所述无线蓄电单元供应的电力存储程序数据,并且
其中所述 SRAM、所述中央处理装置、所述电源部、所述天线电路和所述蓄电装置形成在衬底上。
4. 根据权利要求 3 所述的半导体装置,其中所述衬底是玻璃衬底、石英衬底、塑料衬底和半导体衬底中的一种。
5. 一种半导体装置,包括:
在逻辑部中的 SRAM;
在逻辑部中的中央处理装置,所述中央处理装置从所述 SRAM 读取数据;
具有电源部、天线电路和蓄电装置的无线蓄电单元,该无线蓄电单元存储所述天线电路所接收的电力;以及
电源电路,其将由所述天线电路所接收的信号而产生的电源电压供应到所述逻辑部,
其中所述 SRAM 利用从所述无线蓄电单元供应的电力存储程序数据,并且
其中所述 SRAM、所述中央处理装置、所述电源部和所述蓄电装置形成在第一衬底上,并且
其中所述天线电路形成在第二衬底上。
6. 一种半导体装置,包括:
在逻辑部中的 SRAM;

在逻辑部中的中央处理装置,所述中央处理装置从所述 SRAM 读取数据;

具有电源部、天线电路和蓄电装置的无线蓄电单元,该无线蓄电单元存储所述天线电路所接收的电力;以及

电源电路,其将由所述天线电路所接收的信号而产生的电源电压供应到所述逻辑部,

其中所述 SRAM 利用从所述无线蓄电单元供应的电力存储程序数据,

其中所述 SRAM、所述中央处理装置和所述电源部形成在第一衬底上,并且

其中所述天线电路和所述蓄电装置形成在第二衬底上。

7. 根据权利要求 5 或 6 所述的半导体装置,其中所述第一衬底和所述第二衬底都是玻璃衬底、石英衬底、塑料衬底和半导体衬底中的一种。

8. 根据权利要求 2、3、5 和 6 中任一项所述的半导体装置,其中所述蓄电装置包括电池或电容器。

9. 一种 RFID 系统,包括:

读取/写入器;以及

半导体装置,该半导体装置包括:

在逻辑部中的 SRAM;

在逻辑部中的中央处理装置,所述中央处理装置从所述 SRAM 读取数据;

具有天线电路的无线蓄电单元,所述无线蓄电单元存储所述天线电路所接收的电力;

以及

电源电路,其将由所述天线电路所接收的信号而产生的电源电压供应到所述逻辑部,

其中所述天线电路接收从所述读取/写入器发送来的接收信号,

并且所述 SRAM 利用从所述无线蓄电单元供应的电力存储程序数据。

10. 根据权利要求 9 所述的 RFID 系统,其中所述天线电路包括天线和谐振电路。

11. 一种半导体装置,包括:

具有无线蓄电单元和电源电路的模拟部,其中所述无线蓄电单元具有天线电路;以及

具有中央处理装置和存储器的逻辑部,

其中所述中央处理装置从所述存储器读取数据;

其中所述无线蓄电单元存储所述天线电路所接收的电力,

其中所述电源电路将由所述天线电路所接收的信号而产生的电源电压供应到所述逻辑部,并且

其中所述存储器利用从所述无线蓄电单元供应的电力存储程序数据。

12. 根据权利要求 11 所述的半导体装置,其中所述存储器是静态随机存取存储器。

13. 根据权利要求 11 所述的半导体装置,其中所述模拟部还包括复位电路、时钟产生电路、解调电路、调制电路和电源管理电路。

14. 根据权利要求 11 所述的半导体装置,其中所述逻辑部还包括掩模 ROM 和控制器。

15. 根据权利要求 1 至 3、5、6 和 11 中任一项所述的半导体装置,其中所述天线电路包括天线和谐振电路。

半导体装置

技术领域

[0001] 本发明涉及无线通信用半导体装置。本发明特别涉及装有 CPU(中央处理装置)的无线通信用半导体装置。

背景技术

[0002] 近年来,组合了超小型 IC 芯片和无线通信用天线电路的小型半导体装置(无线标签)引人注目。无线标签可以使用无线通信装置(在下文中称为读取/写入器)交接通信信号来写入或读取数据。在很多情况下,无线标签具有卡状或比卡片更小型的芯片状,但根据其用途可以采用各种各样的形状。

[0003] 作为无线标签的应用领域,例如可以给出流通业中的商品管理。现在,利用条码等的商品管理是主流,然而,由于条码数据是以光学方式读取的,因此在存在屏蔽时无法被读取。而对于无线通信而言,由于数据是以无线方式读取的,因此只要电波能够通过,即使存在屏蔽时也可以被读取。因此,期待有更高效率、更低成本等的商品管理。另外,无线标签还期待被广泛应用,如车票、飞机票、自动结帐等。

[0004] 在下述专利文献 1 记载有具有存储器的无线标签。

[0005] [专利文献 1] 日本专利申请公开 2005-202947 号公报

[0006] 现在,在无线标签中,作为程序数据存储用存储器例如使用掩模 ROM(只读存储器)。掩模 ROM 在生产成本、读取速度、数据保持方面很有利。但是,因为不能多次重写数据,所以基本上不能改变存储器中的数据,而已制造好了的无线标签的用途有限制。作为解决重写数据的次数的限制的方法,可以考虑到作为存储媒介将闪存安装在无线标签中。在将闪存用于无线标签时,能够电重写数据且存储保持数据,但存在有读取速度很慢的问题。另外,闪存的写入时间长于读取时间,擦除时间需要几百毫秒,响应时间比现在的无线标签慢。而且,由于闪存的工序很难,因此成本高,而实际上非常难以安装在需要以低成本生产的无线标签中。

[0007] 另外,在安装在 PC(个人计算机)中且使用 DRAM(动态随机存取存储器)的现有的 CPU 系统中,首先在启动 CPU 系统时将存储在掩模 ROM 的程序数据存储到作为主存储器的 DRAM 中。DRAM 的特征是高集成度和廉价。但是,由于需要进行每隔一定间隔地再写入数据的刷新工作,所以存储器的工作较慢。进行刷新工作是因为在 DRAM 存储数据取决于电荷的积累,并且其被积累的电荷由于漏电流而减少的缘故。

[0008] 为了使 CPU 系统高速工作,使用 SRAM(静态随机存取存储器)作为高速缓冲存储器是非常有效,所述 SRAM 的集成度虽然低于 DRAM,但不需要进行刷新工作而能够高速工作。尤其,通过将 CPU 工作所参照的频度高的程序数据保存在 SRAM,而不保存在 DRAM,能够缩短读取时间,以实现系统的高速工作。

[0009] 但是,无线标签与 PC 不同,电力不经常被供应而频繁地中断。因此,在电力被供应之间,以短时间使它响应(系统的启动和处理等)是很重要的。在将与 PC 相同的系统(DRAM+SRAM)组合到无线标签时,从供应电力之后到系统稳定工作而需要一定的启动时间。

这尤其起因于从 ROM 读取数据并且对 DRAM 和 SRAM 写入参照频度高的数据。若在无线标签中由于启动时间长而响应需要过长时间,则对商品管理等实际使用不合适。因此,将上述组合到 PC 的系统安装到无线标签实际上不是有效的方法。

[0010] 在无线标签的响应速度慢的情况下,只有当与读取 / 写入器进行通信时使无线标签静止或在移动无线标签的情况下保持低速度,才可以正常地响应。这是因为不能识别以一定以上的速度移动的标签的缘故,这成为缩小无线标签的用途的原因之一。提高响应速度是为了在各种领域利用无线标签而重要的课题。

发明内容

[0011] 鉴于上述问题,本发明的目的在于实现装有 CPU 的无线标签的存储器中的数据重写,并且使 CPU 系统高速化,来提高无线标签的通信功能。

[0012] 在本发明中,在装有 CPU 的半导体装置中设置可以储存以无线方式传送来的电力的无线蓄电单元(RF 蓄电池)和 SRAM。并且,通过从无线蓄电单元向 SRAM 供应电力,提供由于 CPU 系统的高速化而提高了通信功能的半导体装置。在存储器中 SRAM 具有以下方面的优点:读取工作和写入工作的速度、周期时间和访问时间的同一性、以及待机时的耗电量的大小。由于上述特征,SRAM 在使装有 CPU 的半导体装置的系统高速化时具有非常重要的作用。另外,由于与无线蓄电单元组合,所以可以保存 SRAM 的数据,并且 SRAM 具有与 ROM 相同的功能。

[0013] 无线蓄电单元包括电源部和蓄电装置。无线蓄电单元还可以进一步包括天线电路。天线电路包括天线和谐振电路。天线具有接收无线信号的功能。尤其,由于天线能接收的频带有限,所以通过安装多个天线电路而可以扩大能接收的无线信号的频率范围。谐振电路是基于所接收的无线信号来产生电动势的电路。电源部具有将从天线电路获得的 AC 信号转换为 DC 信号的功能,并且包括切换向蓄电装置的充电和从蓄电装置的放电的控制电路。蓄电装置包括具有储存电力的功能的蓄电池或电容器。

[0014] 本发明的半导体装置通过安装带无线蓄电单元的 SRAM,作为程序存储器及 / 或数据存储器使用 SRAM,而能够实现存储工作的高速化。因此,可以实现 CPU 系统的高速工作。另外,由于在刚制造之后 SRAM 没有存储数据,所以能够使它存储对应于半导体装置的用途的程序数据。而且,由于在制造阶段中对于半导体装置的用途没有限制,所以能够通过批量生产来抑制生产成本。

附图说明

[0015] 图 1 是示出了本发明的半导体装置的结构框图;

[0016] 图 2 是示出了本发明的半导体装置的结构框图;

[0017] 图 3 是示出了本发明的半导体装置的结构框图;

[0018] 图 4 是本发明的半导体装置的透视图;

[0019] 图 5A 至 5C 是示出了本发明的半导体装置的制造方法的图;

[0020] 图 6A 至 6C 是示出了本发明的半导体装置的制造方法的图;

[0021] 图 7A 和 7B 是示出了本发明的半导体装置的制造方法的图;

[0022] 图 8A 和 8B 是示出了本发明的半导体装置的制造方法的图;

[0023] 图 9A 至 9C 是示出了本发明的半导体装置的制造方法的图；

[0024] 图 10A 至 10C 是示出了本发明的半导体装置的制造方法的图；

[0025] 图 11A 和 11B 是示出了本发明的半导体装置的制造方法的图。

具体实施方式

[0026] 下面,将参照附图说明本发明的实施方式。但是,本发明可以通过多种不同的方式来实施,所属技术领域的普通人员可以很容易地理解一个事实就是其方式和详细内容在不脱离本发明的宗旨及其范围下可以被变换为各种各样的形式。因此,本发明不应该被解释为仅限定在本实施方式所记载的内容中。

[0027] 实施方式 1

[0028] 通过代替使用带无线蓄电单元的 SRAM 作为在半导体装置中的用于存储程序数据的存储器,即使在关断电源时也可以存储保持程序数据。另外,通过使用 SRAM,当 CPU 进行存储器访问时能够进行高速的读取、写入、以及擦除。另外,由于能够写入或重写程序数据,从而能够制造具有对应于用途的 CPU 系统的半导体装置。在下文中描述其结构和工作。

[0029] 半导体装置的方框结构示出于图 1。

[0030] 如图 1 所示,半导体装置 201 包括逻辑部 206 和模拟部 215。逻辑部 206 包括 CPU202、掩模 ROM203、SRAM204a、SRAM204b、以及控制器 205。另外,模拟部 215 包括电源电路 209、复位电路 210、时钟产生电路 211、解调电路 212、调制电路 213、电源管理电路 214、以及无线蓄电单元 225。无线蓄电单元 225 包括天线电路 224、电源部 226、以及蓄电装置 227。另外,天线电路 224 包括天线 207 和谐振电路 208。

[0031] SRAM204a 从无线蓄电单元 225 接受电力供应,并且用于存储保持程序数据。换句话说,无线蓄电单元 225 用作 SRAM204a 的数据保持用电力供应源。SRAM204b 作为暂时存储保持 CPU202 的运算结果等的工作存储器而使用。

[0032] 控制器 205 包括 CPU 接口 (CPUIF) 216、控制寄存器 217、代码提取电路 218、以及编码电路 219。另外,在图 1 中,为简化说明起见,将通信信号分成接收信号 220 和发送信号 221 来表示,但实际上,这两种信号是一体化了的信号,并且是在半导体装置 201 及读取/写入器之间同时收发。接收信号 220 被天线电路 224 接收,然后被解调电路 212 解调。此外,发送信号 221 被调制电路 213 调制,然后从天线 207 被发送。

[0033] 在图 1 中,当将半导体装置 201 置于由通信信号形成的磁场内时,在天线电路 224 中产生感应电动势。感应电动势被保持在电源电路 209 的电容器中,其电位由电容器稳定,并且该感应电动势作为电源电压被供应给半导体装置 201 的各个电路。复位电路 210 产生半导体装置 201 整体的初始复位信号。例如,作为复位信号,产生在电源电压升高之后延迟升高的信号。时钟产生电路 211 对应于由电源管理电路 214 生成的控制信号来改变时钟信号的频率和占空比。解调电路 212 检测 ASK 方式的接收信号 220 的振幅变动作为“0”“1”的接收数据 222。解调电路 212 例如为低通滤波器。而且,调制电路 213 通过改变 ASK 方式的发送信号 221 的振幅来发送发送数据。例如,在发送数据 223 为“0”的情况下,通过改变谐振电路 208 的谐振点,而改变通信信号的振幅。电源管理电路 214 监控从电源电路 209 供应给逻辑部 206 的电源电压或者逻辑部 206 中的消耗电流,来在时钟产生电路 211 中产生控制信号,该控制信号用于改变时钟信号的频率和占空比。

[0034] 在无线蓄电单元 225 中,基于天线 207 所接收的无线信号在谐振电路 208 获得的感应电动势被电源部 226 整流。另外,电源部 226 具有对蓄电装置 227 控制蓄电和放电的功能。蓄电装置 227 具有保持电力的功能,并且可以应用所谓的蓄电池。例如,可以应用锂离子电池、锂二次电池、镍氢电池、镍镉电池、有机基电池、铅蓄电池、空气二次电池、镍锌电池、银锌电池等的二次电池。注意,作为蓄电装置 227,除了蓄电池以外,还可以应用大容量电容器(例如,叠层陶瓷电容器、双电层电容器等)。尤其,由于锂离子电池和锂二次电池具有大充放电容量,所以通过应用到本发明的实施方式的半导体装置 201 而可以谋求实现小型化。在金属锂电池中,通过作为阳极活性物质使用含有锂离子的迁移金属氧化物、金属氧化物、金属硫化物、铁基化合物、导电聚合物、或有机硫基化合物等,作为阴极活性物质使用锂(合金),并且作为电解质使用有机基电解液或聚合物电解质等,而可以增加充放电容量。

[0035] 接着,说明本实施方式中的半导体装置的工作。由于在刚制造之后的半导体装置中的 SRAM204a 没有存储数据,所以需要写入用于使 CPU202 工作的程序数据。在下文中说明对 SRAM204a 的数据写入和重写、以及 CPU 系统的一连串工作。

[0036] 首先,半导体装置 201 接收从读取/写入器发送来的接收信号 220。接收信号 220 包括使 SRAM204a 存储的程序数据。另外,在图 1 中,为简化说明起见,将通信信号分成接收信号 220 和发送信号 221 来表示,但实际上,这两种信号是一体化了的信号,并且在半导体装置 201 及读取/写入器之间是同时收发的。接收信号 220 被解调电路 212 解调,被代码提取电路 218 分解为控制指令和程序数据等,并且储存在控制寄存器 217。这里,控制指令是指定半导体装置 201 的响应的数据。例如指定固有 ID 号的发送、工作停止、解码等。

[0037] 接下来,在逻辑部 206 中,CPU202 基于储存在掩模 ROM203 中的写入用程序数据来将所接收的程序数据写入到 SRAM204a。以后,CPU202 从 SRAM204a 读取程序数据来进行运算处理。运算处理的结果和运算过程中的数据写入到 SRAM204b。CPU202 通过与 SRAM204a、SRAM204b 交接数据来进行处理工作。

[0038] 无线蓄电单元 225 用作用于保持写入在 SRAM204a 中的程序数据的电力供应源。SRAM204a 可以根据从无线蓄电单元 225 的电力供应在关断电源时保持数据。另外,通过执行存储在掩模 ROM203 中的擦除用程序数据或重写用程序数据,可以容易擦除或重写存储在 SRAM204a 中的程序数据。

[0039] 注意,CPU202 经由 CPUIF216 访问掩模 ROM203、SRAM204a、SRAM204b、和控制寄存器 217。CPUIF216 具有根据 CPU202 所指定的地址产生对于掩模 ROM203、SRAM204a、SRAM204b 和控制寄存器 217 中任一个的访问信号的功能。

[0040] 最后,在编码电路 219 根据来自控制寄存器 217 的信号产生发送数据 223,在调制电路 213 调制所述发送信号 221,并且从天线 207 将发送信号 221 发送到读取/写入器。

[0041] 如上述说明,由于在生产阶段,在半导体装置的 SRAM 中没有存储程序数据,所以可以将对应于用途的任意程序数据写入到 SRAM204a。在初始状态下,由于对于程序数据没有限制,所以能够批量生产半导体装置,而可以抑制生产成本。另外,通过安装 SRAM,即使在刚启动 CPU 系统之后,CPU 也可以对 SRAM 直接进行数据的读取和重写,从而能够提高 CPU 系统整体的处理速度。

[0042] 注意,SRAM204a 不局限于用作程序存储器,也可以用作数据存储器。

[0043] 通过采用上述结构,能够提供提高了响应速度的能重写数据的半导体装置。

[0044] 实施方式 2

[0045] 在本实施方式中,将说明具有带无线蓄电单元的 SRAM 和 CPU 的半导体装置。图 2 是本实施方式的半导体装置的框图。

[0046] 使用图 2 说明半导体装置的方框结构。在图 2 中,半导体装置 101 包括逻辑部 106 和模拟部 115。另外,逻辑部 106 包括 CPU102、掩模 ROM103、SRAM104 和控制器 105。模拟部 115 包括天线电路 124、电源电路 109、复位电路 110、时钟产生电路 111、解调电路 112、调制电路 113、电源管理电路 114 和无线蓄电单元 125。无线蓄电单元 125 包括天线电路 124、电源部 126 和蓄电装置 127。另外,天线电路 124 包括天线 107 和谐振电路 108。

[0047] 控制器 105 包括 CPU 接口 (CPUIF) 116、控制寄存器 117、代码提取电路 118、以及编码电路 119。另外,在图 2 中,为简化说明起见,将通信信号分成接收信号 120 和发送信号 121 来表示,但实际上,这两种信号是一体化了的信号,并且是在半导体装置 101 及读取 / 写入器之间同时收发。接收信号 120 被天线电路 124 接收,然后被解调电路 112 解调。此外,发送信号 121 被调制电路 113 调制,然后从天线 107 被发送。

[0048] 在图 2 中,当将半导体装置 101 置于由通信信号形成的磁场内时,在天线电路 124 中产生感应电动势。感应电动势被保持在电源电路 109 的电容器中,其电位由电容器稳定,并且被感应电动势作为电源电压被供应给半导体装置 101 的各个电路。复位电路 110 产生半导体装置 101 整体的初始复位信号。例如,作为初始复位信号,产生在电源电压升高之后延迟升高的信号。时钟产生电路 111 对应于由电源管理电路 114 生成的控制信号来改变时钟信号的频率和占空比。解调电路 112 检测 ASK 方式的接收信号 120 的振幅变动作为“0”“1”的接收数据 122。解调电路 112 例如为低通滤波器。而且,调制电路 113 通过改变 ASK 方式的发送信号 121 的振幅来发送发送数据。例如,在发送数据 123 为“0”的情况下,通过改变谐振电路 108 的谐振点,而改变通信信号的振幅。电源管理电路 114 监控从电源电路 109 供应给逻辑部 106 的电源电压或者逻辑部 106 中的消耗电流,来在时钟产生电路 111 中产生控制信号,该控制信号用于改变时钟信号的频率和占空比。

[0049] 在无线蓄电单元 125 中,基于天线 107 所接收的无线信号在谐振电路 108 获得的感应电动势被电源部 126 整流。另外,电源部 126 具有对蓄电装置 127 控制蓄电和放电的功能。蓄电装置 127 具有保持电力的功能,并且可以应用所谓的蓄电池。例如,可以应用锂离子电池、锂二次电池、镍氢电池、镍镉电池、有机基电池、铅蓄电池、空气二次电池、镍锌电池、银锌电池等的二次电池。注意,对于蓄电装置 127,除了蓄电池以外,还可以应用作为蓄电器的容量电容器(例如,叠层陶瓷电容器、双电层电容器等)。尤其,由于锂离子电池和锂二次电池具有大充放电容量,所以通过应用到本发明的实施方式的半导体装置 101 而可以谋求实现小型化。在金属锂电池中,通过作为阳极活性物质使用含有锂离子的迁移金属氧化物、金属氧化物、金属硫化物、铁基化合物、导电聚合物、或有机硫基化合物等,作为阴极活性物质使用锂(合金),并且作为电解质使用有机基电解液或聚合物电解质等,而可以增加充放电容量。

[0050] 接着,说明在本实施方式中的半导体装置的工作。在流通业中进行商品管理的情况下,什么时候经过什么样的地方是重要的信息。另外,消费者可以通过该位置信息和时间信息而获得制造者和商品的可靠性。在下文中说明使用读取 / 写入器来将位置信息或时间

信息写入到安装在半导体装置 101 的 SRAM104 的情况。

[0051] 首先,半导体装置 101 接收从读取 / 写入器发送来的接收信号 120。接收信号 120 包括写入到 SRAM104 的位置信息或时间信息。接收信号 120 被解调电路 112 解调,之后被代码提取电路 118 分解为控制指令、位置信息或时间信息等,并且储存在控制寄存器 117。这里,控制指令是指定半导体装置 101 的响应的数据。例如指定固有 ID 号的发送、动作停止、解码等。

[0052] 接下来,在逻辑部 106 中,CPU102 基于储存在掩模 ROM103 中的写入用程序数据来将位置信息或时间信息写入到 SRAM104。另外,重写工作与写入工作同样,CPU102 基于储存在掩模 ROM103 的重写用程序数据来重写 SRAM104 中的存储数据。通过使半导体装置 101 接收包括用于读取位置信息或时间信息的程序数据的接收信号 120 而可以获得已写入在 SRAM104 中的位置信息或时间信息的发送信号 121。

[0053] 无线蓄电单元 125 用作 SRAM104 的数据保持用电力供应源。

[0054] 注意,CPU102 经由 CPUIF116 访问掩模 ROM103、SRAM104 和控制寄存器 117。CPUIF116 具有根据 CPU102 所指定的地址产生对于掩模 ROM103、SRAM104 和控制寄存器 117 中任一个的访问信号的功能。

[0055] 最后,在编码电路 119 根据响应信号产生发送数据 123,在调制电路 113 调制,并且从天线 107 将发送信号 121 发送到读取 / 写入器。

[0056] 通过使用本实施方式,能够从 SRAM 直接读取,所以与现有的非易失性存储器相比可缩短读取时间,以能够缩短处理时间。另外,通过附加无线蓄电单元能够保持写入到 SRAM 的数据,从而在刚再供应电源之后也能够实现系统的高速工作。

[0057] 借助于以上所述的读取速度和写入速度的提高,可以缩短与读取 / 写入器的通信时间。通过将缩短了响应时间的能够写入数据的半导体装置贴上制造物品、制造部件,可以获得制造工序的历史信息(固有 ID、制造地方、制造时间等)。借助于响应时间的缩短化,可以没有降低制造线的速度地向半导体装置写入数据,而可以容易引入到生产线。另外,通过高速读取写入在半导体装置中的信息,可以在制造中途自动进行不同工序的分配或收获地点的区分,而可以实现生产线的高效化。

[0058] 通过采用上述结构,能够提供提高了响应速度的半导体装置。

[0059] 实施方式 3

[0060] 接下来,使用图 3 说明半导体装置 800 的结构例子。图 3 是半导体装置 800 的框图。半导体装置 800 包括天线电路 801、信号处理电路 802、以及蓄电装置 803。

[0061] 天线电路 801 收发信号。天线电路 801 检波具有与天线电路的形状对应的频率的信号。将天线电路 801 所接收的信号在信号处理电路 802 转换为 DC 电源,并且向蓄电装置 803 供应电力。

[0062] 所谓的蓄电池可以应用于蓄电装置 803。例如,可以应用锂离子电池、锂二次电池、镍氢电池、镍镉电池、有机基电池、铅蓄电池、空气二次电池、镍锌电池、银锌电池等的二次电池。注意,作为蓄电装置 803,除了蓄电池以外,还可以应用大容量电容器(例如,叠层陶瓷电容器、双电层电容器等)。尤其,由于锂离子电池和锂二次电池具有大充放电容量,所以通过应用到本发明的实施方式的半导体装置 800 而可以谋求实现小型化。在金属锂电池中,通过作为阳极活性物质使用含有锂离子的迁移金属氧化物、金属氧化物、金属硫化物、

铁基化合物、导电聚合物、或有机硫基化合物等,作为阴极活性物质使用锂(合金),并且作为电解质使用有机基电解液或聚合物电解质等,而可以增加充放电容量。

[0063] 通过使用溅射法形成锂离子电池的活性物质或电解质,可以将蓄电装置 803 形成在形成有信号处理电路 802 的衬底上,并且也可以将它形成在形成有天线电路 801 的衬底上。通过在形成有信号处理电路 802 或天线电路 801 的衬底上形成蓄电装置 803,可以使半导体装置 800 薄膜化和轻量化。

[0064] 天线电路 801 包括天线 842 和谐振电路 843。天线 842 具有接收无线信号的功能。谐振电路 843 是基于天线 842 所接收的无线信号产生感应电动势来获得电力的电路。

[0065] 信号处理电路 802 大致分成电源部 820 和逻辑部 830。如图 3 所示,电源部 820 包括连接到天线电路 801 的输出的整流电路 821、连接到整流电路 821 的输出的充电控制电路 822、连接到蓄电装置 803 的输出的放电控制电路 823、以及控制充电控制电路 822 及放电控制电路 823 的开关控制电路 824。

[0066] 充电控制电路 822 包括调节器 822a 和连接到调节器 822a 的输出的开关 822b。调节器 822a 的输出通过开关 822b 连接到蓄电装置 803。

[0067] 整流电路 821 对天线电路 801 所接收的 AC 信号进行半波整流,并使它平滑来形成 DC 电压。充电控制电路 822 是在使从整流电路 821 输出的 DC 电压恒定之后将它供应给蓄电装置 803 的电路。从整流电路 821 输出的 DC 电压输入到充电控制电路 822 的调节器 822a,以成为恒定电压的 DC 电压。在调节器 822a 产生的恒定电压通过开关 822b 输出到蓄电装置 803,并且向蓄电装置 803 充电。调节器 822a 是使电压值恒定,以便规格以上的电压不施加到蓄电装置 803 的电路。注意,在调节器 822a 中,除了电压值以外,也可以使电流值相对于被输入的 DC 电压成为恒定。另外,通过使用二极管等的整流元件形成开关 822b,可以省略调节器 822a。即,可以以仅具有整流元件的简单结构构成充电控制电路 822。

[0068] 放电控制电路 823 包括调节器 823a 和连接到调节器 823a 的输入的开关 823b。调节器 823a 的输入通过开关 823b 连接到蓄电装置 803 的输出。调节器 823a 的输出连接到 SRAM836。充电在蓄电装置 803 的电力从放电控制电路 823 供应给 SRAM836。由于从蓄电装置 803 供应的电力在调节器 823a 成为恒定电压电源,从而可以防止规格以上的电压输入到 SRAM836。注意,在调节器 823a 中,除了电压值以外,也可以使电流值相对于被输入的 DC 电压成为恒定。

[0069] 开关控制电路 824 是控制向蓄电装置 803 的充电及从蓄电装置 803 到 SRAM836 的电源供应的电路。开关控制电路 824 连接到蓄电装置 803 的输出,并且基于该输出监控蓄电装置 803 的充电状态。另外,开关控制电路 824 连接到整流电路 821 的输出,根据该输出监控天线电路 801 所接收的信号的振幅的大小(电场的大小)。开关控制电路 824 监控蓄电装置 803 及整流电路 821 的输出并控制开关 822b 及开关 823b 的接通或关断。例如,当蓄电装置 803 的电压达到一定值 V_1 以上时,开关控制电路 824 控制开关 823b 来使它接通,以将蓄电装置 803 的电力供应给 SRAM836。而当蓄电装置 803 的电压下降到一定值 V_2 以下($V_1 > V_2$)时,使开关 823b 关断,以停止向 SRAM836 的电力供应。例如,将 V_1 设定为可以稳定地存储保持 SRAM836 的数据的电压值,并且将 V_2 设定为存储保持 SRAM836 的数据所需的电压的最小值。

[0070] 逻辑部 830 包括如图 3 所示那样连接的解调电路 831、放大器 832、逻辑电路 833、

控制寄存器 834、CPUIF835、SRAM836、掩模 ROM837、CPU838、逻辑电路 839、放大器 840、以及调制电路 841。在逻辑部 830 中,放大器 832 放大输入到天线电路 801 的信号的振幅,并且作为时钟信号供应给逻辑电路 833。另外,解调电路 831 解调经 ASK 调制或 PSK 调制的通信信号。被解调了的信号也传送到逻辑电路 833 并接受分析。被逻辑电路 833 分析了的信号传送到控制寄存器 834,该控制寄存器 834 根据上述信号将控制信号通过 CPUIF835 发送到 CPU838。

[0071] SRAM836 是基本上暂时存储数据的工作存储器。在本实施方式中,将 SRAM836 与无线蓄电单元组合,当从读取/写入器不供应电力时也能够 SRAM836 保持数据。掩模 ROM837 存储有 CPU838 工作所需的程序数据。当 CPU838 工作时,基于从掩模 ROM837 读取的数据进行运算处理。CPU838 基于控制信号,通过 CPUIF835 从 SRAM836 或掩模 ROM837 读取指定地址的数据,来进行运算处理。从 CPU838 发送来的数据在逻辑电路 839 受编码处理。然后包含受编码处理的数据的信号在放大器 840 放大,并且调制电路 841 根据其信号对从天线电路 801 输出的信号进行调制。这里,在图 3 中的电力由设置在逻辑部 830 外部的蓄电装置 803 通过电源部 820 供应。半导体装置 800 的逻辑部 830 这样工作。

[0072] 在图 3 所示的半导体装置 800 中,无线蓄电单元包括天线电路 801、电源部 820、以及蓄电装置 803。在下文中,说明向无线蓄电单元充电并且供应储存在无线蓄电单元的电力方法。

[0073] 半导体装置 800 通过接收电磁波,能够自动地向蓄电装置 803 充电。另外,天线电路 801 可以检波具有与天线电路的形状对应的频率的信号,将它转换为 DC 电源,来产生电力。另外,通过使用发射专门用于充电的电磁波的装置,即供电器而代替读取/写入器,有意图地向蓄电装置 803 充电,可以避免 SRAM836 中没有电力的情况。通过使读取/写入器具有发送专门用于充电的信号的功能,也可以将读取/写入器用作充电器。

[0074] 通过将充电在无线蓄电单元中的电力供应给 SRAM836,能够保持存储在 SRAM836 的数据。通过保持存储在 SRAM836 的数据,能够实现系统的处理的高速化,因为在开始半导体装置和读取/写入器的通信时可以省略将数据写入到 SRAM836 的时间,并且由于 SRAM836 的高速读取,也可以高速进行与 CPU838 的数据交接。这样可以进一步有效地利用 SRAM836 的读取速度和写入速度在存储器中非常高速的特征。

[0075] 如上述说明,通过组合无线蓄电单元和 SRAM 并将它们组合到半导体装置的系统,能够提供提高了 CPU 系统的功能的半导体装置。

[0076] 实施例 1

[0077] 图 4 使用透视图示出了本发明的半导体装置的一个方式。在图 4 中,半导体装置 500 包括衬底 520 和覆盖材料 521。作为衬底 520 和覆盖材料 521,可使用玻璃衬底、石英衬底、塑料衬底或 SOI(绝缘体载硅)衬底。

[0078] 天线电路 522、天线电路 522 以外的模拟部 523、以及逻辑部 524 形成在衬底 520 上。并且,覆盖材料 521 覆盖天线电路 522、天线电路 522 以外的模拟部 523、以及逻辑部 524 地与衬底 520 重叠。另外,天线电路 522 可以形成在衬底 520 上,也可以另行准备天线电路 522 来贴合在衬底 520 上。

[0079] 天线电路 522 以外的模拟部 523 包括无线蓄电单元 525,并且逻辑部 524 包括 SRAM526 和 CPU527。在本发明中,从无线蓄电单元 525 向 SRAM526 供应电力。

[0080] 可以通过调制用作载流子（载波）的电波来进行在半导体装置 500 和读取 / 写入器之间的通信。虽然在本实施例中示出了使用 950MHz 的载流子的半导体装置 500 的结构，但是载流子的频率不局限于此。作为载流子，可以使用各种频率如 125kHz、13.56MHz 等的电波。信号的传输方式可以根据载流子的波长来分为电磁耦合方式、电磁感应方式、微波方式等各种方式。调制方式也有振幅调制、频率调制、相位调制等各种方式，对其没有特别的限制。

[0081] 此外，由于在本实施例中例示在利用电场进行通信的情况下的半导体装置，因此作为天线电路 522 使用偶极天线。在利用磁场而不利用电场进行通信的情况下，天线电路 522 可以使用线圈状天线。

[0082] 此外，在本实施例中，虽然说明了具有天线电路 522 的半导体装置 500 的结构，但是本发明的半导体装置也可以不一定要具有天线电路 522。另外，也可以在图 4 所示的半导体装置中设置振荡电路。

[0083] 本发明的半导体装置，包括无线蓄电单元 525 和 SRAM526，都可以通过通常的 MOS 工序来形成。因此，可以使半导体装置小型化。

[0084] 本实施例可以与实施方式 1 至 3 适当地组合来实施。

[0085] 实施例 2

[0086] 接下来，详细说明本发明的半导体装置的制造方法。注意，虽然在本实施例中示出了以薄膜晶体管 (TFT) 为半导体元件的一例，但用于本发明的半导体装置的半导体元件不局限于此。例如，除了 TFT 之外，还可以使用存储元件、二极管、电阻、线圈、电容、电感器等。

[0087] 首先，如图 5A 所示，在具有耐热性的衬底 300 上按顺序形成绝缘膜 301、剥离层 302、用作基底膜的绝缘膜 303、以及半导体膜 304。绝缘膜 301、剥离层 302、绝缘膜 303、以及半导体膜 304 可以连续形成。

[0088] 作为衬底 300，例如可以使用玻璃衬底如硼硅酸钡玻璃和硼硅酸铝玻璃等、石英衬底、陶瓷衬底等。此外，也可以使用包括不锈钢衬底的金属衬底或如硅衬底等半导体衬底。虽然由具有柔性的合成树脂如塑料等构成的衬底的耐热温度一般低于上述衬底的耐热温度，但只要能够耐受制造工序中的处理温度，就可以使用。

[0089] 作为塑料衬底，可以举出以聚对苯二甲酸乙二酯 (PET) 为代表的聚酯、聚醚砜 (PES)、聚萘二酸乙二酯 (PEN)、聚碳酸酯 (PC)、尼龙、聚醚醚酮 (PEEK)、聚砜 (PSF)、聚醚酰亚胺 (PEI)、聚丙烯酸酯 (PAR)、聚对苯二甲酸丁二酯 (PBT)、聚酰亚胺、丙烯腈 - 丁二烯 - 苯乙烯树脂、聚氯乙烯、聚丙烯、聚乙酸乙烯酯、丙烯酸树脂等。

[0090] 注意，在本实施例中虽然在衬底 300 的整个表面上设置剥离层 302，但本发明不局限于该结构。例如，也可以使用光刻法等衬底 300 上部分形成剥离层 302。

[0091] 绝缘膜 301 和绝缘膜 303 通过使用 CVD 法或溅射法等并且使用氧化硅、氮化硅 (SiN_x 、 Si_3N_4 等)、氧氮化硅 (SiO_xN_y) ($x > y > 0$)、氮氧化硅 (SiN_xO_y) ($x > y > 0$) 等的具有绝缘性的材料形成。

[0092] 设置绝缘膜 301 和绝缘膜 303，以便防止包含在衬底 300 中的 Na 等的碱金属或碱土金属扩散在半导体膜 304 中而对 TFT 等半导体元件的特性给不好影响。另外，绝缘膜 303 还具有以下作用：防止包含在剥离层 302 中的杂质元素扩散在半导体膜 304 中，并且在之后的剥离半导体元件的工序中保护半导体元件。

[0093] 绝缘膜 301、绝缘膜 303 可以是使用单个绝缘膜而成的，也可以是层叠多个绝缘膜而成的。在本实施例中，按顺序层叠 100nm 厚的氧氮化硅膜、50nm 厚的氮氧化硅膜、100nm 厚的氧氮化硅膜来形成绝缘膜 303，但各个膜的材质、膜厚度、层叠个数不局限于此。例如，也可以通过旋转涂敷法、狭缝式涂布机法、液滴喷射法、印刷法等形成 $0.5\mu\text{m}$ 至 $3\mu\text{m}$ 厚的硅氧烷树脂而代替下层的氧氮化硅膜。另外，也可以使用氮化硅膜 (SiN_x 、 Si_3N_4 等) 而代替中层的氮氧化硅膜。另外，也可以使用氧化硅膜而代替上层的氧氮化硅膜。另外，它们的膜厚度优选分别为 $0.05\mu\text{m}$ 至 $3\mu\text{m}$ ，从该范围可以任意选择。

[0094] 或者，也可以使用氧氮化硅膜或氧化硅膜形成与剥离层 302 最接近的绝缘膜 303 的下层，使用硅氧烷树脂形成中层，并且使用氧化硅膜形成上层。

[0095] 注意，硅氧烷树脂相当于以硅氧烷材料为起始材料而成的包含 Si-O-Si 键的树脂。硅氧烷树脂除了氢以外，还可以具有氟、烷基、或芳烃中的至少一种作为取代基。

[0096] 氧化硅膜可以使用 SiH_4/O_2 、TEOS(四乙氧基硅烷)/ O_2 等的混合气体并且通过热 CVD、等离子体 CVD、常压 CVD、偏压 ECRCVD 等的方法来形成。另外，氮化硅膜可以典型地使用 SiH_4/NH_3 的混合气体并且通过等离子体 CVD 来形成。另外，氧氮化硅膜和氮氧化硅膜可以典型地使用 $\text{SiH}_4/\text{N}_2\text{O}$ 的混合气体并且通过等离子体 CVD 来形成。

[0097] 剥离层 302 可以使用金属膜、金属氧化膜、以及层叠金属膜和金属氧化膜而形成的膜。金属膜和金属氧化膜可以是单层，也可以具有层叠有多个层的叠层结构。另外，除了金属膜和金属氧化膜以外，还可以使用金属氮化物和金属氧氮化物。剥离层 302 可以通过溅射法或等离子体 CVD 法等各种 CVD 法等来形成。

[0098] 作为用于剥离层 302 的金属，可以举出钨 (W)、钼 (Mo)、钛 (Ti)、钽 (Ta)、铌 (Nb)、镍 (Ni)、钴 (Co)、锆 (Zr)、锌 (Zn)、钌 (Ru)、铑 (Rh)、钯 (Pd)、锇 (Os) 或铱 (Ir) 等。剥离层 302 除了由上述金属形成的膜以外，还可以使用由以上述金属为主要成分的合金形成的膜、或使用包含上述金属的化合物来形成的膜。

[0099] 另外，剥离层 302 既可以使用由硅 (Si) 单体形成的膜，又可以使用由包含硅 (Si) 的化合物形成的膜。或者，也可以使用由包含硅 (Si) 和上述金属的合金形成的膜。包含硅的膜可以具有非晶、微晶、多晶结构中的任一种结构。

[0100] 剥离层 302 可以使用上述膜的单层，也可以使用上述多个膜的叠层。层叠了金属膜和金属氧化膜的剥离层 302 可以通过在形成成为基本的金属膜之后使该金属膜的表面氧化或氮化来形成。具体而言，在氧气氛中或 N_2O 气氛中对成为基本的金属膜进行等离子体处理、或者在氧气氛中或 N_2O 气氛中对金属膜进行加热处理即可。另外，也可以通过在成为基本的金属膜上接触地形成氧化硅膜或氧氮化硅膜来进行氧化。另外，可以通过在成为基本的金属膜上接触地形成氮氧化硅膜或氮化硅膜来进行氮化。

[0101] 作为进行金属膜的氧化或氮化的等离子体处理，也可以进行如下等离子体处理，即等离子体密度为 $1 \times 10^{11}\text{cm}^{-3}$ 以上，优选为 $1 \times 10^{11}\text{cm}^{-3}$ 至 $9 \times 10^{15}\text{cm}^{-3}$ 以下，并且使用微波 (例如，频率为 2.45GHz) 等的高频波。

[0102] 注意，可以通过使成为基本的金属膜的表面氧化来形成层叠有金属膜和金属氧化膜的剥离层 302，但是也可以在形成金属膜之后另行形成金属氧化膜。

[0103] 例如，在作为金属使用钨的情况下，在通过溅射法或 CVD 法等作为成为基本的金属膜形成钨膜之后，对该钨膜进行等离子体处理。通过该工序，可以形成相当于金属膜的钨

膜、以及与该金属膜接触且由钨的氧化物形成的金属氧化膜。

[0104] 另外,钨的氧化物由 WO_x 表示。 x 在 2 以上 3 以下的范围内,有如下情况: x 为 2(WO_2)、 x 为 2.5(W_2O_5)、 x 为 2.75(W_4O_{11})、以及 x 为 3(WO_3)。当形成钨的氧化物时,对 x 值没有特别的限制,而根据蚀刻速度等来设定 x 值即可。

[0105] 半导体膜 304 优选在形成绝缘膜 303 之后,以不暴露于大气的方式形成。半导体膜 304 的厚度为 20nm 至 200nm(优选为 40nm 至 170nm,更优选为 50nm 至 150nm)。注意,半导体膜 304 既可以是非晶半导体,又可以是多晶半导体。此外,作为半导体,除了硅以外,还可以使用硅锗。在使用硅锗的情况下,锗的浓度优选为 0.01atomic% 至 4.5atomic% 左右。

[0106] 另外,半导体膜 304 也可以通过众所周知的技术来结晶。作为众所周知的方法,有利用激光的激光晶化法、使用催化元素的晶化法。或者,也可以采用组合了使用催化元素的晶化法和激光晶化法的方法。另外,在使用石英等具有优越的耐热性的衬底作为衬底 300 的情况下,也可以采用与使用电热炉的热晶化法、利用红外光的灯退火晶化法或使用催化元素的晶化法组合 950°C 左右的高温退火的晶化法。

[0107] 例如,在采用激光晶化法的情况下,在使激光晶化之前对半导体膜 304 以 550°C 进行 4 小时的加热处理,以便提高对于激光的半导体膜 304 的耐性。之后,通过使用能够连续振荡的固体激光器照射基波的二次至四次谐波的激光,而可以获得大晶粒尺寸的结晶。例如,典型地,最好使用 Nd:YVO₄ 激光器(基波为 1064nm)的二次谐波(532nm)或三次谐波(355nm)。具体而言,从连续振荡型的 YVO₄ 激光器发射的激光由非线性光学元件转换为高次谐波以获得输出功率为 10W 的激光。优选地,通过利用光学系统在照射表面上形成矩形或椭圆形的激光,并且将它照射到半导体膜 304。此时需要 0.01MW/cm² 至 100MW/cm² 左右(优选为 0.1MW/cm² 至 10MW/cm²) 的能量密度。并且,将扫描速度设定为 10cm/sec 至 2000cm/sec 左右来照射。

[0108] 作为连续振荡的气体激光器,可以使用 Ar 激光器、Kr 激光器等。另外,作为连续振荡的固体激光器,可以使用 YAG 激光器、YVO₄ 激光器、YLF 激光器、YAIO₃ 激光器、镁橄榄石(Mg₂SiO₄) 激光器、GdVO₄ 激光器、Y₂O₃ 激光器、玻璃激光器、红宝石激光器、变石激光器、Ti:蓝宝石激光器等。

[0109] 另外,作为脉冲振荡的激光器,例如可以使用 Ar 激光器、Kr 激光器、受激准分子激光器、CO₂ 激光器、YAG 激光器、Y₂O₃ 激光器、YVO₄ 激光器、YLF 激光器、YAIO₃ 激光器、玻璃激光器、红宝石激光器、变石激光器、Ti:蓝宝石激光器、铜蒸气激光器、或金蒸气激光器。

[0110] 另外,也可以通过将脉冲振荡的激光的振荡频率设定为 10MHz 以上并且使用比通常使用的几十 Hz 至几百 Hz 的频带极为高的频带,来进行激光晶化。一般认为:从以脉冲振荡的方式将激光照射到半导体膜 304 后直到半导体膜 304 完全固化的时间是几十 nsec 至几百 nsec。因此,通过使用上述频率,在半导体膜 304 因为激光而熔融到固化的期间,可以照射下一个脉冲的激光。因此,由于可以在半导体膜 304 中连续移动固液界面,所以形成具有朝向扫描方向连续生长的晶粒的半导体膜 304。具体而言,可以形成被包含的晶粒的在扫描方向上的宽度为 10 μm 至 30 μm 并且在垂直于扫描方向的方向上的宽度为 1 μm 至 5 μm 左右的晶粒的集合。通过形成该沿着扫描方向连续生长的单晶晶粒,可以形成至少在 TFT 的沟道方向上几乎不存在晶界的半导体膜 304。

[0111] 另外,激光晶化既可以并行照射连续振荡的基波的激光和连续振荡的高次谐波的

激光,又可以并行照射连续振荡的基波的激光和脉冲振荡的高次谐波的激光。

[0112] 另外,也可以在稀有气体或氮等惰性气体气氛中照射激光。以这种方式,可以抑制由于激光照射而导致的半导体表面的粗糙度,并且可以抑制由于界面态密度的不均匀性而产生的阈值的均匀性。

[0113] 通过上述的激光照射来形成进一步提高了结晶性的半导体膜 304。另外,也可以使用通过溅射法、等离子体 CVD 法、热 CVD 法等预先形成的多晶半导体作为半导体膜 304。

[0114] 另外,虽然在本实施例中使半导体膜 304 晶化,但也可以不使它晶化而使用非晶半导体膜或微晶半导体膜地进入后续的步骤。因为使用非晶半导体或微晶半导体的 TFT 的制造工序少于使用多晶半导体的 TFT 的制造工序,所以其具有可以抑制成本而提高成品率的优点。

[0115] 非晶半导体可以通过包含硅的气体的辉光放电分解而获得。作为包含硅的气体,可以举出 SiH_4 、 Si_2H_6 。也可以使用氢或氢及氮稀释上述包含硅的气体来使用。

[0116] 接着,如图 5B 所示,将半导体膜 304 加工(构图)成预定的形状,以形成岛状半导体膜 305 至 307。并且,覆盖岛状半导体膜 305 至 307 地形成栅极绝缘膜 308。栅极绝缘膜 308 可以通过使用等离子体 CVD 法或溅射法等以单层或叠层由包含氮化硅、氧化硅、氮氧化硅或氧氮化硅的膜形成。在层叠它们的情况下,例如,优选采用从衬底 300 一侧层叠氧化硅膜、氮化硅膜、氧化硅膜而成的三层结构。

[0117] 栅极绝缘膜 308 也可以通过进行高密度等离子体处理使岛状半导体膜 305 至 307 的表面氧化或氮化来形成。高密度等离子体处理例如使用 He、Ar、Kr、Xe 等的稀有气体与氧、氧化氮、氮、氮、氢等的混合气体来进行。在此情况下,可以通过导入微波来进行等离子体的激发,而产生低电子温度且高密度的等离子体。通过利用由这种高密度的等离子体产生的氧基(也有包括 OH 基的情况)或氮基(也有包括 NH 基的情况)来使半导体膜的表面氧化或氮化,与半导体膜接触地形成 1nm 至 20nm,典型为 5nm 至 10nm 的绝缘膜。将该 5nm 至 10nm 的绝缘膜用作栅极绝缘膜 308。

[0118] 上述的利用高密度等离子体处理的半导体膜的氧化或氮化以固相反应进行,从而可以使栅极绝缘膜和半导体膜之间的界面态密度极为低。另外,通过利用高密度等离子体处理来直接使半导体膜氧化或氮化,可以抑制被形成的绝缘膜的厚度的不均匀性。另外,在半导体膜具有结晶性的情况下,通过利用高密度等离子体处理以固相反应使半导体膜的表面氧化,可以抑制仅在晶粒界面快速进行氧化,而形成均匀性好且界面态密度低的栅极绝缘膜。在栅极绝缘膜的一部分或全部包括利用高密度等离子体处理形成的绝缘膜而成的晶体管可以抑制特性的不均匀性。

[0119] 接着,如图 5C 所示,通过在将导电膜形成在栅极绝缘膜 308 上之后将该导电膜加工(构图)成预定的形状,在岛状半导体膜 305 至 307 的上方形成栅电极 309。在本实施例中,通过对层叠了的两个导电膜进行构图来形成栅电极 309。导电膜可以使用钽(Ta)、钨(W)、钛(Ti)、钼(Mo)、铝(Al)、铜(Cu)、铬(Cr)、铌(Nb)等。另外,既可以使用以上述金属为主要成分的合金,又可以使用包含上述金属的化合物。或者,也可以使用对半导体膜掺杂了赋予导电性的杂质元素如磷等而成的多晶硅等半导体来形成。

[0120] 在本实施例中,使用氮化钽膜或钽(Ta)膜作为第一层导电膜,并且使用钨(W)膜作为第二层导电膜。作为两个导电膜的组合,除了本实施例中所示的实例以外,还可以举出

氮化钨膜和钨膜、氮化钼膜和钼膜、铝膜和钽膜、以及铝膜和钛膜等。由于钨和氮化钼具有高耐热性,所以可以在形成两层导电膜之后的工序中进行目的在于热激活的加热处理。另外,作为两层导电膜的组合,例如可以使用掺杂了赋予 n 型杂质的硅和镍硅化物、掺杂了赋予 n 型杂质的 Si 和 WSi_x 等。

[0121] 另外,虽然在本实施例中由层叠了的两个导电膜形成栅电极 309,但本实施例不局限于该结构。栅电极 309 既可以由单层的导电膜形成,又可以通过层叠三层以上的导电膜来形成。在采用层叠三层以上的导电膜的三层结构的情况下,优选采用钼膜、铝膜和钼膜的叠层结构。

[0122] 作为导电膜的形成方法,可以使用 CVD 法、溅射法等。在本实施例中,以 20nm 至 100nm 的厚度形成第一层导电膜,并且以 100nm 至 400nm 的厚度形成第二层导电膜。

[0123] 另外,作为当形成栅电极 309 之际使用的掩模,也可以使用氧化硅、氧氮化硅等而代替抗蚀剂。在此情况下,虽然还添加有进行构图来形成氧化硅、氧氮化硅等的掩模的工序,但由于当蚀刻时的掩模的膜厚度的减薄比抗蚀剂少,所以可以形成具有所需宽度的栅电极 309。另外,也可以通过使用液滴喷射法选择性地形成栅电极 309,而不使用掩模。

[0124] 注意,液滴喷射法意味着从细孔喷射或喷出包含预定组分的液滴来形成预定图形的方法,喷墨法等包括在其范畴内。

[0125] 接着,将栅电极 309 作为掩模对岛状半导体膜 305 至 307 以低浓度掺杂赋予 n 型的杂质元素(典型为 P(磷)或 As(砷))(第一掺杂工序)。第一掺杂工序的条件为:剂量是 $1 \times 10^{15}/\text{cm}^2$ 至 $1 \times 10^{19}/\text{cm}^2$ 、加速电压是 50keV 至 70keV,但不局限于此。借助于该第一掺杂工序,通过栅极绝缘膜 308 进行掺杂,在岛状半导体膜 305 至 307 中分别形成低浓度杂质区域 310。另外,也可以使用掩模覆盖成为 p 沟道型 TFT 的岛状半导体膜 305 来进行第一掺杂工序。

[0126] 接着,如图 6A 所示,覆盖成为 n 沟道型 TFT 的岛状半导体膜 306、307 地形成掩模 311。不仅使用掩模 311,还使用栅电极 309 作为掩模,对岛状半导体膜 305 以高浓度掺杂赋予 p 型的杂质元素(典型为硼(B))(第二掺杂工序)。第二掺杂工序的条件为:剂量是 $1 \times 10^{19}/\text{cm}^2$ 至 $1 \times 10^{20}/\text{cm}^2$ 、加速电压是 20keV 至 40keV。借助于该第二掺杂工序,通过栅极绝缘膜 308 进行掺杂,在岛状半导体膜 305 中形成 p 型高浓度杂质区域 312。

[0127] 接着,如图 6B 所示,在通过灰化等去除掩模 311 之后,覆盖栅极绝缘膜 308 及栅电极 309 地形成绝缘膜。该绝缘膜通过等离子体 CVD 法或溅射法等并且以单层或叠层由硅膜、氧化硅膜、氧氮化硅膜、氮氧化硅膜、或含有有机树脂等有机材料的膜形成。在本实施例中,通过等离子体 CVD 法形成 100nm 厚的氧化硅膜。

[0128] 之后,通过以垂直方向为主体的各向异性蚀刻部分地蚀刻栅极绝缘膜 308 及上述绝缘膜。通过上述各向异性蚀刻,栅极绝缘膜 308 部分地被蚀刻,以在岛状半导体膜 305 至 307 上部分地形成栅极绝缘膜 313。另外,通过上述各向异性蚀刻部分地蚀刻绝缘膜,而形成与栅电极 309 的侧面接触的侧壁 314。侧壁 314 用作当形成 LDD(轻掺杂漏)区域时的掺杂用掩模。在本实施例中,作为蚀刻气体使用 CHF_3 和 He 的混合气体。注意,形成侧壁 314 的工序不局限于这些。

[0129] 接下来,覆盖成为 p 沟道型 TFT 的岛状半导体膜 305 地形成掩模。之后,不仅使用形成的掩模,还使用栅电极 309 及侧壁 314 作为掩模,以高浓度掺杂赋予 n 型的杂质元素

(典型为P或As)(第三掺杂工序)。第三掺杂工序的条件为:剂量是 $1 \times 10^{19}/\text{cm}^2$ 至 $1 \times 10^{20}/\text{cm}^2$ 、加速电压是60keV至100keV。借助于该第三掺杂工序,在岛状半导体膜306、307中分别形成一对n型高浓度杂质区域315。

[0130] 注意,侧壁314用作当之后掺杂高浓度的赋予n型的杂质且在侧壁314的下部形成低浓度杂质区域或无掺杂的偏置区域时的掩模。因此,为了控制低浓度杂质区域或偏置区域的宽度,适当地改变当形成侧壁314时的各向异性蚀刻的条件或用于形成侧壁314的绝缘膜的厚度来调节侧壁314的大小即可。

[0131] 接下来,也可以在通过灰化等去除掩模之后,利用加热处理使杂质区域激活。例如,在形成50nm的氮化硅膜之后,在氮气气氛中以550℃进行4小时的加热处理即可。

[0132] 另外,也可以进行在将包含氢的氮化硅膜形成为100nm的厚度之后在氮气气氛中以410℃进行1小时的加热处理,来使岛状半导体膜305至307氢化的工序。或者,也可以进行在包含氢的气氛中以300℃至450℃进行1至12小时的加热处理,来使岛状半导体膜305至307氢化的工序。作为加热处理,可以使用热退火、激光退火法、或RTA法等。借助于加热处理,不仅进行氢化,而且也可以进行添加到半导体膜中的杂质元素的激活。另外,作为氢化的其他方法,也可以进行等离子体氢化(使用由等离子体激发的氢)。借助于该氢化工序,可以使用热激发的氢来使悬空键终结。

[0133] 借助于上述的一连串工序,形成n沟道型TFT318、319、以及p沟道型TFT317。

[0134] 接着,如图6C所示,形成用作保护TFT317至319的钝化膜的绝缘膜320。虽然不一定需要设置绝缘膜320,但通过形成绝缘膜320可以防止碱金属或碱土金属等杂质进入TFT317至319中。具体地,作为绝缘膜320,优选使用氮化硅、氮氧化硅、氮化铝、氧化铝、氧化硅等。在本实施例中,使用600nm左右厚的氮化硅膜作为绝缘膜320。在此情况下,也可以在形成该氮化硅膜之后进行上述氢化工序。

[0135] 接着,覆盖TFT317至319地在绝缘膜320上形成绝缘膜321。绝缘膜321可以使用具有耐热性的有机材料如聚酰亚胺、丙烯酸、苯并环丁烯、聚酰胺、环氧等。另外,除了上述有机材料之外,还可以使用低介电常数材料(low-k材料)、硅氧烷树脂、氧化硅、氮化硅、氮氧化硅、PSG(磷硅玻璃)、BPSG(硼磷硅玻璃)、砒土等。除了氢之外,硅氧烷树脂也可以具有氟、烷基、或芳烃中的至少一种作为其取代基。注意,也可以通过层叠多个由上述材料形成的绝缘膜,来形成绝缘膜321。

[0136] 绝缘膜321可以根据其材料而使用CVD法、溅射法、SOG法、旋转涂敷法、浸渍法、喷涂法、液滴喷射法(喷墨法、丝网印刷、胶版印刷等)、刮刀、辊涂、幕涂、刮刀涂布等来形成。

[0137] 接着,岛状半导体膜305至307的一部分分别露出地在绝缘膜320及绝缘膜321中形成接触孔。之后,形成导电膜322和通过所述接触孔与岛状半导体膜305至307接触的导电膜323至326。虽然作为用于当形成接触孔时的蚀刻工序的气体使用 CHF_3 和He的混合气体,但不局限于此。

[0138] 导电膜322至326可以通过CVD法或溅射法等形成。具体而言,作为导电膜322至326,可以使用铝(Al)、钨(W)、钛(Ti)、钽(Ta)、钼(Mo)、镍(Ni)、铂(Pt)、铜(Cu)、金(Au)、银(Ag)、锰(Mn)、钕(Nd)、碳(C)、硅(Si)等。另外,既可以使用以上述金属为主要成分的合金,又可以使用包含上述金属的化合物。作为导电膜322至326,可以以单层或叠层形式使用上述金属的膜。

[0139] 作为以铝为主要成分的合金的实例,可以举出以铝为主要成分且包含镍的合金。另外,也可以举出以铝为主要成分且包含镍以及碳和硅的一方或双方的合金作为实例。铝和铝硅的电阻值很低且其价格低廉,所以是形成导电膜 322 至 326 的最佳材料。尤其是,与铝膜相比,铝硅 (Al-Si) 膜当对导电膜 322 至 326 进行构图时,可以进一步减少在抗蚀剂焙烧中产生的小丘。另外,也可以在铝膜中混入 0.5% 左右的 Cu 而代替硅 (Si)。

[0140] 导电膜 322 至 326 例如优选采用阻挡膜、铝硅 (Al-Si) 膜和阻挡膜的叠层结构;阻挡膜、铝硅 (Al-Si) 膜、氮化钛膜和阻挡膜的叠层结构。注意,阻挡膜就是使用钛、钛的氮化物、钼、或钼的氮化物来形成的膜。若中间夹着铝硅 (Al-Si) 膜地形成阻挡膜,则可以进一步防止产生铝或铝硅的小丘。另外,若使用具有高还原性的元素的钛来形成阻挡膜,即使在岛状半导体膜 305 至 307 上形成有薄的氧化膜,也包含在阻挡膜中的钛还原该氧化膜,而导电膜 323 至 326 和岛状半导体膜 305 至 307 可以良好地接触。另外,也可以层叠多个阻挡膜来使用。在此情况下,例如,可以使导电膜 322 至 326 具有钛 / 氮化钛 / 铝硅 / 钛 / 氮化钛的五层结构。

[0141] 注意,导电膜 324、325 连接到 n 沟道型 TFT318 的高浓度杂质区域 315。导电膜 325、326 连接到 n 沟道型 TFT319 的高浓度杂质区域 315。导电膜 323 连接到 p 沟道型 TFT317 的高浓度杂质区域 312。p 沟道型 TFT317 中的所有的杂质区域 312 由导电膜 323 电连接。另外,在 p 沟道型 TFT317 中两个栅电极 309 电连接,而用作 MOS 变抗器。

[0142] 接着,如图 7A 所示,覆盖导电膜 322 至 326 地形成绝缘膜 330,之后导电膜 322 的一部分露出地在该绝缘膜 330 中形成接触孔。并且,在该接触孔中与导电膜 322 接触地形成导电膜 331。只要是可用于导电膜 322 至 326 的材料,就可以用于导电膜 331 的材料。

[0143] 绝缘膜 330 可以使用有机树脂膜、无机绝缘膜、或硅氧烷绝缘膜来形成。当采用有机树脂膜时,例如可以使用丙烯酸、环氧、聚酰亚胺、聚酰胺、聚乙烯基苯酚、苯并环丁烯等。当采用无机绝缘膜时,可以使用氧化硅、氮化硅、氮氧化硅、或以 DLC (类金刚石碳) 为代表的包含碳的膜等。注意,可以通过液滴喷射法或印刷法形成用于通过光刻法形成开口部的掩模。另外,绝缘膜 330 可以根据其材料而采用 CVD 法、溅射法、液滴喷射法或印刷法等来形成。

[0144] 接着,其一部分与导电膜 331 接触地形成用作天线的导电膜 332。导电膜 332 可以使用银 (Ag)、金 (Au)、铜 (Cu)、钯 (Pd)、铬 (Cr)、铂 (Pt)、钼 (Mo)、钛 (Ti)、钽 (Ta)、钨 (W)、铝 (Al)、铁 (Fe)、钴 (Co)、锌 (Zn)、锡 (Sn)、镍 (Ni) 等的金属来形成。导电膜 332 除了使用由上述金属形成的膜之外,还可以使用由以上述金属为主要成分的合金形成的膜或由包含上述金属的化合物形成的膜。导电膜 332 可以以单层使用上述的膜,也可以层叠使用上述多个膜。

[0145] 导电膜 332 可以通过 CVD 法、溅射法、印刷法如丝网印刷或胶版印刷等、液滴喷射法、滴落法、涂镀法、光刻法、蒸镀法等来形成。

[0146] 例如,在采用丝网印刷法的情况下,通过在绝缘膜 330 上选择性地印刷导电膏,可以形成导电膜 332,所述导电膏是通过将粒径为几 nm 至几十 μm 的具有导电性的粒子 (导电体粒子) 分散在有机树脂中而成的。导电体粒子可以使用银 (Ag)、金 (Au)、铜 (Cu)、镍 (Ni)、铂 (Pt)、钯 (Pd)、钽 (Ta)、钼 (Mo)、锡 (Sn)、铅 (Pb)、锌 (Zn)、铬 (Cr)、或钛 (Ti) 等来形成。导电体粒子除了由上述金属形成以外,还可以由以上述金属为主要成分的合金形成

或使用包含上述金属的化合物来形成。另外,也可以使用卤化银的微粒子或分散纳米粒子。另外,可以使用聚酰亚胺、硅氧烷树脂、环氧树脂、硅树脂等作为包含在导电膏中的有机树脂。

[0147] 作为上述金属的合金的一例,可以举出以下组合:银(Ag)和钯(Pd)、银(Ag)和铂(Pt)、金(Au)和铂(Pt)、金(Au)和钯(Pd)、银(Ag)和铜(Cu)。另外,例如也可以使用通过由银(Ag)涂布铜(Cu)而获得的导电体粒子等。

[0148] 注意,当形成导电膜 332 时,优选在通过印刷法或液滴喷射法挤出导电膏之后进行焙烧。例如,在采用以银为主要成分的导电体粒子(例如粒径为 1nm 以上至 100nm 以下)作为导电膏的情况下,可以通过以 150℃至 300℃的温度范围进行焙烧而形成导电膜 332。焙烧可以通过使用红外光灯、氙灯、卤灯等的灯退火来进行,也可以通过使用电炉的炉内退火来进行。另外,也可以通过使用受激准分子激光器、Nd:YAG 激光器的激光退火法来进行。另外,也可以使用以焊料或无铅焊料为主要成分的微粒子,在此情况下,优选使用粒径为 20 μm 以下的微粒子。焊料和无铅焊料具有低成本的优点。

[0149] 通过使用印刷法或液滴喷射法,可以形成导电膜 332,而不使用用于曝光的掩模。另外,液滴喷射法和印刷法与光刻法不同,不会浪费材料例如通过蚀刻被去除。另外,由于不需要使用昂贵的用于曝光的掩模,所以可以抑制制造半导体装置的成本。

[0150] 接着,如图 7B 所示,覆盖导电膜 331 及导电膜 332 地在绝缘膜 330 上形成绝缘膜 333。绝缘膜 333 可以使用有机树脂膜、无机绝缘膜或硅氧烷绝缘膜来形成。当采用有机树脂膜时,例如可以使用丙烯酸、环氧、聚酰亚胺、聚酰胺、聚乙烯基苯酚、苯并环丁烯等。当采用无机绝缘膜时,可以使用氧化硅、氮化硅、氮氧化硅、或以 DLC(类金刚石碳)为代表的包含碳的膜等。注意,可以通过液滴喷射法或印刷法形成用于通过光刻法形成开口部的掩模。另外,绝缘膜 333 可以根据其材料而通过 CVD 法、溅射法、液滴喷射法或印刷法等形成。

[0151] 接着,如图 8A 所示,从衬底 300 剥离从绝缘膜 303 到绝缘膜 333 的包括以 TFT 为代表的半导体元件和各种导电膜的层(以下称为“元件形成层 334”)。在本实施例中,将第一薄膜材料 335 贴合在元件形成层 334 的绝缘膜 333 一侧的表面,并且利用物理力量从衬底 300 剥离元件形成层 334。剥离层 302 也可以是不被去除整体而一部分留下的状态。

[0152] 另外,上述剥离也可以通过利用剥离层 302 的蚀刻的方法来进行。在此情况下,使剥离层 302 的一部分露出地形成槽。该槽通过切割、划线、利用含有 UV 光的激光的加工、光刻法等来形成。槽只要具有剥离层 302 露出的深度即可。并且,使用氟化卤作为蚀刻气体,从槽导入该气体。在本实施例中,例如使用 ClF_3 (三氟化氯),在以下条件下进行:温度为 350℃、流量为 300sccm、气压为 6Torr、时间为 3h。另外,也可以使用在 ClF_3 气体中混合氮的气体。通过使用 ClF_3 等氟化卤,可以选择性地蚀刻剥离层 302,而从 TFT317 至 319 剥离衬底 300。注意,氟化卤可以是气体或液体。

[0153] 接着,如图 8B 所示,在将第二薄膜材料 336 贴合在通过上述剥离露出了的元件形成层 334 的表面上之后,从第一薄膜材料 335 剥离元件形成层 334。

[0154] 注意,在将对应于多个半导体装置的半导体元件形成在衬底 300 上的情况下,以每个半导体装置分断元件形成层 334。可以使用激光照射装置、切割装置、划线装置等来分断。

[0155] 注意,虽然在本实施例中说明了在与半导体元件相同的衬底上形成天线的实例,

但本发明不局限于该结构。也可以在形成半导体元件之后将另行形成的天线与信号处理电路电连接。在此情况下,可以通过使用各向异性导电薄膜(ACF)或各向异性导电膏(ACP)等使天线和信号处理电路压合,来将它们电连接。另外,也可以使用导电粘合剂如银膏、铜膏或碳膏等;或者焊接来进行连接。

[0156] 注意,也可以在完成图 8B 所示的半导体装置之后,覆盖绝缘膜 333 地贴合第三薄膜材料,并且进行加热处理和加压处理的一方或双方来使第二薄膜材料 336 和第三薄膜材料彼此贴合。作为第二薄膜材料 336、第三薄膜材料,可以使用热熔薄膜等。另外,也可以不剥离第一薄膜材料 335 来使第一薄膜材料 335 和第二薄膜材料 336 贴合,而不准备第三薄膜材料。

[0157] 另外,作为第二薄膜材料 336、第三薄膜材料,也可以使用防止静电等的施加了抗静电处理的薄膜(以下称为抗静电薄膜)。可以通过使用抗静电薄膜来进行密封,抑制半导体元件受来自外部的静电等带来的不良影响。

[0158] 作为抗静电薄膜,可以举出以下类型:在薄膜中掺和有可以防止带电的材料(抗静电剂)的类型;薄膜自身具有防止带电的效果的类型;以及在薄膜上涂敷抗静电剂的类型等。抗静电剂可以使用非离子聚合物、阴离子聚合物、阳离子聚合物、非离子界面活性剂、阴离子界面活性剂、阳离子界面活性剂、两性界面活性剂。另外,也可以使用金属、铟和锡的氧化物(ITO)等作为抗静电剂。另外,作为具有防止带电的效果的薄膜的材料,可以使用烯炔树脂、ABS 树脂、苯乙烯树脂、PMMA 树脂、聚碳酸酯树脂、PVC 聚酯树脂、聚酰胺树脂、变性 PPO 树脂等。

[0159] 注意,本实施例可以与上述实施方式或其他实施例组合来实施。

[0160] 实施例 3

[0161] 在本实施例中,说明使用形成在单晶衬底上的晶体管来制造本发明的半导体装置的实例。由于形成在单晶衬底上的晶体管可以抑制特性的不均匀性,所以可以抑制用于半导体装置的晶体管的个数。

[0162] 首先,如图 9A 所示,在半导体衬底 2300 上由绝缘膜形成用于将半导体元件电分离的元件分离绝缘膜 2301。通过形成元件分离绝缘膜 2301,可以将用于形成晶体管的区域即元件形成区域 2302 和 2303 电分离。

[0163] 作为半导体衬底 2300,例如可以使用具有 n 型或 p 型导电类型的单晶硅衬底、化合物半导体衬底(GaAs 衬底、InP 衬底、GaN 衬底、SiC 衬底、蓝宝石衬底、ZnSe 衬底等)、以及使用贴合法或 SIMOX(注入氧隔离)法来制造的 SOI(绝缘体上硅片)衬底等。

[0164] 作为元件分离绝缘膜 2301 的形成方法,可以使用选择氧化法(LOCOS,硅的局部氧化法)或深沟分离法等。

[0165] 另外,本实施例示出了使用具有 n 型导电类型的单晶硅衬底作为半导体衬底 2300,并且在元件形成区域 2303 中形成 p 阱 2304 的实例。形成在半导体衬底 2300 的元件形成区域 2303 中的 p 阱 2304 可以通过将赋予 p 型导电类型的杂质元素选择性地引入到元件形成区域 2303 中来形成。作为赋予 p 型的杂质元素,可以使用硼(B)、铝(Al)、镓(Ga)等。另外,在使用具有 p 型导电类型的半导体衬底作为半导体衬底 2300 的情况下,将赋予 n 型的杂质元素选择性地引入到元件形成区域 2302 中来形成 n 阱即可。

[0166] 注意,在本实施例中,因为使用具有 n 型导电类型的半导体衬底作为半导体衬底

2300,所以对元件形成区域 2302 没有引入杂质元素。但是,也可以通过引入赋予 n 型的杂质元素而在元件形成区域 2302 中形成 n 阱。作为赋予 n 型的杂质元素,可以使用磷 (P) 和砷 (As) 等。

[0167] 接着,如图 9B 所示,覆盖元件形成区域 2302、2303 地分别形成绝缘膜 2305、2306。在本实施例中,将借助于使半导体衬底 2300 热氧化而形成在元件形成区域 2302、2303 中的氧化硅膜用作绝缘膜 2305、2306。另外,也可以通过在借助于热氧化来形成氧化硅膜之后进行氮化处理,使氧化硅膜的表面氮化来形成氧氮化硅膜,并且将层叠有氧化硅膜和氧氮化硅膜的层用作绝缘膜 2305、2306。

[0168] 另外,也可以如上所述那样采用等离子体处理来形成绝缘膜 2305、2306。例如,通过利用高密度等离子体处理使半导体衬底 2300 的表面氧化或氮化,在元件形成区域 2302、2303 中形成用作绝缘膜 2305、2306 的氧化硅 (SiO_x) 膜或氮化硅 (SiN_x) 膜。

[0169] 接着,如图 9C 所示,覆盖绝缘膜 2305、2306 地形成导电膜。在本实施例中,示出了作为导电膜使用按顺序层叠了的导电膜 2307 和导电膜 2308 的实例。作为导电膜,可以使用单层导电膜,也可以使用层叠有三层以上的导电膜的结构。

[0170] 作为导电膜 2307、2308,可以使用钽 (Ta)、钨 (W)、钛 (Ti)、钼 (Mo)、铝 (Al)、铜 (Cu)、铬 (Cr)、铌 (Nb) 等。另外,作为导电膜 2307、2308,除了使用由上述金属形成的膜以外,还可以使用由以上述金属为主要成分的合金形成的膜或使用包含上述金属的化合物来形成的膜。或者,也可以使用对半导体膜掺杂赋予导电性的杂质元素如磷等而成的多晶硅等半导体来形成。在本实施例中,使用氮化钽形成导电膜 2307,并且使用钨形成导电膜 2308。

[0171] 接着,如图 10A 所示,通过将层叠设置的导电膜 2307、2308 加工 (构图) 成预定形状,来在绝缘膜 2305、2306 上形成栅电极 2309、2310。

[0172] 接着,如图 10B 所示,覆盖元件形成区域 2302 地由抗蚀剂选择性地形成掩模 2311。然后,对元件形成区域 2303 引入杂质元素。除了掩模 2311 以外,栅电极 2310 也用作掩模,所以借助于上述杂质元素的引入,在 p 阱 2304 中形成用作源区域或漏区域的杂质区域 2312 和沟道形成区域 2313。作为杂质元素,使用赋予 n 型的杂质元素或赋予 p 型的杂质元素。作为赋予 n 型的杂质元素,可以使用磷 (P) 或砷 (As) 等。作为赋予 p 型的杂质元素,可以使用硼 (B)、铝 (Al)、镓 (Ga) 等。在本实施例中,作为杂质元素使用磷 (P)。

[0173] 接着,在去除掩模 2311 之后,如图 10C 所示,覆盖元件形成区域 2303 地由抗蚀剂选择性地形成掩模 2314。然后,对元件形成区域 2302 引入杂质元素。除了掩模 2314 以外,栅电极 2309 也用作掩模,所以借助于上述杂质元素的引入,在元件形成区域 2302 内的半导体衬底 2300 中形成用作源区域或漏区域的杂质区域 2315 和沟道形成区域 2316。作为杂质元素,使用赋予 n 型的杂质元素或赋予 p 型的杂质元素。作为赋予 n 型的杂质元素,可以使用磷 (P) 或砷 (As) 等。作为赋予 p 型的杂质元素,可以使用硼 (B)、铝 (Al)、镓 (Ga) 等。在本实施例中,引入具有与在图 10C 中对元件形成区域 2303 引入的杂质元素不同的导电类型的杂质元素 (例如硼 (B))。

[0174] 接着,如图 11A 所示,覆盖绝缘膜 2305、2306、栅电极 2309、2310 地形成绝缘膜 2317。然后,在绝缘膜 2317 中形成接触孔,使杂质区域 2312、2315 的一部分露出。接着,形成通过接触孔与杂质区域 2312、2315 连接的导电膜 2318。导电膜 2318 可以通过 CVD 法或

溅射法等形成。

[0175] 绝缘膜 2317 可以使用无机绝缘膜、有机树脂膜或硅氧烷绝缘膜来形成。当采用无机绝缘膜时,可以使用氧化硅、氧氮化硅、氮氧化硅、以 DLC(类金刚石碳)为代表的含碳的膜等。当采用有机树脂膜时,例如可以使用丙烯酸、环氧、聚酰亚胺、聚酰胺、聚乙烯基苯酚、苯并环丁烯等。另外,绝缘膜 2317 可以根据其材料而通过 CVD 法、溅射法、液滴喷射法或印刷法等形成。

[0176] 注意,用于本发明的半导体装置的晶体管不局限于在本实施例中示出于附图上的结构。例如,也可以是反交错结构。

[0177] 接着,如图 11B 所示,形成层间膜 2324。然后蚀刻层间膜 2324 来形成接触孔,以使导电膜 2318 的一部分露出。层间膜 2324 不局限于树脂,也可以为 CVD 氧化膜等的其他膜,但是,从平坦性的观点来看,优选为树脂。此外,也可以使用感光树脂并不使用蚀刻地形成接触孔。接着,在层间膜 2324 上形成通过接触孔与导电膜 2318 接触的布线 2325。

[0178] 接着,与布线 2325 接触地形成用作天线的导电膜 2326。导电膜 2326 可以使用银(Ag)、金(Au)、铜(Cu)、钯(Pd)、铬(Cr)、铂(Pt)、钼(Mo)、钛(Ti)、钽(Ta)、钨(W)、铝(Al)、铁(Fe)、钴(Co)、锌(Zn)、锡(Sn)、镍(Ni)等金属来形成。作为导电膜 2326,除了使用由上述金属形成的膜之外,还可以使用由以上述金属为主要成分的合金形成的膜或使用包含上述金属的化合物形成的膜。导电膜 2326 可以以单层使用上述的膜,也可以层叠使用上述多个膜。

[0179] 导电膜 2326 可以通过使用 CVD 法、溅射法、印刷法如丝网印刷或胶版印刷等、液滴喷射法、滴落法、涂镀法、光刻法、蒸镀法等来形成。

[0180] 注意,在本实施例中虽然说明了在与半导体元件相同的衬底上形成天线的实例,但本发明不局限于该结构。也可以在形成半导体元件之后,将另行形成的天线与信号处理电路电连接。在此情况下,可以通过使用各向异性导电薄膜(ACF)或各向异性导电膏(ACP)等使天线和信号处理电路压合,来将它们电连接。另外,也可以使用银膏、铜膏或碳膏等导电粘合剂或焊接等来连接。

[0181] 通过采用上述制造方法,本发明的半导体装置可以具有在半导体衬底上形成晶体管,并且在其上具有薄膜二次电池的结构。借助于上述结构,可以提供进一步实现极薄化、小型化的半导体装置。

[0182] 注意,本实施例可以与上述实施方式或其他实施例组合来实施。

[0183] 本说明书根据 2006 年 12 月 7 日在日本专利局受理的日本专利申请编号 2006-330177 而制作,所述申请内容包括在本说明书中。

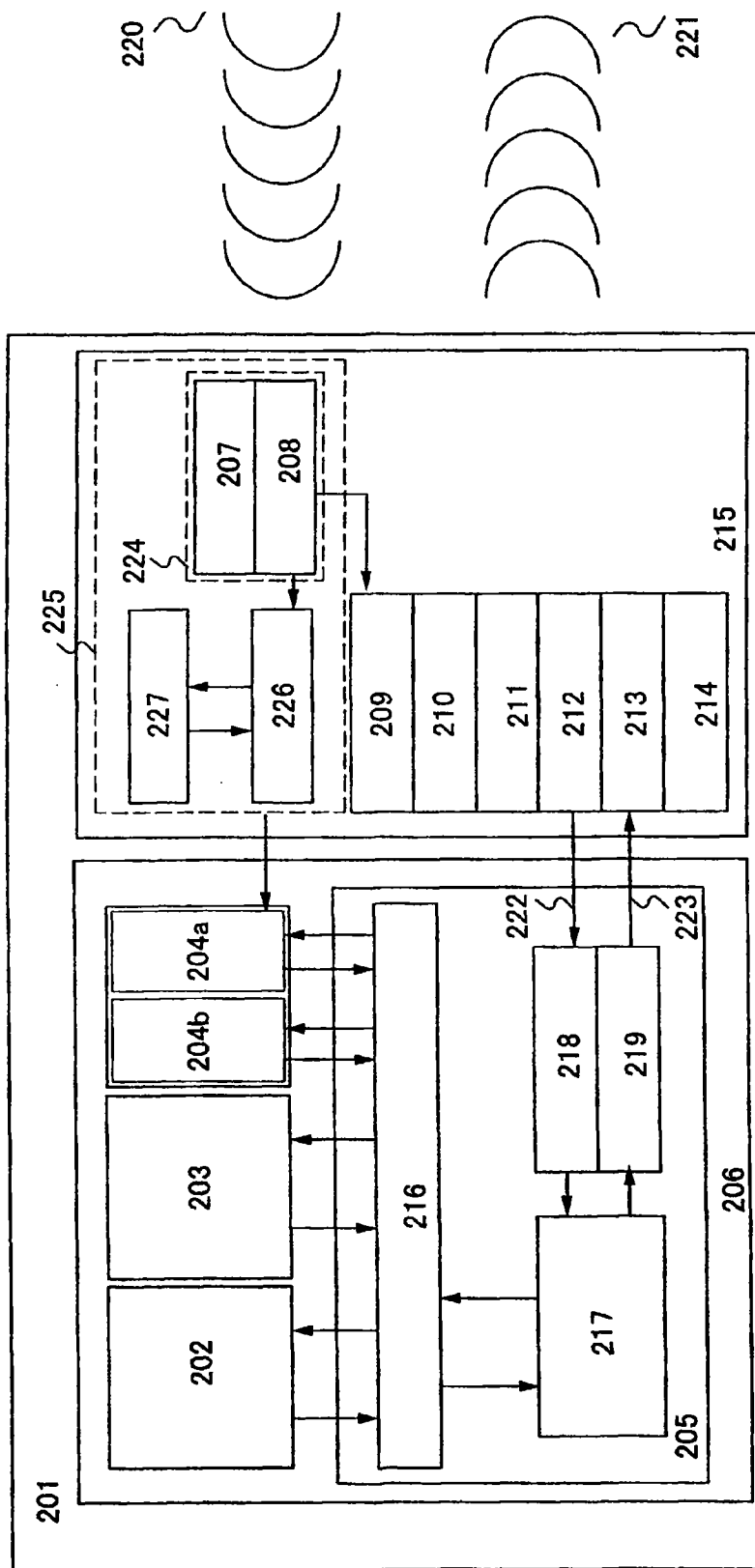


图1

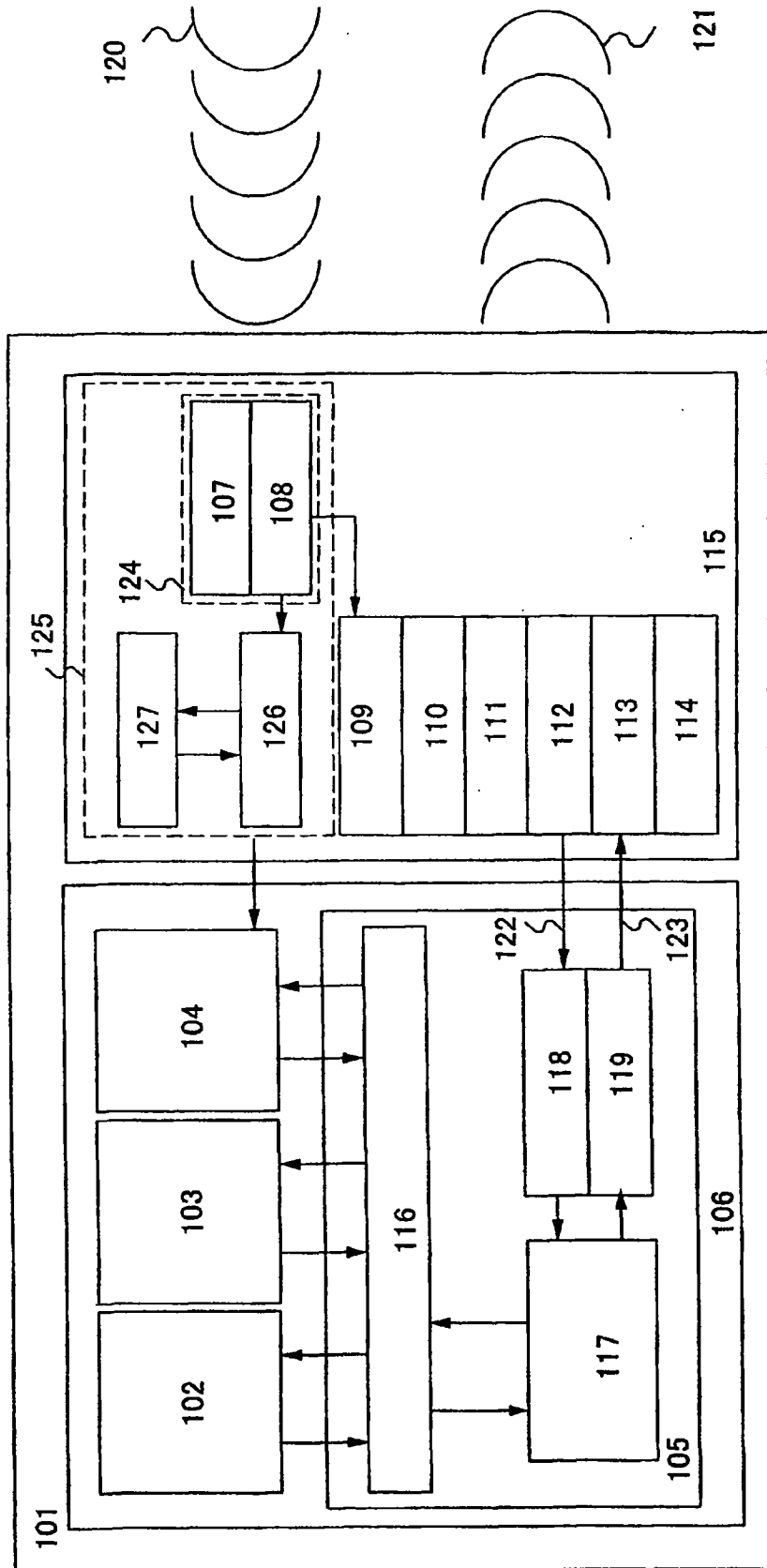


图 2

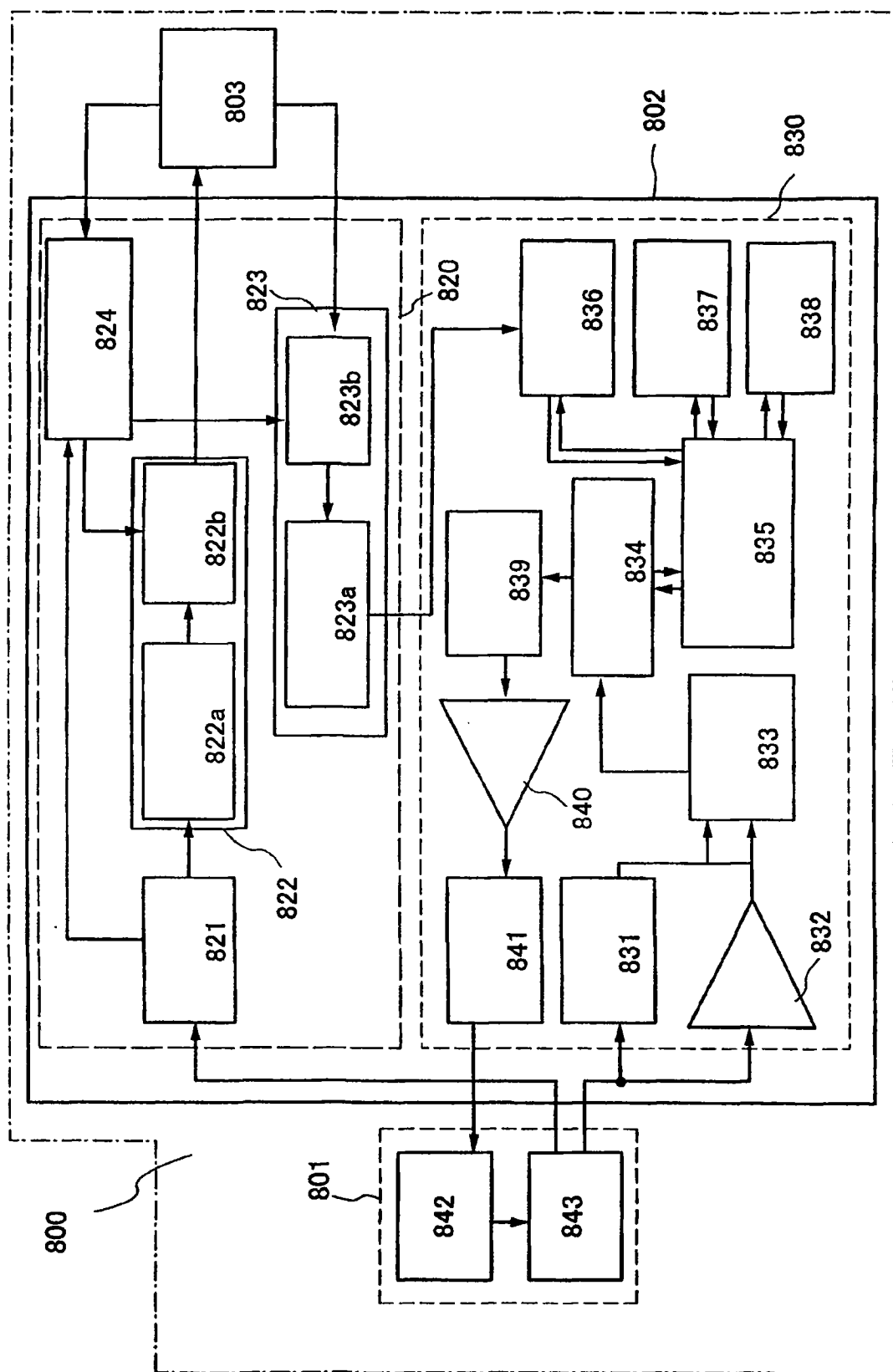


图 3

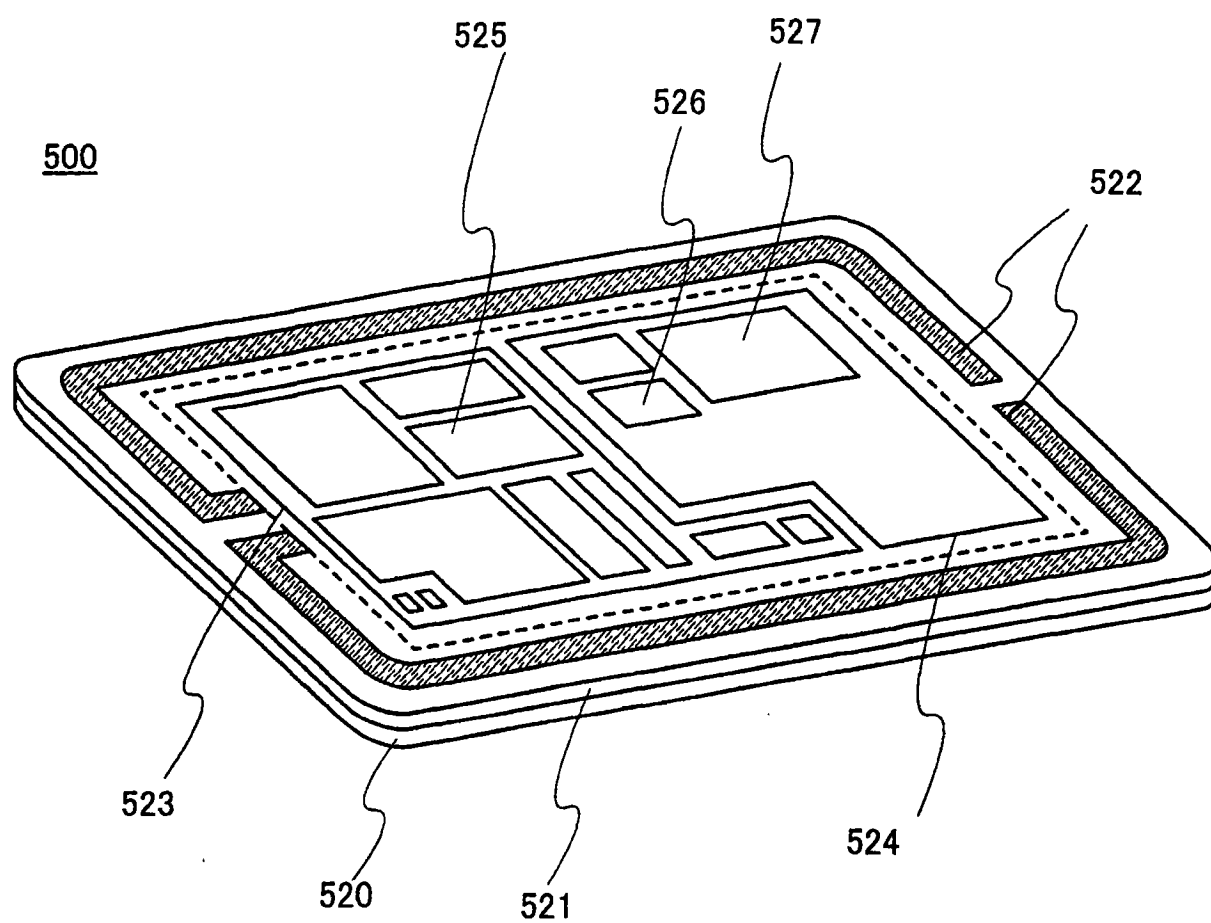


图 4

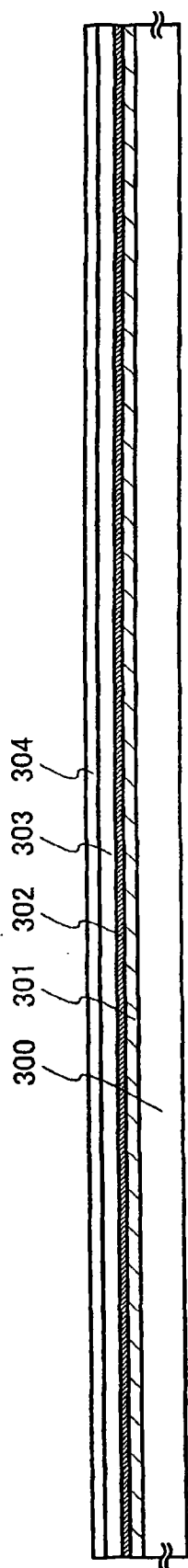


图 5A

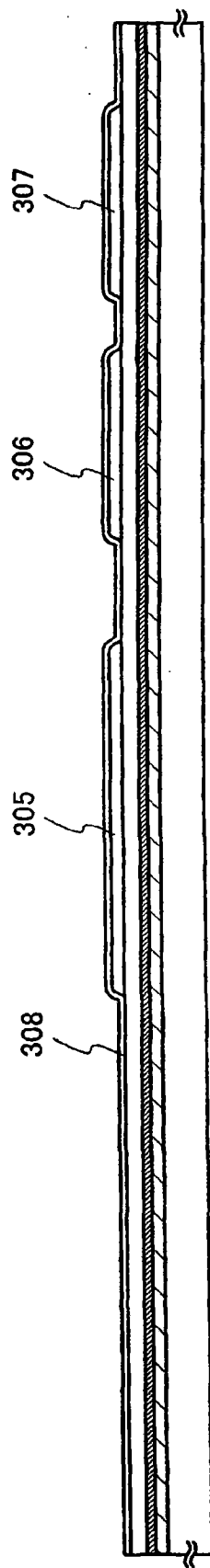


图 5B

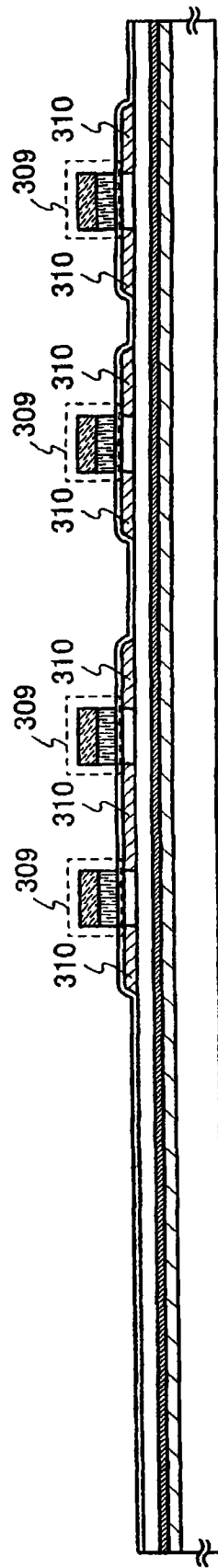


图 5C

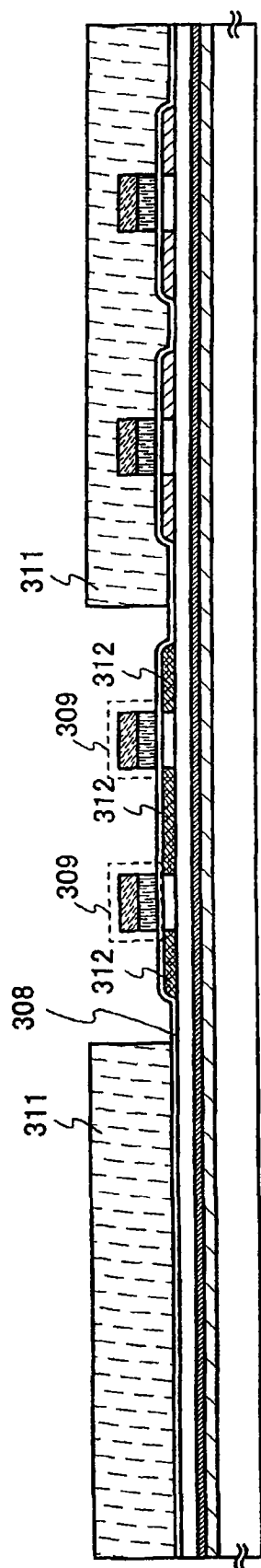


图 6A

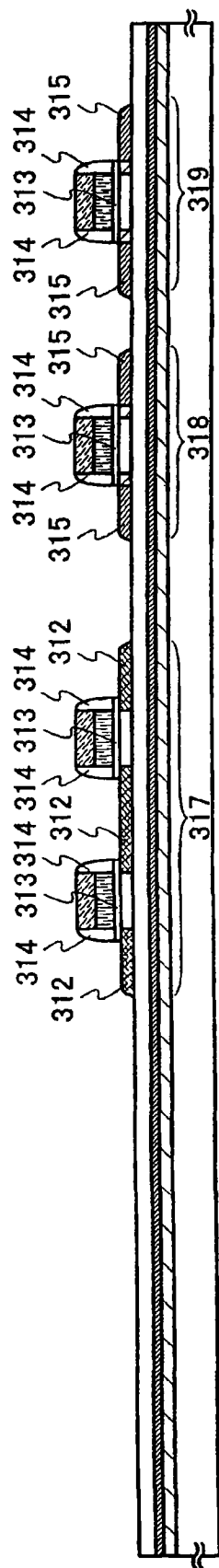


图 6B

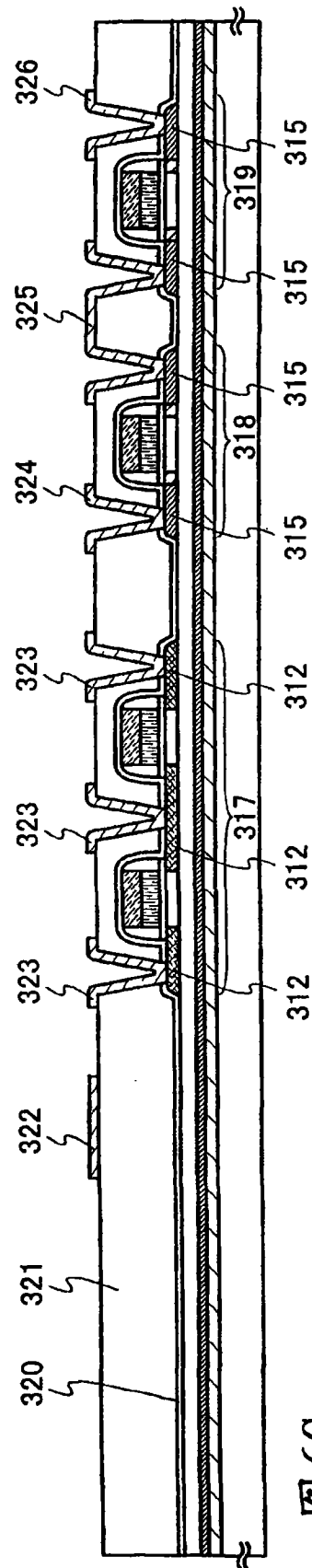


图 6C

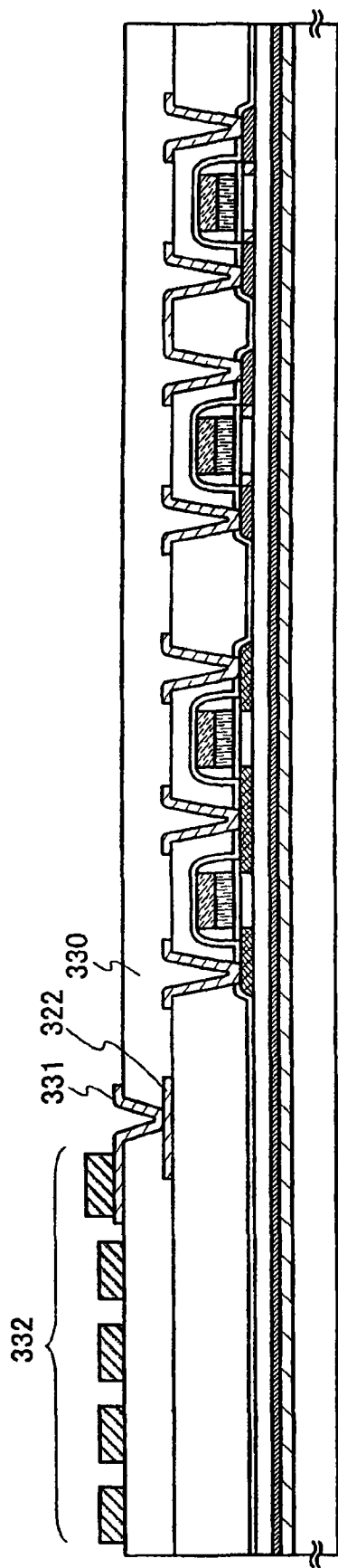


图 7A

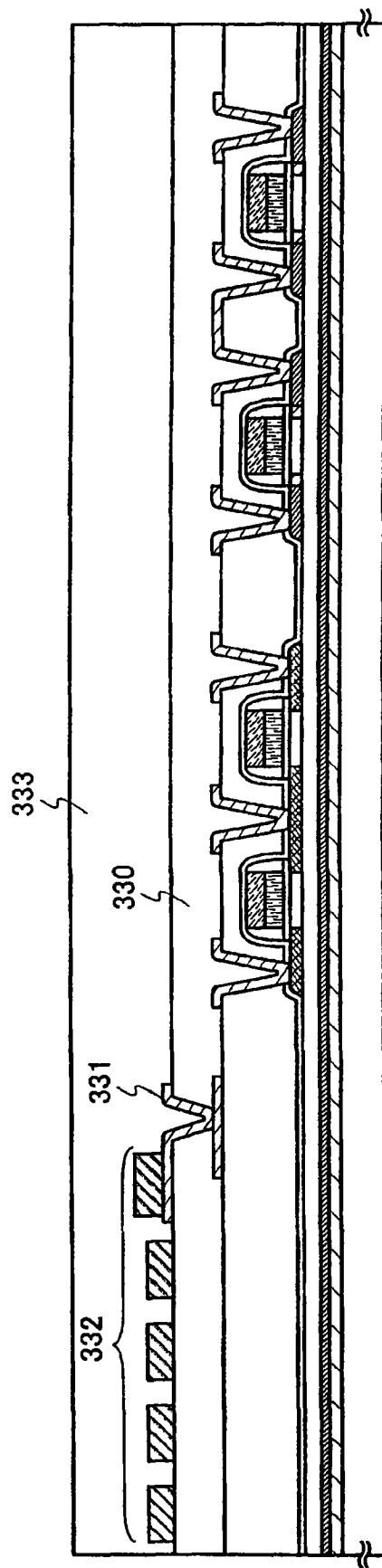


图 7B

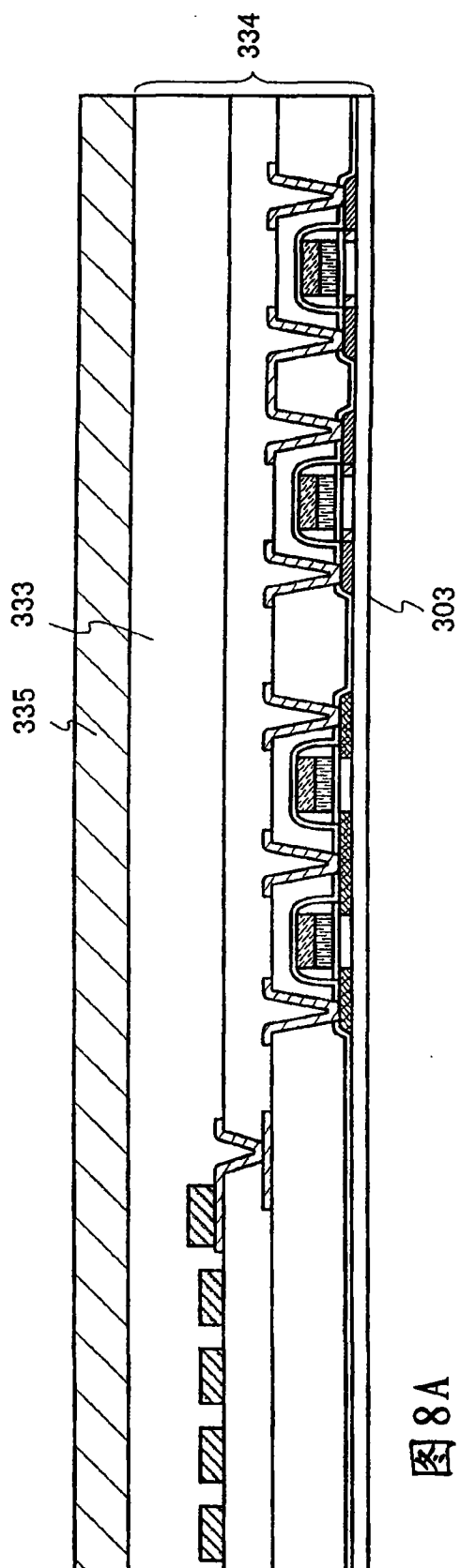


图 8A

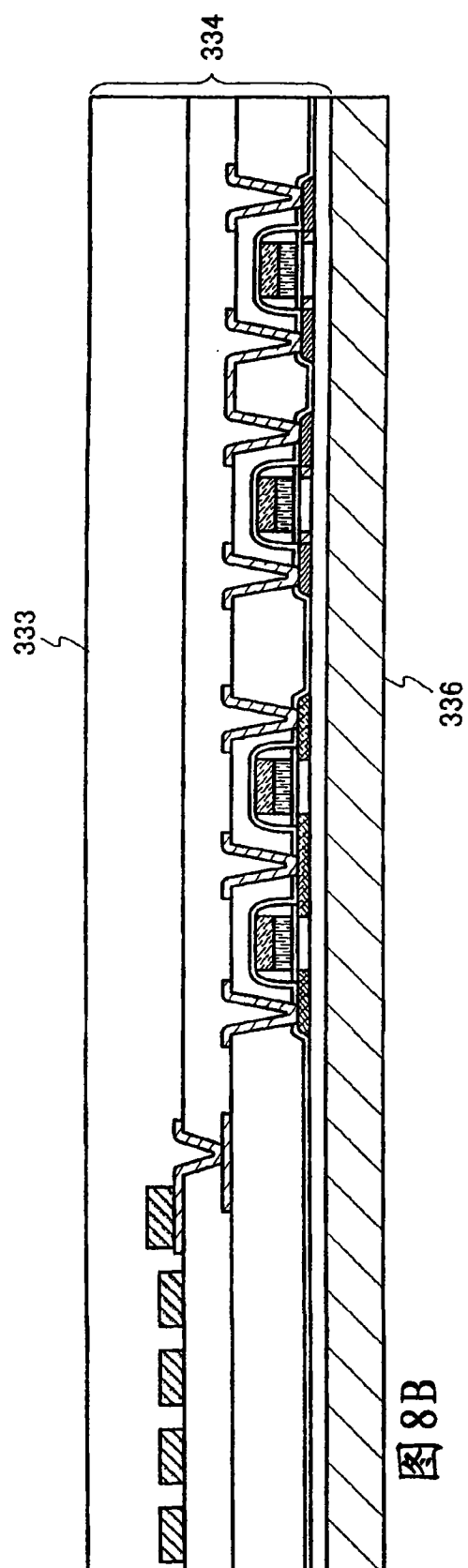
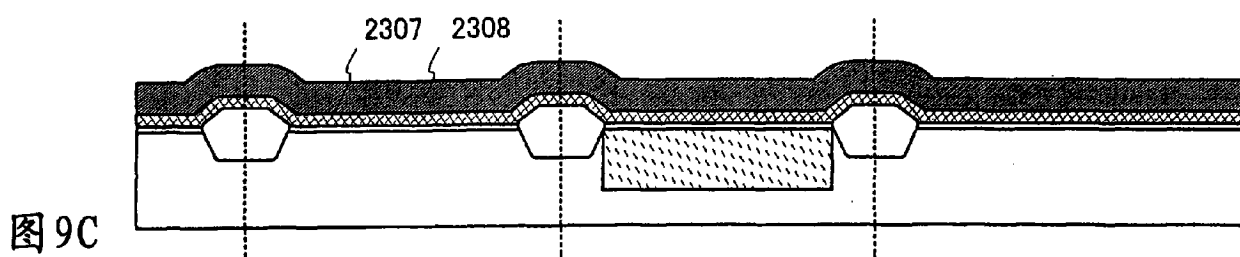
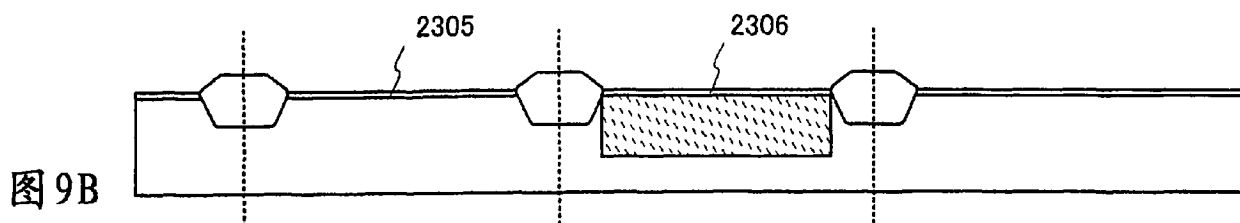
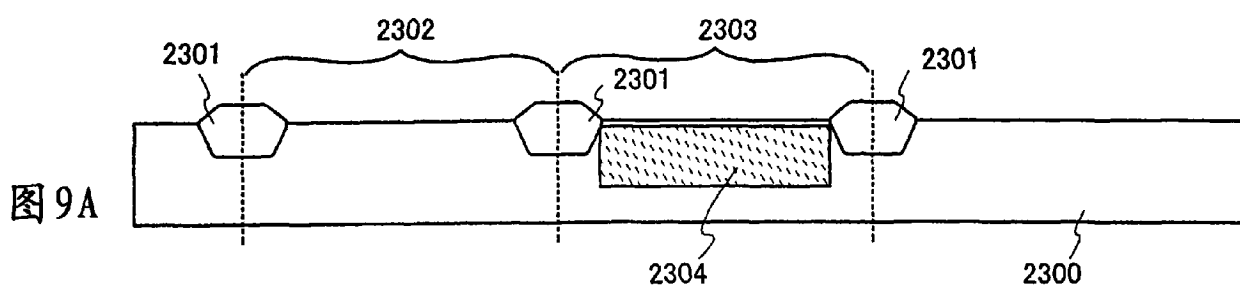
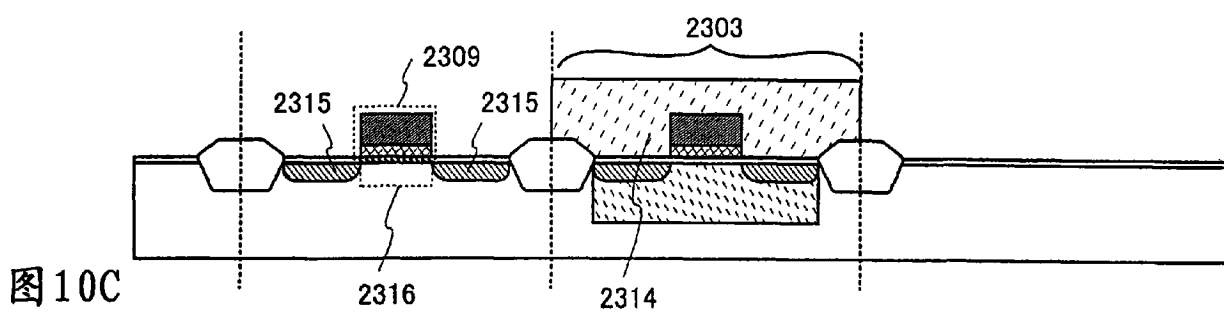
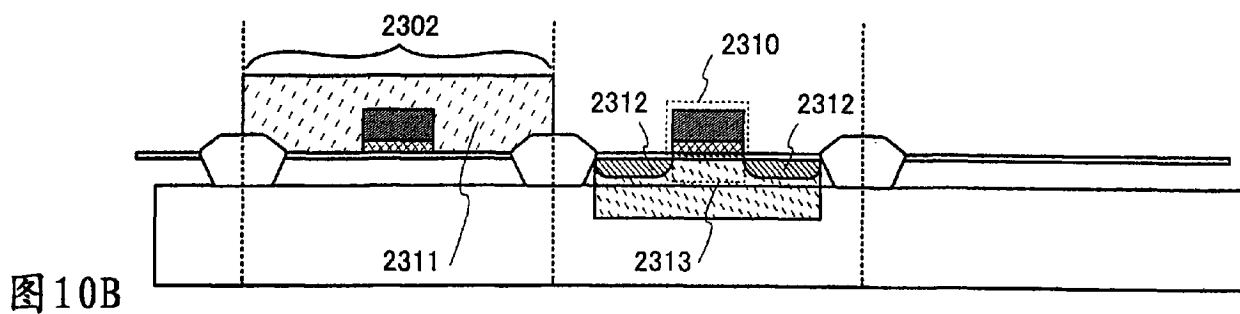
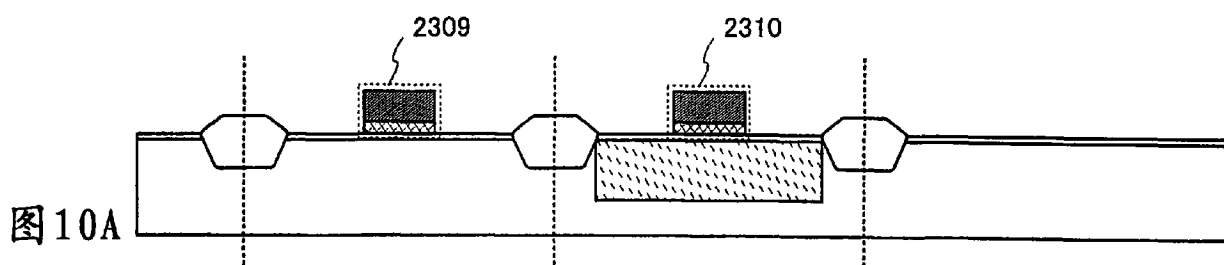


图 8B





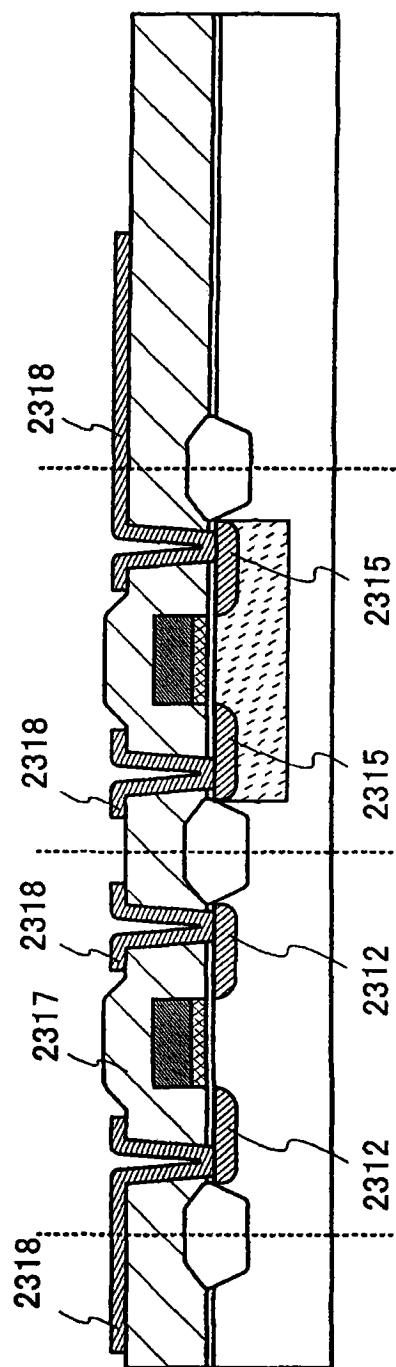


图 11A

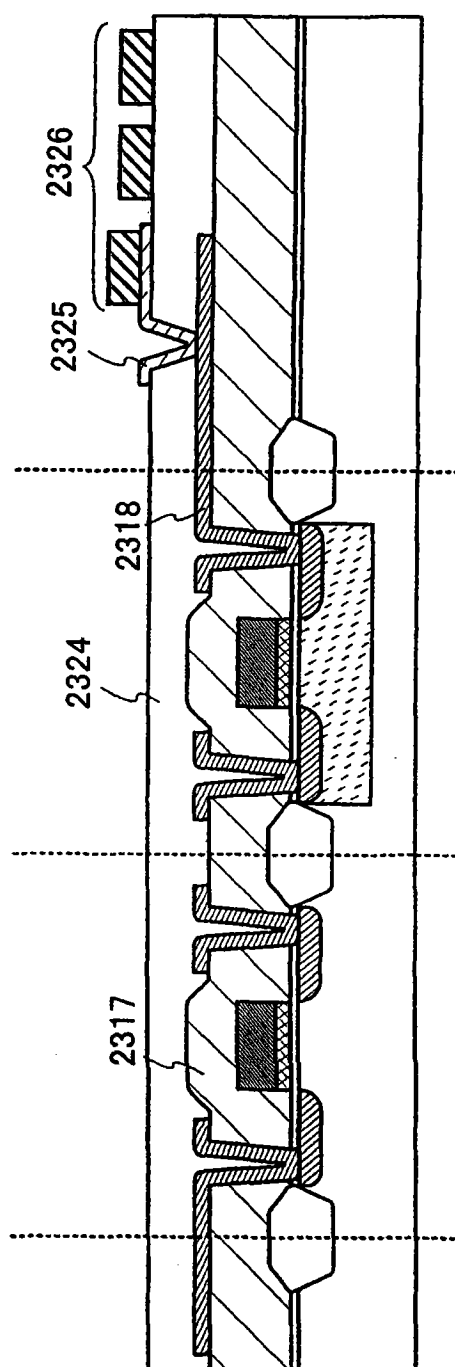


图 11B