



(12) 发明专利申请

(10) 申请公布号 CN 105246247 A

(43) 申请公布日 2016. 01. 13

(21) 申请号 201510378393. 4

(22) 申请日 2015. 07. 01

(30) 优先权数据

2014-138731 2014. 07. 04 JP

(71) 申请人 新光电气工业株式会社

地址 日本长野县长野市小田町 80 番地

(72) 发明人 六川贵博

(74) 专利代理机构 上海和跃知识产权代理事务
所(普通合伙) 31239

代理人 芮玉珠

(51) Int. Cl.

H05K 1/11(2006. 01)

H05K 3/40(2006. 01)

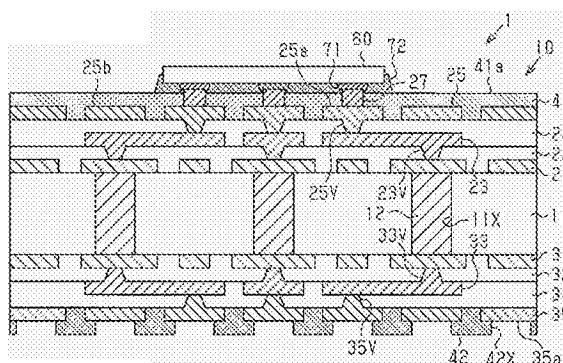
权利要求书1页 说明书9页 附图7页

(54) 发明名称

布线基板、布线基板的制造方法

(57) 摘要

布线基板(10)具备布线层(25,25a)、设置于布线层(25,25a)的面上而用于安装电子部件的多个金属端子(27)、以及将布线层上的形成有多个金属端子的面覆盖的保护层(41)。布线层包括晶种层(26a)和形成于晶种层(26a)之上的金属镀层(26b),金属镀层(26b)在俯视时具有与晶种层(26a)相同的大小。多个金属端子(27)具有从保护层(41)突出的上端(27c)和具有该上端的宽度以上的宽度的基端(27d)。保护层(41)针对多个金属端子(27)分别具有角焊缝部(41b)。该角焊缝部朝向多个金属端子之中的相应的金属端子的上端面延伸,与多个金属端子之中的相应的金属端子连接。



1. 一种布线基板, 具备:

布线层;

设置于所述布线层的面上的、用于安装电子部件的多个金属端子; 以及

保护层, 将所述布线层中的形成有所述多个金属端子的面覆盖,

所述布线层包括晶种层和金属镀层, 所述金属镀层形成于所述晶种层之上, 俯视时的大小与所述晶种层相同,

所述多个金属端子具有从所述保护层突出的上端和具有该上端的宽度以上的宽度的基端,

所述保护层针对所述多个金属端子分别具有角焊缝部, 该角焊缝部朝向所述多个金属端子之中的相应的金属端子的上端面延伸, 与所述多个金属端子之中的相应的金属端子的侧面连接。

2. 根据权利要求 1 所述的布线基板, 其中,

还具备将所述金属端子的所述上端的表面覆盖的表面处理层。

3. 根据权利要求 1 或 2 所述的布线基板, 其中,

所述金属端子的表面是粗化面。

4. 根据权利要求 1 ~ 3 的任意一项所述的布线基板, 其中,

还具有形成于所述布线层中的位于形成有所述多个金属端子的面相反侧的面上的绝缘层,

所述布线层包括设置有所述多个金属端子的第 1 布线层和没有设置所述多个金属端子的第 2 布线层,

所述保护层具有将所述第 2 布线层的上表面的至少一部分以及所述绝缘层的上表面的一部分之中的至少一方露出的开口部。

5. 一种布线基板的制造方法, 是具有电子部件用的金属端子的布线基板的制造方法, 包括:

在绝缘层上形成晶种层的工序;

形成第 1 抗蚀层的工序, 第 1 抗蚀层将所述晶种层覆盖, 且在预定位置具有开口部;

将所述晶种层用作供电层, 在所述第 1 抗蚀层的开口部形成金属镀层的工序;

将所述第 1 抗蚀层去除的工序;

形成将所述晶种层和所述金属镀层覆盖的第 2 抗蚀层的工序, 该第 2 抗蚀层具有使所述金属镀层的上表面的一部分露出的开口部;

将所述晶种层用作供电层, 在所述第 2 抗蚀层的开口部形成金属端子的工序;

将所述第 2 抗蚀层去除的工序;

将所述金属镀层用作掩模, 对所述晶种层进行蚀刻的工序;

形成将所述金属端子覆盖的树脂层的工序; 以及

将所述树脂层薄膜化而将所述金属端子的上端露出的工序。

6. 根据权利要求 5 所述的布线基板的制造方法,

在将所述树脂层薄膜化的工序之后且在将所述树脂层固化的工序之前, 还具备在所述树脂层上形成开口部的工序。

布线基板、布线基板的制造方法

技术领域

[0001] 本发明涉及布线基板、布线基板的制造方法。

背景技术

[0002] 以往,半导体元件例如通过芯片倒装方式被安装到电路板上。在电路板上设置有电极(pad焊盘)和阻焊膜。电极从形成于阻焊膜的开口部露出,在露出的电极上形成有焊料凸点。通过该焊料凸点(solder bump),将电路板与半导体元件连接。另外,在其他电路板上,形成有从阻焊膜的开口部露出的凸点,凸点通过电镀等而与电极连接。通过该凸点,电路板与半导体元件连接(例如,参照日本特开 2007-103878 号公报)。

[0003] 但是,近年来随着半导体元件的高度集成化,半导体元件在布线基板上的连接端子的数量增大(多管脚化),此外还推进半导体元件的连接端子的窄间距化。因此,需要与这种半导体元件对应的布线基板。

发明内容

[0004] 本发明涉及一种布线基板,具备:布线层;设置于所述布线层的面上的、用于安装电子部件的多个金属端子;以及保护层,将所述布线层中的形成有所述多个金属端子的面覆盖,所述布线层包括晶种层和金属镀层,所述金属镀层形成于所述晶种层之上,俯视时的大小与所述晶种层相同,所述多个金属端子具有从所述保护层突出的上端和具有该上端的宽度以上的宽度的基端,所述保护层针对所述多个金属端子分别具有角焊缝部,该角焊缝部朝向所述多个金属端子之中的相应的金属端子的上端面延伸,与所述多个金属端子之中的相应的金属端子的侧面连接。

[0005] 本发明还涉及一种布线基板的制造方法,是具有电子部件用的金属端子的布线基板的制造方法,包括:在绝缘层上形成晶种层的工序;形成第 1 抗蚀层的工序,第 1 抗蚀层将所述晶种层覆盖,且在预定位置具有开口部;将所述晶种层用作供电层,在所述第 1 抗蚀层的开口部形成金属镀层的工序;将所述第 1 抗蚀层去除的工序;形成将所述晶种层和所述金属镀层覆盖的第 2 抗蚀层的工序,该第 2 抗蚀层具有使所述金属镀层的上表面的一部分露出的开口部;将所述晶种层用作供电层,在所述第 2 抗蚀层的开口部形成金属端子的工序;将所述第 2 抗蚀层去除的工序;将所述金属镀层用作掩模,对所述晶种层进行蚀刻的工序;形成将所述金属端子覆盖的树脂层的工序;将所述树脂层薄膜化而将所述金属端子的上端露出的工序;以及将所述树脂层固化的工序。

[0006] 发明效果

[0007] 根据本发明的一观点,能够安装被实施了窄间距化的半导体元件等的电子部件。

附图说明

[0008] 图 1(a) 是示出半导体装置的概要结构的剖视图,图 1(b) 是布线基板的局部剖视图,图 1(c) 是端子(post)以及阻焊膜的局部剖视图。

- [0009] 图 2(a) ~ (e) 是示出布线基板 (端子) 的制造工序的剖视图。
- [0010] 图 3(a) ~ (e) 是示出布线基板 (端子) 的制造工序的剖视图。
- [0011] 图 4(a)、图 4(b) 是其他布线基板的局部剖视图。
- [0012] 图 5 是示出其他半导体装置的概要结构的剖视图。
- [0013] 图 6(a) 是其他布线基板的示意俯视图,图 6(b) 是其他布线基板的局部剖视图。

具体实施方式

[0014] 下面说明各方式的半导体装置。

[0015] 另外,附图有时为了便于理解而将构成要素放大示出。构成要素的尺寸比例有时与实物或其他图不同。另外,在剖视图中,为了便于理解,有时将一部分构成要素的剖面线省略。

[0016] 如图 1(a) 所示,半导体装置 1 具有布线基板 10、以及被安装到布线基板 10 的一面 (图中上侧的面) 上的半导体元件 60。该半导体装置 1 被安装到例如母板等的基板上。

[0017] 在本实施方式中,为了方便起见,在布线基板 10 中,将安装半导体元件 60 的一侧设为上侧。另外,在布线基板 10 所包含的各部件中,将上侧的面设为上表面。其中,布线基板 10 能够以天地颠倒的状态使用,或者也能够以任意的角度配置。另外,俯视是指,从安装半导体元件 60 的面的法线方向观看对象物,平面形状是指俯视时的形状。

[0018] 布线基板 10 具有芯基板 11。芯基板 11 是例如在作为加固材料的玻璃纤维布 (玻璃织布) 中含浸以环氧树脂为主要成分的热固性绝缘性树脂并进行固化而得到的、所谓的玻璃环氧基板。

[0019] 在芯基板 11 上,在预定位置形成有将上表面与下表面之间贯通的多个贯通孔 11X。在各贯通孔 11X 内形成有将芯基板 11 的上表面与下表面之间贯通的贯通电极 12。作为贯通电极 12 的材料,能够使用例如铜 (Cu) 或铜合金。另外,贯通电极 12 可以通过在贯通孔 11X 的内表面 (壁面) 形成电镀膜,在该贯通孔 11X 内填充绝缘树脂而形成。

[0020] 在芯基板 11 的上表面,依次层积有布线层 21、绝缘层 22、布线层 23、绝缘层 24、以及布线层 25。在芯基板 11 的下表面依次层积有布线层 31、绝缘层 32、布线层 33、绝缘层 34、布线层 35。作为布线层 21、23、25 以及布线层 31、33、35 的材料,能够使用例如铜、铜合金。作为绝缘层 22、24 以及绝缘层 32、34 的材料,能够使用例如环氧树脂、聚酰亚胺树脂等绝缘性树脂、或者在这些树脂中混入了氧化硅或氧化铝等填充物而得的树脂材料。

[0021] 在芯基板 11 的上表面的布线层 21 中包含的多个布线分别通过贯通电极 12 而与下表面的布线层 31 中包含的相应的布线电连接。

[0022] 在芯基板 11 的上方侧,布线层 23 通过形成于绝缘层 22 的通孔 (via hole) 的连接线 (via) 23V 而与布线层 21 电连接。同样地,布线层 25 通过连接线 25V 而与布线层 23 电连接。

[0023] 形成于绝缘层 24 上的布线层 25 包括被图案化成预定形状的多个布线。另外,针对各个布线,作为布线层 25 进行说明。布线层 25 包括:被包含于与半导体元件 60 对应的区域 (安装区域) 的布线层 25a (第 1 布线层); 以及不被包含于安装区域的布线层 25b (第 2 布线层)。在布线层 25a 上形成有多个金属端子 27。也就是说,布线层 25a 中的多个布线分别形成有对应的金属端子 27。金属端子 27 形成为例如圆柱状。在该金属端子 27 上,上

端 27c 的宽度（直径）为基端 27d 的宽度（直径）以下。因此，金属端子 27 的上端 27c 附近的侧面不会比金属端子 27 的基端 27d 附近（金属端子 27 与布线层 25a 连接的部分的附近）的侧面还向侧方突出。另外，能够将金属端子 27 的形状形成为四角柱状、六角柱状等角柱状。金属端子 27 的材料为例如铜（Cu）。另外，作为金属端子 27 的材料，能够使用镍、锡、银、金、钯、铝等、或者它们的合金。另外，在本实施方式中，在布线层 25b 上没有形成金属端子 27，布线层 25b 被用于将例如布线层 25a 与内部的布线层 23 连接。另外，在不对布线层 25a、25b 进行区分的情况下，有时使用布线层 25 进行说明。

[0024] 最外层的绝缘层 24 以及布线层 25 的表面被阻焊层 41 覆盖。各金属端子 27 从阻焊层 41 的上表面 41a 突出。另外，图中虽省略，布线层 21、23、25 的表面（图中的上表面）、芯基板 11 的上表面、绝缘层 22、24 等的表面（图中的上表面）、金属端子 27 的上表面被粗糙化。

[0025] 在芯基板 11 的下方侧，在绝缘层 32 的多个通孔分别形成有多个连接线 33V，布线层 33 通过多个连接线 33V 而与布线层 31 电连接。同样地，布线层 35 通过多个连接线 35V 而与布线层 33 电连接。最外层的绝缘层 34 以及布线层 35 的表面被阻焊层 42 覆盖。在阻焊层 42 上，在预定位置形成有多个开口部 42X，布线层 35 从各开口部 42X 作为焊盘（pad）35a 露出。另外，虽在图中省略，布线层 31、33、35 的表面（图中的下表面）、芯基板 11 的下表面、绝缘层 32、24 的表面（图中的下表面）被粗糙化。

[0026] 可以在焊盘 35a 的表面设置表面处理层。作为表面处理层，能够使用电镀层、OSP 膜等。作为电镀层，能够使用例如依次层积了镍 / 金、镍 / 钯 / 金的电镀膜。作为 OSP 膜，能够使用例如由咪唑化合物或唑类化合物构成的膜。

[0027] 布线基板 10 的各金属端子 27 通过焊料 71 而与半导体元件 60 连接。也就是说，半导体元件 60 被芯片倒装到布线基板 10 上。填充树脂 72 被设置成将布线基板 10 与半导体元件 60 之间的缝隙填充。作为填充树脂 72 的材料，使用例如环氧树脂等绝缘性树脂。

[0028] 另外，图 1(a) 示出布线基板的一个例子。布线基板只要具有将布线层 25 和布线层 35 相互电连接的结构足以。因此，也可以是适当改变布线层的层数的结构，或者也可以是没有形成布线层的结构。作为布线基板，能够使用例如具有芯基板的带芯增层（build-up）基板、或没有芯基板的无芯基板等。

[0029] 如图 1(b) 所示，布线层 25a 具有绝缘层 24 上的晶种层 26a、以及形成于晶种层 26a 上的金属镀层 26b。作为晶种层 26a 的材料，能够使用例如铜、铜合金。作为金属镀层 26b 的材料，能够使用例如铜、铜合金。晶种层 26a 通过例如溅射法、无电解电镀法形成。金属镀层 26b 能够通过例如将晶种层 26a 作为供电层使用的电解电镀法而形成。此外，与金属镀层 26b 同样地，金属端子 27 能够通过例如将晶种层 26a 作为供电层使用的电解电镀法形成。

[0030] 金属端子 27 的上表面 27a 以及上端 27c 的侧面 27b 被表面处理层 28 覆盖。表面处理层 28 是例如电镀层。表面处理层 28 防止金属端子 27 的表面的氧化等。另外，作为表面处理层 28，可以使用实施 OSP (Organic Solderability Preservative: 有机保焊剂) 处理而形成的 OSP 膜。作为 OSP 膜，能够使用由例如咪唑化合物或唑类化合物构成的膜。

[0031] 作为电镀层的材料，能够使用例如镍（Ni）、金（Au）、钯（Pd）、银（Ag）、或包含它们的金属的合金。电镀膜的层结构能够是单层或多层。例如，电镀膜能够使用将 Ni 或者 Ni

合金膜 /Au 或者 Au 合金膜依该顺序层积而形成的电镀膜。另外,电镀膜可以使用 Ni 或者 Ni 合金膜 /Pd 或者 Pd 合金膜 /Au 或者 Au 合金膜、Ni 或者 Ni 合金膜 /Pd 或者 Pd 合金膜 /Ag 或者 Ag 合金膜 /Au 或者 Au 合金膜、Ag 或者 Ag 合金膜、Ni 或者 Ni 合金膜 /Ag 或者 Ag 合金膜、Ni 或者 Ni 合金膜 /Pd 或者 Pd 合金膜 /Ag 或者 Ag 合金膜等。

[0032] 电镀层中包含的 Ni 或者 Ni 合金膜的膜厚优选为 $0.5\ \mu\text{m}$ 以上。电镀膜中包含的 Au 或者 Au 合金膜、Ag 或者 Ag 合金膜的膜厚优选为 $0.1\ \mu\text{m}$ 以上。另外,电镀膜中包含的 Pd 或者 Pd 合金膜的膜厚优选为 $0.005\ \mu\text{m}$ 以上。

[0033] 在半导体元件 60 的电路形成面 60a(图中的下表面)形成有多个焊盘 60b。各焊盘 60b 经由焊料 71 与布线基板 10 的金属端子 27 连接。该焊料 71 例如是形成于半导体元件 60 的焊盘的焊料凸点。焊料凸点通过微球或焊料膏的涂布而形成于例如半导体元件 60 的焊盘。另外,凸点只要形成于半导体元件 60 和布线基板 10 的至少一方即可。

[0034] 多个金属端子 27 与半导体元件 60 的多个焊盘 60b 分别相对应地配置成例如矩阵状。这种多个金属端子 27 的排列间距(端子间距)为例如 $40\sim 200\ \mu\text{m}$ (例如, $150\ \mu\text{m}$)。而且,金属端子 27 的直径(端子直径)为 $20\sim 150\ \mu\text{m}$ (例如, $90\ \mu\text{m}$),金属端子 27 的高度(从阻焊层 41 的上表面 41a 的突出量、端子高度)为 $1\sim 50\ \mu\text{m}$ (例如, $10\ \mu\text{m}$)。另外,布线层 25a 的厚度为 $5\sim 20\ \mu\text{m}$ (例如, $15\ \mu\text{m}$)。阻焊层 41 的厚度(从布线层 25a 到阻焊层 41 的上表面 41a 的厚度)为 $5\ \mu\text{m}$ 以上(例如, $10\ \mu\text{m}$)。

[0035] 如图 1(c) 所示,阻焊层 41 包括角焊缝(fillet)部 41b,角焊缝部 41b 与各金属端子 27 的侧面 27b 连接,且从阻焊层 41 的上表面 41a 向金属端子 27 的上端面 27a 延伸。也就是说,角焊缝部 41b 将金属端子 27 的侧面覆盖。角焊缝部 41b 的截面形状是例如圆弧状。该角焊缝部 41b 抑制空隙、残渣的产生。例如,在阻焊层 41 的各开口部上形成了金属端子的情况下,阻焊层 41 的上表面 41a 与金属端子 27 的侧面 27b 的角度成为直角。这种直角的角部在将填充树脂 72 填充时残留空气而形成空隙。另外,在这种角部上,会由布线基板 10 的清洗或表面处理中的药品而产生残渣。

[0036] 接着,在上述的布线基板 10 中,说明布线层 25a 以及金属端子 27 的形成。

[0037] 首先,图案形成图 1(a) 所示的布线层 25a。

[0038] 如图 2(a) 所示,以将绝缘层 24 的表面(上表面)整个面覆盖的方式形成晶种层 26a。作为晶种层 26a 的形成方法,能够使用例如无电解镀铜法或者溅射法。

[0039] 接着,如图 2(b) 所示,在晶种层 26a 上形成在预定部位具有开口部 101X 的抗电镀层 101。开口部 101X 被形成为使与如图 1(a) 所示的布线层 25a 对应的部分(区域)的晶种层 26a 露出。作为抗电镀层 101 的材料,能够使用具有耐电镀性的材料。例如,作为抗电镀层 101 的材料,能够使用感光性的干膜抗蚀剂或者液态的光致抗蚀剂(例如酚醛类树脂、丙烯酸类树脂等干膜抗蚀剂或液态抗蚀剂)等。在使用例如感光性的干膜抗蚀剂的情况下,通过热压合将干膜层压到晶种层 26a 的上表面,通过光刻法在该干膜上进行图案化,从而形成具有开口部 101X 的抗电镀层 101。另外,即使在使用液态光致抗蚀剂的情况下,也能够通过同样的工序,形成抗电镀层 101。

[0040] 接着,形成图 1(a) 所示的金属端子 27。

[0041] 如图 2(c) 所示,作为电镀掩模使用抗电镀层 101,通过将晶种层 26a 作为电镀供电层使用的电解电镀法,在晶种层 26a 的上表面中的抗电镀层 101 的开口部 101X 形成金属镀

层 26b。然后,通过例如剥离法将抗电镀层 101 去除。

[0042] 接着,如图 2(d) 所示,在晶种层 26a 以及金属镀层 26b 上形成在预定部位具有开口部 102X 的抗电镀层 102。开口部 102X 形成为使与图 1(a) 所示的多个金属端子 27 对应的部分(区域)的布线层 25a(金属镀层 26b)露出。作为抗电镀层 102 的材料,与抗电镀层 101 同样地能够使用具有耐电镀性的材料、例如感光性的干膜抗蚀剂或者液态的光致抗蚀剂(例如酚醛类树脂、丙烯酸类树脂等干膜抗蚀剂、液态抗蚀剂)等。

[0043] 而且,如图 2(e) 所示,作为电镀掩模使用抗电镀层 102,通过将晶种层 26a 作为电镀供电层使用的电解电镀法,在金属镀层 26b 上表面的抗电镀层 102 的开口部 102X 形成金属端子 27。

[0044] 接着,如图 3(a) 所示,通过例如剥离法去除抗电镀层 102。接着,进行快速蚀刻(flash etching),在晶种层 26a 上,将从金属镀层 26b 露出的部分去除。由此,获得由晶种层 26a 和金属镀层 26b 形成的布线层 25a、以及布线层 25a 上的金属端子 27。

[0045] 接着,形成图 1(a) 所示的阻焊层 41。

[0046] 将图 3(a) 所示的结构体的表面(布线层 25a 以及金属端子 27 的表面)粗化。作为粗化处理,能够使用例如蚀刻处理、CZ 处理、黑化处理(氧化处理)、喷射处理等。CZ 处理是指利用乙酸类溶液进行蚀刻处理。黑化处理(氧化处理)是指利用次氯酸钠、氢氧化钠、磷酸钠等溶液进行氧化处理。通过该粗化处理,布线层 25a 以及金属端子 27 的表面被粗糙化。

[0047] 布线层 25a 以及金属端子 27 的表面的粗度利用表面粗度 Ra 值表示,为例如 100 ~ 500 μm 的范围(例如 350 μm)。通过上述的粗化处理,布线层 25a 的侧面以及从金属端子 27 露出的上表面的粗度大于布线层 25a 与金属端子 27 的接合面的粗度。

[0048] 接着,如图 3(b) 所示,形成将布线层 25a 和金属端子 27 覆盖的树脂层 110。该树脂层 110 用于形成图 1(a) 所示的阻焊层 41。作为树脂层 110 的材料,能够使用例如环氧类树脂等绝缘性树脂。该树脂层 110 通过将半固化状态的树脂膜层积到结构体而形成。另外,树脂层 110 使用液状或者膏状的绝缘性树脂通过印刷法或旋涂法等而形成。而且,将树脂层 110 的上表面 110a 平坦化。例如,通过冲压装置对树脂层 110 加压,将上表面 110a 平坦化。

[0049] 接着,如图 3(c) 所示,对树脂层 110 进行薄膜化处理。通过薄膜化处理,树脂层 110 的表面被粗化。作为薄膜化的方法,能够利用干喷、湿喷、采用碱性溶液的溶解等方法。通过对该树脂层 110 实施薄膜化处理,从而使金属端子 27 的上表面 27a 露出。另外,通过该薄膜化处理中的处理方法、处理时间,能够控制金属端子 27 的突出量。另外,通过该薄膜化处理,形成图 1(c) 所示的角焊缝部 41b。

[0050] 接着,如图 3(d) 所示,形成阻焊层 41。该阻焊层 41 通过利用紫外线(UV)照射、热处理使上述的树脂层 110 固化而得到。阻焊层 41 的表面的粗度(也就是说、固化后的树脂层 110 的表面的粗度)以表面粗度 Ra 值表示为例如 50 ~ 200 μm 的范围(例如 100 μm)。

[0051] 接着,进行表面处理。

[0052] 如图 3(e) 所示,进行金属端子 27 表面的树脂残渣的去除处理。作为去除处理,能够利用例如等离子处理、喷射处理、蚀刻处理等。作为蚀刻处理,能够进行利用过锰酸溶液的蚀刻。然后,形成将金属端子 27 的表面覆盖的表面处理层 28。作为表面处理层 28 的形

成方法,能够使用例如无电解电镀法、电解电镀法。

[0053] 接着,说明上述的布线基板 10 的作用。

[0054] 另外,在此说明基于现有方法的金属端子的形成。

[0055] 在现有方法中,形成阻焊层,在该阻焊层上形成将最外侧的布线层的上表面露出的开口部。然后,在阻焊层上形成晶种层,形成覆盖晶种层且在预定位置具有开口部的抗电镀层,通过将晶种层作为供电层使用的电解镀铜法,在抗电镀层的开口部形成金属端子。在这种方法中,对应于抗电镀层相对于阻焊层的位置对准精度,金属端子的大小变得大于阻焊层的开口部的大小。另外,根据阻焊层和抗电镀层的位置对准精度,有可能在金属端子上产生偏移。另外,通过阻焊层的上表面的晶种层的残渣,有可能发生短路等不良。

[0056] 本实施方式的布线基板 10 是在布线层 25a 上形成了金属端子 27 之后,将覆盖金属端子 27 的树脂层 110 薄膜化,形成阻焊层 41,所以能够与阻焊层 41 的位置精度无关地,高精度地形成金属端子 27。另外,能够将金属端子 27 形成为柱状。另外,能够形成具有比基于现有方法的金属端子小的上表面的金属端子 27。因此,能够与狭间距化的半导体元件对应地形成小直径的金属端子 27。

[0057] 另外,由于在去除了不必要的晶种层 26a 之后形成阻焊层 41,所以不会在阻焊层 41 的上表面 41a 产生残渣。因此,能够防止发生上述不良。

[0058] 如上所述,根据本实施方式,发挥以下的效果。

[0059] (1) 用于安装半导体元件 60 的布线基板 10 具有布线层 25a、以及形成于该布线层 25a 上的金属端子 27。布线层 25a 被阻焊层 41 覆盖,金属端子 27 的上端 27c 从阻焊层 41 的上表面 41a 突出。在金属端子 27 上通过焊料 71 连接有半导体元件 60 的连接端子(焊盘 60b),半导体元件 60 被倒装。若金属端子 27 的上表面比阻焊层 41 的上表面 41a 低,则需要增高用于焊料 71 的凸点等的高度。但是,若增高焊料等的凸点,则相邻的凸点有可能通过接触等而短路。因此,通过使金属端子 27 从阻焊层 41 的上表面 41a 突出,从而能够在不增大用于连接半导体元件 60 的凸点的情况下,将该半导体元件 60 安装。因此,能够对以狭间距形成有焊盘 60b 的半导体元件 60 进行安装。

[0060] (2) 布线层 25a 包括:形成于绝缘层 24 上的晶种层 26a;以及形成于该晶种层 26a 上,俯视时的形状与晶种层 26a 相同的金属镀层 26b。金属镀层 26b 通过将晶种层 26a 作为供电层使用的电解镀铜法形成。此外,布线层 25a 上的金属端子 27 通过将晶种层 26a 作为供电层使用的电解镀铜法形成。然后,将该金属镀层 26b 用作掩模,去除不必要的晶种层的部分。因此,通过在形成金属端子 27 后去除不必要的晶种层的部分,从而能够形成不与其他布线层连接的、也就是说电气地孤立的布线层 25a 以及金属端子 27。像这样电气地孤立的布线层 25a 以及金属端子 27 例如对应于半导体元件 60 的未连接端子(NC 端子)而设定。通过形成像这样电气地孤立的布线层 25a 以及金属端子 27,从而与只设置电气连接的金属端子 27 的情况相比,能够增多布线基板 10 和半导体元件 60 之间的连接数量,能够实现半导体元件 60 的安装状态稳定化。

[0061] (3) 金属端子 27 的上端 27c 从阻焊层 41 的上表面 41a 突出。因此,能够在不增大用于连接半导体元件 60 的凸点的情况下,确保托起(Standoff)。通过像这样确保的托起,能够容易地将填充树脂 72 填充,能够抑制半导体元件 60 与布线基板 10 之间的断线、半导体元件 60 的脱落等不良的产生。

[0062] (4) 在布线基板 10 的制造工序中,在将晶种层 26a 和金属镀层 26b 覆盖的抗电镀层 102 的开口部 102X 形成金属端子 27。而且,在将金属端子 27 覆盖的树脂层 110 薄膜化之后,将树脂层 110 固化而形成了阻焊层 41。在现有方法中,在阻焊层 41 上形成晶种层,在将该晶种层覆盖的抗电镀层的开口部上形成金属端子。在这种情况下,基于抗电镀层相对于阻焊层的位置对准精度,金属端子的大小要比阻焊层的开口部的大小大。另外,基于阻焊层和抗电镀层的位置对准精度,有可能在金属端子上产生偏移。然而,在本实施方式中,在布线层 25a 上形成了金属端子 27 之后,将覆盖金属端子 27 的树脂层 110 薄膜化而形成阻焊层 41,所以能够与阻焊层 41 的位置精度无关地,高精度地形成金属端子。另外,能够将金属端子 27 形成为柱状。另外,能够形成上表面比基于现有方法的金属端子小的金属端子 27。因此,能够与被狭间距化的半导体元件对应地形成小直径的金属端子 27。

[0063] (5) 在布线基板 10 的制造工序中,在形成了晶种层 26a、金属镀层 26b、金属端子 27 之后,形成了阻焊层 41。以往,最外侧的布线层形成于阻焊层的开口部。在该方法中,通过阻焊层的上表面的晶种层的残渣,有可能产生短路等不良。但是,在本实施方式中,由于在去除了不必要的晶种层 26a 之后形成阻焊层 41,所以不会在阻焊层 41 的上表面 41a 产生残渣。因此,能够防止发生上述不良。

[0064] (6) 用树脂层 110 覆盖金属端子 27,将该树脂层 110 薄膜化并固化,从而形成了阻焊层 41。因此,阻焊层 41 具有从上表面 41a 至金属端子 27 的侧面 27b 且朝向金属端子 27 的上端面 27a 的角焊缝部 41b。这种角焊缝部 41b 抑制例如在填充树脂 72 中产生空隙。由此,能够抑制填充树脂 72 的破裂或剥离,能够将半导体元件 60 稳定地固定。另外,角焊缝部 41b 抑制由布线基板 10 的清洗、表面处理中的药品而产生残渣。

[0065] (7) 通过将金属端子 27 以及布线层 25a 的表面形成为粗化面,从而能够提高阻焊层 41 与金属端子 27 以及布线层 25a 的密合性。由此,例如,能够抑制阻焊层 41 从金属端子 27 的侧面剥离。若阻焊层 41 从金属端子 27 的侧面剥离,则有可能导致金属端子 27 的基端 27d、布线层 25a 腐蚀。因此,通过抑制剥离,从而能够抑制上述腐蚀的产生。由此,能够提高电气信赖性。

[0066] (8) 通过将阻焊层 41 的表面粗化,从而能够在安装半导体元件 60 时,提高填充树脂 72 与阻焊层 41 的润湿性、密合性。由此,能够提高半导体元件 60 的连接信赖性。

[0067] (9) 用表面处理层 28 覆盖从阻焊层 41 露出的金属端子 27 的上表面 27a 以及侧面 27b,从而能够提高金属端子 27 的耐腐蚀性。由此,能够提高半导体元件 60 的连接信赖性。

[0068] 另外,上述各实施方式也可以采用如下方式实施。

[0069] • 在上述实施方式中,作为电子部件,将半导体元件 60 安装到布线基板 10 上,但也可以安装其他布线基板、包括半导体元件的半导体模块(半导体封装体)。也就是说,也可以将金属端子 27 用于搭载其他布线基板或半导体模块(半导体封装体)。

[0070] • 也可以针对上述实施方式变更形状或增加部件。

[0071] 例如,图 4(a) 所示,也可以在阻焊层 41 上形成开口部 41X。开口部 41X 能够通过例如光刻法而形成于图 3(c) 所示的树脂层 110。例如,形成具有感光性的树脂层 110,通过对该树脂层 110 进行曝光、显影而形成开口部 41X。

[0072] 该开口部 41X 使绝缘层 24 的上表面 24a 露出。这种开口部 41X 例如有利于布线基板的切断。也就是说,在将多个布线基板 10 排版而成的布线基板中,根据单片化的布线

基板 10 的俯视形状而形成例如角部,从而能够得到可确认用虚线表示的切割部位的确认、减少阻焊层 41 在切割中使用的工具上的附着等效果。

[0073] 另外,如图 4(b) 所示,也可以形成将布线层 25 的上表面露出的开口部 41Y。通过这种开口部 41Y 露出的布线层 25 的表面能够用于例如用于位置对准的标记(对准标记)、布线基板 10 的品种或品号的表示。

[0074] 另外,能够将通过开口部 41Y 露出的布线层 25 用作连接用的焊盘。

[0075] 也就是说,图 5 所示的半导体装置 200 具有被层积的多个(图 5 中为 2 个)半导体封装体(半导体装置)201、202。也就是说,该半导体装置 200 是 PoP(Package on Package)产品。

[0076] 半导体封装体 201 具有布线基板 210 和半导体元件 220。布线基板 210 以与上述实施方式的布线基板 10 同样的方式形成。详细地说,布线基板 210 具有基板主体 211、布线层 212,212a,216、金属端子 213、表面处理层 214、阻焊层 215,217。基板主体 211 具有将上表面的布线层 212,212a 和下表面的布线层 216 相互电气连接的部件。因此,可以在基板主体 211 的内部形成与图 1(a) 所示的布线基板 10 同样的布线层,也可以不形成布线层。作为基板主体 211,能够使用例如具有芯基板的带芯增层基板或不具有芯基板的无芯基板等。

[0077] 与图 1(b) 所示的布线层 25a 同样地,布线层 212,212a 具有晶种层和金属镀层。在布线层 212a 上形成有金属端子 213。阻焊层 215 被设置成覆盖基板主体 211 的上表面,金属端子 213 的上端 27c 从阻焊层 215 突出。在金属端子 213 的表面,作为表面处理层形成有表面处理层 214。与上述的表面处理层 28 同样地,表面处理层 214 是例如电镀层、OSP 膜。另外,也可以不形成表面处理层 214。

[0078] 金属端子 213 通过焊料 221 而与半导体元件 220 的焊盘连接。在布线基板 210 与半导体元件 220 之间填充有填充树脂 222。

[0079] 另外,阻焊层 215 具有将布线层 212 的一部分作为焊盘 P11 露出的开口部 215X。该焊盘 P11 用于与半导体封装体 202 的连接。

[0080] 阻焊层 217 被设置成将基板主体 211 的下表面覆盖。阻焊层 217 具有将布线层 216 的一部分作为焊盘 P12 露出的开口部 217X。焊盘 P12 在将半导体装置 200 安装到母板等基板上时使用。

[0081] 与半导体封装体 201 同样地,半导体封装体 202 具有布线基板 230 和半导体元件 240。与布线基板 210 同样地,布线基板 230 具有基板主体 231、布线层 232,236、金属端子 233、表面处理层 234、以及阻焊层 235,237。基板主体 231 具有将上表面的布线层 232 和下表面的布线层 236 相互电连接的部件。因此,在基板主体 231 的内部,可以形成有与图 1(a) 所示的布线基板 10 同样的布线层,也可以不形成布线层。作为基板主体 231,能够使用例如具有芯基板的带芯增层基板或不具有芯基板的无芯基板等。

[0082] 与图 1(b) 所示的布线层 25a 同样地,布线层 232 具有晶种层和金属镀层。在布线层 232 上形成有金属端子 233。阻焊层 235 被设置成将基板主体 231 的上表面覆盖,金属端子 233 的上端从阻焊层 235 突出。在金属端子 233 的表面,作为表面处理层,形成有表面处理层 234。与上述的表面处理层 28 同样地,表面处理层 234 是例如电镀层、OSP 膜等。另外,也可以不形成表面处理层 234。

[0083] 金属端子 233 经由焊料 241 与半导体元件 240 的焊盘连接。在布线基板 230 和半

导体元件 240 之间填充有填充树脂 242。

[0084] 阻焊层 237 被设置成将基板主体 231 的下表面覆盖。阻焊层 237 具有将布线层 236 的一部分作为焊盘 P22 露出的开口部 237X。焊盘 P22 用于将半导体封装体 202 连接到半导体封装体 201。

[0085] 布线基板 210 的焊盘 P11 经由焊料球 251 而与布线基板 230 的焊盘 P22 电气连接。焊料球 251 是例如金属芯焊料球。该金属是例如铜。另外,焊料球 251 可以包含树脂芯,也可以不包含金属芯。

[0086] 在布线基板 210 与布线基板 230 之间填充有树脂 252。该树脂 252 对布线基板 210、230 的连接部分进行保护。另外,该树脂 252 提高布线基板 210 与布线基板 230 之间的连接强度。作为树脂 252 的材料,能够使用例如环氧类树脂、聚酰亚胺类树脂等绝缘性树脂、在绝缘性树脂中混入了氧化硅 (SiO₂) 等填充物的树脂材料。

[0087] 在这种布线基板 210 的情况下,金属端子 213 的直径选为 50 ~ 300 μm (例如, 75 μm)。另外,金属端子 213 的高度 (从阻焊层 215 突出的金属端子 213 的长度) 设为 50 ~ 200 μm (例如, 100 μm)。

[0088] 另外,也可以在图 1(a) 所示的 2 个布线层 25a 之间形成布线。

[0089] 例如,如图 6(a) 所示,在布线基板 300 的上表面 300a (安装半导体元件的面),根据半导体元件的多个焊盘的排列方式,以俯视呈矩阵状的方式配设与多个焊盘分别连接的多个金属端子 301。该金属端子 301 以与金属端子 27 同样的方式形成。

[0090] 布线基板 300 具有从各金属端子 301 分别引出到多个通孔 302 中的多个布线 303,多个通孔 302 形成于比形成有金属端子 301 的区域靠外侧的区域。多个布线 303 形成为通过排列成矩阵状的多个金属端子 301 之间。另外,通孔 302 以及布线 303 被布线基板 300 的阻焊层 305 (参照图 6(b)) 覆盖,为了便于理解,在图 6(a) 中,用实现表示通孔 302 以及布线 303。

[0091] 如图 6(b) 所示,多个布线 303 形成于例如连接有多个金属端子 301 的布线层 304 之间。与布线层 25a 同样地,多个布线层 304 具有晶种层和金属镀层。而且,这种布线 303 以与布线层 304 (上述的布线层 25a) 同样的方式形成。

[0092] 以与上述实施方式同样的方式形成的金属端子 301,在其形状和形成位置上精度高。因此,上面形成有金属端子 301 的布线层 304 能够设为可连接金属端子的大小。因此,如上所述,能够在相邻的 2 个布线层 304 之间形成布线 303。这种布线 303 在例如布线基板 300 上,使层积的布线层以及绝缘层的数量少于不具有布线的布线基板。由此,能够实现布线基板 300 的薄化、减少制造所需时间、降低成本。

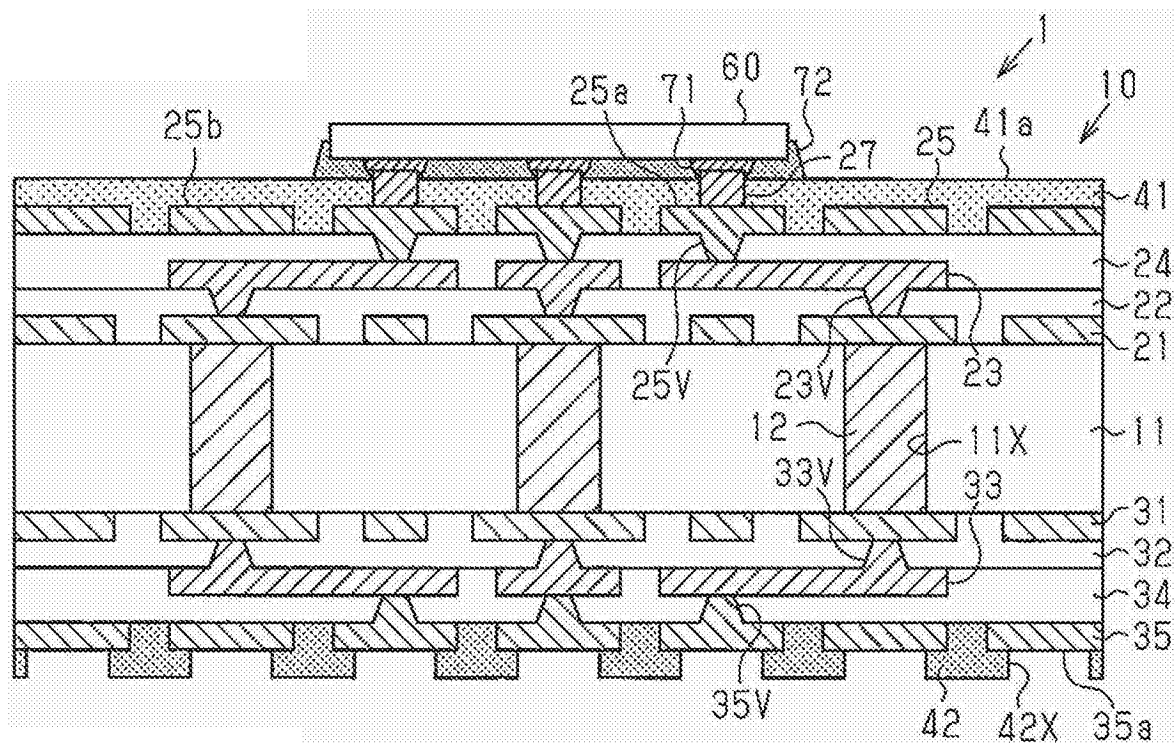


图 1(a)

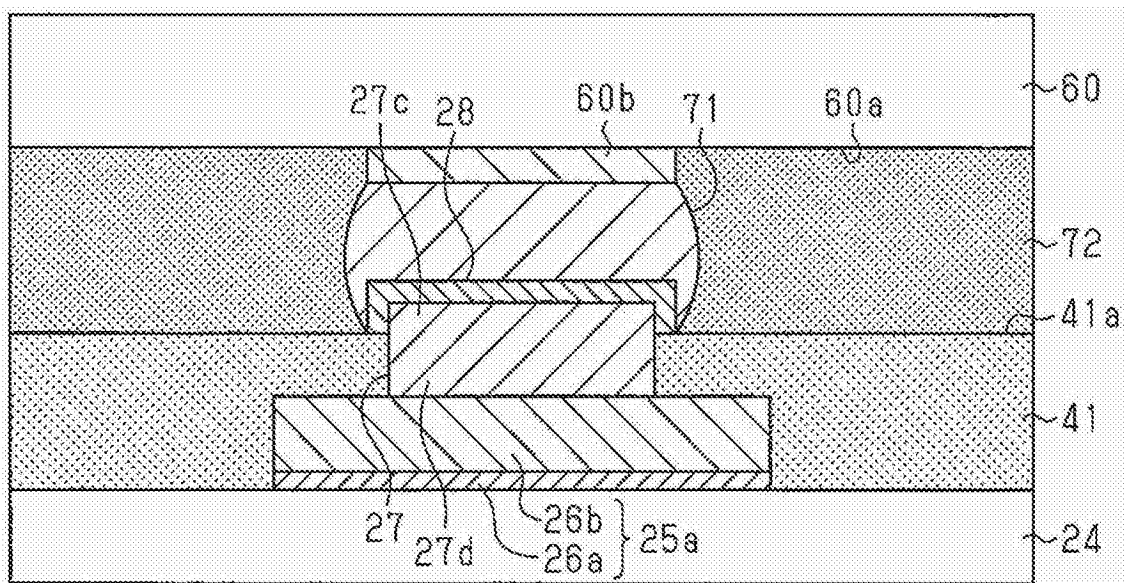


图 1(b)

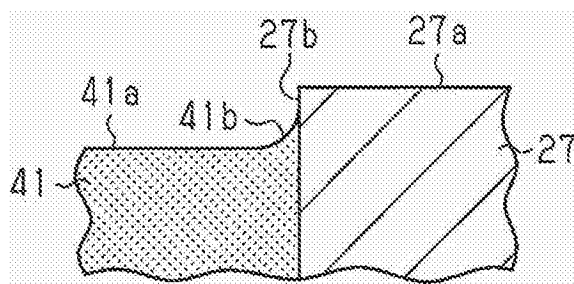


图 1(c)

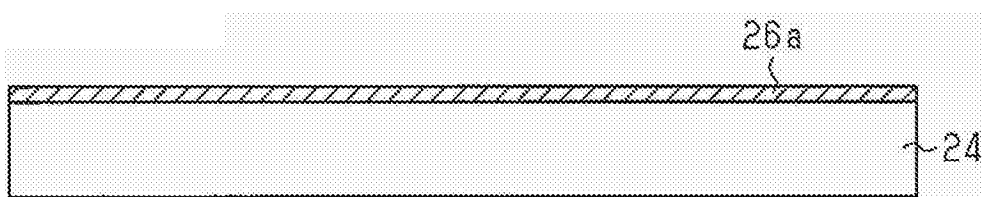


图 2(a)

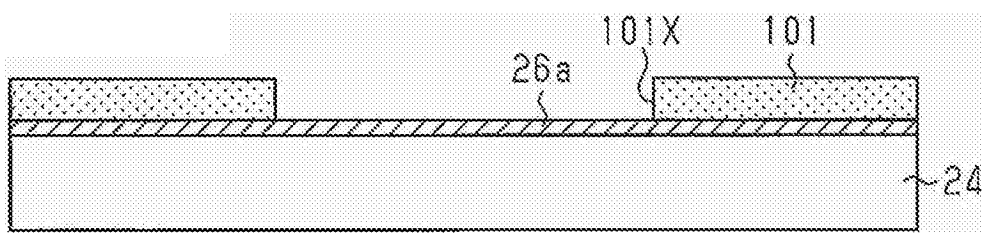


图 2(b)

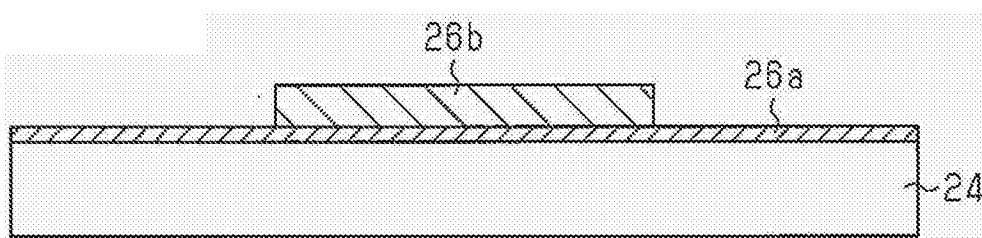


图 2(c)

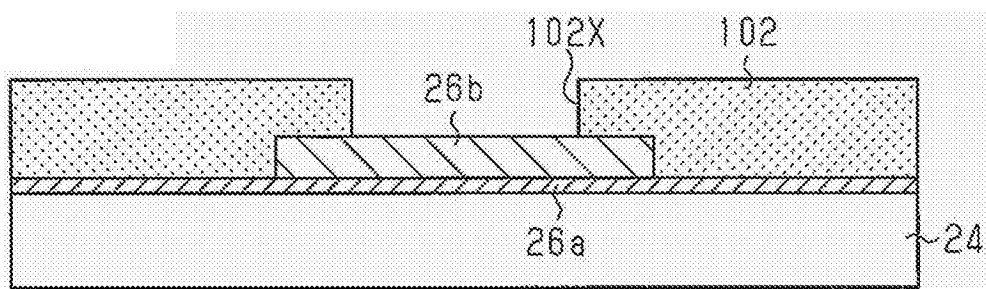


图 2(d)

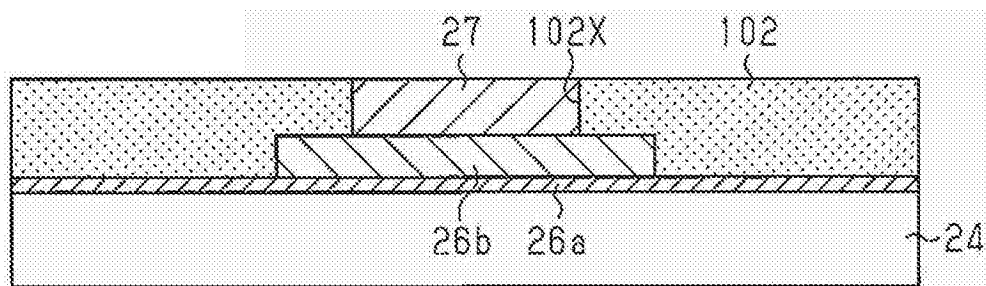


图 2(e)

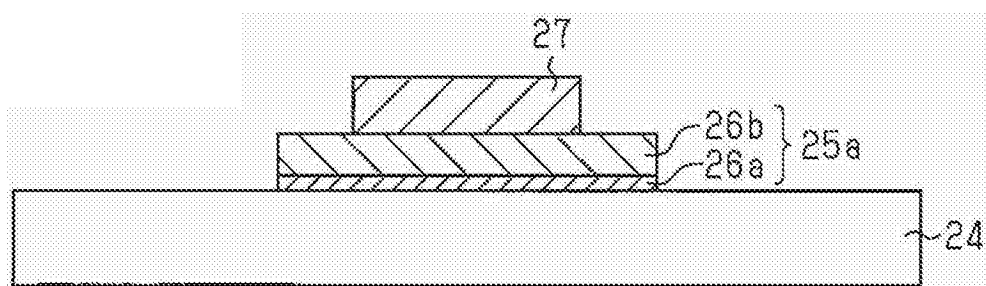


图 3(a)

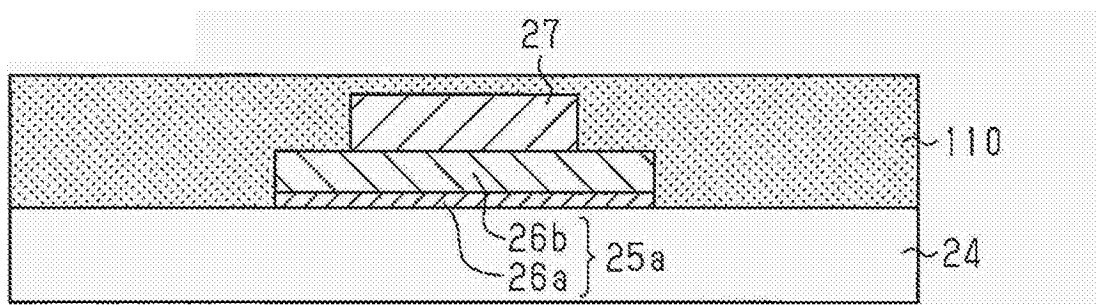


图 3(b)

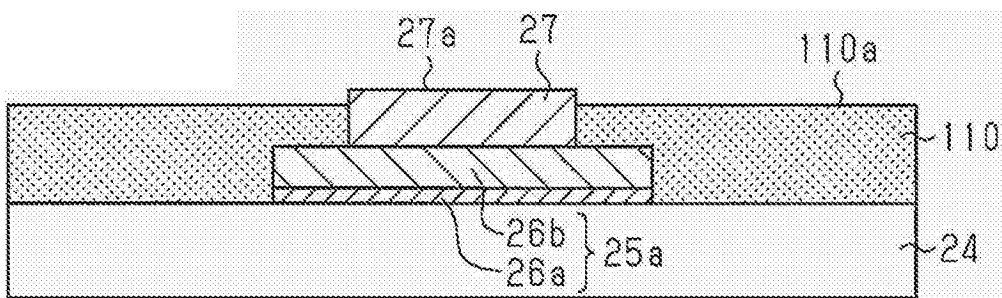


图 3(c)

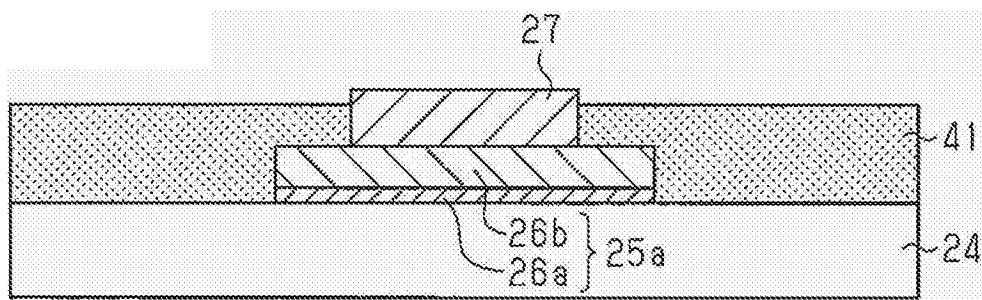


图 3(d)

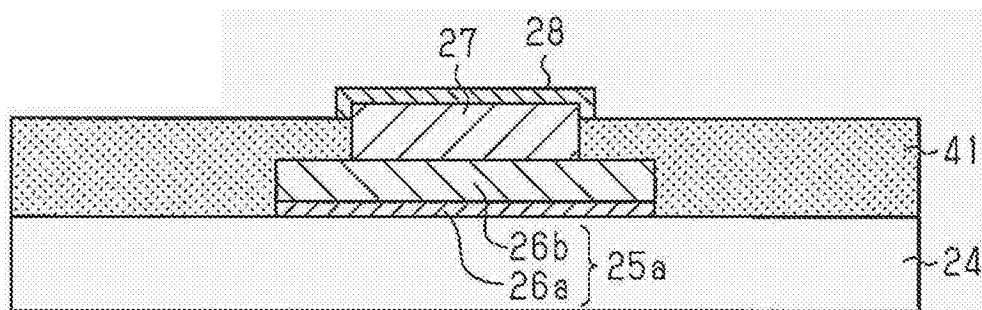


图 3(e)

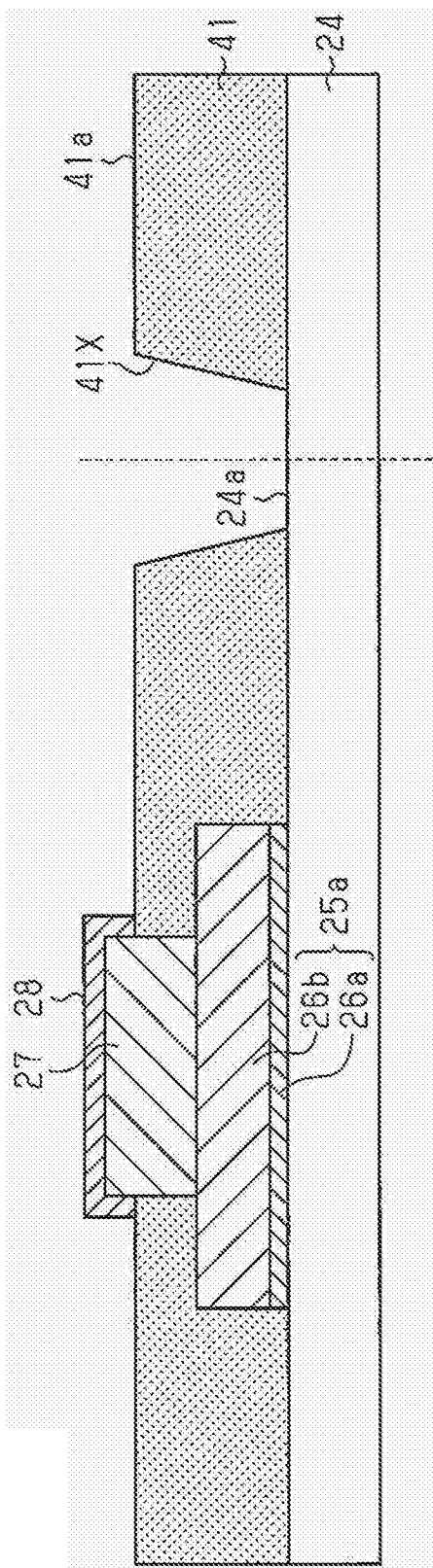


图 4(a)

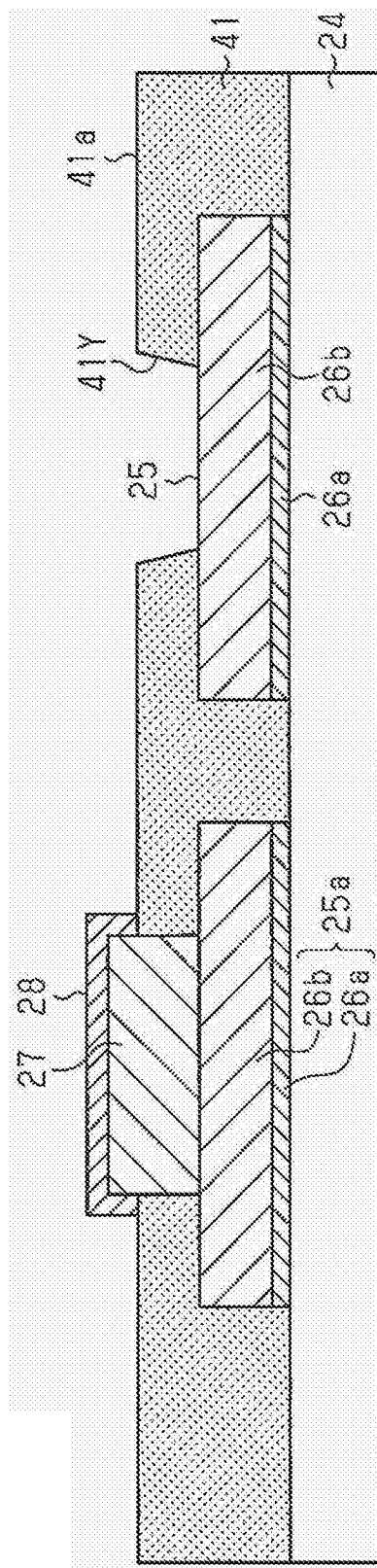


图 4(b)

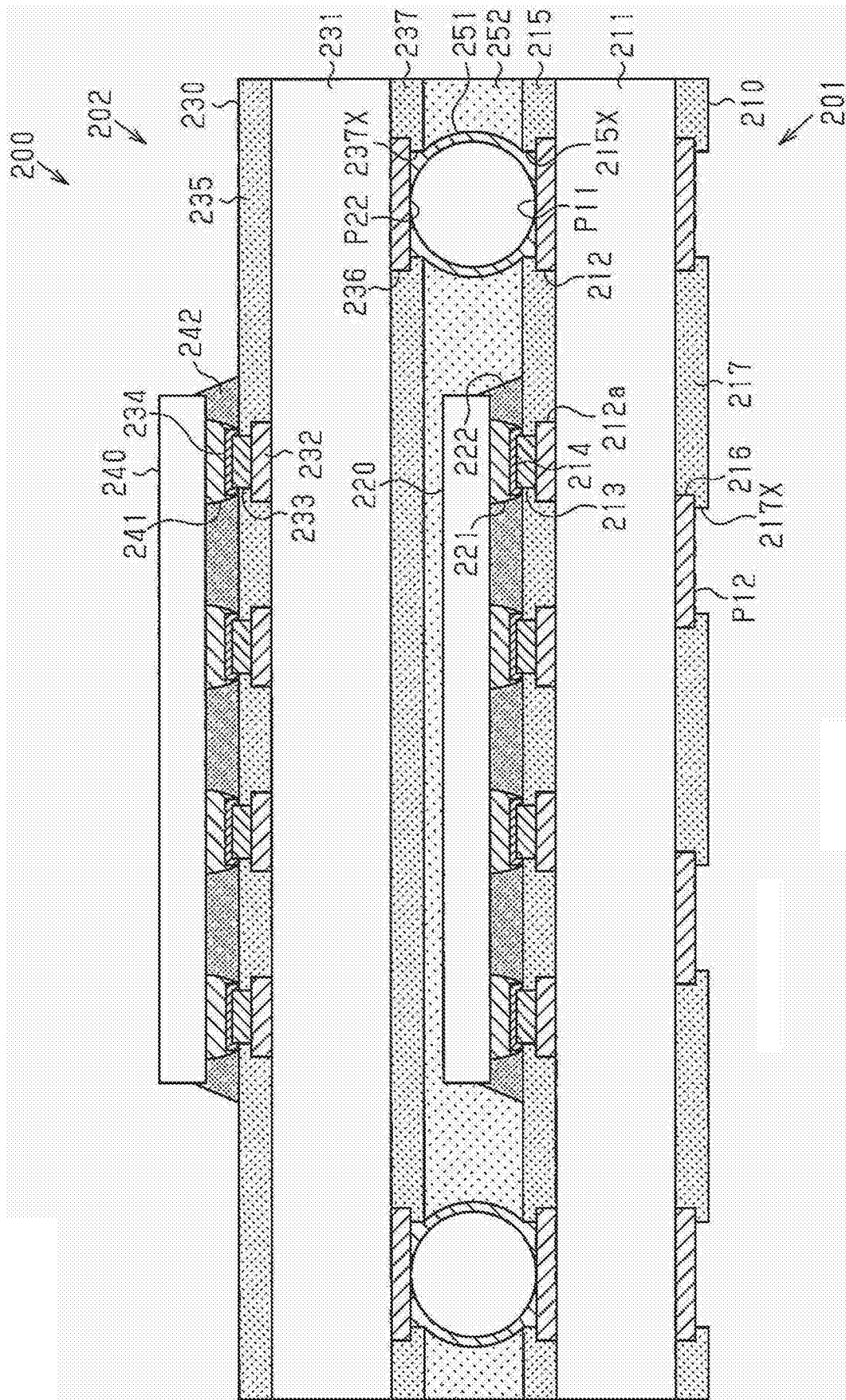


图 5

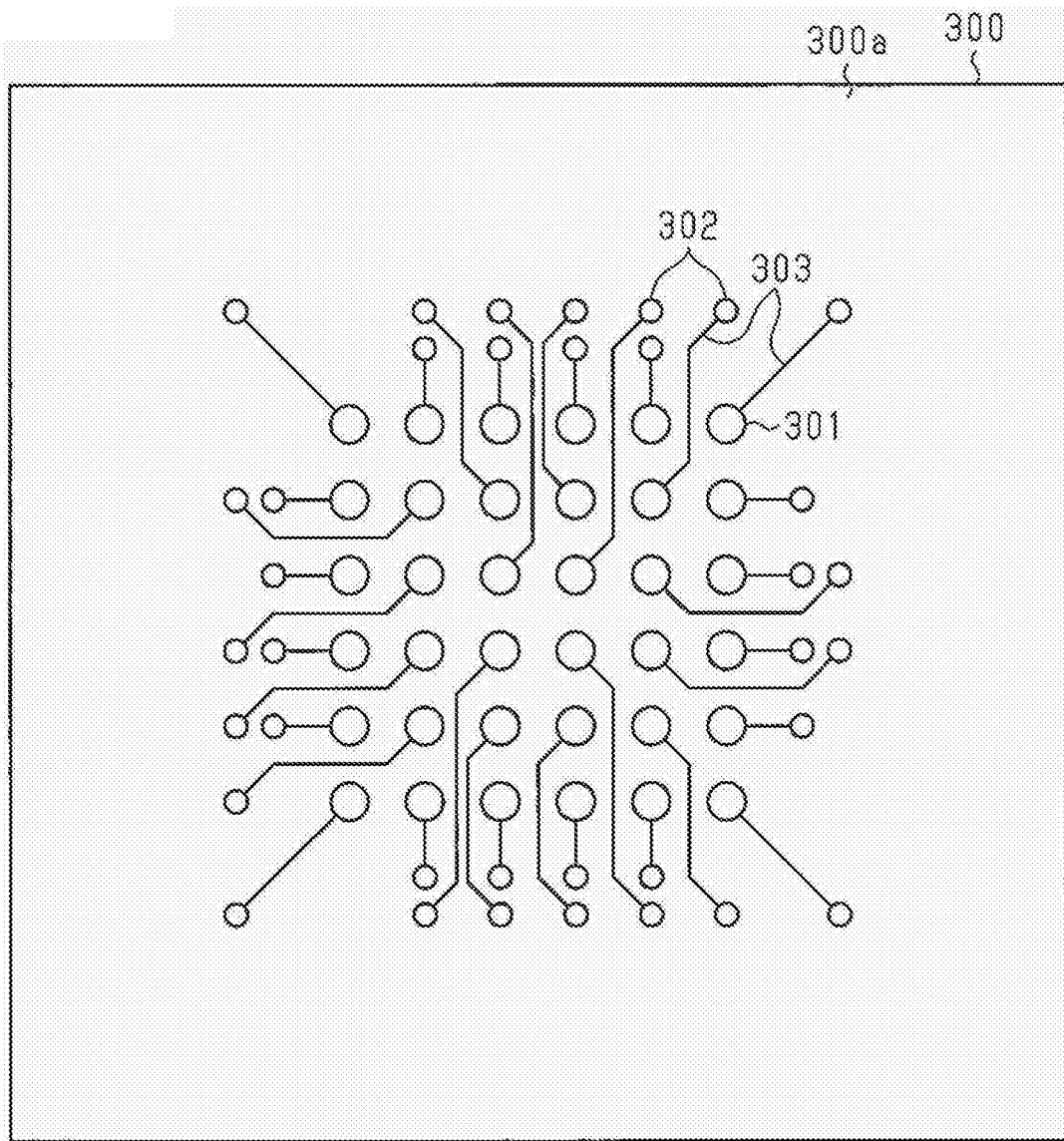


图 6(a)

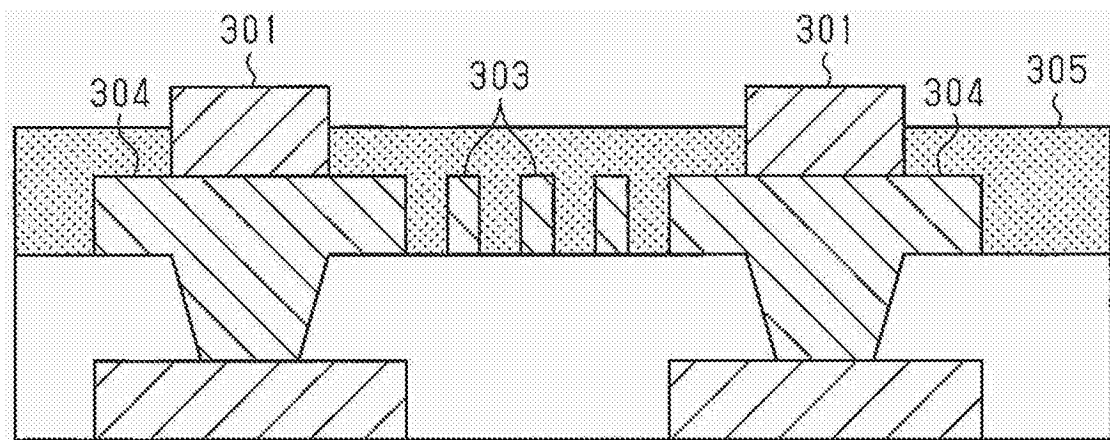


图 6(b)