

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2016-9784
(P2016-9784A)

(43) 公開日 平成28年1月18日(2016.1.18)

(51) Int. Cl.	F I	テーマコード (参考)
HO 1 L 21/306 (2006.01)	HO 1 L 21/306 D	5 F 0 4 3
HO 1 L 21/027 (2006.01)	HO 1 L 21/30 5 7 7	5 F 1 4 6
	HO 1 L 21/306 R	

審査請求 未請求 請求項の数 4 O L (全 14 頁)

(21) 出願番号 特願2014-130104 (P2014-130104)
(22) 出願日 平成26年6月25日 (2014. 6. 25)

(71) 出願人 000002004
昭和電工株式会社
東京都港区芝大門1丁目13番9号
(74) 代理人 100064908
弁理士 志賀 正武
(74) 代理人 100094400
弁理士 鈴木 三義
(74) 代理人 100163496
弁理士 荒 則彦
(74) 代理人 100146879
弁理士 三國 修
(72) 発明者 鈴木 賢二
埼玉県秩父市下影森1505番地 昭和電
工株式会社内

最終頁に続く

(54) 【発明の名称】 半導体デバイスの製造方法

(57) 【要約】

【課題】オリフラ部に残存するポジ感光体膜（パッシベーション膜）によるダイシングブレードの摩耗を抑制した半導体デバイスの製造方法を提供する。

【解決手段】本発明の半導体デバイスの製造方法は、オリフラが形成された基板の上に複数の半導体デバイスを形成する工程と、前記半導体デバイスを覆うようにポジ感光体膜を形成する工程と、前記基板の周囲をエッジリンスする工程と、前記半導体デバイスのパッド電極上に形成されたポジ感光体膜をパターン露光する工程と、前記基板のオリフラ部に溜まったポジ感光体の堆積部を部分露光する工程と、前記ポジ感光体膜を現像、キュアする工程とを有する。

【選択図】 図1

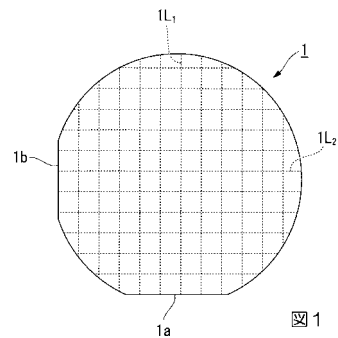


図1

【特許請求の範囲】**【請求項 1】**

オリフラが形成された基板上に半導体デバイスを形成する工程と、
前記半導体デバイスを覆うようにポジ感光体膜を形成する工程と、
前記基板の周囲をエッジリンスする工程と、
前記半導体デバイスのパッド電極上に形成されたポジ感光体膜をパターン露光する工程と、
前記基板のオリフラ部に溜まったポジ感光体の堆積部を部分露光する工程と、
前記ポジ感光体膜を現像、キュアする工程とを有する半導体デバイスの製造方法。

【請求項 2】

前記部分露光において、前記堆積部に露光焦点を合わせることの特徴とする請求項 1 に記載の半導体デバイスの製造方法。

【請求項 3】

前記部分露光をマスクアライナーで行うことの特徴とする請求項 1 または 2 のいずれかに記載の半導体デバイスの製造方法。

【請求項 4】

前記部分露光をステッパーで行うことの特徴とする請求項 1 または 2 のいずれかに記載の半導体デバイスの製造方法。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、半導体デバイスの製造方法に関する。

【背景技術】**【0002】**

半導体デバイスにおいて、半導体表面からの劣化を防止するためにパッシベーション膜を設け、信頼性を向上させることが行われる。そのため、半導体製造の最終プロセスとして、パッシベーション膜を半導体デバイスの最表面に形成することが一般に行われている。パッシベーション膜は、外部環境から半導体デバイスを隔離保護し、半導体デバイスの表面を機械的、化学的に保護することができる。さらに、パッシベーション効果を高めるために、酸化物からなる膜と、ポリイミド等の有機膜を組み合わせることが行われる。

【0003】

例えば、特許文献 1 および特許文献 2 では、半導体デバイスの表面保護層（パッシベーション膜）として、酸化物膜（ SiO_2 ）膜とポリイミド膜が合わせて用いられている。ポリイミド膜は保護膜として熱的、化学的性質に優れ、かつ誘電率も低く（通常 3.2 ~ 3.4）、伸び特性に富み、熱膨張係数にも優れている。その為、単独でパッシベーション膜として用いられる他、酸化膜と組み合わせる方法でも、様々なエレクトロニクス関連分野で応用が進んでいる。

【0004】

通常、半導体デバイスは、生産効率を向上させるために、一枚の基板に複数形成される。このように、基板上に複数形成された半導体デバイスにポリイミドの様な有機物の膜をパッシベーション膜として形成する場合、スピンコート等で基板全体に形成することが一般的である。これは、各半導体デバイスは非常に小さく、半導体デバイスごとにパッシベーション膜を形成することは常識的に不可能なためである。

【0005】

しかしながら、スピンコート等で基板に有機物のパッシベーション膜を塗布すると、基板の周辺部のパッシベーション膜の膜厚が表面張力により厚くなるという問題がある。パッシベーション膜の厚みが一部で厚くなってしまうと、複数の半導体デバイスを分断するダイシング工程において、ダイシングブレードを摩耗させるという問題を生じる。

そのため、スピンコート等で有機物のパッシベーション膜を塗布した後に、基板の周囲をエッジリンスすることが一般に行われている。このときエッジリンスは、リンス液が基

10

20

30

40

50

板の外周端から数百 μm 程度の位置に当るように調整し、その状態で基板を回転させ、基板の周囲に渡ってエッジリンスすることが行われている。

【先行技術文献】

【特許文献】

【0006】

【特許文献1】特開2002-203851号公報

【特許文献2】特開平8-293492号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

しかしながら、オリフラ（オリエンテーションフラット：OF）が形成された基板の場合、上述のエッジリンス方法ではリンス液がオリフラ部に届かず、オリフラ部上のパッシベーション膜を除去することができなかった。このオリフラ部に残存する有機物のパッシベーション膜は厚みが厚いため、ダイシングブレードを摩耗するという問題があった。また、摩耗が酷くなると、ダイシングブレードの交換頻度が高くなり、コストや生産性を著しく悪化させるという問題があった。なお、オリフラ部は、オリフラ部分の基板の外周端から数百 μm 程度の幅を持つ領域である。

【0008】

これに対し、リンス液の吐出口を可動式にし、基板の周囲に沿うようにリンス液を流すようにシステムを設計することが考えられる。しかしながら、この場合、基板の円弧の部分とオリフラの直線部分に合せて、リンス液の吐出口を動かす必要がある。このように、リンス吐出口を複雑に駆動させるためには、駆動制御設備が必要となりコストがかかる。また反対に、吐出口を固定して、基板をオリフラに対応するように駆動させる場合も、基板の回転駆動の制御が必要となりコストがかかる。

【0009】

またダイシング速度を遅くすることで、ダイシングブレードへのダメージを軽減することも考えられる。しかしながら、ダイシング速度を遅くすると、スループットが下がり、生産効率が著しく悪くなってしまう。

さらに、複数形成された半導体デバイスの内、オリフラに沿って形成された一列分の半導体デバイスをカットし除去することで、有機物のパッシベーション膜が残存堆積する領域を除去することも考えられる。しかしながら、当該方法では本来使えるはずであった半導体デバイスを同時に除去することとなり、歩留りが低下してしまう。

【0010】

上述のように、従来、半導体デバイス上に形成された有機物のパッシベーション膜を、オリフラが形成された基板の周囲全周に渡って、簡便かつ安価に除去できる半導体デバイスの製造方法については、何ら提案されていないのが実情であった。そのため、オリフラ部に残存するポジ感光体膜（パッシベーション膜）によるダイシングブレードの摩耗を抑制した半導体デバイスの製造方法が切に求められていた。

【0011】

本発明は上記問題に鑑みてなされたものであり、オリフラが形成された基板の周囲全周に渡って、パッシベーション膜を簡便にかつ安価に除去できる半導体デバイスの製造方法を提供することを目的とする。

【課題を解決するための手段】

【0012】

本発明者らは、鋭意検討の結果、オリフラ部に形成されたポジ感光体膜を部分露光し、現像時にパターン露光を行った部分と同時に除去できることを見出し、本発明を完成させた。

即ち、本発明は、上記課題を解決するため、以下の手段を提供する。

【0013】

(1) 本発明の半導体デバイスの製造方法は、オリフラが形成された基板上に半導体デバ

10

20

30

40

50

イスを形成する工程と、前記半導体デバイスを覆うようにポジ感光体膜を形成する工程と、前記基板の周囲をエッジリンスする工程と、前記半導体デバイスのパッド電極上に形成されたポジ感光体膜をパターン露光する工程と、前記基板のオリフラ部に溜まったポジ感光体の堆積部を部分露光する工程と、前記ポジ感光体膜を現像、キュアする工程とを有する。

【0014】

(2)(1)に記載された半導体デバイスの製造方法は、前記堆積部に露光焦点を合わせてもよい。

【0015】

(3)(1)または(2)のいずれかに記載された半導体デバイスの製造方法は、前記部分露光をマスクアライナーで行ってもよい。

10

【0016】

(4)(1)または(2)のいずれかに記載された半導体デバイスの製造方法は、前記部分露光をステッパーで行ってもよい。

【発明の効果】

【0017】

本発明の半導体デバイスの製造方法は、基板のオリフラ部に溜まったポジ感光体の堆積部に部分露光する工程を有する。基板のオリフラ部に溜まったポジ感光体膜の堆積部を部分露光することで、現像時にパターン露光を行った部分と同時に、ポジ感光体膜の堆積部を簡便かつ安価に除去することができる。

20

【0018】

また本発明の半導体デバイスの製造方法は、部分露光において、基板のオリフラ部に溜まったポジ感光体膜の堆積部に露光焦点を合わせてもよい。ポジ感光体の堆積部は、その他の平坦化されたポジ感光体膜(平坦部)と比較しても厚みが2倍程度厚い。そのため、部分露光において、基板のオリフラ部に溜まったポジ感光体の堆積部に露光焦点を合わせるにより、ポジ感光体膜を十分露光することができ、現像により完全にオリフラ部に溜まったポジ感光体を除去することができる。

【0019】

本発明の半導体デバイスの製造方法は、部分露光をマスクアライナーで行ってもよい。オリフラ部は直線状であり、特に複雑な形状を有していない。そのため、当該オリフラ部以外の部分を遮光したマスクアライナーを用いることで、非常に簡単にオリフラ部に溜まったポジ感光体を一度に露光することができる。

30

【0020】

本発明の半導体デバイスの製造方法は、部分露光をステッパーで行ってもよい。部分露光の前工程であるパターン露光工程は、ステッパーで行うことが一般的である。部分露光工程もステッパーを用いることで、工程ごとに装置を変更する必要が無く、生産効率を高くすることができる。またオリフラ部に部分露光する際には、遮光マスクが不要である。そのため、高価なマスクを必要とせず、安価にオリフラ部に溜まったポジ感光体を露光することができる。

【図面の簡単な説明】

40

【0021】

【図1】オリフラが形成された基板の平面模式図である。

【図2】ショットキーバリアダイオードの断面模式図を示す。

【図3】ポジ感光体膜塗布後の最もオリフラ側に形成されたショットキーバリアダイオードのオリフラ端部を拡大した断面模式図である。

【図4】基板の周囲をエッジリンスする工程を模式的に示した平面図である。

【図5】パターン露光工程を模式的に図示した模式図である。

【図6】ステッパーによる部分露光を模式的に示した図である。

【図7】マスクアライナーによる部分露光を模式的に示した図である。

【図8】実施例1の場合のオリフラ部の平面写真である。

50

【図 9】実施例 3 の場合のオリフラ部の平面写真である。

【図 10】比較例 1 の場合のオリフラ部の平面写真である。

【発明を実施するための形態】

【0022】

以下、本発明を適用した半導体デバイスの製造方法について、図を適宜参照しながら詳細に説明する。

なお、以下の説明で用いる図面は、本発明の特徴をわかりやすくするために便宜上特徴となる部分を拡大して示している場合があり、各構成要素の寸法比率などは実際とは異なっていることがある。また、以下の説明において例示される材料、寸法等は一例であって、本発明はそれらに限定されるものではなく、その要旨を変更しない範囲で適宜変更して実施することが可能である。

尚、前述の様にパッシベーション膜としては、 SiO_2 などの酸化膜や Si_3N_4 の様な窒化膜も用いられ、ポリイミドなどの有機物の膜と併用されることがある。以下の説明においては、 SiO_2 膜をパッシベーション膜の一つとして用いた構造を例示している。このパッシベーション膜のうち、有機物の膜ではない SiO_2 膜は、本発明で注目している有機物の膜であるポジ感光体膜と区別する。

【0023】

本発明の半導体デバイスの製造方法は、オリフラが形成された基板の上に複数の半導体デバイスを形成する工程と、前記半導体デバイスを覆うようにポジ感光体膜を形成する工程と、前記基板の周囲をエッジリンスする工程と、前記半導体デバイスのパッド電極上に形成されたポジ感光体膜をパターン露光する工程と、前記基板のオリフラ部に溜まったポジ感光体の堆積部を部分露光する工程と、前記ポジ感光体膜を現像、キュアする工程とを有する。また現像、キュア後の基板は、分断により各半導体デバイスが作製される。

【0024】

[半導体デバイス形成工程]

図 1 は、オリフラが形成された基板の平面模式図である。基板 1 は、その外周部にオリフラ（オリエンテーションフラット）1 a と称するへいたん直線部が設けられている。また第 2 オリフラ（インデックスフラット）1 b と称する直線部が設けられていてもよい。オリフラ 1 a は、結晶軸の方向が分かるように設けられている。また、第 2 オリフラ 1 b との位置関係により、基板 1 の結晶方位や表裏を判断することができる。

近年、シリコン基板では、ノッチと呼ばれる切欠き部を形成することも行われているが、 SiC 基板ではオリフラ 1 a が形成されているものが一般的である。

【0025】

この基板 1 上に複数の半導体デバイスを作製する。図 1 では、縦線 $1L_1$ と横線 $1L_2$ に囲まれた各領域に、半導体デバイスを作製し、縦線 $1L_1$ および横線 $1L_2$ に沿って、基板を分断することで複数の半導体デバイスを作製することができる。

ここで、半導体デバイスは特に限定されるものではなく、発光ダイオード素子、太陽電池素子、トランジスタ素子等を作製することができる。以下では、 SiC 基板上に形成されたショットキーバリアダイオード（SBD）を例に説明する。

【0026】

図 2 は、ショットキーバリアダイオードの断面模式図を示す。ショットキーバリアダイオード 10 は、基板 1 と、基板 1 の一面（表面）に形成された n 型 SiC エピタキシャル層 2 と、n 型 SiC エピタキシャル層 2 の表層に形成された複数の p 型不純物拡散領域 3 と、p 型不純物拡散領域 3 の面上に形成された複数の p 型オーミック電極 4 と、複数の p 型不純物拡散領域 3 及び p 型オーミック電極 4 を覆うように n 型 SiC エピタキシャル層 2 の面上に形成されたショットキー電極 5 と、ショットキー電極 5 の上に形成された表面パッド電極 6 を備える。また基板 1 の裏面には、n 型オーミック電極 7 と n 型オーミック電極 7 を覆うように形成された裏面パッド電極 8 が形成されている。

また p 型不純物拡散領域 3 は、p 型不純物のドーパ量（濃度）の違いによって、高濃度 p 型不純物拡散領域 3 a と、この高濃度 p 型不純物拡散領域 3 a を囲繞する低濃度 p 型不

10

20

30

40

50

純物拡散領域 3 b とから構成されている。

【 0 0 2 7 】

ショットキーバリアダイオード 1 0 は、以下の手順で作製する。

まず、基板 1 上に基板 1 の一面に C V D 法等を用いて n 型 S i C エピタキシャル層 2 をエピタキシャル成長させる。次に、n 型 S i C エピタキシャル層 2 の一部にイオン注入を行うことで、高濃度 p 型不純物拡散領域 3 a と、この高濃度 p 型不純物拡散領域 3 a を囲繞する低濃度 p 型不純物拡散領域 3 b とを形成する。このとき、所定の位置にのみイオン注入を行うのは、レジストパターンにより所定の形状が作製された酸化膜を介してイオン注入することで実現することができる。

次に、p 型不純物領域 3 の面上に複数の p 型オーミック電極 4 を並べて形成する。p 型オーミック電極 4 は、レジストパターン等を介してスパッタすることで、形成することができる。p 型オーミック電極 4 としては、T i、A l またはこれらの積層体等を用いることができる。

さらに、この複数の p 型オーミック電極 4 を覆うように、スパッタ法または蒸着法でショットキー電極 5 及び表面パッド電極 6 を積層する。このとき、レジストパターン等を用いて所定の領域のみに積層を行う。ショットキー電極 5 としては、例えば M o を用いることができ、表面パッド電極 6 としては、例えば N i、T i、A l 膜の積層体等を用いることができる。

n 型オーミック電極 7 は、p 型オーミック電極 4 を形成する前に形成することが一般的である。具体的には、基板 1 の裏面に、例えば、スパッタ法または蒸着法により N i 膜を形成し、熱処理を不活性ガス又は真空雰囲気中で行うことで形成することができる。

また、裏面パッド電極 8 は、後述するポジ感光体膜を形成した後に、スパッタ法により A g などからなる金属層を成膜することで形成することができる。

【 0 0 2 8 】

[S i O₂ 膜形成工程]

ポジ感光体膜に加えて、S i O₂ 膜のパッシベーション膜 1 1 を形成してもよい。S i O₂ 膜は、S i C エピタキシャル膜の表面に接するように、S i C エピタキシャル膜とポジ感光体膜の間に形成することができる。S i O₂ 膜は、耐湿性に優れるため、ポジ感光体膜と合わせて、パッシベーション効果をより高めることができる。

S i O₂ 膜は、公知のフォトリソ工程によるマスクの形成と C V D による S i O₂ 膜の成膜、マスクの除去により作成することができる。S i O₂ 膜は S i C エピタキシャル層の表面を覆う様にもうけられる。図 2 では、S i O₂ 膜の厚さは、p 型オーミック電極と表面パッド電極を合わせた厚さと同じ厚さの場合を示したが、これよりも薄くてもよく、また厚くして表面パッド電極の端の部分の一部被覆する形状としてもよい。

【 0 0 2 9 】

[ポジ感光体膜形成工程]

次に、半導体デバイス (ショットキーバリアダイオード) 1 0 を覆うようにポジ感光体膜 2 0 を形成する。

ポジ感光体膜 2 0 は、スピンコート等を用いて基板 1 上全面に塗布することができる。図 3 は、ポジ感光体膜塗布後の最もオリフラ側に形成されたショットキーバリアダイオードのオリフラ端部を拡大した断面模式図である。図示、右側がオリフラ 1 a 側である。基板 1 の基板 1 外周部には、表面張力によってポジ感光体が溜まる。中でも図 3 に示すように、オリフラ部 1 c は平面視で直線部が形成されているため、その他の円弧を有する外周部よりもポジ感光体膜 2 0 が基板 1 の外へ流れにくい。そのため、ポジ感光体が溜まり堆積部 2 0 b が形成されやすい。堆積部 2 0 b 以外の場所は、スピンコートによりほぼ平坦に形成されており、平坦部 2 0 a となる。

オリフラ部 1 c に形成された堆積部 2 0 b の厚さは、平坦部 2 0 a の 2 倍程度の厚さになる。たとえば、ポジ感光体膜の平坦部の厚さを 8 ~ 9 μ m で設計しスピンコートを行うと、基板 1 の外周端から 0 . 8 m m の幅でポジ感光体膜が溜まり、その頂部の高さが 1 6 ~ 1 8 μ m 程度となる。ポジ感光体膜の厚さは、4 ~ 1 2 μ m とすることができ、6 から

10

20

30

40

50

10 μmが好ましく、7~9 μmがさらに好ましい。

ここで、「オリフラ部」とはオリフラ部分の基板の外周端から数百μm幅を有する領域であって、ポジ感光体が溜まって堆積部が形成された領域を意味する。また、「堆積部」とは、基板中央部の膜厚に対して1.5倍以上の厚みとなる領域を意味する。

【0030】

ポジ感光体膜は、特に制限されるものではないが、ポリイミド、ポリベンゾオキサゾール等を用いたものを利用することができる。ポジポリイミド膜が、一般的であり容易に入手できることから好ましい。

【0031】

スピンコートの場合、粘度2000cP~4000cPの場合、2000rpm~2500rpmとすることが好ましい。当該範囲とすることで、外周部及びオリフラ部に溜まるポジ感光体の厚さを抑えることができる。

【0032】

またポジ感光体膜20を形成する前には、半導体デバイスが形成された基板1を脱水ベークすることが好ましい。これは、水分は半導体デバイスを劣化させる原因となるため、極力除去することが好ましいためである。特に、有機半導体層等は水分による劣化が顕著であるため、脱水ベークすることが好ましい。

脱水ベークを行うことで、半導体デバイス内部に残存する水分を除去することができ、さらに脱水ベーク後にポジ感光体膜20を形成することで、外部環境からの水分も遮断することができる。

【0033】

脱水ベークの条件は特に制限されるものではないが、100~200で30秒~5分行うことが好ましい。また130~170で30秒~2分行うことがより好ましい。これにより、有機層にダメージを与えずに水分を除去することができる。

【0034】

またポジ感光体膜20を塗布後に、わずかにベークすることが好ましい。ベークは、100~150で1秒~10秒の条件で行うことが好ましい。塗布後のポジ感光体膜20は流動性を有しているため、わずかにベークすることでその流動性を抑制することができ、後述する後半工程の制御性を高めることができる。

【0035】

[エッジリンス工程]

次に基板1の周囲をエッジリンスする。図4は、基板の周囲をエッジリンスする工程を模式的に示した平面図である。エッジリンスは、前述のポジ感光体膜20の塗布工程によって外周部に溜まったポジ感光体を除去するために行う。

図4に示すように、基板1の外周部にリンス液を吐出する吐出口30が備えられ、リンス液は、吐出口30から基板1の外周端から所定の幅に吐出される。リンス液が外周端から所定の幅に吐出された状態で基板1を回転させることで、基板1の外周端に溜まったポジ感光体を除去することができる。

ここで、「所定の幅」とはポジ感光体が溜まって膜厚が厚くなっている部分の幅をカバーできる幅であり、ポジ感光体膜の膜厚が基板中央部に対して1.5倍以上の厚みとなる場合を「ポジ感光体が溜まった状態」とする。

【0036】

このとき、オリフラ1aおよび第2オリフラ1bは基板1の外周端より内側に存在する。そのため、オリフラ1aのオリフラ部1cおよび第2オリフラ1bのオリフラ部1dに溜まったポジ感光体膜20を全て除去しようとする、オリフラ1aの中央部の基板端部からオリフラ部1c分だけ内側に入った領域に、リンス液が吐出されるようにする必要はある(第1オリフラの方が第2オリフラより内側に形成されることが一般的であるため)。このような構成で、基板1を回転させると、その他の領域(円弧の外周端部等)では除去する必要がないポジ感光体膜20まで除去することとなる。すなわち、本来使用することができる半導体デバイスが使用できなくなり、歩留りが下がってしまう。

10

20

30

40

50

【0037】

歩留りを維持するためには、外周端部から所定の幅にリンス液が吐出されるような構成とする必要がある。しかしながら、この場合オリフラ部1cにリンス液が届かず、オリフラ部1c上のポジ感光体膜20を除去することができない。そのため、本発明では当該部分のポリミド膜20を後述する部分露光工程を設けることで、簡易に除去することができる。

【0038】

リンス液は、ポジ感光体膜20を溶解するができれば特に限定されないが、シンナー等を用いることができる。

【0039】

〔プリベーク工程〕

塗布したポジ感光体膜は、パターン露光前の工程の前にプリベークする。プリベークの条件は、100～150の温度で5分～20分間行うことが好ましい。プリベークを行うことで、塗布後のポジ感光体が十分に固化される。また当該条件範囲内で行うことでポジ感光体中に残っている溶媒を蒸発させて膜を緻密にすることができる。

【0040】

〔パターン露光工程〕

次に、半導体デバイスのパッド電極上に形成されたポジ感光体膜をパターン露光する。半導体デバイス10のパッド電極（表面パッド電極）6上に形成されたポジ感光体膜20を除去することは、半導体デバイス10に配線を接続するために行われる。当該工程を行わないと、半導体デバイスとして機能しないため、必須の工程である。

図5は、パターン露光工程を模式的に図示した模式図である。図5に示すように、パッド電極（表面パッド電極）6上に形成されたポジ感光体膜20をパターン露光する。パターン露光は、遮光部が形成された露光マスクを用いて行うことができる。また基板1上に形成された複数の半導体デバイス10に対しては、ステッパーを用いて半導体デバイス10毎にショットすることで、基板1全面に渡って所定の領域をパターン露光することができる。このとき、露光焦点はポジ感光体膜の平坦部の基板1と反対側の面に合せている。遮光部は、一般にCr等が用いられる。

【0041】

またパターン露光工程では、各半導体デバイス間にあるスクライプライン上のポジ感光体膜20を同時に露光することが好ましい。スクライプラインは、図1における縦線1L₁と横線1L₂に対応する。当該部分にもパターン露光を行っておくことで、後述する現像工程でスクライプライン上のポジ感光体膜20を除去することができる。当該部分のポジ感光体膜を除去しておくことで、ダイシング時にダイシングブレードにダメージを与えることを抑制することができる。

【0042】

〔部分露光工程〕

次に、基板1のオリフラ部に溜まったポジ感光体の堆積部を部分露光する。部分露光は、マスクアライナーを用いてもよく、ステッパーでブランクマスクを用いてもよい。

【0043】

まず、ステッパーで行う場合について説明する。図6は、ステッパーによる部分露光を模式的に示した図である。光は、ブランクマスク40を介し、レンズ41で集光されて、基板1に照射される。この集光された光は、図4におけるオリフラ部1c、1dに照射される。そのため、オリフラ部1c、1dを部分的に露光することができる。

このとき、ステッパーを用いると、所定の領域毎にショットすることができるため、オリフラ部1c、1dのみを限定してショットすることができる。すなわち、高価な遮光マスクを必要とせず、安価にオリフラ部に溜まったポジ感光体膜を部分露光することができる。また部分露光の前の工程のパターン露光工程は、ステッパーで行うことが一般的なもので、部分露光工程もステッパーを用いることで、工程ごとに装置を変更する必要が無い。

10

20

30

40

50

さらに、パターン露光工程における露光マスクを除去するだけで、部分露光を行うことができるため、工程を簡略化することができる。

【0044】

次にマスクアライナーを用いる場合について説明する。図7は、マスクアライナーによる部分露光を模式的に示した図である。マスクアライナーは、レンズ等を用いないため、照射された光がダイレクトに基板1で露光される。そのため、遮光部51が形成された露光マスク50を用いると、その遮光部51が形成されていない部分のみ露光される。そのため、オリフラ部1c、1dにのみ露光されるように遮光部51を形成することで、部分露光を一度に行うことができる。オリフラ部1c、1dは直線状であり、特に複雑な形状を有していない。当該遮光部51の設計は非常に簡単にできる。そのため、マスクアライナーを用いることで、非常に簡単に一度にオリフラ部に溜まったポジ感光体を露光することができる。

10

【0045】

また部分露光は、基板1のオリフラ部1cに溜まったポジ感光体の堆積部20b(図3参照)に露光焦点を合わせることが好ましい。また堆積部20bの頂部20cに焦点を合わせることがより好ましい。堆積部20bは、その他の平坦部20aのポジ感光体膜と比較しても厚みが2倍程度厚い。そのため、焦点をパターン露光と同等の高さ(平坦部20aの基板1と反対側の表面)に合わせると、十分に堆積部20bのポジ感光体を露光することができない。基板1のオリフラ部1cに溜まった堆積部20bに露光焦点を合わせることにより、ポジ感光体膜20を十分露光することができ、現像により完全にオリフラ部1cに溜まったポジ感光体膜20を除去することができる。なお、ここで「頂部」とは、堆積部20bにおいて基板1から最も離れた位置を意味し、堆積部20bの頂部20cに平坦面が形成されている場合は、この平坦面のいずれの位置でもよい。

20

【0046】

[現像、キュア工程]

上記のように露光されたポジ感光体膜を現像、キュアする。現像を行うことで、ポジ感光体膜のパターン露光および部分露光で露光された部分を除去することができる。現像後は純水リンスすることが好ましい。また純水リンス後の半導体デバイスは、ブロー乾燥することがより好ましい。純水リンスすることで、現像液では流れ落ちなかった不純物を除去することができる。また、ブロー乾燥で水分を除去することで、キュア工程におけるポジ感光体膜の加熱を均一に行うことができる。

30

また現像後のポジ感光体膜をキュアすることで、完全にポジ感光体膜を硬化させる。当該工程により、外部環境からの半導体デバイスの影響を抑制することができる。

【0047】

現像、キュア工程は、通常のポジ感光体膜の現像、キュア条件と同一のものを用いることができる。例えば、現像液としてAZ300MF(Clariant社製)を用い、窒素雰囲気中で140 30分加熱後、350 60分加熱する等の処理を行うことができる。

【0048】

[ダイシング工程]

最後に、複数の半導体デバイスをダイシングにより各半導体デバイスを分断する。各半導体デバイスのダイシングは、一般に用いられる方法を用いることができ、ダイシングブレードを高速回転させながら、純水で冷却および切削屑の除去を行いながら行うことができる。

40

【0049】

本発明では、部分露光と現像によりオリフラ部1c上に溜まったポジ感光体を除去している。そのため、ダイシングブレードが摩耗によるダメージを受けることを抑制することができる。また、ダイシングブレードの摩耗が抑制されているため、ダイシング速度を速くすることができ、生産効率を高めることができる。

【0050】

50

以上、本発明の好ましい実施の形態について詳述したが、本発明は特定の実施の形態に限定されるものではなく、特許請求の範囲内に記載された本発明の要旨の範囲内において、種々の変形・変更が可能である。

【実施例】

【0051】

[実施例1]

4インチの基板上に、ショットキーダイオードの半導体デバイスを作製した。次に、このショットキーダイオードが作製された4インチ基板をホットプレートで150 1分間脱水ベークを行った。脱水ベークされた4インチ基板上に、ポジ感光体として東レ社製のポジポリイミドをスピンコートで塗布した。スピンコートの条件は、2200rpmで40秒回転した後に、3000rpmで1秒間回転した。このスピンコートによりポジポリイミド膜が形成された基板を、ホットプレートと120 5秒間加熱した後、エッジリンスを行った。

10

【0052】

エッジリンスは、4インチ基板の外周(円弧を有する部分)から0.8mmの幅にリンス液が吐出されるようにした。またリンス液は、東京応化工業株式会社製のグリコール系溶剤、製品名称「OK73シンナー」(成分はプロピレン・グリコール・モノ・メチル・エーテル70%、プロピレン・グリコール・モノ・メチル・エーテル・アセテート)を用いた。エッジリンス後の基板は、プリベークとしてホットプレートで120 10分間行った。

20

【0053】

次に、クロムで遮光部が形成されたマスクを用いてステッパーにより、表面パッド電極部をパターン露光した。パターン露光の条件は1ショットの積算露光量を750mJ/cm²とした。その後、ブランクマスクを用いてステッパーにより、基板のオリフラ部に堆積したポジポリイミド膜の堆積部のみを部分露光した。部分露光の条件は、1ショットの積算露光量を1499.5mJ/cm²とし5ショット行った。またフォーカスは、オリフラ部に溜まったポジポリイミドの頂部に焦点が当たるように、パターン露光時のフォーカスに対して-8μm(基板とレンズの間隔を8μm離す)とした。

【0054】

パターン露光および部分露光後の基板を現像液としてAZ300MF(Clariant社製)を用いて、現像した。現像液は3回かけ流し、その後純水リンスを行った。純水リンス後の基板は、窒素ブローを行った。最後に、ポジポリイミド膜を140 30分加熱後に、350 60分加熱しキュアした。

30

【0055】

[実施例2]

実施例2は、部分露光をマスクライナーで行った点のみが実施例1と異なる。このときの露光条件は、積算露光量7500mJ/cm²で一回のみの照射とした。

【0056】

[実施例3]

実施例3は、部分露光時に焦点位置を変更していない点の実施例1と異なる。すなわち、パターン露光工程の焦点と同一の焦点で部分露光工程を行った。

40

【0057】

[比較例1]

比較例1は、部分露光工程を行っていない点の実施例1と異なる。

【0058】

図8は、実施例1の場合のオリフラ部の平面写真であり、図9は、実施例3の場合のオリフラ部の平面写真であり、図10は、比較例1の場合のオリフラ部の平面写真である。図9および図10において、破線で囲まれた領域がオリフラ部のスクライプラインである。図8では、オリフラ部のポジポリイミドが完全に除去されていることがわかる。一方、図9では、スクライプライン上に一部ポジポリイミド膜が残差として残っているが、図1

50

0の比較例1の場合と比較すると、図10ではスクライブライン上のポジポリイミド膜の濃いライン状の残渣があり、ポジポリイミド膜が薄くなっていることがわかる。

なお、実施例2の場合は、実施例1の場合(図8)と同様の写真が得られた(図示略)

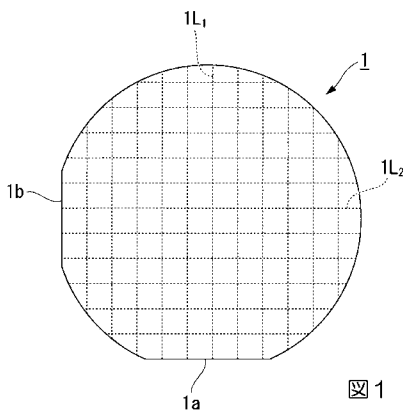
【符号の説明】

【0059】

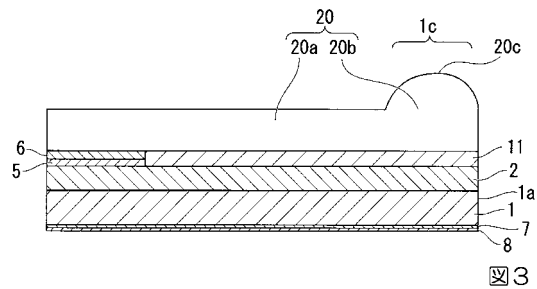
1...基板、1a...オリフラ、1b...第2オリフラ、1c、1d...オリフラ部、1L₁...縦線、1L₂...横線、2...n型SiCエピタキシャル層、3...p型不純物拡散領域、4...p型オーミック電極、5...ショットキー電極、6...表面パッド電極、7...n型オーミック電極、8...裏面パッド電極、10...半導体デバイス(ショットキーバリアダイオード)、20...ポジ感光体膜、11...SiO₂膜、20a...平坦部、20b...堆積部、20c...頂部、30...吐出口、40...ブランクマスク、41...レンズ、50...露光マスク、51...遮光マスク

10

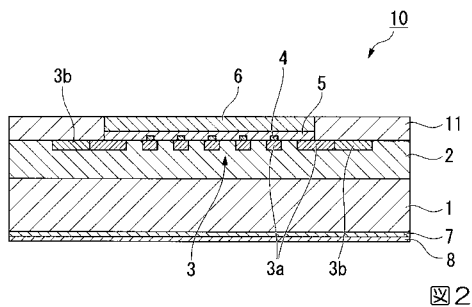
【図1】



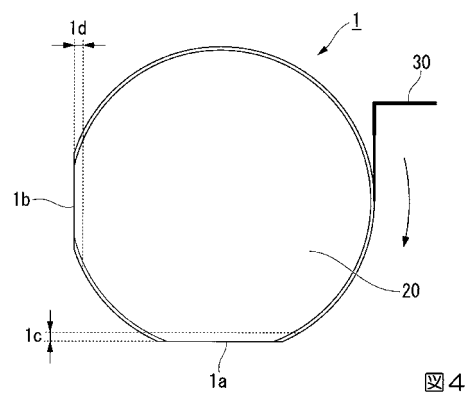
【図3】



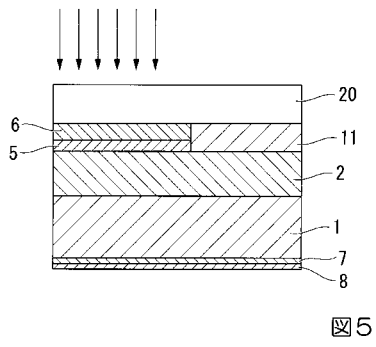
【図2】



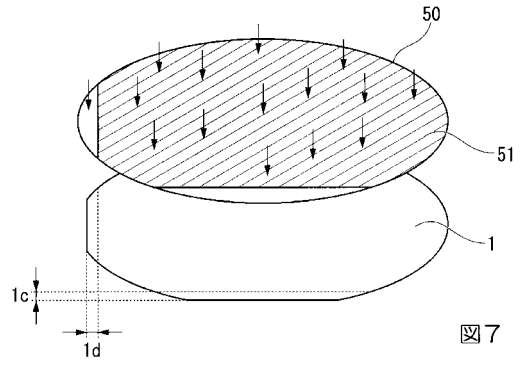
【図4】



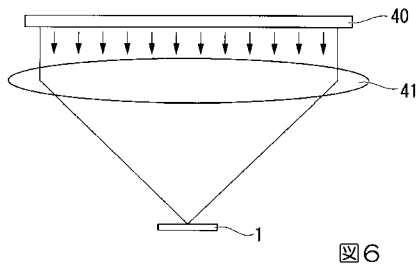
【 図 5 】



【 図 7 】



【 図 6 】



【 図 8 】



図8

【 図 9 】

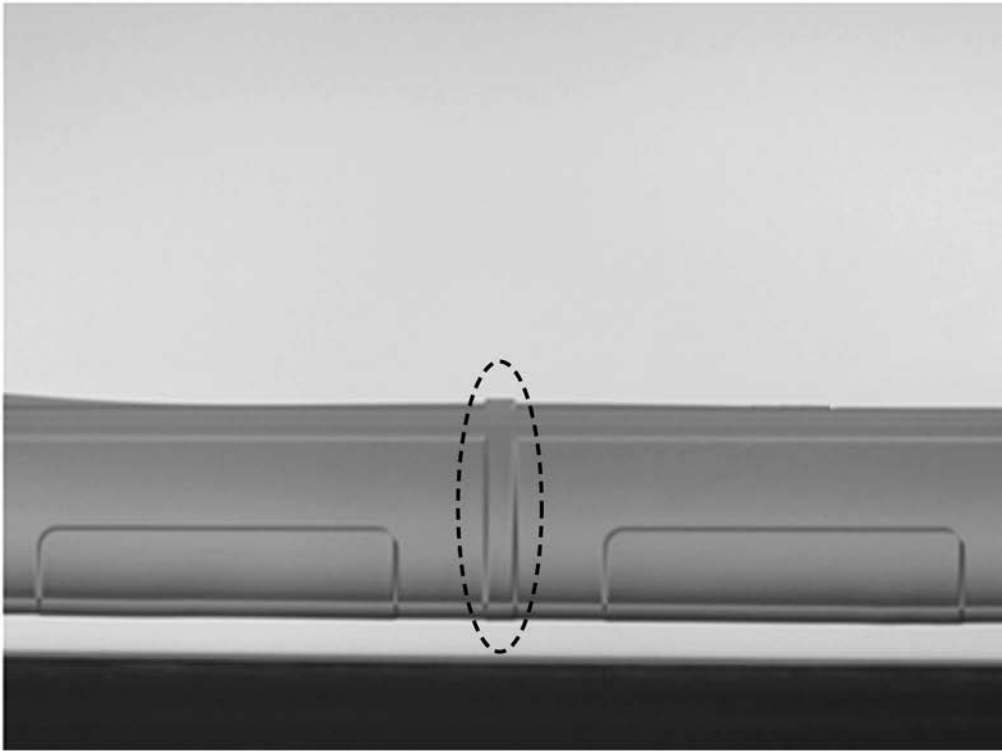


図 9

【 図 10 】

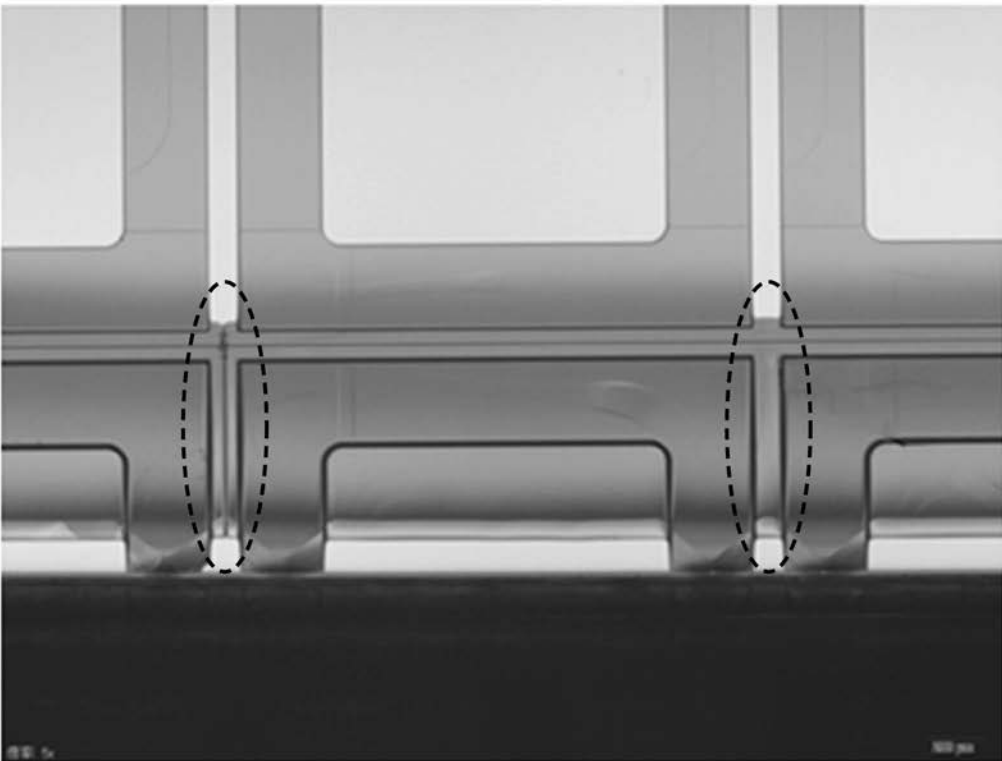


図 10

フロントページの続き

Fターム(参考) 5F043 AA37 BB25 DD08 DD13 EE07 EE08 GG10
5F146 MA04