



Patent tymczasowy dodatkowy
do patentu nr ———

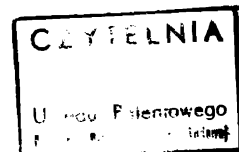
Int. Cl.⁴ G01R 13/32

Zgłoszono: 85 05 31 (P. 253759)

Pierwszeństwo ———

Zgłoszenie ogłoszono: 86 03 25

Opis patentowy opublikowano: 1987 03 31



Twórca wynalazku: Jacek Konarzewski

Uprawniony z patentu tymczasowego: Politechnika Łódzka,
Łódź (Polska)

Układ synchronizatora do oscylograficznego badania stanów przejściowych napięć i prądów w układach elektronicznych

Przedmiotem wynalazku jest układ synchronizatora do oscylograficznego badania stanów przejściowych napięć i prądów w układach elektronicznych sterowanych w sposób impulsowy, a zwłaszcza układów tyrystorowych.

Znane metody bezpośredniego oscylografowania stanów przejściowych w układach elektronicznych sterowanych impulsowo charakteryzują się niewielką dokładnością ustalenia momentu synchronizacji, co pociąga za sobą znaczne błędy, bądź uniemożliwia uzyskanie oscylogramu żadanego fragmentu badanego przebiegu przejściowego.

Podczas badania stanów przejściowych w elektronicznych układach sterowania impulsowo, na przykład w przypadku startu układu, skokowej zmiany obciążenia lub zmianach częstotliwości impulsowania, bardzo istotne jest dokładne zaobserwowanie zjawisk zachodzących w poszczególnych okresach przebiegów. Oscylogramy otrzymane z wykorzystaniem oscyloskopu pamiętającego pracującego w trybie wyzwalania wewnętrznego (wyzwalanie za pomocą przebiegu badanego) nie dają dokładnych wyników ze względu na trudność doboru i stabilizacji poziomu wyzwalania. Obserwacja przebiegów przejściowych jest szczególnie trudna w przypadku procesów niestacjonarnych, to jest gdy amplitudy przebiegów w poszczególnych okresach stanu nieustalonego zmieniają się w sposób niemonotoniczny.

Stosowane do badań stanów nieustalonych rejestratory cyfrowe i rejestratory z magnetycznym nośnikiem informacji, charakteryzują się znacznymi ograniczeniami ze względu na zakres rejestrowanych częstotliwości i poważny koszt aparatury.

Istota rozwiązania synchronizatora według wynalazku włączonego pomiędzy wejście synchronizacji zewnętrznej oscyloskopu a układ impulsyjnego sterowania badanego obiektu, charakteryzuje się tym, że zawiera blok cyfrowego z nastawnikiem cyfrowym połączony szeregowo z blokiem opóźnienia dodatkowego z nastawnikiem analogowym. Pomiędzy układ sterowania impulsowego a wejście bloku licznika cyfrowego jest włączony szeregowo układ formowania impulsów lub pomiędzy wyjście synchronizatora a wejście synchronizacji zewnętrznej oscyloskopu jest włączony układ formowania impulsów. Do wejścia licznika cyfrowego jest dołączony układ blokady elektronicznej.

W rozwiązaniu według wynalazku moment synchronizacji oscyloskopu wyznaczony jest przez nastawy licznika cyfrowego i czasu dodatkowego, co umożliwia obserwację na ekranie oscyloskopu wybranego okresu stanu przejściowego oraz wybranego fragmentu tego okresu z dokładnością ustalaną przez wybraną długość postawy czasu oscyloskopu. Zastosowany w synchronizatorze układ formowania impulsów wejściowych, albo układ formowania impulsów wyjściowych zapewniają standaryzację amplitudową impulsów wprowadzonych do synchronizatora oraz dopasowanie impulsów wyjściowych synchronizatora do wymagań wejścia synchronizacji zewnętrznej oscyloskopu, jak również odseparowanie galwaniczne układu impulsowego sterowania obiektu badanego od oscyloskopu.

Przedmiot wynalazku jest przedstawiony w przykładzie wykonania na rysunku, na którym fig. 1 przedstawia schemat blokowy układu pomiarowego z układem synchronizatora, a fig. 2 schemat blokowy synchronizatora.

Układ synchronizatora **SYNC** dołączony jest szeregowo między wybranym sygnałem w układzie sterownia impulsowego **USJ** obiektu badanego **OB** a wejściem synchronizacji zewnętrznej **WSZ** oscyloskopu pamiętającego **OSP**, którego kanały pomiarowe **A** i **B** odłączone są do obiektu badanego **OB**. Układ synchronizatora **SYNC** składa się z połączonych szeregowo bloku licznika cyfrowego **BLC**, z którym sprzężony jest nastawnik cyfrowy **NC** oraz bloku opóźnienia dodatkowego **BOD**, z którym sprzężony jest nastawnik analogowy **NA**. W układzie synchronizatora można zastosować wejściowe układy formowania impulsów **UFWE** w celu dopasowania obwodów wejściowych synchronizatora do różnych poziomów impulsów wejściowych oraz w celu separacji galwanicznej układu sterowania obiektem **USJ** i oscyloskopu **OSP**. Od strony wyjściowej synchronizatora mogą służyć temu celowi układy formowania impulsów wyjściowych **UFWY**. Na wyjściu bloku licznika cyfrowego **BLC** można zastosować układ blokady elektronicznej **BLOK**, który umożliwi realizację dodatkowych funkcji logicznych i uzależnień czasowych momentu synchronizacji oscyloskopu względem momentu zaburzenia w układzie obiektu badanego **OB**.

Układ synchronizatora może być wyposażony w elektroniczną blokadę impulsów wejściowych bloku licznika cyfrowego umożliwiającą współbieżną pracę kilku synchronizatorów lub realizację dodatkowych uzależnień czasowych pomiędzy impulsami sterującymi obiektem badanym a momentem synchronizacji oscyloskopu.

Działanie synchronizatora polega na opóźnieniu impulsu synchronizacji zewnętrznej oscyloskopu względem wybranego przebiegu impulsowego pochodzącego z układu sterowania impulsowego **USJ**. Impulsy wejściowe synchronizatora zliczane są w liczniku cyfrowym i po zliczeniu liczby impulsów zgodnej z nastawioną w nastawniku cyfrowym **NC**, blok licznika **BLC** zmienia stan logiczny swego wyjścia. Zmiana poziomu sygnału wyjściowego z bloku licznika **BLC** inicjuje pracę bloku opóźnienia dodatkowego **BOD**, który generuje na swym wyjściu impuls synchronizujący wyzwalanie oscyloskopu po czasie nastawionym za pomocą nastawnika analogowego **NA**. Sumaryczny czas opóźnienia impulsu synchronizacji oscyloskopu względem momentu pojawienia się impulsów wejściowych równy jest nastawionej w nastawniku cyfrowym **NC** liczbie okresów impulsowania plus czas odmierzony w bloku opóźnienia dodatkowego **BOD** zgodnie z nastawą analogową tego bloku.

Zastrzeżenia patentowe

1. Układ synchronizatora do oscylograficznego badania stanów przejściowych napięć i prądów w układach elektronicznych, a zwłaszcza w układach tyrystorowych, umieszczony pomiędzy wybranym sygnałem w układzie sterowania impulsowego obiektu badanego a wejściem synchronizacji zewnętrznej oscyloskopu, **znamienny tym**, że zawiera blok licznika cyfrowego (**BLC**) z nastawnikiem cyfrowym (**NC**), połączony szeregowo z blokiem opóźnienia dodatkowego (**BOD**) z nastawnikiem analogowym (**NA**).

2. Układ synchronizatora według zastrz. 1, **znamienny tym**, że pomiędzy układ sterowania impulsowego (**USJ**) a wejście bloku licznika cyfrowego (**BLC**) jest włączony szeregowo układ formowania impulsów (**UFWE**).

3. Układ synchronizatora według zastrz. 1, **znamienny tym**, że pomiędzy wejście synchronizatora (**SYNC**) a wejście synchronizacji zewnętrznej oscyloskopu (**OSP**) jest włączony układ formowania impulsów (**UFWY**).

4. Układ synchronizatora według zastrz. 1, **znamienny tym**, że na wejściu bloku licznika cyfrowego (BLC) zawiera układ blokady elektronicznej (BLOK).

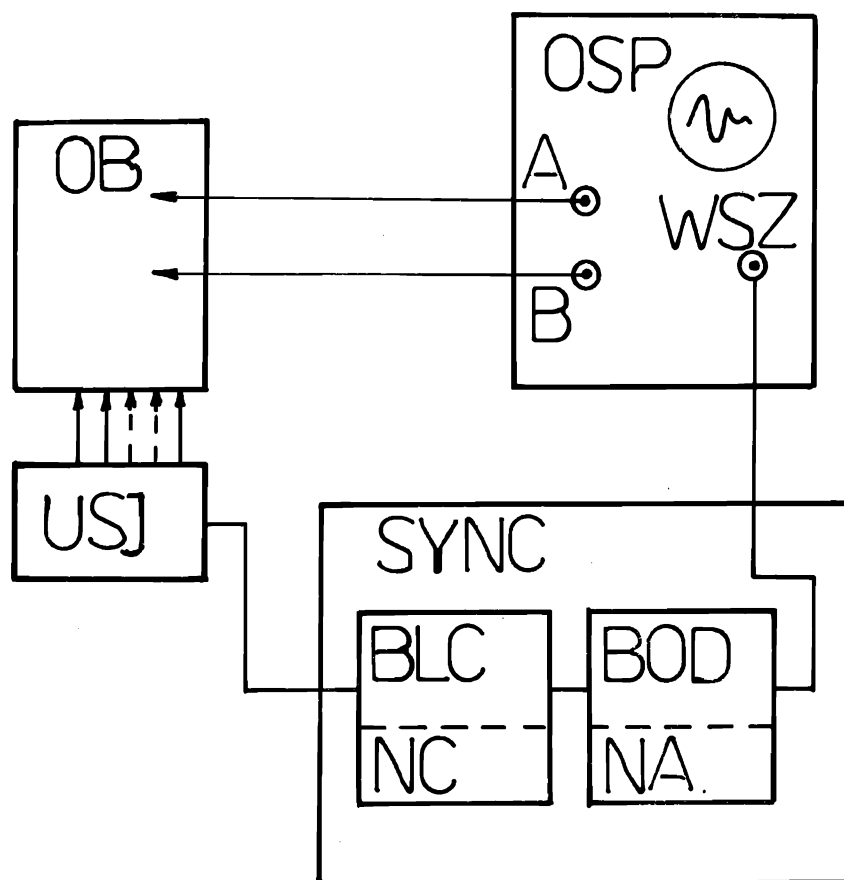


fig. 1

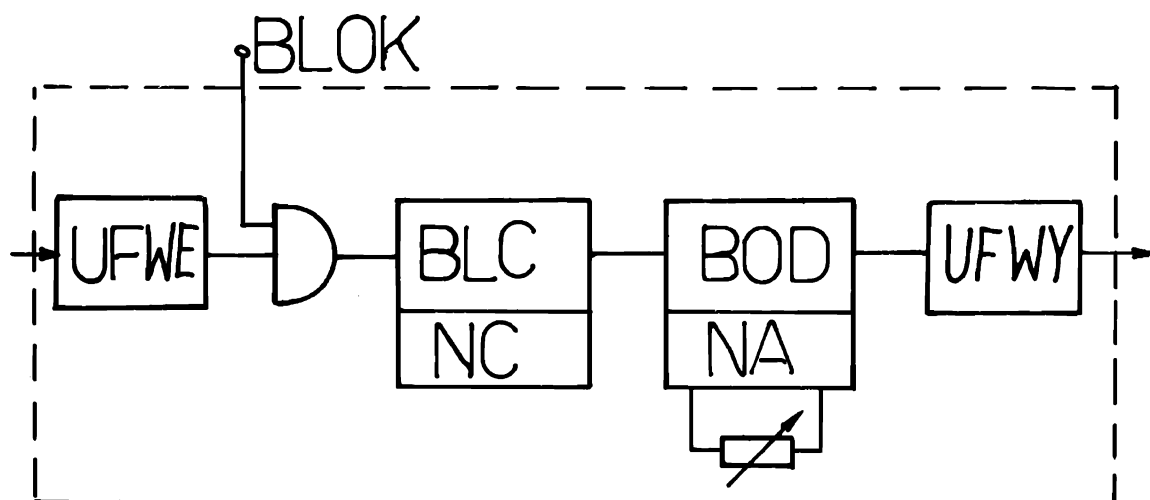


fig. 2