

POLSKA
RZECZPOSPOLITA
LUDOWA



URZĄD
PATENTOWY
PRL

OPIS PATENTOWY

86229

Patent dodatkowy
do patentu _____

Zgłoszono: 25.07.73 (P. 164304)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 01.08.74

Opis patentowy opublikowano: 30.12.1978

MKP G05f 1/58
H03K 5/15

Int. Cl.² G05F 1/58
H03K 5/01

CZYTELNIA

Urzędu Patentowego
Polskiej Rzeczypospolitej Ludowej

Twórcy wynalazku: Wiesław Martynow, Jerzy Sławiński, Leon Rozbicki,
Wojciech Mokrzycki, Andrzej Kościuk

Uprawniony z patentu : Wojskowa Akademia Techniczna im. Jarosława
Dąbrowskiego, Warszawa (Polska)

ST. RADZIŃSKI
A. Grabowski

Układ zasilacza impulsowego z ograniczeniem prądowym

Przedmiotem wynalazku jest układ zasilacza impulsowego z ograniczeniem prądowym do zasilania urządzeń informatyki i automatyki.

Znane układy zasilaczy impulsowych z ograniczeniem prądowym powszechnie stosowane ze względu na wysoką sprawność zbudowane są z elementów wykonawczych takich jak układ kluczący z diodą i indukcyjność w układzie szeregowym oraz elementów pomocniczych takich jak pojemność wyjściowa i dzielnik napięcia wyjściowego włączonych równolegle w obwód zasilacza impulsowego. Człon sterujący zasilacza impulsowego stanowi wzmacniacz z pętlą histerezy łączący wyjście z wejściem zasilacza impulsowego w układzie pętli sprzężenia zwrotnego. Ograniczenie prądowe w znanych zasilaczach impulsowych uzyskuje się poprzez otwieranie złącza tranzystora sygnałem z rezystora włączonego szeregowo w obwód prądowy zasilacza impulsowego.

Istotną wadą znanych układów zasilaczy impulsowych jest bezpośredni wpływ szeregowych rezystancji kondensatorów wyjściowych na stabilizację układu zasilacza. Częstotliwość pracy stosowanych zasilaczy jest przypadkowa i zależy od szeregowej rezystancji kondensatorów oraz pojemności i indukcyjności montażowych. Dużą niedogodnością stosowanych zasilaczy jest brak oddzielnych zacisków prądowych i napięciowych. Wspólne zaciski prądowe i napięciowe nie pozwalają na uwzględnienie spadku napięcia na przewodach doprowadzających napięcie stabilizowane do odbiornika. Zabezpieczenie prądowe znanych zasilaczy impulsowych powoduje duże straty mocy na rezystancji zabezpieczenia i nie pozwala na regulację progu ograniczenia. Manuel d'application CFL tome 2 — Regulateurs de Tension — str. 47.

Celem wynalazku jest opracowanie układu zasilacza impulsowego z ograniczeniem prądowym nie posiadającego powyższych wad i niedogodności.

Cel ten został osiągnięty przez opracowanie układu zasilacza impulsowego z ograniczeniem prądowym z szeregowo włączonym elementem kluczącym z diodą i indukcyjnością oraz pojemnością bocznikującą zaciski zasilacza i pętlą sprzężenia zwrotnego, który w pętli sprzężenia zwrotnego posiada różnicowy wzmacniacz uchybu najkorzystniej o dwu wejściach z których jedno połączone jest z dzielnikiem napięcia wyjściowego,

drugie z zaciskiem prądowym zasilacza impulsowego poprzez źródło napięcia odniesienia, natomiast wyjście różnicowego wzmacniacza uchybu połączone jest z wejściem wzmacniacza z histerezą, którego drugie wejście połączone jest z rezystancją szeregową, natomiast wyjście wzmacniacza z histerezą poprzez układ opóźniający lub bezpośrednio połączone jest z elementem kluczującym.

Układ według wynalazku jest wolny od wad i niedogodności znanych zasilaczy impulsowych z ograniczeniem prądowym.

Przedmiot wynalazku jest przedstawiony w przykładzie wykonania na rysunku, który przedstawia schemat funkcjonalny zasilacza impulsowego.

W zasilaczu według wynalazku za elementem kluczującym 4 włączona jest dioda D równolegle do źródła napięcia wejściowego U_{WE} następnie indukcyjność L szeregowo do zacisku wyjściowego zasilacza oraz pojemność C bocznikująca zaciski wyjściowe zasilacza impulsowego. Dzielnik napięcia wyjściowego β łączy jeden zacisk wyjściowy zasilacza z wejściem różnicowego wzmacniacza uchybu 1. Drugi zacisk wyjściowy zasilacza połączony jest poprzez źródło napięcia odniesienia u_1 z drugim wejściem różnicowego wzmacniacza uchybu 1, natomiast wyjście różnicowego wzmacniacza uchybu 1 połączone jest z jednym wejściem wzmacniacza z histerezą 2, drugie wejście tego wzmacniacza połączone jest z diodą D i rezystancją szeregową R łączącą diodę D z zaciskiem wyjściowym zasilacza. Wyjście wzmacniacza z histerezą 2 poprzez układ opóźniający 3 połączone jest z elementem kluczującym 4.

Wzmocniona różnica między napięciem odniesienia u_1 i napięciem sprzężenia zwrotnego u_β z dzielnika wyjściowego β podawana jest na wejście wzmacniacza z histerezą 2 na drugie wejście wzmacniacza z histerezą 2 podawany jest spadek napięcia u_2 wywołany przepływem prądu obciążenia przez rezystancję szeregową R . Napięcie wyjściowe wzmacniacza z histerezą 2 steruje elementem kluczującym 4 poprzez układ opóźniający 3, który wprowadza inercję do wzmacniacza z histerezą 2 i czyni go nieczułym na szpilki wywołane komutacją kluczy elementu kluczującego 4.

W przypadku mniej ostrych wymagań ra parametry wyjściowe zasilacza układ według wynalazku pracuje zadowalająco bez układu opóźniającego 3.

Współczynnik stabilizacji zasilacza według wynalazku jest określony przez współczynnik wzmocnienia różnicowego wzmacniacza uchybu 1 oraz można go dowolnie powiększać regulując współczynnik wzmocnienia tego wzmacniacza. Ograniczenie napięcia wyjściowego różnicowego wzmacniacza uchybu 1 pozwala na ograniczenie na dowolnym poziomie prądu obciążenia układu zasilacza impulsowego.

Zastrzeżenie patentowe

Układ zasilacza impulsowego z ograniczeniem prądowym z szeregowo włączonym elementem kluczującym z diodą i indukcyjnością oraz pojemnością bocznikującą zaciski wyjściowe zasilacza i pętlą sprzężenia zwrotnego, z n a m i e n n y t y m, że w pętli sprzężenia zwrotnego posiada różnicowy wzmacniacz uchybu (1) najkorzystniej o dwu wejściach, z których jedno połączone jest z dzielnikiem napięcia wyjściowego (β), drugie z zaciskiem prądowym zasilacza impulsowego poprzez źródło napięcia odniesienia (u_2), natomiast wyjście różnicowego wzmacniacza uchybu (1) połączone jest z wejściem wzmacniacza z histerezą (2), którego drugie wejście połączone jest z rezystancją szeregową (R), natomiast wyjście wzmacniacza z histerezą (2) poprzez układ opóźniający (3) lub bezpośrednio połączone jest z elementem kluczującym (4).

