

發明專利說明書 200301973

(填寫本書件時請先行詳閱申請書後之申請須知，作※記號部分請勿填寫)

※申請案號：92100257 ※IPC分類：H01L 33/00※申請日期：92年01月07日

壹、發明名稱：

(中文) 半導體發光元件及其製造方法(英文) 半導體發光素子及びその製造方法貳、發明人(共4人)發明人 1姓 名：(中文) 吉武春二(英文) 吉武春二住居所地址：(中文) 日本國神奈川縣川崎市宮前區平一—一—三五—一〇五

(英文)

參、申請人(共1人)申請人 1姓名或名稱：(中文) 東芝股份有限公司(英文) 株式会社東芝住居所地址：(中文) 日本國東京都港區芝浦一丁目一番一號

(或營業所) (英文)

國 籍：(中文) 日本 (英文) JAPAN代 表 人：(中文) 1.岡村正

(英文)

發明人 2

姓名：(中文) 高橋幸一
(英文) 高橋幸一
住居所地址：(中文) 日本國神奈川縣横浜市金沢區釜利谷南二一
一一二 二〇二
(英文)

發明人 3

姓名：(中文) 布谷伸仁
(英文) 布谷伸仁
住居所地址：(中文) 日本國福岡縣北九州市小倉北區金田一一一
一九一六〇九
(英文)

發明人 4

姓名：(中文) 大橋健一
(英文) 大橋健一
住居所地址：(中文) 日本國神奈川縣川崎市多摩區菅馬場二一二
七一一二-B 三〇三
(英文)

(1)

玖、發明說明

【發明所屬之技術領域】

本發明有關於發光二極體（LED）或半導體雷射等之半導體發光元件，特別是有關於設法使光取出面予以粗面化之半導體發光元件以及其製造方法。

【先前技術】

以往，高暉度之發光二極體係，在於半導體基板上，形成由雙異質構造等所成之發光部而在於上面形成電流擴散層所構成。以樹脂來封裝此發光二極體時，電流擴散層之上部係採用了保護元件用之透明樹脂層所包覆之構造。

在此構造中，電流擴散層（屈折率：3.1~3.5）與透明樹脂層（屈折率：1.5程度）之間之臨界角乃25~29度程度，如果入射角大於此時即發生光之全反射，放出於發光元件外部之光之或然率（確率）係顯著地降低，因此實際上發生之光之取出效率只有20%程度係其現狀。

再者，雖然爲了提高光之取出效率而亦有使電流擴散層之表面粗面化之方法。惟通常半導體基板之主面係（100）面，或（100）±數度OFF之面，而成長於此上面之各半導體層之表面亦是（100）面或（100）±數度OFF之面，因此將（100）面或（100）±數度OFF之面予以粗面化乃很困難。

如上所述，先前技術中，以樹脂所包封之發光二極體中，在該包含發光層之多層半導體膜之最上層與透明樹脂

(2)

層之境界中具有，從斜方向入射於該界面之光會全反射由而光之取出效率會降低之問題。而此問題並不是只限於發光二極體之問題，在於面發光型之半導體雷射亦具有同樣之問題。

【發明內容】

(發明之概說)

本發明之半導體發光元件乃，具備：

基板、

以及疊層於上述基板上之含有發光層之多層之半導體膜所成，而從與基板側之相反側之面，取出光之多層之半導體膜。

在於上述多層半導體膜之光取出部形成有，具有由(111)面或由(111)面附近之面，所成之光取出面之圖樣，而在於該光取出面形成有凹凸者。

(發明之詳細之說明)

下面以圖示之實施形態說明本發明之詳細情形。

【實施方式】

(第1實施形態)

第1圖表示有關本發明之第1實施形態之綠色LED之元件構造之斷面圖。

第1圖之綠色LED係由依序疊層於面方位(100)面

(3)

之 n 型 GaAs 基板 10 之上面之，n 型 GaAs 緩衝層 11、n 型 $\text{In}_{0.5}\text{Al}_{0.5}\text{Al}_{0.5}$ p 包覆層 14，p 型 $\text{Ga}_{0.5}\text{Al}_{0.5}\text{As}$ 層（第 1 電流擴散層）15、p 型 GaAs 蝕刻停止層 16、p 型 $\text{Ga}_{0.5}\text{Al}_{0.5}\text{As}$ 層（第 2 電流擴散層）17、n 型 GaAs 冠層（不圖示）所構成。這些疊層係藉由外延成長所形成。在於第 2 電流擴散層 17 之表面，條狀地形成 V 溝，由而該表面成爲（111）面。

又，第 2 電流擴散層 17 係在於元件中央部被圓形狀地去除，在此部份形成 p 型電極 21。於基板 10 之背面側形成 n 型電極 22。

參照第 2A~2C 圖說明第 1 圖之 LED 之製程。

首先如第 2A 圖所示，在於面方位爲（100）面，且厚度 $250\ \mu\text{m}$ 之 n 型 GaAs 基板 10 之上面，使用 V 屬元素之原料氣體而使用 AsH_3 ，以 MOCVD 法外延成長 $0.5\ \mu\text{m}$ 厚之 n 型 GaAs 緩衝層 11。接著，做爲 V 屬元素之原料氣體使用 PH_3 ，以 MOCVD 法，外延成長 $0.6\ \mu\text{m}$ 厚之 n 型 $\text{In}_{0.5}\text{Al}_{0.5}$ p 包覆層 12、 $1.0\ \mu\text{m}$ 厚之未摻雜 InGaAl p 活性層 13、 $1.0\ \mu\text{m}$ 厚之 p 型 $\text{In}_{0.5}\text{Al}_{0.5}$ p 包覆層 14。

而此後，做爲 V 屬元素之原料氣體使用 AsH_3 藉 MOCVD 法外延成長 $1.0\ \mu\text{m}$ 厚之 p 型 $\text{Ga}_{0.5}\text{Al}_{0.5}\text{As}$ 層（第 1 電流擴散層）15。 $0.01\ \mu\text{m}$ 厚之 p 型 GaAs 蝕刻停止層 16， $5.0\ \mu\text{m}$ 厚之 p 型 $\text{Ga}_{0.5}\text{Al}_{0.5}\text{As}$ 層（第 2 電流擴散層）17， $0.1\ \mu\text{m}$ 厚之 n 型 GaAs 冠層 18。

從緩衝層 11 到冠層 18 爲止之各外延層係在同一批地

(4)

使之外延成長。由於基板 10 之表面為 (100) 面，所以成長於該上之各層 11~18 之表面全部成為 (100) 面。

接著，使用具有刃端角 70 度之刀刃裝置而如第 2B 圖所示，對於由層 11~18 所成之疊層，使之其表面露出 (111) 面地刮深度 $5\ \mu\text{m}$ ，間隔 $5.8\ \mu\text{m}$ 。由而第 2 電流擴散層 17 成為斷面三角形狀之線及空間 (line and space) 圖樣，在於元子表面係露出第 2 電流擴散層 17 之 (111) 面，此露出之 (111) 面即成為光取出面。

接著，在於 50°C 之加熱環境下之 HCl 處理而由第 2C 圖所示，在於第 2 電流擴散層 17 之 (111) 面上形成亞微米規格之凹凸。實驗例中該微小凹凸之高度及節距係振盪波長以下之極短者。

接著，使用抗蝕罩，蝕刻電極形成預定部之冠層 18 部份及第 2 電流擴散層 17 之一部份，而後在於以蝕刻除去之部份上，以蒸鍍形成做為上部電極之 p 型電極 21 (含有 Zn 之 Au)。並且從背面研磨 GaAs 基板 10 使之成為 $100\ \mu\text{m}$ 厚度。接著在於 GaAs 基板 10 背面形成 n 側電極 22 (含有 Ge 之 Au)，由而獲得上述第 1 圖所示之構造。

接著，做為熱處理，在於 Ar 環境中，實施 450°C ，15 分鐘之處理，接著對於基板 10 換言之對於晶圓實施畫分使之成為晶片之形態，並且實施電線連結處理之後予以樹脂封閉。

如上所述，在於第 2 電流擴散層 17 施予刀刃加工使

(5)

之露出 (111) 面，在此 (111) 面施予凹凸加工而可以有效地實施表面之粗面化，實施例係此凹凸之高度及節距係比發光波長為短者。

其結果，如第 3 圖所示，光取出效率乃從以往之約 20% 提高到約 50%。如上所述不改變基本的裝置構造之下，這種地大幅度上昇光取出效率乃對於 LDE 係非常大之效果。

按值得一提者，做為在於光取出面形成 (111) 面之方法並不限於本實施例之刀刃加工。RIE 亦可能。例如如第 4A 圖所示，在於面方位為 (100) 面之第 2 電流擴散層 17 之表面條狀地形成複數條之抗蝕罩 41，接著使用含有 Cl_2 之氣體實施推拔 RIE，由而將第 2 電流擴散層 17 形成為複數條之條狀。此時如第 4B 圖所示，在於第 2 電流擴散層 17 之條之側面會形成具有 (111) 面之圖樣。此後施予 HCl 處理由而如第 4C 圖所示，在於 (111) 面形成微小凹凸。

形成於表面之面不限於恰好 (111) 面，稍與 (111) 偏差也可以獲得同樣之效果。依本發明人等之實施。從 (111) 面之 ± 20 度之面也確認具有同樣之效果。

再者，為了形成振盪波長以下之凹凸之處理不限於 HCl 處理，只要能使 (111) 面粗面化者就可以。可以利用鹵素系之氣體之蝕刻，或濕式蝕刻亦可以。

又凹凸之形狀係例如第 5A~5F 圖所示其中之任何一形狀均可。本例中第 5A 圖係 WEB 罩施予 RIE 之例，第

(6)

5B 圖係 EB 罩而施予濕式蝕刻之例。第 5C 圖～第 5F 圖係未使用罩而實施濕式蝕刻之例子。

如上所述，依本實施形態時在於多層半導體構造之實質的最上層之第 2 電流擴散層 17 形成 (111) 面，將它施予 HCl 處理使之粗面化而在於光取出面可形成微小凹凸。由而可以防止在於第 2 電流擴散層 17 與封閉用之透明樹脂之境界之光之全反射之影響而光取出效率之降低，而達成光取出效率之提高。

再者，電流擴散層 17 之露出 (111) 面係藉由刀刃加工或 RIE 之手法來實施。所以對於電流擴散層 17 之成長時之表面之面方位不會有任何之制限。換言之電流擴散層 17 之成長時之表面之面方位係任意之面方位均可以。所以不受基板 10 之面方位所左右地，如此實施例，可以適用於通常使用之 (100) 基板也。

(第 2 之實施形態)

第 6 圖表示有關本發明之第 2 實施形態之綠色 LED 之元件構造之斷面圖。

本實施形態乃使用 n 成長層，p 成長層與第 1 實施形態者相反者，基本的構成係與第 1 圖之實施形態同樣。

由依序疊層於 p 型 GaAs 基板 50 之上面之 0.5 μm 厚之 p 型 GaAs 緩衝層 51，0.6 μm 厚之 p 型 $\text{In}_{0.5}\text{Al}_{0.5}$ p 包覆層 52，1.0 μm 厚之未滲雜 InGaAlP 活性層 53，1.0 μm 厚之 n 型 $\text{In}_{0.5}\text{Al}_{0.5}$ p 包覆層 54，1.0 μm 厚之 n 型

(7)

$\text{Ga}_{0.5}\text{Al}_{0.5}$ p 層 (第 1 電流擴散層) 55, $0.01 \mu\text{m}$ 之 n 型 GaAs 蝕刻停止層 56, $5.0 \mu\text{m}$ 之 n 型 $\text{Ga}_{0.5}\text{Al}_{0.5}\text{As}$ 層 (第 2 電流擴散層) 57, $0.1 \mu\text{m}$ 之 p 型 GaAs 冠層 (不圖示) 所成。這些疊層係藉 MOCVD 法由外延成長所形成。

對於第 2 電流擴散層 17 之表面藉刀刃裝置或推拔 RIE 而條狀地形成 V 溝, 由而在其表面成爲 (111) 面。在此 (111) 面藉 HCl 處理施予凹凸加工。

又, 第 2 電流擴散層 57 係在於元件中央部除其一部份, 在此部份形成 n 側之電極 61。基板 50 之背面側形成有 p 側之電極 62。

在此實施例上, 亦與第 1 實施形態同樣, 露出第 2 電流擴散層 57 之 (111) 面, 且在於 (111) 面施予凹凸, 由而提高對於封裝用之透明樹脂層之光之入射或然率。而可以獲得與第 1 之實施形態之同樣之效果。

下面說明第 6 圖之 LED 之製程。

首先, 面方位爲 (100) 面, 且厚度爲 $250 \mu\text{m}$ 之 p 型 GaAs 基板 50 上, 使用 AsH_3 做爲 V 屬元素之原料氣體, 藉 MOCVD 法外延成長 $0.5 \mu\text{m}$ 厚之 p 型 GaAs 緩衝層 51。接著, 使用 PH_3 做爲 V 屬元素之原料氣體, 藉 MOCVD 法外延成長 $0.6 \mu\text{m}$ 厚之 p 型 $\text{In}_{0.5}\text{Al}_{0.5}$ p 包覆層 52, $1.0 \mu\text{m}$ 厚之未滲雜 InGaAl p 活性層 53, $1.0 \mu\text{m}$ 厚之 n 型 $\text{In}_{0.5}\text{Al}_{0.5}$ p 包覆層 54。

而後, 使用 AsH_3 爲 V 屬元素之原料氣體, 藉 MOCVD 法外延成長, $1.0 \mu\text{m}$ 厚之 n 型 $\text{Ga}_{0.5}\text{Al}_{0.5}\text{As}$ 層 (

(8)

第 1 電流擴散層) 55, $0.01 \mu\text{m}$ 厚之 n 型 GaAs 蝕刻停止層 56, $5.0 \mu\text{m}$ 厚之 n 型 $\text{Ga}_{0.5}\text{Al}_{0.5}\text{As}$ 層 (第 2 電流擴散層) 57, $0.1 \mu\text{m}$ 厚之 p 型 GaAs 冠層 (不圖示)。

從緩衝層 51 到冠層 58 之各外延層係在於同一批使之外延成長, 由於基板 50 之表面為 (100) 面, 所以成長於其上面之各層 51~58 之表面係全部成為 (100) 面。

接著, 使用具有刀刃端角 70 度之刀刃裝置, 將由層 51~58 所成之疊層構造刀刃加工成, 使 (111) 面露出於元件表面地刮深度 $5 \mu\text{m}$, 間隔 $5.8 \mu\text{m}$ 。由而第 2 電流擴散層 57 成為斷面三角形狀之線及空間之圖樣。在於元件表面會露出第 2 電流擴散層 57 之 (111) 面, 而此露出之 (111) 面成為光取出面。

接著, 於 50°C 之加熱環境下之 HCl 處理, 在於第 2 電流擴散層 57 之 (111) 面上形成亞微米之規格之凹凸。實施例中, 此微小凹凸之高度及節距係振盪波長以下之極為短者。

接著, 使用抗蝕罩, 而以溶劑法去除電極形成預定部之冠層 58 之一部份及第 2 電流擴散層 57 之一部份。而後在該以蝕刻所去除之部份上, 以蒸鍍法形成做為上部電極之 n 側電極 61 (含 Ge 之 Au)。並且從背面研磨 GaAs 基板 50, 使之成為 $100 \mu\text{m}$ 厚, 接著在於 GaAs 基板 10 背面形成 p 側電極 62 (含 Zn 之 Au), 由而可以獲得上述第 6 圖所示之構造。

接著, 做為熱處理, 在於 Ar 環境中, 實施 450°C 15

(9)

分鐘之處理。接著，對於基板 50，換言之對於晶圓實施分劃做成晶片之形態，接著實施線之連接處理之後，施予樹脂包封。

(第 3 實施形態)

第 7 圖表示有關於本發明之第 3 實施形態之面發光雷射之元件構造之斷面圖。

首先，在於 $250\ \mu\text{m}$ 厚之 n 型 GaAs 基板 70 之上面，外延成長 $0.5\ \mu\text{m}$ 厚之由 n-In_{0.5}Al_{0.5}p / n-GaAs 之疊層構造所成之第 1 之 DBR 反射層 78。接著，外延成長 $0.6\ \mu\text{m}$ 厚之 n 型 In_{0.5}Al_{0.5}p 包覆層 72，未滲雜之 In_{0.5}(Ga_{0.55}Al_{0.45})_{0.5}p / In_{0.5}Ga_{0.5}p 之 MQW 活性層 73，以及 $0.6\ \mu\text{m}$ 厚之 p 型 In_{0.5}Al_{0.5}p 包覆層 74 由而形成雙異質構造部。接著，使由 p-In_{0.5}Al_{0.5}p / p-GaAs 之疊層構造之第 2DBR 反射層 79 外延成長，接著，使 $1.0\ \mu\text{m}$ 厚之 p 型 In_{0.5}Al_{0.5}p 層 (第 1 電流擴散層) 75， $0.01\ \mu\text{m}$ 之 p 型 GaAs 層 76， $5.0\ \mu\text{m}$ 之 p 型 In_{0.5}Al_{0.5}p 層 (第 2 電流擴散層) 77， $0.1\ \mu\text{m}$ 之 n 型 GaAs 冠層 (不圖示) 外延成長。

本例中，從緩衝層 71 到冠層 (不圖示) 為止之外延膜係採用 MOCVD 法而在於同一批使之成長。又使用之氣體之種類及壓力係採各層之能良好地成長之條件。

接著，使用具有刀刃端角 70 度之刀刃裝置，與第 1 實施形態，第 2 實施形態同樣地，將該由層 71 乃至包覆

(10)

層（不圖示）所成之疊層構造以刀刃加工成，於元件表面露出（111）面地刮深度 $5\ \mu\text{m}$ ，間隔 $5.8\ \mu\text{m}$ 。於是第 2 電流擴散層 77 成爲斷面三角形狀之線及空間圖樣，而在於元件表面露出第 2 電流擴散層 77 之（111）面，而此露出之（111）面成爲光取出面。

接著，由在於 50°C 之加熱環境下之 HCl 處理，與第 1 實施形態，第 2 實施形態同樣地，在於第 2 電流擴散層 77 之（111）面上，形成亞微米規格之凹凸。

接著實施抗蝕劑圖樣形成之後，使用所形成之抗蝕圖樣（不圖示）爲罩，從第 2 電流擴散層 77 到 n 型包覆層 72 施予蝕刻，實施形成雷射隆起線（laser Ridge）。接著，推疊 $0.5\ \mu\text{m}$ 厚之絕緣膜（ SiO_2 ）81。接著重新形成抗蝕劑圖樣（不圖示），使用所形成之抗蝕圖樣爲罩，蝕刻電極部之絕緣膜 81 及冠層以及第 2 電流擴散層 77。接著蒸鍍 p 側電極層 83（含 Zn 之 Au），接著重新形成抗蝕劑圖樣（不圖示）使用所形成之抗蝕劑圖樣爲罩，以蝕刻而將蒸鍍之 p 側電極層 83 予以蝕刻實施圖樣形成，而形成 p 側電極（上部電極 83）。接著從其背面研磨基板 70 使之成爲 $100\ \mu\text{m}$ 厚，而後，在於基板 70 之背面形成 n 側電極 85（含 Ge 之 Au）。

接著，在於 Ar 環境中，實施 450°C 、15 分鐘之熱處理，接著對於晶圓施予分割做成晶片之形態，並且實施引線連接處理之後，施予樹脂封裝。

如上述地構成之面發光雷射乃，在該光取出面形成（

(11)

111) 面。

進一步在此 (111) 面施予 HCl 處理，就很容易形成微小之凹凸。所以與第 1 實施形態及第 2 實施形態同樣地可以達成提高光取出效率。本實施形態之雷射 (激光) 係紅色發光，惟對於紅色以外之半導體雷射也證實上述之效果。

按做為在於光取出面形成 (111) 面之方法，並不限於本實施例之刀刃加工。RIE 亦可行。例如面方位為 (100) 面之第 2 電流擴散層 77 之表面，條狀地形成複數條之抗蝕罩，接著使用含有 Cl₂ 之氣體實施推拔 RIE，由而將第 2 電流擴散層 77 形成為複數條之條狀。此時，如第 8 圖所示，第 2 電流擴散層 77 側面將形成具有 (111) 面之圖樣，而後施予 HCl 處理，由而在於 (111) 面形成微小凹凸。

形成於表面之面並不一定恰好為 (111) 面。從 (111) 面稍有偏差也可獲得同樣之效果。

依本發明人之實驗，從 (111) 面之 ± 20 度之面也證實具有同樣之效果。

又形成上述凹凸用之處理不侷限於 HCl 處理，只要能使 (111) 面粗面化就可以。可以使用鹵素系之氣體之乾式蝕刻或濕式蝕刻。又凹凸之形狀乃例如第 5A 圖 ~ 第 5F 圖所示之其中之一之任何形狀。

(第 4 之實施形態)

(12)

第 8 圖係表示有關本發明之第 4 實施形態之面發光雷射之元件構造之斷面圖。

本實施形態係使 n 成長層、p 成長層使之與第 3 之實施形態相反者，基本的構成即與第 7 圖之實施形態相同。

首先在於 250 μ m 厚之 p 型 GaAs 基板 90 之上面，外延成長 0.5 μ m 厚之 p 型 GaAs 緩衝層 91。而在其上面外延成長由 p-In_{0.5}Al_{0.5} p / p-GaAs 之疊層構造所成之第 1 之 DBR 反射層 98。接著，外延成長 0.6 μ m 厚之 p 型 In_{0.5}Al_{0.5} p 包覆層 92，不滲雜之 In_{0.5}(Ga_{0.55}Al_{0.45})_{0.5} p / In_{0.5}Ga_{0.5} p 之 MQW 活性層，又 0.6 μ m 厚之 n 型 In_{0.5}Al_{0.5} p 包覆層 94，由而外延成長雙異質構造部。接著，外延成長由 n-In_{0.5}Al_{0.5} p / n-GaAs 之疊層構造之第 2 之 DBR 反射層 99。接著外延成長 1.0 μ m 厚之 n 型 In_{0.5}Al_{0.5} p 層（第 1 電流擴散層）95，0.01 μ m 之 n 型 GaAs 層 96，5.0 μ m 之 n 型 In_{0.5}Al_{0.5} p 層（第 2 電流擴散層）97，0.1 μ m 之 p 型 GaAs 冠層（不圖示）。

這些疊層乃藉 MOCVD 法以外延成長所形成。

與第 3 實施形態同樣地，藉刀刃裝置或推拔 RIE 在於第 2 電流擴散層 97 之表面形成條狀之 V 型溝，由而該表面成爲 (111) 面。在此 (111) 面藉 HCl 處理施予凹凸加工。

又與第 3 實施形態同樣，形成絕緣膜 101（對應於第 4 實施形態之絕緣膜 81 之絕緣膜），上部電極 103 及基板背面電極 105。

(13)

在此實施例也與第 3 之實施形態同樣地露出第 2 電流擴散層之 (111) 面，且在於 (111) 面形成有凹凸，由而可以提高爲了對於封裝用之透明樹脂層之光之入射或然率，可以獲得與第 3 實施形態同樣之效果。

(變形例)

又本發明並不限定於上述之各實施形態。例如，在於第 1 及第 2 之實施形態中說明了綠色 LED，而本發明係適用於綠色以外之 LED 亦可以獲得同樣之效果。

並且做爲元件形成材料乃除了 InGaAlp 以外亦可能使用 InGaAlAs 系、GaAlAs 系、GaP 系等等。

又各半導體層之組成，厚度等之條件即隨應於規格（設計）而適宜地可以變更。

又露出於光取出面之面，並不一定剛好是 (111) 面，從 (111) 面稍爲傾斜之面也可以。具體的說，從 (111) 面傾斜 ± 20 度之面之範圍內就可以。

又具有 (111) 面之圖樣不一定要直線狀，格子狀亦可。形成格子狀圖樣時，如使用刀刃裝置時即加工於互相交叉之方向就可以，形成格子狀圖樣而利用蝕刻法時即將使抗蝕罩形成爲格子狀就行。

其他不逸脫本發明之要旨之範圍內可以種種變形地予以實施。

如上所詳述，依本發明時，在於基板上疊層包含發光層之多層半導體層，而從與基板之相反側之多層半導體膜

(14)

面取出光之半導體發光元件中，在於多層半導體膜之光取出部形成具有(111)面之圖樣，且對於該(111)面實施凹凸加工，由而可以防止在於多層半導體膜之最上層與透明樹脂層之境界之全反射之影響而光取出效率之會降低之情形，由而可以提高光取出之效率。

【圖式之簡單說明】

第 1 圖表示第 1 實施形態之綠色 LED 之元件構造之斷面圖。

第 2A~2C 圖表示第 1 實施形態之綠色 LED 之製程之斷面圖。

第 3 圖表示由採用實施形態之構造而提高光取出效率之情形之圖。

第 4A~4C 圖係表示形成於(111)面用之例之斷面圖。

第 5A~5F 圖係表示形成於(111)面之凹凸之例之斷面圖。

第 6 圖係表示第 2 實施形態之綠色 LED 之元件構造之斷面圖。

第 7 圖係表示第 3 實施形態之面發光型半導體雷射之元件構造之斷面圖。

第 8 圖係表示第 4 實施形態之面發光型半導體雷射之元件構造之斷面圖。

(15)

【主要元件對照表】

10	基板
11	緩衝層
12	包覆層
13	活性層
14	包覆層
15	第 1 電流擴散層
16	蝕刻停止層
17	第 2 電流擴散層
21	p 側電極
22	n 側電極
41	抗蝕罩
100	面方位
111	表面
50	基板
51	緩衝層
52	包覆層
53	活性層
54	包覆層
55	第 1 電流擴散層
56	蝕刻停止層
57	第 2 電流停止層
61	n 側電極
62	p 側電極

(16)

70	基板
72	包覆層
73	活性層
74	包覆層
75	第 1 電流擴散層
76	p 型 GaAs 層
77	第 2 電流擴散層
78	DBR 反射層
79	第 2 DBR 反射層
81	絕緣膜
83	p 側電極層
85	n 側電極
90	基板
91	緩衝層
92	包覆層
93	活性層
94	包覆層
95	第 1 電流擴散層
96	GaAs 層
97	第 2 電流擴散層
98	DBR 反射層
99	第 2 DBR 反射層
101	絕緣膜
103	上部電極

(17)

105

電極

18

冠層

肆、中文發明摘要

發明名稱：半導體發光元件及其製造方法

本發明有關於發光二極體（LED）或半導體雷射（LD）等之半導體發光元件。

揭示有，具備：基板、及疊層於上述基板上之，含有發光層之多層之半導體膜所成，而從與基板側之相反側之面，取出光之多層之半導體膜，

在於上述多層半導體膜之光取出部，形成有，由（111）面所成或由（111）面附近之面所成之光取出面之備有光取出面之圖樣，在於該光取出而形成有凹凸之半導體發光元件。

伍、英文發明摘要

發明名稱：

(1)

拾、申請專利範圍

1. 一種半導體發光元件，其特徵為，

具備：基板、

以及疊層於上述基板上之含有發光層之多層之半導體膜所成而從與基板側之相反側之面，取出光之多層之半導體膜，

在於上述多層半導體膜之光取出部，形成有，具有由（111）面或由（111）面附近之面所成之光取出面之圖樣，而在於該光取出面形成有凹凸。

2. 如申請專利範圍第 1 項所述之半導體發光元件，其中

上述光取出面乃包含到從（111）面傾斜 ± 20 度之面。

3. 如申請專利範圍第 1 項所述之半導體發光元件，其中

形成於上述光取出部之圖樣乃，藉由對於（100）面施予規定之加工，由而具有由（111）面或由（111）面之附近之面所成之光取出面之圖樣者。

4. 如申請專利範圍第 3 項所述之半導體發光元件，其中

上述光取出面係包含從（111）面傾斜到 ± 20 度之面者。

5. 如申請專利範圍第 1 項所述之半導體發光元件，其中

(2)

形成於上述光取出部之圖樣係排列成線狀者。

6. 如申請專利範圍第 1 項所述之半導體發光元件，
其中

形成於上述光取出部之圖樣係排列成格子狀者。

7. 如申請專利範圍第 1 項所述之半導體發光元件，
其中

形成於上述光取出面之凹凸乃，其高度及周期係在於
上述發光層之發光波長以下者。

8. 如申請專利範圍第 1 項所述之半導體發光元件，
其中

上述多層半導體膜係具有，以包覆層挾接活性層之雙
異質構造部，在該雙異質構造部之，與基板之相反側之包
覆層上形成有電流擴散層，

上述光取出面及凹凸係形成於電流擴散層之表面。

9. 一種半導體發光元件之製造方法，

在於製造申請專利範圍第 1 項上述之半導體元件之製
造方法中，其特徵為：

對於形成於上述 (100) 面之上述多層半導體膜之光
取出面施予刀刃加工由而露出 (111) 面、或 (111) 面附
近之面，

對於上述露出之 (111) 面或 (111) 面附近之面，施
予粗面化處理由而形成微小凹凸者。

10. 如申請專利範圍第 9 項所述之半導體發光元件之
製造方法，其中做為上述粗面化處理，而使用鹵素系之氣

(3)

體將上述光取出面予以乾式刻蝕者。

11. 如申請專利範圍第 9 項所述之半導體發光元件之製造方法，其中做為上述粗面化處理，而使用濕式蝕刻上述光取出面者。

12. 如申請專利範圍第 9 項所述之半導體發光元件之製造方法，其中做為上述粗面化處理，而在於 HCl 環境中加熱處理上述光取出面者。

13. 一種半導體發光元件之製造方法，

在於製造申請專利範圍第 1 項所述之半導體發光元件之製造方法中，其特徵為：

在於形成於 (100) 面之上述多層半導體膜之光取出面形成線及空間之罩，

使用上述罩而藉反應性離子蝕刻法，將上述光取出面蝕刻為推拔狀，由而露出 (111) 面。

在於上述露出之 (111) 面，施予粗面化處理由而形成微小凹凸者。

14. 如申請專利範圍第 13 項所述之半導體發光元件之製造方法，其中做為粗面化處理，使用鹵素系氣體乾式蝕刻上述光取出面者。

15. 如申請專利範圍第 13 項所述之半導體發光元件之製造方法，其中做為粗面化處理，對於上述光取出面施予濕式蝕刻者。

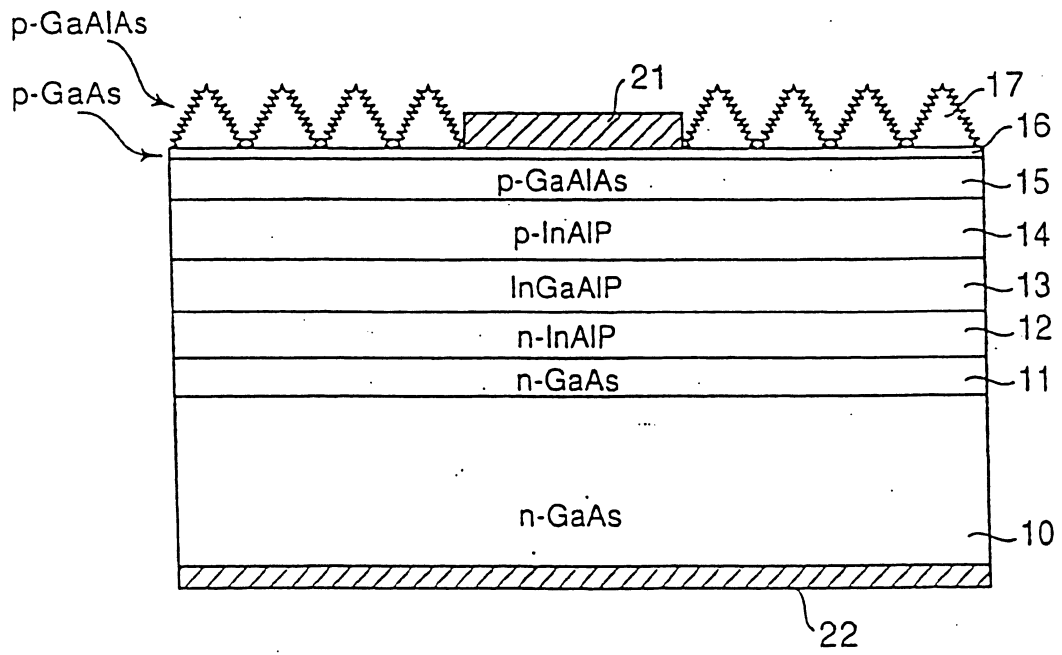
16. 如申請專利範圍第 13 項所述之半導體發光元件之製造方法，其中做為粗面化處理，在於濕式蝕刻 HCl 環

(4)

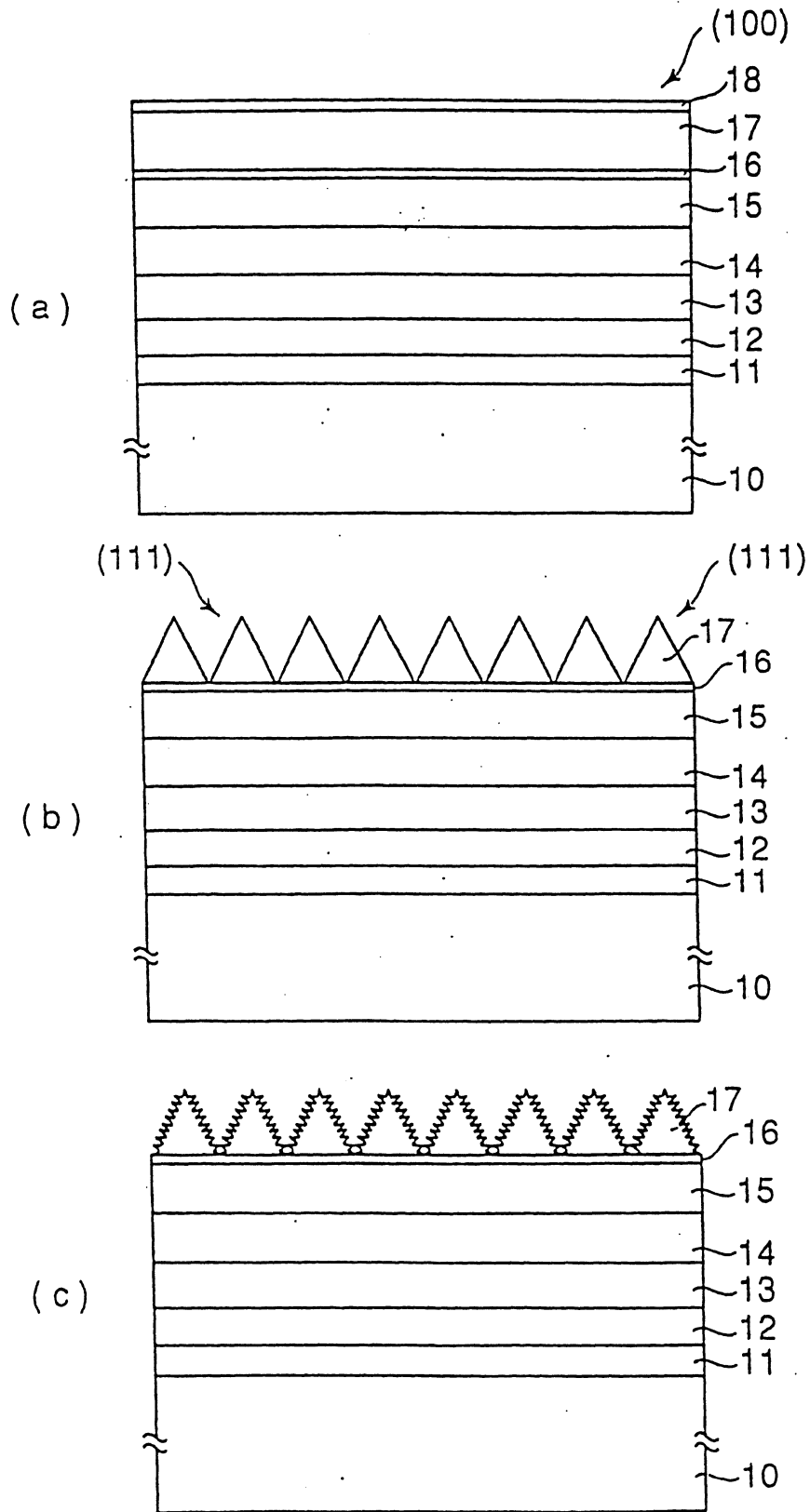
境中將上述光取出面施予加熱處理者。

747420

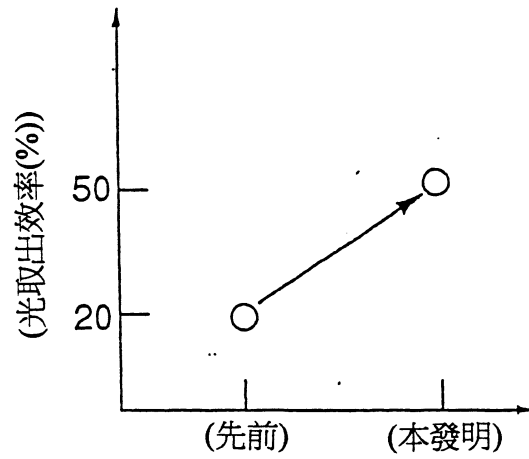
第 1 圖



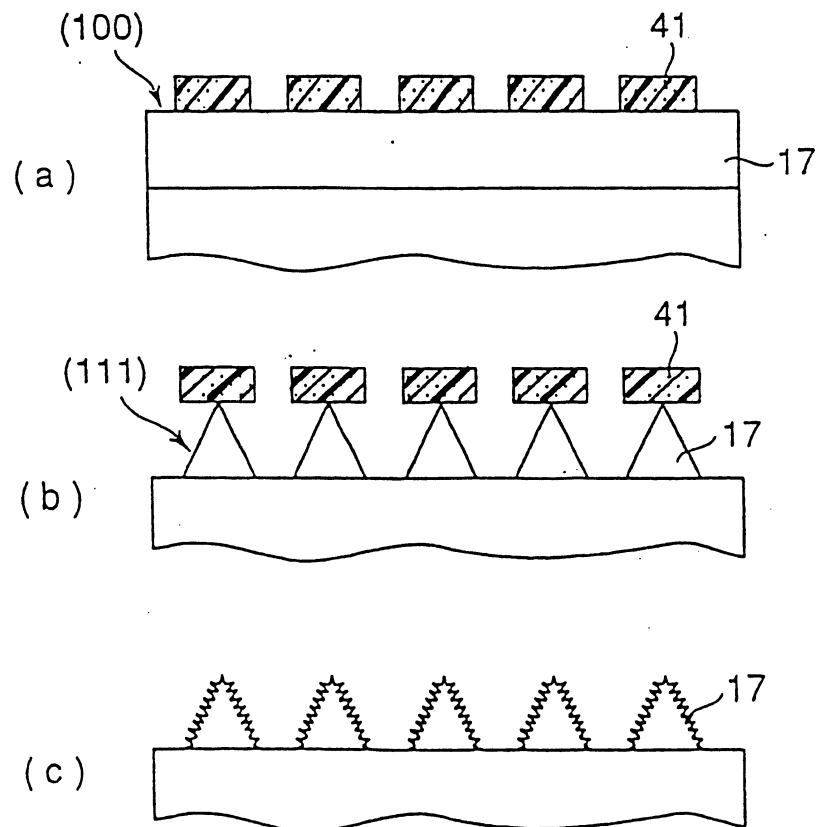
第 2 圖



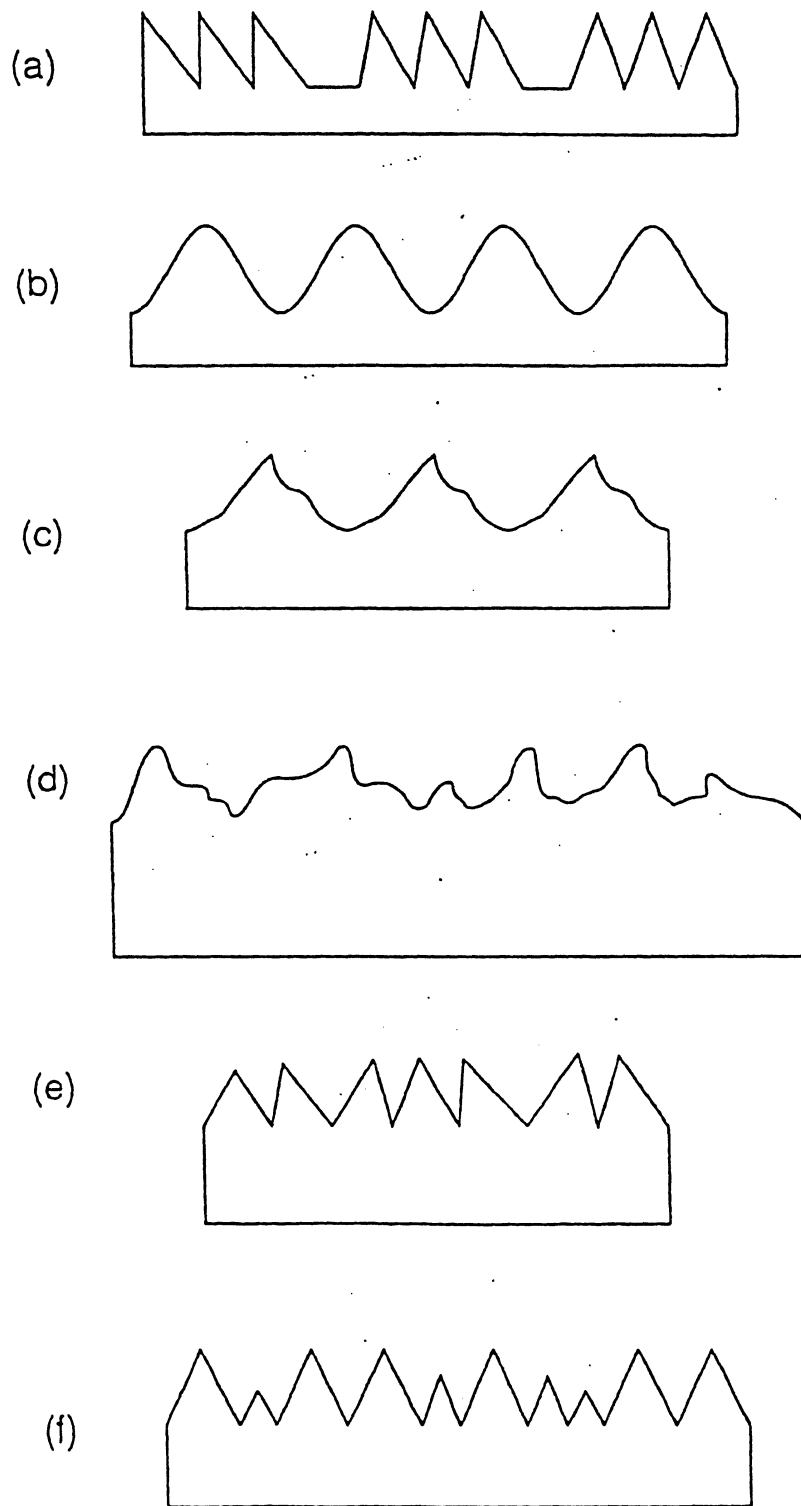
第 3 圖



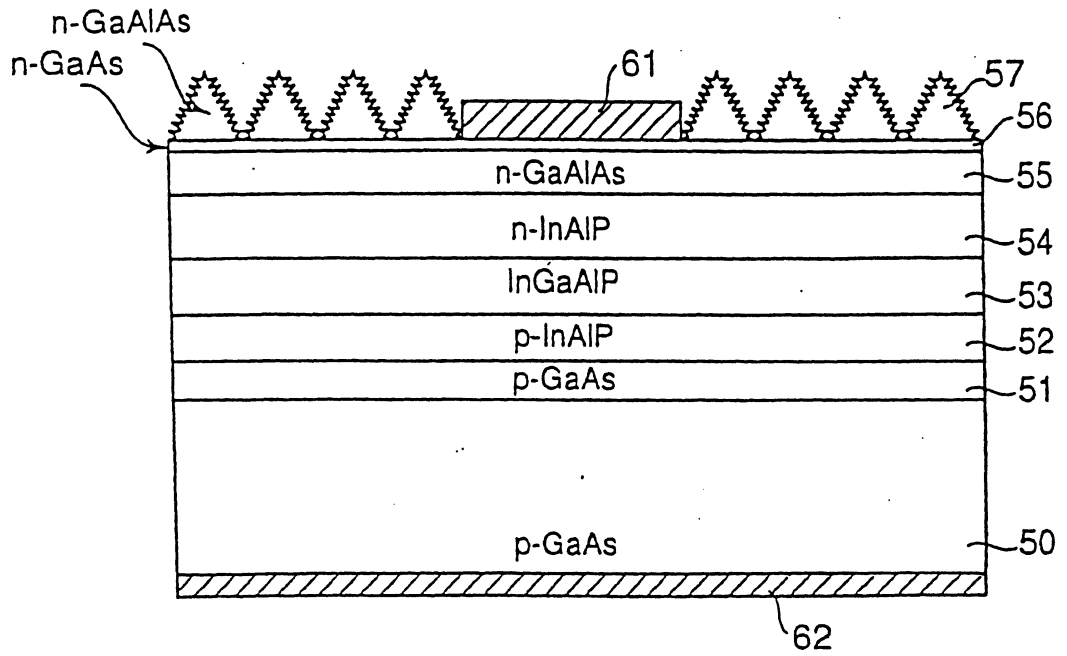
第 4 圖



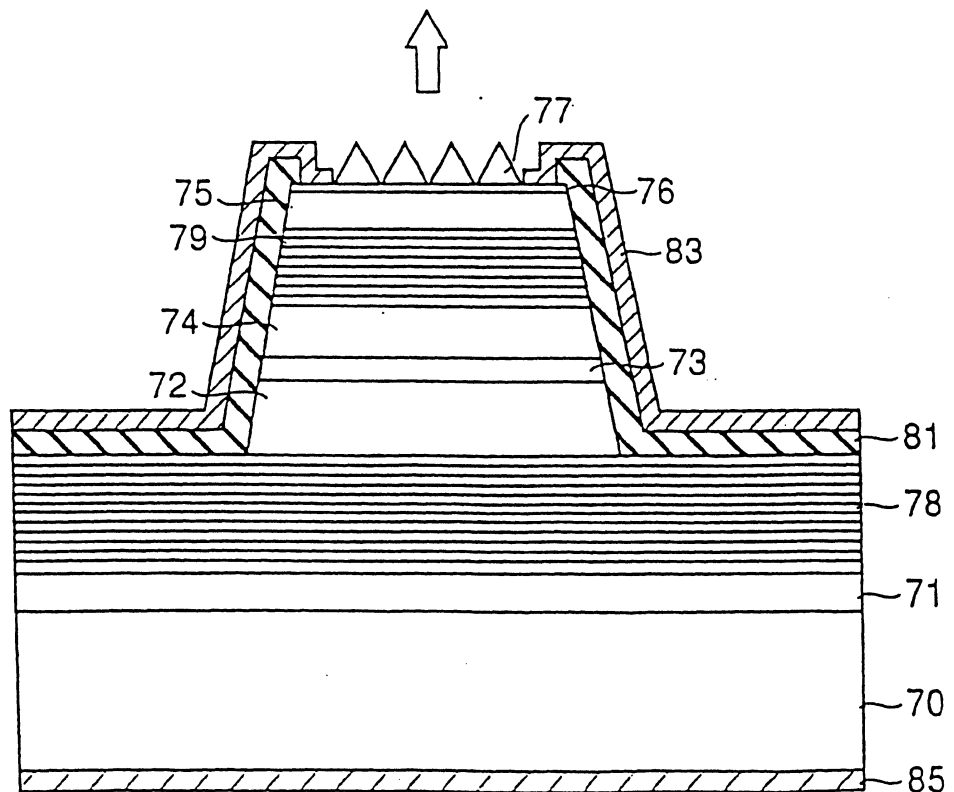
第 5 圖



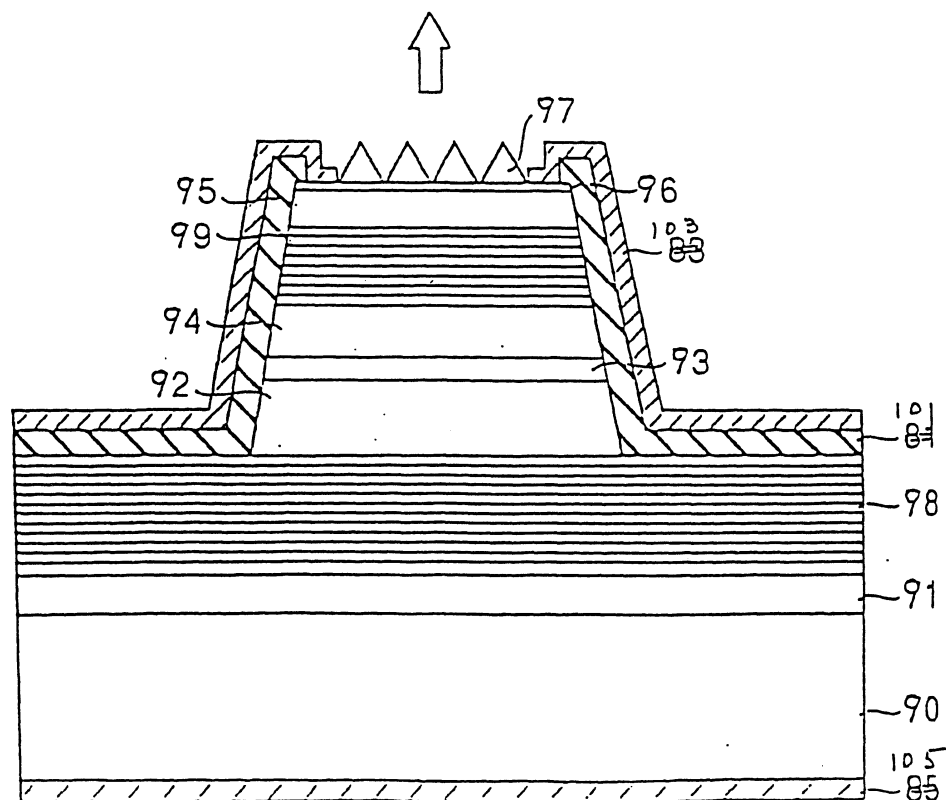
第 6 圖



第 7 圖



第 8 圖



陸、(一)、本案指定代表圖為：第 1 圖

(二)、本代表圖之元件代表符號簡單說明：

10	基板
11	緩衝層
12	包覆層
13	活性層
14	包覆層
15	第 1 電流擴散層
16	蝕刻停止層
17	第 2 電流擴散層
21	p 側電極
22	n 側電極

柒、本案若有化學式時，請揭示最能顯示發明特徵的化學式：