

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：97109543

※申請日期：97.3.18

※IPC 分類：H02H 3/20 (2006.01)

一、發明名稱：(中文/英文)

具有計數器的電磁脈衝防護電路

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

長庚大學

代表人：(中文/英文) 包家駒

住居所或營業所地址：(中文/英文)

桃園縣龜山鄉文化一路 259 號

國 籍：(中文/英文) 中華民國

三、發明人：(共 3 人)

姓 名：(中文/英文)

1.張連璧

2.鄭明哲

3.李育箴

國 籍：(中文/英文)

中華民國(均同)

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☐ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☐ 有主張專利法第二十七條第一項國際優先權：

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係有關一種可抑制電磁脈衝（EMP）所引起的快速以及慢速過電壓突波之電磁脈衝防護電路，特別是指一種具有計數器的電磁脈衝防護電路。

【先前技術】

由於電磁脈衝的高電壓、大電流及上升的瞬間速度非常快，目前通訊電子裝置的前面都具有所謂的避雷設施，這是一種慢速電磁脈衝防護元件（LEMP 防護元件），通常是由火花間隙開關或由氧化鋅元件所組成。LEMP 防護元件有一些特性，就是它的操作反應時間較慢，往往在突波電壓已經很高的時候才開始壓抑，因此這種元件對於快速上升的脈波並不具防護能力。

雖然一般積體電路後常有一個快速靜電防止裝置（ESD 防護元件，通常有 TVS，DIAC 或是 MOV 等），快速反應防護元件的反應動作非常快，耐壓可以到 8 千伏，卻不是一個高耐流的元件；尤其閃電或是人工製作的電磁脈衝炸彈所產生的脈波較寬，長時間之過電壓則會產生電流效應，並產生高熱，先將靜電防護裝置（快速反應防護元件）燒毀，進而燒毀半導體的內部構造，因此快速反應防護元件只能承受靜電放電，無法承受大能量之各式 EMP 的攻擊。

一般通訊設備具有避雷保護裝置（LEMP 防護元件），積體電路其後則常有一個靜電防護裝置（ESD 防護元件），然而，就算直接的將 LEMP 防護元件與快速反應防護元件兩者並聯，也無法解決前述問題。因為電流會先流向快速導通的快速反應防護元件，而快速反應防護元件耐流小，直至其燒毀為止，電壓又再上升，可能尚未啟動 LEMP 防護元件，就已經燒壞後面的積體電路設備了。此外，由於快速反應防護元件均為電容性元件，將會造成通資設備輸入信號之插入損（insertion loss）而影響通信距離。

因此本案發明人曾於中華民國專利第 588888 號一案揭示一種解決方法；請參閱第 1 圖，其電磁脈衝防護電路是將快速反應保護元件 43 和 LEMP 保護元件 41，經過阻抗性元件 42 組合，並在快速反應保護元件 43 的下方串聯一顆插入損補償元件 44；由於一般快速反應保護元件 43 都有電容性，在中頻時，將因為電感存在而產生快速突波洩放不良，在較高頻時，則會產生一帶阻效應，也將不利於寬頻帶之跳頻應用。因此，本案發明人接續發表一種新穎的電磁脈衝防護電路，對於快速反應防護元件 43 之插入損進行進一步之補償或是改變其架構，如第 2 圖所示。另外，更藉由於突波保護電路 45 與被保護電路 47 之間的訊號路徑上串聯一壓變容抗性元件 46，如第 3 圖所示，而有效解除複電磁脈衝對於電子元件所造成的破壞力。

為了達到完善的電磁脈衝防護，確保電磁脈衝防護電路能有效執行是很重要的，但實務上很容易忘了檢查電磁脈衝防護電路是否超過使用期限，該些前案則皆缺少人性化的相關設計，有可能會由於過期失效而導致事故發生。

【發明內容】

基於以上的問題，本發明的主要目的在於提供一種具有計數器的電磁脈衝防護電路，突波保護電路之作動是由計數電路所感測及計算次數，以提醒操作者更換時機，藉此可避免意外與傷害的發生，並達到完整的電磁脈衝防護。

根據本發明所揭露之具有計數器的電磁脈衝防護電路，是將 LEMP 保護電路與快速反應保護電路加以組合，並於 LEMP 保護電路的感應位置設有計數電路，以進行光或磁力的感應，從而計算出 LEMP 保護電路之作動次數。其中，快速反應保護電路係可將 ESD 元件自我串聯以降低插入損失，或是串連電感性補償元件，在較高頻率時可直接省略 ESD 元件，形成高通電路。本發明所揭露之具有計數器的電磁脈衝防護電路，可進一步串聯容抗性元件，此容抗性元件為可變電容，

其電容值可隨輸入電壓而變化；在平常時，可變電容具有高電容值，其阻抗值小，而當強烈之過電壓電磁脈衝發生時，可變電容則具有低電容值，阻抗值升高，訊號無法耦合，可以確保突波脈衝不會損害電子元件。

或者，本發明所揭露之具有計數器的電磁脈衝防護電路，可由阻抗性元件將 LEMP 保護電路與快速反應保護電路所組合，並設有計數電路來計算出 LEMP 保護電路之作動次數；而快速反應保護電路可以自我串聯或是串聯有補償元件，並與 LEMP 保護電路串連一容抗性元件，且容抗性元件可為前述可變電容，以達到保護電子元件遭受電磁脈衝損害的效果。

為使對本發明中專利範圍能有進一步的了解，茲舉出數個具體實施例詳細說明如下：

【實施方式】

本案的第一個具有計數器的電磁脈衝防護電路實施例；請參閱第 4 圖；在本次之設計裡，將快速反應保護元件 13 和 LEMP 保護元件 11，經過阻抗性元件 12 組合，並將計數電路 50 設置在 LEMP 保護元件 11 的感應位置，此計數電路 50 包含感應器 51 與計數器 52，感應器 51 可為光感應器或磁感應氣，用以感應 LEMP 保護元件 11 的發光或磁力變化，並輸出計數訊號，再藉由計數器 52 接收計數訊號以計算出 LEMP 保護元件 11 的作動次數，計數器 52 可透過數據、文字的顯示或者聲音的提醒，提供操作者預知 LEMP 保護元件 11 是否已到達使用期限而需要更換相應元件。本實施例中，在快速反應保護元件 13 的底下加上另一顆快速反應保護元件 14 作為中頻時的補償，由於快速反應保護元件 13、14 本身電容之串聯變小結果，其插入損可以減小；也可以於其後加入一級保險絲 15，以防止架設天線時，意外之碰觸電源裸線之感電事件。

本案的第二個具有計數器的電磁脈衝防護電路實施例；請參閱第

5 圖，將高通保護電感 24 和 LEMP 保護元件 21，經過阻抗性元件 22 組合，並藉由計數電路 50 計數 LEMP 保護元件 21 的作動次數。本實施例係應用於高頻通資設備，直接將原本之具有保護性之低通電路架構改變，改成高通保護型。高頻通資設備所採用的高通保護電感 24 直接用小於 10 nF 之電感；因為 NEMP 與 LEMP 之頻譜均位於 300 MHz 以下，因而高頻之通資設備可直接用小電感，一方面防止插入損失，另一方面突波來襲時將其洩放至地；此時可將阻抗性元件移往後方，如第 6 圖所示之阻抗性元件 25，或是適當分布在高通保護電感 24 之兩側，突波來時， $V_L = L \times di/dt$ ；以此感抗所生電壓去啟動前方 LEMP 慢速保護元件，並經由阻抗性元件 25 保護後級電路。

本案的第三個具有計數器的電磁脈衝防護電路實施例；請參閱第 7 圖，是在各種突波保護電路 30 跟被保護電路 39 間，至少串聯有一容抗性元件 36，並在突波保護電路 30 的感應位置上增設一計數電路 50，對於突波保護電路 30 的作動次數進行計數。其中，容抗性元件 36 為可變電容，其電容值可隨輸入電壓而改變。在平常時，可變電容具有高電容，其阻抗值小，訊號可正常通過到通訊系統，而當系統出現異常高壓時（EMP 發生），可變電容之電容自動降低，阻抗值升高，以避免損壞系統，也就是說，此種具有計數器的電磁脈衝防護電路會先快速啟動保護電路 30，並藉由容抗性元件 36 阻擋，以確保通訊系統不會受到電磁脈衝的影響。前述可變電容可選自金屬/半導體/金屬 (MSM) 結構或金屬/絕緣層/半導體/絕緣層/金屬結構 (MISIM) 者。

雖然本發明以前述之實施例揭露如上，然其並非用以限定本發明。在不脫離本發明之精神和範圍內，所為之更動與潤飾，均屬本發明之專利保護範圍。關於本發明所界定之保護範圍請參考所附之申請專利範圍。

【圖式簡單說明】

第 1 圖係先前技術所提供之電磁脈衝防護電路的突波壓抑電路圖；

第 2 圖係先前技術所提供之另一種電磁脈衝防護電路的突波壓抑電路圖；

第 3 圖係先前技術所提供之另一種電磁脈衝防護電路的突波壓抑電路圖；

第 4 圖係本發明第一個實施例之突波壓抑電路圖；

第 5 圖與第 6 圖係本發明不同位置之阻抗性元件之第二個實施例之突波壓抑電路圖；及

第 7 圖係本發明第三個實施例之突波壓抑電路圖。

【主要元件符號說明】

11、21、41 慢速 LEMP 保護元件

12、22、25、42 阻抗性元件

13、43 快速反應保護元件

14、44 補償元件

15 保險絲

24 高通保護電感

30、45 突波保護元件

36、46 容抗性元件

39、47 被保護電路

50 計數電路

51 感應器

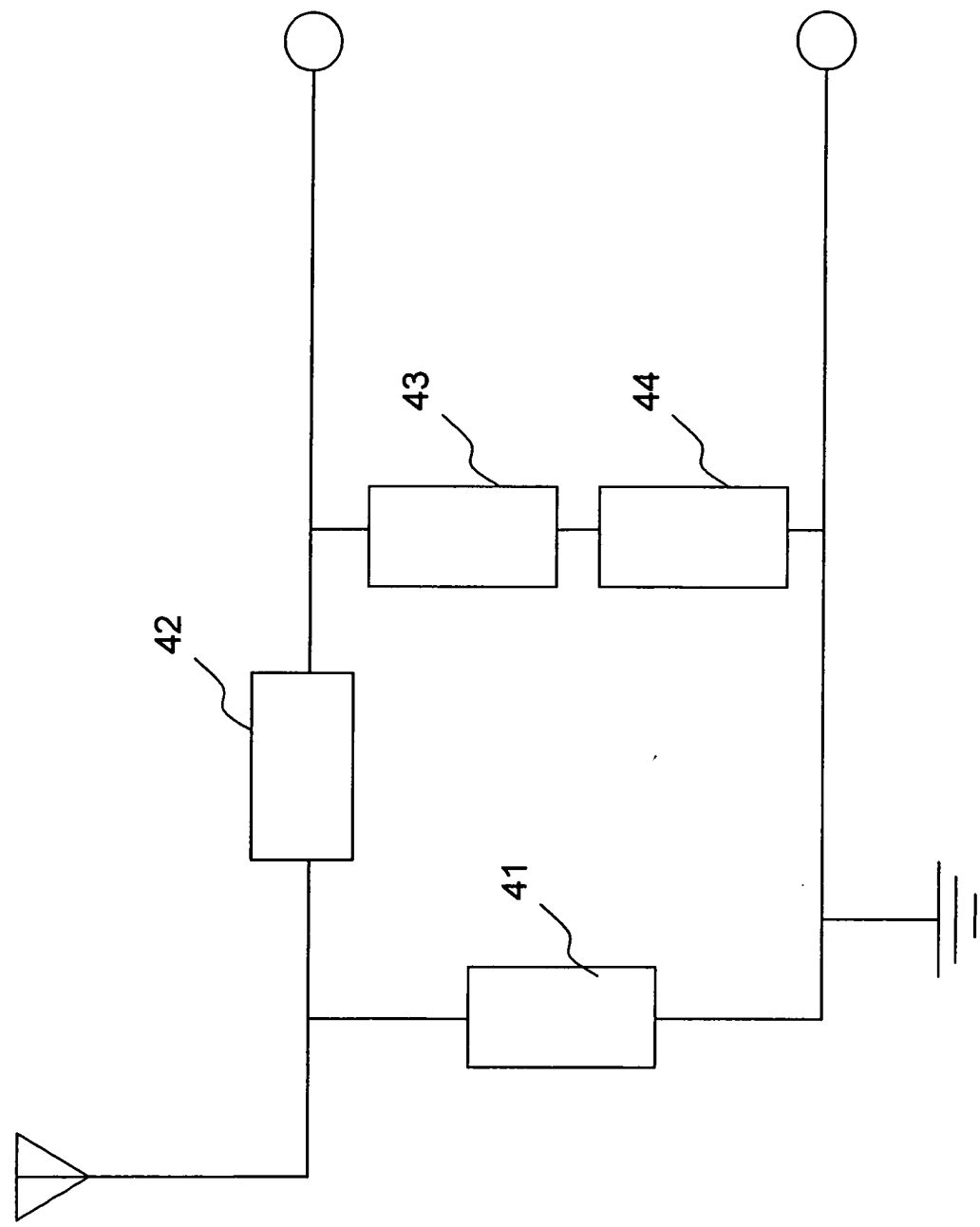
52 計數器

五、中文發明摘要：

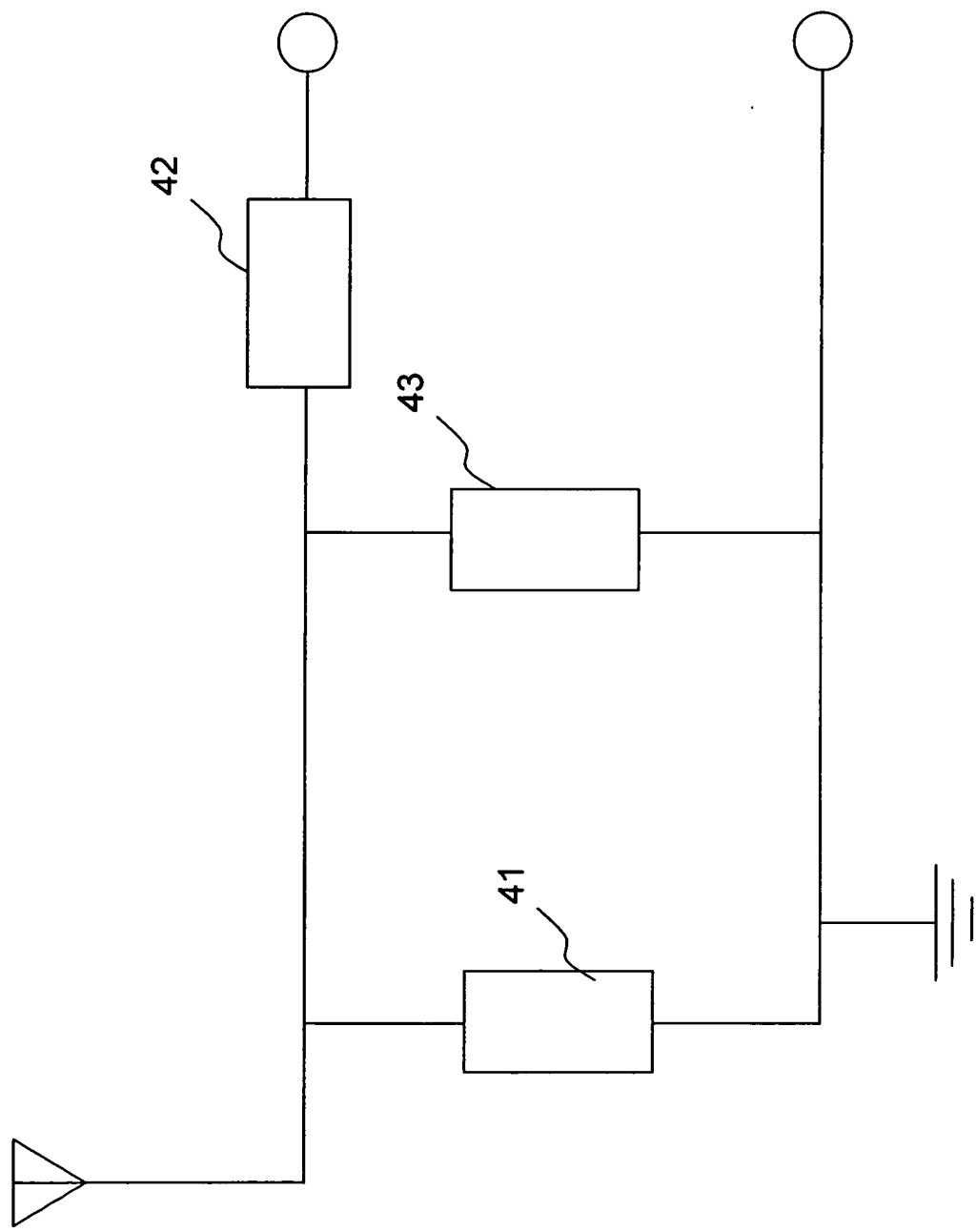
一種具有計數器的電磁脈衝防護電路，係具有可以抑制電磁脈衝（EMP）的突波保護電路，並利用增設一計數電路，感測突波保護電路之發光或磁力變化，以便計算出突波保護電路的作動次數，藉此將可預先提醒突波保護電路的壽命已到達使用期限而需要更換相應元件，俾能完善地保護各種電子產品，以免造成更大的損失。

六、英文發明摘要：

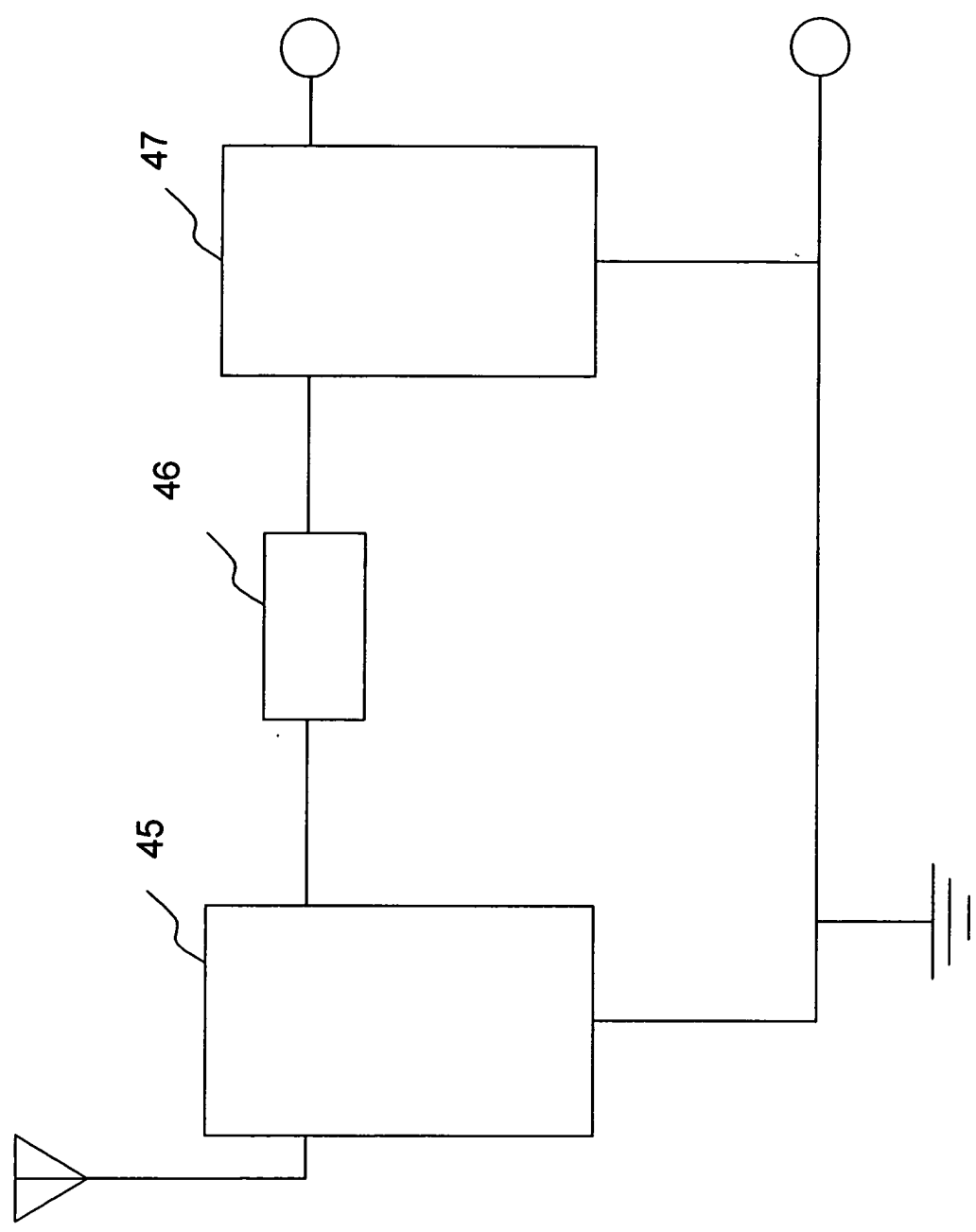
十一、圖式：



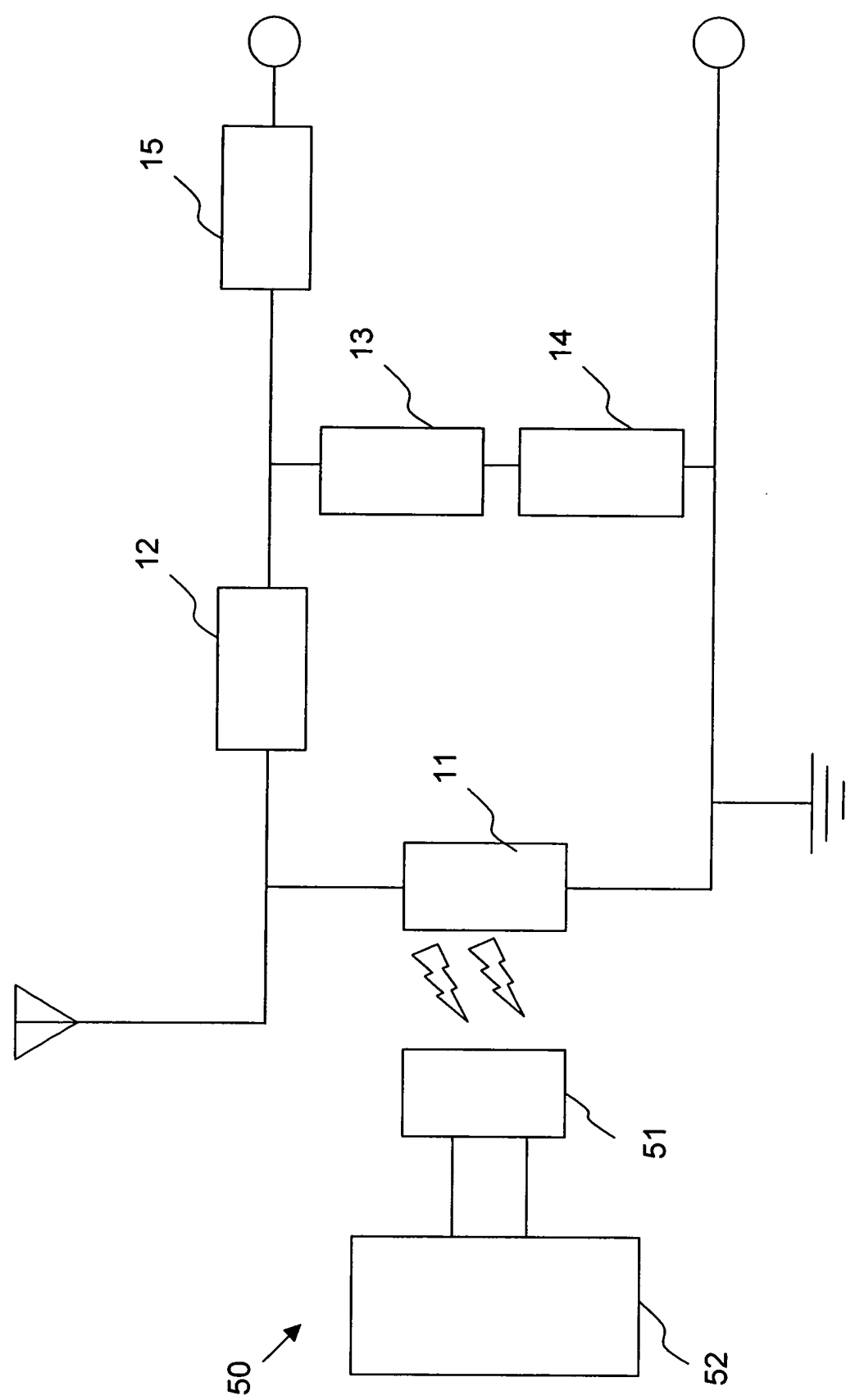
第1圖



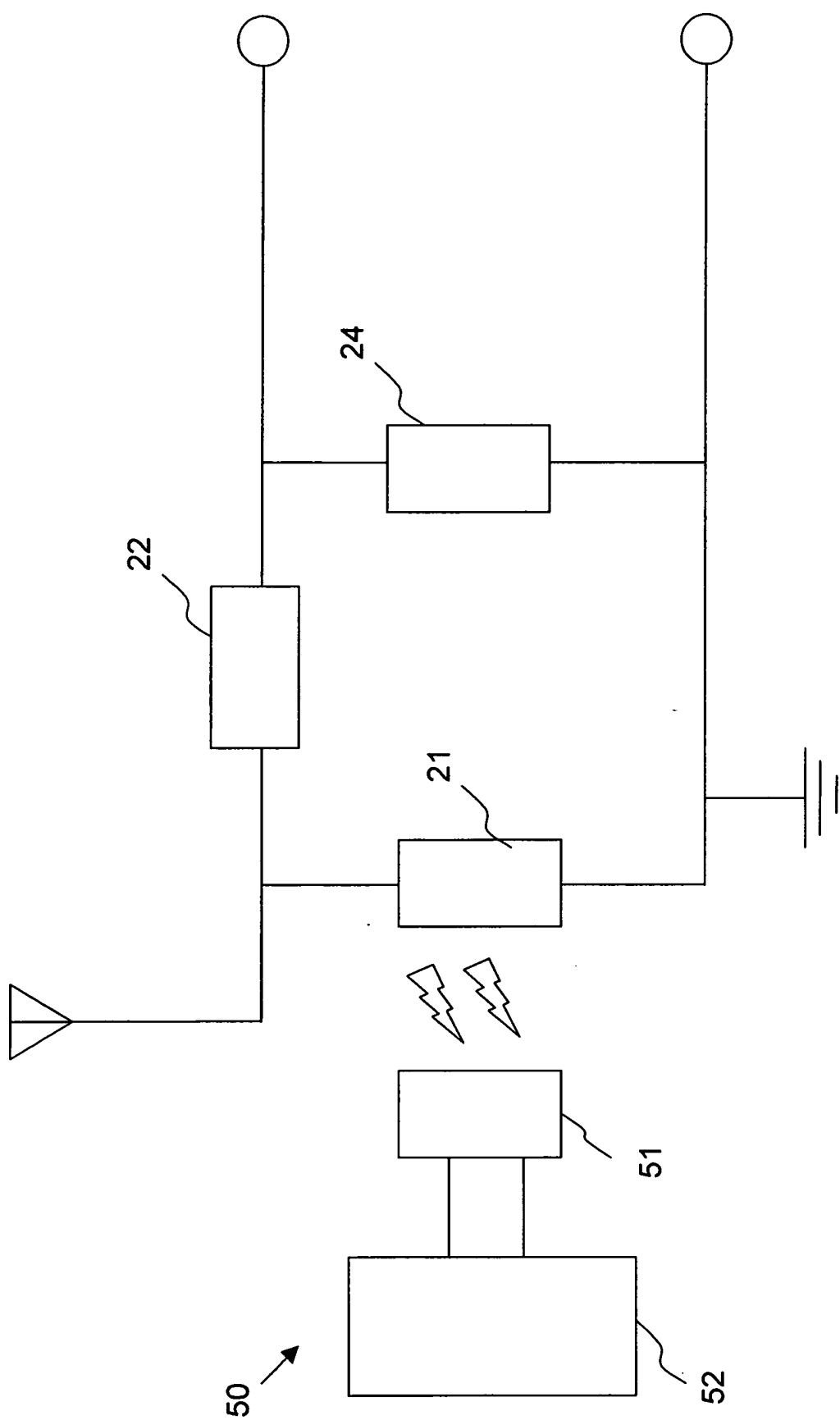
第2圖



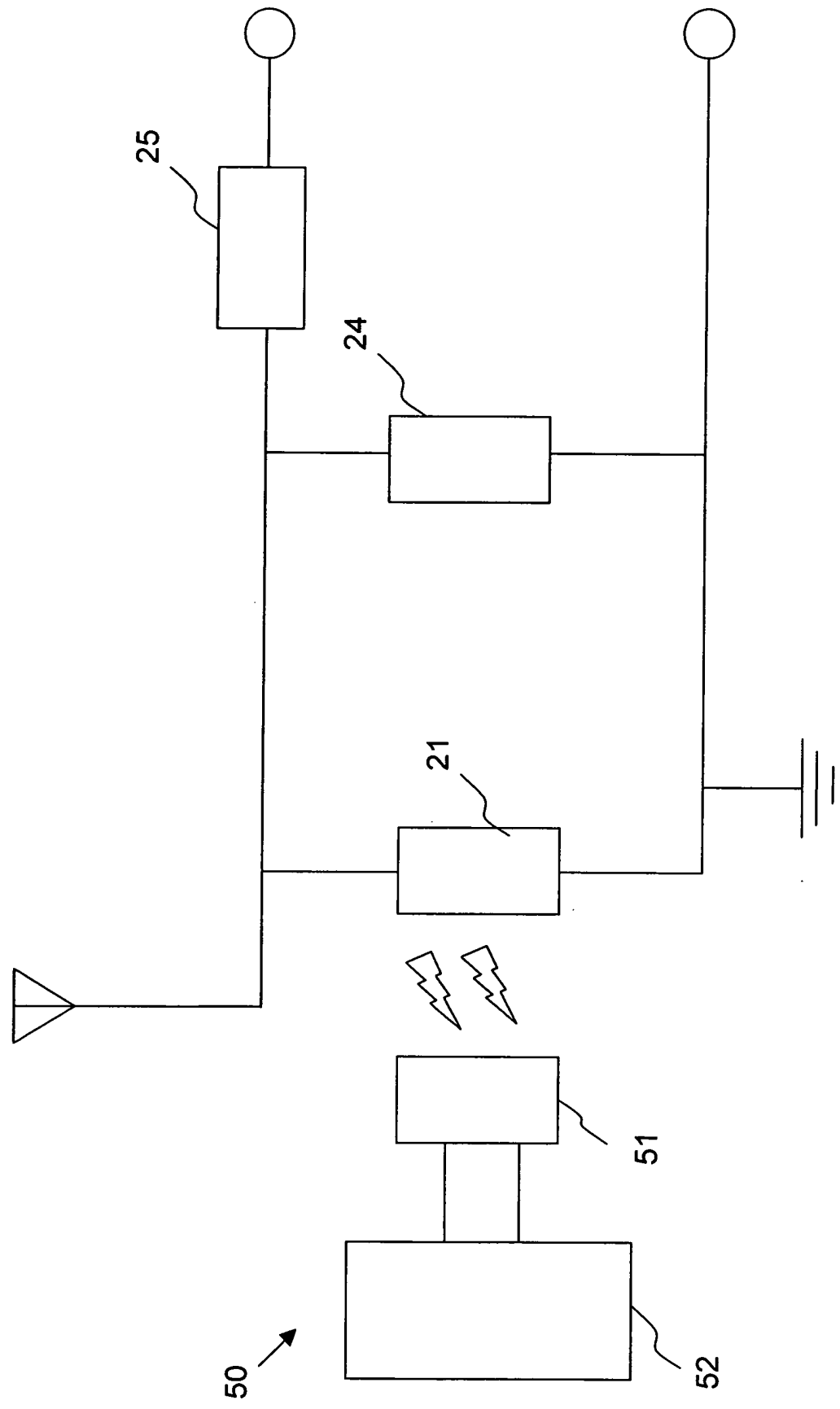
第3圖



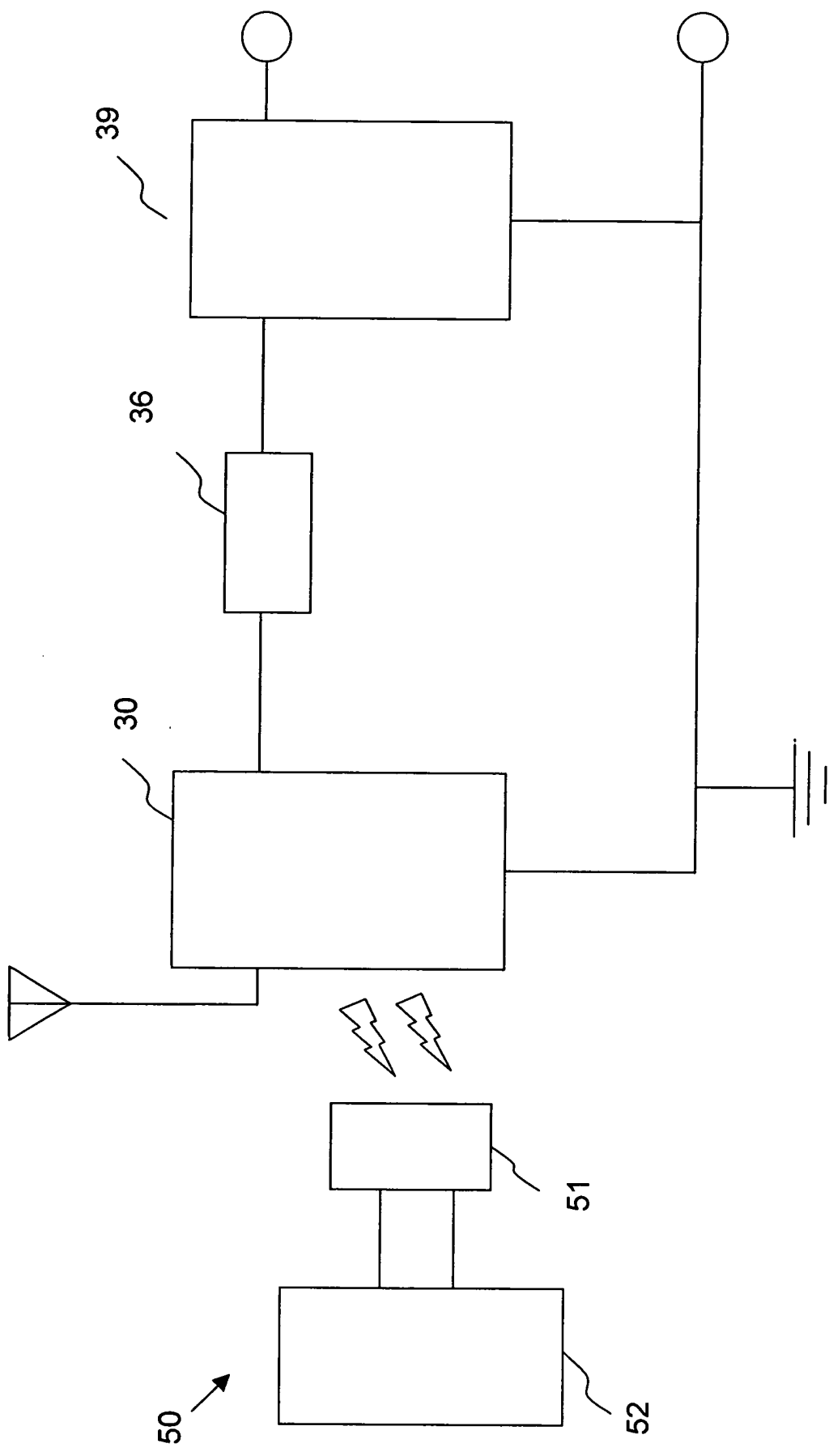
第4圖



第5圖



第6圖



第7圖

七、指定代表圖：

(一)本案指定代表圖為：第 (7) 圖。

(二)本代表圖之元件符號簡單說明：

- 30 突波保護電路
- 36 容抗性元件
- 39 被保護電路
- 50 計數電路
- 51 感應器
- 52 計數器

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

十、申請專利範圍：

1. 一種具有計數器的電磁脈衝防護電路，其包含：
一突波保護電路；
至少一容抗性元件，串聯於該突波保護電路與一被保護電路之間，
該容抗性元件包含一可變電容；及
一計數電路，設置於該突波保護電路之一感應位置，包含一感應器
與一計數器，藉由該感應器對於該突波保護電路進行感應並輸出一計數訊號，復藉由該計數器接收該計數訊號並計算出該突波保護電路之作動次數。
2. 如申請專利範圍第 1 項所述之具有計數器的電磁脈衝防護電路，其中該感應器係為光感應器，用以感應該突波保護電路之發光。
3. 如申請專利範圍第 1 項所述之具有計數器的電磁脈衝防護電路，其中該感應器係為磁感應器，用以感應該突波保護電路之磁力變化。
4. 如申請專利範圍第 1 項所述之具有計數器的電磁脈衝防護電路，其中該可變電容係為金屬/半導體/金屬(MSM)結構或金屬/絕緣層/半導體/絕緣層/金屬(MISIM)結構。
5. 如申請專利範圍第 1 項所述之具有計數器的電磁脈衝防護電路，其中該突波保護電路至少具有一級的 LEMP 保護電路與一級以上的快速反應保護電路組合而成。
6. 如申請專利範圍第 5 項所述之具有計數器的電磁脈衝防護電路，其中該 LEMP 保護電路與該快速反應保護電路之間係以一阻抗性元件加以串聯。
7. 如申請專利範圍第 5 項所述之具有計數器的電磁脈衝防護電路，其中該快速反應保護電路包含複數個串聯的 ESD 元件。
8. 如申請專利範圍第 5 項所述之具有計數器的電磁脈衝防護電路，其中該快速反應保護電路包含串聯的一 ESD 元件及一電感性補償元件。

9. 如申請專利範圍第 5 項所述之具有計數器的電磁脈衝防護電路，其中該快速反應保護電路包含一電感性補償元件。
10. 如申請專利範圍第 5 項所述之具有計數器的電磁脈衝防護電路，其中該 LEMP 保護電路與該快速反應保護電路之後更串聯一保險絲。
11. 如申請專利範圍第 5 項所述之具有計數器的電磁脈衝防護電路，其中該 LEMP 保護電路與該快速反應保護電路之後更串聯一阻抗性元件。
12. 一種具有計數器的電磁脈衝防護電路，其包含：
至少一級的 LEMP 保護電路與一級以上的快速反應保護電路，而兩種電路之間以阻抗性元件加以串聯；及
一計數電路，設置於該 LEMP 保護電路之一感應位置，包含一感應器與一計數器，藉由該感應器對於該 LEMP 保護電路進行感應並輸出一計數訊號，復藉由該計數器接收該計數訊號並計算出該 LEMP 保護電路之作動次數。
13. 如申請專利範圍第 12 項所述之具有計數器的電磁脈衝防護電路，其中該感應器係為光感應器，用以感應該 LEMP 保護電路之發光。
14. 如申請專利範圍第 12 項所述之具有計數器的電磁脈衝防護電路，其中該感應器係為磁感應器，用以感應該 LEMP 保護電路之磁力變化。
15. 如申請專利範圍第 12 項所述之具有計數器的電磁脈衝防護電路，其中該快速反應保護電路與該阻抗性元件之後更串聯有保險絲。
16. 如申請專利範圍第 12 項所述之具有計數器的電磁脈衝防護電路，其中該快速反應保護電路包含複數個串聯的 ESD 元件。
17. 如申請專利範圍第 12 項所述之具有計數器的電磁脈衝防護電路，其中該快速反應保護電路包含串聯的一 ESD 元件及一電感性補償元件。
18. 如申請專利範圍第 12 項所述之具有計數器的電磁脈衝防護電路，

其中該快速反應保護電路包含一電感性補償元件。

19. 一種具有計數器的電磁脈衝防護電路，其包含：

至少具有一級的 LEMP 保護電路與一級以上的快速反應保護電路，

而兩種電路之後係串聯有阻抗性元件；及

一計數電路，設置於該 LEMP 保護電路之一感應位置，包含一感應器與一計數器，藉由該感應器對於該 LEMP 保護電路進行感應並輸出一計數訊號，復藉由該計數器接收該計數訊號並計算出該 LEMP 保護電路之作動次數。

20. 如申請專利範圍第 19 項所述之具有計數器的電磁脈衝防護電路，其中該感應器係為光感應器，用以感應該 LEMP 保護電路之發光。

21. 如申請專利範圍第 19 項所述之具有計數器的電磁脈衝防護電路，其中該感應器係為磁感應器，用以感應該 LEMP 保護電路之磁力變化。

22. 如申請專利範圍第 19 項所述之具有計數器的電磁脈衝防護電路，其中該快速反應保護電路包含複數個串聯的 ESD 元件。

23. 如申請專利範圍第 19 項所述之具有計數器的電磁脈衝防護電路，其中該快速反應保護電路包含串聯的一 ESD 元件及一電感性補償元件。

24. 如申請專利範圍第 19 項所述之具有計數器的電磁脈衝防護電路，其中該快速反應保護電路包含一電感性補償元件。