

28 : 3배줌렌즈	30 : 색온도 변환필터
32 : 색보정 필터	34 : 광학 로우패스필터
36 : 컬러 필터어레이	38 : 동기 신호 발생기
40 : 수직 논리회로	42 : 수평 논리회로
44 : 프리앰프	46 : 색분리회로
48 : 신호 처리회로	50 : 인코우더
52 : 이미지부	54 : 축적부

[발명의 상세한 설명]

본 발명은 전하 결합소자(CCD)등의 고체 촬상소자에 관한 것으로서, 특히 고속 셔터기능을 구비한 고체 촬상소자와 고체 촬상소자에 있어서 고속 셔터기능을 실현하는 방법에 관한 것이다.

최근 CCD등의 고체 촬상소자가 개발되어 이것을 이용한 컬러 비디오 카메라가 실용화되었다. 이 고체 촬상소자에서는 사진기의 셔터기간에 상당하는 것이 감광부의 전하 축적 시간이다.

종래의 표준적인 고체촬상소자에서는 1/60초 정도의 비교적 저속이었다.

그러나 최근에는 프레임 인터라인 전송 (FIT)형 CCD가 개발되어, 셔터 속도를 자유롭게 선택할 수 있게 되어있다.

그와 같은 FIT형 CCD는 이미지부로서의 감광부와 수직방향의 고속 전송부, 축적부로서의 필드 메모리와 수평 전송부를 구비하고 있으며 다음과 같이 동작한다. 즉, (a) 먼저 감광부에 축적되어 있는 전하는 구동회로에서 공급되는 삭제용 필드시프트 펄스로 일제히 고속전송부로 전송되어 감광부가 일단 클리어 상태로 된다. 이 고속 전송부에는 구동회로부터 고속인 클럭펄스가 공급되며, 여기에 전송된 전술한 전하는 고속으로 삭제된다.

(b) 다음으로 구동회로에서 공급되는 독출용 필드시프트 펄스로 전술한 (a)의 삭제 동작후에 감광부에 축적된 전하가 일제히 고속 전송부로 전송된다.

이 전하는 고속이며 라인 단위로 필드 메모리에 전송된다.

여기에서 필드 메모리의 전하는 통상의 텔레비전 주파수로 수평 전송부에 라인단위로 전송된다. 그리고 이 수평전송부의 전하는 1수평기간안에 독출된다.

위와 같이 FIT형 CCD에 있어서는 삭제용 필드시프트 펄스로 먼저 감광부의 축적전하를 지우고 다음으로 신호 독출용 필드시프트 펄스로 독출한 전하를 축적부에 보관하고 있다.

따라서 삭제용 필드시프트 펄스와 신호독출용 필드시프트 펄스사이의 간격이 셔터속도가 되며, 이 간격을 선택함으로써 임의의 셔터속도를 설정할 수 있다..

전술한 바와같은 FIT 형 CCD를 이용한 종래의 비디오카메라에 있어서는, 1필드 화상에 대해서는 고속의 셔터로 얻어진 화상을 얻을 수 있다. 그런데, 수직해상도를 향상시키기 위해 홀수 필드와 짝수 필드의 두 필드(즉1프레임)분의 화상을 얻고자한 경우, 셔터 동작이 두번 필요하다. 그러나 전술한 바와 같이 셔터동작을 두번 행할때 첫번째와 두번째의 간격은 역시 1/60초가 된다.

그 결과 모처럼 1필드 화상에 대해서는 고속 셔터 동작으로 얻어지긴 했지만, 1프레임의 화상에 대해서는 1/60초 간격으로 고속 셔터를 두번 누른것과 같은 결과가 된다. 따라서, 피사체의 이동을 빠른 경우에는 프리커가 발생하여 보기싫은 화상이 된다는 문제가 있다. 그래서 본 발명은, 피사체가 빠른 것일지라도 프리커를 발생시키지 않고 수직해상도가 좋은 1프레임분의 화상을 얻을 수 있는 고속 셔터기능을 가능케 하는 고체 촬상소자를 제공하는 것을 목적으로 하고 있다. 또한 본 발명은 피사체가 빠른 것이라도 프리커를 발생시키지 않고 수직해상도가 좋은 1프레임분의 화상을 얻을 수 있게 고체 촬상소자에서 고속 셔터기능을 실현시키는 방법을 제공하는 것을 목적으로 하고 있다.

즉, 본 발명에 의한 고속 셔터기능을 지닌 고체 촬상소자는, 수광량과 수광시간에 따른 전하를 축적하는 감광부, 필드시프트 펄스의 인가에 따라 전술한 감광부의 축적 전하가 한꺼번에 전송되는 고속 전송부, 고속 전송부에 의해 고속전송부로 전송되어온 전하가 라인단위로 또한 고속으로 전송되고, 이 전송된 전하를 축적하는 필드메모리, 필드메모리에 축적된 전하가 라인 단위로 전송되는 라인전송부와 전술한 필드시프트 펄스를 발생하는 구동장치로 이루어지며, 구동장치는 1회의 셔터에 대하여 삭제용 필드시프트 펄스와 제 1 및 제 2 신호 독출용 필드시프트 펄스를 삭제용 필드시프트 펄스의 발생과 제 1 신호 판독용 필드시프트 펄스의 발생사이의 감광부에서 광축적 시간과 제 1 신호 독출용 필드시프트 펄스의 발생과 제 2 신호 독출용 필드시프트 펄스의 발생사이의 감광부에서 광축적 시간이 같아지도록 시간간격을 동일하게하여 연속적으로 발생하도록한 것이다.

또한 본 발명에 의한 고속셔터 기능이 있고 고체 촬상소자는 수광량과 수광시간에 따른 전하를 축적하는 감광부, 필드 시프트 펄스의 인가에 따라 감광부의 축적 전하가 한꺼번에 전송되는

고속전송부, 고속전송부에 의해 고속전송부로 전송되어온 전하가 라인단위로 또한 고속으로 전송되고, 이 전송된 전하를 축적하는 필드메모리, 필드 메모리에 축적된 전하가 라인 단위로 전송되는 라인 전송부, 그리고 필드시프트 펄스를 발생하는 구동장치로 이루어지며, 전술한 필드메모리는 고속 전송부에 의해 고속전송부로 전송되어온 전하가 라인 단위로 또한 고속으로 전송되고 이 전송되어온 전하를 축적하는 제 1 필드 메모리와, 제 1 필드 메모리에 축적된 전하가 라인단위로 또한 고속으로 전송되고, 이 전송되어온 전하를 축적하는 제 2 필드 메모리를 포함하며, 라인 전송부는 제 2 필드 메모리(2)에 축적된 전하를 라인 단위로 전송하고, 구동장치는 고속전송부에 의해 고속전송부로 전송되어온 전하를 제 1 필드 메모리(1)에 라인 단위로 또한 고속으로 전송하기 위하여 고속전송부를

구동하는 구동펄스를 발생하며 또한 1회의 셔터에 대하여 삭제용 필드시프트 펄스와 제 1 및 제 2 신호 독출용 필드시프트 펄스를 삭제용 필드시프트 펄스의 발생과 제 1 신호 독출용 필드시프트 펄스의 발생 사이의 감광부에서의 광축적 시간과, 제 1 신호 독출용 필드시프트 펄스의 발생과 제 2 신호 독출용 필드시프트 펄스의 발생사이의 감광부에서의 광축적 시간이 동일해지도록 시간간격을 같게하여 연속적으로 발생하고, 제 1 및 제 2 필드 메모리는 제 1 신호 독출용 필드시프트 펄스와 제 2 신호 독출용 필드시프트 펄스 사이의 구동펄스, 제 2 신호 독출용 필드시프트 펄스 다음의 구동펄스에 의해 고속전송부의 필드분 신호가 각각 전송되도록 한 것이다.

또한 본 발명에 의한 고체 촬상소자에 있어서 고속 셔터기능을 실현시키는 방법은 수광량과 수광시간에 따라 축적된 전를 삭제하기 위하여 삭제용 필드시프트 펄스를 공급하는 제 1 스텝, 제 1 신호 독출용 필드시프트 펄스를 공급하는 제 2 스텝, 제 1 신호 독출용 필드시프트 펄스의 공급에 따라 제 1 스텝 이후에 축적된 전하를 제 1 축적 장치에 축적하는 제 3 스텝, 삭제용 필드시프트 펄스의 공급과 제 1 신호 독출용 필드시프트 펄스의 공급사이의 시간과 같은 시간을 두고 제 1 신호 독출용 필드시프트 펄스에 이어 제 2 신호 독출용 필드시프트 펄스를 공급하는 제 4 스텝, 제 2 신호 독출용 필드시프트 펄스의 공급에 따라 제 3 스텝 이후에 축적된 전하를 제 2 축적 장치에 축적하는 제 5 스텝, 제 3 스텝에서 제 1 축적 장치에 축적된 전하를 라인 단위로 전송하는 제 6 스텝, 제 6 스텝 종료후 제 5 스텝에서 제 2 축적 장치에 축적된 전하를 제 1 축적장치에 축적시키는 제 7 스텝, 그리고 제 7 스텝에서 제 1 축적장치에 축적된 전하를 라인 단위로 전송하는 제 8 스텝으로 이루어지며 제 1 내지 제 8 스텝은 1프레임사이에 이루어지도록 한 것

이하 도면에 의거하여 본 발명을 더욱 상세히 설명하면 다음과 같다.

제 1 도는 본 발명의 한 실시예의 구성을 나타내는 도면으로 제 2a 도에서 제 2e 도는 그 동작을 설명하기 위한 타이밍 차아트이다.

촬영하기 위하여 셔터(12)를 조작하면 구동회로(14)는 제 2b 도에 나타난 바와 같이 한번 촬영하는 데 삭제용 필드 시프트 펄스(P_s), 제 1 및 제 2 신호 독출용 필드시프트 펄스(P_1)(P_2)를 연속하여 발생시키고 이것을 고체 촬상소자인 CCD(16)를 공급한다.

이들 필드시프트 펄스 P_s 에서 P_1 사이와 P_1 에서 P_2 사이의 시간(t_1)(t_2)은 동일하게 설정되어 있다.

전술한 CCD(16)는 프레임 인터라인 전송형인 CCD이며, 수직브랭크 펄스로 인해 주기적으로 표준동작 모우드로 구동된다.

이 CCD(16)는 이미지부로서의 감광부(18)와 수직방향의 고속전송부(20), 축적부로서의 필드메모리(22), 수평전송부(24)와 출력회로(26)를 구비하고 있다.

감광부(18)는 예를 들면 수직방향으로 500개, 수평방향에 200개의 화소(포토 다이오우드)를 구비하고 있다.

CCD(16)에 있어서는 최초의 삭제용 필드 펄스(P_s)로 감광부(18)와 고속전송부(20)사이에서 구성된 게이트(도시하지 않음)가 열린다.

이로써 한꺼번에 감광부(18)의 축적전하가 고속전송부(20)로 전송된다.

이 고속전송부(20)의 전하는 기간(T_1)동안에 구동회로(14)에서 공급되는 클럭(ϕ_{v1})(ϕ_{v2})(ϕ_{v3})(ϕ_{v4})으로 제 1 도에 화살표 α 로 나타난 바와 같이 윗쪽 방향으로 고속으로 삭제되어 감광부(18)가 일단 클리어 상태로 된다.

또한 이 삭제 동작후에 감광부(18)에 다음의 이미지 전하가 축적된다. 그 후 제 1 신호 독출용 필드시프트 펄스(P_1)가 구동회로(14)로부터 출력된다.

필드시프트 펄스(P_1)에 의해 감광부(18)의 홀수번째 화소와 짝수번째 화소의 신호 전하가 가산되어 고속전송부(20)로 전송된다.

고속전송부(20)로 전송된 전하는 제 1 도에 화살표 β 로 나타난 아랫쪽 방향으로 고속으로 기간(t_2)이내에 필드메모리(22)로 전송된다.

그후 또한 다음의 이미지 전하가 감광부(18)에 축적된다. 다음으로 구동회로(14)으로부터 제 2 신호 독출용 필드시프트 펄스(P_2)가 공급된다. 이로써 다음의 필드 즉 짝수번째 화소와 홀수번째 화소의 신호전하가 가산된다. 그리고 이 전하가 한꺼번에 고속전송(20)로 전송된다.

제 3a 도와 제 3b 도는 제 1 및 제 2 필드 화상의 가산방법을 설명하기 위한 도면이다. 즉, 제 1 신호 독출용 필드시프트 펄스(P_1)에 의해 제 3a 도에 나타난 바와 같이 감광부(18)의 홀수번째 화소와 짝수번째 화소의 신호가 가산된다. 즉 화소 18_1+18_2 , 18_3+18_4 , ... 식으로 가산된 신호가 고속전송부(20)에 축적된다.

한편, 제2 신호 독출용 필드시프트 펄스(P_2)에 의해 제 3b 도에 나타난 바와 같이 감광부(18)의 짝수번째 화소와 홀수번째 화소의 신호가 가산된다. 즉, 화소 18_2+17_3 , 18_4+18_5 , ... 식으로 가산된 신호가 고속전송부(20)에 축적된다.

위와 같은 동작으로 필드메모리(22)에는 제 1 필드 이미지 전하가 존재하며 고속전송부(20)에는 제 2 필드의 이미지 전하가 존재하게 된다.

위와 같은 상태에서 기간(T_1)에서 제 1 필드의 영상을 통상의 텔레비전 주사와 같도록 수평전송부

(24)를 통해서 독출하여, 기간(T_2)에서 고속전송부(20)의 제 2 필드 이미지 전하를 고속으로 필드 메모리(22)에 전송하고 기간(T_3)에서 통상의 텔레비전 주사와 같도록 수평전송부(24)를 통해서 독출하면 1프레임분의 화상을 얻을 수 있다.

이 화상은 제 1 (홀수)필드신호와 제 2 (짝수)필드신호로 구성되는데, 어느 필드신호든 전부 셔터간격(t_1)(t_2)은 동일하며 더구나 제 2c 도에 나타낸 바와 같이 종래와 같이 시간간격을 길게 두지 않고 거의 연속적으로 이루어진다.

그 결과 이와같은 CCD(16)와 구동회로(14)를 이용하는 비디오카메라에 의하면 수직 해상도를 높일 수 있으며 더구나 필드간의 시간차에 의한 프리커도 발생하지 않는다.

또한 셔터 시간을 설정할 경우에는 필드시프트 펄스(P_s 와 P_1 및 P_1 와 P_2)의 간격을 각각 조정하면 임의로 셔터 속도를 설정할 수 있다.

전송한 고속전송부(20)에 있어서 전송은 2MHz 의 클럭펄스로 행하고 한번의 주사로 수직방향 250화소로 하면 125 μ s로 종료된다.

따라서 1프레임의 화상을 얻기 위한 최고셔터 속도는,

$$t_1+t_2=125+125=250\mu s$$

가 된다.

제 4 도는 본 발명의 고체 촬상소자를 이용한 컬러비디오 카메라의 구성도이다.

3배 줌렌즈(28)를 통과한 빛은 색온도변환 필터(30), 색보정 필터(32)와 광학 로우패스 필터(LPF)(34)를 통해서 컬러필터 어레이(36)가 설치된 고체 촬상소자로서의 CCD(16)의 이미지부에 결상된다.

구동회로(14)는 동기신호 발생기(38), 수직 논리회로(40) 및 수평논리회로(42)를 구비하고 있다.

동기 신호발생기(38)로부터의 각종 펄스신호를 이용하여 수직 및 수평논리회로(40)(42)는 CCD(16)의 동작에 필요한 각종 펄스신호를 만들어 CCD(16)에 인가한다.

CCD(16)의 출력신호는 프리앰프(44)에서 증폭된 후 색분리회로(46)에서 적색(R), 녹색(G), 청색(B)의 3원색신호로 분리된다.

이들 원색신호는 신호처리회로(48)에 의해 감마보정, 화이트 클립등 통상의 컬러 카메라에 필요한 신호처리가 이루어져 인코우더(50)에 인가된다. 그리고 인코우더(50)는 입력신호에서 휘도신호와 크로마신호를 만들고 이들을 합성하여 NTSC 방식 혹은 기타방식에 따른 형태의 비디오신호를 만들어 출력한다.

다음으로 제 5 도를 이용하여 CCD(16)의 구동법을 설명하면 다음과 같다. 동기신호 발생기(38)에서는 수직, 수평의 각 논리회로(40)(42)의 구동에 필요한 타이밍 펄스(F_{kk} , F_{S1} , F_{S2} , F_{V1} , F_{V2} , F_{V3} , F_{V4} , HP, VP)가 발생되어 수직, 수평논리회로(40)(42)에 입력된다.

수직논리회로(40)는 CCD(16)의 이미지부(52) 및 축적부(54)의 수직전송에 필요한 각 펄스파형 (\emptyset_{V1} , \emptyset_{V2} , \emptyset_{V3} , \emptyset_{V4} , \emptyset_{F6} , \emptyset_{F1} , \emptyset_{F2} , \emptyset_{F3} , \emptyset_{F4})를 만든다.

한편 수평논리회로(42)는 수평전송에 필요한 각 펄스파형 (\emptyset_{H1} , \emptyset_{H2} , \emptyset_{RS})를 만든다.

제 6-1a~6-1d 도는 수평전송에 필요한 펄스의 타이밍 파형도로서, 수평블래킹 기간의 일부에 수직 전송 CCD로부터 신호전하의 공급을 받는다.

이 기간은 상기한 바와 같이 \emptyset_{H1} 을 고레벨, \emptyset_{H2} 을 저레벨로 고정해 두지만 그 이외에는 7.16MHz의 반복 주파수로 신호 전하를 출력단자에 순차 전송시켜 간다.

이것에는 제 6a~d 도와 같은 2상의 펄스파형이 \emptyset_{H1} , \emptyset_{H2} 로 인가된다.

이 펄스 파형에서는 상승하강의 중첩 상태가 중요하며, 파형에 따라서는 전송효율에도 영향을 미친다.

출력신호는 OS의 파형에 나타난 바와 같이 고정레벨에서 하측에 나타나고, 프리앰프에서는 신호 성분만을 선택하여 5/N 개선이 행해진다.

출력기간은 예로서 t_1 에서, 중에 t_3 의 종료점에서부터 t_4 의 개시점까지의 기간이 된다.

제 6-1a~d 도의 OS 출력파형에 나타난 바와같이 1라인의 신호성분은 14화소의 흑색기준 신호와 376화소의 신호성분, 그리고 더미성분으로 이루어지고, 각 신호는 140ns의 반복으로 발생하고 있다.

수평전송에 필요한 파형을 제 6a 도 및 제 6b 도에 나타낸 바와 같은 2상으로 서로 역상 구동파형 (\emptyset_{H1} , \emptyset_{H2})과 제 6c 도에 나타낸 바와 같은 출력회로(26)의 리세트펄스파형(\emptyset_{RS})이다.

이들 펄스파형(\emptyset_{H1} , \emptyset_{H2} , \emptyset_{RS})을 수평전송부(24)와 출력회로(26)에 인가하므로써 축적부(54)로부터 1라인마다 내려온 신호는 수평으로 전송되고, 출력회로(26)로부터는 제 6d 도에 나타낸 바와 같은 신호파형을 얻을 수 있다.

다음으로 제 7 a 도에서 제 7d 도 및 제 8 도에서 제 10도를 참조하여 수직 논리회로(40)의 동작

을 설명하면 다음과 같다.

또한 제 7c 도에 나타난 바와 같은 파형(\emptyset_V)은 이미지부(52)에 인가되는 펄스파형(\emptyset_{V1} , \emptyset_{V2} , \emptyset_{V3} , \emptyset_{V4})을 나타내고 있다.

"S"부분은 삭제 기간으로서 제 8 도에 나타난 바와 같은 관계인 4상 펄스파형(\emptyset_{V1} , \emptyset_{V2} , \emptyset_{V3} , \emptyset_{V4})이 출력된다.

"I"부분은 신호전송기간으로서 제 9 도에 나타난 바와 같은 관계인 4상 펄스파형(\emptyset_{V1} , \emptyset_{V2} , \emptyset_{V3} , \emptyset_{V4})이 출력된다.

또한 제 7d 도에 나타난 바와 같은 파형(\emptyset_V)은 축적부(54)에 인가되는 펄스파형(\emptyset_{F1} , \emptyset_{F2} , \emptyset_{F3} , \emptyset_{F4})을 나타내고 있다.

"I"의 기간은 제 10 도에 나타난 바와 같은 관계인 4상 관계인 4상 펄스파형이 출력된다.

즉 이미지부(52)에서는 불필요한 전하를 삭제하는 기간과 신호의 전송기간이 있다.

이들 펄스파형(\emptyset_{V1} , \emptyset_{V2} , \emptyset_{V3} , \emptyset_{V4})은 제 8 도와 제 9 도에 나타난 바와 같은 위상관계에 있다.

그 결과 제 1 도에 화살표 α 와 β 로 나타난 바와 같이 윗쪽 방향과 아랫쪽 방향으로 전송방향이 결정된다.

즉, 제 8 도에 나타난 바와 같이 불필요한 전하를 삭제하는 기간에 있어서는 5V 전압이 인가되는 타이밍이 $\emptyset_{V4} \rightarrow \emptyset_{V3} \rightarrow \emptyset_{V2} \rightarrow \emptyset_{V1}$ 순으로 이동한다.

따라서, 불필요한 전하도 이것과 같은 방향으로 즉, 윗쪽방향으로 이동하여 삭제된다.

통상, 이미지부(52)의 최상단에는 드레인부가 설치되어 있으며 여기로 이동해온 전하는 소멸된다.

한편, 제 9 도에 나타난 바와 같이 신호전송 기간에 있어서는 5V가 인가되는 타이밍이 $\emptyset_{V1} \rightarrow \emptyset_{V2} \rightarrow \emptyset_{V3} \rightarrow \emptyset_{V4}$ 순으로 이동한다.

따라서 여기에 맞추어 신호전하도 같은 방향으로 이동하여 이미지부(52)로부터 축적부(54)로 신호가 이동된다.

또한 이 이미지부(52)의 신호전하를 고속전송할때에는 제 7d 도와 제 10 도에 나타난 바와 같이 축적부(54)에 인가되는 펄스신호(\emptyset_F)도 4상의 고속전송펄스가 되므로 신호전하가 축적부(54)에 고속으로 축적되게 된다.

즉, 제 10 도에 나타난 바와 같이 $\emptyset_{V1} \rightarrow \emptyset_{V2} \rightarrow \emptyset_{V3} \rightarrow \emptyset_{V4}$ 순으로 5V의 타이밍이 이동하는데 대응하여 신호전하도 고속으로 축적부(54)로 축적된다.

고속전송이 종료되면 그 다음은 제 7d 도에 나타난 바와 같이 1H마다 2라인의 신호가 인가되어 축적부(54)로부터 수평전송부(24)로 신호가 이동한다.

이것은 4상의 파형이 1주기 동작하여 일단 정지상태가 되므로서 이루어진다. 또한, 이미지부(52)에 있어서는 전술한 바와 같이 필드시프트 펄스(P_S , P_1 , P_2)의 인가로 인하여 감광부(18)와 고속전송부(20)사이에서 구성된 게이트(도시하지 않음)가 열려 감광부(18)로부터 고속전송부(20)로 신호가 이동된다.

즉, 감광부(18)에서 고속전송부(20)로 신호를 이동시키는데 필드시프트 펄스(P_S , P_1 , P_2)가 필요해진다.

그러나, 본 실시예에 있어서는 수직 논리회로(40)에 따로 게이트를 설치하지 않고 제 11a 도와 제 11b 도에 나타난 바와 같이 펄스파형(\emptyset_{V1} , \emptyset_{V3})의 파형에 중첩하는 형태로하여 이들 필드시프트 펄스를 수직 논리회로(40)로부터 이미지부(52)로 인가하고 있다.

우선, 제 3 도에 설명한 원리에 의거하고 또한 제 11a 도에 의거하여 홀수필드인 경우를 설명하면 다음과 같다.

제 11a 도에 나타난 바와 같이 펄스파형(\emptyset_{V1} , \emptyset_{V3})에 +10V의 필드시프트 펄스가 중첩되면 감광부(18)로부터 고속전송부(20)로 통하는 게이트가 열려 감광부(18)의 신호전하는 한꺼번에 펄스파형(\emptyset_{V1} , \emptyset_{V3})이 인가된 고속전송부(20)의 전극 아래로 이동한다.

이어서 펄스파형(\emptyset_{V2})을 +5V로 하고 또한 \emptyset_{V1} 을 0V로 하면 펄스파형(\emptyset_{V1})이 인가된 전극 아래의 신호전하는 펄스파형(\emptyset_{V2})이 인가된 전극 아래로 이동하고 이때 펄스파형(\emptyset_{V3})은 +5V의 값으로 되어 있으므로 펄스파형(\emptyset_{V3})이 인가된 전극 아래의 신호로 가산된다.

즉, 제 3a 도에 나타난 바와 같이 감광부(18)의 홀수번째 화소의 전하가 펄스파형(\emptyset_{V1} 및 \emptyset_{V3})이 인가된 전극 아래를 경유하여 이동해서 짝수번째 화소의 신호전하와 펄스파형(\emptyset_{V3})이 인가된 전극 아래에서 가산된다.

한편, 짝수 필드에 있어서는 제 11b 도에 나타난 바와 같이 펄스파형(\emptyset_{V1} , \emptyset_{V3})에 +10V의 필드시프트 펄스가 중첩되면 감광부(18)에서 고속전송부(20)로 통하는 게이트가 열려 감광부(18)의 신호전하

는 한꺼번에 펄스파형(\emptyset_{v1} , \emptyset_{v3})이 인가된 고속전송부(20)의 전극 아래로 이동한다.

다음으로 펄스파형(\emptyset_{v4})을 +5V로 하고 \emptyset_{v3} 을 0V로 하면 펄스파형(\emptyset_{v3})이 인가된 전극 아래의 신호전하는 펄스파형(\emptyset_{v4})이 인가된 전극 아래로 이동하고 이때 펄스파형(\emptyset_{v1})은 +5V의 값으로 되어 있으므로 펄스파형(\emptyset_{v1})이 인가된 전극 아래의 신호와 가산된다.

즉 제 3b 도에 나타낸 바와 같이 감광부(18)의 짝수번째 화소의 전하가 펄스파형(\emptyset_{v3} 및 \emptyset_{v4})이 인가된 전극 아래를 경유하여 이동해서 홀수번째 화소의 신호전하와 펄스파형(\emptyset_{v1})이 인가된 전극 아래에서 가산된다.

지금까지 설명한 바와 같이 본 발명에 의하면 고속셔터 동작이 가능하며 또한 1프레임의 양호한 수직 해상도가 좋은 화상을 얻을 수 있다.

통상을 비디오 카메라로는 정지화신호를 얻을 경우 피사체가 움직이면 홀수필드와 짝수필드 사이에서는 1/60초 간격으로 셔터를 누르고 있기 때문에 프리커가 발생하여 1프레임의 완전한 화상을 얻을 수 없었는데 본 발명에서는 피사체가 빨리 움직여도 수직 해상도가 양호한 정지화를 얻을 수 있다.

또한 전술한 바와 같은 CCD(16)에 있어서는 고속전송부(20)에 제 2 필드 신호가 축적되므로 이 고속전송부(20)영역의 광시일드를 완전하게 해두는 것이 바람직하다.

즉, 제 1 필드와 제 2 필드는 신호를 독출하기까지 시간차가 있으며 나중에 독출되는 신호는 그만큼 고속전송부(20)에 축적되어 있는 시간이 길어진다.

따라서 이 영역의 광시일드가 완전하지 않으면 스미어(smear)양에 차이가 생긴다.

특히 밝은 조명이 화면의 일부에 입사한 경우에는 제 2 필드 신호에만 스미어가 발생하여 그로 인하여 프리커를 발생시켜 화질을 손상시키게 된다.

따라서 고속전송부(20) 영역의 광시일드를 완전하게 해두는 것이 바람직하다.

그러나 완전하게 시일드하기가 어려운 경우가 있다.

그와 같은 경우에는 또한 필드 메모리를 추가하여 고속전송부(20)대신 거기에 신호를 축적해 두도록 하면 된다.

제 12 도는 그와 같은 경우의 실시예의 구성을 나타낸 것이며, 제 13a 도에서 제 13e 도는 그 실시예의 타이밍차아트이다.

즉, 이 실시예에 있어서는 두개의 축적부로서의 필드메모리(22₁, 22₂)를 구비하고 있다.

이와 같은 것에서는 CCD(16')에서 최초의 삭제용 필드펄스(P_S)로 인해 한꺼번에 감광부(18)의 축적전하가 고속전송부(20)로 전송된다.

이 고속전송부(20)의 전하는 기간(t₁) 동안에 구동회로(14)에서 공급되는 클럭으로 인해 제 12 도의 화살표 α 방향으로 고속으로 삭제되어 감광부(18)가 일단 클리어 상태로 된다.

이 삭제 동작후에 감광부(18)에 다음의 이미지 전하가 축적된다.

그후, 제 1 신호 독출용 필드시프트 펄스(P₁)가 구동회로(14)에서 출력된다.

제 1 신호 독출용 필드시프트 펄스(P₁)로 인해 감광부(18)의 홀수번째와 짝수번째의 신호전하가 가산되어 고속전송부(20)로 전송된다.

고속전송부(20)로 전송된 전하는 제 12 도에 화살표 β 방향으로 고속으로 기간(t₂)이내에 필드메모리(22₁)로 전송된다.

이 기간(t₂)사이에 또한 다음의 이미지 전하가 감광부(18)에 축적된다.

그리고 다음으로 구동회로(14)에서 제 2 신호 필드시프트 펄스(P₂)가 공급된다.

이로써 다음의 필드 즉 짝수번째와 홀수번째의 신호전하가 가산되어 한꺼번에 고속전송부(20)로 전송된다.

이 고속전송부(20)의 전하는 고속으로 기간(t₂)이내에 필드메모리(22₁)로 전송된다.

이와 동시에 필드메모리(22₁)에 있었던 전하는 다음단의 필드메모리(22₂)로 전송된다.

이와같은 동작으로 필드메모리(22₂)에는 제 1 필드의 이미지 전하가 존재하며 필드메모리(22₁)에는 제 2 필드의 이미지 전하가 존재하게 된다.

위와 같은 상태에서 기간(T₁)에서 제 1 필드의 영상(필드메모리(22₂)의 내용)을 통상의 텔레비전 주사와 같도록 수평전송부(24)를 통해서 독출하고 이 시아에 필드메모리(22₁)의 내용을 필드메모리(22₂)로 옮겨두고 계속하여 제 2 필드의 영상(필드메모리(22₂)의 내용)을 통상의 텔레비전 주사와 같이 독출하면 1프레임의 화상신호를 얻을 수 있다.

이 화상은 제 1 (홀수)필드 신호와, 제 2 (짝수)필드신호로 구성되는데 어느 신호든 다 셔터 간격은 같으며 더구나 제 13c 도에 나타낸 바와 같이 매우 근접한 시간차이다

그 결과 이와 같은 CCD(16')를 이용하는 비디오 카메라에 의하면 수직 해상도를 올릴 수 있으며 더구나 필드 사이의 시간차에 의한 프리커도 생기지 않는다.

또한 셔터 시간을 설정할 경우에는 필드시프트 펄스(P_s , P_1 , P_2)의 간격을 조정하면 임의로 셔터속도를 설정할 수 있다.

본 실시예에서는 복수의 필드 메모리를 이용하여 한꺼번에 제 1 필드 신호와 제 2 필드 신호를 각각 필드메모리(22₁, 22₂)로 전송해 버리는데 특징이 있다.

즉, 제 1, 제 2 필드의 각 신호는 고속전송부(20)의 체류시간에 차이가 생기지 않도록 제 1, 제 2의 필드메모리로 전송된다.

그리고, 필드메모리 영역은 완전한 광시일드가 가능하여 스미어를 발생시키지 않는다.

전술한 실시예에서는 이미지부와 수평전송부 사이에 2개의 축적부(필드메모리)를 설치했는데 본 발명은 여기에 한정되는 것이 아니다.

예를들면 제 12 도에 있어서 이미지부의 상부와 하부에 각각 축적부와 수평전송부의 쌍을 설치해도 된다.

또한, 축적부는 2개에 한하지 않고 예를들면 제 1, 제 2, 제 3의 축적부를 설치해도 된다.

그리고 이와 같이하여 제 1 축적부에 적색(R) 정보를 지닌 신호, 제 2, 제 4 축적부에 각각 녹색(G), 청색(B), 정보를 지닌 신호를 축적하도록 구성해도 된다.

이와 같이하면 R, G, B의 컬러화상 신호를 스미어가 없는 상태로 얻을 수 있다.

지금까지 설명한 바와 같이 본 발명에 의하면 고속의 셔터동작이 가능하며 또한 1프레임의 양호한 수직해상도가 좋은 화상을 얻을 수 있다. 통상의 비디오 카메라로는 정지화 신호를 얻은 경우 피사체가 움직이면 홀수필드와 짝수필드는 1/60초 간격으로 셔터를 누르므로 프리커가 발생하여 1프레임의 완전한 화상을 구할 수 없었는데 본 발명에서는 피사체가 빨리 움직여도 수직 해상도가 양호한 정지화를 얻을 수 있다.

또한, 가변 셔터일지라도 1프림의 정지화를 임의의 속도로 얻을 수 있다. 더구나 필드 사이에서 신호 레벨로 차이를 발생시키지 않고 양질의 화상신호를 얻을 수 있다.

(57) 청구의 범위

청구항 1

수광량과 수광시간에 따른 전하를 축적하는 감광부(18), 필드 시프트 펄스(P_s , P_1 , P_2)의 인가에 따라 감광부(18)의 축적전하가 한꺼번에 전송되는 고속전송부(20), 고속전송부(20)에 의해 고속 전송부(20)로 전송되어온 전하가 라인단위로 고속으로 전송되고 이 전송된 전하를 축적하는 필드메모리(22), 필드메모리(22)에 축적된 전하가 라인 단위로 전송되는 수평전송부(24), 그리고 필드시프트 펄스를 발생하는 구동회로(14)로 구성되어 있는 고속셔터 기능을 지닌 고체 촬상소자에 있어서, 구동회로(14)는 1회의 셔터에 대하여 삭제용 필드시프트 펄스와 제 1 및 제 2 신호 독출용 필드시프트 펄스를 삭제용 필드시프트 펄스의 발생과 제 1 신호 독출용 필드시프트 펄스의 발생 사이의 감광부(18)에 있어서의 광축적 시간과, 제 1 신호 독출용 필드시프트 펄스의 발생과 제 2 신호 독출용 필드시프트 펄스의 발생 사이의 감광부(18)에 있어서의 광축적 시간이 동일하게 되도록 시간 간격을 같게 하여 연속적으로 발생하는 것을 특징으로 하는 고체 촬상소자

청구항 2

제 1 항에 있어서, 전술한 삭제용 필드시프트 펄스는 감광부(18)에 축적된 전하를 하기 위하여 이용되는 펄스이고, 제 1 신호 독출용 필드시프트 펄스는 제 1 필드 신호를 독출하기 위하여 이용되는 펄스이며, 제 2 신호 독출용 필드시프트 펄스는 제 2 필드 신호를 독출하기 위하여 이용되는 펄스인 것을 특징으로 하는 고체 촬상소자.

청구항 3

제2항에 있어서, 전술한 제 1 필드는 홀스 필드이며 제 2 필드는 짝수 필드인 것을 특징으로 하는 고체 촬상소자.

청구항 4

제 2 항에 있어서, 전술한 구동회로(14)는 고속전송부(20)에 의해 고속전송부(20)로 전송된 전하를 필드메모리(22)에 라인단위로 고속으로 전송하기 위하여 고속전송부(20)를 구동시키는 구동 펄스를 발생하고, 그리고 각 필드시프트 펄스를 구동 펄스에 중첩하여 출력하는 것을 특징으로 하는 고체 촬상소자.

청구항 5

수광량 및 수광시간에 따른 전하를 축적하는 감광부(18), 필드 시프트 펄스의 인가에 따라 감광부(18)의 축적 전하가 한꺼번에 전송되는 고속전송부(20), 고속전송부(20)에 의해 고속 전송부(20)로 전송된 전하가 라인단위로 고속으로 전송되어 전송된 전하를 축적하는 필드메모리, 필드메모리에 축적된 전하가 라인 단위로 전송되는 수평전송부(24), 필드시프트 펄스를 발생하는 구동회로(14)로 구성되어 있는 고속셔터기능을 지닌 고체 촬상소자에 있어서, 필드 메모리는 고속전송부(20)로 전송된 전하가 라인단위로 고속으로 전송되고 이 전송된 전하가 축적되는 제 1 필드 메모리(22₁)와, 제 1

필드 메모리(22₁)에 축적된 전하가 라인 단위로 고속으로 전송되고 이 전송된 전하가 축적되는 제 2 필드 메모리(22₂)를 구비하며 수평전송부(24)는 제 2 필드 메모리(22₂)에 축적된 전하를 라인 단위로 전송하고, 구동회로(14)는 고속전송부(20)에 의해 고속전송부(20)로 전송된 전하를 제 1 필드 메모리(22₁)에 라인 단위로 고속으로 전송시키기 위하여 고속전송부(20)를 구동하는 구동펄스를 발생하고, 또한 1회에 셔터에 대하여 삭제용 필드시프트 펄스와 제 1 및 제 2 신호 독출용 필드시프트 펄스를 삭제용 필드시프트 펄스의 발생과 제 1 신호 독출용 필드시프트 펄스의 발생사이에 감광부(18)에 있어서의 광축적 시간과, 제 1 신호 독출용 필드시프트 펄스의 발생과 제 2 신호 독출용 필드시프트 펄스의 발생사이에 감광부(18)에 있어서의 광축적 시간이 동일해지도록 시간 간격을 같게 하여 연속적으로 발생하고, 그리고 제 1 및 제 2 필드 메모리(22₁, 22₂)는 제 1 신호 독출용 필드시프트 펄스와 제 2 신호 독출용 필드시프트 펄스 사이의 구동펄스, 제 2 신호 독출용 필드시프트 펄스 다음의 구동펄스에 의해 고속전송부(20)의 필드분 신호가 각각 전송되는 것을 특징으로 하는 고체 촬상소자.

청구항 6

제 5 항에 있어서, 전술한 삭제용 필드시프트 펄스는 감광부(18)에 축적된 전하를 소거하기 위하여 이용되는 펄스이고, 제 1 신호 독출용 필드시프트 펄스는 제 1 필드의 신호를 판독하기 위하여 이용되는 펄스이며, 제 2 신호 독출용 필드시프트 펄스는 제 2 필드 신호를 독출하기 위하여 이용되는 펄스인 것을 특징으로 하는 고체 촬상소자.

청구항 7

제 6 항에 있어서, 전술한 제 1 필드는 홀수 필드이며 제 2 필드는 짝수 필드인 것을 특징으로 하는 고체 촬상소자.

청구항 8

제 5 항에 있어서, 전술한 구동회로(14)는 각 필드시프트 펄스를 구동펄스에 중첩하여 출력하는 것을 특징으로 하는 고체 촬상소자.

청구항 9

고체 촬상소자에 있어서 고속셔터 기능을 실현하는 방법에 있어서, 수광량과 수광시간에 따라 축적된 전하를 삭제하기 위하여 삭제용 필드시프트 펄스를 공급하는 제 1 스텝과, 제 1 신호 독출용 필드시프트 펄스를 공급하는 제 2 스텝과, 제 1 신호 독출용 필드시프트 펄스의 공급에 따라 제 1 스텝 이후에 축적된 전하를 제 1 축적 장치에 축적하는 제 3 스텝과, 제 2 신호 독출용 필드시프트 펄스를 공급하는 제 4 스텝과, 제 2 신호 독출용 필드시프트 펄스는 삭제용 필드시프트 펄스의 공급과 제 1 신호 독출용 필드시프트 펄스의 공급 사이의 시간이 제 1 신호 독출용 필드시프트 펄스의 공급과 제 2 신호 독출용 필드시프트 펄스의 공급 사이의 시간이 동등한 타이밍으로 공급되는 제 2 신호 독출용 필드시프트 펄스의 공급에 따라 제 3 스텝 이후에 축적된 전하를 제 2 축적 장치에 축적하는 제 5 스텝과, 제 3 스텝에서 제 1 축적 장치에 축적된 전하를 라인 단위로 전송하는 제 6 스텝과, 제 6 스텝의 종료후 제 5 스텝에서 제 2 축적 장치에 축적된 전하를 제 1 축적 장치에 축적시키는 제 7 스텝과, 제 7 스텝에서 제 1 축적 장치에 축적된 전하를 라인 단위로 전송하는 제 8 스텝으로 구성되어 있고, 그리고 제 1 내지 제 8 스텝은 1프레임 사이에서 이루어지는 것을 특징으로 하는 고속셔터 기능을 실현하는 방법.

청구항 10

제 9 항에 있어서, 고체 촬상소자는 수광량과 수광시간에 따른 전하를 축적하는 감광부(18), 필드시프트 펄스의 인가에 따라 감광부(18)의 축적 전하가 한꺼번에 전송되는 고속전송부(20), 고속전송부(20)에 의해 고속전송부(20)로 전송된 전하가 라인 단위로 고속으로 전송되고 이 전송된 전하를 축적하는 필드메모리(22), 필드메모리(22)에 축적된 전하가 라인 단위로 전송되는 라인 전송부(24)를 구비하며, 제 1 축적 장치는 필드메모리(22)이며 제 2 축적 장치는 고속전송부(20)인 것을 특징으로 하는 고속셔터 기능을 실현하는 방법.

청구항 11

제 10 항에 있어서, 제 1 스텝은 감광부(18)의 축적전하를 삭제하기 위하여 삭제용 필드시프트 펄스를 공급하고, 제 2 스텝은 제 1 신호 독출용 필드시프트 펄스를 공급하며, 제 3 스텝은 제 1 신호 독출용 필드시프트 펄스의 공급에 따라 감광부(18)의 축적전하를 고속전송부(20)로 한꺼번에 전송하고 또한 고속전송부(20)에서 필드메모리(22)로 라인단위로 고속으로 전송하고, 제 4 스텝은 제 2 신호 독출용 필드시프트 펄스를 공급하며, 제 5 스텝은 제 2 신호 독출용 필드시프트 펄스의 공급에 따라 감광부(18)의 축적전하를 고속전송부(20)로 한꺼번에 전송하고, 제 6 스텝은 라인 전송부(24)에 의해 필드메모리(22)에 축적된 전하를 라인단위로 전송하며, 제 7 스텝은 수평전송부(24)에 의한 전송 종료후 고속전송부(20)에서 필드메모리(22)로 라인 단위로 고속으로 전송하고, 제 8 스텝은 수평전송부(24)에 의해 필드메모리(22)에 축적된 전하를 라인 단위로 전송하는 것을 특징으로 하는 고속셔터 기능을 실현하는 방법.

청구항 12

제 9 항에 있어서, 고체 촬상소자는 수광량과 수광시간에 따른 전하를 축적하는 감광부(18), 필드시프트 펄스의 인가에 따라 감광부(18)의 축적 전하가 한꺼번에 전송되는 고속전송부(20), 고속전송부(20)에 의해 고속전송부(20)로 전송된 전하가 라인 단위로 고속으로 전송되고, 이 전송된 전하가 축적되는 제 1 필드메모리(22₁), 제 1 필드메모리(22₁)에 축적된 전하가 라인 단위로 전송되고, 이 전

송된 전하가 축적되는 제 2 필드 메모리(22₂), 제 2 필드 메모리(22₂)에 축적된 전하가 라인 단위로 전송되는 라인 전송부(24)를 구비하며, 제 1 축적 장치는 제 2 필드 메모리(22₂)이며, 제 2 축적 장치는 제 1 필드 메모리(22₁)인 것을 특징으로 하는 고속셔터 기능을 실현하는 방법.

청구항 13

제 12 항에 있어서, 제 1 스텝은 감광부(18)의 축적전하를 삭제하기 위하여 삭제용 필드시프트 펄스를 공급하고, 제 2 스텝은 제 1 신호 독출용 필드시프트 펄스를 공급하며, 제 3 스텝은 제 1 신호 독출용 필드시프트 펄스의 공급에 따라 감광부(18)의 축적전하를 고속전송부(20)로 한꺼번에 전송하고 또한 고속전송부(20)에서 제 1 필드메모리(22₁)로 라인단위로 고속으로 전송하고, 제 4 스텝은 제 2 신호 독출용 필드시프트 펄스를 공급하며, 제 5 스텝은 제 2 신호 독출용 필드시프트 펄스의 공급에 따라 감광부(18)의 축적전하를 고속전송부(20)로 한꺼번에 전송하고 또한 고속전송부(20)에서 제 1 필드 메모리(22₁)로 라인 단위로 고속으로 전송하는 동시에 제 1 필드 메모리(22₁)에 축적되어 있는 전하를 제 2 필드 메모리(22₂)로 라인 단위로 고속으로 전송하고, 제 6 스텝은 수평전송부(24)에 의해 제 2 필드 메모리(22₂)에 축적된 전하를 라인 단위로 전송하며, 제 7 스텝은 수평전송부(24)에 의한 전송 종료후 제 1 필드 메모리(22₁)에서 제 2 필드 메모리(22₂)로 라인 단위로 고속으로 전송하고 제 8 스텝은 수평전송부(24)에 의해 제 2 필드 메모리(22₂)에 축적된 전하를 라인 단위로 전송하는 것을 특징으로 하는 고속셔터 기능을 실현하는 방법.

청구항 14

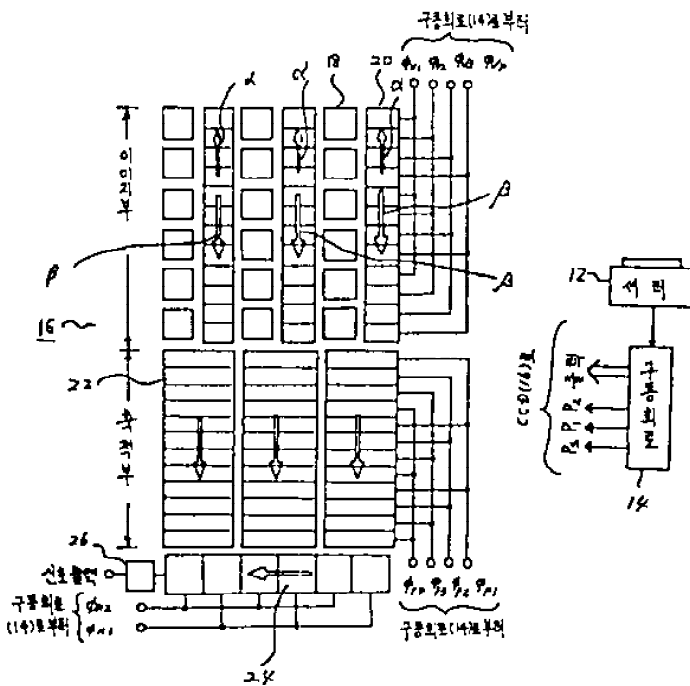
제 9 항에 있어서, 삭제용 필드시프트 펄스는 수광량과 수광시간에 따라 축적된 전하를 소거하기 위하여 이용되는 펄스이고, 제 1 신호 독출용 필드시프트 펄스는 제 1 필드 신호를 독출하기 위하여 이용되는 펄스이며, 제 2 신호 독출용 필드시프트 펄스는 제 2 필드의 신호를 독출하기 위하여 이용되는 펄스인 것을 특징으로 하는 고속셔터 기능을 실현하는 방법.

청구항 15

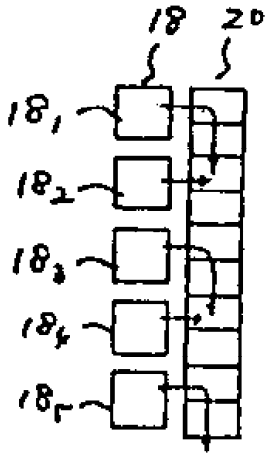
제 14 항에 있어서, 제 1 필드는 홀수 필드이며 제 2 필드는 짝수 필드인 것을 특징으로 하는 고속셔터 기능을 실현하는 방법.

도면

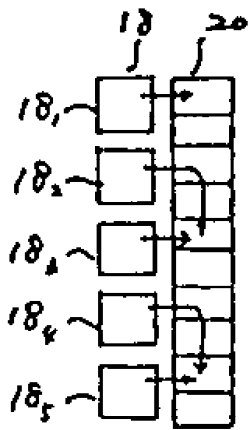
도면1



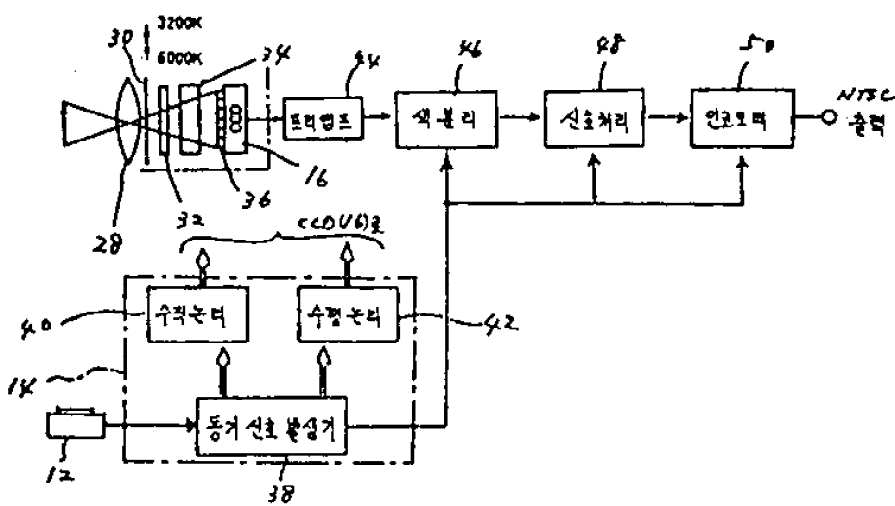
도면3A



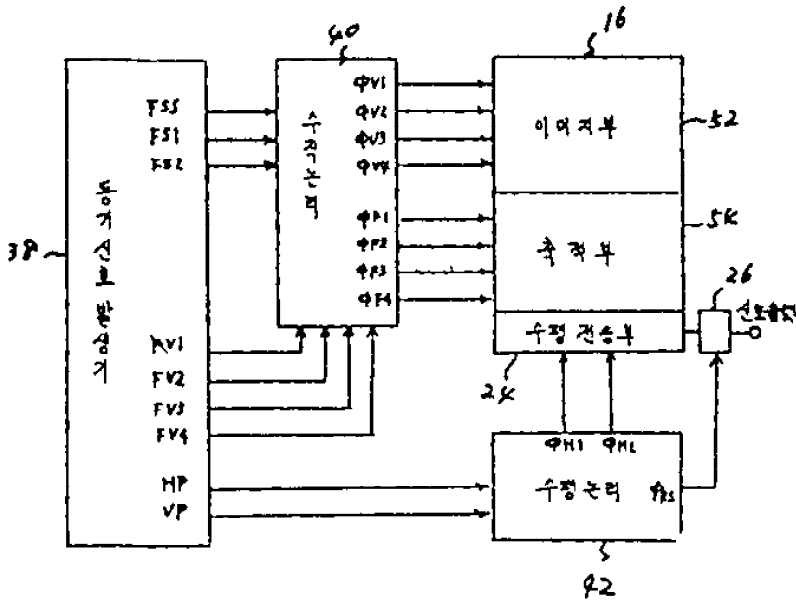
도면3B



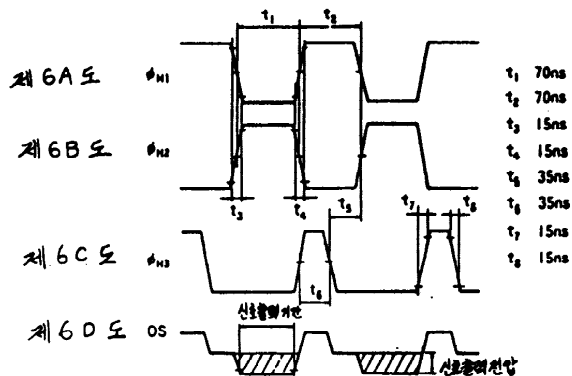
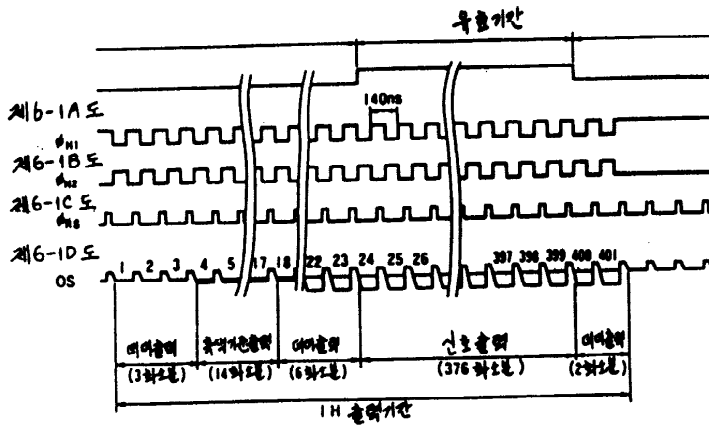
도면4



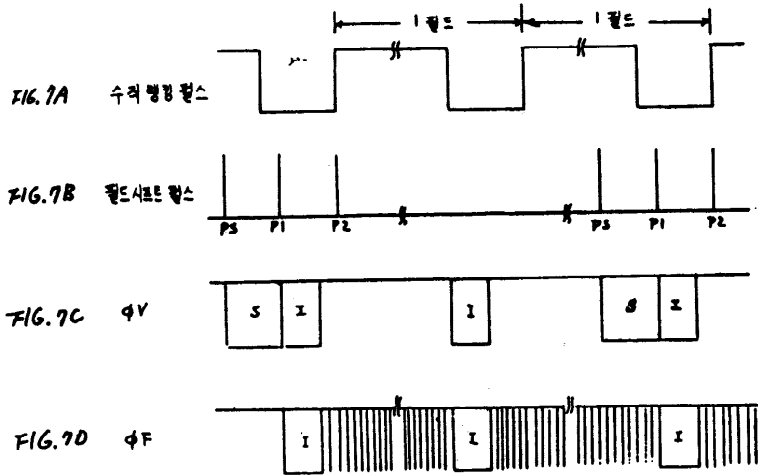
도면5



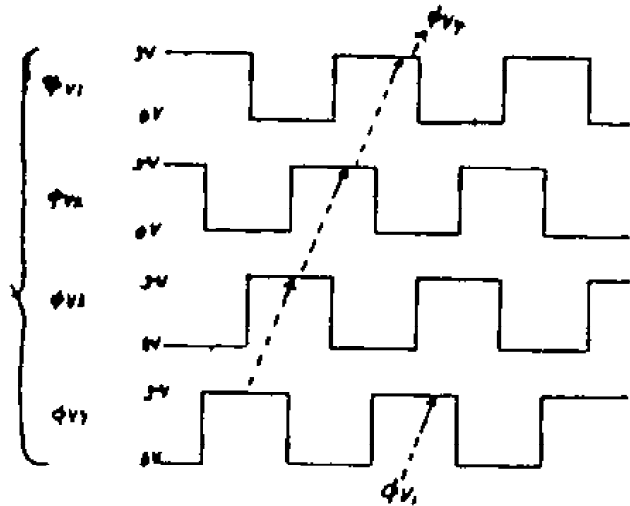
도면6



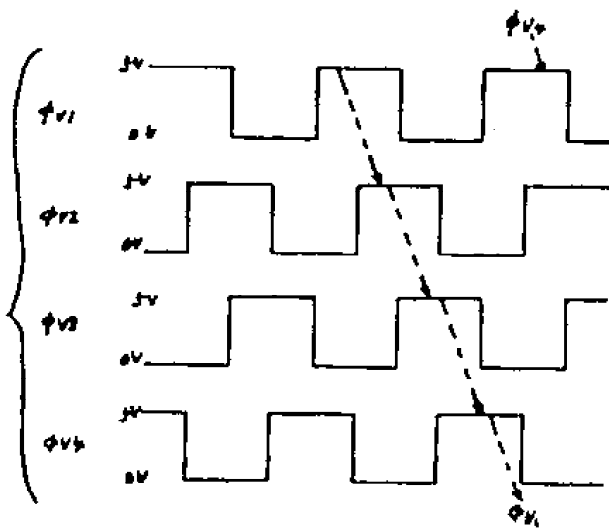
도면7



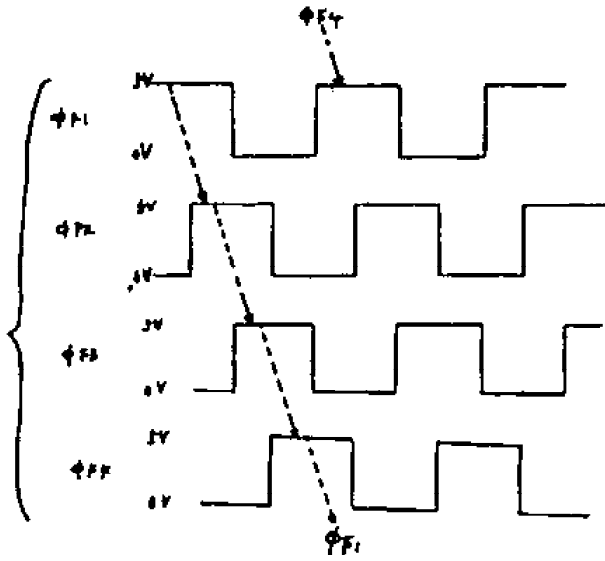
도면8



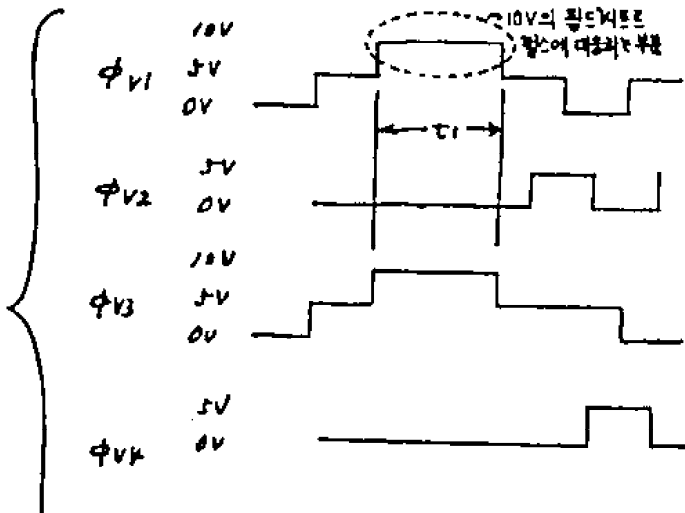
도면9



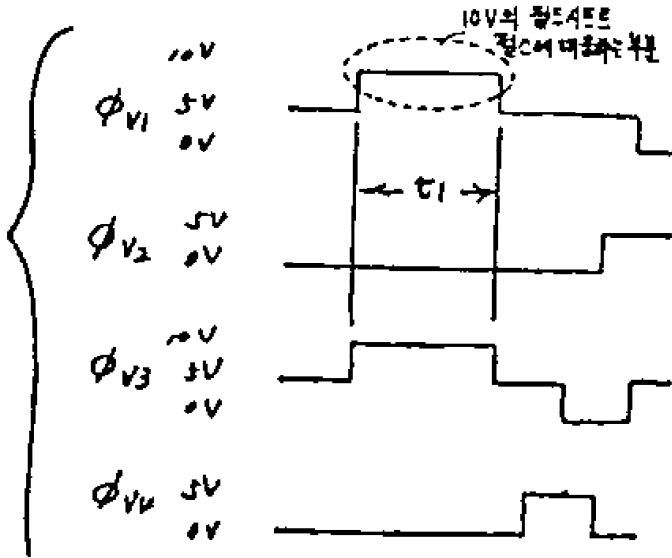
도면10



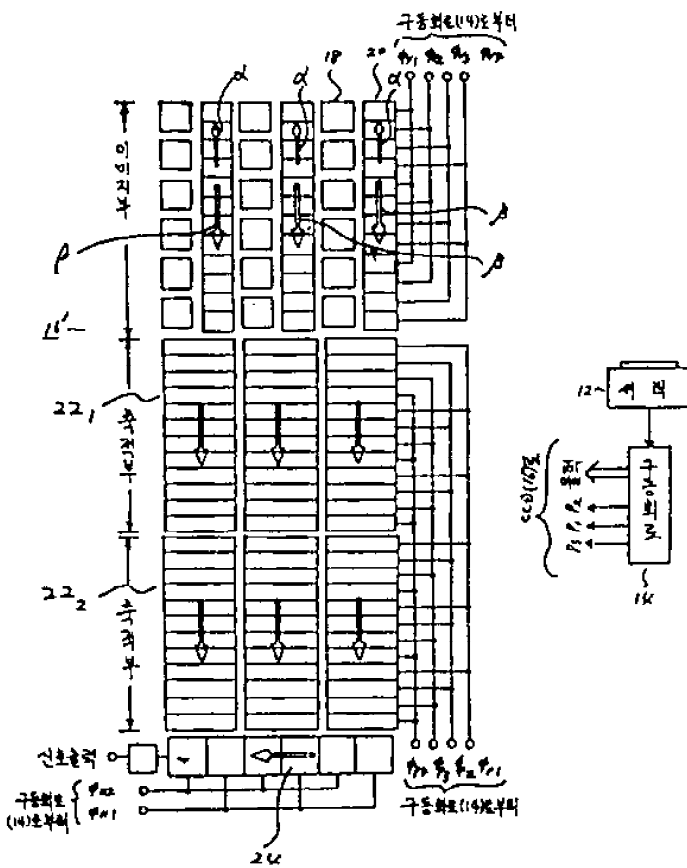
도면11A



도면11B



도면12



도면 13

