

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：93138886

※申請日期：93.12.15.

※IPC 分類：H01L 51/60

一、發明名稱：(中文/英文)

於電子元件上形成銲接區域之方法以及具有銲接區域之電子元件

METHODS OF FORMING SOLDER AREAS ON ELECTRONIC COMPONENTS AND
ELECTRONIC COMPONENTS HAVING SOLDER AREAS

二、申請人：(共1人)

姓名或名稱：(中文/英文)

羅門哈斯電子材料有限公司

ROHM AND HAAS ELECTRONIC MATERIALS, L. L. C.

代表人：(中文/英文) 弗里基 達瑞爾 P / FRICKEY, DARRYL P.

住居所或營業所地址：(中文/英文)

美國·麻州 01752·馬爾柏洛·森林街 455 號

455 Forest Street, Marlborough, MA 01752, U. S. A.

國 籍：(中文/英文) 美國 / U. S. A.

三、發明人：(共2人)

姓 名：(中文/英文)

1. 布萊斯 奈沙尼爾 E / BRESE, NATHANIEL E.

2. 托賓 麥可 P / TOBEN, MICHAEL P.

國 籍：(中文/英文)

1. 2. 美國 / U. S. A.

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☐ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

1. 美國；2003 年 12 月 22 日；60/532,264（主張優先權）

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

[相關申請案之交互參照]

本申請案依據美國專利法(美國法典第 35 篇)第 119 條(e)主張 2003 年 12 月 22 日申請之第 60/532,264 號臨時申請案之權利，該臨時申請案之全部內容將於本申請案合併作為參考文獻。

【發明所屬之技術領域】

本發明係有關於一種於電子元件上形成銲接區域之方法。同樣的，本發明亦有關於一種具有銲接區域之電子元件。本發明特別可應用於在半導體裝置上形成互連凸塊之半導體工業中，舉例而言，可應用於利用銲錫凸塊銲接製程將積體電路(IC)銲接至模組電路、承載基板(interposer)或印刷線路板(PWB, Printed Wiring Board)。

【先前技術】

目前半導體製造工業之焦點在於晶圓級封裝(WLP)。於晶圓級封裝中，積體電路互連係整體地形成於晶圓上，且可於晶圓切割前將完整的積體電路模組建構於晶圓上。使用晶圓級封裝之優點包括例如輸入/輸出(I/O)密度之增加、操作速度之提升、功率密度與熱管理之增強、封裝尺寸的縮小以及製造成本效益之提升。

於晶圓級封裝中，可於晶圓上提供導電互連凸塊。舉例而言，原始的倒裝晶片接合(Controlled Collapse Chip Connection; C4)製程係利用形成於積體電路晶片之平坦接觸墊區域上之銲錫凸塊以將一個或多個晶片銲接至模組電

路。於該晶片上之鐳錫凸塊係與該模組電路上相對應之接觸墊相配對。該晶片與模組電路係相互接觸並受熱以熔化該鐳錫。此些互連凸塊係用作為該積體電路與模組電路間電性或物理之連接。接著該模組電路通常會透過施加鐳錫至該模組電路上之其他接觸墊以接置於印刷線路板，令該模組電路與該印刷線路板之接觸墊相接觸並將該結構加熱以迴鐳(reflow)該鐳錫。或者，也可使用打線接合(wire bonding)替代鐳錫以產生部份互連。

目前已提出數種於半導體裝置上形成互連凸塊之方法，如電鍍凸塊、蒸鍍凸塊以及凸塊印刷。於此些技術中，電鍍凸塊與蒸鍍凸塊通常會於製程設備上需要相當大的資本投資。另一方面，凸塊印刷則係資本密集較低之製程。於凸塊印刷中，係於基板上設置或形成圖案化金屬遮罩。該遮罩具有相對應於其上形成有凸塊之接觸墊的開孔。於該遮罩中之開孔係先透過於該遮罩上施加錫膏，然後再利用如刮板(squeegee)等工具將該錫膏推擠至該開孔中，以填充錫膏於其中。移除該遮罩並將該錫膏予以加熱，該錫膏將因而形成金屬鐳錫凸塊。

該金屬鐳錫凸塊應該具有於該半導體元件之鐳墊與模組電路間形成可靠且堅固的電性連接之能力。於凸塊印刷中所使用之錫膏典型地係為金屬粒子與載體之結合，舉例而言，其可包括例如溶劑、有機助鐳劑(fluxing agent)以及活化劑。其具有一些與習知錫膏相關的限制。舉例而言，來自該載劑成分之殘餘物通常會於熱處理後殘留在鐳

錫凸塊中。此種殘留物可能對於接觸點之物理及/或電子特性有不利的影響。為了最小化或避免此種殘留物，可能會需要不適用於該裝置或基板材料之過高溫度。

使用於倒裝晶片接合(C4)或其他晶圓凸塊製程(bumping process)以及後續將模組接合至印刷線路板中的鐳錫材料係依據嚴格的接合層級而選擇。舉例而言，當元件已透過鐳錫接合至基板時，於後續的製程中則不應再接近該鐳錫之固化溫度，以防止該鐳錫連接處之軟化與剝蝕。使用於倒裝晶片接合(C4)製程中以於晶圓上形成凸塊之典型錫膏係高含鉛量之材料，其中之金屬成分包括 95 重量百分比的鉛以及 5 重量百分比的錫。由該組成物所形成之鐳錫凸塊具有 315°C 之液化溫度。針對此種鐳錫凸塊組成物，於後續製程中的溫度必須不接近 315°C 以防止該鐳錫連接處之軟化與剝蝕。為達到此目的，通常會使用具有 183°C 之液化溫度的共晶鉛/錫 0.37 錫膏。該接合層級因此嚴格地限制可利用的鐳錫材料類型。該材料一開始熔化的溫度係稱之為固化溫度(solidus)，而剩餘少量金屬最終熔化成液態的溫度則稱之為液化溫度(liquidus)。

可用的鐳錫材料之選擇的進一步限制係該基板結構之材料。舉例而言，無法忍受高溫之基板如聚酯，係需要較低溫鐳錫技術。為了在較低鐳錫溫度下產生可靠的互連，通常需要使用較低熔化溫度之材料。舉例而言，由 70 錫/30 鉛轉換成 70 銻/30 鉛將導致熔點溫度由 193°C 降至 174°C 。不幸的是，此種低熔點鐳錫通常會於電子元件運作的

過程中產生金屬疲勞或形變(如潛變(creep))，而導致較低的可信賴性。據此，通常需要使用如陶瓷之耐高溫的基板材料。因而需要一種可於低溫下產生電性連接並排除或降低金屬疲勞與形變問題之錒錫組成物。

近來受到關注的另一個錒錫材料使用的限制，係環保所驅使之無鉛的提倡已增加了排除一般用於錒錫凸塊與金屬化中的含鉛材料的需求。不幸的是，最佳取代含鉛材料之材料具有相對於錒鉛共晶更高的固化溫度。現今，錒/銀 3.0/銅 0.5 錒膏係於考量下作為錒/鉛共晶之替代物。然而，不幸的是，錒/銀 3.0/銅 0.5 合金之固化溫度大約為 217°C ，係高於錒/鉛共晶之固化溫度(solidus temperature，可簡稱為熔化後之固化溫度，本文中稱為固化溫度) 34°C 。必須考量到該合金所需要增加的熱偏移(excursion)可能導致電子元件提早故障。因此，仍存在尋找出具有相對低的固化溫度而適於作為錒鉛共晶的替代物之需求。

習知用於形成互連凸塊之錒膏包含具有微米等級直徑的金屬粒子。美國專利第 6,630,742 B2 號(發明人為 Sakuyama)，揭露包含不超過 10 重量百分比的粒子之錒錒粉，該些錒錒粉之直徑大於遮罩厚度但不超過遮罩厚度的 1.5 倍，其中所揭露作為例示之直徑係為 5 至 20 微米。其據稱可降低以下之缺點：當該遮罩塗覆有錒膏且刮板復於該遮罩上前後移動時填入開孔之錒膏會被掃除；以及當該遮罩移除時黏著於該金屬遮罩開孔之內壁的錒膏會被帶

走。第‘742 專利進一步揭露當具有 20 微米或更小的粒子直徑之鐳錫粉的比例降低時，則例如勞力密集、低良率以及高成本等與其製備相關之問題自然會獲得改善。第‘742 專利復提出具有低比例的小粒子直徑之鐳錫粉的優點在於較不易受到氧化作用的影響，使得該錫膏具有較長的壽命。

據此，於該項技藝中仍持續的需要一種用以於電子元件上形成鐳接區域之方法，舉例而言，用於晶圓級封裝之半導體元件上的互連凸塊。同樣的，於該項技藝中亦持續的需要一種可透過該方法形成之電子元件。該方法與元件可防止或顯著地改良上述一個或多個仍存在於目前技藝中之問題。

【發明內容】

依據第一種態樣，本發明提供一種於電子元件上形成鐳接區域之方法。該方法係包括：(a)提供具有一個或多個接觸墊之基板；以及(b)於該接觸墊上施加錫膏。該錫膏包括載體與具有金屬粒子之金屬成分。該錫膏具有之固化溫度係低於該會導致錫膏熔化後再固化之固化溫度。

依據另一種態樣，本發明提供一種電子元件。該電子元件係包括：(a)具有一個或多個接觸墊之基板；以及(b)於該接觸墊上之錫膏。該錫膏包括載體(carrier vehicle)與具有金屬粒子之金屬成分。該錫膏具有之固化溫度係低於會導致錫膏熔化後再固化之固化溫度。

對於熟習本項技術人士而言，於閱讀過後述之詳細說明、申請專利範圍以及所附之圖式，本發明之其他特性或

優點將會變得明顯。

【實施方式】

本發明之方法將參照用以顯示依據本發明之第一種態樣之銲接區域形成製程的例示流程之第 1(a)至(f)圖說明於下。於本文中，用語「一」除非有特別說明否則係表示一個或多個。名詞「奈米粒子(nanoparticle)」表示具有 50 奈米或更小直徑的粒子。名詞「金屬」表示單一成分之金屬、金屬混合物、金屬合金以及介金屬化合物(intermetallic compounds)。本發明之方法係有關於在電子元件上形成銲接區域。應用於本發明中之銲錫係由包含以金屬粒子型態存在之金屬成分以及載體(carrier vehicle)成分所形成者。該金屬粒子之尺寸係被選定者，因此該錫膏具有之固化溫度係低於該會導致錫膏熔化後再固化之固化溫度。

本發明係依據金屬奈米粒子相較於使用在習知錫膏中較大尺寸之同質物具有較低的固化溫度之原理，其中該同質物具有與塊材(bulk)金屬相同之固化溫度。該金屬之固化溫度可藉由將粒子尺寸逐漸縮小至低於門檻值而逐漸地降低。一旦經熔化與固化，該所產生的金屬則具有再固化的熔化物/塊材材料之固化溫度。當與錫膏相結合時，在相同的方法下，奈米粒子相較於後續經熔化並再固化的材料會有效的降低錫膏之固化溫度。據此，可在給定的溫度下形成銲接區域且在相同(或更高)的溫度下的後續熱處理製程中不會產生迴銲。因此提供電子元件之接合層級以及錫

膏與其他材料選擇上顯著的彈性。

此外，所使用之金屬粒子會導致當使用有機成分於例如助焊劑中時，於錫膏迴焊後可能殘餘的有機殘餘物之減少或排除。在不期望受到特定理論的拘束下，相信於錫膏中相對高的金屬粒子表面區域可增加有機材料分解之催化速率。

雖然金屬粒子的有效尺寸係取決於，舉例而言，特定金屬與期望的錫膏固化溫度，但通常有用的顆粒係在奈米尺寸之等級中。奈米粒子可透過各種已知技術予以產生，如化學氣相沉積(CVD)、物理氣相沉積，其中物理氣相沉積復可例如為濺鍍、電解沉積、雷射分解、電弧加熱、高溫火焰或電漿噴塗、浮質氧化(aerosol combustion)、靜電噴塗、模板電沉積、沉澱、凝結、研磨等等。例如國際公開第 WO 96/06700 號，其所有內容係於本文合併作為參考文獻，揭露有透過利用如雷射、電弧、火焰或電漿之能源將初始材料加熱與分解以由初始材料形成奈米粒子之技術。

於本發明中所利用之金屬粒子可包括例如為錫(Sn)、鉛(Pb)、銀(Ag)、鉍(Bi)、銦(In)、銻(Sb)、金(Au)、鎳(Ni)、銅(Cu)、鋁(Al)、鈀(Pd)、鉑(Pt)、鋅(Zn)、鍺(Ge)、鑼系元素、其組合以及其合金。其中，錫、鉛、銀、鉍、銦、金、銅、其組合以及其合金係典型所使用者，其可例如為錫、錫合金，而錫合金復可例如為錫鉛合金、錫銀合金、錫銅合金、錫銀銅合金、錫鉍合金、錫銀鉍合金、錫

金合金以及錫銮合金。更詳而言之，錫-鉛 37、錫-鉛 95、錫-銀 3.5、錫/銀 3.0/銅 0.5(重量百分比係依據金屬成分而定)等等係可應用於本發明中。

於錫膏中之金屬粒子尺寸以及尺寸分佈可予以選擇以提供所期望的固化溫度，固化溫度會依據如粒子之類型而改變。舉例而言，可選擇粒子尺寸與分佈以提供錫膏之固化溫度比該錫膏熔化以及熔化物之再固化後所產生的固化溫度低 3°C 或更多，例如低 5°C 或更多、10°C 或更多、50°C 或更多、100°C 或更多、200°C 或更多、400°C 或更多或 500°C 或更多。

存在於錫膏中的金屬粒子之總量，以錫膏為基礎，通常為大於 50 重量百分比，例如為大於 85 重量百分比。如前所述，有效降低金屬粒子的固化溫度之粒子尺寸以及所產生的錫膏會依據特定之粒子材料類型而定。一般而言，若具有 50 奈米或更小，例如 30 奈米或更小、20 奈米或更小、10 奈米或更小的直徑之粒子且該粒子之重量百分比大於 50 重量百分比或更多，例如 75 重量百分比或更多、90 重量百分比或更多或 99 重量百分比或更多則為足夠。通常，該金屬及/或金屬合金粒子之平均直徑可為 50 奈米或更小，例如 30 奈米或更小、20 奈米或更小、10 奈米或更小。典型地，該金屬粒子之尺寸與尺寸分佈係有效地提供該錫膏於較固態熔化物之固化溫度為低的溫度下熔化。然而，若具有一部份不會熔化之較大尺寸的粒子時，則足以假定所產生的銲接區域提供電子元件中足夠可靠的電性連

接。該較大粒子之部分會融入至錫膏熔化的部分中。

該載體可包含一種或多種成分，其可例如為一種或多種溶劑、助錫劑以及活化劑。通常存在於該錫膏中之載體的總量可為 1 至 20 重量百分比，例如 5 至 15 重量百分比。

通常存在於該載體中之溶劑係用以調整錫膏之黏度，其黏度通常為 100 千厘泊至 2,000 千厘泊(kilocentipoise; kcps)，例如為 500 至 1,500 千厘泊或 750 至 1,000 千厘泊。適當的溶劑包括例如有機溶劑，如低分子量醇類如乙醇、酮類如甲基乙基酮、酯類如乙酸乙酯以及烴類如煤油。通常存在於該載體中之溶劑的總量為 10 至 50 重量百分比，例如 30 至 40 重量百分比。

該載體可進一步包括助錫劑以增加該錫膏黏著於基板之黏著性。適當的助錫劑包括例如一種或多種的松香、脂肪酸、甘油或軟蠟，其中該松香例如為聚合松香、氫化松香與酯化松香。於實際使用時，通常存在於該載體中之助錫劑的總量為 25 至 80 重量百分比。

活化劑有助於移除當該錫膏受熱時形成於該金屬粒子表面或接觸墊表面之氧化物。適當的活化劑係為該項技藝中已知者，其可包括例如一種或多種有機酸如琥珀酸或己二酸及/或有機胺如尿素、其他金屬螯合劑如乙二胺四乙酸(EDTA)、鹵化物化合物如氯化銨或氫氯酸。於實際使用時，通常存在於該載體中之活化劑的總量為 0.5 至 10 重量百分比，例如 1 至 5 重量百分比。

額外的添加劑可選擇性地用於該錫膏中，該添加劑例

如為觸變劑(Thixotropic agent)如硬化蓖麻油、羥基硬脂酸或多元醇類。通常存在於該錫膏中之選擇性添加劑之總量為 0 至 5 重量百分比，例如 0.5 至 2.0 重量百分比。

為減少形成於電子元件上之腐蝕及其連帶問題產生的可能性，該錫膏可大體上地不含鹵素與鹼金屬原子。典型的，於錒錫中之鹵素與鹼金屬原子含量係低於 100 ppm，例如低於 1 ppm。

依據本發明之錫膏可透過將金屬成分與載體成分(包括任何期望的選擇性成分)相混合而予以形成。非金屬成分可先予以混合以提供更均勻的擴散。

第 1(a)至(f)圖係顯示依據本發明之一種態樣於電子元件上以互連凸塊形式呈現之銲接區域的不同形成階段之斷面圖。請參閱第 1(a)圖，提供電子元件之基板 2。該電子元件可為例如半導體晶圓如單晶矽晶圓、藍寶石上覆矽(silicon-on-sapphire; SOS)基板或絕緣層上覆矽(SOI)基板、單一半導體晶片(singulated semiconductor chip)如積體電路晶片、可包含一個或多個半導體晶片之模組電路、印刷線路板或其組合。

該基板具有一個或多個接觸墊 4，於該基板表面上通常具有複數個接觸墊 4。該接觸墊 4 係形成有一層或多層的金屬、複合金屬或金屬合金，該層通常透過物理氣相沉積(PVD)如濺鍍或蒸鍍或電鍍方式予以形成。典型的接觸墊材料包括但不限於鋁、銅、氮化鈦、鉻、錫、鎳及其組合與合金。於該接觸墊 4 上通常形成有保護層(passivation

layer)，且延伸至該接觸墊之開孔係透過蝕刻程序而形成於該保護層中，該蝕刻程序通常係採用乾式蝕刻。該保護層通常係為絕緣材料，例如為氮化矽、氮氧化矽或氧化矽如磷矽玻璃(Phosphosilicate Glass；PSG)。此些材料可透過化學氣相沉積(CVD)方式如電漿輔助化學氣相沉積(PECVD)予以沉積。該接觸墊 4 係用作為待形成之銲接區域的黏著層與電性接觸的主要部分(electrical contact base)。儘管可利用其它不同的形狀，但該接觸墊通常係為正方形或矩形。

具有相對應於該接觸墊之開孔的圖案化遮罩係如該項技藝中已知般大致上地與該基板表面結合或可形成於該基板表面上。該圖案化遮罩可為例如具有經由相對應之接觸墊所形成之開孔的金屬板(未圖示)，且在對準的情況下以與該基板表面接觸或幾近接觸的方式予以設置。或者，該遮罩可如第 1(b)及(c)圖所示的形成於該基板表面上。於此情況中，如光阻材料之遮罩材料 6 可塗覆於該基板 2 之表面上。該光阻材料例如為市售之由美國麻薩諸塞州，Marlborough, LLC, Shipley Company 所製造的 Shipley BPR™ 100 光阻。該光阻層 6 係透過標準的光微影曝光與顯影技術予以圖案化而形成為遮罩 6'。或者可於該基板表面上形成遮罩，其可例如透過塗覆與蝕刻如氧化矽、氮化矽或氮氧化矽等介電層而予以形成。

該遮罩之開孔典型地延伸超越該接觸墊 4 之周圍，以允許接觸墊及週邊區域上之銲錫的塗覆超過該接觸墊。該

遮罩開孔可有不同的幾何形狀，但通常係與該接觸墊 4 之形狀相同。該遮罩 6' 應有足夠的厚度以允許錫膏之塗覆具有期望的厚度，但並不以此為限。

前述之錫膏 8 接著係塗覆於接觸墊 4 上。雖然其厚度將依據特定的錫膏及相關的幾何形狀而有不同，但通常塗覆於該接觸墊 4 上之錫膏的厚度為例如 50 至 150 微米或 200 至 400 微米。如第 1(d) 圖所示，圖中所示之形態可透過於該遮罩 6' 之表面上沉積錫膏後，再利用如刮板 10 之工具將該錫膏自該遮罩表面移除予以形成。於此方法中，該錫膏係移動至該接觸墊上之遮罩孔洞中，如第 1(d) 與 (e) 圖中所示之錫膏區域 12。通常係移除該遮罩 6' (惟此步驟並非必要) 並將該基板 2 予以加熱以熔化該錫膏而如第 1(f) 圖所示形成鐸錫凸塊 12'。該熱處理可於迴鐸爐中在該錫膏溶化且熔流成截面大致上呈球體形狀的溫度下執行，藉以形成如第 1(f) 圖所示之鐸錫凸塊 12'。適當之熱處理技術係為該項技藝中所習知，且包括例如紅外線、傳導與對流技術、及其組合。迴鐸後之互連凸塊大致上與該接觸墊結構之邊緣共同延伸。該熱處理步驟可於惰性氣體或大氣環境中，藉由依據特定的錫膏組成物以及該錫膏中金屬粒子的尺寸而定之特定製程溫度與時間予以執行。

第 2(a) 至 (b) 圖係顯示透過將前述具有以互連凸塊 12' 形式呈現之鐸接區域的電子元件接置於具有相對應於該互連凸塊 12' 之接觸墊 16 的基板 14 所形成之電子元件 13 的斷面圖。該接合技術係用以相互接合兩個電子元件，

例如為將積體電路(IC)接合至裝置封裝件、模組電路或印刷線路板(PWB)、或將模組電路或裝置封裝件接合至印刷線路板(PWB)。該元件 14 之接觸墊 16 可參照前述由用於形成該接觸墊 4 之材料予以構成。接觸墊 16 通常為鋁、銅、鎳、鉛或金。請參閱第 2(a)圖，該兩個電子元件係大致上對準並相互接觸以至於使該電子元件之銲接區域 12'與該元件 14 之接觸墊 16 係大致上對準並相互接觸。接著，將該元件加熱至可有效熔化該銲錫凸塊 12'之溫度，藉以形成與該接觸墊 16 之接合。該加熱可利用與前述熱處理該錫膏用以形成該銲錫凸塊 12'相關之相同技術予以執行。

第 3(a)至(f)圖係顯示依據本發明的另一種態樣於電子元件上之銲接區域的不同形成階段之斷面圖。本發明之此一態樣係用以例如相互接合兩個電子元件，其中該兩個元件係於該奈米粒子錫膏熔化前即相互接觸。前述第 1(a)至(e)圖之說明大致上可應用於第 3(a)至(e)圖。於本發明之此一態樣中，利用厚度較該用於形成銲錫凸塊之厚度為薄之錫膏可能較為有利。舉例而言，該錫膏可塗覆於該接觸墊 4 上之厚度為例如 1 至 50 微米或 10 至 20 微米。此外，如圖所示可能需要限制該接觸墊之銲接區域。如第 3(f)圖所示，接著移除該遮罩 6'，藉以形成於該接觸墊 4 上形成有以奈米粒子錫膏形式呈現之銲接區域 12 的電子元件。

第 4(a)至(b)圖係顯示透過將前述具有奈米粒子錫膏 12 形式呈現之銲接區域的電子元件接置於具有相對應於該銲錫凸塊 12 之接觸墊 16 的基板 14 所形成之電子元件

13 的斷面圖。除非有特別說明否則前述第 2(a)至(b)圖之說明係適用於此。於此具體實施例中該基板 14 之接觸墊 16 可參照前述由該接觸墊 4 的材料予以組成，該材料通常為鋁、銅、鎳、鉛或金。請參閱第 4(a)圖，該兩個電子元件係大致上對準並相互接觸以至於使該電子元件之銲接區域 12 與該元件 14 之接觸墊 16 大致上對準並相互接觸。接著，將該元件加熱至可有效熔化該錫膏 12 之溫度。當該熔化物固化時，係於該兩個元件之間形成具有較初始錫膏為高之固化溫度的接合。該加熱可參照第 1 圖利用與前述熱處理該錫膏用以形成該銲錫凸塊相關之相同技術予以執行。需瞭解者，於該基板接觸之前可於該基板其中之一或兩者的接觸墊上形成該銲接區域。

以下之預設實施例係用以進一步說明本發明，但並非用以限制本發明之範圍於任何態樣中。

實施例 1 至 10

依據本發明之奈米粒子錫膏之調製如下。0.25 M 之苯甲酸溶液係由 0.92 公克之苯甲酸與 20 毫升之乙醚調製而成。加入 86 公克之銲錫合金奈米粒子至該溶液中並浸泡一小時，其間偶爾予以攪拌。沖洗並乾燥該粉末漿狀物。以松香為基材之助銲劑係由 50 重量百分比之松香、41 重量百分比之乙二醇溶劑、4 重量百分比之琥珀酸以及 5 重量百分比之蓖麻油所調製而成。將該助銲劑添加至金屬粒子中以形成如表 1 所示具有 88 重量百分比之金屬的膏狀物。所產生之錫膏係如下所述用以於電子裝置上形成銲接區

域。

提供半導體晶圓，且該半導體晶圓之表面上形成有積體電路晶片。每一個積體電路晶片具有間距(pitch)為 100 微米之 64 個接觸墊(每一側 200 微米)。設置與該表面接觸之金屬遮罩，該遮罩具有將該接觸墊外露且直徑為 150 微米之開孔。錫膏係透過刮板遍及地塗覆於該遮罩上，俾使該錫膏填入該遮罩之開孔中。將該晶圓加熱至表 1 所示之期望的固化溫度(T_{sol})，據此熔化該鉛錫並於該接觸墊上形成以鉛錫凸塊形式呈現之銲接區域。於 T_{sol} 與錫膏熔化且固化後所期望之固化溫度間的差異($T_{sol} - T_{bulk}$)亦顯示於表 1 中。如表所示，可藉由使用奈米錫膏於給定之材料而達到顯著降低期望的固化溫度之目的。此外，該降低之範圍可透過調整該金屬粒子之尺寸而予以控制。

表 1

實施例	金屬成分		$T_{sol}(^{\circ}C)$	$T_{sol}-T_{bulk}(^{\circ}C)$
	金屬	粒子尺寸 (奈米)		
1	金	5 奈米	827	-100
2	金	3 奈米	627	-300
3	金	2 奈米	152	-639
4	錫	20 奈米	227	-5
5	錫	5 奈米	207	-25
6	鋁	2 奈米	527	-140
7	銦	15 奈米	144	-13
8	鉛	15 奈米	317	-10
9	63 錫 / 37 鉛	10 奈米	170	-13
10	80 金 / 20 錫	15 奈米	270	-10
11	80 金 / 20 錫	5 奈米	200	-80

雖然本發明已透過具體實施例予以詳細地說明，但在不悖離本發明申請專利範圍之範圍的情況下，熟習此項技術之人士可輕易地就本發明之內容進行變化、修飾以及等效替換。

【圖式簡單說明】

本發明係將參照下列之圖式予以詳細說明，其中相同的元件符號表示相同特徵，該些圖式包括：

第 1(a)至(f)圖係顯示依據本發明於電子元件上以互連凸塊形式呈現之銲接區域的不同形成階段之斷面圖；

第 2(a)及(b)圖係顯示依據本發明透過將具有以互連

凸塊形式呈現之銲接區域的電子元件接置於基板所形成之電子元件的不同形成階段之斷面圖；

第 3(a)至(f)圖係顯示依據本發明的另一種態樣於電子元件上之銲接區域的不同形成階段之斷面圖；以及

第 4(a)及(b)圖係顯示依據本發明之另一態樣將具有銲接區域的電子元件接置於基板的不同形成階段之斷面圖。

【主要元件符號說明】

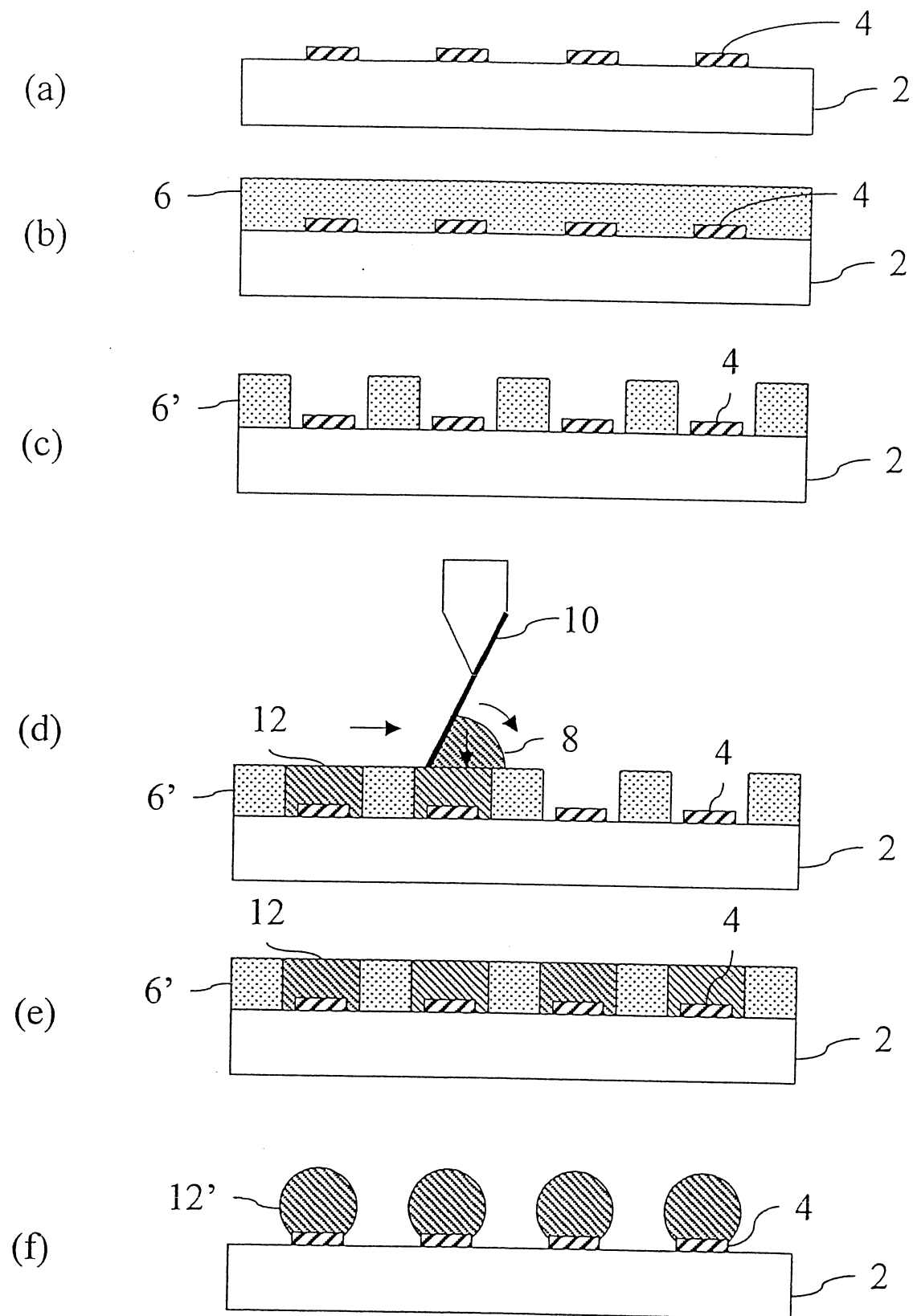
2	基板	4	接觸墊
6、6'	遮罩	8	錫膏
10	刮板	12、12'	錫膏區域
13	電子元件	14	基板
16	接觸墊		

五、中文發明摘要：

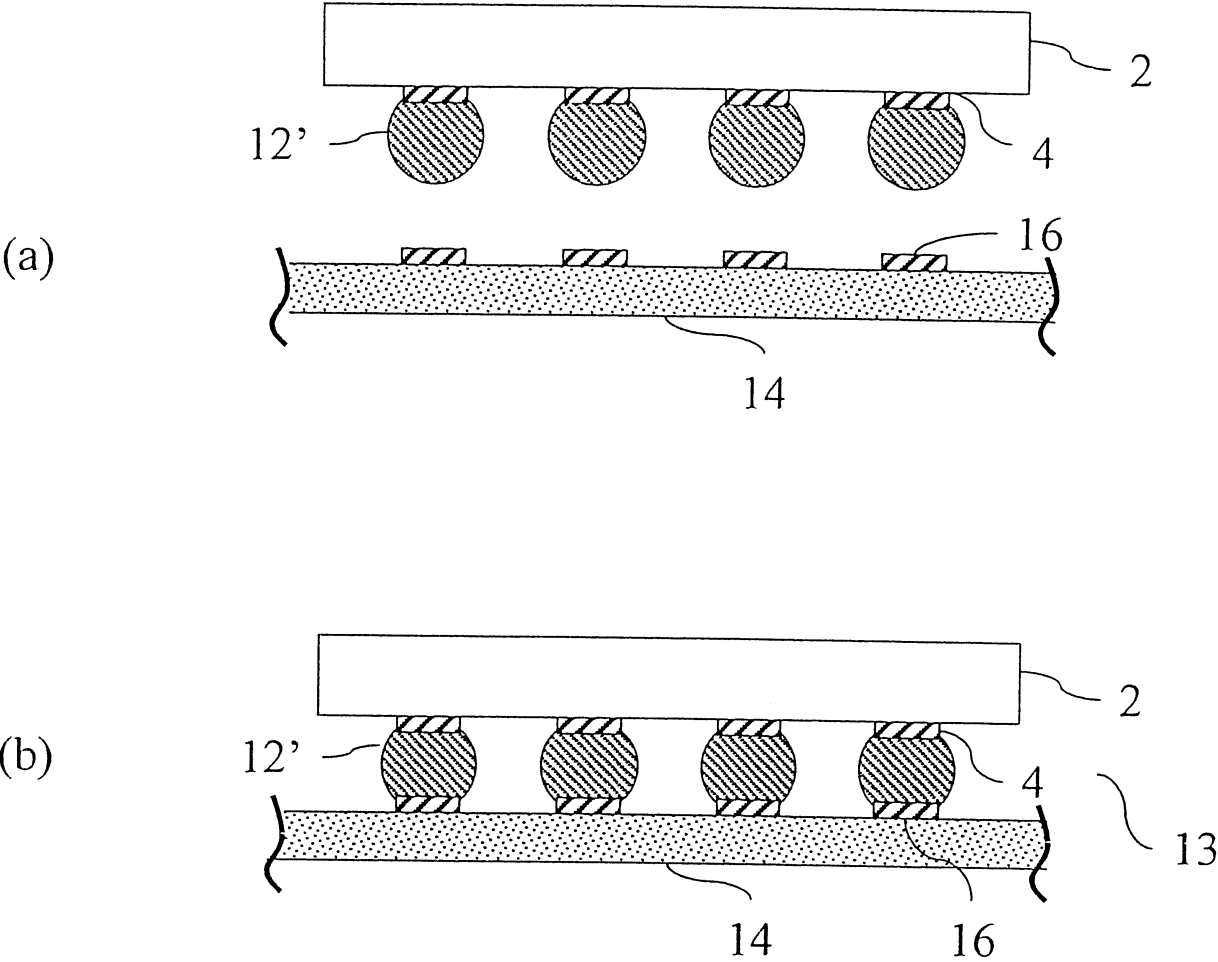
本發明係揭露一種於電子元件上形成銲接區域之方法。該方法係包括：(a)提供具有一個或多個接觸墊之基板；以及(b)於該接觸墊上施加錫膏。該錫膏包括載體(carrier vehicle)與具有金屬粒子之金屬成分。該錫膏具有之固化溫度係低於該會導致錫膏熔化後再固化之固化溫度。此外亦提供一種可透過該發明方法形成之電子元件。本發明特別可應用於在半導體元件上形成互連凸塊之半導體工業中，舉例而言，可應用於利用凸塊銲接製程將積體電路銲接至模組電路或印刷線路板。

六、英文發明摘要：

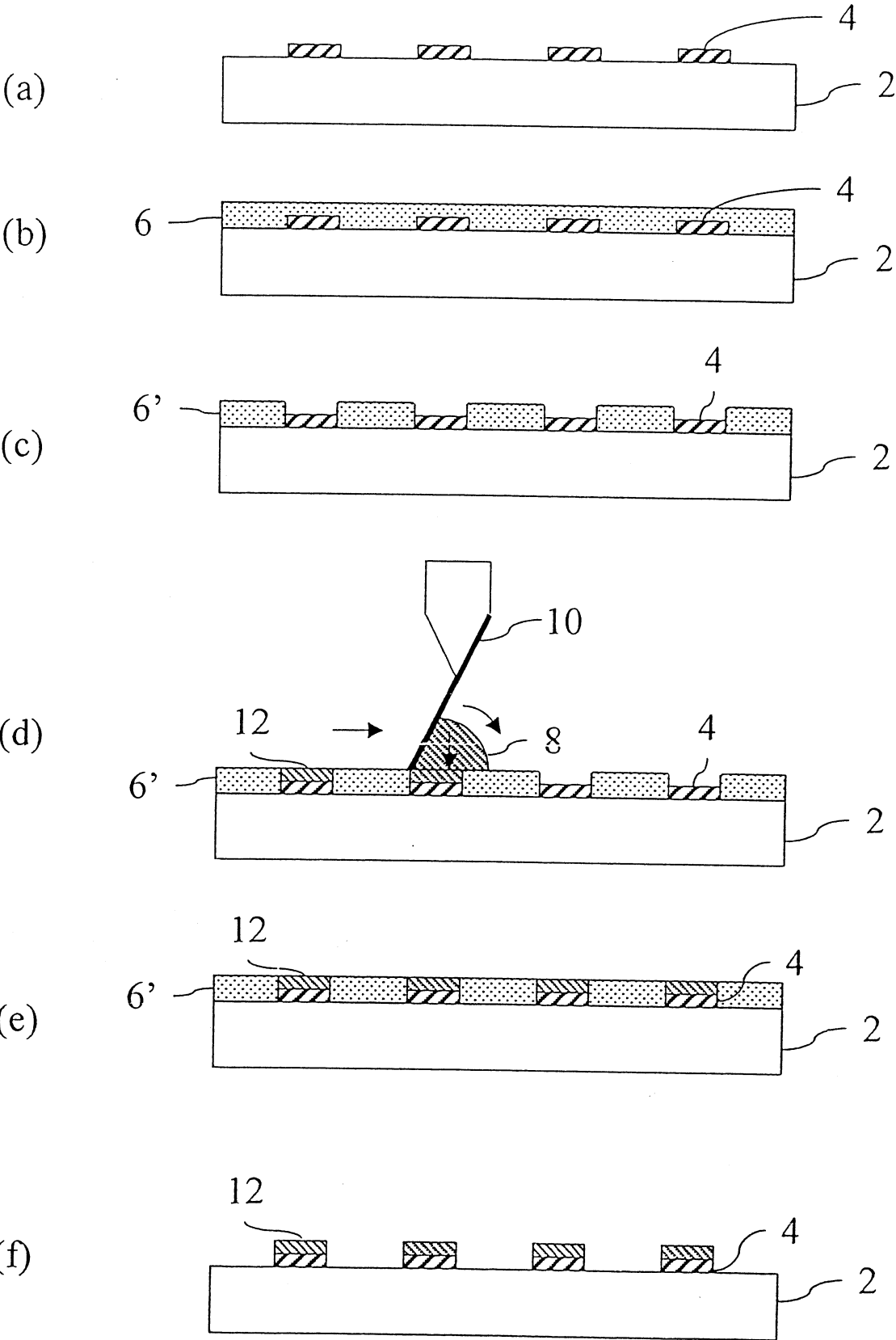
Disclosed are methods of forming solder areas on electronic components. The methods involve: (a) providing a substrate having one or more contact pads; and (b) applying a solder paste over the contact pads. The solder paste includes a carrier vehicle and a metal component having metal particles. The solder paste has a solidus temperature lower than the solidus temperature that would result after melting of the solder paste and resolidification of the melt. Also provided are electronic components which can be formed by the inventive methods. Particular applicability can be found in the semiconductor industry in the formation of interconnect bumps on a semiconductor component, for example, for bonding an integrated circuit to a module circuit or printed wiring board using a bump bonding process.



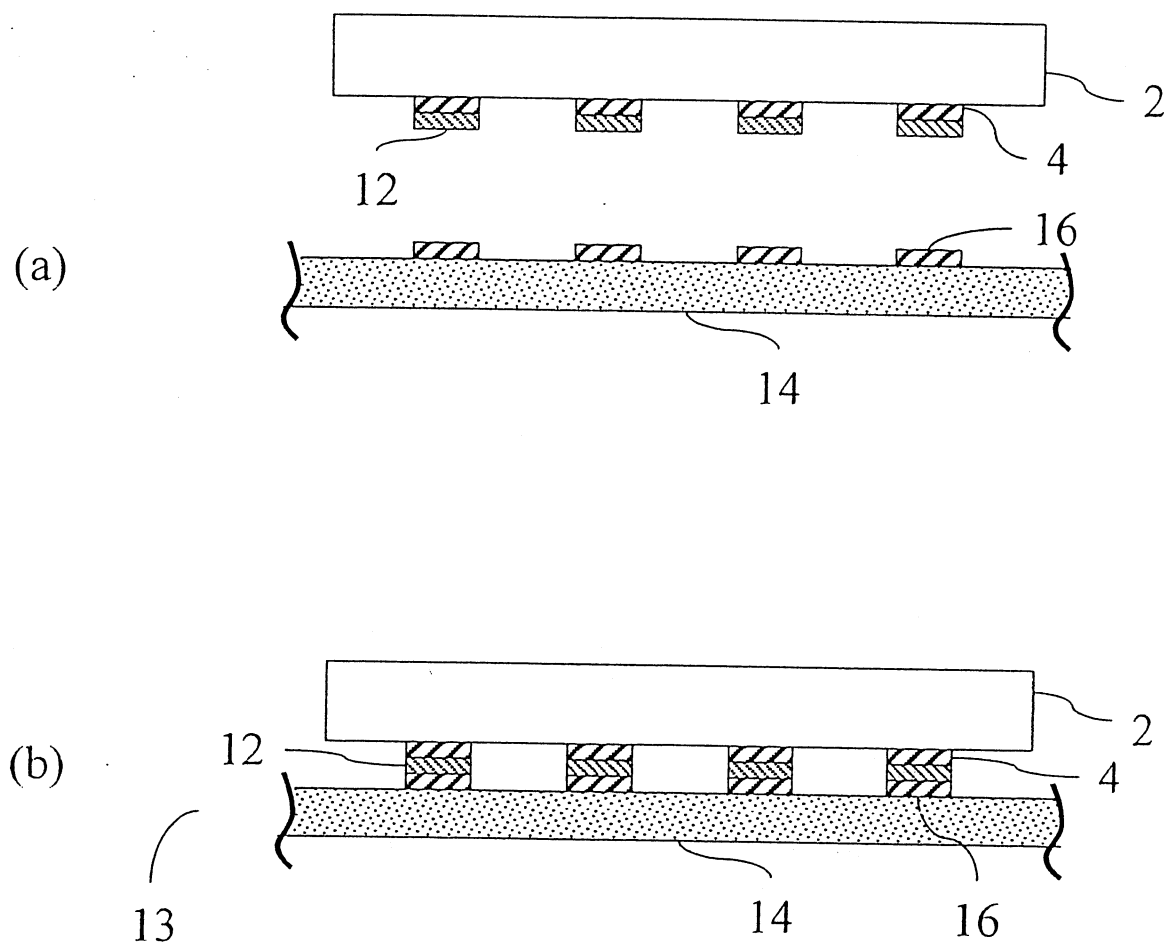
第 1 圖



第 2 圖



第 3 圖



第 4 圖

七、指定代表圖：

(一)本案指定代表圖為：第 (1(d)) 圖。

(二)本代表圖之元件符號簡單說明：

2	基板	4	接觸墊
6'	遮罩	8	錫膏
10	刮板	12	錫膏區域

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

第 93138886 號專利申請案

申請專利範圍修正本

(95 年 2 月 16 日)

1. 一種於電子元件上形成銲接區域之方法，係包括：
 - (a)提供包含一個或一個以上之接觸墊之基板；以及
 - (b)於該接觸墊上施加錫膏，該錫膏包括載體(carrier vehicle)與包含金屬粒子之金屬成分，
其中該錫膏具有之固化溫度(solidus temperature)係低於會導致該錫膏熔化後再固化之固化溫度。
2. 如申請專利範圍第 1 項之方法，其中百分之 50 或以上之該粒子係具有 50 奈米或以下之直徑。
3. 如申請專利範圍第 1 或 2 項之方法，其中該金屬及/或金屬合金粒之平均直徑係為 30 奈米或以下。
4. 如申請專利範圍第 1 或 2 項之方法，復包括：
 - (c)於足以有效融化該錫膏之溫度下加熱該錫膏；以及
 - (d)令該熔化物固化。
5. 如申請專利範圍第 1 或 2 項之方法，其中該基板包含複數個接觸墊以及複數個於該接觸墊上相對應之銲接區域。
6. 如申請專利範圍第 1 或 2 項之方法，復包含：
 - (c)提供包含與該第一基板之一個或一個以上的接觸墊對應之一個或一個以上的接觸墊之第二基板；以及
 - (d)令該第一基板與第二基板相互接觸，其中該第二基

板之接觸墊係對準於第一基板之接觸墊。

7. 如申請專利範圍第 6 項之方法，其中於步驟(d)中該第二基板接觸墊係與該錫膏接觸之，復包含：

(e) 於步驟(d)之後，於足以有效熔化該錫膏之溫度下加熱該錫膏。

8. 一種電子元件，係包括：

(a) 包含一個或一個以上之接觸墊之基板；以及

(b) 位於該接觸墊上之錫膏，該錫膏包括載體與包含金屬粒子之金屬成分，

其中該錫膏具有之固化溫度係低於該會導致該錫膏熔化後再固化之固化溫度。

9. 如申請專利範圍第 8 項之電子元件，其中百分之 50 或以上之該粒子係具有 50 奈米或以下之直徑。

10. 如申請專利範圍第 8 或 9 項之電子元件，其中該基板包含複數個接觸墊以及於該接觸墊上之對應鐳錫凸塊。