

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G11C 11/4074 (2006.01)



[12] 发明专利说明书

专利号 ZL 200410044650.2

[45] 授权公告日 2008 年 8 月 27 日

[11] 授权公告号 CN 100414644C

[22] 申请日 2004.5.19

[21] 申请号 200410044650.2

[30] 优先权

[32] 2003.5.19 [33] JP [31] 140079/2003

[32] 2003.12.17 [33] JP [31] 419716/2003

[73] 专利权人 三菱电机株式会社

地址 日本东京

[72] 发明人 飞田洋一

[56] 参考文献

US5521547A 1996.5.28

CN1238483A 1999.12.15

US6208196B1 2001.3.27

US2002/0122324A1 2002.9.5

CN1043694C 1999.6.16

US6501325B1 2002.12.31

US2001/0000691A1 2001.5.3

审查员 江鹏飞

[74] 专利代理机构 中国国际贸易促进委员会专利
商标事务所

代理人 王以平

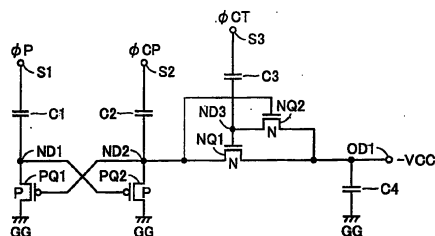
权利要求书 3 页 说明书 52 页 附图 20 页

[54] 发明名称

电压发生电路

[57] 摘要

本发明的电压发生电路在基准电压节点(GG)和第1节点(ND1)之间配置第1晶体管(PQ1),使其栅极与第2节点(ND2)连接。在第2节点和基准电压节点之间配置第2晶体管(PQ2),使其栅极与第1节点连接。分别经由接收第1以及第2控制信号(ϕP 、 ϕCP)的电容元件(C1、C2)向第1以及第2节点提供电荷。进而,在第2节点和输出节点之间配置第3晶体管(NQ1),使其栅极节点(ND3)经由第3电容元件(C3)与第3控制信号(ϕCT)联结。另外,在该输出节点和第3晶体管的栅极节点之间连接第4晶体管(NQ2),使其栅极与第2节点连接。从而不产生无效电流地高效率使用电荷,以低消耗电力发生所希望电平的内部电压。



1. 一种电压发生电路，其特征在于包括：

连接在提供预充电电压的预充电电压提供节点和第 1 内部节点之间并且其控制电极与第 2 内部节点连接的第 1P 型晶体管，其中上述预充电电压提供节点从与上述预充电电压提供节点的电压电平无关地始终提供一定电压电平的固定电压的节点分离，直接向上述预充电电压提供节点提供控制电荷积蓄的第 2 控制信号，上述第 2 控制信号在接地和预充电电压电平之间变化从而达到上述接地和预充电电压电平；

连接在接收预充电用的第 1 控制信号的第 1 输入节点和上述第 2 内部节点之间的第 1 电容元件；

连接在上述第 1 内部节点和上述第 2 内部节点之间并且其控制电极与接收电荷蓄积用的第 2 控制信号的第 2 输入节点连接的第 2P 型晶体管；

连接在上述第 1 内部节点和输出节点之间并且其控制电极与第 3 内部节点连接，在上述输出节点上生成比上述预充电电压高的正的升压电压的第 3P 型晶体管；

连接在上述输出节点和上述第 3 内部节点之间并且其控制电极与上述第 1 内部节点连接的第 4P 型晶体管；

连接在接收第 2 电荷预充电用的第 3 控制信号的第 3 输入节点和上述第 1 内部节点之间的第 2 电容元件；以及

连接在接收电荷转送用的第 4 控制信号的第 4 输入节点和上述第 3 内部节点之间的第 3 电容元件。

2. 权利要求 1 所述的电压发生电路，其特征在于：

在上述第 2 控制信号是第 1 逻辑电平时，上述第 3 控制信号在规定期间成为第 2 逻辑电平，在上述第 3 控制信号是第 2 逻辑电平时，上述第 4 控制信号在规定期间成为第 1 逻辑电平，

在上述第 2 控制信号是第 2 逻辑电平时，上述第 1 控制信号成为

第1逻辑电平并执行上述第1内部节点的预充电。

3. 根据权利要求1所述的电压发生电路，其特征在于：

进一步包含连接在上述输出节点和最终输出节点之间，在上述最终输出节点上产生正的最终升压电压的至少1段的电荷转送段，

上述电荷转送段包含：

连接在该电荷转送段的输入节点和该电荷转送段的输出节点之间，并且其控制电极与第4内部节点连接的第5P型晶体管；

与上述电荷转送段的输入节点联结的第4电容元件；

与上述第4内部节点联结的第5电容元件；

连接在上述第4内部节点和上述电荷转送段的输出节点之间并且其控制电极与上述电荷转送段的输入节点连接的第6P型晶体管，其中

在串联连接了多段的上述电荷转送段时，在该连接序列中向上述第4电容元件交替赋予上述第2控制信号和上述第3控制信号，并且向上述第5电容元件交替施加上述第1控制信号和上述第4控制信号，

上述多个电荷转送段使提供给对应的输入节点的电压顺序地升压，在对应的输出节点上生成升压电压。

4. 根据权利要求3所述的电压发生电路，其特征在于：

上述第1控制信号在上述第2控制信号从第1逻辑电平迁移到第2逻辑电平后经过规定时间后变为第1逻辑电平，上述第2控制信号在上述第1控制信号从上述第1逻辑电平迁移到第2逻辑电平后从第2逻辑电平迁移到第1逻辑电平，

上述第3控制信号在上述第2控制信号迁移到第1逻辑电平后在规定期间变为第2逻辑电平，上述第2控制信号在上述第3控制信号迁移到上述第1逻辑电平后变为上述第2逻辑电平，

上述第4控制信号在上述第3控制信号迁移到第2逻辑电平后在规定的期间变为第1逻辑电平，上述第3控制信号在上述第4控制信号迁移到第2逻辑电平后迁移到第1逻辑电平。

5. 根据权利要求3所述的电压发生电路，其特征在于：

来自上述最终输出节点的上述正的最终升压电压被赋予内部电路，

上述电压发生电路进一步包含与上述最终输出节点连接的电容。

6. 根据权利要求 1 所述的电压发生电路，其特征在于：

产生上述正的升压电压作为从上述输出节点赋予内部电路的内部电压，

上述电压发生电路进一步包含与上述输出节点连接的电容。

电压发生电路

技术领域

本发明涉及发生所希望的电压电平的内部电压的电压发生电路，特别涉及利用电容元件的供给泵动作高效率地发生内部电压的电压发生电路的构成。

背景技术

在半导体装置中，大多使用各种电压电平的内部电压。例如，在DRAM（动态随机存取存储器）中，为了把存储区域阵列的衬板区域偏置在一定电压上使用负电压，另外，向选择字线传递比电源电压还高的正的高电压。另外，即使在非易失性存储器中，为了数据的改写也使用负电压以及高电压。

当从外部提供这样的电源电压和电平不同的电压的情况下，系统规模增大，另外系统整体的消耗电力也增大。另外，即使在半导体装置中，也需要用于接受那样的电压的专用的插接端子，尺寸增大。

从这样的观点出发，一般是在半导体装置内部产生必要电平的电压。产生这样的内部电压的电路一例，例如展示在专利文献1（特开平4-372792号公报）上。

展示在该以往文献1中的内部电压发生电路，利用电容元件的供给泵动作产生负电压。在该专利文献1的内部电压发生电路的构成中，通过控制用电容元件的电容联结把放电控制晶体管设置为导通状态，使通过充电用电容元件的供给泵动作蓄积电荷的节点放电到接地电压电平。其后，从电荷蓄积节点中，通过充电用电容元件的供给泵动作把电荷驱动到提升负电压电平。使电荷蓄积节点在电源电压的振幅下变化。通过经由输出晶体管把该电荷蓄积节点的负电荷提供给输出节点，提供-VCC电平的负电压。在此VCC表示电源电压。

输出晶体管的栅极的电位通过把电荷蓄积节点连接在栅极上的输出控制晶体管，在接地电压 GND 和负电压 -VCC 之间变化。

在该以往文献 1 中，通过使电荷蓄积节点在 VCC 振幅下变化，谋求即使在低电源电压下也产生充分的电压电平的负电压。

当利用电容元件的供给泵动作产生内部电压的情况下，从半导体的消耗电力的观点出发，要求高效率地把通过供给泵动作生成的电荷转送到输出节点产生内部电压。

在上述的专利文献 1 的构成中，为了以 -VCC 的振幅使电荷蓄积节点的电压电平变化，通过放电控制晶体管把电荷蓄积节点预充电至接地电压电平，其后，通过采用充电用电容元件的供给泵动作把电荷蓄积节点降低到 -VCC 的电压电平。这时，因为把放电控制晶体管设置成截止状态，所以第 2 控制晶体管导通，把电荷蓄积节点连接到放电控制晶体管的栅极。该第 2 控制晶体管在电荷蓄积节点的电压降低到 $-V_{th}$ 以下时变为导通状态，电气连接放电控制晶体管的栅极和电荷蓄积节点。在此， V_{th} 表示第 2 控制晶体管的阈值电压。

但是，为了把该放电控制晶体管设置为导通状态，连接接受控制信号的电容元件。因而，该放电控制晶体管的栅极电位按照以第 2 控制晶体管的导通电阻和存在于放电控制晶体管的栅极上的电容确定的时间常数变化。因此，到放电控制晶体管变为截止状态为止，需要一些时间。因而，该放电控制晶体管在电荷蓄积节点的电压电平为 -VCC 时存在成为导通状态的期间，从接地节点向电荷蓄积节点流过电流，阻碍基于充电用电容元件的供给泵产生的电荷提升动作，消耗无用的电流。

另外，当把该电荷蓄积节点预充电到接地电位的情况下，如果输出晶体管没有变为截止状态，则经由输出晶体管向负电位电平的输出节点提供被预充电的电荷，负电位的电压电平上升。为了进行该输出晶体管的通/断的控制，使用和放电控制晶体管的通/断控制同样构成的输出控制晶体管，因而，在把该电荷蓄积节点的电压电平预充电到接地电压电平时，同样存在输出晶体管变为导通状态的期间，消耗无

用的电流。

如上所述，在该以往的文献1的构成的情况下，通过电容元件的供给泵动作生成的电荷被无用地消耗，存在不能有效地以低消耗电力产生所希望的电平电压的问题。

发明内容

本发明的目的在于提供可以有效地利用电荷产生所希望电平电压的电压发生电路。

涉及本发明的第1观点的电压发生电路包含：连接在施加规定电压的基准电压节点和第1内部节点之间并且其控制电极与第2内部节点连接的第1导电型的第1晶体管；连接在基准电压节点和第2内部节点之间并且其控制电极与第1内部节点连接的第1导电型的第2晶体管；连接在接收预充电用的第1控制信号的第1输入节点和第1内部节点之间的第1电容元件；连接在接收电荷蓄积用的第2控制信号的第2输入节点和第2内部节点之间的第2电容元件；连接在第2内部节点和输出节点之间并且其控制电极与第3内部节点连接的第2导电型的第3晶体管；连接在第3内部节点和接收电荷转送用的第3控制信号的第3输入节点之间的第3电容元件；连接在输出节点和第3内部节点之间并且其控制电极与第2内部节点连接的第2导电型的第4晶体管。

涉及本发明的另一观点的电压发生电路包含：连接在提供预充电电压的预充电电压提供节点和第1内部节点之间并且其控制电极与第2内部节点连接的第1P型晶体管，其中上述预充电电压提供节点从与上述预充电电压提供节点的电压电平无关地始终提供一定电压电平的固定电压的节点分离，直接向上述预充电电压提供节点提供控制电荷积蓄的第2控制信号，上述第2控制信号在接地和预充电电压电平之间变化从而达到上述接地和预充电电压电平；连接在接收预充电用的第1控制信号的第1输入节点和上述第2内部节点之间的第1电容元件；连接在上述第1内部节点和上述第2内部节点之间并且其控制电极与接收电荷蓄积用的第2控制信号的第2输入节点连接的第2P型

晶体管；连接在上述第1内部节点和输出节点之间并且其控制电极与第3内部节点连接，在上述输出节点上生成比上述预充电电压高的正的升压电压的第3P型晶体管；连接在上述输出节点和上述第3内部节点之间并且其控制电极与上述第1内部节点连接的第4P型晶体管；连接在接收第2电荷预充电用的第3控制信号的第3输入节点和上述第1内部节点之间的第2电容元件；以及连接在接收电荷转送用的第4控制信号的第4输入节点和上述第3内部节点之间的第3电容元件。

在涉及第1观点的电压发生电路中，通过交叉联结第1以及第2晶体管，在最佳时刻把第1以及第2晶体管设置为通/断状态，使第1以及第2内部节点的电压高速变化，可以维持其电压水平。因而，在作为电荷蓄积节点起作用的第2内部节点的电压变化时，在把第2晶体管设置为截止状态后，通过对第2内部节点进行供给泵动作，可以防止不需要的电流流向第2内部节点。

在另一观点的电压发生电路中，第1内部节点由预充电电压预充电，另外，经由第2电容元件联结第3控制信号。进而，在第1内部节点上，连接第4晶体管的控制电极。因而，各晶体管经由电容元件可以通过其供给泵动作独立控制导通/非导通状态，可以抑制无效电流流过，可以高效率地使用电荷生成所希望的电平的内部电压。

附图说明

图1是展示本发明的实施例1的电压发生电路的构成的图。

图2是展示图1所示的电压发生电路的动作的信号波形图。

图3是展示本发明的实施例2的电压发生电路的构成的图。

图4是展示图3所示的电路动作的信号波形图。

图5是概略展示本发明的实施例3的内部电压发生电路的构成的图。

图6是概略展示图5所示的控制信号发生电路的构成的图。

图7是展示图6所示的电路动作的时间图。

图8是展示本发明的实施例4的电压发生电路的构成的图。

图9是展示图8所示的电路动作的信号波形图。

图 10A 是展示本发明的实施例 5 的电压发生电路的构成, 图 10B 是展示图 10A 所示的电荷转送段的构成的图。

图 11 是展示图 10A 以及 10B 所示的电路动作的信号波形图。

图 12 是概略展示图 10A 所示的发生控制信号的电路的构成的图。

图 13 是展示图 12 所示的电路动作的信号波形图。

图 14 是展示本发明的实施例 6 的电压发生电路的构成的图。

图 15 是展示图 14 所示的电路动作的信号波形图。

图 16 是展示本发明的实施例 7 的电压发生电路的构成的图。

图 17 是展示图 16 所示的电路动作的信号波形图。

图 18 是展示本发明的实施例 8 的电压发生电路的构成的图。

图 19 是展示图 18 所示的电压发生电路动作的定时图。

图 20 是展示本发明的实施例 9 的电压发生电路的构成的图。

图 21 是展示图 20 所示的电压发生电路动作的时间图。

图 22 是展示本发明的实施例 10 的电压发生电路的构成的图。

图 23 是展示本发明的实施例 11 的电压发生电路的构成的图。

图 24 是展示本发明的实施例 12 的电压发生电路的构成的图。

图 25 是展示本发明的实施例 12 的变更例子的电压发生电路的构成的图。

图 26 是展示本发明的实施例 13 的电压发生电路的构成的图。

图 27 是展示本发明的实施例 13 的变更例子的电压发生电路的构成的图。

具体实施方式

[实施例 1]

图 1 是展示本发明的实施例 1 的电压发生电路的构成的图。本图 1 所示的电压发生电路产生作为比基准电位还低的电压的负电压。在此, 作为基准电位使用接地电位 GND, 因为供给泵动作控制用的信号在接点电压和电源电压 VCC 之间变化, 所以生成-VCC 的负电压。

在图 1 中, 电压发生电路包含: 被连接在内部节点 ND1 和基准电位节点(以下, 称为接地节点)GG 之间并且其栅极与内部节点 ND2

连接的 P 通道 MOS 晶体管（绝缘栅极型场效应晶体管）PQ1；被连接在内部节点 ND2 和接地节点 GG 之间并且其栅极与内部节点 ND1 连接的 P 通道 MOS 晶体管 PQ2；被连接在接收预充电用控制信号 ϕP 的控制信号输入节点 S1 和内部节点 ND1 之间的电容元件 C1；被连接在电荷蓄积用控制信号 ϕCP 的控制信号输入节点 S2 和内部节点 ND2 之间的电容元件 C2。

MOS 晶体管 PQ1 以及 PQ2 分别与第 1 以及第 2 晶体管对应，电容元件 C1 以及 C2 分别与第 1 以及第 2 电容元件对应，控制信号 ϕP 以及 ϕCP 分别与第 1 以及第 2 控制信号对应，内部节点 ND1 以及 ND2 分别与第 1 以及第 2 内部节点对应。

电压发生电路进一步包含：被连接在内部节点 ND2 和输出节点 OD1 之间并且其栅极与内部节点 ND3 连接的 N 通道 MOS 晶体管 NQ1；被连接在内部节点 ND3 和输出节点 OD1 之间并且其栅极与内部节点 ND2 连接的 N 通道 MOS 晶体管 NQ2；连接在接收电荷转送用的控制信号 ϕCT 的控制信号输入节点 S3 和内部节点 ND3 之间的电容元件 C3。

MOS 晶体管 NQ1 以及 NQ2 分别与第 3 以及第 4 晶体管对应，电容元件 C3 与第 3 电容元件对应，控制信号 ϕCT 与第 3 控制信号对应。

在输出节点 OD1 和接地节点之间，连接电容元件 C4。该电容元件 C4 是用于相对输出负荷的变动使输出电压-VCC 稳定化的电容，当该输出负荷的变动小，输出电压-VCC 的变动小的情况下，不需要特别设置该稳定化电容 C4。该输出节点 OD1 的电压被施加给未图示的内部电路。

控制信号 ϕP 、 ϕCP 以及 ϕCT 分别在接地电压 GND 和电源电压 VCC 之间变化。

图 2 是展示图 1 所示的电压发生电路的动作的定时图。在图 2 中，为了简化说明，展示输出节点 OD1 的电压达到规定的电压-VCC 电平时的动作波形。以下，参照图 2 说明图 1 所示的电压发生电路的动作。

控制信号 ϕP 、 ϕCP 以及 ϕCT 以周期 T 变化。在图 2 中，展示 $2 \cdot T$ 期间的信号波形。

在时刻 t_0 中, 控制信号 ϕP 处于接地电压 GND 电平, 控制信号 ϕCP 处于电源电压 VCC 电平, 以及控制信号 ϕCT 处于接地电压 GND 电平的状态。在该状态中, 通过电容元件 C1 的电荷牵引动作, 节点 ND1 的电压电平是 -VCC, 另一方面, 节点 ND2 通过电容元件 C2 的电荷供给动作, 处于接地电压 GND 电平。

对于 P 通道 MOS 晶体管 PQ1, 节点 ND1 为漏极节点, 接地节点 GG 为源极节点。该 p 通道 MOS 晶体管 PQ1 是增强型晶体管, 具有规定大小的阈值电压。因而, 对于 P 通道 MOS 晶体管 PQ1, 其栅极以及源极是同电位, 为了维持截止状态, 在节点 ND1 和接地节点 GG 之间电流不流动。

在 MOS 晶体管 PQ2 中, 因为其栅极电位是负电位 -VCC, 其漏极 (节点 ND2) 和源极 (接地节点) 的电位相等, 所以在 MOS 晶体管 PQ2 的源漏之间没有电流流动。

有关 N 通道 MOS 晶体管 NQ1, 节点 ND2 是接地电压 GND 电平, 输出节点 OD1 是负电压 -VCC, 节点 ND3 是负电压 -VCC 电平。该 N 通道 MOS 晶体管 NQ1 是增强型晶体管, 具有一定大小的阈值电压, 在栅极以及源极电位相等的状态下维持截止状态。

对于 N 通道 MOS 晶体管 NQ2, 其栅极电位是节点 ND2 的电压, 即接地电压 GND 电位, 节点 ND3 以及输出节点 OD1 的电位电平相等, 即使在该 MOS 晶体管 NQ2 中漏极和源极电位也相等, 在该漏源之间没有电流流过。通过该控制信号 ϕP , 把 MOS 晶体管 PQ2 设置为通道状态, 把节点 ND2 预充电至接地电压电平。在供给泵动作初始时期, 使节点 ND2 的预充电电压电平向接地电压方向降低。

在时刻 t_1 中, 如果控制信号 ϕP 从接地电压 GND 电平变化到电源电压 VCC 电平, 则节点 ND1 通过电容元件 C1 的供给泵动作, 使该电压电平从负电压 -VCC 电平上升到接地电压 GND 电平。在稳定状态下, MOS 晶体管 PQ1 的漏极以及源极的电压电平相等, 在 MOS 晶体管 PQ1 中没有电流流过。

在供给泵动作初始的过渡时, 节点 ND1 的电压电平在接地电压

GND 以上, 对于 MOS 晶体管 PQ1, 节点 ND1 为源极, 接地节点为漏极。但是, 节点 ND2 的电压电平在此时同样高, 该 MOS 晶体管 PQ1 是增强型晶体管, 栅极以及源极的电位差在阈值电压的绝对值以下, 维持非导通状态, 在该 MOS 晶体管 PQ1 的漏源之间没有电流流过。

另外, 即使在 MOS 晶体管 PQ2 中, 因为节点 ND2 是接地电压 GND 电平, 所以其漏极以及源极电位相等, 节点 ND1 的电压电平即使从负电压 -VCC 上升到接地电压 GND, 在该 MOS 晶体管 PQ2 的漏源之间也没有电流流过。通过提高该控制信号 ϕ_P , 把 MOS 晶体管 PQ2 设置为非导通状态, 准备下一次 ND2 的供给泵动作。

另外, 节点 ND2 维持接地电压 GND 电平, 节点 ND3 是负电压电平。在该状态下, MOD 晶体管 NQ2 导通, 输出节点 OD1 和内部节点 ND3 电连接, 内部节点 ND3 的电压电平和输出节点 OD1 的电压电平相等。由此, MOS 晶体管 NQ1 可靠地维持非导通状态。如果内部节点 ND3 以及输出节点 OD1 的电压电平相等, 则经由 MOS 晶体管 NQ2 流过的电流停止。

另外, 由于使该内部节点 ND3 和输出节点 OD1 的电压电平相等, 因而在负电压电平下驱动内部节点 ND2, 即使在 MOS 晶体管 NQ1 的源极成为内部节点 ND2 的情况下, 也把该栅源间电压维持在阈值电压以下, 防止在电荷转送前增强型 MOS 晶体管 NQ1 导通。在供给泵动作的开始时, 在负电压电平下驱动内部节点 ND2 时, 内部节点 ND3 的电压电平高, MOS 晶体管 NQ1 导通。但是, 这时, 只在发生控制信号 ϕ_{CT} 前把负电荷转送到输出节点 OD1, 为了使输出电压下降而利用电荷, 电荷被有效地利用。

在时刻 t_2 , 控制信号 ϕ_{CP} 从电源电压 VCC 下降到接地电压 GND, 通过电容元件 C2 的供给泵动作, 节点 ND2 的电压电平降低。这时, MOS 晶体管 PQ1 即使节点 ND2 从接地电压 GND 向负电压变化, 其漏极以及源极也都是接地电压 GND 电平, 在 MOS 晶体管 PQ1 的漏源之间没有电流流过。

MOS 晶体管 PQ2 因为节点 ND2 起到漏极作用, 所以其栅极以

及源极（接地节点）都处于接地电压的电平，MOS 晶体管 PQ2 是增强型晶体管，因为栅源之间电压比其阈值电压的绝对值还小，所以维持非导通状态。因而，通过电容元件 C2 的供给泵动作，该节点 ND2 降低到负电压-VCC 电平。这时，节点 ND3 是负电压-VCC 电平，MOS 晶体管 NQ1 其源极是输出节点 OD1，栅极以及源极电位相等，维持非导通状态。

如果节点 ND2 被驱动到负电压电平，则节点 ND2 的电压电平处于比输出节点 OD1 的电压电平还低的状态。节点 ND3 的电压是输出节点的电压电平，在控制信号 ϕ_{CT} 是接地电压电平时，MOS 晶体管 NQ1 是增强型晶体管，在过渡时以及稳定时，其栅源间电压比阈值电压还小，维持非导通状态，可以把节点 ND2 正确地驱动到负电压电平。

进而，在过渡时当节点 ND2 被驱动到负电压电平时，在节点 ND1 的电压电平比接地电压还高时，MOS 晶体管 PQ1 导通，使节点 ND1 的电压电平降低。

在对该节点 ND2 的供给泵动作时，随之，对节点 ND2 的电压电平付与不利影响的无效电流流过的路径不存在，有效地使用电荷把节点 ND2 设定在负电压-VCC 电平。

另外，即使在 MOS 晶体管 NQ2 中，也是该漏极以及源极是同一电压电平的负电压-VCC 电平，在漏源之间没有电流流过。

在时刻 t_3 ，把控制信号 ϕ_{CT} 从接地电压 GND 电平提升到电源电压 VCC 电平。这时，控制信号 ϕ_P 是电源电压 VCC 电平，控制信号 ϕ_{CP} 是接地电压 GND 电平。在该状态中，节点 ND3 通过电容元件 C3 的供给泵动作，其电压电平从负电压-VCC 上升到接地电压 GND 电平。因为节点 ND2 是负电压-VCC，所以 MOS 晶体管 NQ1 导通，将节点 ND2 和输出节点 OD1 联结。当该输出节点 OD1 的电压电平比负电压-VCC 还高的情况下，负电荷从输出节点 OD1 向节点 ND2 移动，输出节点 OD1 成为和节点 ND2 相等的电压电平。即，在稳定化时，输出节点 OD1 的电压电平是-VCC。即使在这种情况下，在 MOS 晶体管 NQ2 中，栅极以及源极也为相同电压电平，维持非导通状态，

在 MOS 晶体管 NQ2 中在漏源之间没有电流流过。

即使在供给泵开始时等的过渡时,在 MOS 晶体管 NQ2 中,也是内部节点 ND3 是漏极,在电荷转送开始时,因为栅极的电位比源极电位还低,所以维持非导通状态,通过电荷转送动作,即使栅极以及源极变为同一电位,由于其阈值电压作用,仍维持非导通状态,对电荷转送动作没有不良影响。

由此,根据控制信号 ϕ_{CT} 把节点 ND3 驱动到电源电压电平,高效率地向输出节点 OD1 提供负电荷,可以生成所希望的电压电平的负电压-VCC。

在时刻 t_4 ,控制信号 ϕ_{CT} 从电源电压 VCC 降低到接地电压 GND 电平,节点 ND3 从接地电压 GND 降低到负电压 VCC。该 MOD 晶体管 NQ1 的源极节点(节点 ND2)的最低电位是负电压-VCC, MOS 晶体管 NQ1 可靠地处于非导通状态。

在 MOS 晶体管 NQ2 中,其漏极以及源极的电压是负电压-VCC,电流不经过该 MOS 晶体管 NQ2 流动。

在供给泵开始时的过渡时,在节点 ND2 以及 OD1 是比负电压-VCC 还高的电压电平时,节点 ND3 只恢复到前一循环的输出节点 OD1 的电压电平, MOS 晶体管 NQ2 的源极是输出节点 OD1,其栅极以及源极的电位相等而维持非导通状态。在 MOS 晶体管 NQ1 中,例如即使处于导通状态,由于成为其源极以及漏极的输出节点 OD1 以及内部节点 ND2 的电压电平相等而没有电流流过。在过渡时,节点 ND3 的恢复电压电平是 MOS 晶体管 NQ1 被设定在非导通状态的电压电平。因而,即使在过渡时,也不会产生任何无用的电荷消耗。

在时刻 t_5 ,把控制信号 ϕ_{CP} 从接地电压 GND 提升到电源电压 VCC 电平。这时,控制信号 ϕ_P 是电源电压 VCC 电平。控制信号 ϕ_{CT} 是接地电压 GND 电平。随着该控制信号 ϕ_{CP} 的上升,通过电容元件 C2 的供给泵动作,节点 ND2 的电压电平从负电压-VCC 上升到接地电压 GND 电平。这时,在 MOS 晶体管 PQ1 中,漏极以及源极都是接地电压 GND 电平,由于其栅极电位的上升而处于非导通状态,在

该 MOS 晶体管 PQ1 中没有电流流过。

另外，在 MOS 晶体管 PQ2 中，只是节点 ND2 的电压电平从负电压 -VCC 上升到接地电压 GND 电平，节点 ND2 的电压电平在接地电压 GND 以下，在 MOS 晶体管 PQ2 中接地节点作为源极起作用，维持非导通状态。

可以考虑在该节点 ND2 的电位上升时，在供给泵开始时等的过渡状态时，维持比接地电压 GND 电平还高的状态（节点 ND2 作为源极起作用）。这种情况下，因为通过控制信号 ϕP 的下降，把 MOS 晶体管 PQ2 设定为导通状态，所以因为节点 ND2 可靠地向接地电压电平方向放电，因而不会特别产生问题。

在该时刻 t5，节点 ND2 的电压电平即使上升到接地电压电平，由于节点 ND3 是负电压 -VCC，因而 MOS 晶体管 NQ1 维持非导通状态。MOS 晶体管 NQ2 即使变为导通状态，因为内部节点 ND3 的电压电平和输出节点 OD1 的负电压 -VCC 的电压电平相等，所以 MOS 晶体管 NQ2 的栅极以及源极的电压相等，维持非导通状态，在其漏源之间没有电流流过。

在时刻 t6，如果把控制信号 ϕP 降低到接地电压 GND 电平，则由于电容元件 C1 的作用，节点 ND1 的电压电平从接地电压 GND 电平降低到负电压 -VCC 电平。由于该节点 ND1 的电压下降，MOS 晶体管 PQ2 导通，节点 ND2 可靠地被设定在接地电压 GND 电平。

在过渡期，节点 ND2 的电压电平即使被驱动到比接地电压 GND 电平还高的电压电平的情况下，也可以使该节点 ND2 的电压电平下降，在下一循环中，可以进一步使节点 ND2 的电压电平随着控制信号 ϕCP 降低，可以使输出电压电平下降。

在该节点 ND2 的电位降低时，在 MOS 晶体管 PQ1 中，因为接地节点作为源极起作用，所以栅极以及源极为同一电位，MOS 晶体管 PQ1 维持非导通状态。

在时刻 t8，1 个供给泵动作的周期 T 结束，再次重复从上述的时刻 t0 开始的动作。

因而,在该图 1 所示的电压发生电路中,在供给泵动作时,没有无效电流流过,可以有效地利用电荷产生所希望的内部电压。

另外,交叉联结 MOS 晶体管 PQ1 以及 PQ2,各自通过电容元件的供给泵动作设定它们的栅极电位,在把这些 MOS 晶体管 PQ1 以及 PQ2 设定为非导通状态后,可以根据控制信号,使节点 ND1 以及 ND2 的电压电平高速并且可靠地变化。

进而,在上述的说明中,为了简化说明,忽略内部节点 ND2 的寄生电容的效果。当在该内部节点 ND2 中存在不能忽略的大的寄生电容的情况下,节点 ND2 的电压振幅因为比电源电压 VCC 还小,所以输出节点 OD1 的输出电压的绝对值小。

另外,使确定内部节点 ND2 的电压振幅的控制信号 ϕ_{CP} 在电源电压 VCC 和接地电压 GND 之间变化。但是,如果不把基准电压设置为接地电压 GND,而设置为电压 V_r ,把控制信号 ϕ_{CP} 的电压振幅设置为 V_ϕ ,则输出节点 OD1 的输出电压 VOUT 可以用下式 (1) 表示。

$$VOUT = V_r - V_\phi \quad \dots (1)$$

通常,如上述的动作说明那样,基准电压 V_r 等于接地电压 GND ($=0V$),另外,因为由把电源电压 VCC 和接地电压 GND 作为动作电源电压使用的电路生成控制信号 ϕ_{CP} ,所以如果假设电压振幅 V_ϕ 与电源电压 VCC 相等,则上式 (1) 可以变形为下式 (2)。

$$VOUT = -VCC \quad \dots (2)$$

进而,在上述的说明中,使控制信号 ϕ_P 、 ϕ_{CP} 以及 ϕ_{CT} 全部在电源电压 VCC 和接地电压 GND 之间变化,设定它们的高电平以及低电平的电压电平相等。但是,在内部节点 ND1、ND2 以及 ND3 的电压变化时,如果如防止和其电压变化相反方向的电流流过那样地满足把 MOS 晶体管 PQ1、PQ2、NQ1 以及 NQ2 设定为非导通状态这一条件,则这些控制信号 ϕ_P 、 ϕ_{CP} 以及 ϕ_{CT} 各自的高电平以及低电平的电压电平也可以相互不同。

如上所述,如果采用本发明的实施例 1,则使用交叉联结的 P 通道 MOS 晶体管,通过电容元件的供给泵动作确定这些栅极节点电位。

另外,通过控制信号进行输出晶体管的导通/非导通状态的设定,可以防止在电荷蓄积节点的电位变化时,流过不需要的电流,可以高效率地生成所希望的电平的电压。

[实施例 2]

图 3 是展示本发明的实施例 2 的电压发生电路的构成的图。该图 3 所示的电压发生电路把电源电压 VCC 作为基准电压,产生比该电源电压 VCC 还高的 $2 \cdot VCC$ 的高电压。

在图 3 中,电压发生电路包含:连接在电源节点(基准节点)PW 和内部节点(第 1 内部节点)ND11 之间并且其栅极与内部节点(第 2 内部节点)ND12 连接的 N 通道 MOS 晶体管 NQ11;连接在电源 PW 和内部节点 ND12 之间并且其栅极与内部节点 ND11 连接的 N 通道 MOS 晶体管 NQ12;连接在接收第 1 控制信号 ϕPZ 的控制信号输入节点(第 1 控制信号输入节点)S11 和内部节点 ND11 之间的电容元件(第 1 电容元件)C11;连接在接收控制信号 ϕCPZ 的控制信号输入节点(第 2 控制信号输入节点)S12 和内部节点 ND12 之间的电容元件(第 2 电容元件)C12。

控制信号 ϕPZ 以及 ϕCPZ 在电源电压 VCC 和接地电压 GND 之间变化。

电压发生电路进一步包含:连接在内部节点 ND12 和输出节点 OD11 之间并且其栅极与内部节点(第 3 内部节点)ND13 连接的 P 通道 MOS 晶体管(第 3 晶体管)PQ11;连接在内部 ND13 和输出节点 OD11 之间并且其栅极与内部节点 ND12 连接的 P 通道 MOS 晶体管(第 4 晶体管)PQ12;连接在接收控制信号 ϕCTZ 的控制信号输入节点(第 3 控制信号输入节点)S13 和内部节点 ND13 之间的电容元件(第 3 电容元件)C13。

在上述的说明中,括弧内的构成要素表示和权利要求项所述的要素的对应关系。另外,控制信号 ϕCTZ 在电源电压 VCC 和接地电压 GND 之间变化。

在输出节点 OD11 中,设置用于使该输出节点 OD11 的电压稳定

的稳定化电容 C14。当输出节点 OD11 的负荷变动小的情况下，不需要特意设置该稳定化电容 C14。

图 3 所示的电压发生电路和图 1 所示的电压发生电路的晶体管的导电型相反，并且和把接地节点替换为电源节点的电路等效。控制信号 ϕ_{PZ} 、 ϕ_{CP} 以及 ϕ_{CT} 分别是和图 1 所示的控制信号 ϕ_P 、 ϕ_{CPZ} 以及 ϕ_{CTZ} 互补的信号。

图 4 是展示图 3 所示的电压发生电路的动作的信号波形图。在图 4 中，也为了简化说明，展示输出电压处于 $2 \cdot V_{CC}$ 电压电平的稳定状态时的信号波形。以下，参照图 4 说明图 3 所示的电压发生电路的动作。

在图 3 所示的电压发生电路中，如上所述，产生图 1 所示的负电压 $-V_{CC}$ 的电路的信号极性以及晶体管的导电型相反。因而，进行同样的动作。即，防止无效电流流过。

在时刻 t_0 ，控制信号 ϕ_{PZ} 是电源电压 V_{CC} 电平，控制信号 ϕ_{CPZ} 是接地电压 GND 电平，或者，控制信号 ϕ_{CTZ} 是电源电压 V_{CC} 。在该状态下，节点 ND11 处于高电压 $2 \cdot V_{CC}$ 电压电平，节点 ND12 是电源电压 V_{CC} 电平（稳定状态时）。对于 MOS 晶体管 NQ11，源极是电源节点 PW，因为其栅极以及源极电压相等，所以处于非导通状态。

MOS 晶体管 NQ12 即使栅极电位是高电压 $2 \cdot V_{CC}$ ，由于其节点 ND12 以及电源节点 PW 的电压电平相等，在 MOS 晶体管 NQ12 的漏源之间没有电流流过。

节点 ND13 是高电压 $2 \cdot V_{CC}$ 电平，MOS 晶体管 PQ11 因为其栅极电位在源极以及漏极电位以上，所以维持非导通状态。MOS 晶体管 PQ12 在输出电压的稳定化时，节点 ND12 是电源电压 V_{CC} 电平，被设置为导通状态，另一方面，因为节点 ND13 和输出节点 OD11 的电压电平相等，所以即使在该 MOS 晶体管 PQ12 上也没有电流流过。

在供给泵动作开始时的过渡状态时，在输出节点 OD11 的电压比最后电压 $2 \cdot V_{CC}$ 电平还低的情况下，节点 ND12 的电压电平如果是比节点 ND13 以及输出节点 OD11 的电压还低的状态，则 MOS 晶体管

PQ12 变为导通状态，电连接节点 ND13 和输出节点 OD11。但是，这种情况下，因为在提高输出节点 OD11 的电压电平的方向上有电流流过，所以没有任何妨碍输出节点 OD11 的电压上升的无效电流流过。这时，在输出节点 OD11 的电压和节点 ND13 的电压电平不相等的状态下流过 MOS 晶体管 PQ12 的电流停止。在 MOS 晶体管 PQ11 中，因为在该状态下，输出节点 OD11 作为源极起作用，所以栅极以及源极的电位相等，维持非导通状态。

在时刻 t1，使控制信号 ϕ_{PZ} 从电源电压 VCC 电平下降到接地电压 GND 电平。MOS 晶体管 NQ11 是非导通状态，通过电容元件 C11 的供给泵动作，节点 ND11 的电压电平从高电压 $2 \cdot VCC$ 降低到电源电压 VCC 电平。这种情况下，节点 ND12 是电源电压 VCC 电平，MOS 晶体管 NQ12 变为非导通状态。节点 ND12 的电位没有任何变化，因而，在该状态下，没有任何无效电流流过。

在时刻 t2，控制信号 ϕ_{CPZ} 从节点电压 GND 电平上升到电源电压 VCC 电平，节点 ND12 的电压电平从电源电压 VCC 上升到高电压 $2 \cdot VCC$ 电平。在该状态下，即使 MOS 晶体管 NQ11 变为导通状态，由于节点 ND11 和电源节点 PW 的电压电平相等，而没有电流流过。如果内部节点 ND12 的电压电平成为高电压 $2 \cdot VCC$ ，则栅极电位变为源极以及漏极电位以上，MOS 晶体管 PQ12 可以可靠地设定在非导通状态。MOS 晶体管 PQ11 的栅极电位是高电压 $2 \cdot VCC$ ，即使节点 ND12 的电压电平上升到 $2 \cdot VCC$ ，由于节点 ND12 作为源极起作用，因而只是栅极以及源极电位相等，维持非导通状态。

在过渡状态时，即使输出节点 OD11 的电压比最终的高电压 $2 \cdot VCC$ 还低时，由于节点 ND12 的电位上升作用，MOS 晶体管 PQ12 也处于非导通状态。事先将输出节点 OD11 和内部节点 ND13 电连接，并设定在同一电压电平，在 MOS 晶体管 PQ11 中，在该状态下，其栅源间电压是阈值电压的绝对值以下，维持非导通状态。

MOS 晶体管 NQ11、NQ12、PQ11 以及 PQ12 是增强型晶体管，只在其栅源间电压达到了阈值电压的绝对值以上时，这些 MOS 晶体

管 NQ11、NQ12、PQ11 以及 PQ12 处于导通状态。

在时刻 t_3 ，使控制信号 ϕ_{CTZ} 从电源电压 V_{CC} 降低到接地电压 GND 电平。随着该控制信号 ϕ_{CTZ} 的下降，通过电容元件 C_{13} 的供给泵动作，节点 ND_{13} 的电压电平从高电压 $2 \cdot V_{CC}$ 降低到电源电压 V_{CC} 电平，MOS 晶体管 PQ_{11} 的栅极电位比源极电位低很多，MOS 晶体管 PQ_{11} 导通，节点 ND_{12} 和输出节点 OD_{11} 电联结。

当输出节点 OD_{11} 的电压电平比最后电压 $2 \cdot V_{CC}$ 电平还低的情况下，从该内部节点 ND_{12} 向输出节点 OD_{11} 提供正电荷，输出节点 OD_{11} 的电压电平上升。在对该输出节点 OD_{11} 的电荷供给动作时，MOS 晶体管 PQ_{12} 的栅极电位在源极电位以上，维持非导通状态。因而，即使在这种情况下，也没有任何无效电流流过。

在时刻 t_4 ，把控制信号 ϕ_{CTZ} 从节点电压 GND 电平提升到电源电压 V_{CC} 电平。通过电容元件 C_{13} 的供给泵动作，节点 ND_{13} 的电压电平从电源电压 V_{CC} 上升到高电压 $2 \cdot V_{CC}$ 电平。MOS 晶体管 PQ_{11} 的栅极电位变为源极电位以上，MOS 晶体管 PQ_{11} 变为非导通状态。

这时，可以认为在过渡状态时，在输出节点 OD_{11} 的电压电平比高电压 $2 \cdot V_{CC}$ 还低时，MOS 晶体管 PQ_{12} 变为导通状态。但是，即使在这种情况下，从节点 ND_{13} 向输出节点 OD_{11} 提供正电荷，使其输出节点 OD_{11} 的电压电平上升。

特别是在供给泵动作初期的过渡状态时，当输出节点 OD_{11} 的电压电平比高电压 $2 \cdot V_{CC}$ 低时，通常，节点 ND_{12} 的电压电平是比高电压 $2 \cdot V_{CC}$ 还低的电压电平，节点 ND_{13} 的电压也是和输出节点 OD_{11} 同等程度的电压电平（事先在电荷转送前，节点 ND_{13} 的电压电平被设定在和输出节点同一电压电平上）。因而，增强型的 MOS 晶体管 PQ_{12} 在该状态下，其栅源间电压在阈值电压的绝对值以下，维持非导通状态。

即使在该过渡期中，MOS 晶体管 PQ_{11} 因为栅极电位也在源极（输出节点 OD_{11} ）以上而维持非导通状态，所以没有从输出节点 OD_{11} 向内部节点 ND_{12} 流过无效电流。

在时刻 t_5 ，使控制信号 ϕ_{CPZ} 从电源电压 VCC 降低到接地电位 GND 。通过电容元件 $C12$ 的供给泵动作，节点 $ND12$ 的电压电平从高电压 $2 \cdot VCC$ 降低到电源电压 VCC 电平。节点 $ND11$ 是电源电压 VCC 电平。MOS 晶体管 $NQ12$ 因为源极和栅极的电位相等，所以维持非导通状态。

MOS 晶体管 $PQ12$ 的栅极电位比源极（输出节点 $OD11$ ）的电压电平还低，为导通状态，电连接输出节点和内部节点 $ND13$ 。通过连接该内部节点 $ND13$ 和输出节点，使其栅极以及源极的电位相等并使 MOS 晶体管 $PQ11$ 维持在非导通状态。因而，即使进行内部节点 $ND13$ 的充电，也只有用于正确地对输出节点进行电荷转送所需要的电流流过，没有任何无效电流流过。

另外，在过渡时，在因控制信号 ϕ_{CPZ} 引起内部节点 $ND12$ 的升压时，即使节点 $ND13$ 的电压电平处于比内部节点 $ND12$ 的电压电平还低的状态，也使 MOS 晶体管 $PQ11$ 维持在非导通状态（把栅源间电压维持在阈值电压的绝对值以下）。

可以认为在过渡状态时，在输出节点 $OD11$ 的电压未达到最终电压电平时，节点 $ND12$ 降低到比电源电压 VCC 还低的电压电平。这种情况下，节点 $ND11$ 的电压电平是电源电压电平，节点 $ND12$ 只有 MOS 晶体管 $NQ12$ 的阈值电压维持在比电源电压 VCC 还低的电压电平。这时只从电源节点 PW 经由 MOS 晶体管 $NQ12$ 提供流过的电流，只进行电压电平的补偿，没有任何无效电流流过。

在时刻 t_6 ，使控制信号 ϕ_{PZ} 从接地电压 GND 电平上升到电源电压 VCC 电平。通过电容元件 $C11$ 的供给泵动作，节点 $ND11$ 的电压电平从电源电压 VCC 上升到高电压 $2 \cdot VCC$ 电平，MOS 晶体管 $NQ12$ 导通，节点 $ND12$ 被可靠地设定的电源电压 VCC 电平。

因而，通过控制信号 ϕ_{PZ} 、 ϕ_{CPZ} 以及 ϕ_{CTZ} ，在作为电荷蓄积节点起作用的内部节点 $ND12$ 的电源电压的预充电、向高电压 $2 \cdot VCC$ 电平的充电以及对该充电电荷的输出节点的转送期间，没有任何无效电流流过，可以高效率地利用电荷生成高电压 $2 \cdot VCC$ 。

进而，在图 3 所示的电压发生电路中，也忽略内部节点 ND12 的寄生电容的存在，当在该内部节点 ND12 中存在不能忽略的大的寄生电容的情况下，该内部节点 ND12 的电压振幅比电源电压 VCC 还小，来自输出节点 OD11 的输出电压处于比高电压 $2 \cdot VCC$ 还低的电压电平。

一般，如果把控制信号 ϕCPZ 的振幅设置成和前面的实施例 1 相同为 $V\phi$ ，把电源节点 PW 的电压设置为 VPW，则来自输出节点 OD11 的输出电压 VOUT 可以用下式 (3) 表示。

$$VOUT = VPW + V\phi \quad \dots (3)$$

因而，根据需要的电压电平确定控制信号 ϕCPZ 的振幅。在图 3 所示的构成中，电源节点 PW 的电压是电源电压 VCC，控制信号 ϕCPZ 的振幅是电源电压 VCC，输出电压 VOUT 可以用下式 (4) 赋予。

$$VOUT = 2 \cdot VCC \quad \dots (4)$$

该控制信号 ϕPZ 、 ϕCPZ 以及 ϕCTZ 的高电平以及低电平的电压电平不需要相等，在内部节点 ND12 的预充电、电荷供给以及电荷转送时只要满足可以可靠地设定上述 MOS 晶体管 NQ11、NQ12、PQ11 以及 PQ12 的导通/非导通状态的条件，这些控制信号 ϕPZ 、 ϕCPZ 以及 ϕCTZ 的高电平电压以及低电平电压也可以相互不同。

如上所述，如果采用本发明的实施例 2，则交叉联结 N 通道 MOS 晶体管，利用电容元件的供给泵动作进行对电荷蓄积节点的电荷充电，可以在把 MOS 晶体管设定为非导通状态后向电荷蓄积节点提供电荷，防止无效电流流动，可以高效率地产生正的高电压。

[实施例 3]

图 5 是概略展示本发明的实施例 3 的内部电压发生电路的构成的图。在图 5 中，内部电压发生电路包含：根据重复信号 $\phi 0$ 生成控制信号 ϕP 、 ϕCP 以及 ϕCT 的控制信号发生电路 1；根据来自控制信号发生电路 1 的控制信号 ϕP 、 ϕCP 以及 ϕCT 发生负电压 $-VCC$ 的负电压发生电路 10；分别反转控制信号 ϕP 、 ϕCP 以及 ϕCT 而生成控制信号 ϕCT 、 ϕCPZ 以及 ϕPZ 的反转电路 15；根据来自该反转电路 15 的

控制信号 ϕ_{CTZ} 、 ϕ_{CPZ} 以及 ϕ_{PZ} 生成正电压 $2 \cdot V_{CC}$ 的正电压发生电路 20。

负电压发生电路 10 具有和图 1 所示的电压发生电路相同的构成，正电压发生电路 20 具备和图 3 所示的电压发生电路相同的构成。通过针对该负电压发生电路 10 以及正电压发生电路 20 共通设置控制信号发生电路 1，可以以小的占有面积高效率地生成所希望的电压电平的内部电压 $-V_{CC}$ 以及 $2 \cdot V_{CC}$ 。

图 6 是概略展示图 5 所示的控制信号发生电路 1 的构成的图。在图 6 中，控制信号发生电路 1 包含：接收重复信号 ϕ_0 的 4 段串联连接的延迟电路 30a-30d；接收延迟电路 30a 的输出信号 ϕ_1 的倒相器 32a；接收延迟电路 30c 的输出信号 ϕ_3 的倒相器 32b；接收倒相器 32a 的输出信号和延迟电路 32d 的输出信号 ϕ_4 生成控制信号 ϕ_{CP} 的 OR 电路 33；接收延迟电路 30b 的输出信号 ϕ_2 和倒相器 32b 的输出信号生成控制信号 ϕ_{CT} 的 AND 电路 34。

延迟电路 30a-30d 分别例如由偶数段的串联连接的倒相器构成，具有延迟时间 DT 。

图 7 是展示图 6 所示的控制信号发生电路 1 的动作的信号波形图。以下，参照图 7 说明图 6 所示的控制信号发生电路 1 的动作。

重复信号 ϕ_0 是具有一定周期的信号，该重复信号 ϕ_0 还作为预充电用的控制信号 ϕ_P 使用。延迟电路 30a-30d 分别把被付与的信号延迟规定时间 DT ，分别生成延迟信号 ϕ_1 - ϕ_4 。

OR 电路 33 接收倒相器 32a 的输出信号和延迟电路 30d 的输出信号 ϕ_4 生成电荷蓄积用控制信号 ϕ_{CP} 。因而，该控制信号 ϕ_{CP} 成为低电平期间就是延迟电路 30d 的输出信号 ϕ_4 是低电平并且延迟电路 30a 的输出信号 ϕ_1 是高电平的期间。因而，如果延迟电路 30a 的输出信号 ϕ_1 上升到高电平则控制信号 ϕ_{CP} 下降到低电平，如果延迟电路 30a 的输出信号 ϕ_4 上升到高电平则它也上升到高电平。因而，该控制信号 ϕ_{CP} 在期间 $3 \cdot DT$ 期间成为低电平。

来自 AND 电路 34 的电荷转送用的控制信号 ϕ_{CT} 在延迟电路 30b

的输出信号 $\phi 2$ 处于高电平并且倒相器 32b 的输出信号在高电平时变为高电平。因而，该控制信号 ϕCT 在延迟电路 30b 的输出信号 $\phi 2$ 上升到高电平时变为高电平，在延迟电路 30a 的输出信号 $\phi 3$ 处于高电平时变为低电平。该控制信号 ϕCT 在期间 DT 间处于高电平。

进而，该延迟电路 30a-30d 的输出信号 $\phi 1$ - $\phi 4$ 各自的高电平是电源电压 VCC 电平，另外，各个低电平是接地电压 GND 电平。这种情况下，对于控制信号 ϕP 、 ϕCP 以及 ϕCT ，高电平是电源电压 VCC 电平，低电平是接地电压 GND 电平的信号。通过变更该控制信号发生电路 1 的动作电源电压电平，可以变更控制信号 ϕP 、 ϕCP 以及 ϕCT 的振幅以及高电平以及低电位的电位。

可以从内部的振荡电路生成重复信号 $\phi 0$ ，为了信号转送或者动作循环设定等，也可以使用从外部重复付与的时钟信号。

正电压发生电路 20 根据反转这些控制信号 ϕP 、 ϕCP 以及 ϕCT 的控制信号 ϕPZ 、 ϕCPZ 以及 ϕCTZ 动作。通过利用这些控制信号，可以实现在图 2 以及图 4 所示的时间图中的控制信号的相位关系，在把 MOS 晶体管设定为非导通状态后进行供给泵动作，可以在用于内部电压产生的电荷蓄积后把电荷转送用的 MOS 晶体管设定为导通状态。

进而，在图 6 所示的控制信号发生电路 1 的构成中，延迟电路 30a-30d 具有同样的延迟时间 DT。但是，只要满足以下的控制信号发生顺序，这些延迟电路 30a-30d 的延迟时间也可以不同。即，在预充电用的控制信号 ϕP 的电压电平变化经过了规定时间后，预充电用的控制信号 ϕCP 变化，接着，在经过规定时间后电荷转送用的控制信号 ϕCT 的电压电平变化，可以进行电荷转送。在该电荷转送用的控制信号 ϕCT 变为非激活状态时，只要电荷蓄积用的控制信号 ϕCP 的逻辑电平变化，其后预充电用的控制信号 ϕCP 的电压电平变化，也可以实现进行预充电这一动作顺序。

进而，在图 5 所示的内部电压发生电路中都设置负电压发生电路 10 以及正电压发生电路 20，生成负电压 -VCC 以及正电压 $2 \cdot VCC$ 。但

是,即使只设置负电压发生电路 10 或者正电压发生电路 20 的情况下,通过利用该控制信号发生电路 1,可以高效率地产生所希望电压电平的内部电压。另外,这些内部电压也可以是和 $-VCC$ 以及 $2\cdot VCC$ 不同的电压电平。

如上所述,如果采用本发明的实施例 3,则串联连接延迟电路,逻辑处理所希望的相位关系的信号,生成电荷预充电、充电以及转送用的控制信号,可以以简单的电路构成,并容易地生成用于产生内部电压的供给泵动作控制信号。

[实施例 4]

图 8 是展示本发明的实施例 4 的电压发生电路的构成的图。该图 8 所示的电压发生电路相对图 1 所示的电压发生电路,在输出节点 OD1 和最终输出节点 FOD 之间进一步设置放大生成的内部电压的绝对值的电压驱动段 40。

该输出节点 OD1 的前段的负电压发生单元的构成和图 1 所示的电压发生电路的构成相同,在对应的部分上标注同一参照号码,省略其详细说明。

电压驱动段 40 包含:连接在接收控制信号 ϕP 的控制信号输入节点 S31 和输出节点 OD1 之间的电容元件 C20;连接在内部输出节点 OD1 和最终输出节点 FOD 之间并且其栅极连接在内部节点 ND30 上的 N 通道 MOS 晶体管 NQ31;连接在内部节点 ND30 和最终输出节点 FOD 之间并且其栅极连接在内部输出节点 OD1 上的 N 通道 MOS 晶体管 NQ32;连接在接收控制信号 ϕCTF 的控制信号输入节点 S32 和内部节点 ND30 之间的电容元件 C21。

在该最终输出节点 FOD1 上,和实施例 1 一样,连接稳定电容 C4。但是,当输出负荷变动小的情况下,也可以不特别设置该稳定电容 C4。

控制信号 ϕCTF 在从内部输出节点 OD1 向最终输出节点 FOD 提供负电荷时被激活。控制信号 ϕP 、 ϕCP 以及 ϕCT 和实施例 1 的控制信号相同。

图 9 是展示图 8 所示的电压发生电路的运动的定时图。以下，参照图 9，说明图 8 所示的电压发生电路的运动。在图 9 中，也展示在周期 $2 \cdot T$ 的期间的稳定状态下的信号波形。另外，在以下的说明中，说明稳定状态时的运动。即使在供给泵运动初始的过渡时，也只是各节点的电压电平不同，可以进行和稳定状态大致相同的运动。

控制信号 ϕP 、 ϕCP 以及 ϕCT 和实施例 1 相同，因而，输出节点 OD1 前段的电路运动自身实际上和实施例 1 的情况相同。但是，因为内部输出节点 OD1 的电压振幅和实施例 1 不同，所以内部节点 ND3 的电压变化和实施例 1 的情况不同。

在时刻 t_{10} ，控制信号 ϕP 、 ϕCT 被设定在低电平，另一方面，控制信号 ϕCP 被设定在高电平。在该状态下，节点 ND1 是负电压 $-VCC$ ，输出节点 OD1 是负电压 $-2VCC$ 电平。因而，节点 ND1 被驱动为负电压 $-VCC$ 电平，节点 ND2 被预充电至接地电压 GND 电平。另外，内部输出节点 OD1 是负电压 $-2 \cdot VCC$ ，MOS 晶体管 NQ2 处于导通状态，内部节点 ND3 和内部输出节点 OD1 电连接，被维持在同一电压电平。

通过把该内部节点 ND3 和内部输出节点 OD1 设定为同一电压电平，把 MOS 晶体管 NQ1 维持在非导通状态。

在时刻 t_{11} ，如果控制信号 ϕP 从接地电压 GND 上升到电源电压 VCC 电平，则节点 ND1 由电容元件 C1 驱动到接地电压 GND 电平，节点 ND2 的预充电运动结束。这时，由于电容元件 C20，输出节点 OD1 的电压电平从 $-2 \cdot VCC$ 上升到电压 $-VCC$ 电平。这种情况下，节点 ND2 是接地电压 GND 电平，MOS 晶体管 NQ2 维持导通状态，内部节点 ND3 的电压电平和内部输出节点 OD1 的电压电平相等，成为负电压 $-VCC$ 电平。

另外，对于 MOS 晶体管 NQ1，栅极（节点 ND3）以及源极（内部输出节点 OD1）的电位相同，维持非导通状态。

在时刻 t_{12} ，控制信号 ϕCP 从电源电压 VCC 电平下降的接地电压 GND 电平，节点 ND2 被驱动为负电压 $-VCC$ 电平，N 通道 MOS

晶体管 NQ2 被设定在非导通状态。在该状态下, MOS 晶体管 NQ1 也是节点 ND2 是负电压-VCC 电平, 在稳定状态时栅极、源极以及漏极电位全部相同, 维持非导通状态。另外, 在过渡时, 和实施例 1 一样其栅源之间电压在阈值电压以下, 维持非导通状态。

在时刻 t13, 控制信号 ϕ_{CT} 从接地电压 GND 上升到电源电压 VCC 电平, 节点 ND3 的电压电平从负电压-VCC 上升到接地电压 GND 电平。MOS 晶体管 NQ1 处于导通状态, 电连接节点 ND2 以及输出节点 OD1 使内部节点 ND2 和内部输出节点 OD1 的电压电平相等。但是, 输出节点 OD1 在稳定状态时, 预先被预充电到负电压-VCC 电平, MOS 晶体管 NQ1 的漏极以及源极电位相同, 在稳定状态下没有电流流过。

在时刻 t14, 控制信号 ϕ_{CT} 从电源电压 VCC 电平下降到接地电压 GND 电平, 节点 ND3 的电压电平从接地电压 GND 降低到负电压-VCC 电平。与此对应, MOS 晶体管 NQ1 变为非导通状态, 节点 ND2 以及内部输出节点 OD1 分离。MOS 晶体管 NQ2 在稳定状态下, 栅极、漏极以及源极是同电位, 没有电流流动。

在时刻 t15, 控制信号 ϕ_{CP} 从接地电压 GND 上升到电源电压 VCC 电平, 节点 ND2 的电压电平从负电压-VCC 上升到接地电压 GND 电平。通过该节点 ND2 的电压电平的上升, MOS 晶体管 PQ1 处于非导通状态, 准备下一预充电动作。

另外, MOS 晶体管 NQ2 导通, 电连接内部节点 ND3 和内部输出节点 OD1, 内部节点 ND3 的电压电平成为内部输出节点 OD1 的电压电平的负电压-VCC, 对于 MOS 晶体管 NQ1, 栅极以及源极的电压相等而维持非导通状态。

在时刻 t16, 控制信号 ϕ_P 如果从电源电压 VCC 电平下降到接地电压 GND 电平, 则节点 ND1 从接地电压 GND 电平下降到负电压-VCC。这时还由于电容元件 C20 的作用, 内部输出节点 OD1 也从较高负电压-VCC 电平, 下降到较低负电压-2·VCC 电平。节点 ND2 是接地电压 GND 电平, 因为 MOS 晶体管 NQ2 导通, 所以节点 ND3 和

内部输出节点 OD1 是同一电平, MOS 晶体管 NQ1 被维持在非导通状态。因而, 节点 ND2 即使是接地电压 GND 电平, 内部输出节点 OD1 也降低到较低的负电压 $-2 \cdot V_{CC}$ 电平, 同样, 节点 ND3 也降低到低的负电压 $-2 \cdot V_{CC}$ 电平。

这种情况下, 因为通过 MOS 晶体管 NQ2 的作用, 在 MOS 晶体管 NQ1 的栅极上电联结源极, 所以 MOS 晶体管 NQ1 高速地变为非导通状态, 几乎没有电流流动, 内部输出节点 OD1 可靠地降低到负电压 $-2 \cdot V_{CC}$ 电平。

这时, 认为在过渡等时, 内部节点 ND30 的电压电平比内部输出节点 OD1 的电压电平还高。但是, 内部节点 ND30 和最终输出节点 FOD1 暂时电连接, 在这种状态下的内部节点 ND30 和内部输出节点 OD1 的电压电平的差小, MOS 晶体管 NQ1 由于其阈值电压, 维持非导通状态。

在时刻 t17, 控制信号 ϕ_{CTF} 从接地电压 GND 电平上升到电源电压 VCC 电平, 节点 ND30 的电压电平从低负电压 $-2 \cdot V_{CC}$ 上升到高负电压 $-V_{CC}$ 。据此, MOS 晶体管 NQ31 导通, 输出节点 OD1 和最终输出节点 FOD1 电联结。最终输出节点 FOD1 的电压电平当比低负电压 $-2 \cdot V_{CC}$ 还高的情况下, 从该内部输出节点 OD1 向最终输出节点 FOD 提供负电荷。在该电荷转送时, 对于 MOS 晶体管 NQ2, 栅极电位是源极电位 (最终输出节点 FOD) 而维持非导通状态, 可以高效率地从内部输出节点 OD1 向最终输出节点 FOD 转送电荷。

在时刻 t18, 使控制信号 ϕ_P 从接地电压 GND 上升到电源电压 VCC 电平。与此对应, 节点 ND1 从高负电压 $-V_{CC}$ 恢复到接地电压 GND 电平, 另外输出节点 OD1 也从低负电压 $-2 \cdot V_{CC}$ 上升到高负电压 $-V_{CC}$ 。这时, 节点 ND2 是接地电压电平, 节点 ND3 和输出节点 OD1 一样, 其电压电平从低负电压 $-2 \cdot V_{CC}$ 上升到负电压 $-V_{CC}$ 。

在时刻 t19 以后, 重复进行上述的动作。

进而, 在使输出节点 OD1 降低到低负电压 $-2 \cdot V_{CC}$, 与此对应节点 ND3 也降低到低负电压 $-2 \cdot V_{CC}$ 时, 通过使电容元件 C20 的电容值

比电容元件 C3 的电容值还大很多，可以可靠并且高速地根据输出节点 OD1 的电压电平使节点 ND3 变化。

进而，在供给泵动作开始初期时，输出节点 OD1 的电压处于在 $-V_{CC}$ 和 $-2 \cdot V_{CC}$ 之间变化的状态后，最终输出节点 FOD1 的电压降低到 $-2 \cdot V_{CC}$ 。该过渡时的电压驱动段 40 的动作和在实施例 1 中说明的电压发生电路的动作一样。

该电压驱动段 40 具有和产生前段的 $-V_{CC}$ 发生电路的负电压 $-V_{CC}$ 的电路的输出段（电荷转送段）一样的构成。因而，不产生无效电流，可以高效率地产生低负电压 $-2 \cdot V_{CC}$ 。

如上所述，如果采用本发明的实施例 4，则在产生高负电压 $-V_{CC}$ 的电路的输出段上进一步连接输出节点的供给泵电容，并且配置和 $-V_{CC}$ 发生电路的输出段相同构成的输出段（电荷转送段）构成电压驱动段，可以高效率地利用电荷，以低消耗电力产生 $-2 \cdot V_{CC}$ 的负电压。

[实施例 5]

图 10A 是概略展示本发明的实施例 5 的电压发生电路的构成的图。图 10A 所示的电压发生电路包含串联连接在节点 ND2 和输出节点 FOD 之间的电荷转送段 XFN1 至 XFNn。

在节点 ND1 以及 ND2 上，以交叉联结的状态在分别与接地之间连接 P 通道 MOS 晶体管 PQ1 以及 PQ2。节点 ND1 经由电容元件 C1 接收预充电用控制信号 ϕ_P ，节点 ND2 经由电容元件 C2 接收电荷生成用控制信号 ϕ_{CP} 。该 MOS 晶体管 PQ1 以及 PQ2 和电容元件 C1 以及 C2 的构成和前面的图 1 以及图 8 所示的构成相同，通过控制信号 ϕ_P 以及 ϕ_{CP} 使节点 ND1 以及 ND2 在接地电压 GND 和负电压 $-V_{CC}$ 之间变化。

在电荷转送段 XFN1 到 XFNn-1 的输出节点 OD1 到 Odn-1 上，分别连接电容元件 CK1 至 CKn-1。设置在奇数段的电荷转送段 XFN1 的输出节点 OD1、.....ODn-1 上的电容元件 CQ1、...CQn-1 经由控制信号输入节点 S1 接收控制信号 ϕ_P 。向设置在偶数段的电荷转送段 XFN2.....的输出节点 OD2 上的电容元件 CQ2.....经由控制信号输入

节点 S2 付与控制信号 ϕ_{CP} 。向电荷转送段 XFN1 到 XFNn 交替付与控制信号 ϕ_{CT} 以及 ϕ_{CTF} 。被设置在该电荷转送段和其输入节点（前段的电荷转送段的输出节点）上的电容元件构成电压驱动段。

在最终输出节点 FOD 上连接稳定化电容元件 C4。如果最终输出节点 FOD 的电压稳定，则不需要特别设置该稳定化电容元件 C4。

图 10 (B) 是展示电荷转送段 XFN1 到 XFNn 的构成的图。从这些电荷转送段 XFN1 到 XFNn 都维持同一构成，在图 10B 中，用 1 个电荷转送段 XFN 概括表示这些电荷转送段 XFN1 到 XFNn。

电荷转送段 XFN 包含：连接在输入节点 NDI 和输出节点 NDO 之间的 N 通道 MOS 晶体管 NQa；连接在输出节点 NDO 和内部节点 NDA 之间并且其栅极与输入节点 NDI 连接的 N 通道 MOS 晶体管 NQb；连接在控制信号输入节点 Sa 和内部节点 NDA 之间的电容元件 Ca。

该电荷转送段 XFN 和图 8 所示的电荷驱动段 40 的除了电容元件 C20 外的构成等价。向控制信号输入节点 Sa 付与电荷转送控制用的控制信号 ϕ_{CT} 或者 ϕ_{CTF} 。在这些电荷转送段 XFN1 到 XFNn 中，通过交替进行该输入 NDI 的预充电以及电荷转送，可以使电荷转送段 XFN1 到 XFNn 分别产生 -VCC 的电压下降，可以在最终输出节点 FOD 上产生 $-n \cdot VCC$ 的电压。

图 11 是展示图 10A 以及 10B 所示的电压发生电路的动作的定时图。在图 11 中，表示电荷转送段 XFNI-1、XFNI 以及 XFNI+1 的输出节点以及内部节点的信号波形。向电荷转送 XFNI-1 的电容元件 Ca 付与控制信号 ϕ_{CTF} ，向电荷转送段 XFNI 的电容元件 Ca 付与控制信号 ϕ_{CT} ，向电荷转送段 XFNI+1 的电容元件 Ca 付与控制信号 ϕ_{CTF} 。以下，参照图 11，说明该图 10A 以及 10B 所示的电压发生电路的动作。

如果控制信号 ϕ_P 从接地电压 GND 上升到电源电压 VCC，则电荷转送段 XFNI-1 的输入节点 NDII-1 由于对应的电容元件 CKI-2 的供给泵动作，其电压电平上升。这种情况下，从负电压 $-(i-1) \cdot VCC$ 变化到负电压 $(i-2) \cdot VCC$ 。在该状态下，内部节点 NDAi-1 是电压-

$(i-1) \cdot VCC$, 在电荷转送段 $XFNi-1$ 中, MOS 晶体管 NQa 维持非导通状态。

同样, 在电荷转送段 $XFNi+1$ 中, 也是针对输入节点 $NDi+1$ 根据控制信号 ϕP 进行供给泵动作, 其电压电平从 $-(i+1) \cdot VCC$ 变化到 $-i \cdot VCC$ 。该电荷转送段 $XFNi+1$ 的输入节点 $NDi+1$ 与电荷转送段 $XFNi$ 的输出节点 ODi 对应。这种情况下, 在电荷转送段 $XFNi$ 中, 因为 MOS 晶体管 NQb 处于导通状态, 所以, 节点 NDi 从电压 $-(i+1) \cdot VCC$ 变化到 $-i \cdot VCC$ 。在该状态中, 在电荷转送段 $XFNi$ 中, 对于 MOS 晶体管 NQa , 也因为栅极电位比其源极电位还低, 所以维持非导通状态。

如果控制信号 ϕCP 从电源电压 VCC 降低到接地电压 GND 电平, 则在电荷转送段 $XFNi$ 中, 通过电容元件 CKi 的供给泵动作, 输入节点 NDi 从 $-(i-1) \cdot VCC$ 变化到 $-i \cdot VCC$ 。这时, 在电荷转送段 $XFNi-1$ 中, 节点 $NDi-1$ 是电压 $-(i-2) \cdot VCC$ 电平, MOS 晶体管 NQb 是导通状态, 在电荷转送段 $XFNi-1$ 中, 节点 $NDAi-1$ 的电压电平从电压 $-(i-1) \cdot VCC$ 变化到 $-i \cdot VCC$ 。

以下, 在经过规定时间后, 控制信号 ϕCT 被驱动到电源电压 VCC 电平, 在转送段 FNi 中内部节点 $NDAi$ 通过电容元件 Ca 的供给泵动作, 从电压 $-(i+1) \cdot VCC$ 上升到 $-i \cdot VCC$, MOS 晶体管 NQa 导通。由此, 在电荷转送段 $XFNi$ 中, 进行经由 MOS 晶体管 NQa 的电荷的驱动。在该状态下, 节点 $NDi+1$ 是电压 $-i \cdot VCC$ 电平, 电荷转送段 $XFNi$ 的输入节点 NDi 的电压电平和电荷转送段 $XFNi+1$ 的输入节点 $NDi+1$ 的电压电平相等。

如果该控制信号 ϕCT 再次下降到接地电压电平, 则在电荷转送段 $XFNi$ 中, 内部节点 $NDAi$ 只下降电源电压 VCC , 其电压电平变为 $-i \cdot VCC$, 在电荷转送段 $XFNi$ 中, MOS 晶体管 NQa 变为非导通状态。

以下, 控制信号 ϕCP 从接地电压 GND 电平上升到电源电压 VCC 电平, 电荷转送段 $XFNi$ 的输入节点 NDi 的电压电平上升, 与此对应电荷转送段 $XFNi-1$ 的内部节点 $NDAi-1$ 也对应于节点 NDi 的电压电平, 经由 MOS 晶体管 NQb 上升, 被设定在电压 $-(i-1) \cdot VCC$ 电平。

根据控制信号 ϕ_{CP} , 同样, 在电荷转送段 XFN_{i+1} 中也是内部节点 NDA_{i+1} 的电压电平降低, 在其输出节点 OD_{i+1} 的电压电平降低时, 可靠地把对应的 MOS 晶体管 NQ_a 设定为非导通状态。

控制信号 ϕ_P 如果在经过规定时间后从电源电压 VCC 降低到接地电压 GND 电平, 则在电荷转送段 XFN_{i+1} 中, 对其输入节点 ND_{i+1} 进行电容元件的供给泵动作, 其电压电平从 $-i \cdot VCC$ 降低到 $-(i+1) \cdot VCC$ 。该电压下降经由 MOS 晶体管 NQ_b 传递到电荷转送段 XFN_i 的内部节点 NDA_i , 其 MOS 晶体管 NQ_b 被可靠地设定为非导通状态。

以下, 进一步在经过规定时间后, 控制信号 ϕ_{CTF} 在规定期间成为电源电压 VCC , 在电荷转送段 XFN_{i-1} 以及 XFN_{i+1} 中, 内部节点 NDA_{i-1} 以及 NDA_{i+1} 的电压电平只上升电压 VCC , 对应的 MOS 晶体管 NQ_a 导通, 进行电荷的转送。

这时, 在电荷转送段 XFN_i 中, 因为内部节点 NDA_i 的电压电平和电荷转送段 XFN_{i+1} 的输入节点 ND_{i+1} , 即电荷转送段 XFN_i 的输出节点的 OD_i 的电压电平相等, 所以 MOS 晶体管 NQ_a 维持非导通状态, 防止在该电荷转送段 XFN_i 中的电流的逆流。

因而, 串联连接该电荷转送段 XFN_1 至 NFN_n , 根据在这些电荷转送段中被相位控制的控制信号交替进行其输入节点的预充电和内部节点的充电, 可靠地防止电流的逆流, 可以降低每个电压 VCC 的产生电压。当设置 n 个电荷转送段 XFN_1 到 XFN_n 时, 在输出节点 FOD 中生成电压 $-n \cdot VCC$ 。由此, 可以产生所希望的电压电平的负电压, 即使在低电源电压下, 也可以以低消耗电力稳定地发生所需要的电压电平。

图 12 是概略展示在图 10A 以及 10B 所示的电压发生电路中使用的控制信号的电路构成的图。该图 12 所示的控制信号发生电路, 除了图 6 所示的控制信号发生电路的构成外, 还进一步设置接收延迟电路 30d 的输出信号 ϕ_4 和倒相器 32b 的输出信号生成控制信号 ϕ_{CTF} 的 AND 电路 45。该图 12 所示的控制信号发生电路的另一构成和图 6 所

示的控制信号发生电路的构成相同，在对应的部分上标注同一参照号码，并省略其详细说明。

在图 12 所示的控制信号发生电路的构成中，AND 电路 45 在延迟电路 30d 的输出信号 $\phi 4$ 是高电平，并且倒相器 32b 的输出信号是高电平时，控制信号 ϕCTF 为高电平。因而，如图 13 所示，在延迟电路 30c 的输出信号 $\phi 3$ 是低电平并且延迟电路 30d 的输出信号 $\phi 4$ 是高电平时，控制信号 ϕCTF 是高电平。从与图 6 所示的电路相同的部分输出其他的控制信号 ϕP 、 ϕCP 、 ϕCT 具有相同的时间关系。通过利用该图 12 所示的控制电路，可以正确地在各电荷转送段中向输入节点提供负电荷，在完成了电荷转送准备时，付与电荷转送用的控制信号，可以把电荷转送到输出节点，还可以防止电流的逆流。

如上所述，如果采用本发明的实施例 5，则串联连接多个电荷转送段，对各电荷转送段交替执行电荷转送以及输入节点的预充电，可以以低消耗电流生成低的负电压。

[实施例 6]

图 14 是展示采用本发明的实施例 6 的电压发生电路的构成的图。该图 14 所示的电压发生电路，除了图 3 所示的电压发生电路的构成外，还包含：根据控制信号 ϕPZ 以及 $\phi CTFZ$ ，把输出节点 OD11 的电荷传递到最终输出节点 FOD 的电压驱动段 50。

该电压驱动段 50 包含：针对内部输出节点 OD11，根据控制信号 ϕPZ 进行供给泵动作的电容元件 CC；根据控制信号 $\phi CTFZ$ 把该电容元件 CC 的充电电荷传递到最终输出节点 FOD 的电荷转送段 XFP。

电荷转送段 XFP 包含：连接在内部输出节点 OD11 和最终输出节点 FOD 之间并且其栅极与内部节点 NDB 连接的 P 通道 MOS 晶体管 PQa；连接在内部节点 NDB 和最终输出节点 FOD 之间并且其栅极与内部节点 OD11 连接的 P 通道 MOS 晶体管 PQb；连接在接收控制信号 $\phi CTFZ$ 的控制信号输入节点 S52 和内部节点 NDB 之间的电容元件 Cb。该电荷转送段 XFP 的输入节点 PDI 与内部输出节点 OD11 连接，其输出节点 PDO 与最终输出节点 FOD 连接。

该图 14 所示的电压发生电路的产生输出节点 OD11 前段的电压 $2 \cdot VCC$ 的电路由产生电压升压用的电荷的部分、转送该升压用的电荷的部分构成，这些电荷发生单元以及电荷转送单元的构成和图 3 所示的电路相同，在对应的部分上标注同一参照符号，省略其详细说明。

图 15 是展示图 14 所示的电压发生电路的稳定状态时的动作的信号波形图。以下，参照图 15 说明该图 14 所示的电压发生电路的稳定状态时的动作。

图 14 所示的电压发生电路与改变了图 8 所示的电压发生电路的晶体管的导电型以及控制信号的极性以及电压极性后的电路相同。在该图 14 所示的电压发生电路中，节点 ND12 的电荷供给泵动作和图 3 所示的电路基本相同，根据控制信号 ϕCPZ 通过电容元件 C12，节点 ND12 在电源电压 VCC 和高电压 $2 \cdot VCC$ 之间变化。内部输出节点 OD11 通过电容元件 CC 的供给泵动作，依照控制信号 ϕPZ 其电压电平变化。因而，内部输出节点 OD11 在电压 $2 \cdot VCC$ 和电压 $3 \cdot VCC$ 之间变化。因为其内部输出节点 OD11 的电压电平变化到 $3 \cdot VCC$ ，所以内部节点 ND13 的电压电平也在电源电压 VCC 、高电压 $2 \cdot VCC$ 以及 $3 \cdot VCC$ 之间变化。

在时刻 t11，如果控制信号 ϕPZ 从电源电压 VCC 降低到接地电压 GND，则通过电容元件 CC 的供给泵动作，输出节点 OD11 被设定在电压 $2 \cdot VCC$ 电平。这时，节点 ND12 是电源电压 VCC 电平，因为 MOS 晶体管 PQ12 处于导通状态，所以节点 ND13 的电压电平也和内部输出节点 OD11 一样，成为电压 $2 \cdot VCC$ 电平。因而，对于 MOS 晶体管 PQ1，栅极以及源极变为同电位，处于非导通状态。

在时刻 t12，如果控制信号 ϕCPZ 上升到电源电压 VCC ，则节点 ND12 的电压电平变为高电压 $2 \cdot VCC$ 电平。由此，MOS 晶体管 PQ12 变为非导通状态。这时，MOS 晶体管 PQ11 也是栅极、漏极以及源极全部是同电压电平，维持非导通状态。

在电压驱动段 50 中，控制信号 $\phi CTFZ$ 的电压电平是电源电压 VCC 电平，节点 NDB 是 $3 \cdot VCC$ 电平，MOS 晶体管 PQa 处于非导通

状态。MOS 晶体管 PQb 虽然内部输出节点 OD11 是电压 $2 \cdot V_{CC}$ 电平，维持非导通状态，但节点 NDB 以及最终输出节点 FOD 是同一电压电平，没有电流经过 MOS 晶体管 PQa 流动。

在时刻 t13，如果控制信号 ϕ_{CTZ} 从电源电压 V_{CC} 降低到接地电压 GND 电平，则节点 ND13 的电压电平从电压 $2 \cdot V_{CC}$ 降低到电源电压 V_{CC} 电平。因而，MOS 晶体管 PQ11 导通，在内部输出节点 OD11 和内部节点 ND12 之间转送电荷。在内部节点 ND12 和输出节点 OD11 的电压电平相等时该电荷转送动作结束。

另外，在电荷转送时，MOS 晶体管 PQ12 因为栅极以及源极被设定在同一电压电平所以维持非导通状态。另外，在该电荷转送时，节点 NDB 的电压电平是 $3 \cdot V_{CC}$ ，内部输出节点 OD11 的电压是 $2 \cdot V_{CC}$ ，电荷转送用的 P 通道 MOS 晶体管 PQa 维持非导通状态。

在时刻 t14，控制信号 ϕ_{CPZ} 从接地电压上升到电源电压 V_{CC} 电平，因而节点 ND13 的电压电平从电源电压 V_{CC} 上升到高电压 $2 \cdot V_{CC}$ ，MOS 晶体管 PQ11 变为非导通状态。这时，对于 MOS 晶体管 PQ12，节点 ND12 的电压电平是 $2 \cdot V_{CC}$ ，由于其阈值电压，维持非导通状态。

在时刻 t 15，如果控制信号 ϕ_{CPZ} 从电源电压 V_{CC} 降低到接地电压 GND，则由于电容元件 C12 的供给泵动作节点 ND12 的电压电平从高电压 $2 \cdot V_{CC}$ 降低到电源电压 V_{CC} 电平。节点 ND12 的电压电平降低到电源电压 V_{CC} 电平，如果 P 通道 MOS 晶体管 PQ12 导通，则即使节点 ND13 以及内部输出节点 OD11 电连接，其电压电平也相等是 $2 \cdot V_{CC}$ 电平，在稳定状态时没有电流流动。对于 MOS 晶体管 PQ11，栅极以及源极变为同一电位，维持非导通状态。

在时刻 t16，使控制信号 ϕ_{PZ} 从接地电压 GND 上升到电源电压 V_{CC} 电平，使节点 ND11 上升到电源电压 V_{CC} 电平，把节点 ND12 可靠地预充电至电源电压 V_{CC} 电平。

由于控制信号 ϕ_{PZ} 的上升，电容元件 CC 进行供给泵动作，使输出节点 OD11 从电压 $2 \cdot V_{CC}$ 上升到电压 $3 \cdot V_{CC}$ 电平。如果该输出

节点 OD11 的电压电平上升到 $3 \cdot VCC$ 电平, 则节点 ND12 的电压电平是电源电压 VCC 电平, MOS 晶体管 PQ12 导通, 节点 ND13 也上升到电压 $3 \cdot VCC$ 电平, MOS 晶体管 PQ11 维持非导通状态。

在时刻 t17, 如果使控制信号 $\phi CTFZ$ 从电源电压 VCC 降低到接地电压 GND 电平, 则由于电容元件 Cb 的供给泵动作, 节点 NDb 的电压电平从电压 $3 \cdot VCC$ 降低到电压 $2 \cdot VCC$ 电平, MOS 晶体管 PQa 导通, 从输出节点 OD11 向最终输出节点 FOD 转送电荷, 使该最终输出节点 FOD 的电压电平可靠地维持在 $3 \cdot VCC$ 电平。在该电荷转送动作时, 节点 NDB 是电压 $2 \cdot VCC$ 电平, 另外, 输出节点 OD11 以及最终输出节点 FOD 是同一电压电平, 因为与节点 NDB 相比电压电平高, 所以 MOS 晶体管 PQb 维持非导通状态。

在时刻 t18, 如果使控制信号 $\phi CTFZ$ 再次从接地电压 GND 上升到电源电压 VCC 电平, 则由于电容元件 Cb 的供给泵动作节点 NDB 的电压电平上升, 变为电压 $3 \cdot VCC$, MOS 晶体管 PQa 变为非导通状态。

在时刻 t19, 如果控制信号 ϕPZ 从电源电压 VCC 降低到接地电压 GND 电平, 则输出节点 OD11 的电压电平降低, 变为 $2 \cdot VCC$ 。这时, 因为 MOS 晶体管 PQ12 处于导通状态, 所以节点 ND13 的电压电平从 $3 \cdot VCC$ 降低到电压 $2 \cdot VCC$ 电平。以后, 重复执行该动作。

因而, 设置 1 段电压驱动段 50, 在内部节点的预充电动作期间预充电输出节点, 通过转送电荷, 可以把该输出节点的电压只提高电压 VCC , 可以在最终输出节点 FOD 上产生 $3 \cdot VCC$ 的电压。

进而, 在上述的说明中, 为了简化说明, 不说明供给泵动作初期的过渡时的动作。但是, 进行和实施例 4 的产生负电压 $-2 \cdot VCC$ 的电路的情况一样的动作, 利用增强型晶体管的阈值电压, 防止无效电流的产生, 使最终输出电压的电压电平徐徐上升。

进而, 当最终输出节点 FOD 的负荷变化小的情况下, 不需要特别设置最终输出节点 FOD 上的稳定化电容 $C4$ 。

另外, 可以通过反转图 12 所示的控制信号发生电路的输出信号

生成控制信号 ϕPZ 、 ϕCPZ 、 ϕCTZ 以及 ϕCTFZ 。

因而，和实施例 2 一样，这些控制信号 ϕPZ 、 ϕCPZ 、 ϕCTZ 以及 ϕCTFZ 不需要在接地电压 GND 和电源电压 VCC 之间变化，只要满足构成要素的 MOS 晶体管的通/断条件，也可以置换为在所希望的电压间变化的信号。

如上所述，如果采用本发明的实施例 6，则在发生电压 $2\cdot\text{VCC}$ 的电路的输出节点上设置供给泵用的电容元件，进而设置 1 段电荷转送段，通过电容元件以及输出节点电位检测用的 MOS 晶体管控制其电荷转送段的电荷转送晶体管 PQa 的导通/非导通，不会产生不需要的电荷流动，可以有效地使用电荷，产生高电压 $3\cdot\text{VCC}$ 。

[实施例 7]

图 16 是概略展示本发明的实施例 7 的电压发生电路的构成的图。在图 16 中，在内部节点 ND12 和最终输出节点 FOD 之间，串联连接电荷转送段 XFP1 至 XFPn。这些电荷转送段 XFP1 到 XFPn 分别具有和图 14 所示的电荷转送段 XFP 相同的构成。

与这些电荷转送段 XFP2 到 XFPn 的输入节点 ODP1 到 ODPn-1 分别对应地配置电容元件 CC1 至 CCn-1。向这些电容元件 CC1 至 CCn-1 经由控制信号输入节点 S11 以及 S12 交替付与控制信号 ϕPZ 以及 ϕCPZ 。对于电荷转送段 XFP1 至 XFPn 各自也分别经由控制信号输入节点 S13 以及 S52 交替付与控制信号 ϕCTZ 以及 ϕCTFZ 。因而，对于奇数段的电荷转送段 XFP1、XFP3、...，经由控制信号输入节点 S13 付与控制信号 ϕCTZ 进行电荷转送，对偶数段的电荷转送段 XFP2、...，经由控制信号输入节点 S52 付与控制信号 ϕCTFZ 控制电荷转送。

电荷转送段 XFP1 到 XFPn 分别只以电源电压 VCC 提升被付与的电压。因而，在最终输出节点 FOD 上生成电压 $(n+1)\cdot\text{VCC}$ 。

为了控制在节点 ND12 中的电荷蓄积动作，在交叉联结的 N 通道 MOS 晶体管 NQ11 以及 NQ12、节点 ND11 以及 ND12 上，设置根据控制信号 ϕPZ 以及 ϕCPZ 分别进行供给泵动作的电容元件 C11 以

及 C12。对该节点 ND12 执行供给泵动作的电路部分和前面图 3 以及图 14 所示的构成相同。因而,节点 ND12 在电压 VCC 和高电压 $2 \cdot VCC$ 之间电压变化。

图 17 是展示图 16 所示的电压发生电路的稳定状态时的动作的定时图。以下,参照图 17 和图 14 说明图 16 所示的电压发生电路稳定时的动作。

在图 17 中,展示电荷转送段 XFPI-1、XFPI、XFPI+1 的输入节点以及内部节点的电压波形。向电荷转送段 XFPI-1 以及 XFPI+1 付与控制信号 ϕCTF ,向电荷转送段 XFPI 付与控制信号 ϕCT 。各电荷转送段 XFPj 的输入节点 NDIj 与前段的电荷转送段 XFPj-1 的内部输出节点 ODPj-1 连接。在图 17 中,展示与输入节点 NDIi 以及 NDIi+1 对应的内部输出节点 ODIi-1 以及 ODIi。在以下的说明中,参照图 14 说明各电荷转送段的输入节点的电位。

如果控制信号 ϕPZ 降低到接地电压 GND 电平,则电荷转送段 XFPI-1 的输入节点 NDIi-1 从电压 $i \cdot VCC$ 降低到电压 $(i-1) \cdot VCC$ 。同样,在电荷转送段 XFPI+1 中,其输入节点 NDIi+1 的电压也从电压 $(i+2) \cdot VCC$ 降低到电压 $(i+1) \cdot VCC$ 。在这些电荷转送段 XFPI-1 以及 XFPI+1 中,内部节点 NDBi-1 以及 NDBi+1 的电压电平被设定在 MOS 晶体管 PQb 处于导通状态以及与下段的电荷转送栅极 XFPI 以及 XFPI+2 的电压电平相应的电压电平上。

另一方面,在电荷转送段 XFPI 中,如果下段的电荷转送段 XFPI+1 的输入节点 NDIi+1 的电压电平降低到 $(i+1) \cdot VCC$,因为 MOS 晶体管 PQd 处于导通状态,所以其输出节点 NDBi 的电压电平从 $(i+2) \cdot VCC$ 降低到电压 $(i+1) \cdot VCC$ 。

如果控制信号 ϕCPZ 从接地电压 GND 上升到电源电压 VCC 电平,则在电荷转送段 XFPI 中,其输入节点 NDIi 的电压电平通过对应的电容元件 CCI 的供给泵动作,从电压 $i \cdot VCC$ 上升到电压 $(i+1) \cdot VCC$ 。因为由于该节点 NDIi 的电压上升,电荷转送段 XFPI-1 中的 MOS 晶体管 PQb 处于导通状态,所以节点 NDBi-1 的电压电平上升到

$(i+1) \cdot VCC$ ，对应的 MOS 晶体管 PQa 维持非导通状态。

同样，在电荷转送段 XFPI+1 中，其内部节点 NDBi+1 的电压电平也上升到电压 $(i+3) \cdot VCC$ ，对应的 P 通道 MOS 晶体管 PQa 维持非导通状态。

如果控制信号 ϕCTZ 从电源电压 VCC 降低到接地电压 GND，则在电荷转送段 XFPI 中，内部节点 NDBi 变为电压 $i \cdot VCC$ ，MOS 晶体管 PQa 导通，其内部节点 NDIi 的电压 $(i+1) \cdot VCC$ 被传递到下段的电荷转送段 XFPI+1 的输入节点 NDIi+1。在该电荷转送时，在电荷转送段 XFPI-1 以及 XFPI+1 中，因为 MOS 晶体管 PQa 处于非导通状态，所以可以防止电荷的逆流。

如果控制信号 ϕCPZ 上升到电源电压 VCC 电平，则在电荷转送段 XFPI 中，内部节点 NDBi 的电压电平从 $i \cdot VCC$ 上升到电压 $(i+1) \cdot VCC$ ，对应的 P 通道 MOS 晶体管 PQa 的栅极电位大于等于源极电位，该 MOS 晶体管 PQa 处于非导通状态。

以下，如果控制信号 ϕPZ 从接地电压 GND 上升到电源电压 VCC，则在电荷转送段 XFPI-1 以及 XFPI+1 各自中，由于对应的电容元件 CCI-1 以及 CCI+1 引起的供给泵动作，各自的输入节点的电压电平只上升电压 VCC。即，电荷转送段 XFPI-1 的输入节点 NDIi-1 的电压电平变为 $i \cdot VCC$ ，另一方面，电荷转送段 XFPI+1 的输入节点 NDIi+1 的电压电平变为 $(i+2) \cdot VCC$ 。

在该状态下，在电荷转送段 XFPI 中，MOS 晶体管 PQb 因为其栅极电位比源极电位还低，所以变为导通状态，内部节点 NDBi 上升到和电荷转送段 XFPI+1 的输入节点 NDIi+1 同样的电压 $(i+2) \cdot VCC$ ，MOS 晶体管 PQa 维持在非导通状态，防止电荷逆流。

在该状态下，通过使控制信号 $\phi CTFZ$ 从电源电压 VCC 降低到接地电压 GND，在电荷转送段 XFPI-1 以及 XFPI+1 中内部节点 NDBi-1 以及 NDBi+1 的电压电平只降低电压 VCC，对应的 MOS 晶体管 PQa 导通，进行从输入节点 NDIi-1 向输出节点 ODPI-1 (NDIi) 的电荷转送。同样，在电荷转送段 XFPI+1 中，也是从输入节点 NDIi+1 向其输

出节点进行电荷供给。

以后通过重复其动作，在各电荷转送段 XFP1-XFPn 中交替进行供给泵动作，进行电压 VCC 的升压动作，可以在最终输出节点 FOD 中生成电压 $(n+1)VCC$ 。

进而，即使在该高电压发生电路中，在其供给泵动作开始的初始时也和实施例 6 的情况一样，利用 MOS 晶体管的阈值电压进行非导通状态的设定，在防止无效电流的发生的同时，各节点的电位徐徐上升达到最终的稳定电压电平。

进而，在本实施例 7 中，控制信号 ϕPZ 、 ϕCPZ 、 ϕCTZ 以及 $\phi CTFZ$ 的高电平电压以及低电平电压也可以相互不相等。

如上所述，如果采用本发明的实施例 7，则串联连接多个电荷转送段，利用电容元件进行各电荷转送段的输入节点的供给泵动作，交替进行电荷转送动作，可以以低消耗电流生成所希望的电平的内部电压。

进而，可以通过全部反转图 12 所示的控制信号发生电路的输出信号生成控制信号 ϕPZ 、 ϕCPZ 、 ϕCTZ 以及 $\phi CTFZ$ 。

[实施例 8]

图 18 是展示本发明的实施例 8 的电压发生电路的构成的图。图 18 所示的电压发生电路和图 1 所示的电压发生电路在以下方面构成不同。即，代替交叉联结的 P 通道 MOS 晶体管 PQ1 以及 PQ2，使用构成电荷转送段的 N 通道 MOS 晶体管 NQQ1 以及 NQQ2。N 通道 MOS 晶体管 NQQ1 连接在预充电电压供给节点 NDD2 和内部节点 ND2 之间并且其栅极（控制电极）与内部节点（第 1 内部节点）NDD1 连接。该预充电电压供给节点 NDD2 与提供作为基准电压的接地电压 GND 的接地节点 GG 连接。

N 通道 MOS 晶体管 NQQ2 连接在内部节点 NDD1 以及 ND2 之间并且其栅极与接收控制信号 ϕP 的控制信号输入节点 S1 联结。内部节点 NDD1 经由电容元件 CQ1 与接收控制 ϕCTF 的输入节点 S32 联结。

设置在内部节点 ND2 和输出节点 OD1 之间的电荷转送段的构成和图 1 所示的构成相同，在对应的部分上标注同一参照号码，省略其详细说明。

另外，控制信号 ϕCTF 、 ϕP 、 ϕCP 以及 ϕCT 在接地电压 GND 和电源电压 VCC 之间变化，由图 12 所示的控制电路生成这些控制信号。

MOS 晶体管 NQQ1 以及 NQQ2 各自构成第 1 以及第 2 晶体管，电容元件 CQ1 构成第 1 电容元件。控制信号 ϕCTF 相当于第 1 控制信号，控制信号 ϕP 相当于第 2 控制信号。MOS 晶体管 NQ1 以及 NQ2 各自构成第 3 以及第 4 晶体管，电容元件 C2 以及 C3 各自构成第 2 以及第 3 电容元件。控制信号 ϕCP 以及 ϕCT 各自相当于第 3 以及第 4 控制信号。另外，MOS 晶体管全部是增强型。

图 19 是展示图 18 所示的电压发生电路动作的信号波形图。另外，参照图 19，说明图 18 所示的电压发生电路的动作。在此，在图 19 中，展示在输出节点 OD1 中生成负电压 -VCC 时的信号波形。

在时刻 t_0 ，控制信号 ϕP 、 ϕCT 以及 ϕCTF 全部是低电平，控制信号 ϕCP 是高电平。在该状态下，内部节点 ND2 通过接收控制信号 ϕCP 的电容元件 C2 的供给泵动作，成为接地电压 GND 电平。内部节点 ND3 通过电容元件 C3 的供给泵动作，成为负电压 -VCC 电平。在该稳定状态中，当内部节点 ND2 是接地电压 GND 电平时，MOS 晶体管 NQ2 导通（输出节点 OD1 的电压电平是负电压 -VCC 电平），内部节点 ND3 被设定为和输出节点 OD1 同一电压电平。

内部节点 NDD1 还通过电容元件 CQ1 的供给泵动作，成为接地电压 GND 电平。控制信号 ϕP 是接地电压电平的低电平，MOS 晶体管 NQQ2 处于非导通状态。

在时刻 t_1 ，控制信号 ϕP 上升到电源电压 VCC 电平的高电平。响应该控制信号 ϕP 的上升，MOS 晶体管 NQQ2 导通，内部节点 NDD1 以及 ND2 电联结，被设定在同一电压电平（被设定在接地电压电平）。

在时刻 t_2 ，控制信号 ϕP 处于高电平状态，控制信号 ϕCP 下降到

低电平（接地电压 GND 电平），响应该控制信号 ϕ_{CP} 的下降，通过电容元件 C2 的供给泵动作，节点 ND2 的电压电平下降。因为 MOS 晶体管 NQQ2 是导通状态，所以通过该电容元件 C2 的供给泵动作，节点 NDD1 以及 ND2 的电压电平都从接地电压降低到负电压-VCC 电平。通过把电容元件 C2 的电容值设置为比电容元件 CQ1 的电容值还大很多，可以把内部节点 NDD1 以及 ND2 都从接地电压 GND 电平降低到负电压-VCC 电平。

如果内部节点 ND2 的电压电平降低到负电压-VCC，则输出电荷转送段 MOS 晶体管 NQ2 变为非导通状态，内部节点 ND3 和输出节点 OD1 分离，内部节点 ND3 变为浮动状态。

在该状态下，在时刻 t3，把控制信号 ϕ_{CT} 从接地电压 GND 电平向电源电压 VCC 电平提高。响应于该控制信号 ϕ_{CT} 的上升，通过电容元件 C3 的供给泵动作，节点 ND3 的电压电平从负电压-VCC 上升到接地电压 GND 电平，MOS 晶体管 NQ1 导通，内部节点 ND2 和输出节点 OD1 电气联结。输出节点 OD1 的电压电平，当比内部节点 ND2 的电压电平还高的情况下，正电荷从输出节点 OD1 向内部节点 ND2 移动，输出节点 OD1 的电压电平下降。

内部节点 ND3 的电压电平是接地电压 GND 电平，在稳定状态时，MOS 晶体管 NQ1 的栅源之间电压是电源电压 VCC 电平，不受 MOS 晶体管 NQ1 的阈值电压的影响，可以在内部节点 ND2 以及输出节点 OD1 之间使电荷移动。

MOS 晶体管 NQ1 导通，当在内部节点 ND2 和输出节点 OD1 之间电荷移动的情况下，MOS 晶体管 NQ2 的栅极以及源极为同一电位电平。MOS 晶体管 NQ2 是增强型晶体管，在该状态下，通过其阈值电压，维持非导通状态。

在时刻 t4，如果使控制信号 ϕ_{CT} 从高电平下降到低电平，则通过电容元件 C3 的供给泵动作，内部节点 ND3 的电压电平再次降低到负电压-VCC 电平，MOS 晶体管 NQ1 变为非导通状态。

在该内部节点 ND2 和输出节点 OD1 之间的电荷移动时，MOS

晶体管 NQQ2 是导通状态, 内部节点 NDD1 以及 ND2 电气联结, 可以从内部节点 NDD1 向该内部节点 ND2 提供负电荷, 可以高效率转送电荷。这时, 对于 MOS 晶体管 NQQ1, 内部节点 NDD1 的电位和内部节点 ND2 的电位相同, 栅源间电压是阈值电压以下, 维持非导通状态。

在时刻 t5, 使控制信号 ϕ_{CP} 从接地电压 GND 电平的低电平上升到电源电压 VCC 电平的高电平。响应该控制信号 ϕ_{CP} 的上升, 通过电容元件 C2 的供给泵动作, 内部节点 ND2 的电位从负电压 -VCC 电平上升。这时, 控制信号 ϕ_P 是电源电压 VCC, 因为 MOS 晶体管 NQQ2 维持导通状态, 所以内部节点 NDD1 以及 ND2 的电位电平都上升到接地电压 GND 电平。

在时刻 t6, 使控制信号 ϕ_P 下降到低电平, 如果把 MOS 晶体管 NQQ2 设定为非导通状态, 则内部节点 ND2 以及 NDD1 电分离。

在时刻 t7, 如果使控制信号 ϕ_{CTF} 上升到高电平, 则通过电容元件 CQ1 的供给泵动作, 内部节点 NDD1 的电压电平从接地电压 GND 电平上升到电源电压 VCC 电平 (MOS 晶体管 NQQ2 处于非导通状态)。随着该内部节点 NDD1 的电位电平上升, MOS 晶体管 NQQ1 导通, 内部节点 ND2 被预充电到接地电压 GND 电平。

在时刻 t8, 如果控制信号 ϕ_{CTF} 下降到低电平, 则通过电容元件 CC1 的供给泵动作, 内部节点 NDD1 的电位再次下降到接地电压 GND 电平, MOS 晶体管 NQQ1 变为非导通状态 (节点 ND2 是接地电压电平)。

以后, 通过重复从时刻 t0 至 t8 的动作, 在输出节点 OD1 中, 对应内部节点 ND2 的电位振幅生成负电压 -VCC。由于稳定化电容元件 4 的作用, 该输出节点 OD1 的负电压 -VCC 维持稳定。

在直至输出节点 OD1 的电压电平稳定化前的过渡状态中, 随着从时刻 t7 到时刻 t8 间的控制信号 ϕ_{CTF} 的高电平, 节点 NDD1 变为电源电压 VCC 电平, MOS 晶体管 NQQ1 导通, 内部节点 ND2 与接地节点联结, 被设定在接地电压电平。在把 MOS 晶体管 NQQ1 设置

为非导通状态后,由于控制信号 ϕ_{CP} 从高电平降低到低电平,内部节点 ND2 变为负电压-VCC 电平,在 MOS 晶体管 NQ1 导通时,从输出节点 OD1 向内部节点 ND2 流入正电荷(从内部节点 ND2 向输出节点 OD1 流出负电荷),输出节点 OD1 的电压电平徐徐降低。

在该过渡状态的电荷移动时,内部节点 ND2 的电压电平也是负电压-VCC 电平,对于 MOS 晶体管 NQ2,其栅极电位在源极以及漏极电压以下,维持非导通状态,在该状态下,可以根据控制信号 ϕ_{CT} 把 MOS 晶体管 NQ1 维持在导通状态。因而,即使在过渡状态时,也可以可靠地向输出节点 OD1 提供负电荷使其电位电平徐徐降低。

在该图 18 所示的电压发生电路构成中,只使用 N 通道 MOS 晶体管。因而,不需要用于分离 P 通道 MOS 晶体管和 N 通道 MOS 晶体管的区域,降低了电路占有面积。另外,因为不需要形成 P 通道 MOS 晶体管的工序,所以可以降低制造工序数,因而可以降低制造成本。

另外,分别用控制信号 ϕ_{CT} 、 ϕ_{CP} 、 ϕ_{CTF} 以及 ϕ_P 各自控制 MOS 晶体管 NQ1、NQ2、NQQ1 以及 NQQ2 的栅极电位。但是,通过适宜地设定这些控制信号的时刻,可以在切断无效电荷流动路径后转送电荷,可以防止无效电荷流动,高效率地把负电荷转送到输出节点 OD1 生成负电压-VCC。

另外,在图 18 所示的构成中,也和前面的图 1 所示的实施例 1 的构成的情况一样,通过把作为联结控制信号 ϕ_{CT} 、 ϕ_{CP} 、 ϕ_P 以及 ϕ_{CTF} 的振幅以及付与 MOS 晶体管 NQQ1 的预充电电压供给节点的接地节点 OGG 的电压电平设定为适宜值,可以把从该输出节点 OD1 生成的电压设定为所希望的电压电平。

如上所述,如果采用本发明的实施例 8,则串联连接电荷转送段,交替执行这些电荷转送段的电荷转送,并且交替执行这些电荷转送段连接的内部节点的预充电以及电荷蓄积,可以高效率地利用电荷生成所希望的电压电平的负电压。另外,用同一导电型的 MOS 晶体管构成电路,不需要用于分离 P 以及 NMOS 晶体管的区域,可以降低制

造工序数，降低制造成本。

[实施例 9]

图 20 是展示采用本发明的实施例 9 的电压发生电路的构成的图。图 20 所示的电压发生电路和图 3 所示的电压发生电路在以下方面构成不同。即，代替图 3 所示的交叉联结的 N 通道 MOS 晶体管 NQ11 以及 NQ12，使用 P 通道 MOS 晶体管 PQQ1 以及 PQQ2。P 通道 MOS 晶体管 PQQ1 连接在预充电电压供给节点 NDD12 和内部节点 ND12 之间并且其栅极与内部节点 NDD13 连接。

预充电电压供给节点 NDD12 与提供电源电压 VCC 的电源节点 PW 连接，提供用于把内部节点 ND12 预充电至电源电压 VCC 的电荷。内部节点 NDD13 经由电容元件 CQ13 与接收控制信号 ϕCTFZ 的输入节点 52 连接。在输出节点 OD11 上，生成高电压 $2VCC (=2 \cdot VCC)$ 。

P 通道 MOS 晶体管 PQQ2 连接在内部节点 ND12 和内部节点 NDD13 之间并且其栅极与接收控制信号 ϕPZ 的输入节点 S11 连接。

在内部节点 ND12 和输出节点 OD11 之间转送电荷的电荷转送段的构成和图 3 所示的构成相同，在对应的部分上标注相同的参照符号，省略其详细说明。

该内部节点 ND12 经由电容元件 C12 与接收控制信号 ϕCPZ 的输入节点 S12 联结。

通过用倒相器反转控制信号发生电路输出的控制信号 ϕP 、 ϕCP 、 ϕCT 以及 ϕCTF 生成这些控制信号 ϕPZ 、 ϕCPZ 、 ϕCTZ 以及 ϕCTFZ 。

在该图 20 所示的构成中，MOS 晶体管 PQQ1 以及 PQQ2 分别与第 1 以及第 2 晶体管对应，MOS 晶体管 PQ11 以及 PQ12 分别与第 3 以及第 4 晶体管对应。控制信号 ϕCTFZ 、 ϕPZ 、 ϕCPZ 以及 ϕCTZ 分别相当于第 1、第 2、第 3 以及第 4 控制信号。另外，电容元件、CQ13、C12 以及 C13 分别与第 1、第 2 以及第 3 电容元件对应。

图 21 是展示图 20 所示的电压发生电路的动作的信号波形图。图 20 所示的电压发生电路在输出节点 OD11 上，以付与电源节点 PW 的电压 VCC 为基准来产生 $2VCC$ 电压。因而，可以通过反转图 18 所示

的电压发生电路的信号以及节点的电压极性，把电源电压 VCC 作为基准测定各内部节点的电压而得到该图 20 所示的电压发生电路的动作波形。因而，以下参照图 21 简单说明图 20 所示的电压发生电路的动作。

在时刻 t_0 ，控制信号 ϕPZ 、 ϕCTZ 以及 $\phi CTFZ$ 是电源电压 VCC 电平的高电平，控制信号 ϕCPZ 是接地电压 GND 电平的低电平。在该状态中，节点 $ND12$ 是电源电压 VCC 电平，另外节点 $NDD13$ 是电源电压 VCC 电平。MOS 晶体管 $PQQ2$ 是非导通状态，另外，MOS 晶体管 $PQQ1$ 也处于非导通状态。节点 $ND13$ 通过电容元件 $C13$ 的供给泵动作，和前面的实施例 2 一样，是高电压 $2VCC$ 电平，MOS 晶体管 $PQ11$ 处于非导通状态。另一方面，MOS 晶体管 $PQ12$ 处于导通状态，内部节点 $ND13$ 和输出节点 $OD11$ 电联结。

在时刻 t_1 ，控制信号 ϕPZ 从高电平（电源电压 VCC 电平）下降到低电平（接地电压 GND 电平），MOS 晶体管 $PQQ2$ 变为导通状态，把内部节点 $NDD13$ 与内部节点 $ND12$ 电联结。对于 MOS 晶体管 $PQQ1$ ，栅极、源极以及漏极电压等全部相同，维持非导通状态。

在时刻 t_2 ，控制信号 ϕCPZ 从低电平上升到高电平。响应该控制信号 ϕCPZ 的上升，节点 $ND12$ 的电压电平由于电容元件 $C12$ 的供给泵动作，只以该控制信号 ϕCPZ 的振幅 VCC 从电源电压 VCC 电平上升到高电压 $2VCC$ 电平。这时，因为 MOS 晶体管 $PQQ2$ 处于导通状态，所以节点 $NDD13$ 的电压电平上升到高电压 $2VCC$ 。由于使电容元件 $C12$ 的电容值比电容元件 $CQ13$ 的电容值大很多，所以在节点 $NDD12$ 的充电动作时，同样可以把节点 $NDD13$ 充电至高电压 $2 \cdot VCC$ 电平。通过该节点 $NDD13$ 的电位电平的上升，MOS 晶体管 $PQQ1$ 处于非导通状态。

另外，随着内部节点 $ND12$ 的电位电平的上升，MOS 晶体管 $PQ12$ 变为非导通状态（输出节点 $OD11$ 的电位电平是 $2VCC$ ），内部节点 $ND13$ 从输出节点 $OD11$ 分离。

在时刻 t_3 ，控制信号 ϕCTZ 从高电平下降到低电平，由于电容元

件 C13 的供给泵动作, 内部节点 ND13 的电位电平从高电压 $2V_{CC}$ 降低到电源电压 V_{CC} 。如果该内部节点 ND13 的电位降低到电源电压 V_{CC} 电平, 则 MOS 晶体管 PQ11 导通, 在内部节点 ND12 和输出节点 OD11 之间电荷移动。因为 MOS 晶体管 PQ11 的阈值电压的绝对值也比电源电压 V_{CC} 充分小, 所以不会受 MOS 晶体管 PQ11 的阈值电压的影响, 可以在内部节点 ND12 和输出节点 OD11 之间转送电荷。当输出节点 OD11 的电压电平比 $2V_{CC}$ 还低的情况下, 从内部节点 ND12 向输出节点 OD11 转送正电荷, 输出节点 OD11 的电压电平上升。

在时刻 t_4 , 控制信号 ϕ_{CTZ} 从低电平上升到高电平, 内部节点 ND13 的电位电平再次通过电容元件 C13 的供给泵动作上升到高电压 $2V_{CC}$ 电平。因而, MOS 晶体管 PQ11 变为非导通状态, 电荷转送动作期间结束。这时, 内部节点 ND12 的电位电平比内部节点 ND13 的电位电平还低, 即使 MOS 晶体管 PQ12 变为导通状态, 也从内部节点 ND13 向输出节点 OD11 经由 MOS 晶体管 PQ12 传递正电荷。因而, 因为输出节点 OD11 的电荷上升, 所以可以有效地利用流出电荷, 没有任何无效电流流动。这和实施例 2 的情况一样。

在时刻 t_5 , 控制信号 ϕ_{CPZ} 从高电平降低到低电平, 因而, 通过电容元件 C12 的供给泵动作, 内部节点 ND12 的电压电平从高电位 $2V_{CC}$ 降低到电源电压 V_{CC} 电平。如果内部节点 ND12 变为电源电压 V_{CC} 电平, 则 MOS 晶体管 PQ12 变为导通状态, 节点 ND13 和输出节点 OD11 变为同一电位, MOS 晶体管 PQ11 变为非导通状态, 内部节点 ND13 和输出节点 OD11 分离 (输出节点 OD11 的电压电平比电源电压 V_{CC} 还高的情况)。

另外, 因为 MOS 晶体管 PQQ2 处于导通状态, 所以随着内部节点 ND12 的电位变化, 内部节点 NDD13 的电压电平从正高电压 $2V_{CC}$ 降低到电源电压 V_{CC} 电平。在该状态下, 增强型的 MOS 晶体管 PQQ1 的栅极以及源极电位相同, 因为维持非导通状态, 所以从内部节点 ND12 向电源节点 PW 没有电流流过。

在时刻 t_6 ，如果控制信号 ϕ_{PZ} 从低电平上升到高电平，则对于 MOS 晶体管 PQQ2，因为栅极和源极电位相等，所以变为非导通状态，内部节点 NDD13 和内部节点 12 电气分离。

在时刻 t_7 ，如果控制信号 ϕ_{CTFZ} 从高电平降低到低电平，则由于电容元件 CQ13 的供给泵动作，内部节点 NDD13 的电压电平从电源电压 VCC 降低到接地电压 GND 电平，MOS 晶体管 PQQ1 导通，内部节点 ND12 与电源节点 PW 连接，内部节点 ND12 被预充电到电源电压 VCC 电平。

在时刻 t_8 ，控制信号 ϕ_{CTFZ} 从低电平再次上升到高电平，如果通过电容元件 CQ13 的供给泵动作，内部节点 NDD13 的电压电平再次变为电源电压 VCC 电平，则 MOS 晶体管 PQQ1 变为非导通状态，内部节点 ND12 的预充电动作结束。

以后，通过重复从时刻 t_0 到时刻 t_8 的动作，可以在输出节点 OD11 上生成高电压 $2V_{CC}$ 。

在输出节点 OD11 的电压达到高电压 $2V_{CC}$ 前的过渡状态中，如果从时刻 t_7 到时刻 t_8 期间的控制信号 ϕ_{CTFZ} 下降到低电平（接地电压 GND 电平），则 MOS 晶体管 PQQ1 导通，内部节点 ND12 被预充电至电源电压 VCC 电平。当输出节点 OD11 的电压电平比电源电压 VCC 还低的情况下，MOS 晶体管 PQ12 被可靠地维持在截止状态。如果控制信号 ϕ_{CPZ} 上升到电源电压 VCC 电平，则内部节点 ND12 的电压电平变为高电压 $2V_{CC}$ 电平，从而 MOS 晶体管 PQQ1 变为非导通状态，切断从内部节点 ND12 向电源节点 PW 流动的电流。另外，对于 MOS 晶体管 PQ12，其栅极电位比源极以及漏极电位还高，被可靠地设定在非导通状态。

如果控制信号 ϕ_{CTZ} 降低到低电平，则内部节点 ND13 的电位电平在过渡动作时，变为电源电压 VCC 电平以下，对于 MOS 晶体管 PQ11，由于其栅极电位比源极电位还低而导通，从内部节点 ND12 向输出节点 OD11 提供正电荷，输出节点 OD11 的电压电平上升。

在该过渡状态时，节点 ND13 的电压电平在电源电压 VCC 和高

电压 $2V_{CC}$ 之间变化。在输出节点 OD11 的电压达到电源电压以上前，MOS 晶体管 PQ12 维持非导通状态。在该状态下，内部节点 ND13 的电压电平在电源电压 V_{CC} 和接地电压 GND 之间变化，在内部节点 ND13 根据控制信号 ϕ_{CPZ} 被设定在接地电压电平时，MOS 晶体管 PQ11 导通，向输出节点 OD11 提供正电荷使其电压电平上升。

如果输出节点 OD11 的电压电平到达电源电压 V_{CC} 以上，MOS 晶体管 PQ12 开始导通，则内部节点 ND13 的电压电平也和输出节点 OD11 的电压电平一样上升（如果 MOS 晶体管 PQ12 开始导通），内部节点 ND13 的电压电平也对应于输出节点 OD11 的电压电平上升。这种情况下，使内部节点 ND13 的电位电平上升，为了根据控制信号 ϕ_{CTZ} 以及 ϕ_{CPZ} 把 MOS 晶体管 PQ12 以及 PQ11 设定为导通/非导通状态而使用从输出节点 OD11 流向内部节点 ND13 的电荷，没有任何无用电流流过。

因而，即使在该图 20 所示的电压发生电路中，也和实施例 8 一样，不会产生任何无效电流可以高效率地转送电荷，在输出节点 OD11 上生成高电压 $2V_{CC}$ 。

另外，在图 20 所示的电压发生电路中，只使用 P 通道 MOS 晶体管。因而，和实施例 8 一样，不需要制造 P 通道 MOS 晶体管以及 N 通道 MOS 晶体管两者，可以降低电路占有面积以及制造工序数，相应地可以降低制造成本。

另外，在本实施例 9 中，控制信号 ϕ_{PZ} 、 ϕ_{CPZ} 、 ϕ_{CTZ} 以及 ϕ_{CTFZ} 的振幅也是电源电压 V_{CC} 电平，把电源电压 V_{CC} 作为基准电压，只以该振幅生成高的高电压 V_{CC} 。但是，付与该电源节点（预充电电压提供节点）的电压是和电源电压 V_{CC} 不同的电压电平，另外在控制信号 ϕ_{PZ} 、 ϕ_{CPZ} 、 ϕ_{CTZ} 以及 ϕ_{CTFZ} 的振幅和电源电压 V_{CC} 不同的情况下，以提供给该基准预充电电压提供节点（电源节点 PW）的电压为基准，在输出节点 OD11 上生成控制信号 ϕ_{CPZ} 的振幅的高电压。

如上所述，如果采用本发明的实施例 9，则利用 PMOS 晶体管，

在此控制栅极电压进行电荷的蓄积以及转送，不产生无效电流就可以生成所希望的电压电平的正的高电压。

[实施例 10]

图 22 是展示采用本发明的实施例 10 的电压发生电路的构成的图。对于该图 22 所示的电压发生电路，预充电电压提供节点 NDD2 与接收控制信号 ϕP 的输入节点 S1 连接。该图 22 所示的电压发生电路的另一构成和图 18 所示的电压发生电路的构成相同，在对应的部分上标注同一参照号码，省略其详细说明。

MOS 晶体管 NQQ1 是为了根据控制信号 ϕCTF 可靠地把内部节点 ND2 预充电至接地电压 GND 电平而设置的。在控制信号 ϕCTF 成为高电平（电源电压 VCC 电平）时，控制信号 ϕP 是低电平（接地电压 GND 电平）（参照图 19）。因而，在该 MOS 晶体管 NQQ1 导通时，可以根据控制信号 ϕP 把内部节点 ND2 预充电至接地电压电平。

在控制信号 ϕP 是高电平（电源电压 VCC 电平）时，控制信号 ϕCTF 是低电平（接地电压 GND 电平）。在该状态下，MOS 晶体管 NQQ2 是导通状态，内部节点 NDD1 以及 ND2 电联结，对于 MOS 晶体管 NQQ1，其栅极以及源极电位相等，维持非导通状态。因而，在内部节点 ND2 的电位电平降低时，可以可靠地防止从该控制信号输入节点 S1 向内部节点 ND2 流入电流。

因而，用相对于图 18 所示的电压发生电路展示的图 19 的动作波形图付与图 22 所示的电压发生电路的动作波形。不需要为了产生负电压 -VCC 而使用接地电压 GND，电路构成以及布局简化。只在稳定化电容 4 中，其另一电极只与接地节点 GG 联结，该稳定化电容 4 可以配置在适当的位置上。因而，该电压发生电路不受电源线以及接地线的布线布局的制约，电路配置位置的限制得到缓和，在安装了该电压发生电路的半导体装置中的电压发生电路的配置位置的自由度得到改善。

[实施例 11]

图 23 是展示本发明的实施例 11 的电压发生电路的构成的图。该

图 23 所示的电压发生电路和图 20 所示的电压发生电路在以下方面构成不同。即，与 P 通道 MOS 晶体管 PQQ1 联结的预充电电压提供节点 NDD12，与接收控制信号 ϕPZ 的控制信号输入节点 S11 联结。该图 23 所示的电压发生电路的另一构成和图 20 所示的电压发生电路的构成相同，在对应的部分上标注相同的参照号码，省略其详细说明。

为了把内部节点 ND12 预充电至电源电压 VCC 电平而设置 MOS 晶体管 PQQ1。在把设定 MOS 晶体管 PQQ1 为导通状态的控制信号 $\phi CTFZ$ 是低电平时，控制信号 $PZ\phi$ 是电源电压 VCC 电平的高电平。因而，在该 MOS 晶体管 PQQ1 导通时，可以由控制信号 ϕPZ 把内部节点 ND12 预充电至电源电压 VCC 电平。因而，由图 21 所示的动作波形付与该图 23 所示的电压发生电路的动作波形，可以实现和图 20 所示的电压发生电路相同的动作。

在控制信号 ϕPZ 是低电平时，控制信号 $\phi CTFZ$ 是高电平，通过 MOS 晶体管 PQQ2 的作用，内部节点 NDD13 以及 ND12 电联结。因而 MOS 晶体管 PQQ1 因为其栅极以及源极（内部节点 ND12）的电位相等，所以维持非导通状态，可以可靠地抑制从内部节点 ND12 向输入节点 S11 的电流流动。

因而，使用图 23 所示的电压发生电路可以和图 20 所示的电压发生电路一样，生成正的高电压 $2VCC$ 。

在该图 23 所示的电压发生电路中，并不为了生成高电压 $2VCC$ 而使用电源电压 VCC。因而，可以简化电路构成，另外也可以简化配线布局。另外，因为在任何电压发生电路中不使用电源电压 VCC，所以可以不受电源电压 VCC 的布线布局的影响而配置电压发生电路（作为半导体集成电路的内部电路设置的情况）。另外，可以作为 1 个电路块的微细部分，在系统 LSI 等的构成中配置该电压发生电路。

如上所述，如果采用本发明的实施例 11，则为了内部节点的预充电而利用控制信号，不需要电源，可以简化电路构成。

[实施例 12]

图 24 是展示本发明的实施例 12 的电压发生电路的构成的图。该

图 24 所示的电压发生电路和图 10 (A) 所示的电压发生电路相比, 其构成在以下方面不同。即, 代替由图 10 (A) 所示的交叉联结的 P 通道 MOS 晶体管 PQ1、PQ2 构成负电荷生成段, 而用图 18 所示的 N 通道 MOS 晶体管 NQQ1 以及 NQQ2、电容元件 CQ1 以及 C2 构成该负电荷生成段。

和图 10 (A) 所示的构成一样, 在内部节点 ND2 和最终输出节点 FOD 之间串联连接多段电荷转送段 XFN1-XFNn。配置在从该内部节点 ND2 到最终输出节点 FOD 之间的构成和图 10 (A) 所示的构成相同, 在对应的部分上标注相同的参照符号, 省略其详细说明。电荷转送段 XFN1-XFNn 各自的构成和图 10 (B) 所示的电荷转送段 XFN 的构成相同。

在该图 24 所示的电压发生电路中, 内部节点 ND2 的电压电平在接地电压 GND 和负电压-VCC 之间变化, 通过电荷转送段 XFN1 的作用, 从内部节点 ND2 向内部输出节点 OD1 提供负电荷。在从内部节点 ND2 向内部输出节点 OD1 转送该负电荷时, 控制信号 ϕP 是高电平, 内部输出节点 OD1 被预充电至负电压-VCC (稳定动作时), 内部输出节点 OD1 的电压电平可靠地根据转送控制信号 ϕCT 被设定在负电压-VCC 电平。在电荷转送动作时, MOS 晶体管 NQ2 是非导通状态, 内部节点 ND3 根据控制信号 ϕCT 成为接地电压电平, MOS 晶体管 NQ1 对应地导通, 可以在节点 ND2 以及 OD1 之间转送负电压。

如果控制信号 ϕCT 变为高电平, 则内部节点 ND2 变为接地电压电平, MOS 晶体管 NQ2 导通, 内部输出节点 OD1 和内部节点 ND3 电连接, MOS 晶体管 NQ1 被可靠地设定为非导通状态。

接着, 如果控制信号 ϕP 从高电平下降到低电平, 则内部输出节点 OD1 的电压电平从负电压-VCC 降低到负电压-2VCC。在该状态下, MOS 晶体管 NQ2 处于导通状态, 对于 MOS 晶体管 NQ1, 其源极以及漏极为同一电位, 维持非导通状态。因而, 不产生负电荷的逆流。

以后, 和前面的图 10 (A) 所示的构成一样, 在电荷转送段 XFN2-XFNn 各自中, 产生与控制信号 ϕCP 以及 ϕP 的振幅 VCC 相等

的电压下降。因而，电荷转送段 XFN_{n-1} 的输出节点 OD_{n-1} 的电位在负电压 $-(n-1)VCC$ 和负电压 $-n \cdot VCC$ 之间变化。最终段的电荷转送段 XFN_n 根据控制信号 ϕ_{CTF} ，向最终输出节点 $OFOD$ 提供电荷。因而，在该最终输出节点 FOD 上产生和图 10(A)所示构成相同的 $-n \cdot VCC$ 的负电压。

进而，在该图 24 所示的电压发生电路的构成中，向内部节点 $ND2$ 设置电容元件 $C2$ ，在最终输出节点 FOD 上生成负电压 $-n \cdot VCC$ 。使用该电容元件 $C2$ 使内部节点 $ND2$ 在接地电压 GND 和负电压 $-VCC$ 之间变化，由此，在电荷转送段 $XFN1$ 中，响应控制信号 ϕ_{CT} ，在内部电荷转送用的 MOS 晶体管 ($NQ1$) 导通时，可以可靠地把负电压 $-VCC$ 转送到内部输出节点 $OD1$ 。另外，在把内部节点 $ND2$ 恢复到接地电压 GND 电平时，在电荷转送段 $XFN1$ 中，可以把电荷转送用晶体管 ($NQ1$) 设定为非导通状态。因而，在电荷转送段 $XFN1$ 中根据控制信号 ϕ_{CT} 控制电荷转送动作，不会对应地产生无效电流，在电荷转送段 $XFN1$ - XFN_n 的各自中可以产生振幅 VCC 的电压下降。

有关该图 24 所示的电压发生电路的动作，可以通过图 11 所示的信号波形，得到其动作波形。

因而，在图 24 所示的电压发生电路中全部由 N 通道 MOS 晶体管构成电荷转送段 $XFN1$ - XFN_n ，另外，在内部节点 $ND2$ 中生成基本的负电荷的基本负电荷生成段也由 N 通道 MOS 晶体管 $NQQ1$ 以及 $NQQ2$ 构成。因而，在该电压发生电路中，各段全部由 N 通道 MOS 晶体管构成，以小占有面积并且低消耗电力，生成所希望的电压电平的负电压 $-n \cdot VCC$ 。

[变更例]

图 25 是展示本发明的实施例 12 的变更例的电压发生电路的构成的图。在图 25 所示的电压发生电路中，和图 24 所示的电压发生电路在以下方面构成不同。即，N 通道 MOS 晶体管 $NQQ1$ 的预充电电压提供节点 $NDD2$ 与接收控制信号 ϕ_P 的输入节点 $S1$ 连接。该图 25 所示的电压发生电路的其他的构成和图 24 所示的电压发生电路构成相

同，在对应的部分上标注相同的参照号码，省略其详细说明。

在图 25 所示的电压发生电路的构成中，内部节点 ND2 的电压电平也在接地电压 GND (相当于控制信号 ϕP 的低电平) 和负电压 $-VCC$ 之间变化。因而，在最终输出节点 FOD 中，产生负电压 $-n \cdot VCC$ 。

由图 11 所示的动作波形图付与图 25 所示的电压发生电路的动作波形。在图 25 所示的电压发生电路中，因为不为了产生负电压而使用接地电压 GND，所以和前面的实施例 10 一样，可以简化电路构成，因而可以降低制造成本。

如上所述，如果采用本发明的实施例 12，则串联连接多段的电荷转送段，在最终输出节点上生成最终负电压，可以容易地产生所希望的电压电平的负电压。另外，因为由 N 通道 MOS 晶体管构成各电荷转送段，所以可以简化电路构成，另外，可以降低电路布局面积，可以降低制造成本。

[实施例 13]

图 26 是展示本发明的实施例 13 的电压发生电路的构成的图。该图 26 所示的电压发生电路和图 16 所示的电压发生电路在以下方面构成不同。即，作为向内部节点 ND12 提供正电荷的电路，如前面的图 20 所示，可以使用 P 通道 MOS 晶体管 PQQ1 以及 PQQ2 和电容元件 CQ13 以及 C12。该 MOS 晶体管 PQQ1 的预充电电压供给节点 NDD12 与电源节点 PW 联结而接收电源电压 VCC。向其内部节点 ND12 提供正电荷的电路构成和图 20 所示的构成相同，在对应的部分上标注同一参照号码，省略其详细说明。

另外，和图 6 所示的电压发生电路的构成相同，在内部节点 ND12 和最终输出节点 FOD 之间串联连接 n 段的电荷转送段 XFP1-XFP n 。另外，在各电荷转送段 XFP1-XFP $n-1$ 的内部输出节点 ODP1-ODP $n-1$ 上，连接电容元件 CC1-CC $n-1$ 。这些电荷转送段 XFP1-XFP n 以及电容元件 CC1-CC $n-1$ 的连接以及动作和图 18 所示的电压发生电路各自相同，在对应的部分上标注相同参照号码。因而，电荷转送段 XFP1-XFP n 交替进行内部节点的预充电以及电荷转送动作，另外，电

容元件 $CC1-CC_{n-1}$ 交替执行对应的内部输出节点 $ODP1-ODP_{n-1}$ 的预充电以及升压。

内部节点 $ND12$ 和前面的图 20 所示的电压发生电路的构成一样，在电压 VCC 以及 $2VCC$ 之间其电位变化。在由电荷转送段 $XFP1$ 向内部节点 $ODP1$ ($OD11$) 传递高电压 $2VCC$ 后，根据控制信号 ϕPZ ，由电容元件 $CC1$ ，把其内部输出节点 $ODP1$ 的电压电平进一步只提升电压 VCC 。因而，由电荷转送段 $XFP1-XFP_{n-1}$ 在各个输出节点上生成相对于前段的输出节点电压只提升了电压 VCC 的电压。电荷转送段 $XFP(n-1)$ 的输出节点的 ODP_{n-1} ，其电压电平在电压 $n \cdot VCC$ 和 $(n+1) \cdot VCC$ 之间变化。因而，由最终段的电荷转送段 XFP_n 在最终输出节点 FOD 上生成高电压 $(n+1)VCC$ 。

因而，由图 19 所示的电压发生电路的动作波形付与图 26 所示的电压发生电路的动作波形，同样可以生成从电源电压 VCC 到高电压 $(n+1)VCC$ 。

通过向其内部节点 $ND12$ 配置电容元件 $C12$ ，使内部节点 $ND12$ 的电位在电源电压 VCC 和高电压 $2 \cdot VCC$ 之间变化，在电荷转送段 $XFP1$ 中，在控制信号 ϕCPZ 变为高电平时，可靠地把转送用的 MOS 晶体管 ($PQ11$) 维持在非导通状态，可靠地防止正电荷逆流，另外，可以根据控制信号 ϕCTZ 经由电荷转送段 $XFP1$ 从节点 $ND12$ 向内部输出节点 $ODP1$ 转送正电荷。

电荷转送段 $XFP1-XFP_n$ 由 P 通道 MOS 晶体管构成，另外，内部节点 $ND12$ 的正电荷提供段也由 P 通道 MOS 晶体管 $PQQ1$ 以及 $PQQ2$ 构成，由同一导电型的 MOS 晶体管构成。因而，可以简化电路构成，生成任意电压电平的正的高电压 $(n+1)VCC$ 。

[变更例]

图 27 是展示本发明的实施例 13 的变更例的电压发生电路的构成的图。图 27 所示的电压发生电路在以下方面和图 26 所示的电压发生电路构成不同。即，预充电电压提供节点 $NDD12$ 与接受控制信号 ϕPZ 的输入节点 $S11$ 联结。图 27 所示的电压发生电路的另一构成和图 26

所示的电压发生电路的构成相同,在对应的部分上标注同一参照号码,省略其详细说明。

在图 27 所示的电压发生电路构成中,也同样是在内部节点 ND12 上生成在电压 VCC 以及 2VCC 之间变化的电压。因而,和图 26 所示的电压发生电路一样,从最终输出节点 FOD 产生 $(n+1)VCC$ 的电压电平的正的高电压。

在该图 27 所示的电压发生电路中,为了产生高电压 $(n+1)VCC$,不使用电源电压 VCC。因而,可以简化电路构成。

和图 26 所示的电压发生电路一样,通过图 19 的动作波形付与该图 27 所示的电压发生电路的动作波形。

如上所述,如果采用本发明的实施例 13,则在内部节点和最终输出节点之间串联连接多段电荷转送段,交替进行这些电荷转送段的输出节点的预充电以及电荷转送,另外,全部由 P 通道 MOS 晶体管构成晶体管元件,可以高效率转送电荷生成正的高电压,另外可以降低电路占有面积以及制造成本。

在一般的 LSI (大规模集成电路)中可以作为产生内部电压的电路使用本发明的电压发生电路。另外,一般,可以适用于需要电源电压以及和接地电压不同的电压电平的电压的半导体装置中。另外,也可以作为需要正以及负电压的液晶显示装置的液晶驱动用的电压发生电路利用。通过利用本发明的电压发生电路,可以实现最终产品以及零件的低成本化以及低消耗电力化。

如上所述,如果采用本发明,则通过电容元件的供给泵动作控制晶体管各自的栅极电位产生用于产生内部电压的电荷,分别正确地控制晶体管的导通/非导通来生成用于产生内部电压的电荷,可以抑制无效电流流动,可以高效率使用电荷以低消耗电力生成所希望的电平的内部电压。

虽然详细说明并展示了本发明,但这些只是示例,并不限于此,可以明确地理解为只由其权利要求限定发明的精神和范围。

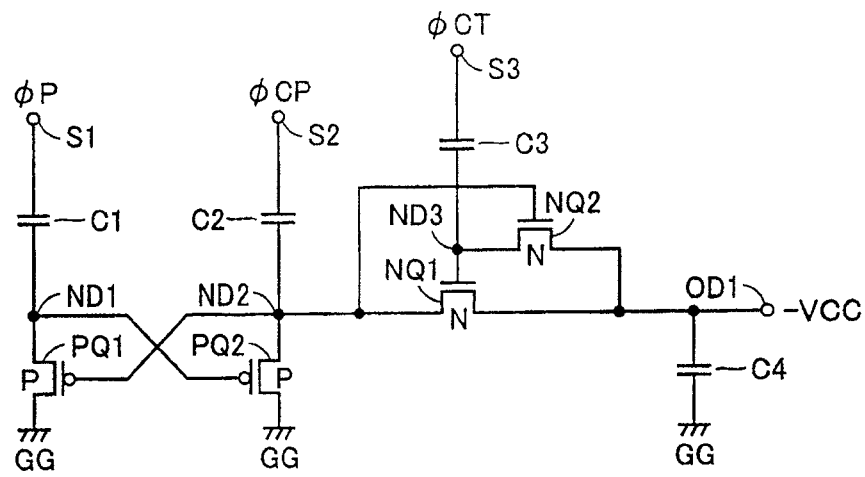


图 1

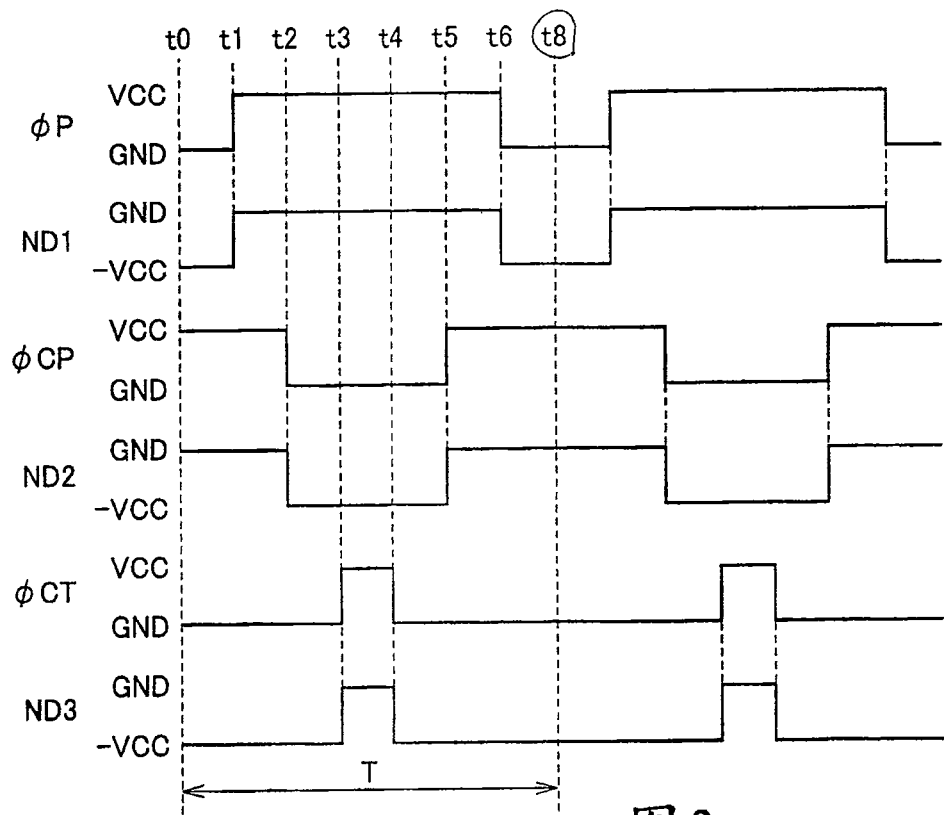


图 2

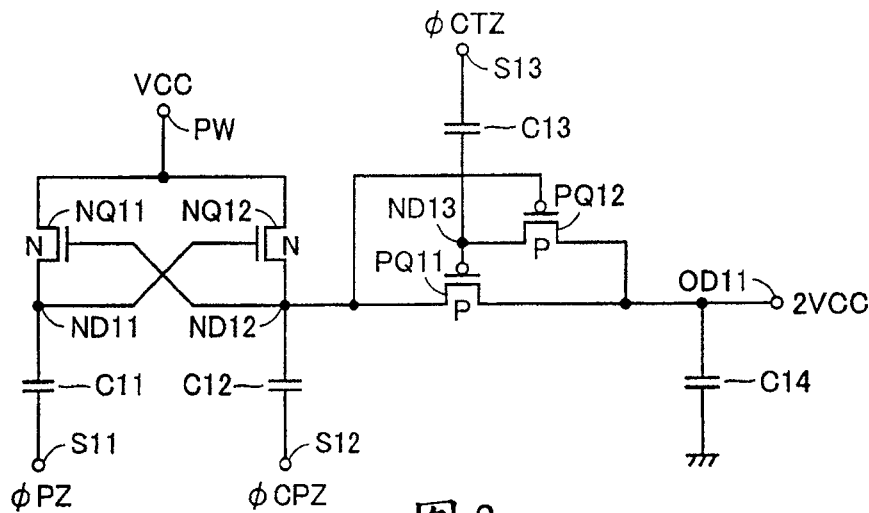


图 3

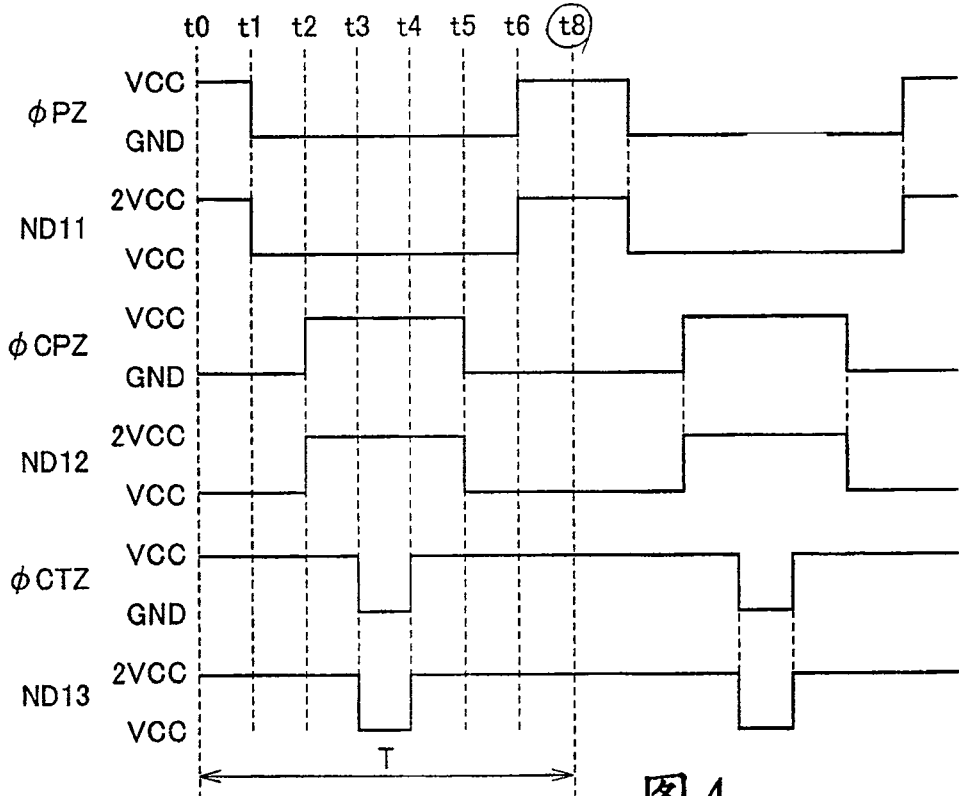


图 4

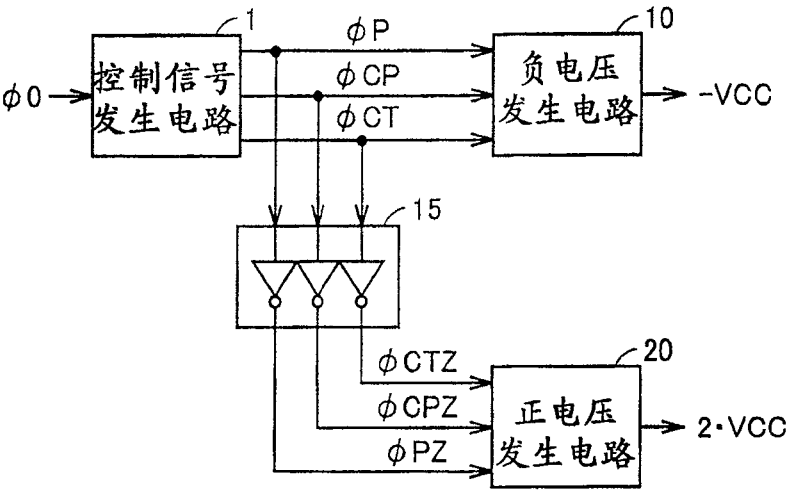


图 5

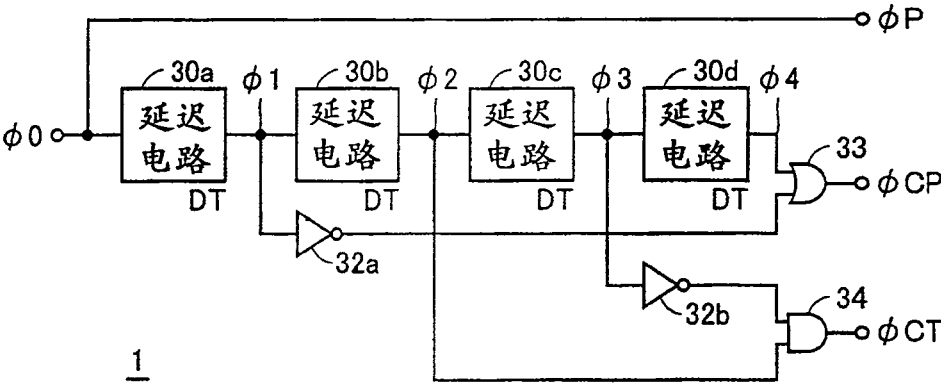


图 6

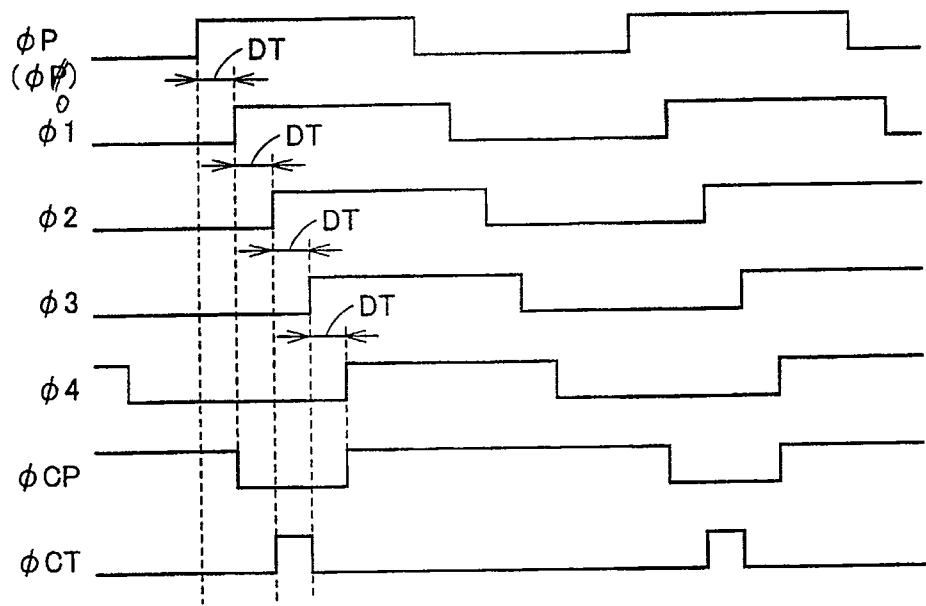


图 7

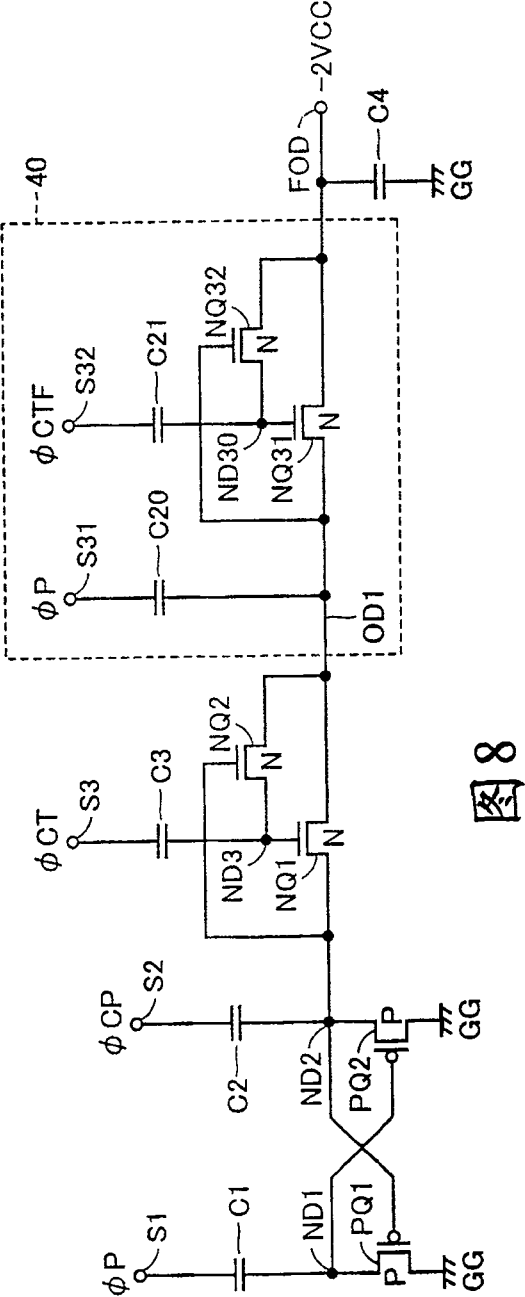


图 8

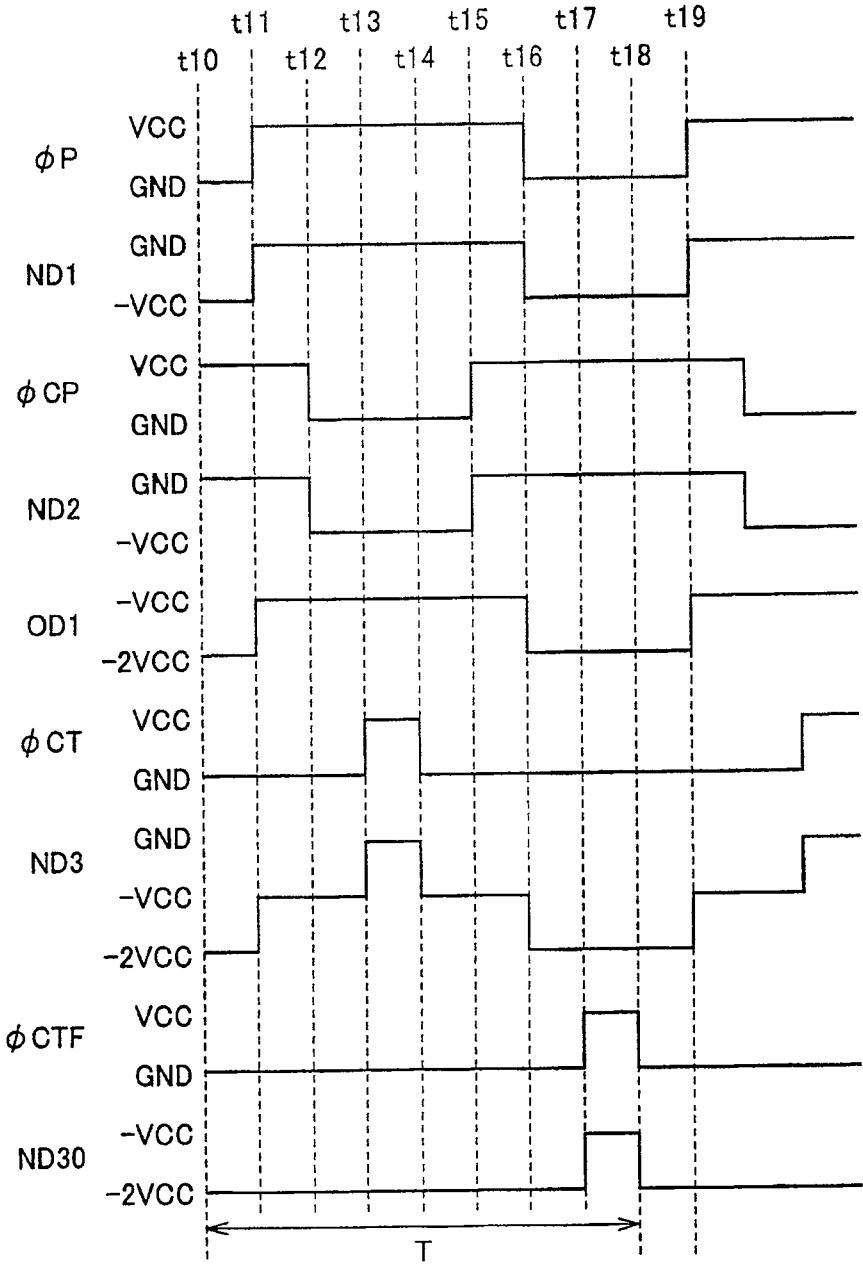


图9

图10A

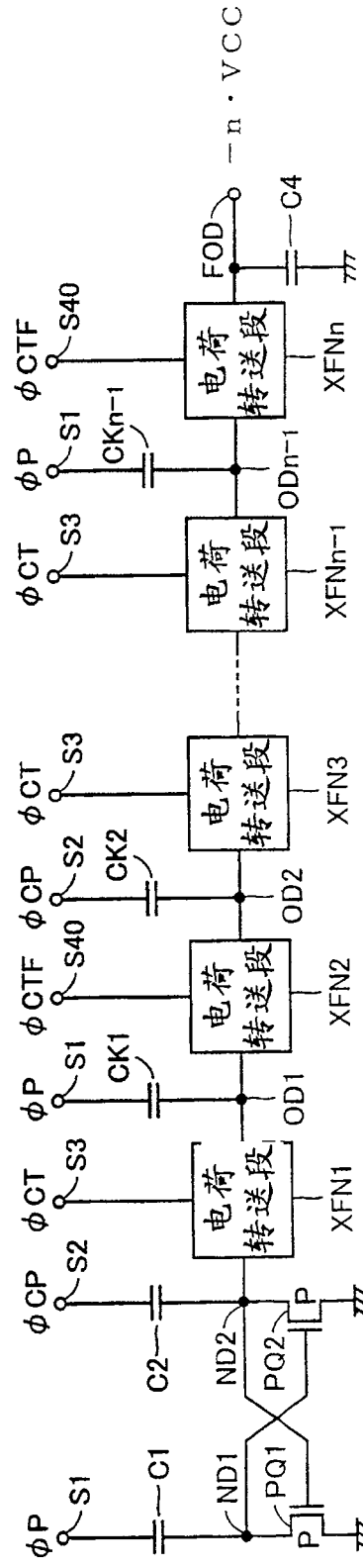
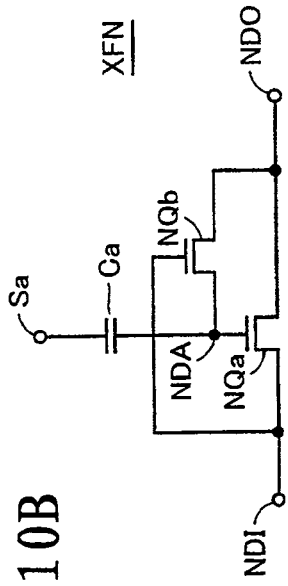


图10B



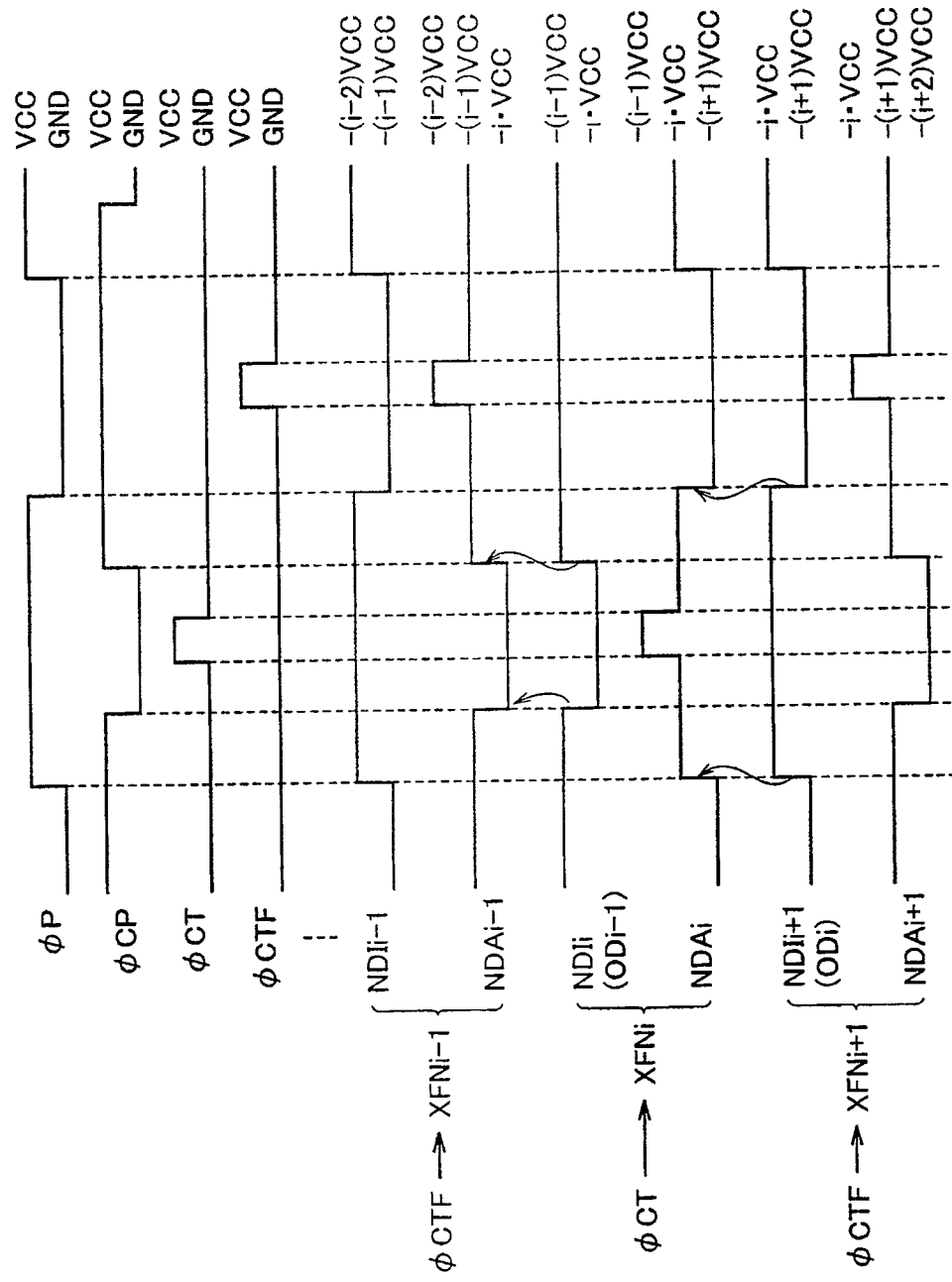


图11

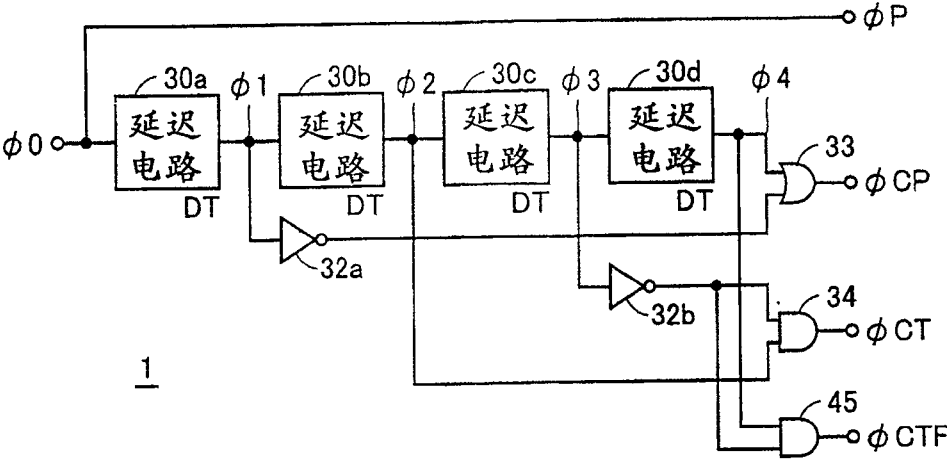


图 12

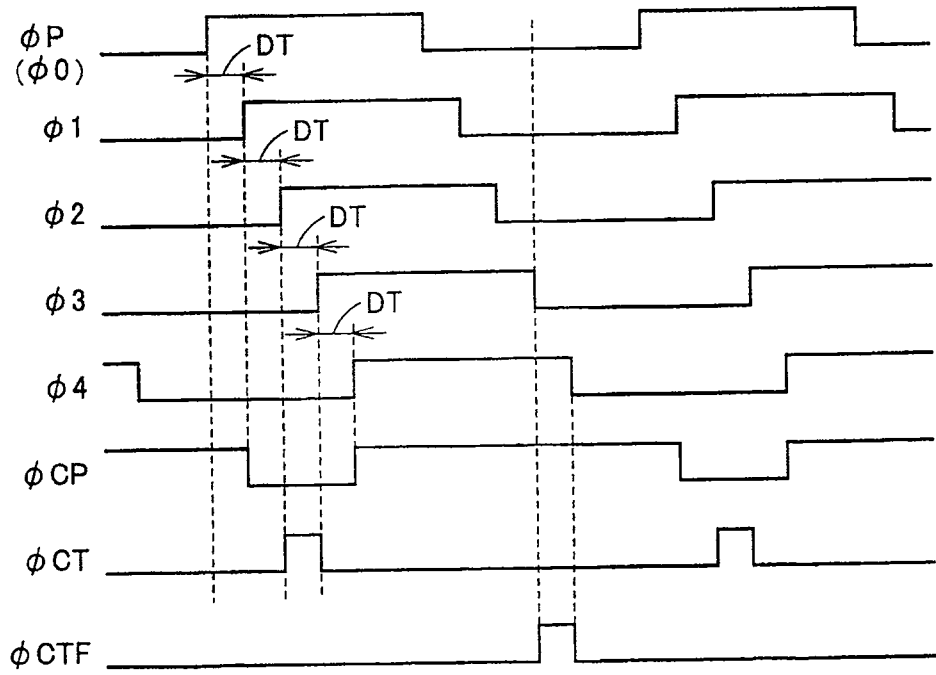
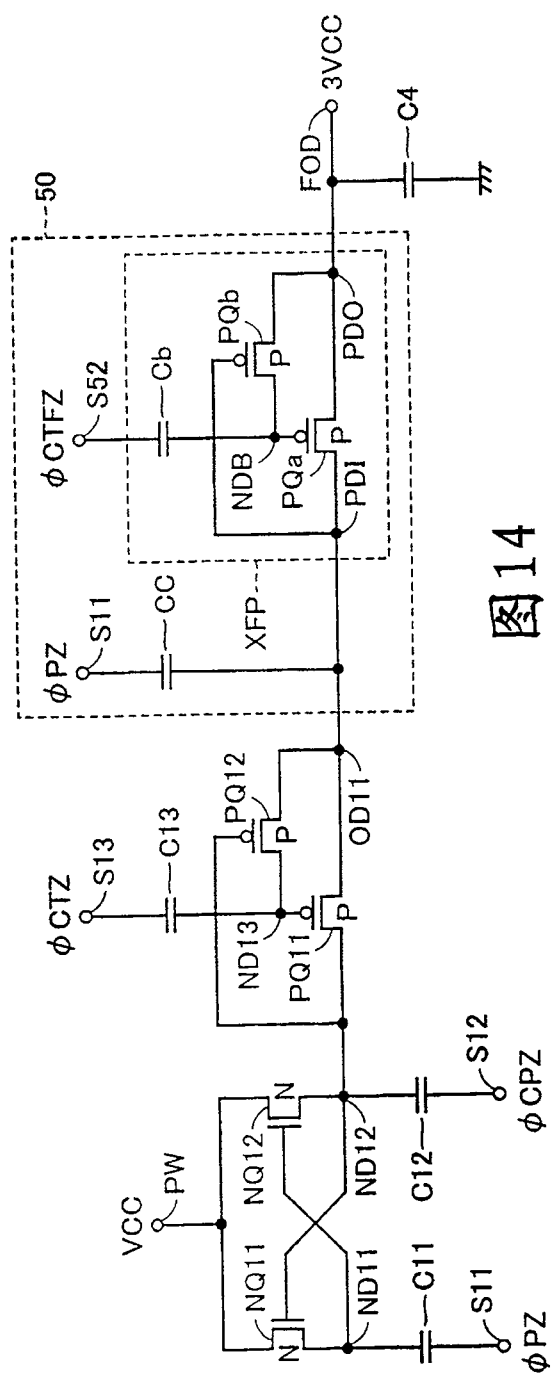


图 13



14 图

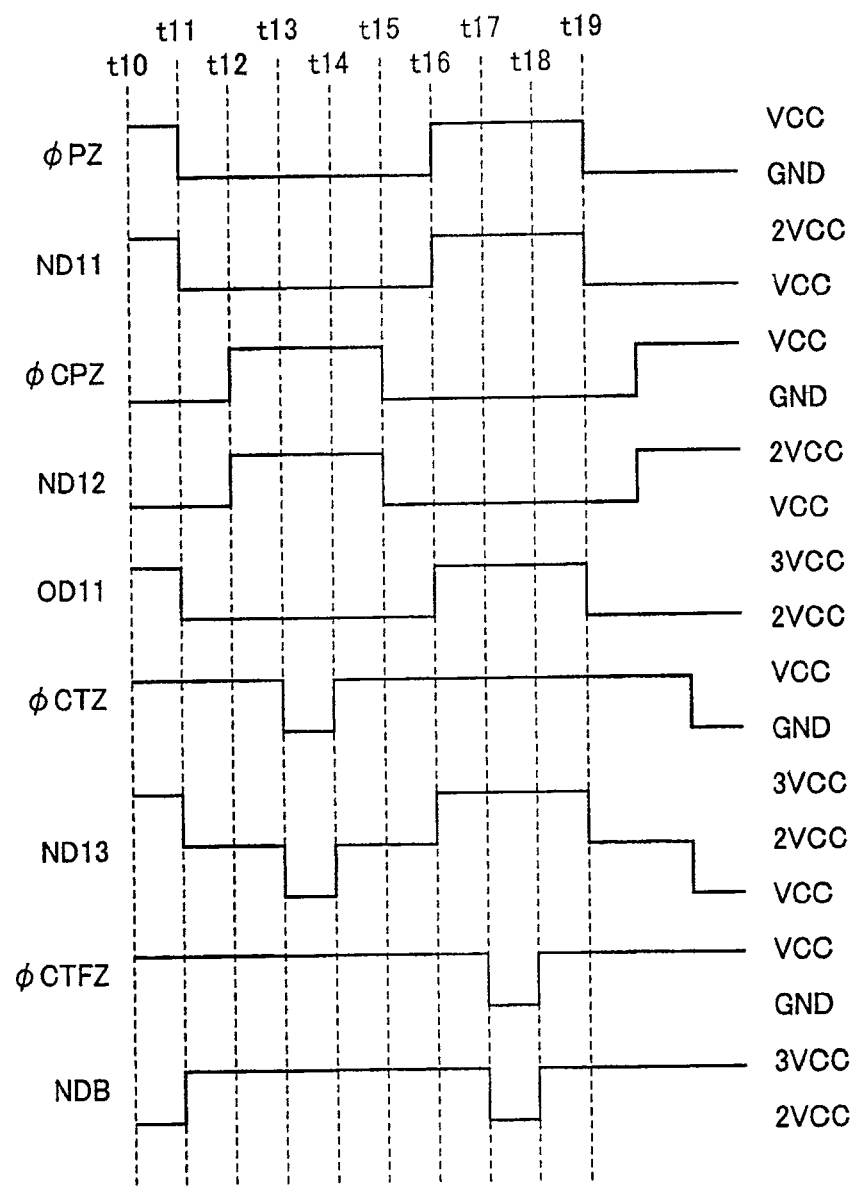


图15

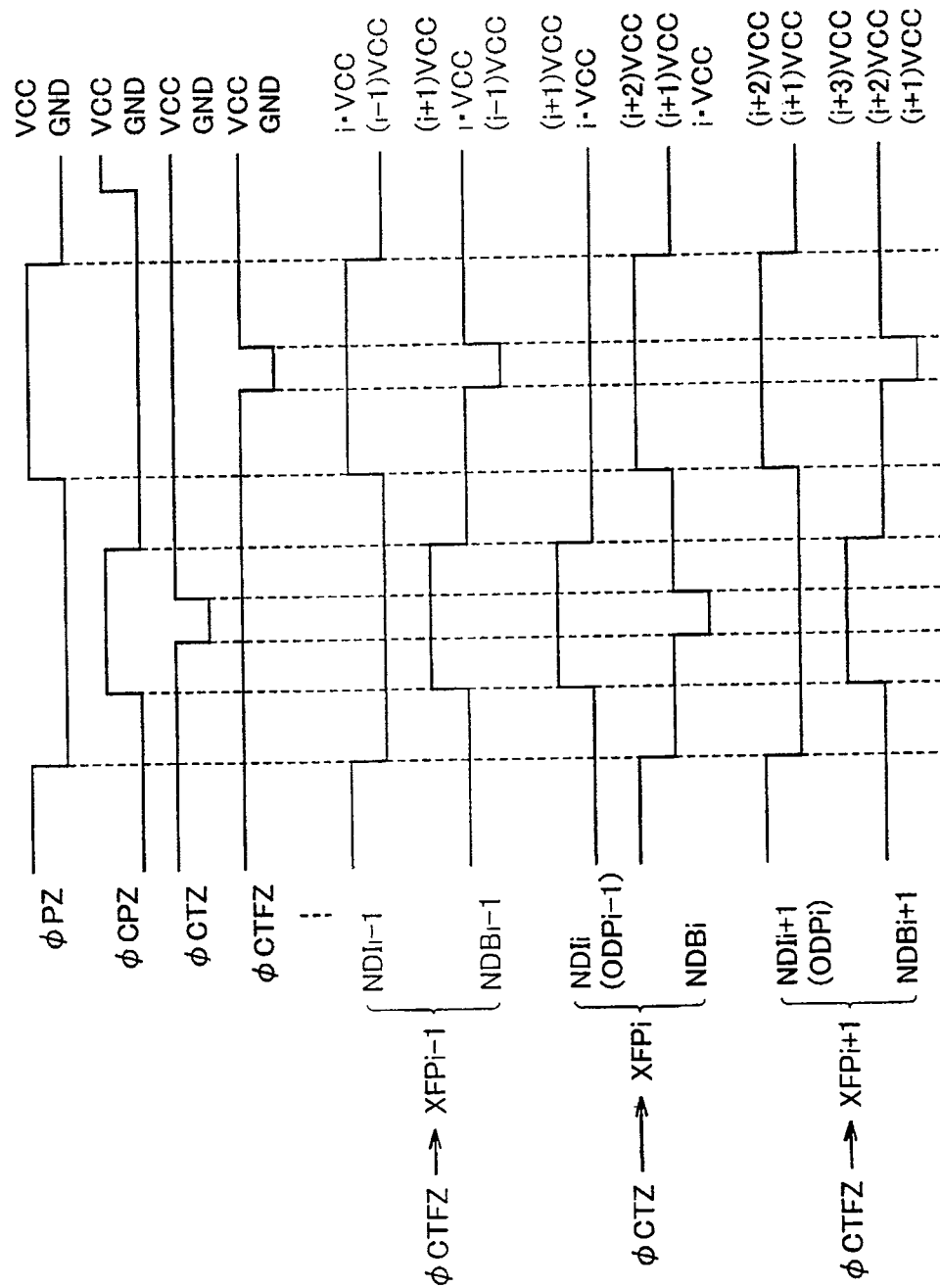


图17

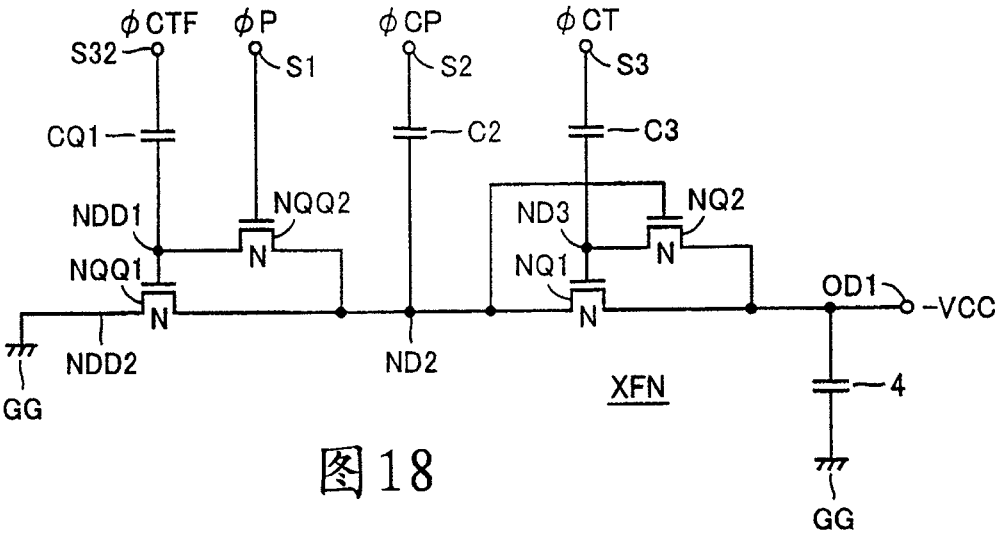


图18

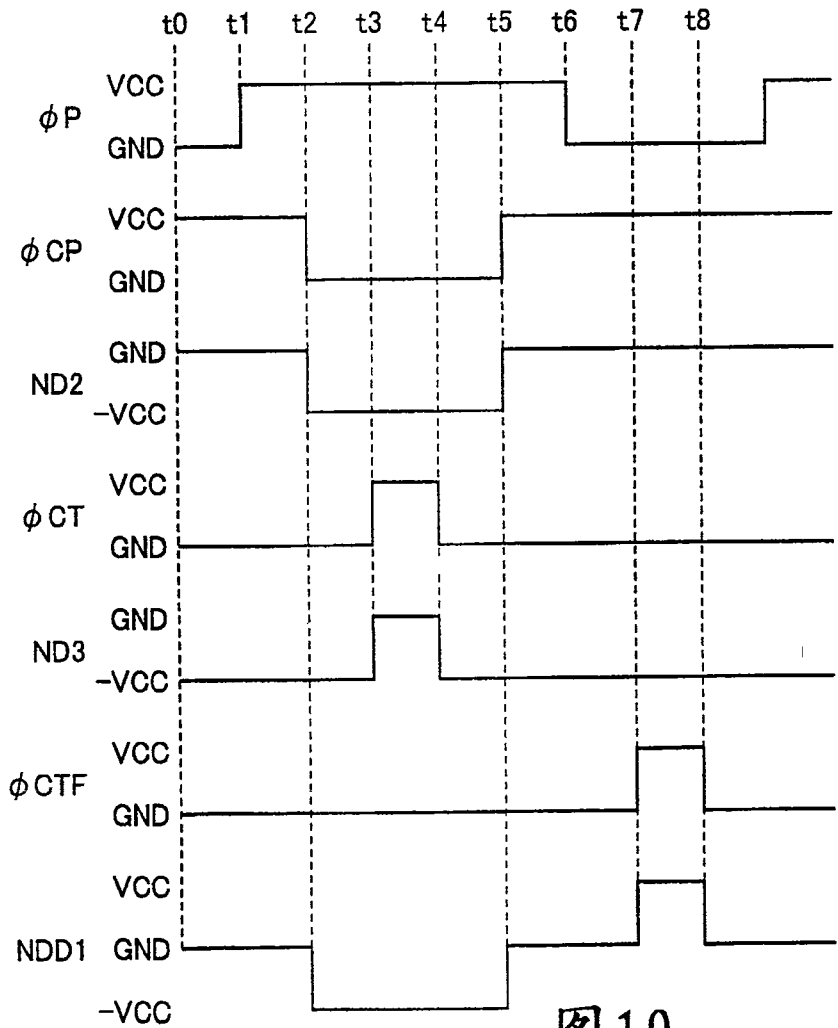


图19

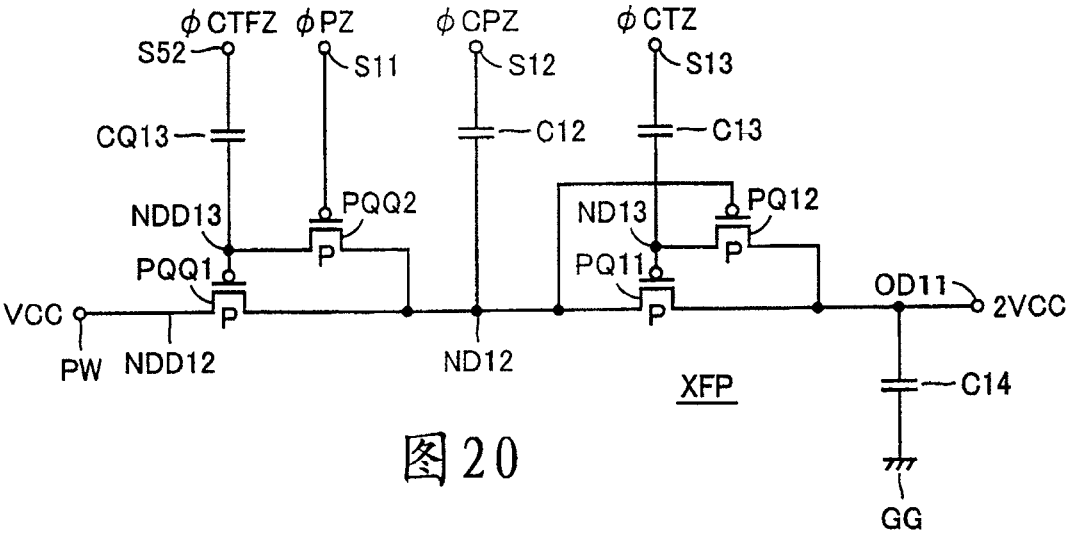


图 20

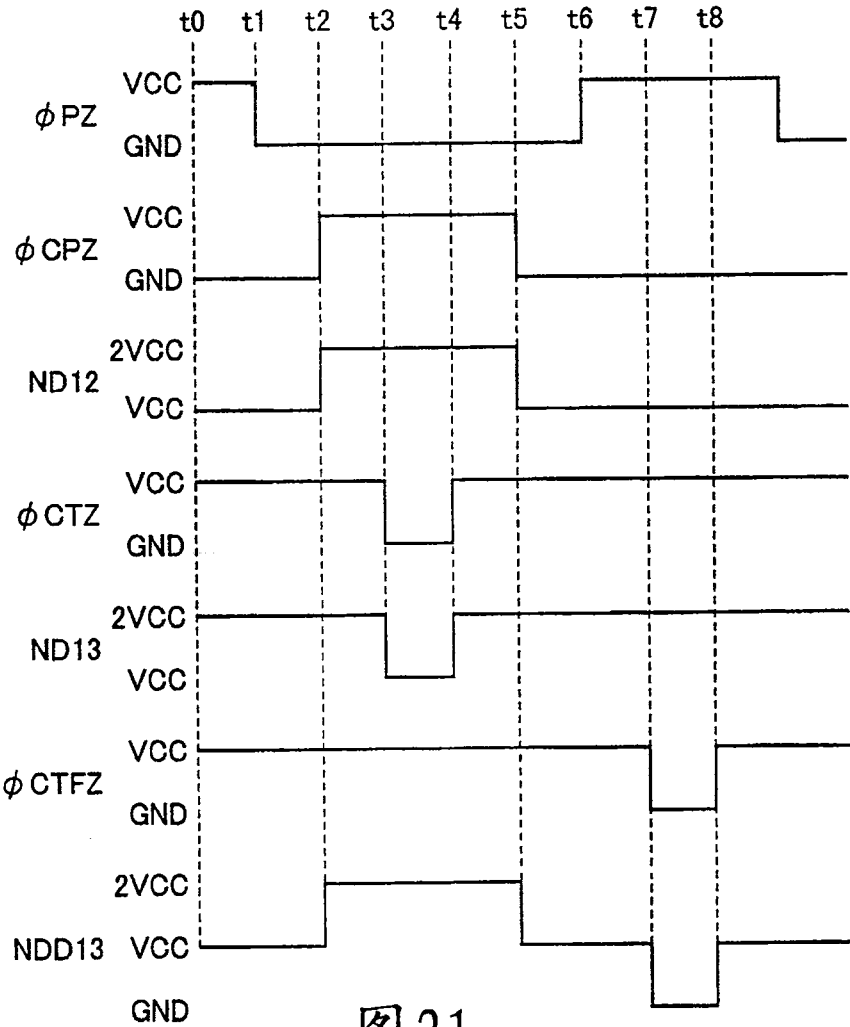
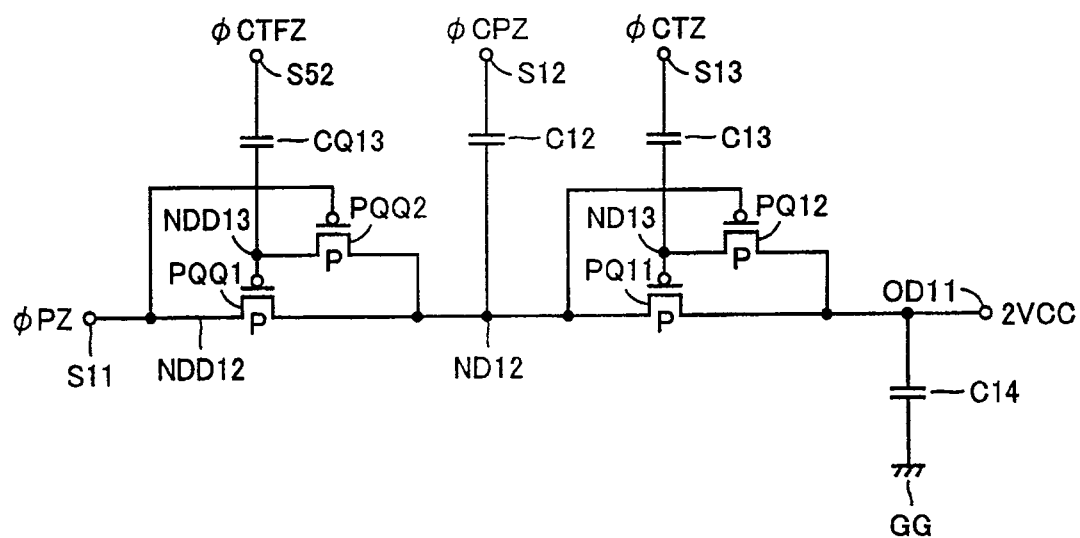
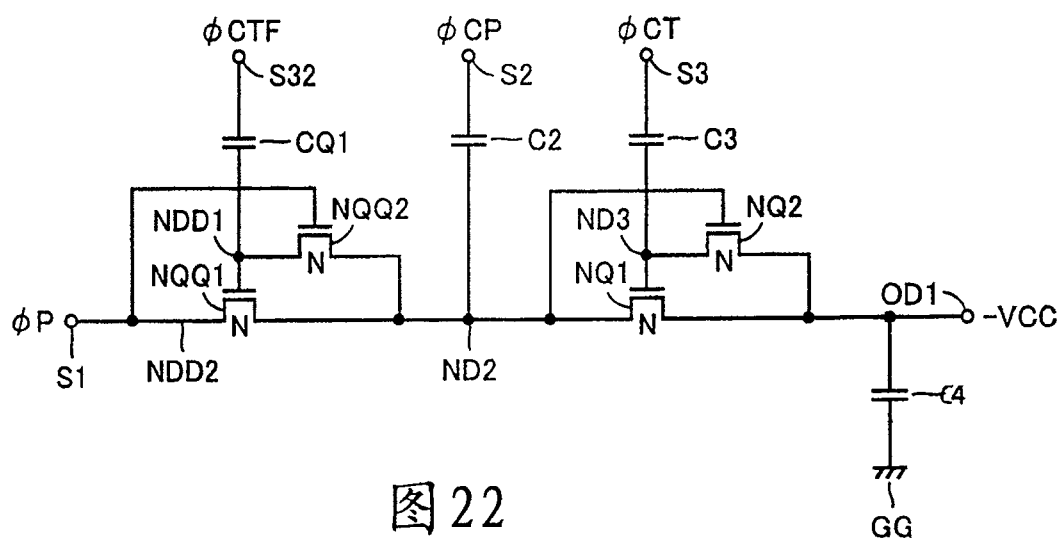
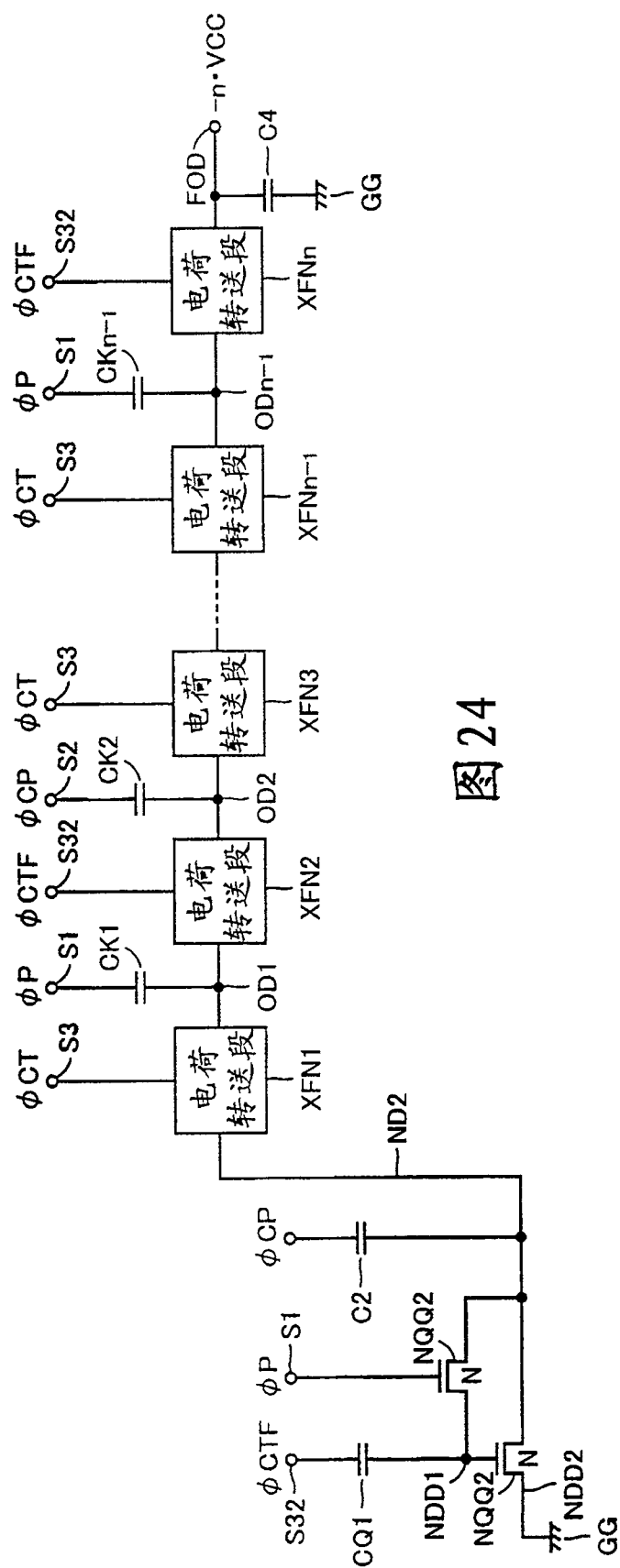


图 21





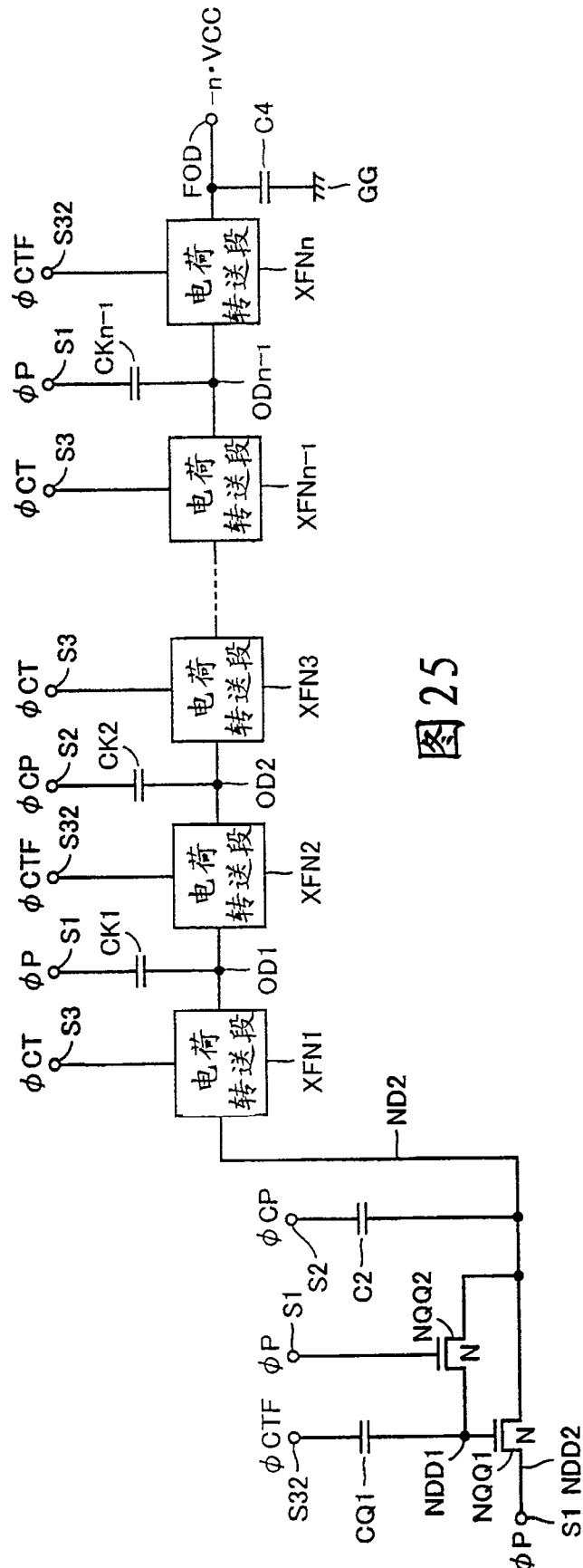
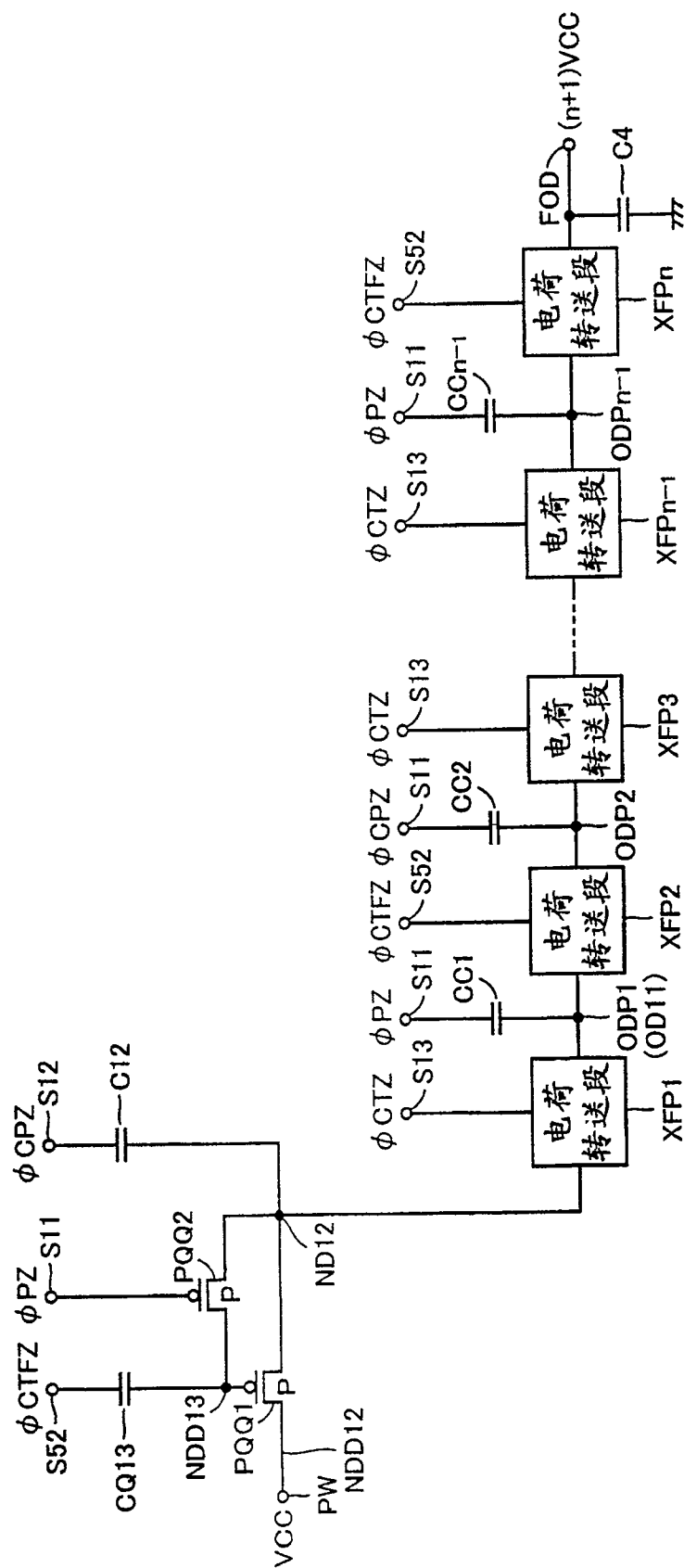


图25



26 圖

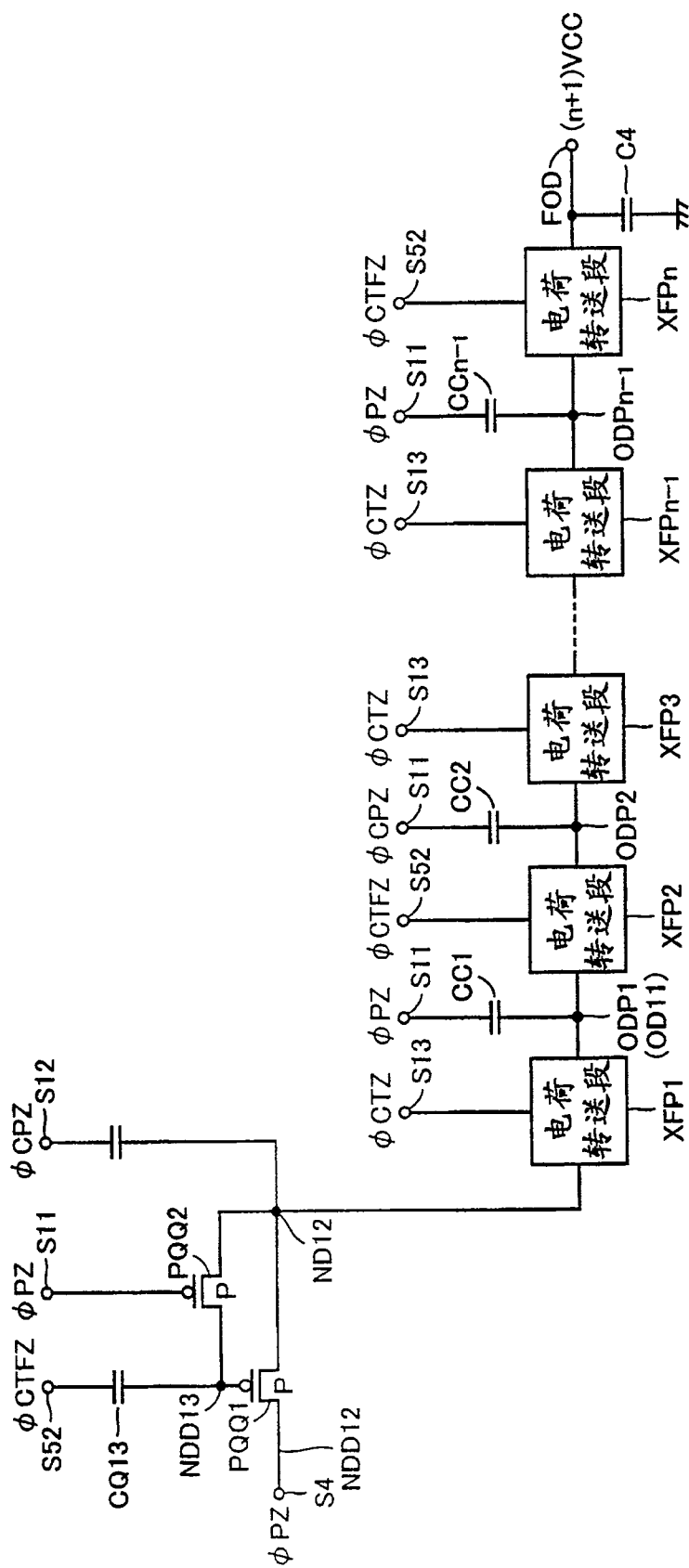


图 27