



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2018년05월25일

(11) 등록번호 10-1861170

(24) 등록일자 2018년05월18일

(51) 국제특허분류(Int. Cl.)

G06F 12/00 (2016.01) G06F 9/06 (2018.01)

(21) 출원번호 10-2011-0081591

(22) 출원일자 2011년08월17일

심사청구일자 2016년08월11일

(65) 공개번호 10-2013-0019567

(43) 공개일자 2013년02월27일

(56) 선행기술조사문헌

US20040205296 A1*

KR1020090042035 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

삼성전자주식회사

경기도 수원시 영통구 삼성로 129 (매탄동)

(72) 발명자

류준길

경기도 성남시 분당구 양현로 166번길 20, 금강아파트 107동 408호 (이매동, 이매촌)

권문상

서울특별시 강남구 논현로 218, 삼익아파트 1동 1101호 (도곡동)

(74) 대리인

특허법인 고려

전체 청구항 수 : 총 10 항

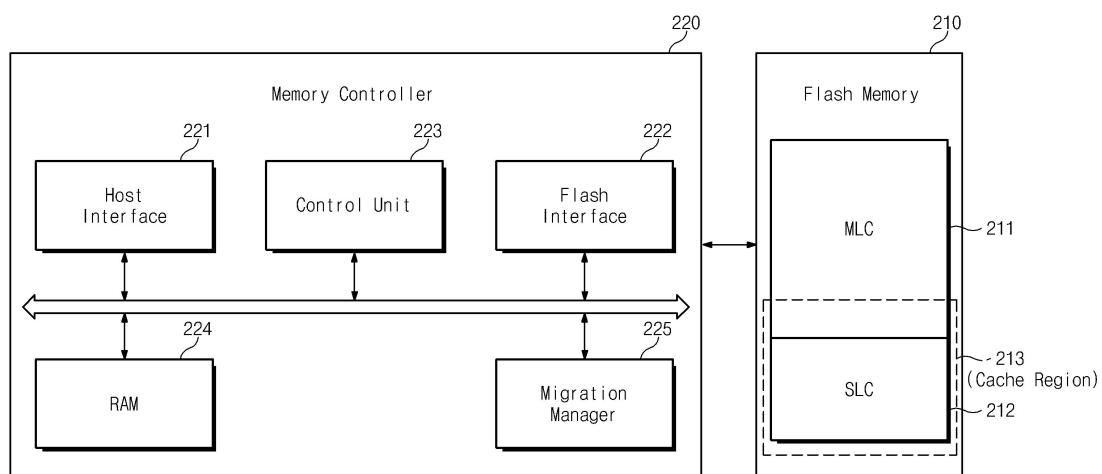
심사관 : 임정묵

(54) 발명의 명칭 마이그레이션 관리자를 포함하는 메모리 시스템

(57) 요 약

본 발명에 따른 메모리 시스템은 MLC 영역과 SLC 영역을 갖는 플래시 메모리; 및 상기 SLC 영역으로부터 상기 MLC 영역으로의 마이그레이션 동작을 관리하기 위한 마이그레이션 관리자를 포함한다. 여기에서 상기 마이그레이션 관리자는 상기 SLC 영역의 사용량에 따라 상기 MLC 영역의 일부를 캐시 영역으로 사용한다. 상기 마이그레이션 관리자는 LRU 리스트에 근거하여 마이그레이션 동작을 수행하고, MRU_W 위치와 MRU_R 위치를 구분하여 상기 LRU 리스트를 관리할 수 있다.

본 발명에 의하면, 불휘발성 메모리 장치의 캐시 영역과 메인 영역 간의 파일 데이터의 이동을 줄이고, 메인 영역의 소거 횟수를 줄일 수 있다. 또한, 본 발명은 플래시 메모리 장치의 MLC 영역의 일부를 캐시 영역으로 할당함으로, SLC 영역의 사용량이 부족한 경우에도 마이그레이션 동작을 효율적으로 수행할 수 있다.

대 표 도200

명세서

청구범위

청구항 1

메인 영역과 캐시 영역을 갖는 불휘발성 메모리; 및

상기 캐시 영역으로부터 상기 메인 영역으로의 마이그레이션 동작을 관리하기 위한 마이그레이션 관리자를 포함하되,

상기 마이그레이션 관리자는, 적게 사용한 메모리 공간일수록 먼저 사용되도록 관리하기 위한, LRU 리스트(Least Recently Used List)에 근거하여 마이그레이션 동작을 수행하고,

상기 마이그레이션 관리자는 쓰기 데이터 액세스에 대한 MRU(Most Recently Used)(이하, MRU_W) 위치와 읽기 데이터 액세스에 대한 MRU(이하, MRU_R) 위치를 구분하여 상기 LRU 리스트를 관리하는 메모리 시스템.

청구항 2

제 1 항에 있어서,

상기 MRU_W의 위치는 상기 MRU_R의 위치보다 MRU에 더 가까운 것을 특징으로 하는 메모리 시스템.

청구항 3

제 1 항에 있어서,

상기 메인 영역에는 멀티 비트 셀에 데이터가 저장되고, 상기 캐시 영역에는 싱글 비트 셀에 데이터가 저장되는 메모리 시스템.

청구항 4

제 1 항에 있어서,

상기 불휘발성 메모리는 외부로부터 입력된 데이터를 캐시 영역에 저장한 다음에, 상기 LRU 리스트에 근거하여 상기 캐시 영역에 저장된 데이터를 상기 메인 영역으로 이동하는 메모리 시스템.

청구항 5

제 1 항에 있어서,

상기 마이그레이션 관리자는 상기 캐시 영역의 사용량이 제 1 사이즈인 경우에 마이그레이션 동작을 시작하고, 제 2 사이즈인 경우에 마이그레이션 동작을 종료하는 메모리 시스템.

청구항 6

MLC 영역과 SLC 영역을 갖는 플래시 메모리; 및

상기 SLC 영역으로부터 상기 MLC 영역으로의 마이그레이션 동작을 관리하기 위한 마이그레이션 관리자를 포함하되,

상기 마이그레이션 관리자는,

상기 SLC 영역의 사용량에 따라 상기 MLC 영역의 일부를 캐시 영역으로 사용하고,

적게 사용한 메모리 공간일수록 먼저 사용되도록 관리하기 위한, LRU 리스트(Least Recently Used List)에 근거하여 마이그레이션 동작을 수행하고,

쓰기 데이터 액세스에 대한 MRU(Most Recently Used)(이하, MRU_W) 위치와 읽기 데이터 액세스에 대한 MRU(이하, MRU_R) 위치를 구분하여 상기 LRU 리스트를 관리하는 메모리 시스템.

청구항 7

제 6 항에 있어서,

상기 마이그레이션 관리자는 상기 LRU 리스트에 근거하여 마이그레이션 동작을 수행하고, 상기 MRU_W 위치와 상기 MRU_R 위치를 구분하여 상기 LRU 리스트를 관리하는 메모리 시스템.

청구항 8

제 7 항에 있어서,

상기 MRU_W의 위치는 상기 MRU_R의 위치보다 LRU에서 더 멀리 있는 것을 특징으로 하는 메모리 시스템.

청구항 9

제 7 항에 있어서,

상기 플래시 메모리는 외부로부터 입력된 데이터를 상기 SLC 영역에 저장한 다음에, 상기 LRU 리스트에 근거하여 상기 SLC 영역에 저장된 데이터를 상기 MLC 영역으로 이동하는 메모리 시스템.

청구항 10

제 6 항에 있어서,

상기 마이그레이션 관리자는 상기 SLC 영역의 사용량이 제 1 사이즈인 경우에 마이그레이션 동작을 시작하고, 제 2 사이즈인 경우에 마이그레이션 동작을 종료하는 메모리 시스템.

발명의 설명

기술 분야

[0001]

본 발명은 반도체 메모리 장치에 관한 것으로, 좀 더 구체적으로는 불휘발성 메모리를 기반으로 하는 메모리 시스템 및 마이그레이션 동작에 관한 것이다.

배경 기술

[0002]

반도체 메모리 장치는 일반적으로 DRAM, SRAM 등과 같은 휘발성 메모리 장치와 EEPROM, FRAM, PRAM, MRAM, 플래시 메모리 등과 같은 불휘발성 메모리 장치로 구분할 수 있다. 휘발성 메모리 장치는 전원이 차단될 때 저장된 데이터를 잃지만, 불휘발성 메모리는 전원이 차단되더라도 저장된 데이터를 보존한다. 특히, 플래시 메모리는 빠른 읽기 속도, 낮은 전력 소비, 대용량 데이터 저장 등의 장점을 갖는다. 따라서 플래시 메모리를 포함하는 메모리 시스템은 데이터 저장 매체로 널리 사용되고 있다.

[0003]

플래시 메모리를 포함하는 메모리 시스템은 파일 데이터를 효율적으로 관리하고 시스템의 성능을 향상하기 위하여, 로그 블록 또는 캐시 블록을 사용한다. 즉 메모리 시스템은 파일 데이터를 메인 영역에 저장하기 전에 캐시 영역에 저장함으로, 머지 동작(merge operation)이나 블록 소거(block erase) 횟수 등을 줄일 수 있다.

[0004]

그러나 종래의 메모리 시스템은 플래시 메모리의 캐시 영역에 저장하는 파일 데이터의 사이즈가 커지면서 캐시 영역의 공간이 부족할 수 있다. 또한, 플래시 메모리의 캐시 영역과 메인 영역 간의 파일 데이터의 이동이 빈번히 일어나서 메모리 시스템의 성능이 저하될 수 있다.

발명의 내용

해결하려는 과제

[0005]

본 발명의 목적은 플래시 메모리의 캐시 영역과 메인 영역 간의 파일 데이터의 이동을 줄일 수 있는 메모리 시스템을 제공하는 데 있다. 본 발명의 다른 목적은 불휘발성 메모리의 캐시 영역의 사용량을 확장함으로, 데이터 마이그레이션 동작을 효율적으로 운용할 수 있는 메모리 시스템을 제공하는 데 있다.

과제의 해결 수단

[0006]

본 발명은 마이그레이션 관리자를 포함하는 메모리 시스템에 관한 것으로, 메인 영역과 캐시 영역을 갖는 불휘발성 메모리; 및 상기 캐시 영역으로부터 상기 메인 영역으로의 마이그레이션 동작을 관리하기 위한 마이그레이

션 관리자를 포함하되, 상기 마이그레이션 관리자는 LRU 리스트에 근거하여 마이그레이션 동작을 수행하고, 쓰기 데이터 액세스에 대한 MRU(이하, MRU_W) 위치와 읽기 데이터 액세스에 대한 MRU(MRU_R) 위치를 구분하여 상기 LRU 리스트를 관리할 수 있다.

[0007] 실시 예로서, 상기 MRU_W의 위치는 상기 MRU_R의 위치보다 MRU에 더 가깝다. 상기 메인 영역에는 멀티 비트 셀에 데이터가 저장되고, 상기 캐시 영역에는 싱글 비트 셀에 데이터가 저장될 수 있다. 상기 불휘발성 메모리는 플래시 메모리일 수 있다.

[0008] 다른 실시 예로서, 상기 불휘발성 메모리는 외부로부터 입력된 데이터를 캐시 영역에 저장한 다음에, 상기 LRU 리스트에 근거하여 상기 캐시 영역에 저장된 데이터를 상기 메인 영역으로 이동한다. 상기 마이그레이션 관리자는 상기 캐시 영역의 사용량이 제 1 사이즈인 경우에 마이그레이션 동작을 시작하고, 제 2 사이즈인 경우에 마이그레이션 동작을 종료한다.

[0009] 또 다른 실시 예로서, 상기 캐시 영역 및 상기 메인 영역은 하나의 메모리 칩으로 구현되거나, 서로 다른 메모리 칩으로 구현될 수 있다.

[0010] 본 발명에 따른 메모리 시스템의 다른 예는 MLC 영역과 SLC 영역을 갖는 플래시 메모리; 및 상기 SLC 영역으로부터 상기 MLC 영역으로의 마이그레이션 동작을 관리하기 위한 마이그레이션 관리자를 포함하되, 상기 마이그레이션 관리자는 상기 SLC 영역의 사용량에 따라 상기 MLC 영역의 일부를 캐시 영역으로 사용한다.

[0011] 실시 예로서, 상기 마이그레이션 관리자는 LRU 리스트에 근거하여 마이그레이션 동작을 수행하고, MRU_W 위치와 MRU_R 위치를 구분하여 상기 LRU 리스트를 관리할 수 있다. 상기 MRU_W의 위치는 상기 MRU_R의 위치보다 LRU에서 더 멀리 있다. 상기 플래시 메모리는 외부로부터 입력된 데이터를 상기 SLC 영역에 저장한 다음에, 상기 LRU 리스트에 근거하여 상기 SLC 영역에 저장된 데이터를 상기 MLC 영역으로 이동한다.

발명의 효과

[0012] 본 발명에 의하면, 불휘발성 메모리 장치의 캐시 영역과 메인 영역 간의 파일 데이터의 이동을 줄이고, 메인 영역의 소거 횟수를 줄일 수 있다. 또한, 본 발명은 플래시 메모리 장치의 MLC 영역의 일부를 캐시 영역으로 할당함으로, SLC 영역의 사용량이 부족한 경우에도 마이그레이션 동작을 성능 저하 없이 효율적으로 수행할 수 있다.

도면의 간단한 설명

[0013] 도 1은 본 발명에 따른 메모리 시스템을 개략적으로 보여주는 블록도이다.

도 2는 도 1에 도시된 캐시 영역의 파일 데이터를 메인 영역으로 옮기는 동작을 보여준다.

도 3은 도 2에 도시된 마이그레이션 관리자(125)의 LRU 리스트 관리를 예시적으로 설명하기 위한 다이어그램이다.

도 4는 도 1에 도시된 캐시 영역의 사용 방법을 설명하기 위한 다이어그램이다.

도 5는 본 발명에 따른 메모리 시스템의 다른 실시 예를 개략적으로 보여주는 블록도이다.

도 6은 도 5에 도시된 캐시 영역의 파일 데이터를 메인 영역으로 옮기는 동작을 보여준다.

도 7은 본 발명에 따른 메모리 시스템의 또 다른 실시 예를 보여주는 블록도이다.

도 8은 본 발명에 따른 메모리 시스템의 또 다른 실시 예를 보여주는 블록도이다.

도 9 및 도 10은 도 8에 도시된 메모리 시스템의 쓰기 및 읽기 동작을 설명하기 위한 블록도이다.

도 11 및 도 12는 본 발명에 따른 메모리 시스템의 다양한 적용 예를 보여주는 블록도이다.

도 13은 본 발명의 실시 예에 따른 메모리 시스템을 메모리 카드 시스템에 적용한 예를 보여주는 블록도이다.

도 14는 본 발명의 실시 예에 따른 메모리 시스템을 솔리드 스테이트 드라이브(SSD) 시스템에 적용한 예를 보여주는 블록도이다.

도 15는 도 14에 도시된 SSD 컨트롤러(4210)의 구성을 예시적으로 보여주는 블록도이다.

도 16은 본 발명의 실시 예에 따른 메모리 시스템을 전자 장치로 구현한 예를 보여주는 블록도이다.

도 17은 본 발명에 사용되는 플래시 메모리를 예시적으로 보여주는 블록도이다.

도 18은 도 17에 도시된 메모리 블록(BLK1)의 3차원 구조를 예시적으로 보여주는 사시도이다.

도 19는 도 18에 도시된 메모리 블록(BLK1)의 등가 회로도이다.

발명을 실시하기 위한 구체적인 내용

- [0014] 이하, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명의 기술적 사상을 용이하게 실시할 수 있을 정도로 상세히 설명하기 위하여, 본 발명의 실시 예를 첨부된 도면을 참조하여 설명한다.
- [0015] 도 1은 본 발명에 따른 메모리 시스템을 개략적으로 보여주는 블록도이다. 도 1을 참조하면, 본 발명에 따른 메모리 시스템(100)은 불휘발성 메모리 장치(NVM, 110) 및 메모리 컨트롤러(120)를 포함한다.
- [0016] 불휘발성 메모리 장치(110)는 메모리 컨트롤러(120)에 의해서 제어되며, 메모리 컨트롤러(120)의 요청에 대응하는 동작들(예를 들면, 읽기 또는 쓰기 동작 등)을 수행할 수 있다. 불휘발성 메모리 장치(110)는 메인 영역(111)과 캐시 영역(112)을 포함한다. 메인 영역(111)은 저속 동작을 수행하는 메모리(이하, 저속 불휘발성 메모리)로 구현되며, 캐시 영역(112)은 고속 동작을 수행하는 메모리(이하, 고속 불휘발성 메모리)로 구현될 수 있다.
- [0017] 고속 불휘발성 메모리는 고속 동작에 적합한 맵핑 스킴을 사용하도록 구성되며, 저속 불휘발성 메모리는 저속 동작에 적합한 맵핑 스킴을 사용하도록 구성될 수 있다. 예를 들어, 저속 불휘발성 메모리를 구성하는 메인 영역(111)은 블록 맵핑 스킴을 통해 관리되고, 고속 불휘발성 메모리를 구성하는 캐시 영역(112)은 페이지 맵핑 스킴을 통해 관리된다. 페이지 맵핑 스킴은 동작 성능(예를 들면, 쓰기 성능)의 저하를 유발하는 머지 동작을 필요로 하지 않기 때문에 캐시 영역(112)은 고속으로 동작할 수 있다. 반면에, 블록 맵핑 스킴은 동작 성능(예를 들면, 쓰기 성능)의 저하를 유발하는 머지 동작을 필요로 하기 때문에 메인 영역(111)은 상대적으로 저속으로 동작한다.
- [0018] 한편, 캐시 영역(112)은 셀 당 1-비트 데이터를 저장하는 단일-레벨 플래시 메모리(SLC flash memory)로 구성되고, 메인 영역(111)은 셀 당 N-비트 데이터(N은 2 또는 그보다 큰 정수)를 저장하는 멀티-레벨 플래시 메모리(MLC flash memory)로 구성될 수 있다. 또는, 메인 및 캐시 영역(111, 112) 각각은 멀티-레벨 플래시 메모리로 구성될 수 있다. 이러한 경우, 메인 영역(111)의 멀티-레벨 플래시 메모리는 단일-레벨 플래시 메모리와 같이 동작하도록 LSB 프로그램 동작만을 수행할 것이다. 한편, 메인 및 캐시 영역(111, 112) 각각은 단일-레벨 플래시 메모리로 구성될 수 있다. 메인 영역(111)과 캐시 영역(112)은 하나의 메모리 장치로 구현되거나, 별도의 메모리 장치로 구현될 수도 있다.
- [0019] 메모리 컨트롤러(120)는 외부(예를 들면, 호스트)의 요청에 응답하여 불휘발성 메모리 장치(110)에 대한 읽기 및 쓰기 동작들을 제어한다. 메모리 컨트롤러(120)는 호스트 인터페이스(121), 메모리 인터페이스(122), 제어 유닛(control unit, 123), 램(RAM, 124), 그리고 마이그레이션 관리자(migration manager, 125)를 포함한다.
- [0020] 호스트 인터페이스(121)는 외부(예를 들면, 호스트)와의 인터페이스를 제공한다. 메모리 인터페이스(122)는 불휘발성 메모리 장치(110)와의 인터페이스를 제공한다. 호스트 인터페이스(121)는 하나 또는 그보다 많은 채널들(또는, 포트들) (도시되지 않음)을 통해 호스트(도시되지 않음)와 연결될 수 있다.
- [0021] 예를 들면, 호스트 인터페이스(121)는 두 개의 채널들 즉, 병렬 ATA 버스 (parallel AT attachment bus, "PATA 버스"라 불림)와 직렬 ATA 버스 (serial AT attachment, "SATA 버스"라 불림) 중 어느 하나를 통해 호스트와 연결될 수 있다. 또는, 호스트 인터페이스(121)는 PATA 버스 및 SATA 버스를 통해 외부와 연결될 수 있다. 또는, 호스트 인터페이스(121)는 SCSI, USB 등을 통해 외부와 연결될 수도 있다.
- [0022] 제어 유닛(123)은 불휘발성 메모리 장치(110)에 대한 전반적인 동작(예를 들면, 읽기, 쓰기, 파일 시스템 관리 등)을 제어할 수 있다. 예를 들면, 비록 도면에는 도시되지 않았지만, 제어 유닛(123)은 중앙처리장치(CPU), 프로세서(processor), 에스램, DMA 제어기, ECC 엔진 등을 포함할 수 있다. 예시적인 제어 유닛(123)은 미국공개 특허 제2006-0152981호에 "Solid State Disk Controller Apparatus"라는 제목으로 게재되어 있으며, 이 출원의 레퍼런스로서 포함된다.
- [0023] 램(124)은 제어 유닛(123)의 제어에 따라 동작하며, 워크 메모리(work memory), 버퍼 메모리(buffer memory), 캐시 메모리(cache memory) 등으로 사용될 수 있다. 램(124)은 하나의 칩으로 또는 불휘발성 메모리 장치(110)의 각 영역에 대응하는 복수의 칩들로 구성될 수 있다.

- [0024] 램(124)이 워크 메모리로 사용되는 경우에, 제어 유닛(123)에 의해서 처리되는 데이터가 임시 저장된다. 램(124)이 버퍼 메모리로 사용되는 경우에는, 호스트에서 불휘발성 메모리 장치(110)로 또는 불휘발성 메모리 장치(110)에서 호스트로 전송될 데이터를 버퍼링하는 데 사용된다. 램(124)이 캐시 메모리로 사용되는 경우(이하, 캐시 스킴이라 함)에, 램(124)은 저속의 불휘발성 메모리 장치(110)가 고속으로 동작하도록 한다. 캐시 스킴에 의하면, 캐시 메모리(램, 124)에 저장된 파일 데이터가 불휘발성 메모리 장치(110)의 캐시 영역(112)으로 덤프(dump) 된다. 제어 유닛(123)은 덤프(dump) 동작에 따른 맵핑 테이블(mapping table)을 관리한다.
- [0025] 램(124)은 불휘발성 메모리 장치(110)가 플래시 메모리인 경우에 플래시 변환 계층(FTL)을 구동하기 위한 구동 메모리로 사용될 수 있다. 플래시 변환 계층(FTL)은 플래시 메모리의 머지 동작(merge operation)이나 맵핑 테이블(mapping table) 등을 관리하는 데 사용된다.
- [0026] 한편, 호스트(도시되지 않음)는 쓰기(write), 읽기(read) 이외에 플러시 캐시(flush cache)와 같은 커맨드를 메모리 시스템(100)으로 제공한다. 메모리 시스템(100)은 플러시 캐시 커맨드를 입력받을 때, 데이터 일관성(data consistency)을 유지하기 위해, 캐시 메모리(124)에 저장되어 있는 파일 데이터를 불휘발성 메모리 장치(110)의 캐시 영역(112)에 저장하게 된다. 이러한 일련의 동작을 플러시 동작(flush operation)이라고 한다. 제어 유닛(123)은 플러시 동작 시에 캐시 메모리(124)의 파일 데이터를 불휘발성 메모리 장치(110)의 캐시 영역(112)으로 덤프(dump) 하는 동작을 관리할 수 있다.
- [0027] 마이그레이션 관리자(125)는 불휘발성 메모리 장치(110)의 캐시 영역(112)에 저장된 데이터를 메인 영역(111)으로 옮기는 동작(이하, 마이그레이션 동작)을 관리한다. 여기에서, 캐시 영역(112)에 저장된 데이터는 플러시 동작에 의해 램(124)에서 덤프된 데이터일 수 있고, 호스트의 쓰기 요청에 의해 외부로부터 제공된 데이터일 수도 있다. 마이그레이션 관리자(125)의 동작 원리는 도 2 및 도 3을 참조하여 상세하게 설명될 것이다.
- [0028] 도 2는 도 1에 도시된 마이그레이션 관리자의 동작 원리를 설명하기 위한 다이어그램이다. 도 2에서는 예시적으로 마이그레이션 관리자(125)의 LRU 리스트에 따라, 캐시 영역(112)에 저장된 파일 데이터(예를 들면, A.jpg~E.jpg)를 메인 영역(111)으로 옮기는 동작을 보여준다. 마이그레이션 동작에 의해, 파일 데이터는 메인 영역(111)의 물리적 주소에 저장된다. 마이그레이션 관리자(125)의 LRU 리스트 관리는 도 3을 참조하여 상세히 설명될 것이다.
- [0029] 도 2를 참조하면, 메인 영역(111) 또는 캐시 영역(112)은 복수의 메모리 블록으로 구성되고, 각각의 메모리 블록은 복수의 페이지로 구성될 수 있다. 도 2의 예에서, 파일 데이터(A.jpg~E.jpg)는 하나 또는 그 이상의 페이지에 저장되거나, 하나 또는 그 이상의 메모리 블록에 저장될 수 있다. 여기에서, 각각의 메모리 블록은 소거 단위이고, 각각의 페이지는 읽기나 쓰기 단위일 수 있다.
- [0030] 한편, 캐시 영역(112)에서 메인 영역(111)으로 데이터를 옮기는 동작은 다양한 방식들을 통해 수행될 수 있다. 예를 들면, 마이그레이션 동작은 캐시 영역(112)의 여유 공간이 미리 설정된 공간(예를 들면, 30%) 이하인 지의 여부에 따라 개시될 수 있다. 다른 예로, 마이그레이션 동작은 정해진 시간마다 주기적으로 개시될 수도 있다. 또 다른 예로, 마이그레이션 동작은 불휘발성 메모리 장치(110)의 유휴 시간(idle time)을 감지함으로써 개시될 수도 있다.
- [0031] 도 2에서는 LRU 리스트에 따라서, 가장 오래전에 저장된 파일 데이터(A.jpg)가 캐시 영역(112)에서 메인 영역(111)으로 옮겨지는 동작을 보여준다. 여기에서, 파일 데이터(A.jpg)의 마이그레이션 동작은 캐시 영역(112)에 채워진 파일 데이터의 사용량이 제 1 사이즈(예를 들면, 70%)인 경우에 시작하고 제 2 사이즈(예를 들면, 30%)인 경우에 종료할 수 있다.
- [0032] 도 3은 도 2에 도시된 마이그레이션 관리자(125)의 LRU 리스트 관리를 예시적으로 설명하기 위한 다이어그램이다. LRU 리스트(Least Recently Used List)란 최근에 가장 적게 사용한 메모리 공간을 가장 먼저 사용하도록 하기 위한 메모리 관리 리스트이다. 가장 오래된 파일 데이터는 LRU 리스트 상에서 LRU에 위치하고, 가장 최근에 액세스된 파일 데이터는 헤더 부분, 즉 MRU(Most Recently Used)에 위치한다.
- [0033] 본 발명에서, 가장 최근에 쓰인 파일 데이터는 MRU_W에 위치하고, 가장 최근에 읽은 파일 데이터는 MRU_R에 위치한다. 일반적으로 데이터 파일의 액세스 패턴을 분석해보면, 쓰기보다 읽기가 많고, 한 번 읽은 데이터는 다시 읽는 경우가 많으며, 그 데이터는 짧은 시간 내에 없어질 가능성이 크다. 그리고 읽은 지 오래된 데이터일수록 다시 읽을 가능성이 작다. 또한, 플래시 메모리는 그 특성상 읽기보다 쓰기 소모 전력이 크다. 따라서 자주 쓰는 데이터는 좀 더 좋은 내구성을 갖는 캐시 영역에 저장하는 것이 유리하다. 이런 이유로 인해, 본 발명에서 읽기 데이터의 MRU 위치(MRU_R)와 쓰기 데이터의 MRU 위치(MRU_W)를 구분하여 사용한다.

- [0034] 일반적으로 데이터 읽기 또는 쓰기 빈도가 높은 데이터를 핫 데이터(hot data)라 하고, 상대적으로 읽기 또는 쓰기 빈도가 낮은 데이터를 콜드 데이터(cold data)라고 한다. 파일 데이터가 MRU 쪽에 있으면 핫 데이터이고, LRU 쪽에 있으면 콜드 데이터이다. 본 발명은 캐시 영역(112)에 모든 데이터를 저장한 다음에, LRU 리스트에 근거하여 콜드 데이터(cold data)를 메인 영역(111)으로 이동한다.
- [0035] 도 3에서, A 내지 E 파일 데이터가 순서대로 캐시 영역(도 2 참조, 112)에 저장되었다고 가정한다. (1) 단계에서, A 파일 데이터에 대한 쓰기 동작이 수행되면, 새로운 A' 파일 데이터는 MRU_W에 위치하고, 나머지 파일 데이터(B~E)는 LRU 쪽으로 이동한다. (2) 단계에서, C 파일 데이터에 대한 쓰기 동작이 수행되면, 새로운 C' 파일 데이터는 MRU_W에 위치하고, 나머지 파일 데이터(D, E, A')는 LRU 쪽으로 이동한다.
- [0036] (3) 단계에서, B 파일 데이터에 대한 읽기 동작이 수행되면, B 파일 데이터는 MRU_R에 위치한다. 이때 MRU_W 쪽에 위치한 파일 데이터(A', C')는 위치를 변경하지 않고, 파일 데이터(D, E)는 LRU 쪽으로 이동한다. (4) 단계에서, E 파일 데이터에 대한 읽기 동작이 수행되면, E 파일 데이터는 MRU_R에 위치한다. 이때 MRU_W 쪽에 위치한 파일 데이터(A', C')는 위치를 변경하지 않고, 파일 데이터(B)는 LRU 쪽으로 이동한다.
- [0037] 도 4는 도 1에 도시된 캐시 영역의 사용 방법을 설명하기 위한 다이어그램이다. 도 4에서는, 마이그레이션 동작의 시작과 종료 시점을 보여준다.
- [0038] 도 4를 참조하면, 마이그레이션 동작은 캐시 영역(112)에 저장된 파일 데이터의 크기가 M_Max 이상이면 시작하고, M_Min 이하이면 종료될 수 있다. M_Max와 M_Min은 사용자에 의해 조절될 수 있다. 예를 들면, 마이그레이션 관리자(도 2 참조, 125)는 캐시 영역(112)의 사용량, 즉 파일 데이터의 사이즈가 캐시 영역의 70% 이상이면 마이그레이션 동작을 시작하고, 30% 이하이면 종료할 수 있다. 또한, 파일 데이터의 사이즈가 M_Min 이상이 되면, 마이그레이션 관리자(125)는 주기적으로 마이그레이션 시작 여부를 검사할 수 있다.
- [0039] 계속해서 도 4를 참조하면, 마이그레이션 관리자(125)는 MRU_R 사이즈를 관리할 수 있다. 이 경우에는 마이그레이션 동작은 MRU_R size에서 종료할 수 있다. M_Min은 쓰기 핫 데이터(write hot data)를 보호하기 위한 것이고, MRU_R size는 읽기 핫 데이터(read hot data)를 보호하기 위한 것이다.
- [0040] 본 발명에 따른 메모리 시스템(도 1 참조, 100)은 핫 데이터와 콜드 데이터를 구분하여, 콜드 데이터를 캐시 영역(112)에서 메인 영역(111)으로 옮긴다. 또한, 본 발명은 쓰기 액세스 빈도가 높은 데이터가 읽기 액세스 빈도가 높은 데이터보다 캐시 영역(112)에 오래 있도록 LRU 리스트를 관리한다. 본 발명에 의하면, 캐시 영역(112)과 메인 영역(111) 간의 파일 데이터의 이동(migration)을 줄이고, 메인 영역(111)의 소거 횟수를 줄일 수 있다.
- [0041] 도 5는 본 발명에 따른 메모리 시스템의 다른 실시 예를 개략적으로 보여주는 블록도이다. 도 5를 참조하면, 본 발명에 따른 메모리 시스템(200)은 플래시 메모리 장치(210) 및 메모리 컨트롤러(220)를 포함한다.
- [0042] 플래시 메모리 장치(210)는 MLC 영역(211)과 SLC 영역(212)을 포함한다. 여기에서, MLC 영역(211)과 SLC 영역(212)은 하나의 메모리 장치로 구현되거나, 별도의 메모리 장치로 구현될 수도 있다. MLC 영역(211)은 저속 동작에 적합한 블록 맵핑 스kip이 적용되고, SLC 영역(212)은 고속 동작에 적합한 페이지 맵핑 스kip이 적용될 수 있다.
- [0043] 메모리 컨트롤러(220)는 호스트(도시되지 않음)의 요청에 응답하여 플래시 메모리 장치(210)에 대한 읽기 또는 쓰기 동작 등을 제어한다. 메모리 컨트롤러(220)는 호스트 인터페이스(221), 플래시 인터페이스(222), 제어 유닛(control unit, 223), 램(RAM, 224), 그리고 마이그레이션 관리자(225)를 포함한다.
- [0044] 호스트 인터페이스(221)는 호스트와의 인터페이스를 제공하고, 플래시 인터페이스(222)는 플래시 메모리 장치(210)와의 인터페이스를 제공한다. 제어 유닛(223)은 플래시 메모리 장치(210)에 대한 제반 동작(예를 들면, 읽기, 소거, 프로그램, 파일 시스템 관리 등)을 제어한다. 램(224)은 제어 유닛(223)의 제어에 따라 동작하며, 플래시 변환 계층(FTL), 워크 메모리(work memory), 버퍼 메모리(buffer memory), 캐시 메모리(cache memory) 등으로 사용될 수 있다. 마이그레이션 관리자(225)는 플래시 메모리 장치(210)의 마이그레이션 동작을 관리한다. 즉, 마이그레이션 관리자(225)는 캐시 영역에 저장된 데이터를 메인 영역으로 옮기는 동작을 관리한다.
- [0045] 도 5를 참조하면, 플래시 메모리 장치(210)의 캐시 영역(213)은 SLC 영역(212)과 MLC 영역(211)의 일부를 포함할 수 있다. 즉, 마이그레이션 관리자(225)는 SLC 영역(212)에 저장된 파일 데이터의 크기가 M_Max(도 4 참조) 보다 큰 경우에, MLC 영역(211)의 일부를 할당받아 캐시 영역(이하, MLC 캐시 영역이라 함)으로 사용할 수 있다. MLC 캐시 영역의 파일 데이터가 MLC 메인 영역으로 이동하면, MLC 캐시 영역은 다시 메인 영역으로 될

수 있다. 예를 들면, MLC 캐시 영역에 할당된 파일 데이터는 유휴 시간(idle time) 동안에 MLC 메인 영역으로 이동될 수 있다.

[0046] 도 6은 도 5에 도시된 캐시 영역의 파일 데이터를 메인 영역으로 옮기는 동작을 보여준다. 본 발명에 따른 메모리 시스템(200)은 마이그레이션 관리자(225)의 LRU 리스트에 따라, SLC 영역(212)에 저장된 파일 데이터(예를 들면, A.jpg~E.jpg)를 MLC 영역(211)으로 옮길 수 있다.

[0047] SLC 영역(212)에 여유 공간이 없는 경우에, 마이그레이션 관리자(225)는 MLC 영역(211)의 일부를 캐시 영역(213)으로 할당한 다음에, 파일 데이터(F.jpg)를 저장할 수 있다. MLC 캐시 영역에 할당된 파일 데이터(F.jpg)는 다양한 방식에 의해 MLC 메인 영역으로 이동될 수 있다. 예를 들면, MLC 캐시 영역에 할당된 파일 데이터(F.jpg)는 SLC 캐시 영역에 할당된 파일 데이터(A.jpg ~ E.jpg)보다 우선적으로 이동되거나, 유휴 시간(idle time) 동안에 이동될 수 있다.

[0048] 다시 도 5를 참조하면, 본 발명에 따른 메모리 시스템(200)은 MLC 영역(211)의 일부를 캐시 영역으로 할당함으로, SLC 영역(212)의 사용량이 부족한 경우에도 마이그레이션 동작을 효율적으로 수행할 수 있다.

[0049] 도 7은 본 발명에 따른 메모리 시스템의 또 다른 실시 예를 보여주는 블록도이다. 도 7을 참조하면, 메모리 시스템(300)은 제 1 및 제 2 메모리 칩(310, 320), 그리고 마이그레이션 관리자(325)를 포함한다.

[0050] 제 1 메모리 칩(310)은 제 1 플래시 변환 계층(311)과 캐시 영역(312)을 포함하고, 제 2 메모리 칩(310)은 제 2 플래시 변환 계층(321)과 메인 영역(322)을 포함한다. 여기에서, 캐시 영역(312)은 SLC 플래시 메모리일 수 있고, 메인 영역(322)은 MLC 플래시 메모리일 수 있다.

[0051] 제 1 및 제 2 플래시 변환 계층(311, 321) 각각은 캐시 영역(312) 및 메인 영역(322)에 저장된 데이터의 맵핑 동작 등을 관리하기 위한 소프트웨어이다. 예를 들면, 제 1 플래시 변환 계층(311)은 페이지 맵핑 동작을 이용하고, 제 2 플래시 변환 계층(321)은 블록 맵핑 동작을 이용할 수 있다.

[0052] 마이그레이션 관리자(325)는 제 1 메모리 칩(310)의 캐시 영역(312)에 저장된 파일 데이터를 제 2 메모리 칩(320)의 메인 영역(322)으로 옮기는 동작을 관리할 수 있다. 본 발명에 다른 메모리 시스템(300)은 서로 다른 칩 사이에서도 마이그레이션 동작을 수행할 수 있다. 도 7에 도시된 메모리 시스템(300)의 마이그레이션 동작은 도 1 내지 도 6에서 설명한 동작을 모두 포함할 수 있다.

[0053] 도 8은 본 발명에 따른 메모리 시스템의 또 다른 실시 예를 보여주는 블록도이다. 도 8을 참조하면, 메모리 시스템(400)은 메모리 칩(410) 및 마이그레이션 관리자(425)를 포함한다.

[0054] 메모리 칩(410)은 제 1 플래시 변환 계층(411), SLC 영역(412), 제 2 플래시 변환 계층(421), 그리고 MLC 영역(422)을 포함한다. 제 1 및 제 2 플래시 변환 계층(411, 421) 각각은 SLC 영역(412) 및 MLC 영역(422)에 저장된 데이터의 맵핑 동작 등을 관리한다. 한편, 본 발명에 따른 메모리 시스템(400)은 MLC 영역(422)의 일부를 캐시 영역(425)으로 사용할 수 있다. 즉, SLC 영역(412)의 여유 공간이 부족한 경우에, MLC 영역(422)의 일부를 캐시 영역(425)으로 할당받아 사용할 수 있다.

[0055] 마이그레이션 관리자(425)는 SLC 영역(412) 또는 캐시 영역(425)에 저장된 파일 데이터를 MLC 영역(422) 또는 메인 영역(MLC 영역의 나머지 부분)으로 옮기는 동작을 관리할 수 있다. 본 발명에 다른 메모리 시스템(400)은 동일 메모리 칩 내에서 마이그레이션 동작을 수행할 수 있다. 도 8에 도시된 메모리 시스템(400)의 마이그레이션 동작은 도 5 및 도 6에서 설명한 동작을 모두 포함할 수 있다.

[0056] 도 9 및 도 10은 도 7 또는 도 8에 도시된 메모리 시스템의 쓰기 및 읽기 동작을 설명하기 위한 블록도이다. 도 9를 참조하면, 데이터는 마이그레이션 관리자(425)의 데이터 관리 방법에 따라, SLC 영역(412)에 모두 저장된다. 제 1 플래시 변화 계층(411)은 SLC 영역(412)에 저장된 데이터의 맵핑 테이블을 관리한다. 마이그레이션 관리자(425)는 LRU 리스트에 따라, 콜드 데이터(cold data)를 MLC 영역(422)으로 이동하도록 한다. 제 2 플래시 변화 계층(421)은 MLC 영역(422)에 저장된 데이터의 맵핑 테이블을 관리한다.

[0057] 도 10을 참조하면, 호스트(도시되지 않음)의 읽기 요청에 응답하여, 마이그레이션 관리자(425)는 데이터가 SLC 영역(412)에 저장되어 있는지를 판단한다. SLC 영역(412)에 저장되어 있으면 제 1 플래시 변화 계층(411)의 맵핑 테이블을 참조하여 SLC 데이터를 읽는다. 만약, SLC 영역(412)에 저장되어 있지 않으면, 마이그레이션 관리자(425)는 읽기 명령을 MLC 영역(422) 쪽으로 바이패스하고, 제 2 플래시 변화 계층(421)의 맵핑 테이블을 참조하여 MLC 데이터를 읽는다.

- [0058] 본 발명의 실시 예에 따른 메모리 시스템은 여러 가지 제품에 적용 또는 응용될 수 있다. 본 발명의 실시 예에 따른 메모리 시스템은 퍼스널 컴퓨터, 디지털 카메라, 캠코더, 휴대 전화, MP3, PMP, PSP, PDA 등과 같은 전자 장치들뿐만 아니라, 메모리 카드, USB 메모리, 솔리드 스테이트 드라이브(Solid State Drive, 이하 SSD라 함) 등과 같은 저장 장치로 구현될 수 있다.
- [0059] 도 11 및 도 12는 본 발명에 따른 메모리 시스템의 다양한 적용 예를 보여주는 블록도이다. 도 11 및 도 12를 참조하면, 메모리 시스템(1000, 2000)은 저장 장치(1100, 2100) 및 호스트(1200, 2200)를 포함한다. 저장 장치(1100, 2100)는 플래시 메모리(1110, 2110) 및 메모리 컨트롤러(1120, 2120)를 포함한다.
- [0060] 저장 장치(1100, 2100)는 메모리 카드(예를 들면, SD, MMC 등)나 착탈 가능한 이동식 저장 장치(예를 들면, USB 메모리 등)와 같은 저장 매체를 포함한다. 저장 장치(1100, 2100)는 호스트(1200, 2200)와 연결되어 사용될 수 있다. 저장 장치(1100, 2100)는 호스트 인터페이스를 통해 호스트와 데이터를 주고 받는다. 저장 장치(1100, 2100)는 호스트(1200, 2200)로부터 전원을 공급받아서 내부 동작을 수행할 수 있다.
- [0061] 도 11을 참조하면, 마이그레이션 관리자(1101)는 플래시 메모리(1110) 내에 포함될 수 있다. 도 12를 참조하면, 마이그레이션 관리자(2201)는 호스트(2200) 내에 포함될 수 있다. 본 발명의 실시 예에 따른 메모리 시스템(1000, 2000)은 마이그레이션 관리자를 이용하여, 불휘발성 메모리 장치의 캐시 영역과 메인 영역 간의 파일 데이터의 이동을 줄이고, 메인 영역의 소거 횟수를 줄일 수 있다. 또한, 본 발명은 플래시 메모리 장치의 MLC 영역의 일부를 캐시 영역으로 할당함으로, SLC 영역의 사용량이 부족한 경우에도 마이그레이션 동작을 효율적으로 수행할 수 있다.
- [0062] 도 13은 본 발명의 실시 예에 따른 메모리 시스템을 메모리 카드 시스템에 적용한 예를 보여주는 블록도이다. 메모리 카드 시스템(3000)은 호스트(3100)와 메모리 카드(3200)를 포함한다. 호스트(3100)는 호스트 컨트롤러(3110), 호스트 접속 유닛(3120), 그리고 디램(3130)을 포함한다.
- [0063] 호스트(3100)는 메모리 카드(3200)에 데이터를 쓰거나, 메모리 카드(3200)에 저장된 데이터를 읽는다. 호스트 컨트롤러(3110)는 커맨드(예를 들면, 쓰기 커맨드), 호스트(3100) 내의 클록 발생기(도시되지 않음)에서 발생한 클록 신호(CLK), 그리고 데이터(DAT)를 호스트 접속 유닛(3120)을 통해 메모리 카드(3200)로 전송한다. 디램(3130)은 호스트(3100)의 메인 메모리이다.
- [0064] 메모리 카드(3200)는 카드 접속 유닛(3210), 카드 컨트롤러(3220), 그리고 플래시 메모리(3230)를 포함한다. 카드 컨트롤러(3220)는 카드 접속 유닛(3210)을 통해 수신된 커맨드에 응답하여, 카드 컨트롤러(3220) 내에 있는 클록 발생기(도시되지 않음)에서 발생한 클록 신호에 동기하여 데이터를 플래시 메모리(3230)에 저장한다. 플래시 메모리(3230)는 호스트(3100)로부터 전송된 데이터를 저장한다. 예를 들어, 호스트(3100)가 디지털 카메라인 경우에는 영상 데이터를 저장한다.
- [0065] 도 13에 도시된 메모리 카드 시스템(3000)은 호스트 컨트롤러(3110), 카드 컨트롤러(3220), 또는 플래시 메모리(3230) 내에 마이그레이션 관리자(도시되지 않음)를 포함할 수 있다. 앞에서 설명한 바와 같이, 본 발명은 플래시 메모리(3230)의 캐시 영역과 메인 영역 간의 파일 데이터의 이동을 줄이고, 메인 영역의 소거 횟수를 줄일 수 있다. 또한, 본 발명은 플래시 메모리(3230)의 MLC 영역의 일부를 캐시 영역으로 할당함으로, SLC 영역의 사용량이 부족한 경우에도 마이그레이션 동작을 효율적으로 수행할 수 있다.
- [0066] 도 14는 본 발명의 실시 예에 따른 메모리 시스템을 솔리드 스테이트 드라이브(SSD) 시스템에 적용한 예를 보여주는 블록도이다. 도 14를 참조하면, SSD 시스템(4000)은 호스트(4100)와 SSD(4200)를 포함한다. 호스트(4100)는 호스트 인터페이스(4111), 호스트 컨트롤러(4120), 그리고 디램(4130)을 포함한다.
- [0067] 호스트(4100)는 SSD(4200)에 데이터를 쓰거나, SSD(4200)에 저장된 데이터를 읽는다. 호스트 컨트롤러(4120)는 커맨드, 어드레스, 제어 신호 등의 신호(SGL)를 호스트 인터페이스(4111)를 통해 SSD(4200)로 전송한다. 디램(4130)은 호스트(4100)의 메인 메모리이다.
- [0068] SSD(4200)는 호스트 인터페이스(4211)를 통해 호스트(4100)와 신호(SGL)를 주고 받으며, 전원 커넥터(power connector, 4221)를 통해 전원을 입력받는다. SSD(4200)는 복수의 불휘발성 메모리(4201~420n), SSD 컨트롤러(4210), 그리고 보조 전원 장치(4220)를 포함할 수 있다. 여기에서, 복수의 불휘발성 메모리(4201~420n)는 낸드 플래시 메모리 이외에도 PRAM, MRAM, ReRAM, FRAM 등으로 구현될 수 있다.
- [0069] 복수의 불휘발성 메모리(4201~420n)는 SSD(4200)의 저장 매체로서 사용된다. 복수의 불휘발성 메모리(4201~420n)는 복수의 채널(CH1~CHn)을 통해 SSD 컨트롤러(4210)와 연결될 수 있다. 하나의 채널에는 하나 또는

그 이상의 불휘발성 메모리가 연결될 수 있다. 하나의 채널에 연결되는 불휘발성 메모리는 동일한 데이터 버스에 연결될 수 있다.

[0070] SSD 컨트롤러(4210)는 호스트 인터페이스(4211)를 통해 호스트(4100)와 신호(SGL)를 주고 받는다. 여기에서, 신호(SGL)에는 커맨드, 어드레스, 데이터 등이 포함될 수 있다. SSD 컨트롤러(4210)는 호스트(4100)의 커맨드에 따라 해당 불휘발성 메모리에 데이터를 쓰거나 해당 불휘발성 메모리로부터 데이터를 읽어낸다. SSD 컨트롤러(4210)의 내부 구성은 도 15를 참조하여 상세하게 설명된다.

[0071] 보조 전원 장치(4220)는 전원 커넥터(4221)를 통해 호스트(4100)와 연결된다. 보조 전원 장치(4220)는 호스트(4100)로부터 전원(PWR)을 입력받고, 충전할 수 있다. 한편, 보조 전원 장치(4220)는 SSD(4200) 내에 위치할 수도 있고, SSD(4200) 밖에 위치할 수도 있다. 예를 들면, 보조 전원 장치(4220)는 메인 보드에 위치하며, SSD(4200)에 보조 전원을 제공할 수도 있다.

[0072] 도 15는 도 14에 도시된 SSD 컨트롤러(4210)의 구성을 예시적으로 보여주는 블록도이다. 도 15를 참조하면, SSD 컨트롤러(4210)는 NVM 인터페이스(4211), 호스트 인터페이스(4212), 마이그레이션 관리자(4213), 제어 유닛(4214), 그리고 에스램(4215)을 포함한다.

[0073] NVM 인터페이스(4211)는 호스트(4100)의 메인 메모리로부터 전달된 데이터를 각각의 채널들(CH1~CHn)로 스캐터링(Scattering)한다. 그리고 NVM 인터페이스(4211)는 불휘발성 메모리(4201~420n)로부터 읽은 데이터를 호스트 인터페이스(4212)를 경유하여 호스트(4100)로 전달한다.

[0074] 호스트 인터페이스(4212)는 호스트(4100)의 프로토콜에 대응하여 SSD(4200)와의 인터페이싱을 제공한다. 호스트 인터페이스(4212)는 USB(Universal Serial Bus), SCSI(Small Computer System Interface), PCI express, ATA, PATA(Parallel ATA), SATA(Serial ATA), SAS(Serial Attached SCSI) 등을 이용하여 호스트(4100)와 통신할 수 있다. 또한, 호스트 인터페이스(4212)는 호스트(4100)가 SSD(4200)를 하드 디스크 드라이브(HDD)로 인식하도록 지원하는 디스크 에뮬레이션(Disk Emulation) 기능을 수행할 수 있다.

[0075] 마이그레이션 관리자(4213)는 앞에서 설명한 바와 같이 불휘발성 메모리(4201~420n)의 마이그레이션 동작을 관리할 수 있다. 제어 유닛(4214)은 호스트(4100)로부터 입력된 신호(SGL)를 분석하고 처리한다. 제어 유닛(4214)은 호스트 인터페이스(4212)나 NVM 인터페이스(4211)를 통해 호스트(4100)나 불휘발성 메모리(4201~420n)를 제어한다. 제어 유닛(4214)은 SSD(4200)을 구동하기 위한 펌웨어에 따라서 불휘발성 메모리(4201~420n)의 동작을 제어한다.

[0076] 에스램(4215)은 불휘발성 메모리(4201~420n)의 효율적 관리를 위해 사용되는 소프트웨어(S/W)를 구동하는 데 사용될 수 있다. 또한, 에스램(4215)은 호스트(4100)의 메인 메모리로부터 입력받은 메타 데이터를 저장하거나, 캐시 데이터를 저장할 수 있다. 서든 파워 오프 동작 시에, 에스램(4215)에 저장된 메타 데이터나 캐시 데이터는 보조 전원 장치(4220)를 이용하여 불휘발성 메모리(4201~420n)에 저장될 수 있다.

[0077] 다시 도 14를 참조하면, 본 발명의 실시 예에 따른 SSD 시스템(4000)은 앞에서 설명한 바와 같이, 복수의 불휘발성 메모리(4201~420n)의 캐시 영역과 메인 영역 간의 파일 데이터의 이동을 줄이고, 메인 영역의 소거 횟수를 줄일 수 있다. 또한, 본 발명은 복수의 불휘발성 메모리(4201~420n)의 MLC 영역의 일부를 캐시 영역으로 할당함으로, SLC 영역의 사용량이 부족한 경우에도 마이그레이션 동작을 효율적으로 수행할 수 있다.

[0078] 도 16은 본 발명의 실시 예에 따른 메모리 시스템을 전자 장치로 구현한 예를 보여주는 블록도이다. 여기에서, 전자 장치(5000)는 퍼스널 컴퓨터(PC)로 구현되거나, 노트북 컴퓨터, 휴대폰, PDA(Personal Digital Assistant), 그리고 카메라 등과 같은 휴대용 전자 장치로 구현될 수 있다.

[0079] 도 16을 참조하면, 전자 장치(5000)는 메모리 시스템(5100), 전원 장치(5200), 보조 전원 장치(5250), 중앙처리 장치(5300), 디램(5400), 그리고 사용자 인터페이스(5500)를 포함한다. 메모리 시스템(5100)은 플래시 메모리(5110) 및 메모리 컨트롤러(5120)를 포함한다. 메모리 시스템(5100)은 전자 장치(5000)에 내장될 수 있다.

[0080] 앞에서 설명한 바와 같이, 본 발명에 따른 전자 장치(5000)는 플래시 메모리(5110)의 캐시 영역과 메인 영역 간의 파일 데이터의 이동을 줄이고, 메인 영역의 소거 횟수를 줄일 수 있다. 또한, 본 발명은 플래시 메모리(5110)의 MLC 영역의 일부를 캐시 영역으로 할당함으로, SLC 영역의 사용량이 부족한 경우에도 마이그레이션 동작을 효율적으로 수행할 수 있다.

[0081] 본 발명의 실시 예에 따른 메모리 시스템은 2차원 구조를 갖는 플래시 메모리 뿐만 아니라, 3차원 구조를 갖는 플래시 메모리에도 적용될 수 있다. 도 17은 본 발명에 사용되는 플래시 메모리를 예시적으로 보여주는 블록도

이다. 도 17을 참조하면, 플래시 메모리(6000)는 3차원 셀 어레이(6110), 데이터 입출력 회로(6120), 어드레스 디코더(6130), 그리고 제어 로직(6140)을 포함한다.

[0082] 3차원 셀 어레이(6110)는 복수의 메모리 블록(BLK1~BLKz)을 포함한다. 각각의 메모리 블록은 3차원 구조 (또는 수직 구조)를 가질 수 있다. 2차원 구조 (또는 수평 구조)를 갖는 메모리 블록에서는, 메모리 셀들이 기판과 수평 방향으로 형성된다. 그러나 3차원 구조를 갖는 메모리 블록에서는, 메모리 셀들이 기판과 수직 방향으로 형성된다. 각각의 메모리 블록은 플래시 메모리(6100)의 소거 단위를 이룬다.

[0083] 데이터 입출력 회로(6120)는 복수의 비트 라인(BLs)을 통해 3차원 셀 어레이(6110)와 연결된다. 데이터 입출력 회로(6120)는 외부로부터 데이터(DATA)를 입력받거나, 3차원 셀 어레이(6110)로부터 읽은 데이터(DATA)를 외부로 출력한다. 어드레스 디코더(6130)는 복수의 워드 라인(WLs) 및 선택 라인(GSL, SSL)을 통해 3차원 셀 어레이(6110)와 연결된다. 어드레스 디코더(6130)는 어드레스(ADDR)를 입력받고 워드 라인을 선택한다.

[0084] 제어 로직(6140)은 플래시 메모리(6000)의 프로그램, 읽기, 소거 등의 동작을 제어한다. 예를 들면, 제어 로직(6140)은 프로그램 동작 시에, 어드레스 디코더(6130)를 제어함으로 선택 워드 라인으로 프로그램 전압이 제공되도록 하고, 데이터 입출력 회로(6120)를 제어함으로 데이터가 프로그램되도록 할 수 있다.

[0085] 도 18은 도 17에 도시된 메모리 블록(BLK1)의 3차원 구조를 예시적으로 보여주는 사시도이다. 도 18을 참조하면, 메모리 블록(BLK1)은 기판(SUB)과 수직 방향으로 형성되어 있다. 기판(SUB)에는 n+ 도핑 영역이 형성된다. 기판(SUB) 위에는 게이트 전극막(gate electrode layer)과 절연막(insulation layer)이 교대로 층착된다. 그리고 게이트 전극막(gate electrode layer)과 절연막(insulation layer) 사이에는 전하 저장막(charge storage layer)이 형성될 수 있다.

[0086] 게이트 전극막과 절연막을 수직 방향으로 패터닝(vertical patterning)하면, V자 모양의 필라(pillar)가 형성된다. 필라는 게이트 전극막과 절연막을 관통하여 기판(SUB)과 연결된다. 필라(Pillar)의 외곽 부분(O)은 채널 반도체로 구성될 수 있고, 내부(I)는 실리콘 산화물(Silicon Oxide)과 같은 절연 물질로 구성될 수 있다.

[0087] 계속해서 도 18을 참조하면, 메모리 블록(BLK1)의 게이트 전극막(gate electrode layer)은 접지 선택 라인(GSL), 복수의 워드 라인(WL1~WL8), 그리고 스트링 선택 라인(SSL)에 연결될 수 있다. 그리고 메모리 블록(BLK1)의 필라(pillar)는 복수의 비트 라인(BL1~BL3)과 연결될 수 있다. 도 18에서는, 하나의 메모리 블록(BLK1)이 2개의 선택 라인(GSL, SSL), 8개의 워드 라인(WL1~WL8), 그리고 3개의 비트 라인(BL1~BL3)을 갖는 것으로 도시되어 있으나, 실제로는 이것들보다 더 많거나 적을 수 있다.

[0088] 도 19는 도 18에 도시된 메모리 블록(BLK1)의 등가 회로도이다. 도 19를 참조하면, 비트 라인(BL1~BL3)과 공통 소스 라인(CSL) 사이에는 낸드 스트링(NS11~NS33)이 연결되어 있다. 각각의 낸드 스트링(예를 들면, NS11)은 스트링 선택 트랜지스터(SST), 복수의 메모리 셀(MC1~MC8), 그리고 접지 선택 트랜지스터(GST)를 포함한다.

[0089] 스트링 선택 트랜지스터(SST)는 스트링 선택 라인(String Selection Line; SSL1~SSL3)에 연결되어 있다. 복수의 메모리 셀(MC1~MC8)은 각각 대응하는 워드 라인(WL1~WL8)에 연결되어 있다. 그리고 접지 선택 트랜지스터(GST)는 접지 선택 라인(Ground Selection Line; GSL1~GSL3)에 연결되어 있다. 스트링 선택 트랜지스터(SST)는 비트 라인(BL)에 연결되고, 접지 선택 트랜지스터(GST)는 공통 소스 라인(CSL; Common Source Line)에 연결되어 있다.

[0090] 계속해서 도 19를 참조하면, 동일 높이의 워드 라인(예를 들면, WL1)은 공통으로 연결되어 있고, 접지 선택 라인(GSL1~GSL3) 및 스트링 선택 라인(SSL1~SSL3)은 분리되어 있다. 제 1 워드 라인(WL1)에 연결되어 있고 낸드 스트링(NS11, NS12, NS13)에 속해 있는 메모리 셀(이하, 페이지라 함)을 프로그램하는 경우에는, 제 1 워드 라인(WL1)과 제 1 선택 라인(SSL1, GSL1)이 선택된다.

[0091] 본 발명의 범위 또는 기술적 사상을 벗어나지 않고 본 발명의 구조가 다양하게 수정되거나 변경될 수 있음을 이분야에 숙련된 자들에게 자명하다. 상술한 내용을 고려하여 볼 때, 만약 본 발명의 수정 및 변경이 아래의 청구 항들 및 동등물의 범주 내에 속한다면, 본 발명이 이 발명의 변경 및 수정을 포함하는 것으로 여겨진다.

부호의 설명

[0092] 100, 200, 300, 400: 메모리 시스템

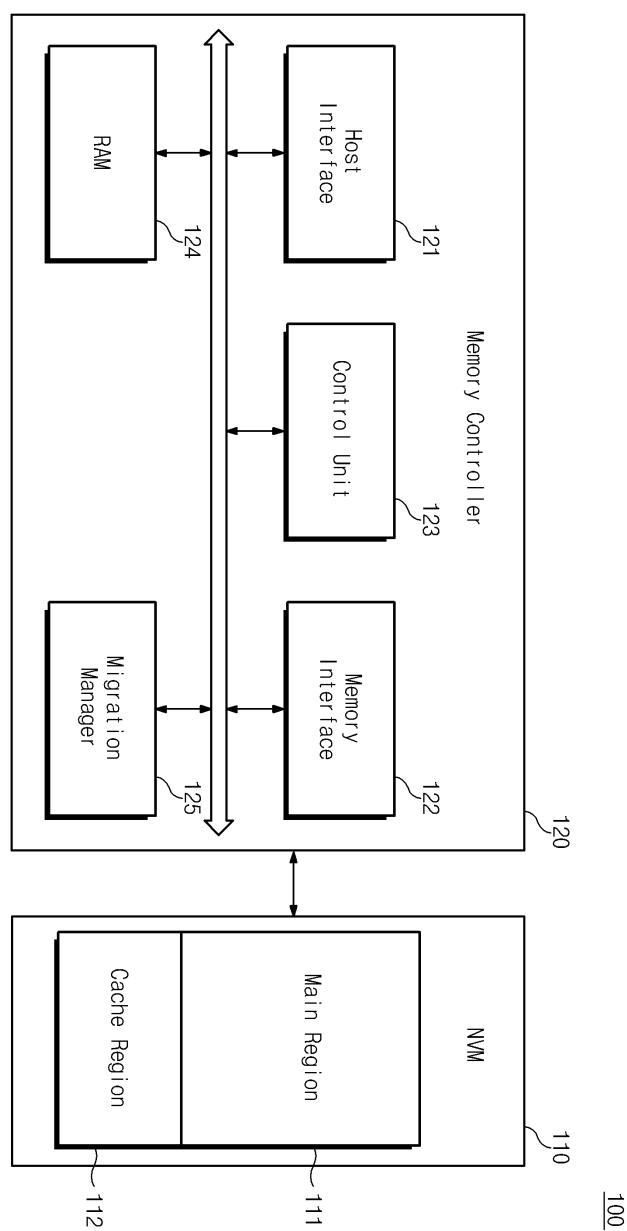
110: 불휘발성 메모리

111: 메인 영역

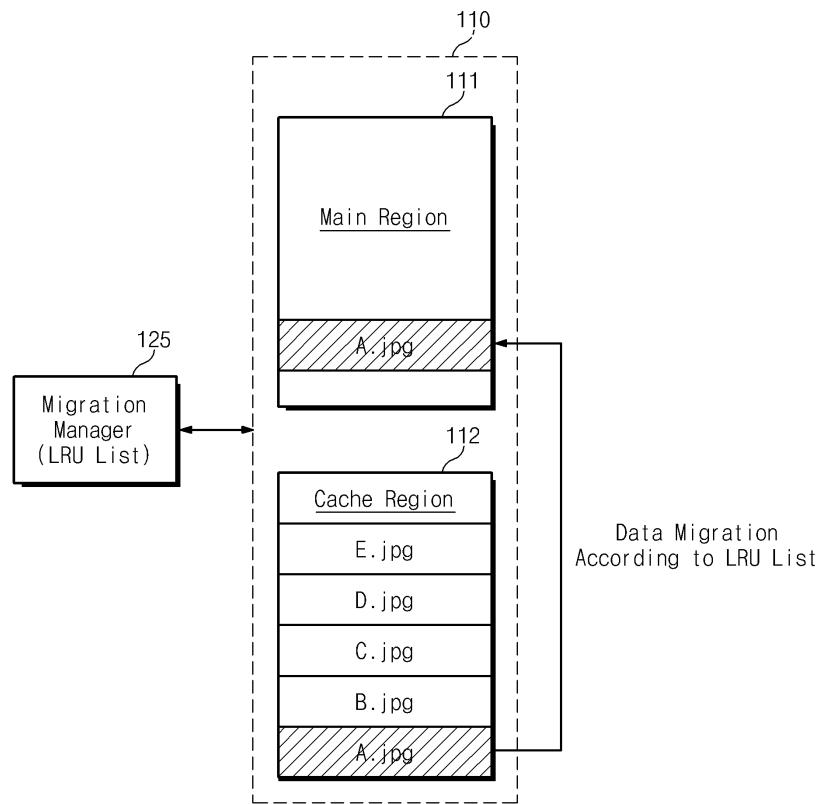
112: 캐시 영역	120: 메모리 컨트롤러
121: 호스트 인터페이스	122: 메모리 인터페이스
123: 제어 유닛	124: 램
125:: 마이그레이션 관리자	210: 플래시 메모리
211:: MLC 영역	212: SLC 영역
213: 캐시 영역	220: 메모리 컨트롤러
221: 호스트 인터페이스	222: 플래시 인터페이스
223: 제어 유닛	224: 램
225:: 마이그레이션 관리자	

도면

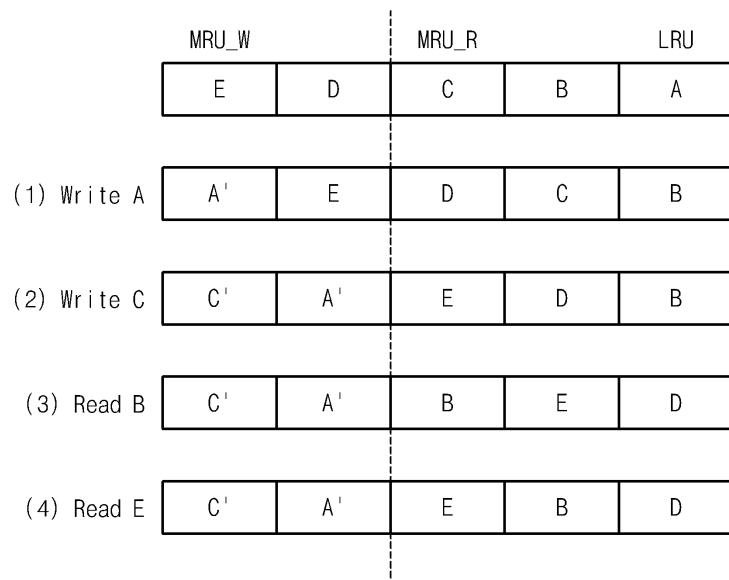
도면1



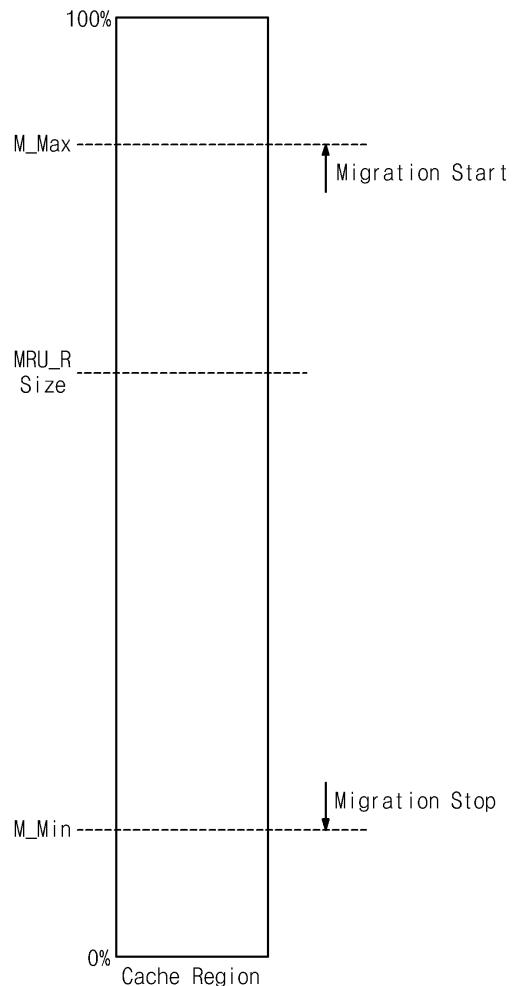
도면2



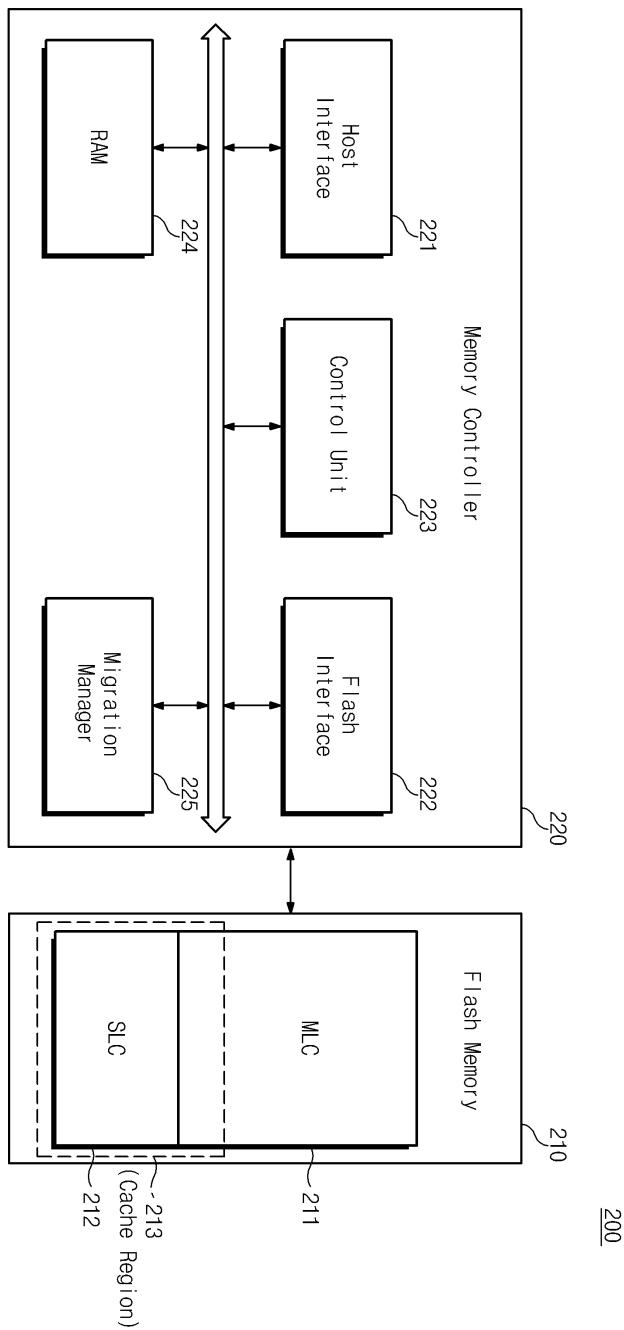
도면3



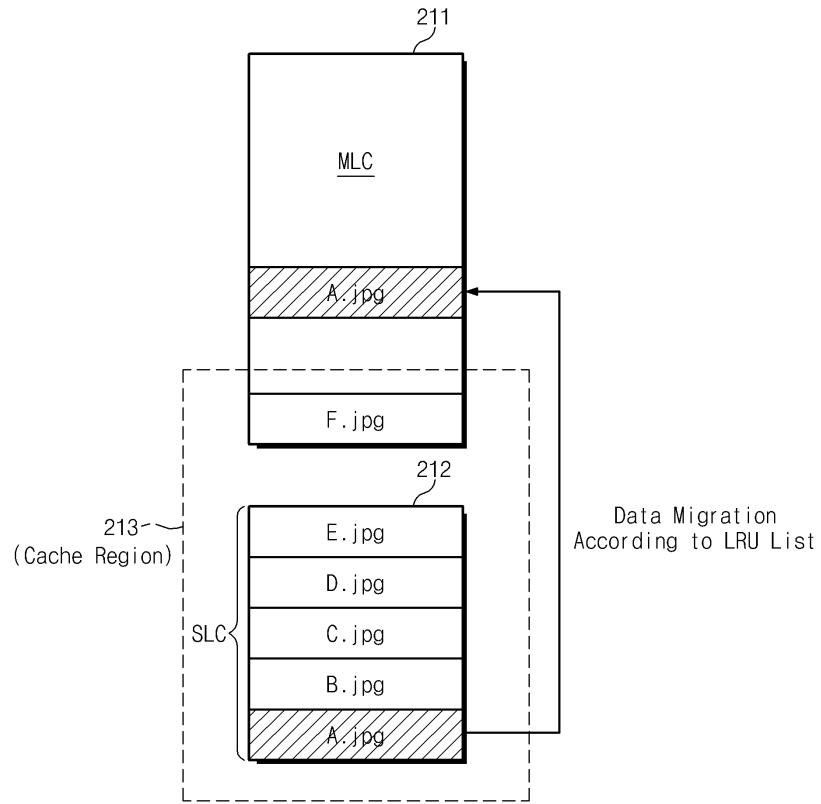
도면4



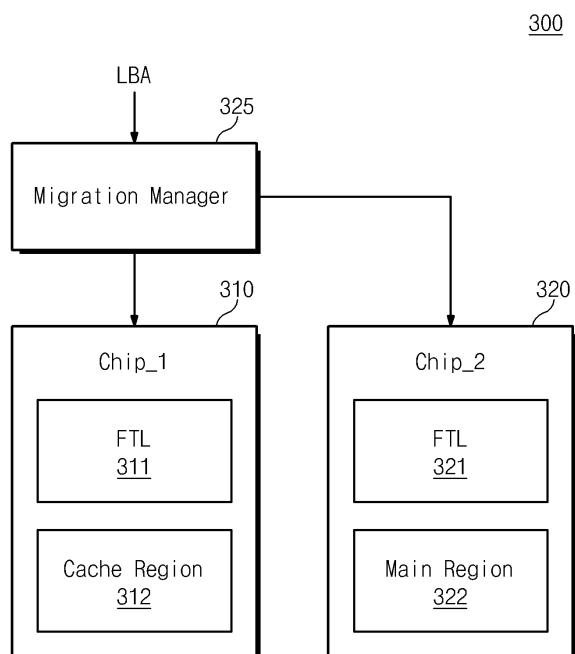
도면5



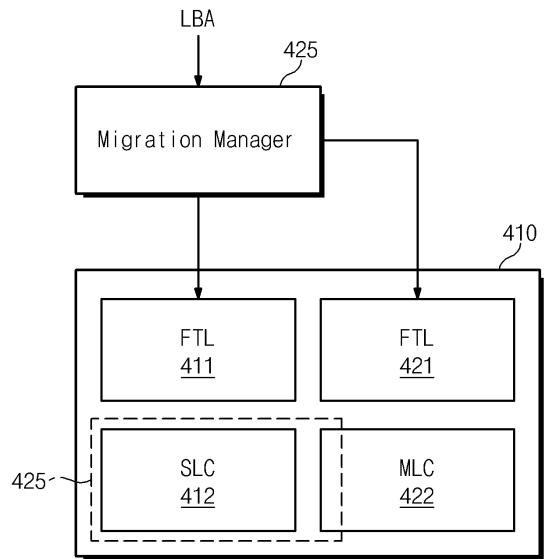
도면6



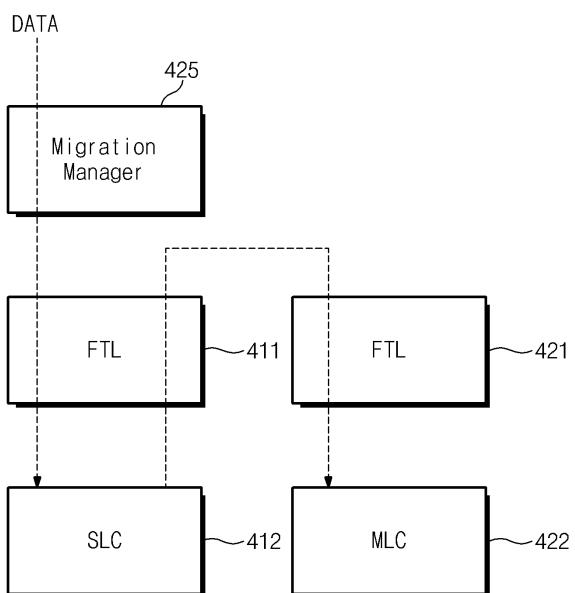
도면7



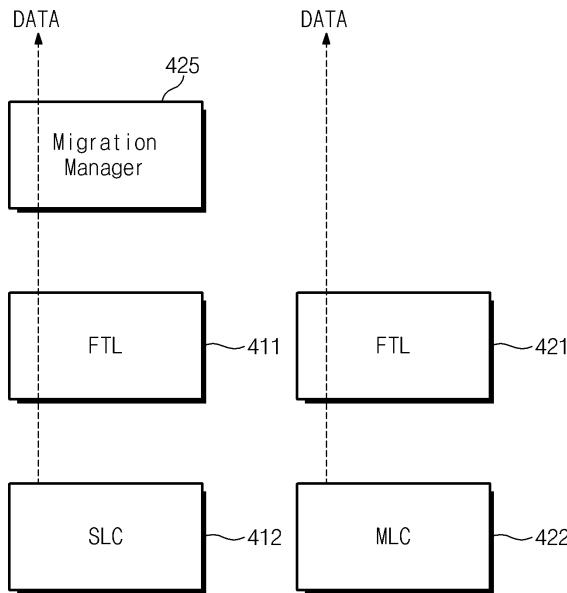
도면8

400

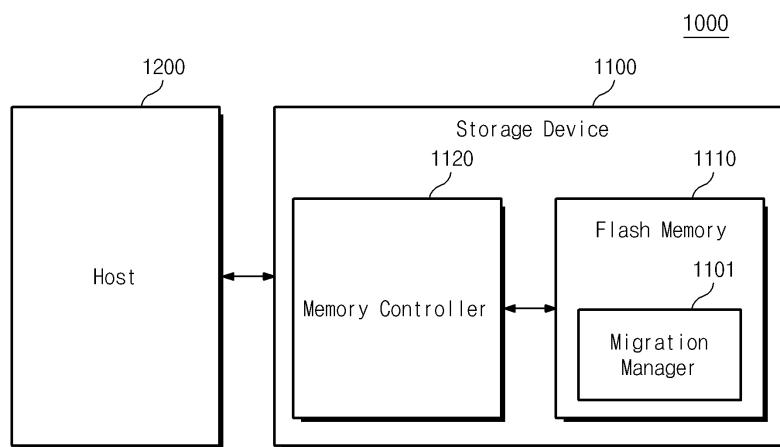
도면9



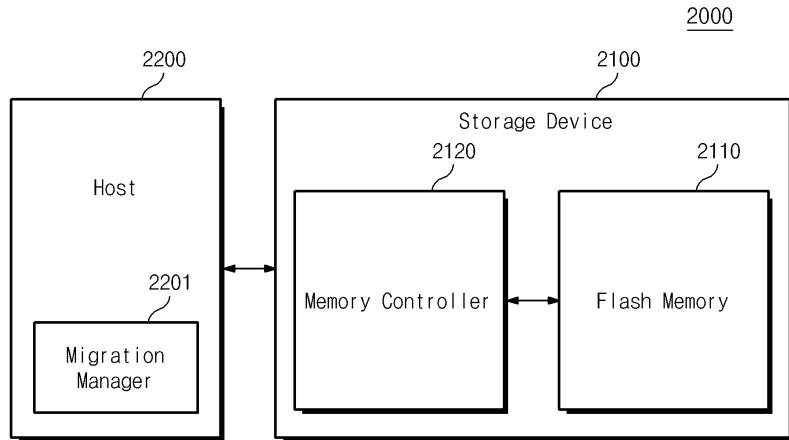
도면10



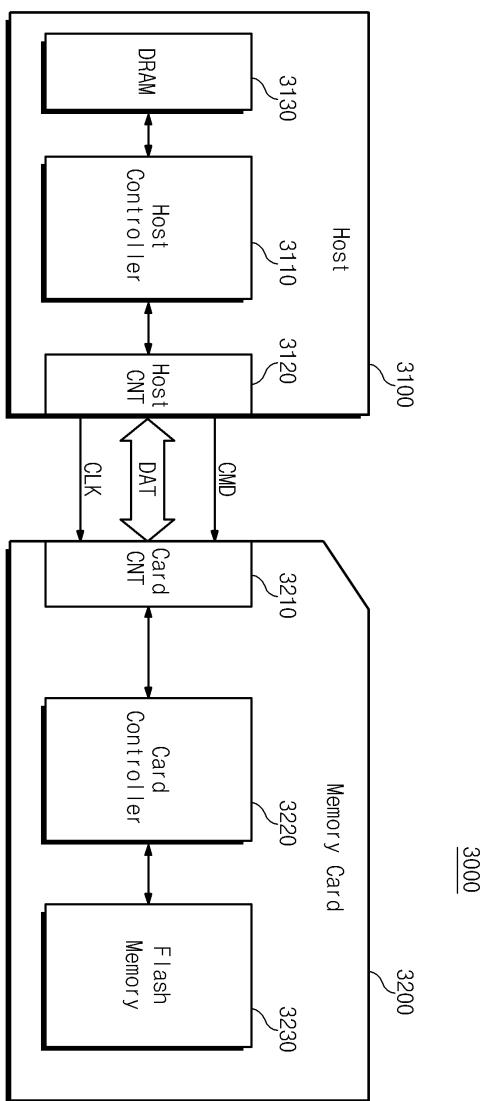
도면11



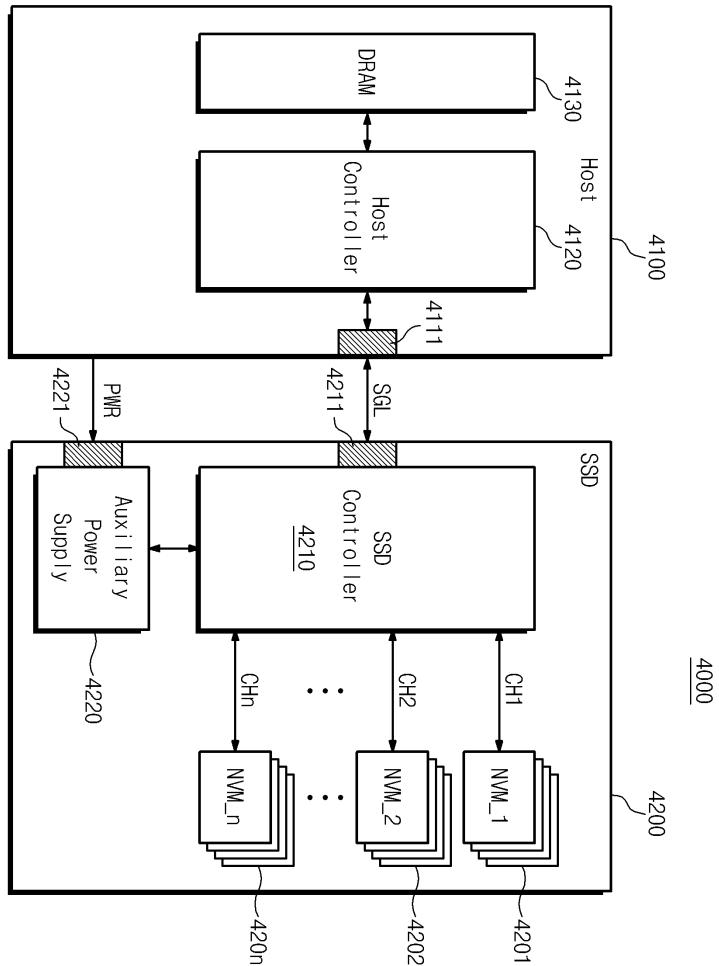
도면12



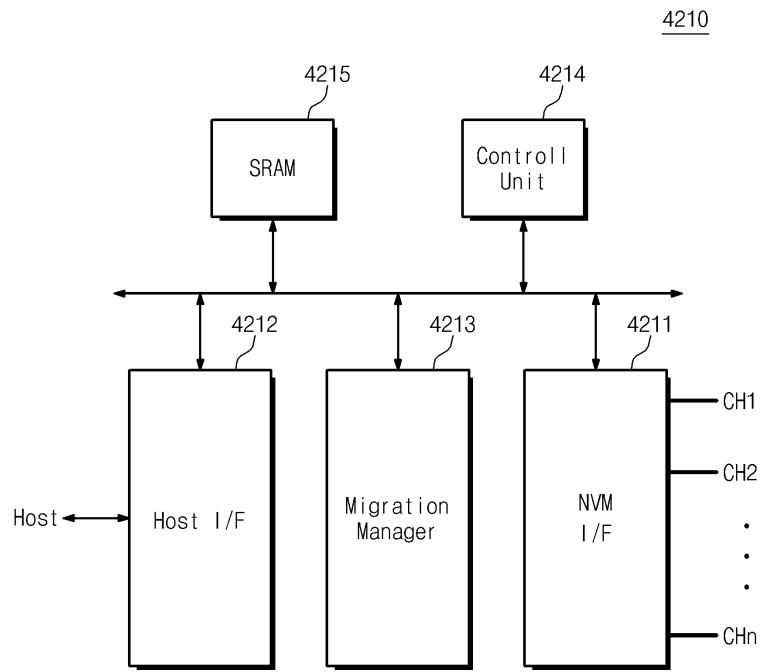
도면13



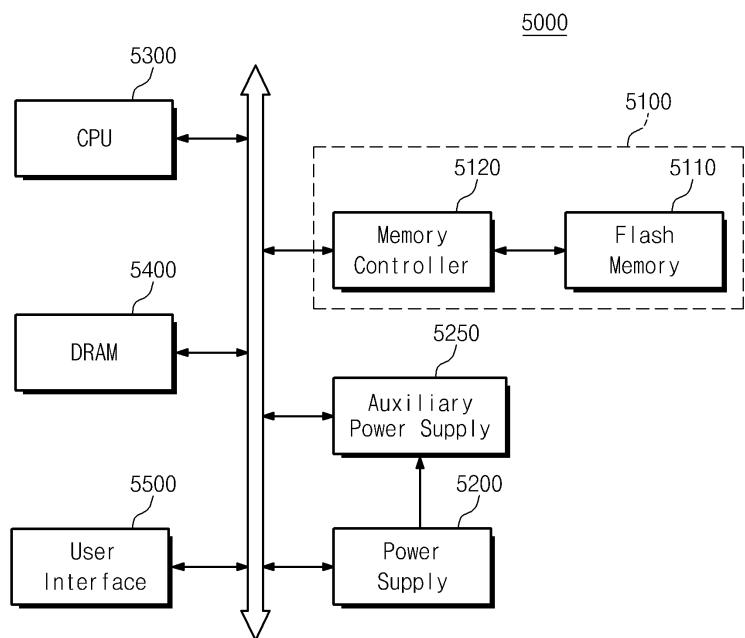
도면14



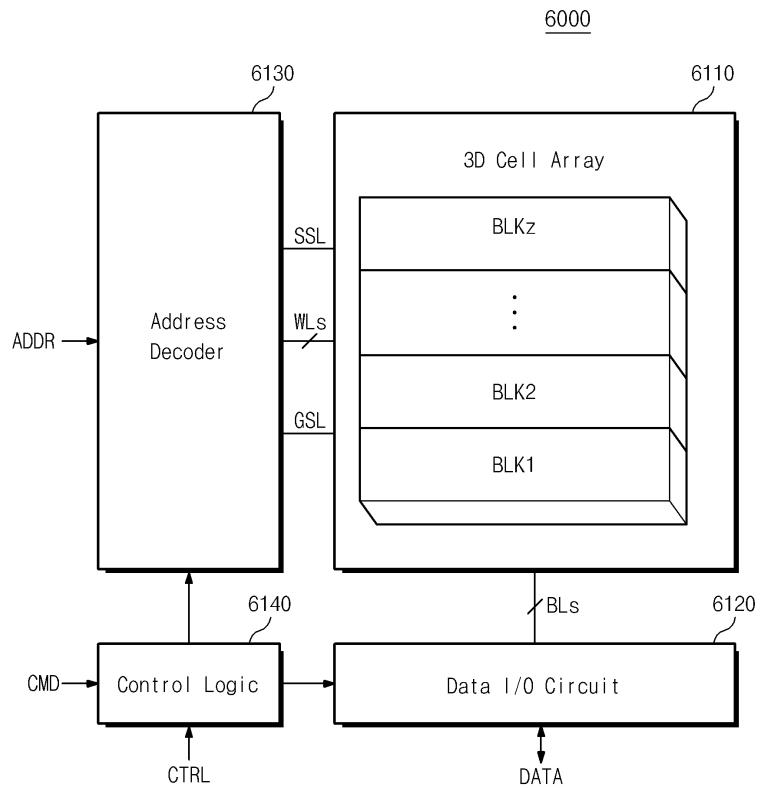
도면15



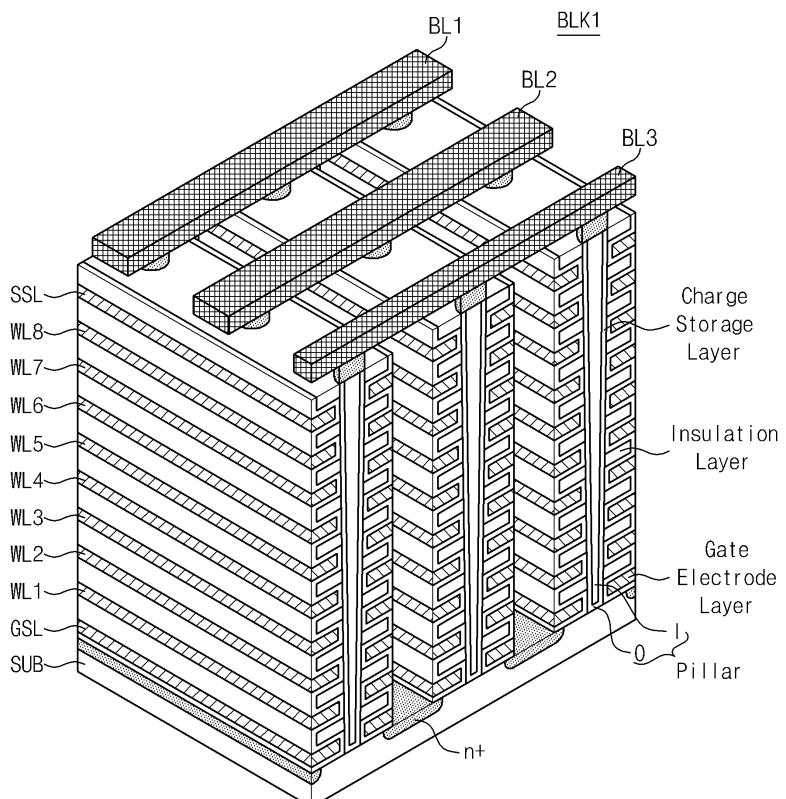
도면16



도면17



도면18



도면19

