

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-147650

(P2012-147650A)

(43) 公開日 平成24年8月2日(2012. 8. 2)

(51) Int.Cl.	F I	テーマコード (参考)
H02H 9/02 (2006.01)	H02H 9/02 E	5G004
H02H 3/08 (2006.01)	H02H 3/08 L	5G013
H02H 3/087 (2006.01)	H02H 3/087	5H430
G05F 1/56 (2006.01)	G05F 1/56 320S	

審査請求 有 請求項の数 10 O L (全 10 頁)

(21) 出願番号	特願2011-18048 (P2011-18048)	(71) 出願人	507204419 連展科技股▲ふん▼有限公司 台湾国新北市新店区寶興路45巷9弄2號
(22) 出願日	平成23年1月31日 (2011. 1. 31)	(74) 代理人	110000154 特許業務法人はるか国際特許事務所
(31) 優先権主張番号	100100626	(72) 発明者	チンーチ チェン 台湾新北市新店区寶興路45巷9弄2號
(32) 優先日	平成23年1月7日 (2011. 1. 7)	(72) 発明者	ウェンーシアン チェン 台湾新北市新店区寶興路45巷9弄2號
(33) 優先権主張国	台湾 (TW)	Fターム (参考)	5G004 AA04 AB02 BA03 BA04 DA02 DC10 5G013 AA02 AA04 BA01 CA10 5H430 BB01 BB09 BB12 EE06 FF08 FF13 GG11 HH02 LA07 LA13 LA15 LA26 LB06

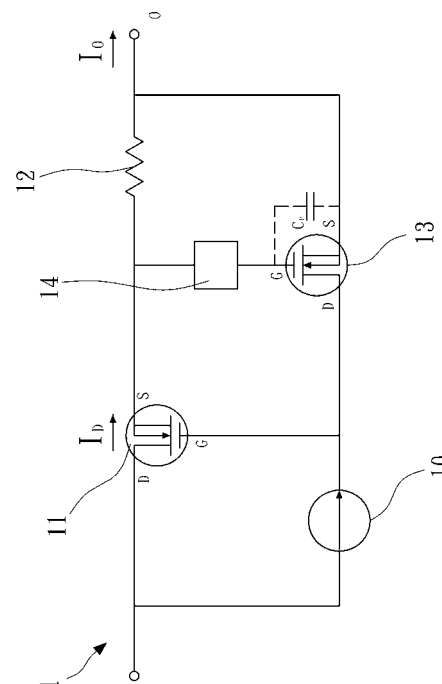
(54) 【発明の名称】 出力短絡保護を有する電流制限回路

(57) 【要約】 (修正有)

【課題】 過熱によるダメージを受けることを防止する出力短絡保護機能を有する電流制限回路を提供する。

【解決手段】 出力短絡保護機能を有する電流制限回路1であって、電流入力ユニット10と駆動トランジスタ11と電圧レギュレータ抵抗12と電圧レギュレータトランジスタ13と遅延ユニット14を有する。前記駆動トランジスタ11は、ゲート極G、ドレイン極D及びソース極Sを有し、前記電圧レギュレータトランジスタ13は、ゲート極G、ドレイン極D、ソース極S及び寄生容量 C_p を有し、負荷が短絡したときは、前記遅延ユニット14が前記電圧レギュレータ抵抗12を介して前記寄生容量 C_p を充電し、前記電圧レギュレータトランジスタ13の内部抵抗を前記駆動トランジスタ11の内部抵抗より小さくする。電圧レギュレータトランジスタ13が低内部抵抗を保持する時間を延長して、一定周期内にその駆動トランジスタ11を高抵抗に維持する。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

外部電源と接続する電流入力ユニットと、

ゲート極、ドレイン極及びソース極を有し、前記ゲート極が前記電流入力ユニットに接続され、前記ドレイン極が前記外部電源と接続された駆動トランジスタと、

前記駆動トランジスタのソース極と出力端点との間に接続された電圧レギュレータ抵抗と、

ゲート極、ドレイン極、ソース極、及び、寄生容量を有し、前記ドレイン極が前記電流入力ユニットと接続され、前記ソース極が前記電圧レギュレータ抵抗と接続され、前記ソース極が前記出力端点と接続され、前記寄生容量の容量値が前記ゲート極とソース極の間の等価容量値に等しい電圧レギュレータトランジスタと、

前記電圧レギュレータトランジスタのゲート極と前記駆動トランジスタのソース極に接続され、前記電圧レギュレータ抵抗に跨る電圧低下を前記寄生容量に充電させて、前記電圧レギュレータトランジスタをより低い内部抵抗に保持する時間を延長することで、一定周期内前記駆動トランジスタを高抵抗に維持する遅延ユニットと、を備える出力短絡保護を有する電流制限回路であって、

前記出力端点に接続される負荷が短絡したときは、前記遅延ユニットが前記電圧レギュレータ抵抗を介し前記寄生容量を充電し、前記電圧レギュレータトランジスタの内部抵抗を前記駆動トランジスタの内部抵抗より小さくすることを特徴とする出力短絡保護機能を有する電流制限回路。

【請求項 2】

前記遅延ユニットがダイオードであって、前記ダイオードの正極を前記駆動トランジスタのソース極に接続し、前記ダイオードの負極を前記電圧レギュレータトランジスタのゲート極に接続することを特徴とする請求項 1 に記載の出力短絡保護機能を有する電流制限回路。

【請求項 3】

前記遅延ユニットがツェナーダイオードであって、前記ツェナーダイオードの正極を前記駆動トランジスタのソース極と接続し、前記ツェナーダイオードの負極を前記電圧レギュレータトランジスタのゲート極と接続することを特徴とする請求項 1 に記載の出力短絡保護機能を有する電流制限回路。

【請求項 4】

前記遅延ユニットが抵抗であることを特徴とする請求項 1 に記載の出力短絡保護機能を有する電流制限回路。

【請求項 5】

前記遅延ユニットがダイオードと前記ダイオードと並列に接続された抵抗であって、前記ダイオードの正極を前記駆動トランジスタのソース極と接続し、前記ダイオードの負極を前記電圧レギュレータトランジスタのゲート極と接続することを特徴とする請求項 1 に記載の出力短絡保護機能を有する電流制限回路。

【請求項 6】

前記電流入力ユニットが抵抗であって、前記抵抗に跨る電圧降下を固定して、対応する電流を出力することを特徴とする請求項 1 に記載の出力短絡保護機能を有する電流制限回路。

【請求項 7】

前記電流入力ユニットがダイオードであって、前記ダイオードの負極を前記外部電源と接続し、前記ダイオードの正極を前記駆動トランジスタのゲート極と接続することを特徴とする請求項 1 に記載の出力短絡保護機能を有する電流制限回路。

【請求項 8】

前記電流制限回路は、更に、容量を備え、前記容量が前記電圧レギュレータトランジスタのゲート極と前記電圧レギュレータトランジスタのソース極との間に接続されることを特徴とする請求項 1 に記載の出力短絡保護機能を有する電流制限回路。

【請求項 9】

前記電流制限回路は、更に、容量を備え、前記容量が前記電圧レギュレータトランジスタのゲート極と前記電圧レギュレータトランジスタのソース極との間に接続されることを特徴とする請求項 6 記載の出力短絡保護機能を有する電流制限回路。

【請求項 10】

前記駆動トランジスタ及び前記電圧レギュレータトランジスタがそれぞれ N 型金属酸化物半導体電界効果トランジスタであることを特徴とする請求項 1 記載の出力短絡保護機能を有する電流制限回路。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明は出力短絡保護機能を有する電流制限回路に関し、特に遅延ユニットを接続することで、出力短絡により発生したより大きな異常電圧を電圧レギュレータトランジスタの寄生容量に伝達し、前記電圧レギュレータトランジスタが低内部抵抗を保持する時間を延長して、一定周期内にその駆動トランジスタを高抵抗に維持することで、前記電流制限回路が、出力が短絡した場合にでも、既定の電流を出力し続けて、前記電流制限回路が過熱されダメージを受けることを防止する、出力短絡保護機能を有する電流制限回路に関する。

【背景技術】

【0002】

20

一般の家庭用電源電圧には、継続して安定した電圧を提供することができず、電気使用のピーク時と非ピーク時との間には、電圧に 12 ボルトの誤差ができることがある。

【発明の概要】

【発明が解決しようとする課題】

【0003】

電気消費量が非常に大きい機器などを起動させたときに、付近区域の電圧値が瞬間的に低下するなど、電圧供給に常々急激な変化をもたらし、負荷により破損する場合がある。

【0004】

発光ダイオードを例にすると、一般に発光ダイオードが正電圧下で動作するときは、両端に臨界電圧値がまたがり、電源が印加する電圧がこの臨界電圧値を越えると（通常駆動電圧と呼ばれる）、前記発光ダイオードが励起されて可視光を発し、前記可視光の輝度は、前記発光ダイオードを流れる電流に比例して、電流が大きくなると発光ダイオードの輝度もより明るくなる。しかしながら、電圧供給が不安定になったり又は負荷が短絡すると、前記発光ダイオードを流れる電流がしばしば急激に変化して、前記発光ダイオードの使用寿命を短縮する。

30

【0005】

従って、いかに有効に、回路が電圧供給の不安定とならず、若しくは負荷短絡により過電流が起きても駆動回路又は給電システムを破壊しない、さらには電線の発火を起こさない装置を設計するかは、メーカ及び関連する研究開発に従事する人々が共に努力すべき目標である。

40

【0006】

本発明者は、従来の電流制限回路が、過電流及び短絡を防止する機能がなく、有効に、負荷が短絡により破壊するのを防止できないことに鑑み、鋭意研究の末開発したもので、上記既存の課題の改善を望んで無数の試験と努力の末に本発明を開発した。

【0007】

本発明の主な目的は、出力短絡保護機能を有する電流制限回路であって、該装置は、遅延ユニットが接続することで、電圧レギュレータトランジスタをより低い内部抵抗に保持する時間を延長して、一定周期内に駆動トランジスタを高抵抗に維持することで、前記電流制限回路が、出力が短絡した場合でも既定の電流を出力し続けて前記電流制限回路又は負荷が過熱されてダメージを受けるのを防止するものである。

50

【課題を解決するための手段】

【0008】

上記の目的を達成するため、本発明の出力短絡保護機能を有する電流制限回路は、外部電源と接続する電流入力ユニットと、ゲート極、ドレイン極及びソース極を有し、前記ゲート極が前記入力電流ユニットに接続され、前記ドレイン極が前記外部電源と接続された駆動トランジスタと、前記駆動トランジスタのソース極と出力端点との間に接続された電圧レギュレータ抵抗と、

ゲート極、ドレイン極、ソース極、及び、寄生容量を有し、前記ドレイン極が前記入力電流ユニットと接続され、前記ソース極が前記電圧レギュレータ抵抗と接続され、前記ソース極が前記出力端点と接続され、前記寄生容量の容量値が前記ゲート極とソース極の間の等価容量値に等しい電圧レギュレータトランジスタと、

前記電圧レギュレータトランジスタのゲート極と前記駆動トランジスタのソース極に接続され、前記電圧レギュレータ抵抗に跨る電圧低下を前記寄生容量に充電させて、前記電圧レギュレータトランジスタをより低い内部抵抗に維持する時間を延長することで、一定周期内前記駆動トランジスタを高抵抗に維持する遅延ユニットと、を備える。

【0009】

上記の装置をとおして、前記出力端点（端子）に接続される負荷の短絡時には、前記遅延ユニットが出力短絡により生じた大きな異常電圧を、前記電圧レギュレータトランジスタの寄生容量へ伝送して、前記電圧レギュレータトランジスタをより低い内部抵抗に維持する時間を延長して、一定周期内前記駆動トランジスタを高抵抗に維持する。従って、有効に、当該出力短絡保護機能を有する電流制限回路が、出力が短絡した場合でも、既定電流を出力し続けて前記出力短絡保護を有する電流制限回路又は負荷が過熱によりダメージを受けるのを防止する。

【図面の簡単な説明】

【0010】

【図1】本発明の出力短絡保護を有する電流制限回路の回路フレーム図である。

【図2】本発明の出力短絡保護を有する電流制限回路が更に容量を備えた回路フレーム図である。

【図3】本発明の第1実施例の回路フレーム図である。

【図4】本発明の第2実施例の回路フレーム図である。

【図5】本発明の第3実施例の回路フレーム図である。

【図6】本発明の第4実施例の回路フレーム図である。

【図7】本発明の第5実施例の回路フレーム図である。

【図8】本発明の第6実施例の回路フレーム図である。

【図9】本発明の第7実施例の回路フレーム図である。

【図10】本発明の第8実施例の回路フレーム図である。

【発明を実施するための形態】

【0011】

以下図を参照して、本発明の目的の達成に使われる技術手段と構造の特徴を詳細に説明する。

【0012】

図1に示すように、本発明の出力短絡保護を有する電流制限回路（1）は、外部電源（図示せず）と接続する電流入力ユニット（10）と、ゲート極（G）、ドレイン極（D）及びソース極（S）を有し、前記ゲート極（G）を、前記電流入力ユニット（10）に接続し、前記ドレイン極（D）を前記外部電源と接続し、前記ソース極（S）を前記ゲート極（G）とソース極（S）の間の電圧に基づいて、対応する安定した電流を出力する駆動トランジスタ（11）と、前記駆動トランジスタ（11）のソース極（S）と出力端点（O）との間に接続された電圧レギュレータ抵抗（12）と、ゲート極（G）、ドレイン極（D）、ソース極（S）及び寄生容量（ C_p ）を有する電圧レギュレータトランジスタ（13）、と、前記電圧レギュレータトランジスタ（13）のゲート極（G）は前記駆動トランジスタ（11）のソース極（S

）に接続され、前記電圧レギュレータ抵抗（12）に跨る電圧低下を寄生容量（ C_p ）に充電させて、前記電圧レギュレータトランジスタ（13）をより低い内部抵抗に維持する時間を延長することで、一定周期内前記駆動トランジスタ（11）を高抵抗に維持する遅延ユニット（14）と、を備える。

【0013】

前記電圧レギュレータトランジスタ（13）のドレイン極（D）を前記電流入力ユニット（10）と接続し、前記電圧レギュレータトランジスタ（13）のソース極（S）を前記電圧レギュレータ抵抗（12）と接続し、且つ前記電圧レギュレータトランジスタ（13）のソース極（S）を前記出力端点（0）と接続し、前記寄生容量（ C_p ）の容量値が前記電圧レギュレータトランジスタ（13）のゲート極（G）とソース極（S）の間の等価容量値に等しく、電圧レギュレータトランジスタ（13）は、前記駆動トランジスタ（11）のソース極（S）が出力した電流が前記電圧レギュレータ抵抗（12）を流れて生じた電圧をもとに、前記駆動トランジスタ（11）に対応するゲート電圧を制御する。

【0014】

前記出力端子（0）に接続する負荷が短絡した時には、前記遅延ユニット（14）は、電圧レギュレータ抵抗（12）が出力短絡により生じた大きな異常電圧を前記電圧レギュレータトランジスタ（13）の寄生容量（ C_p ）に伝送することで、寄生容量（ C_p ）に対して充電動作を行い、前記電圧レギュレータトランジスタ（13）がより低い内部抵抗に維持する時間を延長して、前記駆動トランジスタ（11）を高抵抗に維持する時間を増加させる。従って、前記出力短絡保護機能を有する電流制限回路（1）が、出力が短絡した場合でも、既定の電流を出力し続けることで前記出力短絡保護を有する電流制限回路（1）が過熱してダメージを受けることを防止する。

【0015】

図2に示すように、前記電圧レギュレータトランジスタ（13）は、更に、前記電圧レギュレータトランジスタ（13）のゲート極（G）と前記電圧レギュレータトランジスタ（13）のソース極（S）との間に接続する容量（C）を備え、前記容量（C）により、前記電圧レギュレータトランジスタ（13）のゲート極（G）とソース極（S）との間の容量値を増加することで、前記電圧レギュレータトランジスタ（13）がより低い内部抵抗を維持する時間を延長して、前記駆動トランジスタ（11）が高抵抗に維持する時間をも増加させる。本発明の実際の応用時には、状況により前記容量（C）の数量又は容量を変えて、前記電圧レギュレータトランジスタ（13）がより低い内部抵抗に維持する時間及び前記駆動トランジスタ（11）が高抵抗を維持する時間を調整する。

【0016】

本発明のより好適な実施例において、前記駆動トランジスタ（11）及び前記電圧レギュレータトランジスタ（13）は、それぞれがN型金属氧化物半導体電界効果トランジスタであるが、本発明は上記に限られず、前記駆動トランジスタ（11）及び前記電圧レギュレータトランジスタ（13）はそれぞれがP型金属氧化物半導体電界効果トランジスタであっても良い。なお、前記駆動トランジスタ（11）及び前記電圧レギュレータトランジスタ（13）それぞれがP型金属氧化物半導体電界効果トランジスタの出力短絡保護機能を有する電流制限回路（1）の回路フレーム図（図示せず）と図1は単に投影関係であるので、ここでは述べない。

【0017】

このほか、本発明の出力短絡保護機能を有する電流制限回路（1）は実際の応用時には、電源供給器回路若しくは発光ダイオード回路などに応用できる。

【0018】

図3に示すように、本発明の第1実施例における出力短絡保護機能を有する電流制限回路（1A）は、外部電源に接続し、抵抗であって前記抵抗跨る電圧降下を固定し対応した電流を出力する電流入力ユニット（10A）と、ゲート極（G）と、ドレイン極（D）とソース極（S）を備え、前記ゲート極（G）を前記電流入力ユニット（10A）に接続し、前記ドレイン極（D）を前記外部電源に接続し、前記ゲート極（G）とソース極（S）との間の電圧に基

づいて対応した安定した電流を出力する駆動トランジスタ(11)と、前記駆動トランジスタ(11)のソース極(S)と前記出力端点(O)との間に接続された電圧レギュレータ抵抗(12)と、ゲート極(G)、ドレイン極(D)、ソース極(S)及び寄生容量(C_p)を備える電圧レギュレータトランジスタ(13)と、遅延ユニット(14A)がダイオードであって、正極と前記駆動トランジスタ(11)のソース極(S)を接続し、負極を前記電圧レギュレータトランジスタ(13)のゲート極(G)と接続し、前記電圧レギュレータ抵抗(12)の電圧降下に応じて前記寄生容量(C_p)が充電されることで、前記電圧レギュレータトランジスタ(13)をより低い内部抵抗に維持する時間を延長し、一定周期内前記駆動トランジスタ(11)を高抵抗に維持する遅延ユニット(14A)と、を備える。

【0019】

10

前記電圧レギュレータトランジスタ(13)のドレイン極(D)を前記電流入力ユニット(10A)と接続し、前記電圧レギュレータトランジスタ(13)のソース極(S)を前記電圧レギュレータ抵抗(12)と接続し、且つ、前記電圧レギュレータトランジスタ(13)のソース極(S)を前記出力端点(O)と接続し、前記寄生容量(C_p)の容量値が前記電圧レギュレータトランジスタ(13)のゲート極(G)とソース極(S)の間の等価容量値に等しい。前記電圧レギュレータトランジスタ(13)は、前記駆動トランジスタ(11)のソース極(S)が出力した電流が前記電圧レギュレータ抵抗(12)を流れて生じた電圧に基づいて、前記駆動トランジスタ(11)に対応するゲート電圧を制御する。

【0020】

20

本発明が属する技術分野において通常の知識を有する者であれば、前記外部電源の電圧が増加若しくは負荷が短絡した場合に、前記駆動トランジスタ(11)のドレイン極電流(I_D)及び出力電流(I_O)もまた増加し、前記駆動トランジスタ(11)をオンにさせ、前記駆動トランジスタ(11)は前記駆動トランジスタ(11)のゲート極(G)とソース極(S)間の電圧が制御する線型抵抗と見なすことができる。従って、前記電圧レギュレータ抵抗(12)の電圧がドレイン極電流(I_D)及び出力電流(I_O)が増加するとともに増加し、前記電圧レギュレータトランジスタ(13)の寄生容量(C_p)が前記遅延ユニット(14A)を介して前記電圧レギュレータ抵抗(12)の電圧により充電される場合は、前記寄生容量(C_p)が充電完了すると、前記電圧レギュレータトランジスタ(13)の内部抵抗が大幅に減少するので、前記電圧レギュレータトランジスタ(13)をオンにして、前記駆動トランジスタ(11)のゲート極(G)とソース極(S)との間の電圧をも大幅に減少させて、前記駆動トランジスタ(11)の内部抵抗を大幅に増加させることにより、前記駆動トランジスタ(11)内部抵抗が増加しすぎて切斷(オフ)され、ついには前記駆動トランジスタ(11)のドレイン電流(I_D)及び出力電流(I_O)の電流を制限する。

30

【0021】

更に、前記遅延ユニット(14A)の逆向き漏れ電流が非常に小さいため、前記電圧レギュレータトランジスタ(13)の寄生容量(C_p)が一旦充電されると、前記遅延ユニット(14A)の逆漏れ電流によってのみ放電する。従って、前記電圧レギュレータトランジスタ(13)がより低い内部抵抗に保持される時間を延長することができ、一定周期内前記駆動トランジスタ(11)を高抵抗に維持するので、前記出力短絡保護機能を有する電流制限回路(1)が、出力が短絡した場合にも、既定の電流を出力し続けて前記出力短絡保護機能を有する電流制限回路(1)及び負荷が過熱されてダメージを受けるのを防止することができる。

40

【0022】

図4に示す本発明の第2実施例における出力短絡保護機能を有する電流制限回路(1B)は、上記第1実施例に類似しており、その差異は前記遅延ユニット(14B)が抵抗であって、前記遅延ユニット(14B)の抵抗値により前記電圧レギュレータトランジスタ(13)がより低い内部抵抗を保持する時間を有効に延長することで、一定周期内前記駆動トランジスタ(11)を高抵抗に維持するので、前記出力短絡保護機能を有する電流制限回路(1)が、出力が短絡した場合にも、既定の電流を出力し続けて前記出力短絡保護を有する電流制限回路(1)及び負荷が過熱されてダメージを受けるのを防止することができる。

50

【0023】

図5に示すよう本発明の第3実施例における出力短絡保護機能を有する電流制限回路（1C）は、上記第1実施例及び第2実施例と類似しており、その差異は前記遅延ユニット（14C）がダイオード（141C）と前記ダイオード（141C）と並列に接続された抵抗（142C）であって、前記ダイオード（141C）の正極が前記駆動トランジスタ（11）のソース極（S）と接続され、前記ダイオード（141C）の負極が前記電圧レギュレータトランジスタ（13）のゲート極（G）と接続される。

【0024】

図6～8は、それぞれ本発明の第4実施例である出力短絡保護機能を有する電流制限回路（1D）、第5実施例の出力短絡保護機能を有する電流制限回路（1E）、及び第6実施例の出力短絡保護機能を有する電流制限回路（1F）である。第4実施例の出力短絡保護機能を有する電流制限回路（1D）は、上記の第1実施例の出力短絡保護機能を有する電流制限回路（1A）に類似し、前記第5実施例の出力短絡保護機能を有する電流制限回路（1E）は、上記第2実施例の出力短絡保護機能を有する電流制限回路（1B）に類似し、前記第6実施例の出力短絡保護機能を有する電流制限回路（1F）は、上記第3実施例の出力短絡保護機能を有する電流制限回路（1C）に類似する。その差異は、前記電流入力ユニット（10B）がダイオードであって、前記ダイオードの負極が前記外部電源に接続され、前記ダイオードの正極が前記駆動トランジスタ（11）のゲート極（G）に接続される点にある。

【0025】

前記電流入力ユニット（10B）は、ダイオードが漏れ電流効果（leakage effects）により生じた漏れ電流を利用して安定した電流を供給する。

【0026】

図9は、本発明の第7実施例である出力短絡保護機能を有する電流制限回路（1G）、図10は、本発明の第8実施例である出力短絡保護機能を有する電流制限回路（1H）である。前記第7実施例の出力短絡保護機能を有する電流制限回路（1G）は、上記第1実施例である出力短絡保護機能を有する電流制限回路（1A）と類似し、前記第8実施例の出力短絡保護機能を有する電流制限回路（1H）は、上記第4実施例の出力短絡保護機能を有する電流制限回路（1D）に類似する。その差異は、前記遅延ユニット（14D）がツェナーダイオードであって、前記ツェナーダイオードの正極を前記駆動トランジスタ（11）のソース極（S）と接続し、前記ツェナーダイオードの負極を前記駆動トランジスタ（11）のゲート極（G）と接続する。上記の装置をとおして、有効に回路に過電流が現れる状況の発生を減少させて、前記出力短絡保護機能を有する電流制限回路及び負荷が短絡により破壊されないようにする。更に、その構造形態は、この分野における当業者が容易に想到して達成できるものではなく、新規性及び進歩性を持つことは間違いない。

【0027】

以上の詳細な説明から、本発明の目的及び効果上いずれも実施の進歩性、産業上利用性の価値を有することが明らかである。また、目下市場では前代未聞の新発明であって、完全に特許要件を満たしている。以上で述べたのは本発明のより好適な実施例であって、本発明の実施の範囲を限るものではない。本発明の要旨を逸脱しない範囲の設計変更等があっても、本発明に含まれる。

【符号の説明】

【0028】

- 1 出力短絡保護を有する電流制限回路
- 1A～1H 出力短絡保護を有する電流制限回路
- 10、10A、10B 電流入力ユニット
- 11 駆動トランジスタ
- 12 電圧レギュレータ抵抗
- 13 電圧レギュレータトランジスタ
- 14 遅延ユニット
- 14A、14B、14C 遅延ユニット

10

20

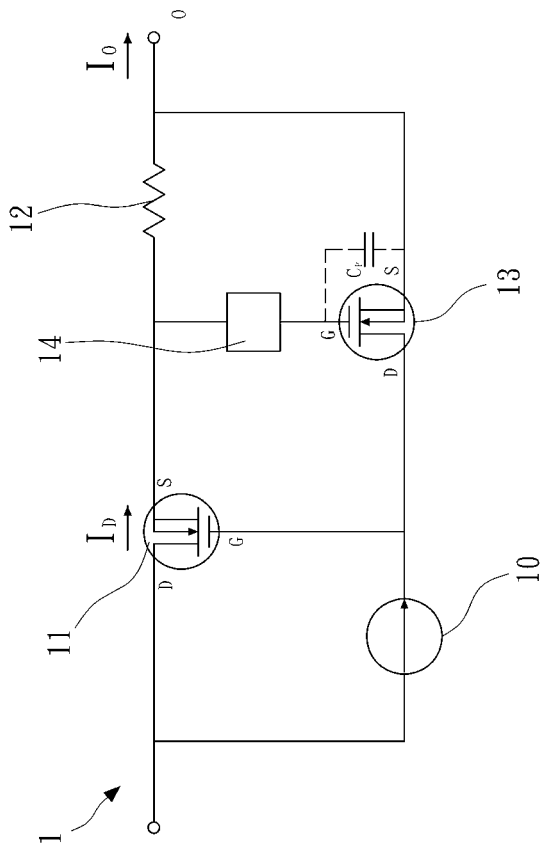
30

40

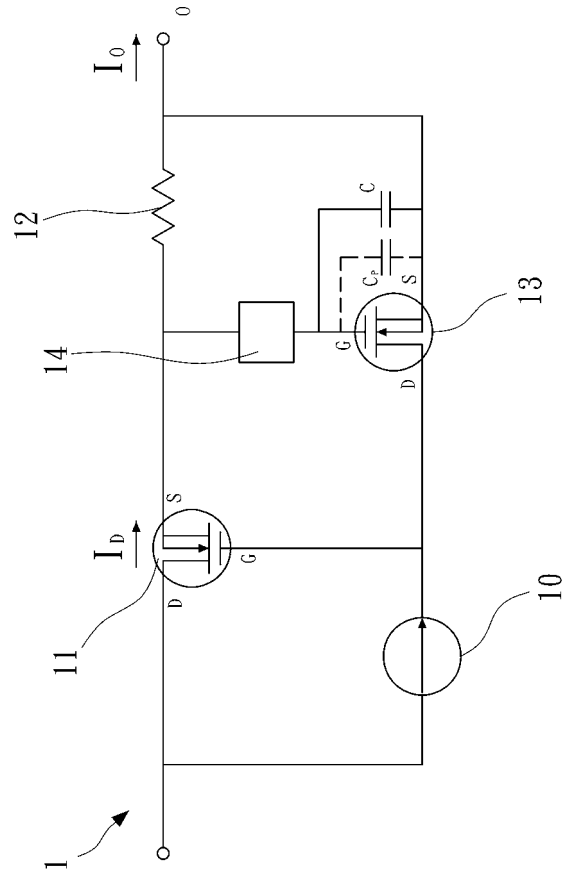
50

- 1 4 1 C ダイオード
 1 4 2 C 抵抗
 1 4 D 遅延ユニット
 G ゲート極
 D ドレイン極
 S ソース極
 C_p 寄生容量
 I_D ドレイン電流
 I_O 出力電流
 C 容量
 O 出力端点

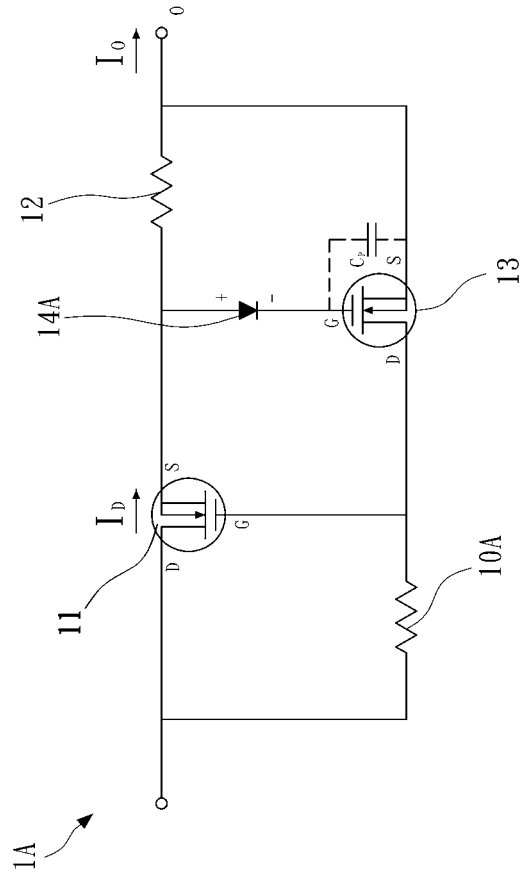
【図 1】



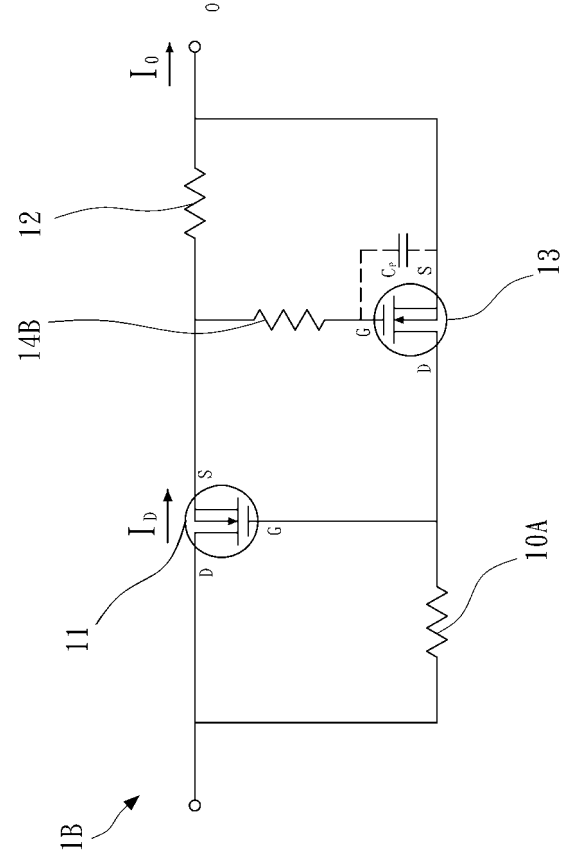
【図 2】



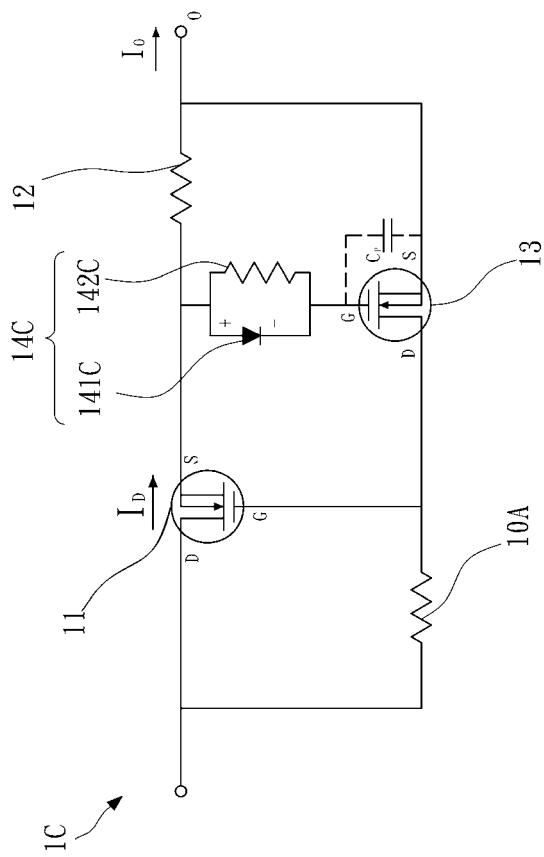
【図 3】



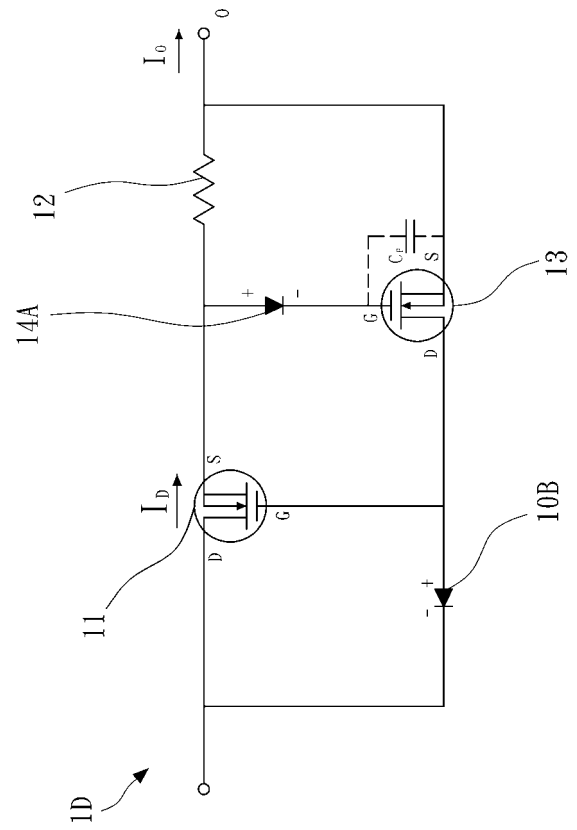
【図 4】



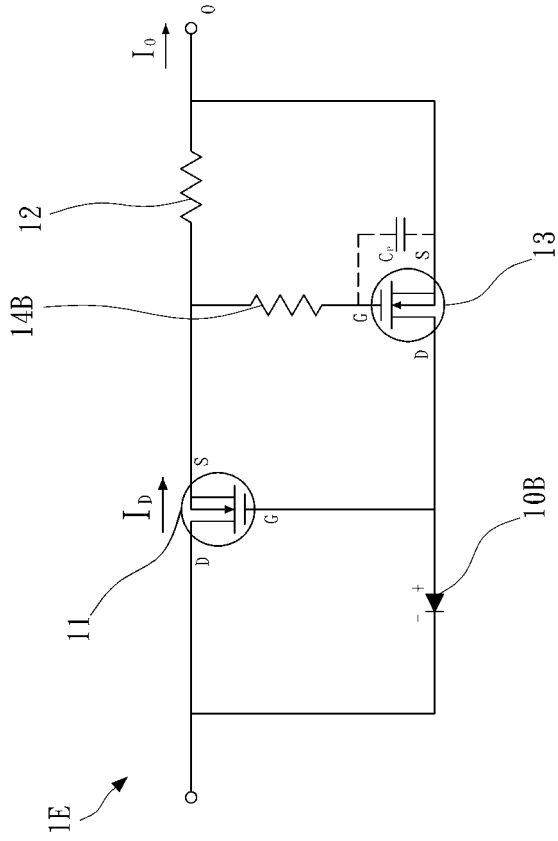
【図 5】



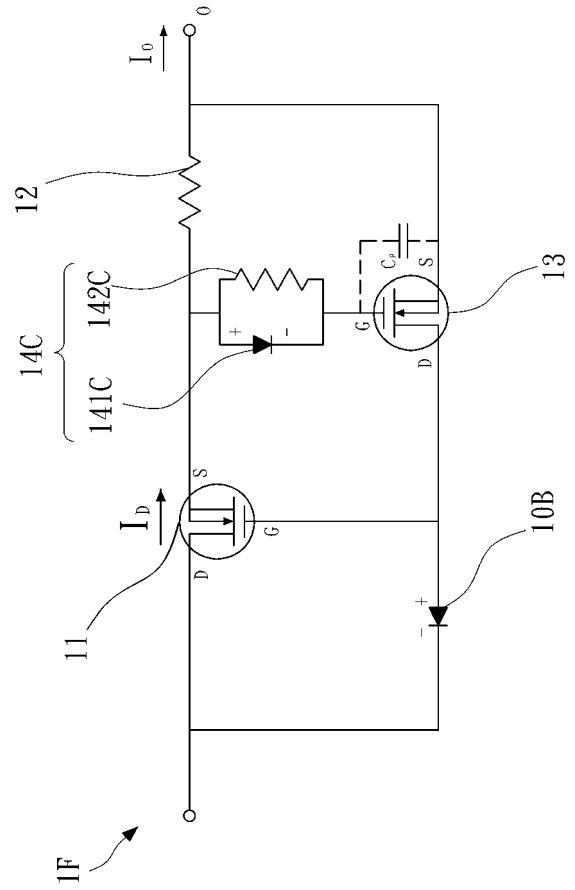
【図 6】



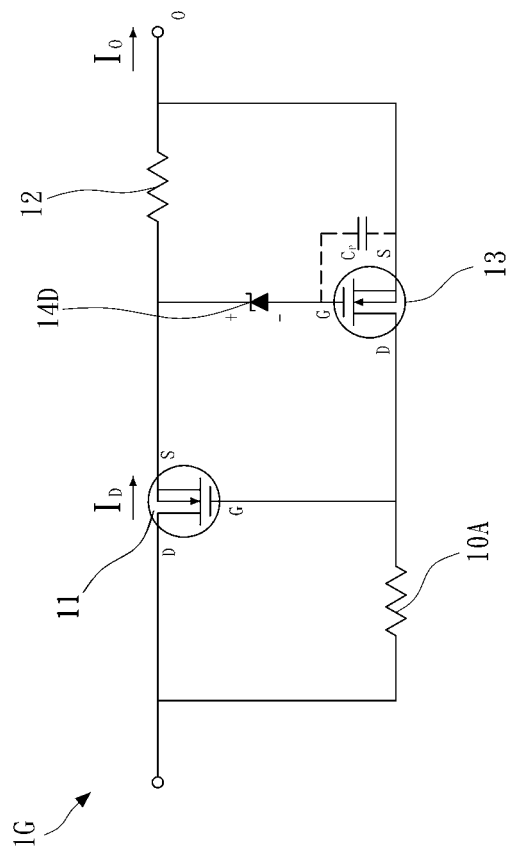
【図 7】



【図 8】



【図 9】



【図 10】

