

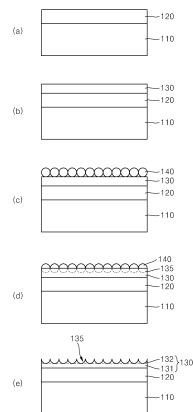
	(19) 대한민국특허청(KR) (12) 공개특허공보(A)	(11) 공개번호 10-2011-0082357 (43) 공개일자 2011년07월19일
(51) Int. Cl. <i>H01L 33/22</i> (2010.01)	(21) 출원번호 10-2010-0002308 (22) 출원일자 2010년01월11일 심사청구일자 2010년01월11일	(71) 출원인 고려대학교 산학협력단 서울 성북구 안암동5가 1 (72) 발명자 김지현 서울특별시 강남구 역삼2동 역삼래미안아파트 104-605 방준하 서울특별시 동작구 사당1동 삼성아파트 403호 (뒷면에 계속) (74) 대리인 송경근, 박보경
전체 청구항 수 : 총 9 항		

(54) 반사 방지막을 구비한 반도체 발광소자 및 그 제조방법

(57) 요약

본 발명은 반도체 발광소자의 광추출효율(extraction efficiency) 개선을 위해 반사 방지막(anti-reflection layer)을 구비한 반도체 발광소자 및 그 제조 방법에 관한 것이다. 본 발명에 따른 발광소자 제조방법은 기판 상에 반도체로 구성되어 광을 발생시키는 광 발생부를 형성하고, 광 발생부 상에 고분자층을 형성하고, 고분자층 상에 복수의 비드를 도포하고, 고분자층을 유리 전이온도(glass transition temperature) 이상으로 가열하여 비드의 일부분을 상기 고분자층에 침전시킨 후, 비드를 제거하여 반구형의 홈부가 형성되어 있는 반사 방지막(anti-reflection layer)을 형성한다.

대표도 - 도1



(72) 발명자

김성현

서울특별시 강남구 대치3동 66 쌍용아파트 5-1008

김병재

서울특별시 양천구 목5동 목동5단지아파트 511동
503호

이 발명을 지원한 국가연구개발사업

과제고유번호 2009K000661

부처명 한국과학재단

연구관리전문기관

연구사업명 21C뉴프론티어연구개발사업

연구과제명 유무기 나노발광소재를 이용한 백색광용 고효율 에너지 절약소재 개발

기여율

주관기관 고려대학교산학협력단

연구기간 2009년04월01일~2010년03월31일

특허청구의 범위

청구항 1

기관;

상기 기관 상에 형성되며, 반도체로 구성되어 광을 발생시키는 광 발생부; 및

상기 광 발생부 상에 형성되며, 반구형의 홈부가 형성되어 있는 반사 방지막(anti-reflection layer);을 포함하는 것을 특징으로 하는 반도체 발광소자.

청구항 2

제1항에 있어서,

상기 홈부의 깊이는 상기 반사 방지막의 두께의 절반으로 설정되는 것을 특징으로 하는 반도체 발광소자.

청구항 3

제2항에 있어서,

상기 홈부의 깊이는 상기 광 발생부에서 발생하는 광의 파장의 1/5 내지 3/10으로 설정되는 것을 특징으로 하는 반도체 발광소자.

청구항 4

제1항 내지 제3항 중 어느 한 항에 있어서,

상기 고분자층은 PS(polystyrene) 및 BCB(bis-benzo cyclobutene) 중에서 선택된 1종 이상으로 이루어진 것을 특징으로 하는 반도체 발광소자.

청구항 5

기관 상에 반도체로 구성되어 광을 발생시키는 광 발생부를 형성하는 단계;

상기 광 발생부 상에 고분자층을 형성하는 단계;

상기 고분자층 상에 복수의 비드를 도포하는 단계;

상기 고분자층을 유리 전이온도(glass transition temperature) 이상으로 가열하여, 상기 비드의 일부분을 상기 고분자층에 침전시키는 단계; 및

상기 비드를 제거하여, 반구형의 홈부가 형성되어 있는 반사 방지막(anti-reflection layer)을 형성하는 단계;를 포함하는 것을 특징으로 하는 반도체 발광소자 제조방법.

청구항 6

제5항에 있어서,

상기 고분자층의 두께는 상기 광 발생부에서 발생하는 광의 파장의 2/5 내지 3/5으로 설정되는 것을 특징으로 하는 반도체 발광소자 제조방법.

청구항 7

제6항에 있어서,

상기 비드의 일부분을 상기 고분자층에 침전시키는 단계는,

상기 고분자층의 가열 온도 및 가열 시간 중 적어도 하나를 조절하여, 상기 홈부의 깊이가 상기 고분자층의 두께의 절반 정도가 되도록, 상기 비드를 상기 고분자층에 침전시키는 것을 특징으로 하는 반도체 발광소자 제조방법.

청구항 8

제5항 내지 제7항 중 어느 한 항에 있어서,

상기 고분자층은 PS(polystyrene) 및 BCB(bis-benzo cyclobutene) 중에서 선택된 1종 이상으로 이루어진 것을 특징으로 하는 반도체 발광소자 제조방법.

청구항 9

제5항 내지 제7항 중 어느 한 항에 있어서,

상기 고분자층을 형성하는 단계와 상기 고분자층 상에 복수의 비드를 도포하는 단계 사이에,

상기 고분자층 표면에 자외선을 조사하거나 상기 고분자층 표면을 O_2 플라즈마 처리하여, 상기 고분자층 표면을 친수성으로 개질하는 단계를 더 포함하는 것을 특징으로 하는 반도체 발광소자 제조방법.

명세서

기술분야

[0001] 본 발명은 반도체 발광소자 및 그 제조방법에 관한 것으로서, 보다 상세하게는, 반도체 발광소자의 광추출효율(extraction efficiency) 개선을 위해 반사 방지막(anti-reflection layer)을 구비한 반도체 발광소자 및 그 제조 방법에 관한 것이다.

배경기술

[0002] 반도체 발광소자는 소자 내에 포함되어 있는 물질이 빛을 발광하는 소자로서, 예를 들면, LED(light emitting diode)와 같이 다이오드를 이용하여 반도체를 접합한 형태로 전자/정공 재결합에 따른 에너지를 광으로 변환하여 방출하는 소자가 있다. 이러한 반도체 발광소자는 현재 조명, 표시장치 및 광원으로 널리 이용되며, 적은 전력으로 원하는 파장의 빛을 발광하고, 수은과 같은 환경유해물질 방출을 억제할 수 있어서 에너지 절약 및 환경보호 측면을 고려하여 그 개발이 가속화되고 있는 추세이다.

[0003] LED 시장은 핸드폰 등 휴대형 통신기기나 소형가전제품의 키패드, 액정 디스플레이(LCD)의 백라이트 유닛(back light unit) 등에 사용되는 저출력 LED를 기반으로 성장하였다. 최근에는 인테리어 조명, 외부 조명, 자동차 내외장, 대형 LCD의 백라이트 유닛 등에 사용되는 고효율, 고효율 광원의 필요성이 대두되면서, LED 시장 또한 고효율 제품 중심으로 옮겨 가고 있으며, 특히 질화갈륨(GaN)계 LED가 중점적으로 연구되고 있다.

[0004] GaN계 LED의 경우 내부양자효율이 비교적 우수하여 광발생 측면에서 높은 효율을 갖는다. 그러나 주변 물질에 비해 높은 굴절률(2.3 내지 2.8)로 인해 광추출효율이 낮다. 따라서 일반적인 구조의 GaN계 LED는 발광층에서 발생된 빛의 상당 부분이 소자 외부로 추출되지 못하고 내부에서 소멸된다. 더구나, 소자를 빠져나가지 못한 빛은 소자 내부를 이동하다가 열로 바뀌어, 결과적으로 발광효율은 낮으면서 소자의 열 발생량을 늘려 소자 수명을 단축시키게 된다.

[0005] 이러한 단점을 극복하기 위해 기판 또는 광전자의 진행 경로에 위치하는 표면에 텍스처링(surface texturing)을 수행하는 방법이 많이 이용되고 있다. 그러나 표면 텍스처링은 LED의 광추출효과를 증가시킬 때에는 효과적이지 않지만, 후속 공정으로 패키징(packaging) 공정이 완료된 후에는 그 효과가 크게 감소하는 단점이 있다. 또한, 표면 텍스처링은 일반적으로 건식 식각 또는 습식 식각을 이용하므로, 공정이 복잡하고 많은 시간과 비용이 소요되는 단점이 있다.

[0006] 따라서 보다 간단하고 저비용으로 반도체 발광소자의 광추출효율을 향상시킬 수 있는 방안이 요구되고 있다.

발명의 내용

해결하려는 과제

[0007] 본 발명이 해결하고자 하는 기술적 과제는 광추출효율 제한의 원인이 되는 내부 전반사 현상을 감소시킬 수 있는 반사 방지막을 구비한 반도체 발광소자 및 그 제조방법을 제공하는 데에 있다.

과제의 해결 수단

- [0008] 상기의 기술적 과제를 해결하기 위한, 본 발명에 따른 반도체 발광소자는 기관; 상기 기관 상에 형성되며, 반도체로 구성되어 광을 발생시키는 광 발생부; 및 상기 광 발생부 상에 형성되며, 반구형의 홈부가 형성되어 있는 반사 방지막(anti-reflection layer);을 구비한다.
- [0009] 본 발명에 따른 반도체 발광소자에 있어서, 상기 홈부의 깊이는 상기 반사 방지막의 두께의 절반으로 설정될 수 있다. 그리고 상기 홈부의 깊이는 상기 광 발생부에서 발생하는 광의 파장의 1/5 내지 3/10으로 설정될 수 있다.
- [0010] 상기 고분자층은 PS(polystyrene) 및 BCB(bis-benzo cyclobutene) 중에서 선택된 1종 이상으로 이루어질 수 있다.
- [0011] 상기의 기술적 과제를 해결하기 위한, 본 발명에 따른 발광소자 제조방법은 기관 상에 반도체로 구성되어 광을 발생시키는 광 발생부를 형성하는 단계; 상기 광 발생부 상에 고분자층을 형성하는 단계; 상기 고분자층 상에 복수의 비드를 도포하는 단계; 상기 고분자층을 유리 전이온도(glass transition temperature) 이상으로 가열하여, 상기 비드의 일부분을 상기 고분자층에 침전시키는 단계; 및 상기 비드를 제거하여, 반구형의 홈부가 형성되어 있는 반사 방지막(anti-reflection layer)을 형성하는 단계;를 갖는다.
- [0012] 본 발명에 따른 반도체 발광소자 제조방법에 있어서, 상기 고분자층의 두께는 상기 광 발생부에서 발생하는 광의 파장의 2/5 내지 3/5으로 설정될 수 있다.
- [0013] 상기 비드의 일부분을 상기 고분자층에 침전시키는 단계는, 상기 고분자층의 가열 온도 및 가열 시간 중 적어도 하나를 조절하여, 상기 홈부의 깊이가 상기 고분자층의 두께의 절반 정도가 되도록, 상기 비드를 상기 고분자층에 침전시킬 수 있다.
- [0014] 상기 고분자층을 형성하는 단계와 상기 고분자층 상에 복수의 비드를 도포하는 단계 사이에, 상기 고분자층 표면에 자외선을 조사하거나 상기 고분자층 표면을 O_2 플라스마 처리하여, 상기 고분자층 표면을 친수성으로 개질하는 단계를 더 포함할 수 있다.

발명의 효과

- [0015] 본 발명에 따르면, 반사 방지막의 굴절률이 상층으로 점점 작아지게(graded-refractive-index, GRIN) 되어, 내부 전반사(total internal reflection, TIR) 현상을 감소시킨다. 그리고 이러한 GRIN 반사 방지막을 스핀 코팅, 저온 가열, 습식 식각 등의 간단한 공정만으로 형성할 수 있으므로, GRIN 반사 방지막의 제조 시간과 비용을 크게 절감할 수 있고, 대면적화에 유리하다.

도면의 간단한 설명

- [0016] 도 1은 본 발명에 따른 반도체 발광소자 제조 방법에 대한 바람직한 일 실시예의 수행과정을 나타내는 도면이다.
- 도 2는 광 발생부 상에 형성된 반사 방지막(anti-reflection layer)의 평면(plan-view) 주사전자현미경(scanning electron microscope, SEM) 사진이다.
- 도 3은 광 발생부 상에 형성된 반사 방지막의 단면(cross-section) 주사전자현미경 사진이다.
- 도 4는 본 발명에 따른 발광소자의 효과를 살펴보기 위한 도면으로, 반사 방지막이 없는 경우, 평평한 반사 방지막이 광 발생부에 형성되어 있는 경우 및 본 발명에 따른 반사 방지막이 형성되어 있는 경우의 PL(photo luminescence) 데이터이다.

발명을 실시하기 위한 구체적인 내용

- [0017] 이하에서 첨부된 도면들을 참조하여 본 발명에 따른 반사 방지막을 구비한 반도체 발광소자 및 그 제조방법의 바람직한 실시예에 대해 상세하게 설명한다. 그러나 본 발명은 이하에서 개시되는 실시예에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예는 본 발명의 개시가 완전하도록 하며, 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이다.
- [0018] 도 1은 본 발명에 따른 반도체 발광소자 제조 방법에 대한 바람직한 일 실시예의 수행과정을 나타내는

도면이다.

- [0019] 도 1을 참조하면, 본 발명에 따른 반도체 발광소자 방법은 우선, 도 1(a)에 도시된 바와 같이, 기판(110) 상에 반도체로 구성된 광 발생부(120)를 형성한다. 기판(110)으로는 사파이어(Al_2O_3), 비소화갈륨(GaAs), 스피넬($MgAl_2O_4$), 인화인듐(InP), 실리콘 카바이드(SiC), 산화아연(ZnO), 실리콘(Si), 리튬 알루미늄 산화물($LiAlO_2$) 및 마그네슘 산화물(MgO) 중 어느 하나가 이용될 수 있으며, 광 발생부(120)가 GaN계 화합물 반도체로 이루어지는 경우, 기판(110)과 광 발생부(120)의 사이에는 GaN계 버퍼층(미도시)이 형성되어 있을 수 있다. 사파이어 기판은 고온 안정성이 높으나, 기판 크기가 작아 대면적 제조에 어려움이 있다. 실리콘 카바이드 기판은 결정 구조가 GaN과 동일하고 고온 안정성이 높으며 격자 상수 및 열팽창 계수도 GaN과 유사하나, 가격이 비싸다는 단점이 있다. 실리콘 기판은 GaN과의 격자 상수 차이가 17% 정도이고 열팽창 계수도 35% 정도로 차이가 있다. 이러한 점들을 고려하여 소자의 특성에 적합하도록 앞서 예시한 바와 같이 다양한 기판을 사용할 수 있다.
- [0020] 광 발생부(120)는 제1 도전형(예컨대 n형) 반도체층, 활성층 및 상기 제1 도전형과는 반대되는 제2 도전형(p형) 반도체층이 순차적으로 적층된 적층 구조물과 같은 반도체로 구성될 수 있다. 각각의 반도체층은, 예를 들면, GaN계 반도체, ZnO계 반도체, GaAs계 반도체, GaP계 반도체, 및 GaAsP계 반도체와 같은 반도체로 구성되어 각각 n형 반도체층 및 p형 반도체층으로 구현될 수 있다. 반도체층의 형성은 예를 들면, 분자선 에피택시(Molecular Beam Epitaxy : MBE)방법을 이용하여 수행될 수 있다. 이외에도, 각각의 반도체층은 III-V족 화합물 반도체, II-VI족 화합물 반도체 및 Si로 구성된 군으로부터 적절히 선택되어 구현될 수 있다. 활성층은 발광을 활성화시키는 층으로서, 제1 도전형 반도체층 및 제2 도전형 반도체층의 에너지 밴드 갭보다 적은 에너지 밴드 갭을 갖는 물질을 이용하여 형성한다. 예를 들어 제1 및 제2 도전형 반도체층이 GaN계 화합물 반도체인 경우, GaN계 화합물 반도체의 에너지 밴드 갭보다 적은 에너지 밴드 갭을 갖는 InGa계 화합물 반도체를 이용하여 활성층을 형성할 수 있다. 이때, 활성층은 우물층의 두께, 조성, 우물의 개수를 조정하여 파장이나 양자효율을 조절할 수 있다.
- [0021] 다음으로, 도 1(b)에 도시된 바와 같이, 광 발생부(120) 상에 고분자층(130)을 형성한다. 고분자층(130)은 고분자 물질로 이루어지며, 바람직하게는 PS(polystyrene), BCB(bis-benzo cyclobutene) 및 이들의 조합으로 이루어질 수 있다. 고분자층(130)을 광 발생부(120) 상에 형성하기 위해서 스핀 코팅이 이용될 수 있다.
- [0022] 다음으로, 도 1(c)에 도시된 바와 같이, 고분자층(130) 상에 복수의 비드(140)를 도포한다. 여기서 비드(140)는 통상 구형 입자를 가리키며, 단일층으로 도포할 수 있다. 비드(140)는 산화물 비드, 폴리머 비드 및 이들의 조합으로 이루어질 수 있다. 산화물 비드는 SiO_2 , Al_2O_3 , TiO_2 , ZrO_2 , $Y_2O_3-ZrO_2$, CuO, Cu_2O , Ta_2O_5 , PZT($Pb(Zr,Ti)O_3$), Nb_2O_5 , Fe_3O_4 , Fe_2O_3 및 GeO_2 중에서 선택된 1종 이상으로 이루어진 것이 이용될 수 있다. 이때 비드(140)는 반도체 발광소자에서 발생하는 빛의 파장을 고려하여 광추출효율을 높이기 위해 직경이 0.01 내지 10 μm 인 것이 이용될 수 있다. 특히 비드(140)로서 SiO_2 가 이용될 수 있는데, SiO_2 비드의 제조 방법은 다음과 같다.
- [0023] 먼저 테트라에틸 오쏘실리케이트(tetraethyl orthosilicate; TEOS)를 무수 에탄올에 녹여 제1 용액을 만든다. 그리고 암모니아 에탄올 용액과 탈이온수(deionized water : DI water)와 에탄올을 섞어 제2 용액을 제조한다. 암모니아는 촉매제로 작용한다. 제1 용액과 제2 용액을 섞은 후, 소정 온도에서 소정 시간 동안 교반한다. 이렇게 하여 얻어진 용액을 원심분리를 통하여 SiO_2 비드를 분리한 후에 에탄올로 씻어주고, 에탄올 용액에 재분산시켜 SiO_2 비드를 제조한다.
- [0024] 비드(140)는 제조 조건, 즉 성장 시간, 온도, 반응물질의 양에 따라 0.01 내지 10 μm 크기로 다양하게 제조할 수 있다. 이렇게 얻어진 비드(140)를 딥코팅(dip coating) 또는 스핀 코팅과 같은 방법을 이용하여 고분자층(130) 상에 도포한다.
- [0025] 여기에 이용되는 비드(140)는 일반적으로 친수성이다. 따라서 비드(140)가 고분자층(130)에 도포가 잘 되도록 하기 위해서는 고분자층(130)의 표면은 친수성일 필요가 있다. 따라서 고분자층(130)이 소수성인 경우에는 비드(140)를 도포하기 전에 고분자층(130)에 자외선을 조사하거나, 고분자층(130) 표면을 O_2 플라즈마 처리하여 고분자층(130) 표면을 친수성으로 개질시키는 단계를 더 수행함이 바람직하다. 그러나 고분자층(130)이 친수성인 경우에는 이러한 단계를 생략할 수 있다.
- [0026] 다음으로, 고분자층(130)을 유리 전이 온도(glass transition temperature) 이상으로 가열하여, 도 1(d)에 도

시된 바와 같이, 비드(140)의 일부분을 고분자층(130)에 침전시킨다. 비드(140)의 일부분이 고분자층(130)에 침전됨으로써, 고분자층(130)에는 반구형의 복수의 홈부(135)가 형성된다. 비드(140)가 고분자층(130)에 침전되는 정도는 고분자층(130)의 가열 온도 및 가열 시간 등을 조절하여 변경할 수 있으며, 바람직하게는 비드(140)가 침전된 결과, 홈부(135)의 깊이가 고분자층(130)의 두께의 절반 정도가 되도록 고분자층(130)의 가열 온도 및 시간을 조절한다. 고분자층(130)으로 BCB가 이용된 경우에는 130 ~ 160℃ 정도의 저온 열처리를 통해 비드(140)를 고분자층(130)에 침전시킬 수 있다.

[0027] 다음으로, 도 1(e)에 도시된 바와 같이, 비드(140)를 제거하여 홈부(135)를 드러나게 한다. 비드(140)가 산화물인 경우에는 적절한 에칭 용액을 통해 손쉽게 제거할 수 있는데, 예컨대 SiO_2 비드인 경우에는 HF 희석액 등을 통해 습식 식각 방법을 통해 제거할 수 있다. 비드(140)가 폴리머인 경우에도 적절한 에칭 용액을 통해 제거하거나, 열처리 혹은 애싱(ashing)을 통해 제거할 수 있다. 이렇게 비드(140)를 제거하면 반구형의 홈부(135)가 드러나게 된다.

[0028] 상기의 방법으로 제조된 반구형의 홈부(135)가 형성되어 있는 고분자층(130)은 반사 방지막(anti-reflection layer)의 역할을 한다. 이 반사 방지막(130)은 하부의 홈부(135)가 형성되어 있지 않은 부분(131)과 상부의 홈부(135)가 형성되어 있는 부분(132)으로 구분된다. 하부의 홈부(135)가 형성되어 있지 않은 부분(131)은 상대적으로 고분자가 밀도가 높은 부분이므로, 굴절률이 크다. 반면에 상부의 홈부(135)가 형성되어 있는 부분(132)은 고분자의 밀도가 낮은 부분이므로, 굴절률이 작다. 그리고 홈부(135)가 형성되어 있는 부분(132)은 상부로 갈수록 고분자의 밀도가 더욱 낮아지므로(점점 더 포러스(porous)하므로) 굴절률이 점점 더 작아지게 된다. 따라서 상기의 방법으로 제조된 반사 방지막(130)은 굴절률이 연속적으로 변하는 GRIN(graded-refractive-index) 반사 방지막에 해당한다.

[0029] 실제 발광소자에서 광추출효율이 제한되는 가장 큰 원인은 내부 전반사(total internal reflection, TIR) 현상이다. TIR 현상은 광 발생부(120)와 외부의 큰 굴절률 차이로 인해 생기는 현상으로, TIR 현상 때문에 내부의 광자(photon)들이 임계각(critical angle)보다 작은 경우에만 외부로 추출될 수 있어, 광추출효율이 제한된다. 예컨대, 광 발생부(120)가 GaN계 화합물로 이루어진 경우, 굴절률이 대략 2.5 정도이고, 외부(air)의 굴절률은 1이므로, 임계각이 23.6° 정도가 되므로, 23.6° 보다 큰 각으로 입사되는 광자는 외부로 추출되지 못한다. 그러나 광 발생부(120) 상에 광 발생부(120)의 굴절률과 외부의 굴절률의 사이 값을 갖는 반사 방지막을 형성하게 되면 임계각이 커지게 되므로, 많은 광자가 외부로 추출될 수 있다. 특히, 본 발명과 같이 광 발생부(120) 상에 GRIN 반사 방지막(130)을 형성하게 되면, 더 많은 광자가 외부로 추출된다. 또한, 본 발명의 반사 방지막(130)은 상부의 홈부(135)가 형성되어 있는 부분(132)에서 광자들이 멀티 스캐터링(multi-scattering)을 일으키기 때문에, 광추출효율이 더욱 향상된다.

[0030] 특히, 홈부(135)의 깊이가 반사 방지막(130)의 두께의 절반 정도일 때, 광추출효율이 우수하게 된다. 즉, 하부의 홈부(135)가 형성되어 있지 않은 부분(131)과 상부의 홈부(135)가 형성되어 있는 부분(132)의 두께가 거의 동일한 경우, 광추출 효율이 우수하게 된다. 그리고 홈부(135)의 깊이가 광 발생부(120)에서 발생하는 광의 파장의 1/5 내지 3/10로 설정되는 경우, 바람직하게는 1/4로 설정되는 경우, 광추출효율이 더욱 우수하게 된다. 즉, 하부의 홈부(135)가 형성되어 있지 않은 부분(131)의 두께와 상부의 홈부(135)가 형성되어 있는 부분(132)의 두께가 모두 광 발생부(120)에서 발생하는 광의 파장의 1/5 내지 3/10로 설정되는 경우, 바람직하게는 1/4로 설정되는 경우, 광추출효율이 극대화된다.

[0031] 이를 위해, 도 1(b)에서 고분자층(130)을 형성할 때, 고분자층(130)의 두께를 광 발생부(120)에서 발생하는 광의 파장의 2/5 내지 3/5으로, 바람직하게는 1/2로 설정한다. 그리고 도 1(d)에서 고분자층(130) 상에 도포되어 있는 비드(140)의 고분자층(130)에 침전시킬 때, 홈부(135)의 깊이가 고분자층(130)의 두께의 절반 정도가 되도록 비드(140)를 침전시킨 후, 도 1(e)에 도시된 바와 같이 비드(140)를 제거한다. 이때 비드(140)의 직경은 고분자층(130)의 두께와 동일하거나, 고분자층(130)의 두께보다 큰 것이 바람직하다. 비드(140)의 직경이 고분자층(130)의 두께와 동일한 것을 이용하는 경우에는 도 1(d)에서 비드(140)를 고분자층(130)에 침전시킬 때, 비드(140)의 절반 정도를 침전시킬 수 있다. 비드(140)의 직경이 고분자층(130)의 두께보다 큰 것을 이용하는 경우에는 도 1(d)에서 비드(140)를 고분자층(130)에 침전시킬 때, 비드(140)의 절반 이하를 침전시키되, 홈부(135)의 깊이가 고분자층(130)의 두께의 절반 정도가 되도록 비드(140)를 침전시킨다.

[0032] 이와 같은 방법으로 홈부(135)가 형성되어 있는 반사 방지막(130)을 형성하게 되면, 하부의 홈부(135)가 형성되어 있지 않은 부분(131)과 상부의 홈부(135)가 형성되어 있는 부분(132)의 두께가 거의 동일하게 되고, 홈부(135)의 깊이는 광 발생부(120)에서 발생하는 광의 파장의 1/5 내지 3/10로, 바람직하게는 1/4로 설정된다. 이

와 같은 방법으로 제조된 반사 방지막(130)은 광 발생부(120)에서 발생된 광을 외부로 추출하기에 가장 적합한 반사 방지막에 해당한다.

[0033] 예컨대, 반사 방지막(130)을 이루는 고분자가 BCB인 경우, 하부의 홈부(135)가 형성되어 있지 않은 부분(131)의 굴절률은 1.55 정도이고, 비드(140)의 절반 정도를 침전시킨 후 제거하여 형성된 상부의 홈부(135)가 형성되어 있는 부분(132)의 굴절률은 1.20 정도가 된다.

[0034] 이상 설명한 바와 같이 본 발명에 따른 반도체 발광소자 제조 방법을 이용하면 식각 공정이 필요치 않고 스핀 코팅과 저온 열처리 및 금속 증착과 같은 간단한 공정만을 이용하여 광 발생부 상에 GRIN 반사 방지막을 형성할 수 있게 된다. 이러한 GRIN 반사 방지막(130)은 내부 전반사 현상이 발생하는 것을 감소시키기 때문에, 광추출 효율을 향상시킬 수 있다. 그리고 스핀 코팅과 같은 방법으로 고분자층 및 복수의 비드를 형성하므로 짧은 시간 동안 저비용으로 대면적에 GRIN 반사 방지막을 형성할 수 있다. 따라서 우수한 광추출효율을 갖는 반도체 발광 소자를 간단한 공정으로 제조할 수 있어 양산성이 높으며 재현성 또한 높다.

[0035] 도 2 및 도 3은 도 1에 도시된 방법에 따라 제조된 반도체 발광소자의 반사 방지막(130)을 나타내는 주사전자현미경(scanning electron microscope, SEM) 사진으로, 도 2는 광 발생부(120) 상에 형성된 반사 방지막(130)의 평면(plan-view) SEM 사진이고, 도 3은 광 발생부(120) 상에 형성된 반사 방지막(130)의 단면(cross-section) SEM 사진이다. 여기서는 사파이어 기판 상에 GaN/InGaN/GaN으로 구성된 광발생부를 형성하고, 사파이어 기판 하면에 BCB 고분자층을 형성한 후 SiO₂ 비드를 침전시키고 SiO₂ 비드를 제거하였다. 도 2 및 도 3에 도시된 바와 같이, 도 1에 도시된 방법에 따라 반사 방지막(130)을 제조하면, 홈부(135)가 형성되어 있는 균일한 반사 방지막(130)을 얻게 됨을 확인할 수 있다.

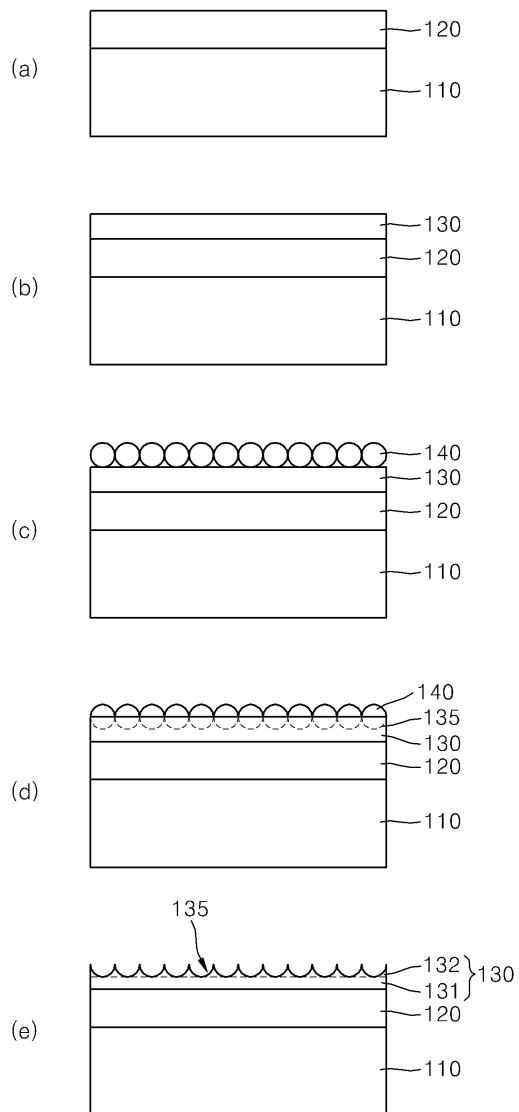
[0036] 도 4는 본 발명에 따른 발광소자의 효과를 살펴보기 위한 도면으로, 반사 방지막이 없는 경우, 평평한 반사 방지막이 광 발생부에 형성되어 있는 경우 및 본 발명에 따른 반사 방지막이 형성되어 있는 경우의 PL(photo luminescence) 데이터이다. 도 4에 있어서, 참조번호 410으로 나타낸 그래프는 반사 방지막을 구비하지 않은 경우의 PL 데이터이고, 참조번호 420으로 나타낸 그래프는 평평한 반사 방지막을 구비한 경우의 PL 데이터이며, 참조번호 430으로 나타낸 그래프는 본 발명에 따른 GRIN 반사 방지막이 형성되어 있는 경우의 PL 데이터이다. 이때 반사 방지막은 BCB로 형성하였다.

[0037] 도 4에 나타낸 바와 같이, 평평한 반사 방지막을 구비한 경우(420)가 반사 방지막을 구비하지 않은 경우(410)에 비해 PL 세기가 크므로 광추출효율이 더 우수하다는 것을 알 수 있다. 그리고 본 발명에 따른 GRIN 반사 방지막이 형성되어 있는 경우(430)은 단순히 평평한 반사 방지막을 구비한 경우(420)에 비해서도 훨씬 큰 PL 값을 나타내는 것으로 보아, 본 발명에 따른 GRIN 반사 방지막을 형성하게 되면, 광추출효율이 극대화됨을 알 수 있다.

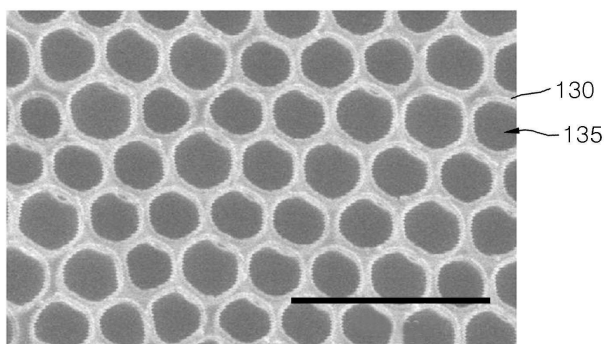
[0038] 이상에서 본 발명의 바람직한 실시예에 대해 도시하고 설명하였으나, 본 발명은 상술한 특징의 바람직한 실시예에 한정되지 아니하며, 청구범위에서 청구하는 본 발명의 요지를 벗어남이 없이 당해 발명이 속하는 기술분야에서 통상의 지식을 가진 자라면 누구든지 다양한 변형 실시가 가능한 것은 물론이고, 그와 같은 변경은 청구범위 기재의 범위 내에 있게 된다.

도면

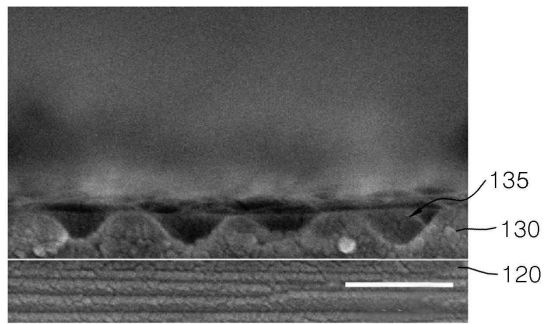
도면1



도면2



도면3



도면4

