

(19) 日本国特許庁(JP)

## (12) 特許公報(B2)

(11) 特許番号

特許第4688043号  
(P4688043)

(45) 発行日 平成23年5月25日(2011.5.25)

(24) 登録日 平成23年2月25日(2011.2.25)

(51) Int.Cl.

H04B 1/40 (2006.01)  
H01P 5/18 (2006.01)

F 1

H04B 1/40  
H01P 5/18

J

請求項の数 5 (全 17 頁)

(21) 出願番号 特願2008-224194 (P2008-224194)  
 (22) 出願日 平成20年9月2日 (2008.9.2)  
 (62) 分割の表示 特願2006-27983 (P2006-27983)  
 の分割  
 原出願日 平成15年8月8日 (2003.8.8)  
 (65) 公開番号 特開2009-38807 (P2009-38807A)  
 (43) 公開日 平成21年2月19日 (2009.2.19)  
 審査請求日 平成20年9月2日 (2008.9.2)

(73) 特許権者 000005083  
 日立金属株式会社  
 東京都港区芝浦一丁目2番1号  
 (72) 発明者 深町 啓介  
 埼玉県熊谷市三ヶ尻5200番地 日立金属株式会社先端エレクトロニクス研究所内  
 (72) 発明者 山下 貴弘  
 埼玉県熊谷市三ヶ尻5200番地 日立金属株式会社先端エレクトロニクス研究所内  
 審査官 甲斐 哲雄

最終頁に続く

(54) 【発明の名称】高周波モジュール及びこれを用いた通信機

## (57) 【特許請求の範囲】

## 【請求項 1】

複数の誘電体層を積層してなる積層基板に、複数の回路機能ブロックを構成した高周波モジュールにおいて、

前記積層基板の裏面に形成されたグランド電極及びその外周部に形成される端子と  
 前記裏面に形成されたグランド電極に通じるスルーホール電極を縦列して設けられたシールド電極とを備え、

前記シールド電極は隣接する回路機能ブロック間に配置され、  
 積層方向から見て、前記隣接する回路機能ブロックに渡って重なるように、互いに異なる誘電体層に形成されたグランド電極が前記積層基板内に複数設けられ、

前記シールド電極は、前記積層基板内に設けられた前記複数のグランド電極に接続されており、

前記複数のグランド電極が形成された誘電体層以外の誘電体層において、前記シールド電極に接続された帯状のシールド電極が形成され、積層方向から見て前記帯状のシールド電極は少なくともどちらか一端が前記裏面に形成されたグランド電極よりも前記誘電体層の外周側に配置されており、

かつ、前記帯状のシールド電極が形成された層と、前記帯状のシールド電極が形成されない層が隣接して積層されていることを特徴とする高周波モジュール。

## 【請求項 2】

前記帯状のシールド電極は、長手方向に複数に分割されていることを特徴とする請求項

1に記載の高周波モジュール。**【請求項3】**

前記高周波モジュールは、積層基板内に電極パターンにより構成した回路素子と前記積層基板に搭載した回路素子とを用いて、アンテナスイッチ回路、ローパスフィルタ回路、カプラ回路及び高周波増幅器回路を一体化しており、

前記カプラ回路は、前記高周波増幅器回路の出力をモニタする機能を有し、前記スイッチ回路と前記高周波増幅器回路との間に配置されており、前記カプラ回路は主線路と副線路を有し、前記主線路と副線路は前記積層基板内に電極パターンにより構成され、前記主線路用の電極パターンと前記副線路用の電極パターンとは前記積層体内の異なる誘電体層に設けられ、且つ前記主線路用の電極パターンと前記副線路用の電極パターンとは積層方向の上下方向に分かれて配置されていることを特徴とする請求項1又は請求項2のいずれかに記載の高周波モジュール。

10

**【請求項4】**

前記ローパスフィルタ回路の伝送線路を構成する電極パターンと前記副線路を構成する電極パターンは、前記主線路を構成する電極パターンを設けた誘電体層に対して、積層方向の同じ一方側に配置されていることを特徴とする請求項3に記載の高周波モジュール。

**【請求項5】**

請求項1～4の何れかに記載の高周波モジュールを搭載したことを特徴とする通信機。

**【発明の詳細な説明】**

20

**【技術分野】****【0001】**

本発明は2つ以上の異なる周波数の信号を1つのアンテナを共用して送受信する無線通信システムに関し、分波回路、スイッチ回路、ローパスフィルタ回路、カプラ回路、高周波増幅器回路を一つの積層基板に構成したマルチバンド用高周波モジュール及びこれを用いた通信機に関するものである。

**【背景技術】****【0002】**

携帯無線システムには、例えば主に欧州で盛んなEGSM(Extended Global System for Mobile Communications)方式およびDCS(Digital Cellular System)方式、米国で盛んなPCS(Personal Communication Service)方式、日本で採用されているPDC(Personal Digital Cellular)方式などの時分割マルチプルアクセス(TDMA)を用いた様々なシステムがある。昨今の携帯電話の急激な普及に伴い、特に先進国の主要な大都市部においては各システムに割り当てられた周波数帯域ではシステム利用者を賄いきれず、接続が困難であったり、通話途中で接続が切断するなどの問題が生じている。そこで、利用者が複数のシステムを利用できるようにして、実質的に利用可能な周波数の増加を図り、さらにサービス区域の拡充や各システムの通信インフラを有効活用することが提唱されている。

30

従来、複数のシステムに対応した小型軽量の高周波回路部品として、例えばEGSMとDCSの2つのシステムに対応した携帯通信機に用いられるデュアルバンド対応の高周波スイッチモジュールが特許文献1に開示されている。また、EGSM、DCS、PCSの3つのシステムに対応した携帯通信機に用いられるトリプルバンド対応の高周波スイッチモジュールが特許文献2で提案されている。

40

**【0003】**

図6にトリプルバンド高周波スイッチモジュールのブロック構成の一例を示す。共用のアンテナANT端子に接続された分波回路Dip(以下、分波器あるいはダイプレクサと言うことがあるが同等のものである。)によりEGSMの周波数帯の信号とDCS/PCSの周波数帯の信号を分波し(逆方向では合成するが、本明細書では分波で説明する。)、第1の高周波スイッチSW1はEGSM送信端子TxとEGSM受信端子Rxとを切り替え、第2の高周波スイッチSW2はDCS/PCS送信端子TxとDCS受信端子Rx及びPCS受信端子Rxとを切り替える。ローパスフィルタLPF1、LPF2は送信経路に挿入されパワーアンプで発生する高調波歪発生量を低減する。

50

カプラ回路Coupler1、Coupler2はパワーアンプの出力を検出しモニタして安定動作を可能にしている。バンドパスフィルタSAW1、SAW2、SAW3はアンテナANTからの受信信号のうち不要周波数成分を除去し、必要成分だけをローノイズアンプに送る。従って、EGSM送信端子TxとDCS / PCS送信端子Txの前段にはパワーアンプHPA1、HPA2が設けられ、EGSM受信端子RxとDCS受信端子Rx及びPCS受信端子Rxの後段にはローノイズアンプLNA1、LNA2、LNA3が設けられている。

#### 【 0 0 0 4 】

携帯無線システムでは、他との混信を避けるため、基地局から携帯端末（携帯電話機）に発信パワーを交信に必要な最小限の出力となるようにコントロール信号（パワーコントロール信号）が送られている。このコントロール信号に基づいて動作するA P C (Automatic Power Control)回路によって、送信側出力段の高周波パワーアンプは、その出力が制御され、通話に必要な出力となるようにゲート電圧が制御される。このため、パワーアンプ部のパワーを検出する回路を必要としている。通常、高周波電力増幅器の出力を検出するためにはカプラ回路が使用されるが、これには単体のカプラ回路を外付け部品として組み込む方法や、高周波パワーアンプを形成する誘電体基板に / 4 線路を用いて直接電極パターンで形成する構造が採用されている。

#### 【 0 0 0 5 】

携帯通信機の小型軽量化の要求は依然として強く、部品の共有化や機能を集約したモジュール化が進められている。例えば、図6の点線で囲まれた回路部品は、LTCC ( Low Temperature Co-fired Ceramics ) 等の誘電体シートを多層に積み重ねた積層体内に伝送線路やコンデンサを電極パターンにより形成し、ダイオード等を積層体上に搭載したマルチバンド用アンテナスイッチモジュールASMとして実現されている（上記特許公報参照）。また、一点鎖線で囲まれた範囲のモジュール化についてもディスクリートのSAWフィルタを積層体上に搭載した形で実現されている。

#### 【 0 0 0 6 】

一方、携帯通信機の送信側では比較的大電力の信号を出力するために、数W程度のパワーアンプ（高周波増幅器、ハイパワーアンプ等）が用いられる。携帯電話機等は小型で低消費電力にする必要があるため、D C 電力の大部分を消費するパワーアンプには、D C - R F 電力変換効率（電力付加効率とも言う。）が高く小型であることが求められる。特に携帯電話機等においては、機器が小型であることと、電池の1回充電当たりの通話時間の長さが製品の重要なセールス・ポイントであるために、パワーアンプの小型化と高効率化が必須である。

#### 【 0 0 0 7 】

これら高周波増幅器とアンテナスイッチモジュール及びカプラを一つの積層基板に構成した高周波モジュールの例が特許文献3に開示されている。この例は、カプラにローパスフィルタ機能を持たせると共に電力増幅器と、スイッチ回路、カプラとの間にそれぞれ干渉防止接地用パターンを設けたものであった。しかしながら、このものではカプラとスイッチ回路との間で新たな共振モードが生じてしまい所定の減衰特性が得られないと言う問題がある。また、カプラ回路の出力変動や送信信号のアイソレーションにまで言及したものではなく、カプラ回路を構成する主線路及び副線路の電極パターンの配置にまで配慮はされていない。

#### 【 0 0 0 8 】

また、高周波増幅器の出力電力をモニタするカプラを一体化したもので、主線路と副線路の線路幅を互いに異なるようにした高周波モジュールが特許文献4に開示されている。しかしながら、この例のカプラ回路は、主線路と副線路の一部が並んで、かつ所定長さ重ねて配置した、いわゆる重ね型カプラ回路であった。重ね型カプラ回路の電極パターンは誘電体層上の配置に制約があり、またスペースを大きくとるので小型化がし難いという問題がある。

#### 【 0 0 0 9 】

【特許文献2】特開2000-165288号公報

【特許文献3】特開2003-8470号公報

【特許文献4】特開2002-43813号公報

【発明の開示】

【発明が解決しようとする課題】

【0010】

従来より、高周波モジュールの一層の小型化と、挿入損失低減及び高調波減衰特性の向上を図ることが恒久的な課題である。マルチバンド用アンテナスイッチ回路と高周波増幅器回路及びカプラ回路を一つの積層基板にモジュール化した例は見られるが、特許文献3及び特許文献4は共にカプラ回路とスイッチ回路間、特に送信経路に設けたローパスフィルタとのアイソレーションについての改善は示されていない。ローパスフィルタの減衰特性を向上させるためにはカプラ回路の出力変動や送信信号の相互干渉を避けることが必要である。

10

【0011】

本発明はこのような問題に鑑み、アンテナスイッチ回路、ローパスフィルタ回路、カプラ回路及び高周波増幅器回路を積層基板内に一体モジュール化した高周波モジュールであって、主にカプラ回路の電極パターンの配置構成を見直すことにより、小型の高周波モジュールを提供するものである。またこの高周波モジュールを用いた携帯電話機などの通信機を提供するものである。

20

【課題を解決するための手段】

【0012】

本発明の高周波モジュールは、複数の誘電体層を積層してなる積層基板に、複数の回路機能ブロックを構成した高周波モジュールにおいて、前記積層基板の裏面に形成されたグランド電極及びその外周部に形成される端子と、前記裏面に形成されたグランド電極に通じるスルーホール電極を縦列して設けられたシールド電極とを備え、前記シールド電極は隣接する回路機能ブロック間に配置され、積層方向から見て、前記隣接する回路機能ブロックに渡って重なるように、互いに異なる誘電体層に形成されたグランド電極が前記積層基板内に複数設けられ、前記シールド電極は、前記積層基板内に設けられた前記複数のグランド電極に接続されており、前記複数のグランド電極が形成された誘電体層以外の誘電体層において、前記シールド電極に接続された帯状のシールド電極が形成され、積層方向から見て前記帯状のシールド電極は少なくともどちらか一端が前記裏面に形成されたグランド電極よりも前記誘電体層の外周側に配置されており、かつ、前記帯状のシールド電極が形成された層と、前記帯状のシールド電極が形成されない層が隣接して積層されていることを特徴とする。

30

また、前記帯状のシールド電極は、長手方向に複数に分割されていることが好ましい。

また、前記高周波モジュールは、積層基板内に電極パターンにより構成した回路素子と前記積層基板に搭載した回路素子とを用いて、アンテナスイッチ回路、ローパスフィルタ回路、カプラ回路及び高周波増幅器回路を一体化しており、前記カプラ回路は、前記高周波増幅器回路との間に配置されており、前記カプラ回路は主線路と副線路を有し、前記主線路と副線路は前記積層基板内に電極パターンにより構成され、前記主線路用の電極パターンと前記副線路用の電極パターンとは前記積層体内の異なる誘電体層に設けられ、且つ前記主線路用の電極パターンと前記副線路用の電極パターンとは積層方向の上下方向に分かれて配置されていることが好ましい。

40

さらに、前記ローパスフィルタ回路の伝送線路を構成する電極パターンと前記副線路を構成する電極パターンは、前記主線路を構成する電極パターンを設けた誘電体層に対して、積層方向の同じ一方側に配置されていることが好ましい。

また、本発明の通信機は、前記いずれかの高周波モジュールを搭載したことを特徴とする。

【0013】

50

本発明のカプラ回路の主線路、副線路を構成する電極パターンの配置について見てみると、副線路を形成した誘電体層と主線路を形成した誘電体層が上下方向に分かれて且つまとめて構成されるので主線路と副線路のそれぞれの線路長をそれぞれ独立して変化させて最適化でき、カップリング量の設定がし易い。また、主線路長だけを長くして位相制御を行うなどの応用も出来る。

#### 【0014】

本発明の高周波モジュールは、前記カプラの副線路を2つ以上の異なる誘電体層にわたってコイル状に形成し、当該副線路を構成する複数の誘電体層の下層に前記カプラの主線路を2つ以上の異なる誘電体層にわたって形成することが望ましい。また、主線路もコイル状に形成することが望ましい。このように、いわばコイル型方向性結合器とすることにより、スペースを有効利用して小型化が出来る。そして電流の向きが同方向となり近接する伝送線路間の磁界は強め合いカップリング率が増大し、小さなスペースで線路長をより短くすることができ、主線路を通過する信号の損失を低減できる。

10

#### 【0015】

本発明の高周波モジュールは、少なくとも1つの誘電体層に形成されたカプラの主線路又は副線路のうちどちらか一方の線路幅が、他の誘電体層に形成された他方の線路幅とは異なるようにすることが望ましい。これは例えば副線路を形成した複数の誘電体層のうち1層の線路幅を他の誘電体層に設けた主線路の線路幅よりも太くすることで実施される。このような線路幅の調節を図ることにより素子間のインピーダンスを調整でき、インピーダンス整合が容易に出来る。また、副線路もしくは主線路のどちらか一方の線路幅を大きく形成しておく事により、主線路と副線路の平面方向の積層ズレが生じた場合でも、主線路と副線路の重なり具合は線路幅の差により緩和されるため、カップリング量のバラツキを実用可能なレベルにまで低減できる。

20

#### 【0016】

本発明の高周波モジュールは、前記カプラ回路の主線路及び副線路を構成する電極パターンの上下には、グランドに通じるシールド電極が形成され、かつ前記カプラ回路の主線路及び副線路を構成する電極パターンと前記積層基板内のスイッチ回路部分との間、及び前記カプラ回路の主線路及び副線路を構成する電極パターンと前記積層基板内の前記高周波增幅器回路部分との間に、グランドに通じるスルーホール電極を設けることが望ましい。このように、副線路及び主線路の上下方向にグランド電極と実質的に同じ効果を持つシールド電極が配置され、並びに積層基板内のスイッチ回路部分、高周波增幅器回路部分との間にグランドに通じる縦列したスルーホール電極が配置されているので、カプラの主線路及び副線路からの磁力線が周辺回路へ伝播することが阻止されると同時に周辺回路からの不要ノイズの伝播も阻止されるため、アイソレーションの向上と結合特性の安定化が同時に実現可能となる。また、アンテナスイッチ回路と高周波增幅器回路の相互干渉も防止される。

30

#### 【0017】

本発明の高周波モジュールは、高周波增幅器回路が2個、カプラ回路が2個設けられており、前記2つのカプラ回路は、誘電体層の水平方向の別領域に分けて配置されており、かつ前記それぞれの主線路又は副線路は、前記誘電体層の中心線に対し略対称に配置されていることが望ましい。

40

まず、異なる周波数帯ごとに水平方向の領域を分けて設けることにより、異なる周波数帯の主線路と副線路が積層基板の上下方向で（基板の上から投影して）重なることがなく相互干渉が起こらない。

また、異なる送信系ごとに誘電体層の水平方向の別領域に分けて配置されたカプラの主線路又は副線路は、誘電体層の（水平方向）中心線に対し略対称に配置されることにより、異なる送信経路間のアイソレーションが向上し、結果的にモジュールのアンテナ端子からの高調波発生量を低減できる。また、誘電体基板内の電極配置が面内に対して対称となり、誘電体内部の電極密度を均一化できる。一般的に同時焼成セラミック基板の製造プロセスにおいては、その焼成工程の前後において誘電体基板がある比率で収縮する。この比

50

率は基板のセラミックス材と電極材の密度により変化するため、誘電体内部の電極密度を均一化することにより、焼成後の基板寸法を精度良くコントロールすることが可能となる。

#### 【 0 0 1 8 】

本発明の高周波モジュールは、前記カプラ回路の主線路を構成する電極パターンが、前記ローパスフィルタ回路の伝送線路用の電極パターンが形成された誘電体層とは別の誘電体層に形成されていることが望ましい。

このようにすると、送信信号が通る主線路とは異なる層にローパスフィルタの伝送線路が形成されるので、送信信号の干渉が抑制されアイソレーションが良くなり、ローパスフィルタの減衰特性レベルが向上し、結果的にモジュールのアンテナ端子からの高調波発生量を低減できる。

#### 【 0 0 1 9 】

本発明の高周波モジュールは、前記カプラ回路の主線路を構成する電極パターンが、副線路を構成する電極パターンよりも下層側に配置されていることが望ましい。

このように、主線路を副線路よりも積層基板の下層に位置することにより、主線路は、シールド電極（グランド電極）に近い配置が容易となる。これにより主線路からの漏れ磁界が少なくなり、さらに高調波発生量を低減できる。また副線路の一端には 50 抵抗により終端する必要があるが、副線路を積層基板上の上部に配置することにより、前記 50 への引き回しを最短にすることが可能となり、更なる小型化が可能となる。

#### 【 0 0 2 0 】

本発明の高周波モジュールは、前記カプラ回路の副線路、前記ローパスフィルタ回路の伝送線路、及び前記高周波増幅器回路の出力段の整合回路を構成する伝送線路を、前記積層基板の厚み方向に対して上層側（厚みの 1 / 3 より上層側）に形成することが望ましい。前記ローパスフィルタの伝送線路および前記高周波増幅器モジュール部の出力段の整合回路を構成する伝送線路のインピーダンスは出来る限り大きい方が望ましく、伝送線路とグランドの間隔を出来るだけ大きく設定する必要がある。このため、カップラの副線路、ローパスフィルタの伝送線路、高周波増幅器モジュール部の出力段の整合回路を構成する伝送線路を誘電体基板厚み方向に対してより上層側に、概ね誘電体基板厚みの略 1 / 3 より上層側に形成する。これによりモジュールの通過損失特性、減衰量特性を向上することが可能となる。

#### 【 0 0 2 1 】

本発明の高周波モジュールに用いられる前記積層基板において、前記カプラの副線路を構成するコイル状の電極パターンと少なくとも前記ローパスフィルタの伝送線路を構成するコイル状の電極パターンを 2 つ以上の異なる誘電体層にわたって形成した伝送線路の電極パターンを主体とする上部層と、前記カプラの主線路を構成するコイル状の電極パターンと少なくとも前記ローパスフィルタの容量を構成する電極パターンを 2 つ以上の異なる誘電体層にわたって設けた容量電極を主体とする中部層と、前記分波回路とスイッチ回路の伝送線路を構成するコイル状の電極パターンを 2 つ以上の異なる誘電体層にわたって設けた伝送線路を主体とする下部層とから構成し、これら上部層と中部層及び下部層のそれぞれにグランドに通じるシールド電極を設けて、構成することができる。

このように積層基板の上下方向の領域で各電極パターンをまとめて形成し、これらをグランド電極で区分けしているので上下素子間の干渉が抑制される。

また、本発明の高周波モジュールにおいて、カップラの副線路の一端に 50 終端を接続し、他端をカップリングポートとして外部電極に接続することができる。これにより異なる送信系に対応した複数の独立したカップリングポートを具備した高周波モジュールが提供される。

また、本発明の高周波モジュールにおいて、異なる送信系に対応した複数の副線路を積層基板内で直列接続し、かつ一端を 50 で終端し、他端をカップリングポートとして外部電極に接続することができる。これにより、異なる送信系に対応した単一のカップリングポートを具備した高周波モジュールを提供できる。

10

20

30

40

50

## 【発明の効果】

## 【0022】

本発明によれば、アンテナスイッチ回路、ローパスフィルタ回路、カプラ回路及び高周波增幅器回路を積層基板内に一体モジュール化した高周波モジュールであって、主にカプラ回路の電極パターンの配置構成を見直すことにより、小型の高周波モジュールを得ることができる。このカプラ回路は、主線路と副線路のそれぞれの線路長をそれぞれ独立して変化させて最適化でき、カップリング量の設定がしやすい。また、主線路長だけを長くして位相制御を行うなどの応用も出来る。また、ローパスフィルタの伝送線路とは別の層に主線路を形成することにより、ローパスフィルタとカプラ間のアイソレーションが良くすることができる。また、カプラはコイル型方向性結合器で構成したのでカップリング長の設定がしやすく、小型化が可能となり、且つ損失を低減することも出来る。10

本発明によれば上記した高周波モジュールを搭載することにより小型軽量で電力付加効率の高い通信機となすことができる。

## 【発明を実施するための最良の形態】

## 【0023】

以下、図面を参照して本発明の高周波モジュールの一実施例を携帯電話システムを例に説明する。

先ず、一般に携帯電話システムでは、周囲の携帯電話機との混信を避けるため、基地局から携帯電話へ向けて、発信出力が交信に必要な最小限度のパワーとなるように制御信号(パワーコントロール信号)が送られている。この制御信号に基づいて動作するAPC(Automatic Power Control)回路によって、送信側出力段の高周波増幅器では、その送信出力が通話に必要な出力となるようにゲート電圧が制御される。これは実際に高周波増幅器から出力されている電力をカプラによりモニタして得られた検知信号と、基地局からのパワーコントロール信号とを比較し制御される。このように、携帯電話の通信システムでは周囲環境に適応するよう出力を可変させて通話を行うことにより、他の携帯電話との間で混信を生じにくくし、通話品質を安定維持できるように構築されている。20

尚、欧州のデジタル携帯電話のシステムにおいて高周波増幅器の出力検出回路は大きく分けて2つの方式がある。一つは高周波増幅器の出力端子にカプラ回路を取り付け、出力電力を検出する方式と、もう一つの方式は高周波増幅器部に1~10Ω程度の抵抗を付け、電圧降下から消費電力を求め、高周波電力に換算する方式の2つである。一般的に前者は積層体への回路形成で実現され、後者には色々な種類の派生手段がある。例えば搭載部品や半導体チップへの回路集積で実現される等である。本発明は、前者の方式で出力電力をカプラでモニタする場合である。30

## 【実施例】

## 【0024】

実施例は図6の実線で示す範囲、即ち、EGSM、DCS、PCSトリプルバンドシステムであって、分波回路(Dip)、スイッチ回路(SW1、SW2)、ローパスフィルタ回路(LPF1、LPF2)、カプラ回路(Coupler1、Coupler2)、高周波増幅器回路(HPA1、HPA2)を一つの積層基板に構成したマルチバンド用高周波モジュールである。図1にアンテナスイッチモジュール部の等価回路の一例を示す。図2に高周波増幅器モジュール部の等価回路の一例を示す。図3は積層基板を構成する誘電体シートの展開図を示す。図4は積層基板要部の模式的な断面図を示す。40

## 【0025】

図1において分波器(以下、ダイプレクサ)Dipは、伝送線路Lf1~Lf3および容量Cf1~Cf4により構成される。伝送線路Lf2と容量Cf1は直列共振回路を形成し、DCS帯域(送信周波数:1710~1785MHz、受信周波数:1805~1880MHz)およびPCS帯域(送信周波数:1850~1910MHz、受信周波数:1930~1990MHz)に共振周波数を持つように設計する。本例では1.8GHzに減衰極をあわせた。また、伝送線路Lf3と容量Cf3は直列共振回路を形成し、EGSM帯域(送信周波数:880~915MHz、受信周波数:925~960MHz)に共振周波数を持つように設計50

する。本例では0.9GHzに減衰極をあわせた。この回路により、EGSM系の信号とDCS / PCS系の信号とを分波合成することが可能となる。伝送線路Lf1はDCS / PCS系の信号の周波数にとって高インピーダンスになるようにある程度の長さに設定するのが好ましい。これによりDCS / PCS系の信号がEGSM系の経路へ伝送し難くなる。他方、容量Cf2、Cf4はEGSM系の信号の周波数にとって高インピーダンスになるように比較的小さい容量値に設定されるのが好ましい。これによりEGSM系の信号がDCS / PCS系の経路へ伝送しにくくなる。

また、アンテナANTとダイプレクサDipの間に一端が接地されたインダクタLfを静電気破壊対策の為に挿入している。これは人体などに帯電した電荷がアンテナ端子から印加された場合、電圧サーチによりPINダイオードやGaN半導体などが破壊される可能性があり、インダクタLfは、この電圧サーチをGNDへ逃がす働きをする。

10

#### 【0026】

第1のスイッチ回路SW1は、容量Cf、Cg4、伝送線路Lg2、Lg3、PINダイオードDg1、Dg2、および抵抗Rgにより構成される。伝送線路Lg2、Lg3はEGSMの送信周波数帯において1/4共振器となるように伝送線路の長さを設定する。ただし、伝送線路Lg2はEGSMの送信周波数においてグランドレベルがオープン（高インピーダンス状態）に見える程度のチョークコイルでも代用可能である。抵抗Rgはコントロール電源VC1がHigh状態での第1、第2のダイオードDg1、Dg2に流れる電流を決定する。容量Cf、Cg4はコントロール電源のDCカットのために必要である。コントロール電源VC1がHighの時にはPINダイオードDg2には接続ワイヤなどの寄生インダクタンスが存在するため、これを打ち消すように容量Cg4と直列共振させる。

20

#### 【0027】

以上によりコントロール電源VC1がHighの時には、第1、第2のダイオードDg1、Dg2は共にONとなり、第2のダイオードDg2と伝送線路Lg3の接続点がグランドレベルとなり、1/4共振器である伝送線路Lg3の反対側のインピーダンスが無限大となる。したがって、コントロール電源VC1がHighの時にはダイプレクサDip～EGSM Rx間の経路では信号は通過できず、ダイプレクサDip～EGSM Tx間の経路では信号が通過しやすくなる。一方、コントロール電源VC1がLowの時には第1のダイオードDg1もOFFとなりダイプレクサDip～EGSM Tx間の経路では信号は通過できず、また第2のダイオードDg2もOFFであるので、ダイプレクサDip～EGSM Rx間の経路では信号が通過しやすくなる。以上の構成により、EGSM信号の送受信の切り替えが可能となる。

30

#### 【0028】

第2のスイッチ回路SW2は、容量Cp、Cd4、Cp2、Cp4、伝送線路Ld2、Ld3、Lp2、Lp3、PINダイオードDd1、Dd2、Dp1、Dp2および抵抗Rd、Rpにより構成される。伝送線路Ld2、Ld3、Lp2、Lp3はDCS / PCSの信号の周波数において1/4共振器となるように伝送線路の長さを設定する。ただし、伝送線路Ld2、Ld3はDCSの送信周波数において、Lp2はPCSの送信周波数においてグランドレベルがオープン（高インピーダンス状態）に見える程度のチョークコイルでも代用可能である。抵抗Rdはコントロール電源VC2がHigh状態での第3、第4のダイオードDd1、Dd2に流れる電流を決定する。抵抗Rpはコントロール電源VC3がHigh状態での第5、第6のダイオードDp1、Dp2に流れる電流を決定する。容量Cd4、Cp、Cp4はコントロール電源のDCカットのために必要である。またコントロール電源VC2がHighの時にはPINダイオードDd2には接続ワイヤなどの寄生インダクタンスが存在するため、容量Cd4と直列共振するよう容量Cd4の容量値を設定する。

40

#### 【0029】

以上によりコントロール電源VC2がHighの時には、第3、第4のダイオードDd1、Dd2は共にONとなり、第4のダイオードDd2と伝送線路Ld3の接続点がグランドレベルとなり、1/4共振器である伝送線路Ld3の反対側のインピーダンスが無限大となる。したがって、コントロール電源VC2がHighの時にはダイプレクサDip～PCS RxおよびダイプレクサDip～DCS Rx間の経路では信号は通過できず、ダイプレクサDip～DCS / PCS Tx間の経路では信号が通過しやすくなる。一方、コントロール端子VC2がLowの時には第3のダイオードDd1もOFFとなりダイプレクサDip～DCS / PCS Tx間の経路では信号は通過できず、また第4のダイオー

50

ドDd2もOFFであるのでダイプレクサDip～PCS RxおよびダイプレクサDip～DCS Rx間の経路では信号が通過しやすくなる。

【0030】

また、コントロール端子VC3がHighの時には、PINダイオードDp2には接続ワイヤなどの寄生インダクタンスが存在するため、容量Cp4と直列共振するように容量Cp4の容量値を設定する。これによりコントロール端子VC3がHighの時には、第5、第6のダイオードDp1、Dp2は共にONとなり、第6のダイオードDp2と伝送線路Lp3の接続点がグランドレベルとなり、 $1/4$ 共振器である伝送線路Lp3の反対側のインピーダンスが無限大となる。したがって、コントロール端子VC3がHighの時にはDCS Rx間の経路には信号は通過できず、PCS Rx間の経路では信号が通過しやすくなる。逆にコントロール端子VC3がLowの時には第5のダイオードDp1もOFFとなり、PCS Rx間の経路には信号は通過できず、また第6のダイオードDp2もOFFであるのでDCS Rx間の経路では信号が通過しやすくなる。以上の構成により、コントロール端子VC2がHighの時にはDCS / PCS Txへ、コントロール端子VC2、VC3がそれぞれLow、Highの時にはPCS Rxへ、コントロール端子VC2およびコントロール端子VC3がLowの時にはDCS Rxへの切り替えが可能となる。

【0031】

以上のアンテナスイッチモジュールの制御ロジックとは別のものとして表1の制御ロジックもある。この場合、EGSM TXモード、DCS/PCS TXモードにおいてVC3をHighに設定した。これは第5、第6のダイオードDp1、Dp2から発生する高調波発生量を低減する目的である。送信モード時にVC3をHighにする事によりDp1、Dp2がOn状態となり、高調波発生量を低減できる。

【0032】

【表1】

モード	VC1	VC2	VC3
EGSM TX (送信)	High	Low	High
DCS/PCS TX (送信)	Low	High	High
EGSM RX (受信)	Low	Low	Low
DCS RX (受信)	Low	Low	Low
PCS RX (受信)	Low	Low	High

10

20

30

【0033】

次に、第1のローパスフィルタLPF1は、伝送線路Lg1および容量Cg1,Cg2,Cg3より構成される型のローパスフィルタである。ここで伝送線路Lg1と容量Cg1は並列共振回路を構成し、その共振周波数はEGSMの送信周波数の2倍もしくは3倍の周波数に設定する。本実施例では3倍の2.7GHzに設定した。以上の構成によりパワーアンプから入力されるEGSM側の送信信号に含まれる高調波歪みを除去できる。

【0034】

第2のローパスフィルタLPF2は、伝送線路Ld1および容量Cd1,Cd2,Cd3より構成される型のローパスフィルタである。ここで伝送線路Ld1と容量Cd1は並列共振回路を構成し、その共振周波数はDCS / PCS送信周波数の2倍もしくは3倍の周波数に設定する。本実施例では2倍の3.6GHzに設定した。以上の構成によりパワーアンプから入力されるDCS / PCS側の送信信号に含まれる高調波歪みを除去できる。

40

【0035】

第1のカプラ回路Coupler1は、主線路Lcg1と副線路Lcg2および終端抵抗Rcgより構成されている。ここで主線路Lcg1を構成する伝送線路の一端は第1のローパスフィルタLPF1の伝送線路Lg1に接続され、他方は高周波増幅器HPA1の端子ポートに接続される。副線路Lcg2を構成する伝送線路は主線路Lcg1とカップリングするように配置され一端は特性インピーダンスとほぼ等しい(50)終端抵抗Rcgを介して接地されている。他端側はモニタ端子C

50

P1に接続されている。よって、EGSMの送信信号の一部を取り出して、送信回路から来る送信信号の電力を検出し、その検知信号を検波器を介してA P C回路に送ってフィードバック制御している。主線路の電気長は理想的にはEGSM送信周波数の $\lambda/4$ 程度必要であるが、本実施例のように主線路および副線路をコイル状に形成し、かつ副線路の幅を主線路より大きくした場合は、主線路の長さが $\lambda/8$ 程度でも十分なカップリング量、アイソレーションが確保できる。本発明では主線路の長さを短縮できるため、モジュールサイズの小型化および低ロス化が可能である。

#### 【 0 0 3 6 】

第2のカプラ回路Coupler2は、主線路Lcd1と副線路Lcd2および終端抵抗Rcdより構成されている。ここで主線路Lcd1を構成する伝送線路の一端は第2のローパスフィルタLPF2の伝送線路Ld1に接続され、他方は高周波増幅器HPA2の端子ポートに接続される。副線路Lcd2を構成する伝送線路は主線路Lcd1とカップリングするように配置され一端は特性インピーダンスとほぼ等しい(50 $\Omega$ )終端抵抗Rcdを介して接地されている。他端側はモニタ端子C P2に接続されている。よって、DCS/PCSの送信信号の一部を取り出して、送信回路から来る送信信号の電力を検出し、その検知信号を検波器を介してA P C回路に送ってフィードバック制御している。主線路の電気長は理想的にはDCS/CPS送信周波数の $\lambda/4$ 程度必要であるが、本実施例のように主線路および副線路をコイル状に形成し、かつ副線路の幅を主線路より大きくした場合は、主線路の長さが $\lambda/8$ 程度でも十分なカップリング量、アイソレーションが確保できる。本発明では主線路の長さを短縮できるため、モジュールサイズの小型化および低ロス化が可能である。

10

20

#### 【 0 0 3 7 】

次に、高周波増幅器側について説明する。図2は本実施例の高周波増幅器の回路図を示す。高周波増幅器側の整合回路端の出力端子EGSM Poは、図1の送信端子EGSM Txに接続し、増幅した送信信号をアンテナスイッチ側に送る役割を果たす。出力端子EGSM Poには、直流カットコンデンサca4を介して、伝送線路Im1の一端が接続される。伝送線路Im1には一端を接地されたコンデンサca13、ca14、ca15が接続されて出力整合回路を構成する。伝送線路Im1の他端は、バイポーラトランジスタGQ3のコレクタに接続される。

#### 【 0 0 3 8 】

伝送線路Im1の他端とGQ3のコレクタの接続点は、 $\lambda/4$ ストリップライン等からなるインダクタIm2とコンデンサca10との直列回路を介して接地され、インダクタIm2とコンデンサca10との接続点は駆動電源Vcc2に接続されている。また、GQ3のゲートとGQ2のコレクタはコンデンサCa3を介して接続され、さらにCQ2のベース側にはパワーアンプ制御回路よりバイアス電圧Vb3が供給される。

30

#### 【 0 0 3 9 】

コンデンサca3とGQ2のコレクタの接続点は、 $\lambda/4$ ストリップライン等からなるインダクタIm3とコンデンサca9との直列回路を介して接地され、インダクタIm3とコンデンサca9との接続点は駆動電源Vcc1に接続されている。また、GQ2のゲートとGQ1のコレクタはコンデンサCa2を介して接続され、さらにCQ2のベース側にはパワーアンプ制御回路よりバイアス電圧Vb2が供給される。

#### 【 0 0 4 0 】

40

コンデンサca2とGQ1のコレクタの接続点は、 $\lambda/4$ ストリップライン等からなるインダクタIm4とコンデンサca9との直列回路を介して接地され、インダクタIm4とコンデンサca9との接続点は駆動電源Vcc1に接続されている。また、GQ1のゲートと入力端子GinはコンデンサCa1を介して接続され、さらにCQ1のベース側にはパワーアンプ制御回路よりバイアス電圧Vb1が供給される。

#### 【 0 0 4 1 】

同様に整合回路端の出力端子DCS/PCS Poは、図1の送信端子DCS/PCS Txに接続し、増幅した送信信号をアンテナスイッチ側に送る役割を果たす。出力端子DCS/PCS Poには、直流カットコンデンサca8を介して、伝送線路Im5の一端が接続される。伝送線路Im5には一端を接地されたコンデンサca16、ca17、ca18が接続されて出力整合回路を構成する。伝送線

50

路Im5の他端は、バイポーラトランジスタDQ3のコレクタに接続される。

【0042】

伝送線路Im5の他端とDQ3のコレクタの接続点は、/4ストリップライン等からなるインダクタIm6とコンデンサca12との直列回路を介して接地され、インダクタIm6とコンデンサca12との接続点は駆動電源Vcc4に接続されている。また、DQ3のゲートとDQ2のコレクタはコンデンサCa7を介して接続され、さらにDQ2のベース側にはパワーアンプ制御回路よりバイアス電圧Vb6が供給される。

【0043】

コンデンサca7とDQ2のコレクタの接続点は、/4ストリップライン等からなるインダクタIm7とコンデンサca11との直列回路を介して接地され、インダクタIm7とコンデンサca11との接続点は駆動電源Vcc3に接続されている。また、DQ2のゲートとDQ1のコレクタはコンデンサCa6を介して接続され、さらにDQ2のベース側にはパワーアンプ制御回路よりバイアス電圧Vb5が供給される。

【0044】

コンデンサca6とDQ1のコレクタの接続点は、/4ストリップライン等からなるインダクタIm8とコンデンサca11との直列回路を介して接地され、インダクタIm8とコンデンサca11との接続点は駆動電源Vcc3に接続されている。また、DQ1のゲートと入力端子DinはコンデンサCa5を介して接続され、さらにDQ1のベース側にはパワーアンプ制御回路よりバイアス電圧Vb4が供給される。

【0045】

パワーアンプ制御回路はバンドセレクト電圧VbsおよびAPC制御電圧Vapcに応じてバイアス電圧Vb1～6を調整する。これにより、入力信号GinおよびDinを増幅し、整合回路により50Ωにインピーダンス変換された信号をアンテナスイッチ回路側へ入力する事が可能となる。

【0046】

尚、図1及び図2の等価回路において伝送線路及びインダクタはストリップラインで構成されることが多いものの、マイクロストリップライン、コプレーナガイドライン等で構成されていてもよい。また、増幅器回路側は、本実施例ではGQ1～CQ3およびDQ1～DQ3の3段の増幅回路を使用しているが、場合に応じて段数を変更する事も可能である。尚、GQ1～3、DQ1～3はバイポーラトランジスタの実施例を示したが、他の種類のトランジスタでも良い。例えば、Si-MOSFET、GaAsFET、Siバイポーラトランジスタ、GaAsHBT（ヘテロ接合バイポーラトランジスタ）、HEMT（高電子移動度トランジスタ）等があげられる。もちろん、いくつものトランジスタを集積化したMMIC（モノリシックマイクロ波集積回路）を用いても良い。

【0047】

また、上記した実施例においてEGSM系をさらにGSM850（送信周波数：824～849MHz、受信周波数：869～894MHz）とEGSMに分けて、クワッドバンド対応とすることもできる。この場合、送信系は共通端子を用いることができ、受信系は前記トリプルバンド対応アンテナスイッチのEGSM受信端子部にGSM850とEGSMを切り替えるスイッチを接続することにより構成できる。また、前記スイッチの代わりにGSM850、EGSM帯の/4共振器である伝送線路を用いて、両者間の周波数を分けることでも実現できる。

【0048】

次に、積層基板の構造について説明する。図3は誘電体層（以下、グリーンシートと言う）の展開図を示している。図4は積層基板の本発明の要部を説明するための模式的断面図である。さて、この実施例では、分波回路（Dip）、スイッチ回路（SW1、SW2）の伝送線路と一部の容量、ローパスフィルタ回路（LPF1、LPF2）、カプラ回路（Coupler1、Coupler2）の伝送線路、高周波増幅器回路（HPA1、HPA2）の伝送線路と一部の容量は誘電体層上に電極パターンで構成し、図1においてダイオード、高容量のチップコンデンサ、チップインダクタ及び半導体素子等のチップ素子は積層基板上に搭載し、よってワンチップ化した高周波モジュールを構成している。

10

20

30

40

50

## 【0049】

積層基板を構成するグリーンシートは、950 以下の低温同時焼成が可能なL T C C 材料からなる。例えば、Al2O3換算で10~60質量%、SiO2換算で25~60質量%、SrO換算で7.5~50質量%、TiO2換算で20質量%以下のAl, Si, Sr, Tiと、Bi2O3換算で0.1~10質量%、Na2O換算で0.1~5質量%、K2O換算で0.1~5質量%、CuO換算で0.01~5質量%、MnO2換算で0.01~5質量%のBi、Na、K、Cu、Mnをそれぞれ含有した誘電体組成物が用いられる。

## 【0050】

積層基板は、シート厚みは40~200μmのグリーンシート上に伝送線路やコンデンサ容量を構成する所定の電極パターンを銀系の導電ペーストを印刷し、適宜スルーホールを設けて回路を構成し、このグリーンシートを順次積層圧着し、950 で焼成することにより一体化したものである。大きさは横8mm×縦8mm×高さ1.5mm程度であり、上面にはダイオードやトランジスタ及びチップインダクタ、チップコンデンサを搭載し、その上に金属ケースを被せて完成品とする。但し、金属ケースの代わりに樹脂封止パッケージとしても良い。

10

## 【0051】

積層基板は、左側領域に高周波増幅器モジュール部を、右側領域にスイッチモジュール部を構成している。尚、左側の高周波増幅器モジュール部の電極パターンについては省略し、以下はスイッチモジュール部について説明する。

20

まず、積層基板の左右の領域の間にはスルーホール電極を介して最下層裏面のグランドに通じるシールド電極SGを設けている。シールド電極は寸法配置的に余裕がある場合は全部のグリーンシートに設けることが望ましいが、多くの場合はそれが出来ないのでグリーンシート3、9等に示すように帯状のシールド電極SG2、SG6であったり、また同様に裏面のグランド電極に繋がるスルーホール電極HG1~HG4等のように間欠的に縦列して、いわば簾状に設けることでシールド電極の作用をなすことができる。このようなシールド電極SG、HGを設けることで各電極パターンの配置設計が簡易になり高周波部品間の相互干渉が抑制できる。高周波増幅器の発振等の不安定動作を防止できる。また必要信号(送信信号)と不要信号とのスプリアス発生を抑えることができ、通過特性の悪化を防止できるものである。

30

## 【0052】

さて、実施例の積層基板は10層で構成され、上部層(1~3層)にダイプレクサの一方とローパスフィルタ及びカプラの副線路をそれぞれ構成する伝送線路の電極パターンを主に設け、中部層(4~8層)にカプラの主線路を構成する伝送線路及びダイプレクサとスイッチ回路及びローパスフィルタのコンデンサ容量を構成する電極パターン主に設け、下部層(9~10層)にダイプレクサの他方とスイッチ回路を構成する伝送線路の電極パターンが主に形成されている。尚、以下の説明では本発明に関係する部分の積層パターンについて重点的に説明し、他の積層パターンの詳細な説明は省略した。

## 【0053】

最上層のグリーンシート1にはシールド電極SG1、搭載するチップ素子接続用のランド電極、パワーアンプの整合回路の伝送線路Im1およびIm5が形成されている。

40

グリーンシート2には、スルーホール電極を縦列して設けたシールド電極HG1、カプラ1の副線路Lcg2とカプラ2の副線路Lcd2、パワーアンプの整合回路の伝送線路Im1およびIm5、さらにローパスフィルタLPF1の伝送線路Lg1とローパスフィルタLPF2の伝送線路Ld1を構成するコイル状の電極パターンも同一層に設けている。このときパワーアンプの整合回路の伝送線路Im1、Im5とローパスフィルタの伝送線路Lg1、Ld1の間にカップラの副線路Lcg2、Lcd2が配置され、なお且つカプラ1の副線路Lcg2とカプラ2の副線路Lcd2とをそれぞれ異なる領域で、かつシートの水平方向の中心線CLに対しほぼ対象の位置と形状となるコイル状の電極パターンを設けている。

## 【0054】

50

グリーンシート3には、帯状のシールド電極SG2を形成し、上記副線路Lcg2、Lcd2に続くコイル状の電極パターンとローパスフィルタのLg1、Ld1に続くコイル状の電極パターン、パワーアンプの整合回路の伝送線路Im1、Im5を設けている。但し、この層の副線路Lcg2、Lcd2の線路幅は下記する主線路の線路幅よりも太いものとなし、インピーダンス整合およびシート間の位置ズレに起因するカップリング量のバラツキ低減を図っている。またスイッチ回路SW1の伝送線路Lg3を設けている。尚、ダイプレクサDipの低域側通過フィルタを構成する伝送線路Lf1、Lf2もグリーンシート1~3に形成している。

#### 【0055】

グリーンシート4、6、8には、シールド電極SG3、SG4、SG5が誘電体基板厚みの2/5~3/5に配置され、グリーンシート1~5までの領域とグリーンシート6~裏面までの領域を電磁気的に遮蔽する事が可能となる。これによりシールド電極SG3、SG4、SG5の上下のアイソレーションを気にすることなくパターン配置をレイアウトできるため、モジュールサイズの小型化が可能となる。

10

#### 【0056】

グリーンシート5には、ローパスフィルタ部の接地容量CG2、Cd2、整合回路の接地容量ca13~18等が形成される。そして、この層からグリーンシート6に渡ってカプラ1の主線路Lcg1とカプラ2の主線路Lcd1を構成するコイル状の電極パターンを形成している。

#### 【0057】

グリーンシート6には、シールド電極SG4以外に上層から続く主線路Lcg1、Lcd1と対向電極CG2が主に設けられている。この層の主線路Lcg1、Lcd1は明らかにコイル状とは言えないが、全体的にはコイル型カプラ回路を形成していると言える。このように主線路Lcg1、Lcd1を構成するコイル状の電極パターンはグランドに通じる対向電極CG1やCG2に近いところに配置されている為、寄生容量が発生し易く、その結果として容量Cg3やCd3の電極を小さくすることが出来る。

20

#### 【0058】

グリーンシート7には、スイッチ回路、ローパスフィルタ回路、ダイプレクサ回路の残りの容量を形成する電極パターンが形成されている。

グリーンシート8には前述のようにシールド電極SG5が形成されている。

そして、各グリーンシートに設けたカプラの副線路Lcg2、Lcd2及び主線路Lcg1、Lcd1の全ては上から見たとき前記シールド電極SG1とSG5との間に挟まれた状態に配置されている。

30

#### 【0059】

グリーンシート9、10には、ダイプレクサの高域通過フィルタ側の伝送線路とスイッチ回路を構成する伝送線路の電極パターン、およびシールド電極SG6、縦列したスルーホール電極HG4が設けられている。

グリーンシート10裏面のほぼ中央部にはグランド電極GNDが形成され、その外周部に、ANT端子、受信端GRx、DRx、PRx端子、パワーアンプ入力端子Gin、Din、アンテナスイッチ制御端子VC1、VC2、VC3、カップラ出力端子CP1、CP2、バンドセレクト端子BS、APC制御端子、パワーアンプ電源端子VCC1、VCC2、VCC3、VCC4およびGND端子が配置されている。

40

#### 【0060】

図4はDCS/PCS側のカプラの副線路Lcd2と主線路Lcd1及びローパスフィルタの伝送線路Id1、容量cd2、cd3、パワーアンプの整合回路の伝送線路Im5、容量ca16、ca17、ca18、およびシールド電極等の配置構成を示す断面図である。このようにカプラの副線路Lcd2とローパスフィルタの伝送線路Id1および整合回路の伝送線路Im5は上部の同一層に形成されている。カプラの主線路Lcd1は副線路Lcd2の下層にコイル状にまとめて形成され、なおかつスルーホール電極HG1、HG2、HG3およびシールド電極SG3、SG4、SG5でシールドされている。これにより、整合回路の伝送線路Im5と主線路Lcd1間のアイソレーション、および主線路Lcd1とローパスフィルタの伝送線路Id1間のアイソレーションが大幅に改善される。また、整合回路とローパスフィルタの間にはカップラの主線路、副線路を包括するシールド電極SG1、SG3で距離的に隔離されている事と同時に、グランド電極による電磁的な遮蔽の

50

効果も相乗されるため、機能ブロック間のアイソレーションも向上する。尚、カプラの主線路lcd1と副線路lcg2の上下関係は逆転して構成しても良く、その場合も本発明と同様である。

#### 【0061】

本発明の高周波モジュールの特性については次の通りである。従来はGSM送信時において、効率42%、2倍高調波-35dBm、3倍高調波-40dBm程度であったが、本実施例によれば効率45%、2倍高調波-50dBm以下、3倍高調波-55dBm以下と特性向上が見られた。一方、DCS/PCS帯域については効率33%、2倍高調波-35dBm、3倍高調波-35dBm程度であったが、本実施例によれば効率35%以上、2倍高調波-45dBm以下、3倍高調波-50dBm以下を達成できた。以上の特性向上により、この高周波モジュールを携帯電話に用いた場合、従来のように別々に部品を実装した場合と比べて、5~10%程度の高効率化が可能となった。これにより、送信時の消費電力が少くなり、バッテリーの持ちが良くなり、一充電あたりの通話時間として5~10%程度の長期通話が可能となった。10

よって、携帯電話やPDA等の小型情報端末などの通信機に搭載することで小型軽量化のニーズに答えることが出来る。

#### 【0062】

図1に示したアンテナスイッチの等価回路、図2に示した高周波増幅器の等価回路は一例である。例えば、スイッチ回路はPINダイオードを用いた例を示したが、SPDT (Single Pole Dual Throw)、SP3T等のSPnT型のGaAsスイッチを用いてスイッチ回路を構成することも出来る。この場合、単純にPINダイオードスイッチをSPDTのGaAsスイッチに置き換えた場合、PINダイオードスイッチで必要な1/4ラインが不要となるため、積層体内にその分の余裕ができる。このため、このスペースを削減したり、新たに機能素子を形成するなどして更なる小型化、高集積化に有利である。また、受信系経路にはSAWフィルタを挿入して一体化しても良い。20

#### 【0063】

また、前述の実施例ではカップリングポートとして送信帯域毎にそれぞれ出力端子CP1、CP2を有した回路であったが、図5に示すように、副線路lcg2の一端を別の副線路lcd2の一端に接続する回路も採用できる。この回路によれば、共通のカップリングポートでEGSMおよびDCS/PCSの両方の帯域の出力電力をモニターでき、後段に接続される検波器の部品点数を削減する事が可能である。30

#### 【0064】

本発明で用いられる送受信系システムとしては、上記した以外にもPDC800帯域(810~960MHz)、GPS帯域(1575.42MHz)、PHS帯域(1895~1920MHz)、Bluetooth帯域(2400~2484MHz)、Wireless LAN2.5G帯、5G帯や、米国で普及が見込まれるCDMA2000、中国で普及が見込まれるTD-SCDMAなどを組み合わせたマルチバンド対応としたアンテナスイッチ回路の場合も同様の効果が期待できる。これらの場合の回路を用いてデュアルバンド、3バンド、4バンド、5バンド等のマルチモードマルチバンドのアンテナスイッチ回路が得られる。

#### 【産業上の利用可能性】

#### 【0065】

本発明の高周波モジュールは、携帯電話やPDA等の情報端末など通信機に利用できる。

#### 【図面の簡単な説明】

#### 【0066】

【図1】本発明の高周波モジュールの一実施例を示すアンテナスイッチモジュール側の等価回路図である。

【図2】本発明の高周波モジュールの一実施例を示す高周波増幅器側の等価回路図である。

【図3】本発明の高周波モジュールの一実施例を示す積層基板のグリーンシート展開図である。

#### 【図4】積層基板の要部の模式的断面図である。

#### 【図5】本発明の高周波モジュールの一実施例を示すアンテナスイッチモジュール側の等

10

20

30

40

50

価回路図である。

【図6】本発明の高周波モジュールの形態を説明するブロック図である。

【符号の説明】

【0067】

ASM: アンテナスイッチモジュール

HPA: ハイパワー・アンプ

Dip: ダイブレクサ (分波器、分波回路)

SW: スイッチ回路

LPF: ローパスフィルタ回路

Coupler: カプラ回路

SAW: 弹性表面波フィルタ

10

lf1 ~ lf3, lg1 ~ lg3, ld1 ~ ld3, lp1 ~ lp3, lm1 ~ lm8, Lf, Ld: インダクタ、伝送線路

cf1 ~ cf4, cg1 ~ cg4, cd1 ~ cd4, cp1 ~ cp4, ca1 ~ ca18, Cd, Cp: コンデンサ

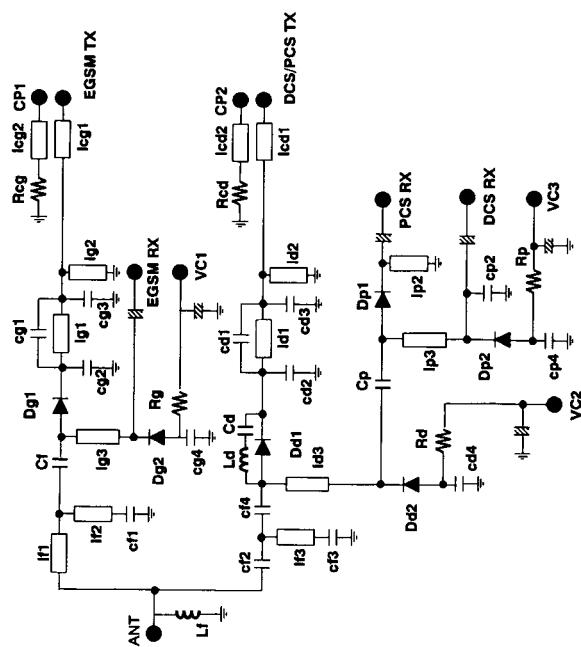
GQ1 ~ GQ3, DQ1 ~ DQ3: トランジスタ

Dg1, Dg2, Dd1, Dd2, Dp1, Dp2: PINダイオード

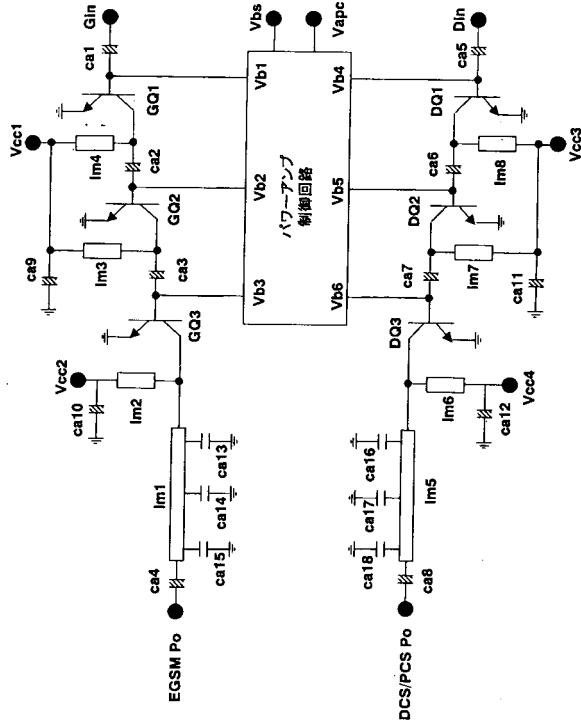
SG, SG1 ~ SG7: グランド電極

HG, HG1 ~ HG4: スルーホールによるグランド電極

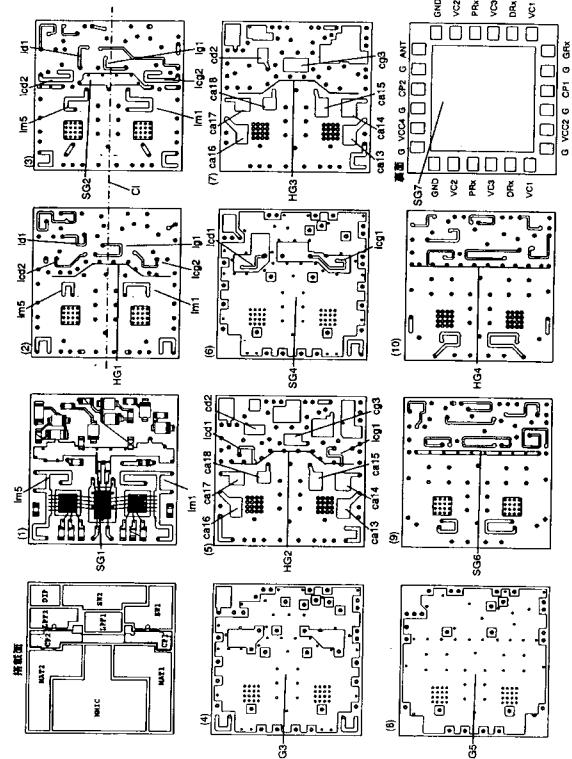
【図1】



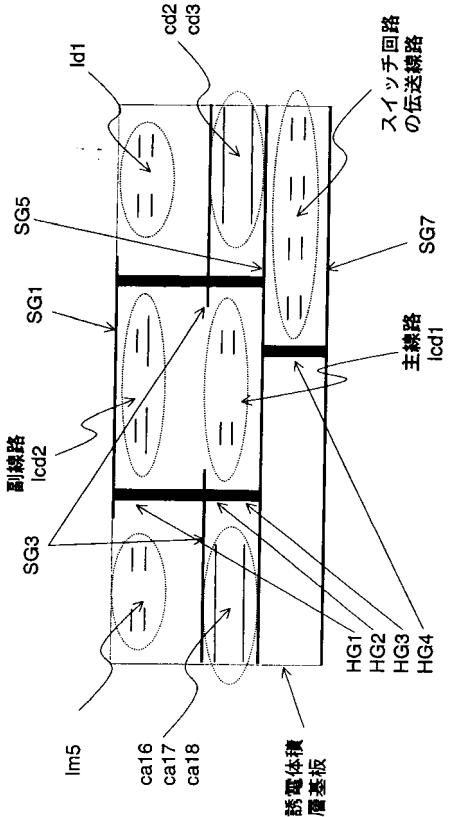
【図2】



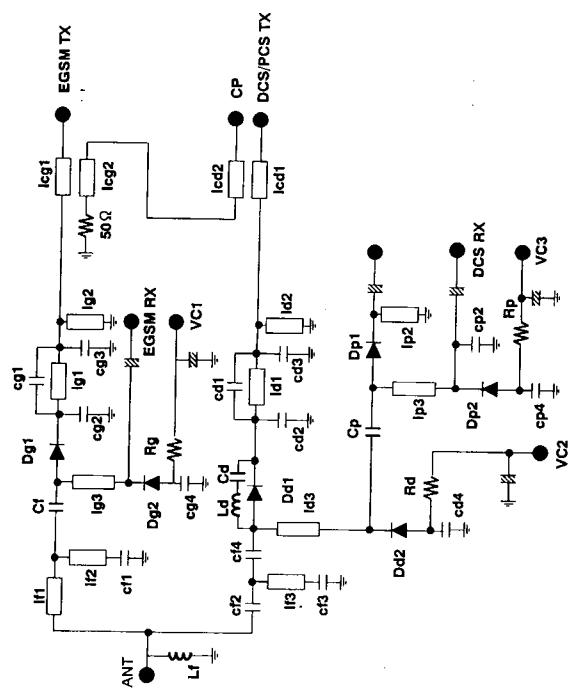
【 义 3 】



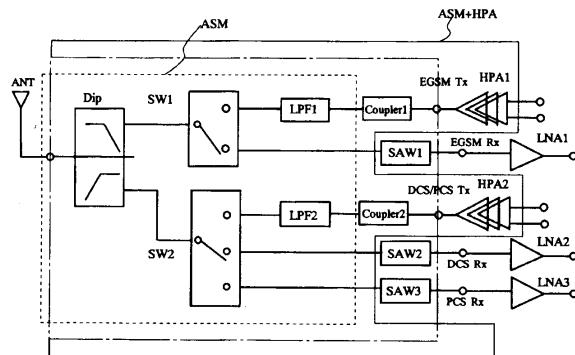
【 図 4 】



【圖 5】



【図6】



---

フロントページの続き

(56)参考文献 特開2003-008470(JP,A)  
特開2001-086022(JP,A)  
特開2003-046358(JP,A)

(58)調査した分野(Int.Cl., DB名)

H 04 B	1 / 38 - 1 / 58
H 05 K	9 / 00