

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 28 年 9 月 1 日 (2016.9.1)

【公開番号】特開 2015-23098 (P2015-23098A)

【公開日】平成 27 年 2 月 2 日 (2015.2.2)

【年通号数】公開・登録公報 2015-007

【出願番号】特願 2013-148927 (P2013-148927)

【国際特許分類】

H 0 1 L 27/095 (2006.01)

H 0 1 L 21/338 (2006.01)

H 0 1 L 29/778 (2006.01)

H 0 1 L 29/812 (2006.01)

H 0 1 L 21/8234 (2006.01)

H 0 1 L 27/06 (2006.01)

H 0 1 L 21/822 (2006.01)

H 0 1 L 27/04 (2006.01)

【F I】

H 0 1 L 29/80 E

H 0 1 L 29/80 H

H 0 1 L 27/06 1 0 2 A

H 0 1 L 27/04 P

【手続補正書】

【提出日】平成 28 年 7 月 15 日 (2016.7.15)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

それぞれが窒化物半導体によって構成されたチャネル層と電子供給層とを含む第 1 積層構造を備え、前記チャネル層と前記電子供給層の間の二次元電子ガスをチャネルとするトランジスタと、

前記トランジスタの前記チャネル層および電子供給層と同じ層を含む第 2 積層構造を備え、前記第 2 積層構造に生じる二次元電子ガスを抵抗要素とする抵抗素子、および一端が前記抵抗素子に接続され他端が接地端子に接続されたキャパシタを含む減衰回路と、

前記抵抗素子と前記キャパシタとの間に設けられたノードと、を備え、

前記ノードはバイアス電源に接続され、

前記減衰回路は前記トランジスタのゲート端子およびドレイン端子の少なくとも一方に接続されてなることを特徴とする増幅回路。

【請求項 2】

直列に接続されてなる複数の前記トランジスタが設けられ、

入力端子と、前記複数のトランジスタのうち入力側トランジスタとの間に設けられた第 1 キャパシタと、

出力端子と、前記複数のトランジスタのうち出力側トランジスタとの間に設けられた第 2 キャパシタと、を備える請求項 1 記載の増幅回路。