(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2025 年 4 月 3 日 (03.04.2025)

WIPO | PCT

(10) 国际公布号
WO 2025/065254 A1

(51) 国际专利分类号:
H03D 7/14 (2006.01)

(21) 国际申请号: PCT/CN2023/121613

(22) 国际申请日: 2023 年 9 月 26 日 (26.09.2023)

(25) 申请语言: 中文

(26) 公布语言: 中文

(71) 申请人: 中 国 科 学 技 术 大 学 (**UNIVERSITY OF SCIENCE AND TECHNOLOGY OF CHINA**) [CN/CN]; 中 国 安 徽 省 合 肥 市 包 河 区 金 寨 路 96号 230026 (CN)。

(72) 发明人: 左成杰(**ZUO, Chengjie**); 中国安徽省合肥市包河区金寨路96号 230026 (CN)。 刘京松(**LIU, Jingsong**); 中国安徽省合肥市包河区金寨路96号 230026 (CN)。 林福宏(**LIN, Fuhong**); 中国安徽省合肥市包河区金寨路96号 230026 (CN)。 邱茂洋(**QIU, Maoyang**); 中国安徽省合肥市包河区金寨路96号 230026 (CN)。 袁颖(**YUAN, Ying**); 中国安徽省合肥市包河区金寨路96号 230026 (CN)。

(74) 代理人: 中 科 专 利 商 标 代 理 有 限 责 任 公 司 (**CHINA SCIENCE PATENT & TRADEMARK AGENT LTD.**); 中 国 北 京 市 海 淀 区 西 三 环 北 路87号4-312室 100089 (CN)。

(81) 指定国(除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA,

(54) **Title:** FILTERED SELF-MIXER

(54) 发明名称: 滤波自混频器

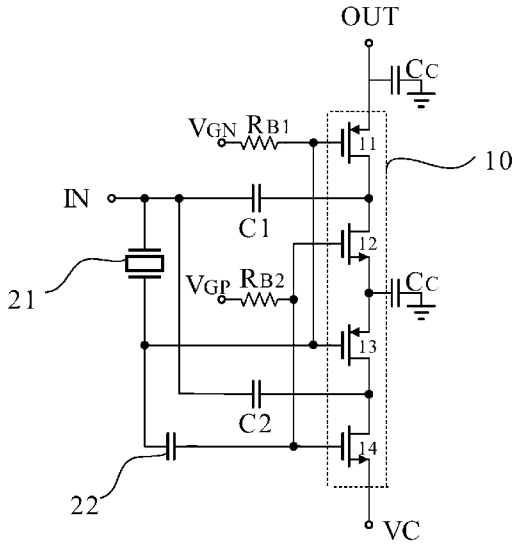


图 1

(57) **Abstract:** Provided in the present disclosure is a filtered self-mixer, comprising: an input signal end, an energy detection circuit unit, a bias voltage unit, a coupling branch unit and a micro-electro-mechanical resonator branch, wherein the input signal end is configured to receive a wake-up signal and an interference signal to serve as input signals; the energy detection circuit unit comprises at least one CMOS transistor, and is configured to perform frequency mixing on the input signals by means of a secondary effect and output a baseband signal; the bias voltage unit is configured to provide a gate voltage of the CMOS transistor, so as to adjust a channel impedance of the CMOS transistor; the coupling branch unit is disposed between the input signal end and the energy detection

WO 2025/065254 A1

[见续页]

PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国(除另有指明，要求每一种可提供的地区保护): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:
— 包括国际检索报告(条约第21条(3))。

circuit unit, and is configured to couple the input signals to a drain electrode or source electrode of the CMOS transistor in the energy detection circuit unit; and the micro-electro-mechanical resonator branch is disposed between the input signal end and the bias voltage unit. Different gate signals can be outputted at different frequencies to adjust a secondary effect, thereby filtering out an interference signal from input signals.

(57) 摘要: 本公开提供一种滤波自混频器，包括：输入信号端，能量探测电路单元，偏置电压单元，耦合支路单元，微机电谐振器支路。输入信号端被配置用于接收唤醒信号及干扰信号作为输入信号；能量探测电路单元包括至少一个CMOS管，被配置用于通过二次效应对输入信号进行混频并输出基带信号；偏置电压单元被配置用于提供CMOS管的栅压以调整CMOS管的沟道阻抗；耦合支路单元设置于所述输入信号端和能量探测电路单元之间，将所述输入信号耦合至能量探测电路单元中的CMOS管的漏极或源极；微机电谐振器支路设置于所述输入信号端和偏置电压单元之间，能够在不同的频率下输出不同的栅极信号以调整二次效应，实现对输入信号中干扰信号的滤除。

滤波自混频器

技术领域

本公开涉及射频无线通信技术领域，具体涉及一种用于唤醒接收机的滤波自混频器。

背景技术

唤醒接收机能够以极低的功耗监听信道，当唤醒接收机接收到唤醒信号时唤醒主接收机，从而可以降低无线通信系统的待机功耗。

随着无线通信技术的发展，唤醒接收机需求更低的功耗，更高的灵敏度以及更高的抗干扰能力。为了消除振荡器引入的高功耗（>20 微瓦），低功耗唤醒接收机常采用自混频架构来对射频信号下变频，从而使系统功耗降至微瓦以下。而现有的自混频器会将前级通带内的所有输入信号下变频至基带，且干扰及信号的自混频输出频谱会在基带发生混叠且难以区分。因此传统的低功耗唤醒接收机难以抑制前级电路通带内的干扰信号，其抗干扰能力依赖于前级电路的通带带宽及带外抑制。

唤醒接收机的射频通带带宽主要取决于匹配或滤波网络。基于片外高 Q 值电感的匹配网络损耗较低，具备较低的功耗以及较高的灵敏度，其相对分数带宽大（10%左右），因此抗干扰能力差。为降低系统的带宽，可在电感匹配网络中插入基于微机电谐振器的滤波器或采用以片外射频微机电谐振器为核心的匹配网络。得益于微机电谐振器的高 Q 值（>1000），可大幅降低系统的相对分数带宽较（约为 0.5%）。但其带外抑制（约为 20dB）不足以抑制较大的带外干扰信号，同时受限于 MEMS 谐振器的高损耗，其功耗和灵敏度都差于电感匹配网络。

综上所述，传统的低功耗唤醒接收机抗干扰能力依赖于前级的滤波匹配网络的带宽及带外抑制，而当前的滤波匹配网络带宽及带外抑制能力不足，而现有的自混频器结构又无法提供滤波，因此限制了唤醒接收机的抗干扰性能。

发明内容

本公开提供了一种滤波自混频器，被配置用于提升唤醒接收机的抗干扰性能，滤波自混频器包括：输入信号端，能量探测电路单元，偏置电压单元，耦合支路单元，微机电谐振器支路。其中：

输入信号端被配置用于接收唤醒信号及干扰信号作为输入信号；能量探测电路单元包括至少一个 CMOS 管，被配置用于通过二次效应对输入信号进行混频并输出基带信号；偏置电压单元被配置用于提供 CMOS 管的栅压以调整 CMOS 管的沟道阻抗；耦合支路单元设置于

输入信号端和能量探测电路单元之间，将输入信号耦合至能量探测电路单元中的 CMOS 管的漏极或源极；微机电谐振器支路设置于输入信号端和偏置电压单元之间，能够在不同的频率下输出不同的栅极信号以调整二次效应，实现对输入信号中干扰信号的滤除。

可选地，能量探测电路为三极管型能量探测电路，能量探测电路单元中的 CMOS 管选自 N 型 CMOS 管和 P 型 CMOS 管。

可选地，偏置电压单元包括至少一条偏置电压支路，每条偏置电压支路包括依次相连的偏置电压源和偏置电阻。

可选地，耦合支路单元包括至少一条耦合支路，每条耦合支路包括与输入信号端相连的耦合电容，耦合电容连接至对应的 CMOS 管的漏极或源极。

可选地，微机电谐振器支路包括微机电谐振器，隔直电容。微机电谐振器的一端连接至输入信号端，另一端连接至 CMOS 管的栅极；隔直电容与微机电谐振器相连，被配置用于隔离 CMOS 管的直流电平。

可选地，滤波自混频器相对分数带宽<0.5%，带外抑制能力>40Db；滤波自混频器的工作频率为微机电谐振器的反谐振频率。

可选地，当输入信号中的干扰信号频率远离反谐振频率时，微机电谐振器相当于一个等效电容，通过调整谐振器的几何结构调整等效电容的容值，以调整耦合到 CMOS 管栅极的栅极信号的大小，使晶体管的栅极与漏极或漏极的二次效应相互抵消，从而不输出基带信号。

可选地，微机电谐振器的类型选自薄膜体声波谐振器，横向振动压电谐振器，体声波谐振器，声表面波谐振器，兰姆波谐振器，剪切压电谐振器，石英晶体谐振器。

可选地，能量探测电路单元中的 CMOS 管设置形式包括单级形式，多级级联形式或伪差分形式的多级级联形式。

可选地，偏置电压源通过栅压偏置电路提供栅极直流偏置电压，或通过晶体管的漏极或源极来提供栅极直流偏置电压。

本公开滤波自混频器利用微机电谐振器在不同频率呈现不同的阻抗特性，在自混频器上实现了窄带滤波，提升了唤醒接收机的抗干扰能力；用晶体管栅极与漏极二次效应相抵消的方式，实现了极高的带外抑制，提升了唤醒接收机对带外干扰的抑制；滤波自混频器具有窄带、高带外抑制的特性，使得基于滤波自混频器的唤醒接收机的抗干扰性能不再依赖于前级的匹配网络；因此匹配网络可采用较高带宽但损耗更低的拓扑结构以及电路参数，在不降低抗干扰能力的情况下，提升唤醒接收机的灵敏度；滤波自混频器工作在微机电谐振器的反谐振频率，由于射频微机电谐振器的反谐振频率 Q 值高于谐振频率 Q 值，因此相较于工作在微机电谐振器的谐振频率处的滤波方式，本公开的滤波方式 Q 值更高，通带更窄，抗干扰能力

更好。

附图说明

图 1 为本公开实施例的滤波自混频器的电路示意图。

图 2 为现有的自混频器的电路示意图。

附图标记：

10：能量探测电路单元；

11、13：N 型 CMOS 管；

12、14：P 型 CMOS 管；

21：微机电谐振器；

22：隔直电容；

C1、C2、C_C：耦合电容；

R_{B1}、R_{B2}：偏置电阻；

V_{GN}、V_{GP}：偏置电压源；

VC：共模电平；

V_{ed},out：基带输出信号。

具体实施方式

下面结合附图对本公开的实施方式作进一步说明。

图 1 为本公开实施例的滤波自混频器的电路示意图。

本公开提供了一种滤波自混频器，该滤波自混频器中包括的 CMOS 管被配置用于提供二次效应，将输入信号自混频；微机电谐振器通过不同频率下阻抗的变化，使得滤波自混频器具有窄带、高带外抑制的滤波特性；耦合电容将输入信号耦合至对应的 CMOS 管上；偏置电阻偏置晶体管的栅压；隔直电容被配置用于隔离不同晶体管的直流电平。使得本公开的滤波自混频器具有较低的通带带宽（<0.5%），同时具备极高的带外抑制能力（>40dB）。其工作频率为滤波器的反谐振频率。

在实现本公开的过程中发明人发现，现有的自混频器结构（如图 2 所示的一种典型的四级自混频器结构）通过耦合电容 C_C 将交流输入信号输入到能量探测电路单元 CMOS 管的漏极，利用弱反型区晶体管的二次效应混频，在输出端产生相应的基带输出信号（V_{ed},out），从而将输入信号自混频至基带。晶体管的栅端接入一个适当的栅压（图 2 中所示的 V_{GN}、V_{GP}），来调整晶体管的沟道电阻使其可与前级电路相匹配。在前级电路的通带内，耦合电容的阻抗

都远小于晶体管的沟道电阻，因此输入电阻与晶体管的漏极之间等效交流短路。所以在前级电路通带内的任何信号都会被 CMOS 管混频并输出基带信号。因此已有的自混频器不具备滤波功能。此外，由于微机电谐振器的滤波匹配网络的带外抑制一般，基于现有自混频器的唤醒接收机也不能有效抑制较大功率的带外干扰信号。

因此，本公开提供了一种同时具有较低的通带带宽（<0.5%），和极高的带外抑制能力（>40dB）滤波自混频器。

为使本公开的目的、技术方案和优点更加清楚明白，以下结合具体实施例，并参照附图，对本公开进一步详细说明。

在本公开实施例中，提供一种滤波自混频器，如图 1 所示，滤波自混频器，包括：输入信号端 IN，能量探测电路单元 10，偏置电压单元，耦合支路单元，微机电谐振器支路。输入信号端 IN 被配置用于接收唤醒信号及干扰信号作为输入信号；能量探测电路单元 10 包括至少一个 CMOS 管，优选为 30 至 50 个 CMOS 管，图 1 中为四个 CMOS 管，分别为依次相连的 N 型 CMOS 管 11、P 型 CMOS 管 12、N 型 CMOS 管 13、以及 P 型 CMOS 管 14 四个 CMOS 管。能量探测电路单元 10 被配置用于通过 CMOS 管的二次效应对输入信号进行混频并输出基带信号；偏置电压单元被配置用于提供 CMOS 管的栅压以调整 CMOS 管的沟道阻抗；耦合支路单元设置于输入信号端和能量探测电路单元之间，将输入信号耦合至能量探测电路单元中的 CMOS 管的漏极或源极，如图 1 中所示，通过耦合电容 C1 和耦合电容 C2 分别将输入信号耦合至四个 CMOS 管的漏极；微机电谐振器支路设置于输入信号端 IN 和偏置电压单元、能量探测电路单元 10 之间，能够在不同的频率下输出不同的栅极信号以调整二次效应，实现对输入信号中干扰信号的滤除。在信号输出端 OUT 和 N 型 CMOS 管 11 的源极之间还连接有耦合电容 C_C 并接地，N 型 CMOS 管 11 和 P 型 CMOS 管 12 的源极连接有耦合电容 C_C 并接地。P 型 CMOS 管 14 的源极连接有共模电平 VC。

根据本公开实施例，能量探测电路为三极管型能量探测电路，能量探测电路单元中的 CMOS 管选自 N 型 CMOS 管和 P 型 CMOS 管；能量探测电路单元中的 CMOS 管设置形式包括单级形式，多级级联形式或伪差分形式的多级级联形式。当同时存在 N 型 CMOS 管和 P 型 CMOS 管时，N 型 CMOS 管和 P 型 CMOS 管交替连接，例如 N-P-N-P 或 P-N-P-N 等连接形式。

根据本公开实施例，偏置电压单元包括至少一条偏置电压支路，每条偏置电压支路包括依次相连的偏置电压源和偏置电阻。如图 1 所示，偏置电压单元包括两条偏置电压支路，分别为向两个 N 型 CMOS 管 11、N 型 CMOS 管 13 提供栅压的偏置电压源 V_{GN} 及与偏置电压源 V_{GN} 相连的偏置电阻 R_{B1}；以及向两个 P 型 CMOS 管 12、P 型 CMOS 管 14 提供栅压的偏

置电压源 V_{GP} 及与偏置电压源 V_{GP} 相连的偏置电阻 R_{B2}。

根据本公开实施例，耦合支路单元包括至少一条耦合支路，每条耦合支路包括与输入信号端相连的耦合电容，耦合电容连接至对应的 CMOS 管的漏极或源极。如图 1 所示，耦合支路单元包括两条耦合支路，其中一条耦合支路一端连接至输入信号端 IN，另一端通过耦合电容 C1 连接至 N 型 CMOS 管 11 和 P 型 CMOS 管 12 的漏极；另一条耦合支路一端连接至输入信号端 IN，另一端通过耦合电容 C2 连接至 N 型 CMOS 管 13 和 P 型 CMOS 管 14 的漏极。

根据本公开实施例，微机电谐振器支路包括微机电谐振器 21，隔直电容 22。微机电谐振器 21 的一端连接至输入信号端 IN，另一端连接至 CMOS 管的栅极，如图 1 中所示，微机电谐振器 21 的另一端连接至 N 型 CMOS 管 11、N 型 CMOS 管 13 的栅极；隔直电容 22 一端与微机电谐振器 21 相连，两一端连接至 CMOS 管的栅极，被配置用于隔离 CMOS 管的直流电平。如图 1 中所示，隔直电容 22 的另一端连接至 P 型 CMOS 管 12，P 型 CMOS 管 14 的栅极。

根据本公开实施例，滤波自混频器相对分数带宽<0.5%，带外抑制能力>40Db；滤波自混频器的工作频率为微机电谐振器的反谐振频率。

根据本公开实施例，当输入信号中的干扰信号频率远离，微机电谐振器 21 的反谐振频率时，微机电谐振器 21 相当于一个等效电容，通过调整谐振器的几何结构调整等效电容的容值，以调整耦合到 CMOS 管栅极的栅极信号的大小，使晶体管的栅极与漏极或漏极的二次效应相互抵消，从而不输出基带信号。

根据本公开实施例，微机电谐振器 21 的类型选自薄膜体声波谐振器，横向振动压电谐振器，体声波谐振器，声表面波谐振器，兰姆波谐振器，剪切压电谐振器，石英晶体谐振器。

根据本公开实施例，偏置电压源（V_{GN}、V_{GP}）可以通过栅压偏置电路提供栅极直流偏置电压，或通过晶体管的漏极或源极来提供栅极直流偏置电压。

根据本公开实施例，如图 1 所示，滤波自混频器的级数为 4 级（即级联的 CMOS 管数量为 4），实际使用中可采用其他级数，优选为 30 级或 40 级，也可采用伪差分的级联方式）。在 CMOS 管的栅极和漏极之间引入了一个微机电谐振器 21，并通过偏置电阻以及隔直电容来调整晶体管的沟道电阻并隔直。射频微机电谐振器 21 在反谐振频率附近呈现高阻特性，滤波自混频器等效于传统的自混频器。在反谐振频率以外，微机电谐振器的阻抗减小，这使得自混频器的输入阻抗降低，破坏了与前级的匹配条件，减小了自混频器的输入信号大小。因此，相同大小的输入信号，反谐振频率处的输入产生的输出信号大于其他频率，自混频器实现了滤波作用。由于微机电谐振器在反谐振频率处的 Q 值较高，因此可获得较低的通带带宽。在远离反谐振频率处，谐振器等效于一个电容，通过调整谐振器的几何结构即可调整此等效电

容的容值。通过调整容值，即可调整耦合到 CMOS 管栅极的信号大小，使晶体管栅极与漏极的二次效应相互抵消，不产生基带的输出信号。因此在远离反谐振频率处的输入信号几乎不产生输出信号。

上述滤波自混频器具有较低的通带带宽（<0.5%），同时具备极高的带外抑制能力（>40dB）。其工作频率为滤波器的反谐振频率。对归一化的不同频率输入信号的输出进行仿真可知，滤波自混频器可在自混频的同时，实现高 Q 值、高带外抑制的滤波。有利于提升唤醒接收机的抗干扰能力、灵敏度以及鲁棒性。

综上所述，本公开提供了一种滤波自混频器，通过在自混频器电路中引入微机电谐振器。对输入信号下变频的同时，具备极佳的滤波性能（带宽<0.5%，带外抑制>50dB），从而提升唤醒接收机的抗干扰性能。

以上所述本公开的具体实施方式，并不构成对本公开保护范围的限定。任何根据本公开的技术构思所作出的各种其他相应的改变与变形，均应包含在本公开权利要求的保护范围内。

权利要求

1、一种滤波自混频器，包括：

输入信号端，被配置用于接收唤醒信号及干扰信号作为输入信号；

至少一个 CMOS 管组成的能量探测电路单元，被配置用于通过二次效应对输入信号进行混频并输出基带信号；

偏置电压单元，被配置用于提供 CMOS 管的栅压以调整 CMOS 管的沟道阻抗；

耦合支路单元，设置于所述输入信号端和能量探测电路单元之间，将所述输入信号耦合至能量探测电路单元中的 CMOS 管的漏极或源极；以及

微机电谐振器支路，设置于所述输入信号端和偏置电压单元之间，能够在不同的频率下输出不同的栅极信号以调整二次效应，实现对输入信号中干扰信号的滤除。

2、根据权利要求 1 所述的滤波自混频器，其中，所述能量探测电路为三极管型能量探测电路，能量探测电路单元中的 CMOS 管选自 N 型 CMOS 管和 P 型 CMOS 管。

3、根据权利要求 2 所述的滤波自混频器，其中，所述偏置电压单元包括至少一条偏置电压支路，每条所述偏置电压支路包括依次相连的偏置电压源和偏置电阻。

4、根据权利要求 2 所述的滤波自混频器，其中，所述耦合支路单元包括至少一条耦合支路，每条所述耦合支路包括与输入信号端相连的耦合电容，所述耦合电容连接至对应的 CMOS 管的漏极或源极。

5、根据权利要求 4 所述的滤波自混频器，其中，所述微机电谐振器支路包括：

微机电谐振器，一端连接至输入信号端，另一端连接至 CMOS 管的栅极；以及

隔直电容，与微机电谐振器相连，被配置用于隔离 CMOS 管的直流电平。

6、根据权利要求 1 所述的滤波自混频器，其相对分数带宽<0.5%，带外抑制能力>40Db；滤波自混频器的工作频率为微机电谐振器的反谐振频率。

7、根据权利要求 1 所述的滤波自混频器，当输入信号中的干扰信号频率远离反谐振频率时，微机电谐振器相当于一个等效电容，通过调整谐振器的几何结构调整等效电容的容值，以调整耦合到 CMOS 管栅极的栅极信号的大小，使晶体管的栅极与漏极或漏极的二次效应相

互抵消，从而不输出基带信号。

8、根据权利要求 5 所述的滤波自混频器，其中，所述微机电谐振器的类型选自薄膜体声波谐振器，横向振动压电谐振器，体声波谐振器，声表面波谐振器，兰姆波谐振器，剪切压电谐振器，石英晶体谐振器。

9、根据权利要求 1 所述的滤波自混频器，其中，所述能量探测电路单元中的 CMOS 管设置形式包括单级形式，多级级联形式或伪差分形式的多级级联形式。

10、根据权利要求 3 所述的滤波自混频器，其中，所述偏置电压源通过栅压偏置电路提供栅极直流偏置电压，或通过晶体管的漏极或源极来提供栅极直流偏置电压。

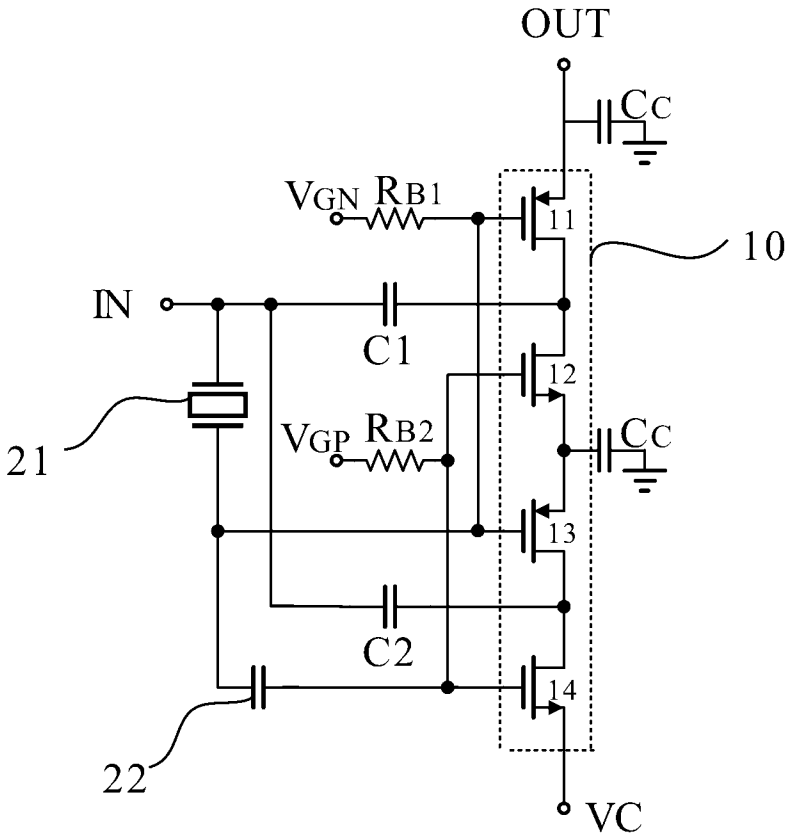

OUT
CC
VGN RB1
11
10
IN
C1
12
21
VGP RB2
CC
13
C2
14
22
VC

图 1

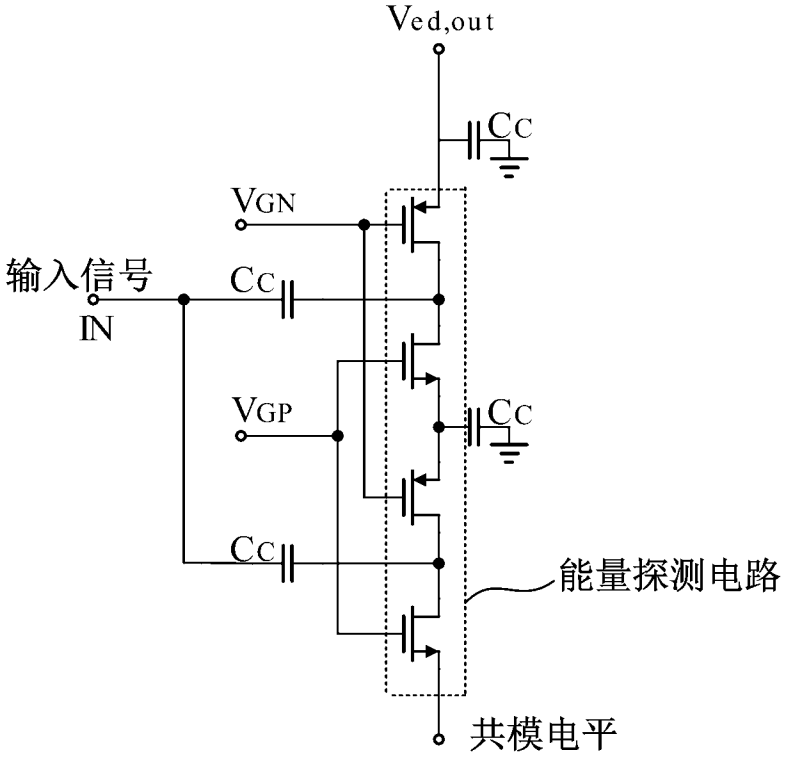

Ved,out
CC
VGN
输入信号
IN
CC
VGP
CC
CC
能量探测电路
共模电平

图 2

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2023/121613

A. CLASSIFICATION OF SUBJECT MATTER

H03D7/14(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC:H03D; H03H; H04B

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; WPABS; CNTXT; ENTXT; OETXT; CNKI; IEEE: 自混频器, 偏置, 微机电, 谐振器, 互补金属氧化物半导体, 栅极, self mixer, bias, micro electro mechanical, resonator, complementary metal oxide semiconductor, gate

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 2020142792 A1 (THE TRUSTEES OF COLUMBIA UNIVERSITY IN THE CITY OF NEW YORK) 09 July 2020 (2020-07-09) description, paragraphs 47-130, and figures 6-19	1-10
X	MANGAL, V. et al. "A Wake-Up Receiver With a Multi-Stage Self-Mixer and With Enhanced Sensitivity When Using an Interferer as Local Oscillator" *IEEE Journal of Solid-State Circuits,* Vol. 54, No. 3, 04 January 2019 (2019-01-04), pages 808-820	1-10
X	MANGAL, V. et al. "An Ultra-Low- Power Wake-Up Receiver with Voltage Multiplying Self-Mixer and Interferer-Enhanced Sensitivity" *2017 IEEE Custom Integrated Circuits Conference (CICC),* 27 July 2017 (2017-07-27), ISSN: 2152-3630, pages 1-4	1-10
A	US 2011024812 A1 (WEINSTEIN, D. et al.) 03 February 2011 (2011-02-03) entire document	1-10

☑ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"D" document cited by the applicant in the international application
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
28 May 2024	**04 June 2024**

Name and mailing address of the ISA/CN	Authorized officer
China National Intellectual Property Administration (ISA/CN) **China No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088**	Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2023/121613

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 106603014 A (HANGZHOU CANAANTEK COMMUNICATION TECHNOLOGY CO., LTD. et al.) 26 April 2017 (2017-04-26) entire document	1-10

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2023/121613

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
WO	2020142792	A1	09 July 2020	US	2024073069	A1	29 February 2024
				US	2022123976	A1	21 April 2022
US	2011024812	A1	03 February 2011	EP	2229723	A1	22 September 2010
				WO	2009076534	A1	18 June 2009
				US	8624337	B2	07 January 2014
				CN	101939906	B	09 October 2014
				CN	101939906	A	05 January 2011
CN	106603014	A	26 April 2017	CN	106603014	B	25 July 2023

国际检索报告

国际申请号
PCT/CN2023/121613

A. 主题的分类

H03D7/14(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC:H03D; H03H; H04B

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用））

CNABS; WPABS; CNTXT; ENTXT; OETXT; CNKI; IEEE:自混频器，偏置，微机电，谐振器，互补金属氧化物半导体，栅极，self mixer, bias, micro electro mechanical, resonator, complementary metal oxide semiconductor, gate

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
X	WO 2020142792 A1 (UNIV COLUMBIA) 2020年7月9日 (2020 - 07 - 09) 说明书第47-130段，图6-19	1-10
X	Vivek Mangal 等. "A Wake-Up Receiver With a Multi-Stage Self-Mixer and With Enhanced Sensitivity When Using an Interferer as Local Oscillator" IEEE Journal of Solid-State Circuits, 第54卷，第3期，2019年1月4日 (2019 - 01 - 04)， 第808-820页	1-10
X	Vivek Mangal 等. "An Ultra-Low- Power Wake-Up Receiver with Voltage Multiplying Self-Mixer and Interferer-Enhanced Sensitivity" 2017 IEEE Custom Integrated Circuits Conference (CICC), 2017年7月27日 (2017 - 07 - 27)， ISSN：2152-3630, 第1-4页	1-10
A	US 2011024812 A1 (WEINSTEIN Dana 等) 2011年2月3日 (2011 - 02 - 03) 全文	1-10
A	CN 106603014 A (杭州迦美信芯通讯技术有限公司 等) 2017年4月26日 (2017 - 04 - 26) 全文	1-10

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

“A” 认为不特别相关的表示了现有技术一般状态的文件

“D” 申请人在国际申请中引证的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2024年5月28日	2024年6月4日
ISA/CN的名称和邮寄地址 中国国家知识产权局 中国北京市海淀区蓟门桥西土城路6号 100088	受权官员 欧阳丽 电话号码 (+86) 020-28950407

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2023/121613

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
WO	2020142792	A1	2020年7月9日	US	2024073069	A1	2024年2月29日
				US	2022123976	A1	2022年4月21日
US	2011024812	A1	2011年2月3日	EP	2229723	A1	2010年9月22日
				WO	2009076534	A1	2009年6月18日
				US	8624337	B2	2014年1月7日
				CN	101939906	B	2014年10月9日
				CN	101939906	A	2011年1月5日
CN	106603014	A	2017年4月26日	CN	106603014	B	2023年7月25日