(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2020 年 1 月 23 日 (23.01.2020)

WIPO | PCT

(10) 国际公布号
WO 2020/015091 A1

(51) 国际专利分类号:
G09G 3/20 (2006.01)

(21) 国际申请号: PCT/CN2018/105019

(22) 国际申请日: 2018 年 9 月 11 日 (11.09.2018)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201810790896.6 2018年7月18日 (18.07.2018) CN

(71) 申请人: 深圳市华星光电技术有限公司(**SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.**) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(72) 发明人: 陈帅 (**CHEN, Shuai**); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: 深圳市铭粤知识产权代理有限公司(**MING & YUE INTELLECTUAL PROPERTY LAW FIRM**); 中国广东省深圳市南山区南山街道前海路泛海城市广场2栋604室, Guangdong 518066 (CN)。

(81) 指定国(除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国(除另有指明，要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,

WO 2020/015091 A1

(54) **Title:** GOA CIRCUIT, DISPLAY PANEL COMPRISING SAME, AND DISPLAY DEVICE

(54) 发明名称: GOA电路及包括其的显示面板和显示装置

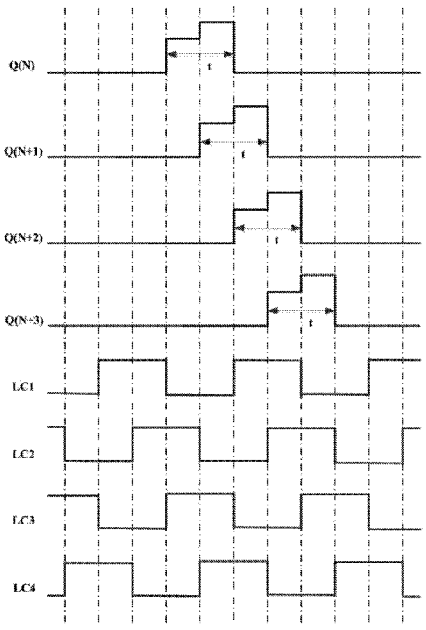


图 7

(57) **Abstract:** A GOA circuit (200). The GOA circuit (200) is a cascaded multistage GOA circuit (200); each stage of the GOA circuit (200) comprises a pull-up control unit (210), a pull-up unit (220), a signal downloading unit (230), a pull-down unit (240), a pull-down maintaining unit (250), and a bootstrap unit (260); each stage of the GOA circuit (200) is provided with a clock signal input end (CK/XCK), a first node (Q(N), Q(N+1), Q(N+2), Q(N+3)), a first voltage input end (VSS), a pull-down signal input end (LC(N)), and a scanning signal output end (G(N)) outputted to a horizontal scanning line; the pull-down maintaining unit (250) comprises an inverter (251); the first node (Q(N), Q(N+1), Q(N+2), Q(N+3)) is provided between the output end of the pull-up control unit (210) and the bootstrap unit (260); when the potential of the first node (Q(N), Q(N+1), Q(N+2), Q(N+3)) is high potential, the potential of a pull-down signal (LC1, LC2, LC3, LC4) outputted to the pull-down signal input end (LC(N)) is low potential, and in a period of the pull-down signal (LC1, LC2, LC3, LC4), a time length when the pull-down signal (LC1, LC2, LC3, LC4) is at high potential and the time length when the pull-down signal is at low potential both are equal to the time length when the signal at high potential in the first node (Q(N), Q(N+1), Q(N+2), Q(N+3)).

[见续页]

IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

(57) 摘要: 一种GOA电路（200），GOA电路（200）为级联设置的多级GOA电路（200），每级GOA电路（200）包括上拉控制单元（210）、上拉单元（220）、信号下传单元（230）、下拉单元（240）、一个下拉维持单元（250）以及自举单元（260），每级GOA电路（200）均设置有时钟信号输入端（CK/XCK）、第一节点（Q(N)、Q(N+1)、Q(N+2)、Q(N+3)）、第一电压输入端(VSS)、下拉信号输入端(LC(N))以及输出至水平扫描线上的扫描信号输出端(G(N))，下拉维持单元（250）包括反向器(251)，第一节点（Q(N)、Q(N+1)、Q(N+2)、Q(N+3)）设置在上拉控制单元（210）的输出端与自举单元（260）之间，当第一节点（Q(N)、Q(N+1)、Q(N+2)、Q(N+3)）的电位为高电位时，输入到下拉信号输入端(LC(N))的下拉信号(LC1、LC2、LC3、LC4)的电位为低电位，并且下拉信号(LC1、LC2、LC3、LC4)在下拉信号(LC1、LC2、LC3、LC4)的一个周期中处于高电位的时间和处于低电位的时间均等于第一节点（Q(N)、Q(N+1)、Q(N+2)、Q(N+3)）处的信号处于高电位的时间。

说 明 书

GOA 电路及包括其的显示面板和显示装置

技术领域

本发明涉及显示技术领域，特别涉及一种可以应用于 GOA 电路的下拉维持单元。

背景技术

随着光电与半导体技术的演进，也带动了显示面板领域的蓬勃发展。在现有的显示领域中，普遍常见的显示器为液晶显示器、有机发光二极管显示器等。在目前主动式的显示面板中，利用来自显示面板外部的驱动电路的驱动信号来驱动显示面板上的芯片以显示图像。近来，为了使显示面板的边框变窄，逐渐发展成将驱动电路直接制作在显示面板上，例如采用阵列基板行驱动（Gate Drive on Array），简称 GOA，来将栅极驱动电路集成在基板上，形成对显示面板的扫描。

GOA 技术相比传统 COF（Chip on Film，覆晶薄膜）技术，不仅可以大幅节约制造成本，而且省去了栅极侧 COF 的键合（bonding）制程，对产能提升也是极为有利的，而且可以使显示面板更适合制作窄边框或无边框的显示产品。因此，GOA 技术是未来显示面板发展的重点技术。

图 1 示出了现有技术中的单级 GOA 电路的示意性电路图。GOA 电路通常包括级联的多个单级 GOA 电路，每一级的 GOA 电路对应地驱动一级水平扫描线。如图 1 中所示，单级的 GOA 电路 100 包括：上拉控制单元 110、上拉单元 120、信号下传单元 130、下拉单元 140、下拉维持单元 150 以及自举单元 160，其中，上拉控制单元 110 负责为第一节点 Q(N)预充电，上拉单元 120 主要为提高扫描信号输出端 G(N)的电位以控制上一级 GOA 电路的下拉单元的晶体管的导通，信号下传单元 130 主要为控制在下一级 GOA 电路的上拉控制单元 110 中扫描信号的传输与截止，下拉单元 140 负责在第一时间将第一节点 Q(N)点的电位、扫描信号输出端 G(N)的电位拉低至第一电压输入端 VSS 的电位，下拉维持单元 150 负责将第一节点 Q(N)点的电位、扫描信号输出端 G(N)

的电位维持在第一电压输入端 VSS 的电位不变，自举单元 160 负责提高第一节点 Q(N)的电位，这样有助于上拉单元 120 的扫描信号输出端 G(N)的电位的输出。第一电压输入端 VSS 的电位可以为低电位，例如，可以为接地电压。

图 1 中所示的下拉维持单元 150 中的电子元件实际为一种达灵顿结构反相器，其具体电路如图 2 中所示。图 2 示出了现有技术中的达灵顿结构反相器的示意性电路图。在达灵顿结构反相器的电路图中，在第一电压输入端 VSS 输入低电平信号，下在拉信号输入端 LC 输入高电平信号。当在反相器输入端 Input 输入高电平信号时，反相器输出端 Output 输出低电平信号。反之，当在反相器输入端 Input 输入低电平信号时，反相器输出端 Output 输出高电平信号。

现有技术中 GOA 电路结构基本是将上述几个部分放置在同一级 GOA 电路结构中，并且在现有技术中，为了防止薄膜晶体管 T32、T42、T33、T43 长时间受到 PBS（Positive Bias Stress，正偏向压力）而使器件的预压值 Vth 正向偏移严重，导致电路失效，而使两个下拉维持单元在同一级 GOA 电路中交替起作用，因此图 1 的单级 GOA 电路结构可变换成图 3 中所示的单级 GOA 电路结构。图 3 示出了现有技术中的单级 GOA 电路结构的另一示意性电路图。在图 3 中，设置有两个下拉维持单元交替工作。CK/XCK 为时钟信号输入端，ST(N)为级传信号输出端，G(N)为扫描信号输出端，Q(N)为第一节点。图 4 是图 3 中示出的单级 GOA 电路结构中的各信号的时序图。

下面对现有技术中已经应用到 GOA 电路里的反相器的工作原理进行进一步说明。图 5 示出了应用于 GOA 电路结构中的反相器的示意性电路图。在图 5 中，下拉信号输入端 LC 可以输入高电平信号，第一电压输入端 VSS 可以输入低电平信号，第一节点 Q(N)的电位可以为交流电位。如图 5 中所示，当第一节点 Q(N)的电位为低电位时，第四晶体管 T4 和第三晶体管 T3 断开，第一晶体管 T1 导通，因此 A 点的电位为高电位，进而第二晶体管 T2 导通，B 点电位为高电位。当第一节点 Q(N)的电位为高电位时，第四晶体管 T4 导通，并且第一晶体管 T1 导通，此时 A 点的电位受到下拉信号输入端 LC 的高电位和第一电压输入端 VSS 的低电位相互拉扯而处于某一中间电位，第二晶体管 T2 处于半导通状态，第三晶体管 T3 处于导通状态。因此，B 点的电位也会受到下拉信号输入端 LC 的电位、第一电压输入端 VSS 的电位的相互拉扯而无法满足绝对低电位的要求。

发明内容

本发明的示例性实施例在于提供一种应用于 GOA 电路结构，在 GOA 电路结构中，仅设置有一个下拉维持单元。基于该 GOA 电路结构，本发明的示例性实施例提供了一种新的 LC 控制信号，所述 LC 控制信号可以有效避免所述 GOA 电路结构中的反相器在输入端为高电位时输出端无法满足绝对低电位的要求，改善了 GOA 电路结构的可靠性和稳定性。

根据本发明的示例性实施例，提供了一种 GOA 电路，所述 GOA 电路为级联设置的多级 GOA 电路，每级 GOA 电路包括上拉控制单元、上拉单元、信号下传单元、下拉单元、一个下拉维持单元以及自举单元，每级 GOA 电路均设置有时钟信号输入端、第一节点、第一电压输入端、下拉信号输入端以及输出至水平扫描线上的扫描信号输出端，所述一个下拉维持单元包括反向器。反相器包括第一至第四反相晶体管，第一反相晶体管的源极和栅极以及第三反相晶体管的源极连接到下拉信号输入端，第三反相晶体管的栅极连接到第一反相晶体管的漏极，第二反相晶体管的栅极和第四反相晶体管的栅极连接到第一节点，第二反相晶体管的源极和第四反相晶体管的源极分别连接到第一反相晶体管的漏极和第三反相晶体管的漏极，第二反相晶体管的漏极和第四反相晶体管的漏极连接到第一电压输入端。第一节点设置在上拉控制单元的输出端与自举单元之间。当第一节点的电位为高电位时，输入到下拉信号输入端的下拉信号的电位为低电位，并且下拉信号在下拉信号的一个周期中处于高电位的时间和处于低电位的时间均等于第一节点处的信号处于高电位的时间。

根据本发明的示例性实施例，上拉控制单元通过第一节点连接到信号下传单元。

根据本发明的示例性实施例，所述下拉维持单元还包括第一下拉维持晶体管和第二下拉维持晶体管，第一下拉维持晶体管的栅极和第二下拉维持晶体管的栅极连接到第四反相晶体管的源极，第一下拉维持晶体管的源极和第二下拉维持晶体管的源极分别连接到扫描信号输出端和第一节点，第一下拉维持晶体管的漏极和第二下拉维持晶体管的漏极连接到第一电压输入端。

根据本发明的示例性实施例，下拉信号为时钟信号。

根据本发明的示例性实施例，在GOA电路中，设置有四条为下拉信号输入端提供信号的下拉信号线，所述四条下拉信号线所提供的下拉信号为波形相同，并且依次相差四分之一周期的时钟信号。

根据本发明的示例性实施例，下拉信号在下拉信号的一个周期中处于高电位的时间和处于低电位的时间，均等于输入到时钟信号输入端的时钟信号在所述时钟信号的一个周期中处于高电位的时间的两倍。

根据本发明的示例性实施例，下拉信号的低电位小于或等于第一电压输入端的电位。

根据本发明的示例性实施例，提供了一种具有如上所述的GOA电路的显示面板。

根据本发明的示例性实施例，提供了一种具有如上所述的显示面板的显示装置。

将在接下来的描述中部分阐述本发明总体构思另外的方面和/或优点，还有一部分通过描述将是清楚的，或者可以经过本发明总体构思的实施而得知。

附图说明

包括附图以提供对本发明的进一步理解，附图并入到本说明书中并构成本说明书的一部分，附图对本发明的实施例进行举例说明，并与描述一起用于解释本发明的原理。

图1示出了现有技术中的单级GOA电路结构的示意性电路图。

图2示出了现有技术中的达灵顿结构反相器的示意性电路图。

图3示出了现有技术中的单级GOA电路结构的另一示意性电路图。

图4是图3中示出的单级GOA电路结构中的各信号的时序图。

图5示出了应用于GOA电路结构中的反相器的示意性电路图。

图6示出了本发明的示例性实施例的单级GOA电路结构的示意性电路图。

图 7 示出了本发明的示例性实施例的 GOA 电路结构的第一节点处的信号和下拉信号的时序图。

具体实施方式

在下文中将参照附图更充分地描述本发明，在附图中示出了本发明的实施例。然而，本发明可以以许多不同的形式来实施，而不应当被解释为局限于这里阐述的实施例，提供这些实施例，以使本公开是彻底的，并将向本领域技术人员充分地传达本发明的范围。可以利用一种或者更多种等同布置来实践各种示例性实施例。此外，同样的附图标记指示同样的元件。

尽管在这里可使用术语第一、第二等来描述各种元件、组件、区域、层和/或部分，但是这些元件、组件、区域、层和/或部分不应被这些术语限制。这些术语用来将一个元件、组件、区域、层和/或部分与另一元件、组件、区域、层和/或部分区分开。因此，在不脱离本发明的教导的情况下，下面讨论的第一元件、第一组件、第一区域、第一层和/或第一部分可以被命名为第二元件、第二组件、第二区域、第二层和/或第二部分。

除非另外定义，否则这里使用的所有术语（包括技术术语和科学术语）具有与本领域普通技术人员通常理解的含义相同的含义。除非在这里如此明确地定义，否则术语（诸如在通用字典中定义的术语）应被解释为具有与在相关领域的上下文中的它们的含义相一致的含义，而将不以理想化或过于形式化的意思来解释。

此外，本申请中的晶体管可以为薄膜晶体管，其包括栅极、源极和漏极。在下述的实施例中，以 N 型晶体管为例进行描述。然而，本发明不限于此。在其它实施例中，本申请中的晶体管也可以是 P 型晶体管，当晶体管为 P 型晶体管时，关于信号的时序图可能有相应地修改。另外，本申请中的晶体管的源极和漏极是可以调换的。

在下文中，将参照附图详细地描述发明的示例性实施例。

图 6 示出了本发明的示例性实施例的单级 GOA 电路结构 200 的示意性电路图。在本发明的示例性实施例中，提供了一种 GOA 电路，其由多个单级的 GOA 电路结构 200 级联而成。在下面的描述中，以第 N 极 GOA 电路结构为例，

其中，N 为大于 0 的整数。在如图 6 中所述的单级 GOA 电路结构 200 中，包括上拉控制单元 210、上拉单元 220、信号下传单元 230、下拉单元 240、下拉维持单元 250 以及自举单元 260。

上拉控制单元 210 可以包括上拉控制晶体管 T11，其中，上拉控制晶体管 T11 的栅极可以连接至上一级级传信号输出端 ST(N-1)，源极可以连接至上一级扫描信号输出端 G(N-1)，漏极可以连接至第一节点 Q(N)。因此，上拉控制晶体管 T11 可以在上一级级传信号的控制下导通，将上一级扫描信号传输到第一节点 Q(N)以完成对第一节点 Q(N)进行预充电。

上拉单元 220 可以包括上拉晶体管 T21。上拉晶体管 T21 的栅极可以连接至第一节点 Q(N)，其源极可以连接至时钟信号输入端 CK/XCK，漏极可以连接至扫描信号输出端 G(N)。另一方面，上拉晶体管 T21 的漏极可以连接到下一级上拉控制单元 210 的上拉控制晶体管 T11 的源极。因此，上拉晶体管 T21 可以在第一节点 Q(N)的控制下导通，进而将时钟信号输出至扫描信号输出端 G(N)来提升扫描信号的电位。

信号下传单元 230 可以在第一节点 Q(N)的电位的控制下通过输入的时钟信号来输出级传信号，进而控制下一级上拉控制晶体管 T11 的导通和截止。信号下传单元 230 可以包括信号下传晶体管 T22。信号下传晶体管 T22 的栅极可以连接至第一节点 Q(N)，其源极可以连接至时钟信号输入端 CK/XCK，其漏极可以连接至级传信号输出端 ST(N)。因此，信号下传晶体管 T22 可以在第一节点 Q(N)的信号的控制下导通，将时钟信号作为级传信号而输出。

下拉单元 240 可以在下一级扫描信号的控制下将第一节点 Q(N)和扫描信号输出端 G(N)的电位拉低至第一电压，并将第一节点 Q(N)和扫描信号的电压维持在第一电压。下拉单元 240 可以包括第一下拉晶体管 T31 和第二下拉晶体管 T41。第一下拉晶体管 T31 的栅极可以连接至下一级的扫描信号输出端 G(N+1)，源极和漏极可以分别连接至扫描信号输出端 G(N) 和第一电压输入端 VSS。第二下拉晶体管 T41 的栅极也可以连接至下一级扫描信号输出端 G(N+1)，其源极和漏极可以分别连接至第一节点 Q(N)和第一电压输入端 VSS。因此，第一下拉晶体管 T31 和第二下拉晶体管 T41 可以在下一级扫描信号的控制下导通，从而将第一节点 Q(N)的电位拉低至第一电压，并将本级扫描信号

维持在第一电压。第一电压输入端 VSS 的电位可以为低电位，例如，可以为接地电压。

下拉维持单元 250 可以包括反相器单元 251、第一下拉维持晶体管 T32 和第二下拉维持晶体管 T42。反相器单元 251 可以设置在电压输入端 VSS 和下拉信号输入端 LC(N)之间。反相器单元 251 的输入端可以与第一节点 Q(N)连接，并且可以与上拉控制单元 210 的上拉控制晶体管 T11 的漏极连接。换言之，反相器单元251的输入端可以设置在上拉控制晶体管T11的漏极与第一节点Q(N)之间。反相器单元 251 的输出端与第一下拉维持晶体管 T32 的栅极和第二下拉维持晶体管 T42 的栅极连接。反相器单元 251 可以将输入的高电平信号转换为低电平信号输出至第一下拉维持晶体管 T32 的栅极和第二下拉维持晶体管 T42 的栅极，或者可以将输入的低电平信号转换为高电平信号输出至第一下拉维持晶体管 T32 的栅极和第二下拉维持晶体管 T42 的栅极。第一下拉维持晶体管 T32 的源极可以连接到扫描信号输出端 G(N)，漏极可以连接到第一电压输入端 VSS。第二下拉维持晶体管 T42 的源极和漏极可以分别连接至第一节点 Q(N)和第一电压输入端 VSS。第一下拉维持晶体管 T32 和第二下拉维持晶体管 T42 可以在反相器输出信号的控制下导通，将第一节点 Q(N)和扫描信号输出端 G(N)的电压维持在第一电压。

反相器单元 251 可以是达灵顿反相器，其可以包括四个晶体管，分别为第一至第四反相晶体管 T51、T52、T53 和 T54。第一反相晶体管 T51 的栅极可以连接到下拉信号输入端 LC(N)，并且可以连接到第一反相晶体管 T51 的源极，即，第一反相晶体管 T51 可以二极管连接。第一反相晶体管 T51 的漏极可以连接到第三反相晶体管 T53 的栅极和第二反相晶体管 T52 的源极。第二反相晶体管 T52 的栅极可以连接到第一节点 Q(N)，其源极和漏极可以分别连接到第一反相晶体管 T51 的漏极和第一电压输入端 VSS。第三反相晶体管 T53 的栅极可以连接到第一反相晶体管 T51 的漏极，其源极和漏极可以分别连接到下拉信号输入端 LC(N)和第四反相晶体管 T54 的漏极。第四反相晶体管 T54 的栅极可以连接到第一节点 Q(N)，其源极和漏极可以分别连接到第三反相晶体管 T53 的漏极和第一电压输入端 VSS。

第一下拉维持晶体管T32的栅极和第二下拉维持晶体管T42的栅极可以连接在第三反相晶体管 T53 和第四反相晶体管 T54 之间，即，第一下拉维持晶体

管 T32 的栅极和第二下拉维持晶体管 T42 的栅极可以连接到第四反相晶体管 T54 的源极。

自举单元 260 可以耦接在第一节点 Q(N)和扫描信号输出端 G(N)之间，并可以提高并维持第一节点 Q(N)的电位，其可以包括自举电容器 Cbt。自举电容器 Cbt 的两端分别连接第一节点 Q(N)和扫描信号输出端 G(N)。

下面结合图 6 和图 7 中所示出的内容，对反相器单元 251 进一步详细描述。图 7 示出了本发明的示例性实施例的 GOA 电路结构的第一节点处的信号和下拉信号的时序图。

如图 7 中所示，在本发明的示例性实施例中，下拉信号输入端 LC(N)可以输入有类似于时钟信号的下拉信号。在本发明的整个 GOA 电路结构中，可以为下拉信号输入端 LC(N)设置有四条下拉信号线 LC1、LC2、LC3 及 LC4。在下拉信号的一个周期中，下拉信号处于高电位的时间和处于低电位的时间均为第一节点 Q(N)处的信号处于高电位的时间 t，即，下拉信号处于高电位的时间和处于低电位的时间均为时钟信号输入端 CK/XCK 处输入的时钟信号处于高电平的时间的两倍。

假设第 N 级 GOA 电路结构对应的下拉信号为 LC1，第 N+1 级 GOA 电路结构对应的下拉信号为 LC2，第 N+2 级 GOA 电路结构对应的下拉信号为 LC3，第 N+3 级 GOA 电路结构对应的下拉信号为 LC4。以此类推，第 N+4 级 GOA 电路结构对应的下拉信号为 LC1，第 N+5 级 GOA 电路结构对应的下拉信号为 LC2，等等。

在这里，以第 N 级 GOA 电路结构为例对反相器单元 251 的操作进行说明，当第一节点 Q(N)处于高电位并且下拉信号 LC1 处于低电位时，第一反相晶体管 T51 和第三反相晶体管 T53 截止，第二反相晶体管 T52 和第四反相晶体管 T54 导通，并且第一下拉维持晶体管 T32 和第二下拉维持晶体管 T42 截止。由于此时下拉信号 LC1 不再为高电位，因此第一电压与下拉信号 LC1 之间的相互拉扯作用不存在。

当第一节点 Q(N)处于低电位并且下拉信号 LC1 处于高电位时，第一反相晶体管 T51 和第三反相晶体管 T53 导通，第二反相晶体管 T52 和第四反相晶

体管 T54 截止，并且第一下拉维持晶体管 T32 和第二下拉维持晶体管 T42 导通。下拉维持单元 250 正常工作。

当第一节点 Q(N)处于低电位并且下拉信号 LC1 同样处于低电位时，第一至第四反相晶体管 T51、T52、T53 和 T54 均截止，下拉维持单元 250 不工作。

基于反相器单元 251 的工作原理可知，为了使反相器单元 251 更好地起作用，当第一节点 Q(N)的电位为高电位时，下拉信号 LC1 的电位为低电位。当下拉信号 LC1 的电位为高电位时，第一节点 Q(N)的电位为低电位。此外，在下拉信号的一个周期中，下拉信号处于高电位的时间和处于低电位的时间均为第一节点 Q(N)处的电位处于高电位的时间 t。

在本发明的示例性实施例中，下拉信号 LC1、LC2、LC3、LC4 可以选择为波形相同，依次相差四分之一周期的时钟信号。

此外，为了使第一反相维持晶体管 T32 和第二反相维持晶体管 T42 可以更好地截止，下拉信号的低电位应小于或等于第一电压输入端 VSS 的电位。由于下拉信号输入端 LC（N）的电位已经出现了高电位、低电位之间的转换，因此第一反相维持晶体管 T32 和第二反相维持晶体管 T42 会受到正偏向压力和负偏向压力（Negative Bias Stress，NBS）两种作用而改善薄膜晶体管器件由于受到单一压力作用而引起的失效问题。

在现有技术中，下拉信号输入端 LC 处输入的电位为高电位，然而，在本发明的示例性实施例中，下拉信号输入端 LC(N)处输入的信号为周期性的时钟信号，已经出现了高、低电位之间的转换。在本发明的示例性实施例中，当第一节点 Q(N)的电位为高电位时，下拉信号 LC1 的电位为低电位，并且在下拉信号的一个周期中，下拉信号处于高电位的时间和处于低电位的时间均为第一节点 Q(N)处的电位处于高电位的时间 t。因此，在本发明的示例性实施例中，避免了在反相器单元在输入端为高电位时输出端无法满足绝对低电位的要求，改善了 GOA 电路结构的可靠性和稳定性。

另外，由于在本申请的单级 GOA 电路结构中仅设置了一个下拉维持单元，因此可以在满足电路功能的同时简化电路结构，从而有利于显示面板的窄边框设计。

根据本发明的示例性实施例，本发明可以提供一种显示面板，其包括显示区域和位于显示区域边缘上的 GOA 电路，其中 GOA 电路与上述实施例中的 GOA 电路结构和原理类似，在此不再赘述。

根据本发明的示例性实施例，本发明还可以提供一种显示装置，其可以包括上述实施例中的显示面板。

综上所述，本发明提出了一种简化的 GOA 电路，在该电路中可以应用一种具有高电位和低电位转换的下拉信号，可以有效避免在反相器单元在输入端为高电位时输出端无法满足绝对低电位的要求，改善了 GOA 电路结构的可靠性和稳定性。

虽然已表示和描述了本发明的一些示例性实施例，但本领域技术人员应该理解，在不脱离由权利要求及其等同物限定其范围的本发明的原理和精神的情况下，可以对这些实施例进行修改。

权利要求书

1、一种 GOA 电路，所述 GOA 电路为级联设置的多级 GOA 电路，每级 GOA 电路包括上拉控制单元、上拉单元、信号下传单元、下拉单元、一个下拉维持单元以及自举单元，每级 GOA 电路均设置有时钟信号输入端、第一节点、第一电压输入端、下拉信号输入端以及输出至水平扫描线上的扫描信号输出端，所述一个下拉维持单元包括反向器，

其中，反相器包括第一至第四反相晶体管，第一反相晶体管的源极和栅极以及第三反相晶体管的源极连接到下拉信号输入端，第三反相晶体管的栅极连接到第一反相晶体管的漏极，第二反相晶体管的栅极和第四反相晶体管的栅极连接到第一节点，第二反相晶体管的源极和第四反相晶体管的源极分别连接到第一反相晶体管的漏极和第三反相晶体管的漏极，第二反相晶体管的漏极和第四反相晶体管的漏极连接到第一电压输入端，

其中，第一节点设置在上拉控制单元的输出端与自举单元之间，

其中，当第一节点的电位为高电位时，输入到下拉信号输入端的下拉信号的电位为低电位，并且下拉信号在下拉信号的一个周期中处于高电位的时间和处于低电位的时间均等于第一节点处的信号处于高电位的时间。

2、根据权利要求 1 所述的 GOA 电路，其中，上拉控制单元通过第一节点连接到信号下传单元。

3、根据权利要求 1 所述的 GOA 电路，其中，所述下拉维持单元还包括第一下拉维持晶体管和第二下拉维持晶体管，第一下拉维持晶体管的栅极和第二下拉维持晶体管的栅极连接到第四反相晶体管的源极，第一下拉维持晶体管的源极和第二下拉维持晶体管的源极分别连接到扫描信号输出端和第一节点，第一下拉维持晶体管的漏极和第二下拉维持晶体管的漏极连接到第一电压输入端。

4、根据权利要求 1 所述的 GOA 电路，其中，下拉信号为时钟信号。

5、根据权利要求 4 所述的 GOA 电路，其中，在 GOA 电路中，设置有四

条为下拉信号输入端提供信号的下拉信号线，所述四条下拉信号线所提供的下拉信号为波形相同，并且依次相差四分之一周期的时钟信号。

6、根据权利要求 1 所述的 GOA 电路，其中，下拉信号在下拉信号的一个周期中处于高电位的时间和处于低电位的时间，均等于输入到时钟信号输入端的时钟信号在所述时钟信号的一个周期中处于高电位的时间的两倍。

7、根据权利要求 1 所述的 GOA 电路，其中，下拉信号的低电位小于或等于第一电压输入端的电位。

8、一种显示面板，其包括 GOA 电路，其中，所述 GOA 电路为级联设置的多级 GOA 电路，每级 GOA 电路包括上拉控制单元、上拉单元、信号下传单元、下拉单元、一个下拉维持单元以及自举单元，每级 GOA 电路均设置有时钟信号输入端、第一节点、第一电压输入端、下拉信号输入端以及输出至水平扫描线上的扫描信号输出端，所述一个下拉维持单元包括反向器，

其中，反相器包括第一至第四反相晶体管，第一反相晶体管的源极和栅极以及第三反相晶体管的源极连接到下拉信号输入端，第三反相晶体管的栅极连接到第一反相晶体管的漏极，第二反相晶体管的栅极和第四反相晶体管的栅极连接到第一节点，第二反相晶体管的源极和第四反相晶体管的源极分别连接到第一反相晶体管的漏极和第三反相晶体管的漏极，第二反相晶体管的漏极和第四反相晶体管的漏极连接到第一电压输入端，

其中，第一节点设置在上拉控制单元的输出端与自举单元之间，

其中，当第一节点的电位为高电位时，输入到下拉信号输入端的下拉信号的电位为低电位，并且下拉信号在下拉信号的一个周期中处于高电位的时间和处于低电位的时间均等于第一节点处的信号处于高电位的时间。

9、根据权利要求 8 所述的显示面板，其中，上拉控制单元通过第一节点连接到信号下传单元。

10、根据权利要求 8 所述的显示面板，其中，所述下拉维持单元还包括第一下拉维持晶体管和第二下拉维持晶体管，第一下拉维持晶体管的栅极和第二下拉维持晶体管的栅极连接到第四反相晶体管的源极，第一下拉维持晶体管的

源极和第二下拉维持晶体管的源极分别连接到扫描信号输出端和第一节点，第一下拉维持晶体管的漏极和第二下拉维持晶体管的漏极连接到第一电压输入端。

11、根据权利要求 8 所述的显示面板，其中，下拉信号为时钟信号。

12、根据权利要求 11 所述的显示面板，其中，在 GOA 电路中，设置有四条为下拉信号输入端提供信号的下拉信号线，所述四条下拉信号线所提供的下拉信号为波形相同，并且依次相差四分之一周期的时钟信号。

13、根据权利要求 8 所述的显示面板，其中，下拉信号在下拉信号的一个周期中处于高电位的时间和处于低电位的时间，均等于输入到时钟信号输入端的时钟信号在所述时钟信号的一个周期中处于高电位的时间的两倍。

14、根据权利要求 8 所述的显示面板，其中，下拉信号的低电位小于或等于第一电压输入端的电位。。

15、一种显示装置，其包括如权利要求 8 所述的显示面板。

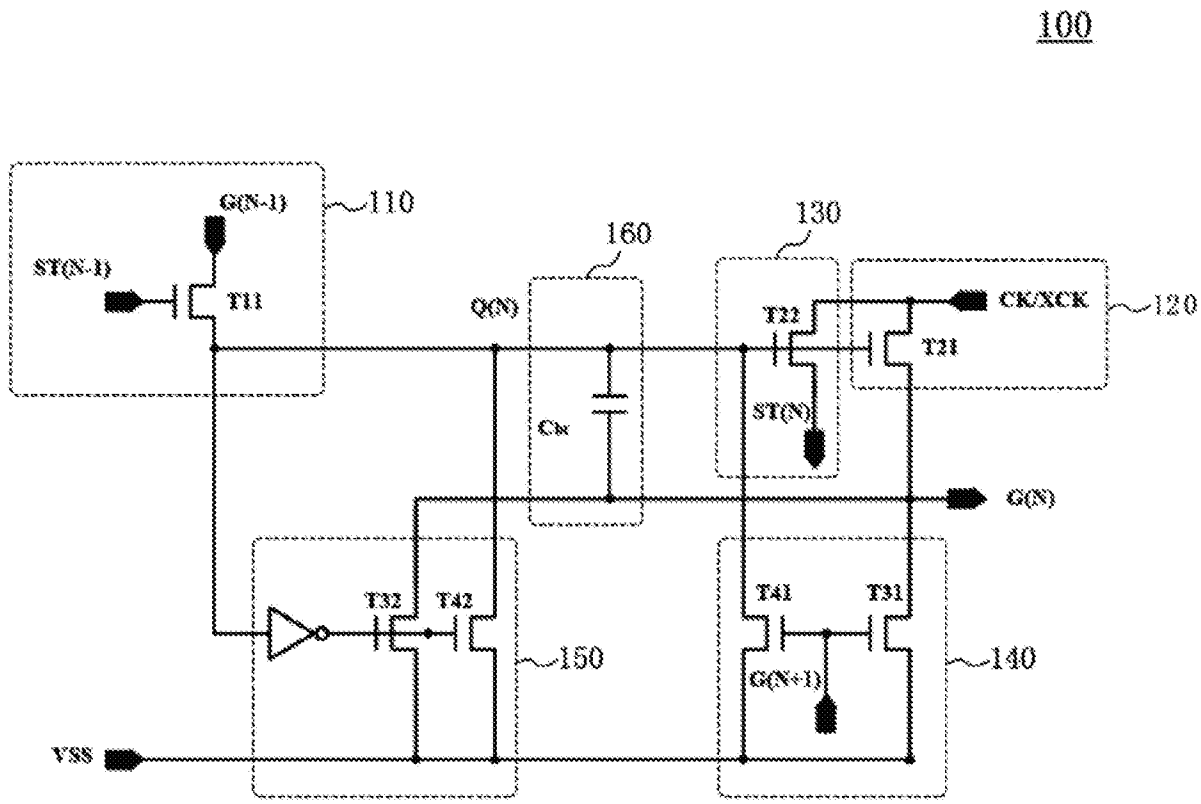

100
G(N-1)
110
ST(N-1)
T11
160
130
Q(N)
T22
CK/XCK
120
T21
Cbt
ST(N)
G(N)
T32
T42
T41
T31
150
140
G(N+1)
VSS

图 1

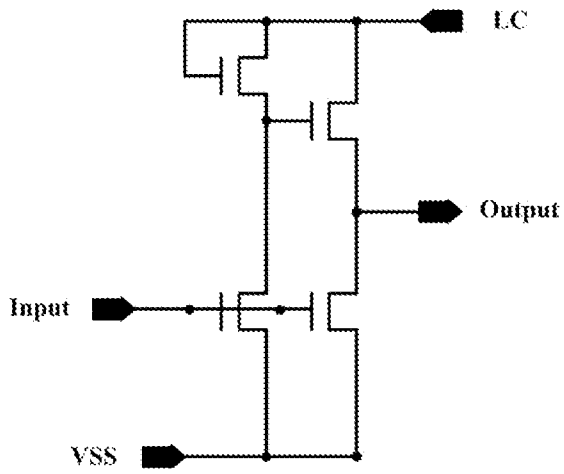

LC
Output
Input
VSS

图 2

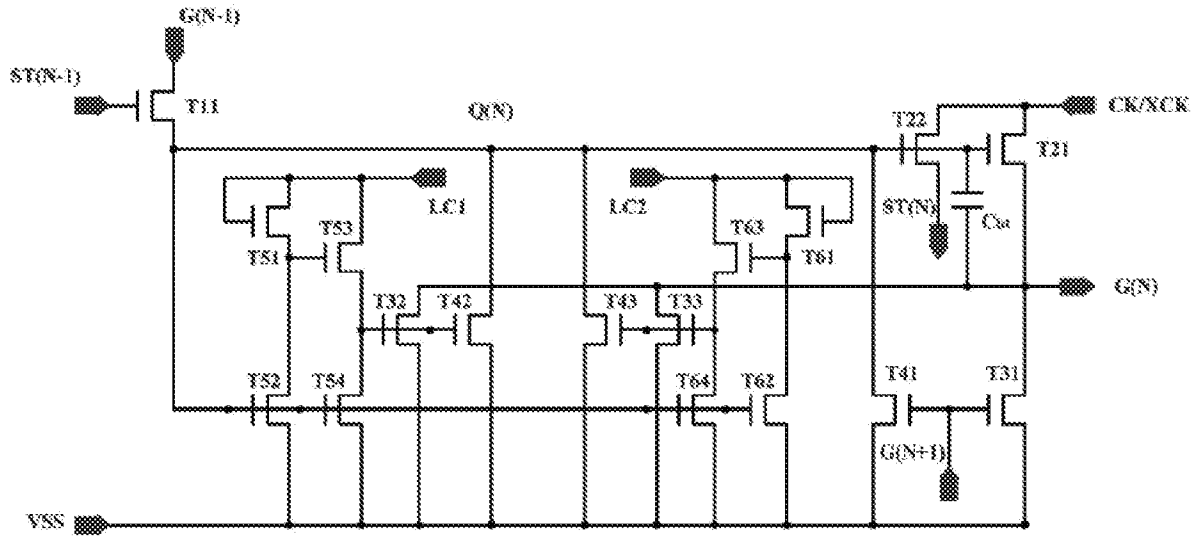

G(N-1)
ST(N-1)
T11
Q(N)
T22
CK/XCK
T21
LC1
LC2
ST(N)
Cst
T53
T51
T63
T61
G(N)
T32
T42
T43
T33
T52
T54
T64
T62
T41
T31
G(N+1)
VSS

图 3

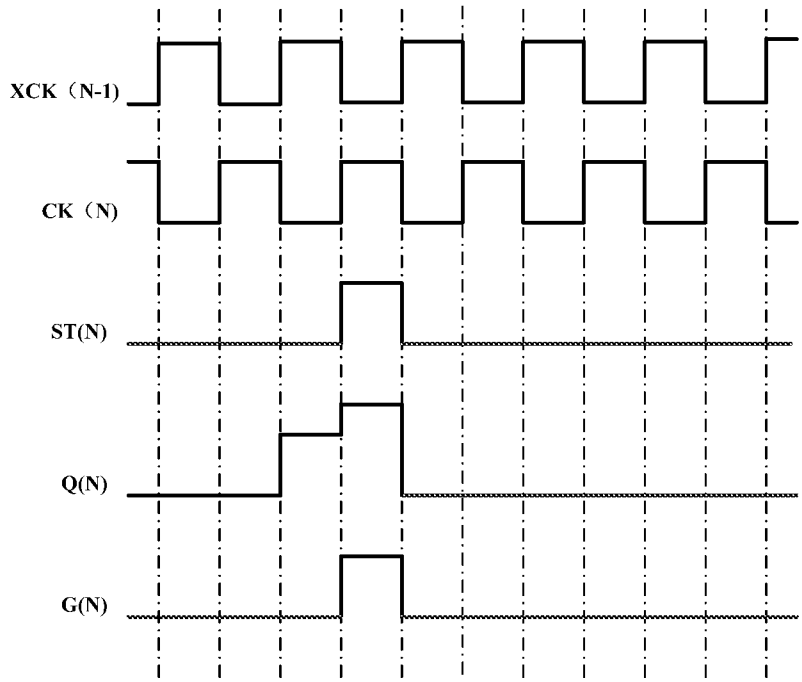

XCK（N-1)
CK（N)
ST(N)
Q(N)
G(N)

图 4

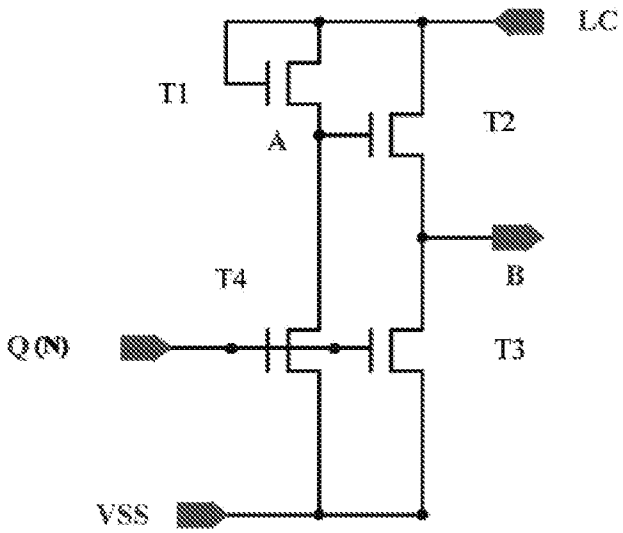

LC
T1
T2
A
B
T4
Q (N)
T3
VSS

图 5

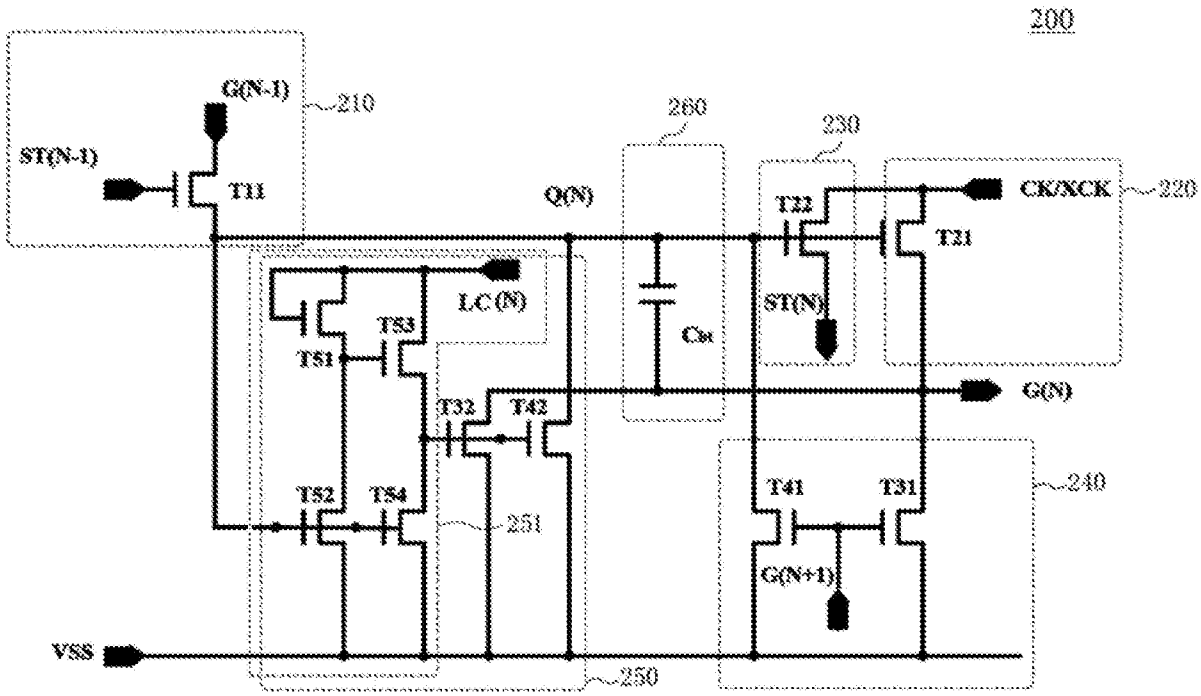

200
G(N-1)
210
ST(N-1)
T11
260
230
Q(N)
T22
CK/XCK
220
T21
LC (N)
T53
T51
Cst
ST(N)
G(N)
T32
T42
T52
T54
251
T41
T31
240
G(N+1)
VSS
250

图 6

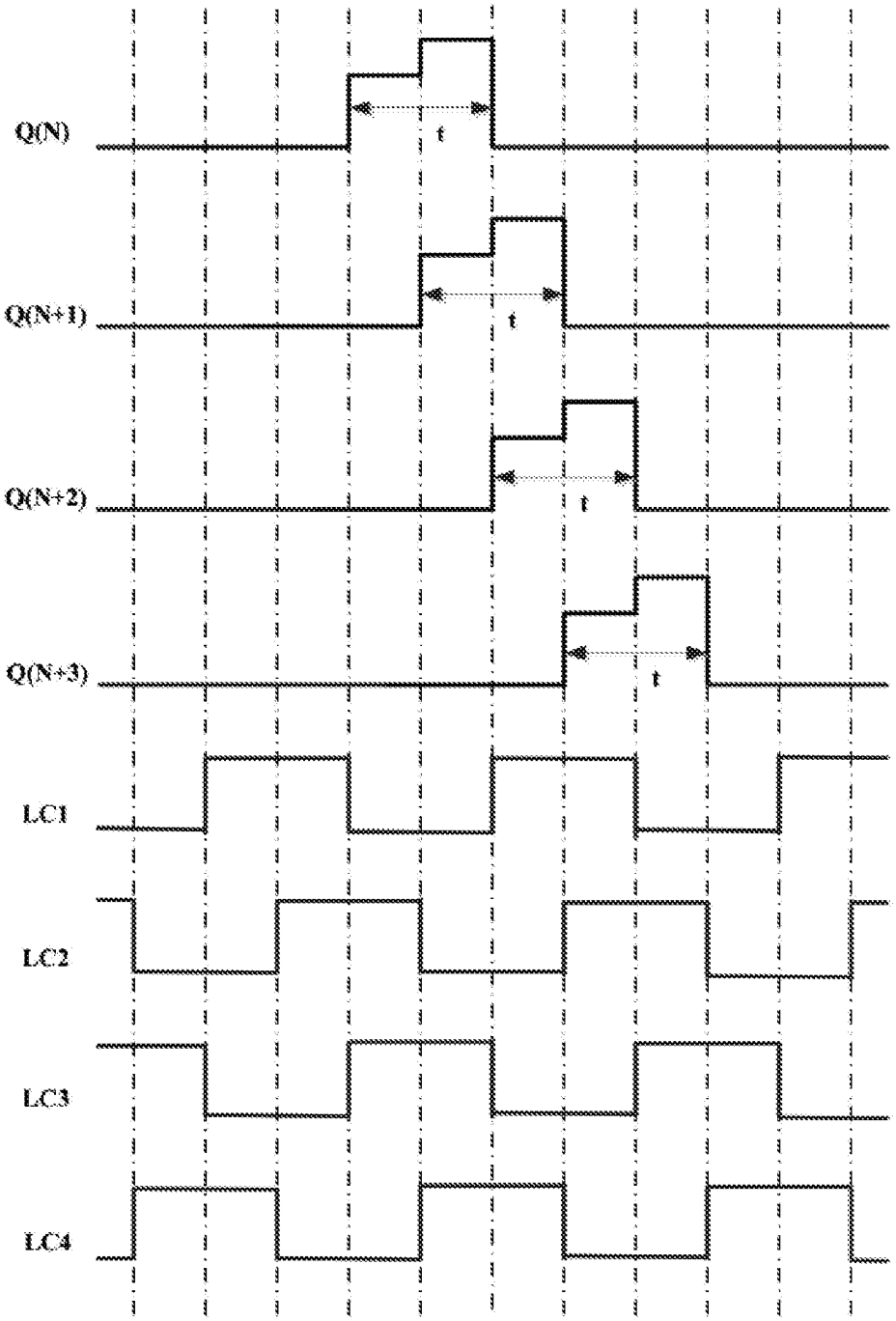


图 7

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2018/105019

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/20(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNTXT, WPI, EPODOC: 华星光电, 陈帅, 选通, 扫描, 闸极, 栅极, 上拉, 仅, 一个,下拉, 维持, 保持, 稳定, 达灵顿, 反相器, 高电位, 时钟, 周期, 2倍, 两倍, 可靠, GOA, gate, scan+, vertical, grid, driv+, pull, up, down, maintain+, hold+, LC+, period, only, one, twice, high, low, level

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN 104732939 A (BOE TECHNOLOGY GROUP CO., LTD. ET AL.) 24 June 2015 (2015-06-24) description, paragraphs [0003] and [0059]-[0084], and figures 1-6	1-15
Y	CN 106023933 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 12 October 2016 (2016-10-12) description, paragraphs [0103]-[0135], and figures 5-7	1-15
A	CN 105632441 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 01 June 2016 (2016-06-01) entire document	1-15
A	CN 106898290 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 27 June 2017 (2017-06-27) entire document	1-15
A	CN 107610668 A (SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) 19 January 2018 (2018-01-19) entire document	1-15

☑ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
13 March 2019	**01 April 2019**

Name and mailing address of the ISA/CN	Authorized officer
National Intellectual Property Administration, PRC (ISA/CN) **No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088** **China**	
Facsimile No. **(86-10)62019451**	Telephone No.

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 205282053 U (BEIJING BOE DISPLAY TECHNOLOGY CO., LTD. ET AL.) 01 June 2016 (2016-06-01) entire document	1-15
A	KR 20070095585 A (SAMSUNG ELECTRONICS CO., LTD.) 01 October 2007 (2007-10-01) entire document	1-15

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2018/105019

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	104732939	A	24 June 2015	WO	2016155205	A1	06 October 2016
				US	2017039968	A1	09 February 2017
CN	106023933	A	12 October 2016	US	10186223	B2	22 January 2019
				US	2018190228	A1	05 July 2018
				WO	2018014381	A1	25 January 2018
CN	105632441	A	01 June 2016	US	10008166	B2	26 June 2018
				US	2018090087	A1	29 March 2018
				CN	105632441	B	27 March 2018
				WO	2017143646	A1	31 August 2017
CN	106898290	A	27 June 2017	WO	2018192026	A1	25 October 2018
				US	2018308407	A1	25 October 2018
CN	107610668	A	19 January 2018	CN	207020959	U	16 February 2018
CN	205282053	U	01 June 2016	US	2018268755	A1	20 September 2018
				WO	2017118141	A1	13 July 2017
				US	10140913	B2	27 November 2018
KR	20070095585	A	01 October 2007	None			

国际检索报告

国际申请号
PCT/CN2018/105019

A. 主题的分类

G09G 3/20(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G09G

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用））

CNPAT,CNTXT,WPI,EPODOC: 华星光电, 陈帅, 选通, 扫描, 闸极, 栅极, 上拉, 仅, 一个,下拉, 维持, 保持, 稳定, 达灵顿, 反相器, 高电位, 时钟, 周期, 2倍, 两倍, 可靠, GOA, gate, scan+, vertical, grid, driv+, pull, up, down, maintain+, hold+, LC+, period, only, one, twice, high, low, level

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
Y	CN 104732939 A (京东方科技集团股份有限公司 等) 2015年 6月 24日 (2015-06-24) 说明书第[0003] 、[0059]-[0084]段，附图1-6	1-15
Y	CN 106023933 A (深圳市华星光电技术有限公司) 2016年 10月 12日 (2016-10-12) 说明书第[0103]-[0135]段，附图5-7	1-15
A	CN 105632441 A (深圳市华星光电技术有限公司) 2016年 6月 1日 (2016-06-01) 全文	1-15
A	CN 106898290 A (深圳市华星光电技术有限公司) 2017年 6月 27日 (2017-06-27) 全文	1-15
A	CN 107610668 A (深圳市华星光电半导体显示技术有限公司) 2018年 1月 19日 (2018-01-19) 全文	1-15
A	CN 205282053 U (北京京东方显示技术有限公司 等) 2016年 6月 1日 (2016-06-01) 全文	1-15

☑ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2019年 3月 13日	2019年 4月 1日
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451	受权官员 彭海良 电话号码 86-(10)-53962513

表 PCT/ISA/210 (第2页) (2015年1月)

国际检索报告

国际申请号
PCT/CN2018/105019

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
A	KR 20070095585 A (SAMSUNG ELECTRONICS CO., LTD.) 2007年 10月 1日 (2007-10-01) 全文	1-15

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2018/105019

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	104732939	A	2015年 6月 24日	WO	2016155205	A1	2016年 10月 6日
				US	2017039968	A1	2017年 2月 9日
CN	106023933	A	2016年 10月 12日	US	10186223	B2	2019年 1月 22日
				US	2018190228	A1	2018年 7月 5日
				WO	2018014381	A1	2018年 1月 25日
CN	105632441	A	2016年 6月 1日	US	10008166	B2	2018年 6月 26日
				US	2018090087	A1	2018年 3月 29日
				CN	105632441	B	2018年 3月 27日
				WO	2017143646	A1	2017年 8月 31日
CN	106898290	A	2017年 6月 27日	WO	2018192026	A1	2018年 10月 25日
				US	2018308407	A1	2018年 10月 25日
CN	107610668	A	2018年 1月 19日	CN	207020959	U	2018年 2月 16日
CN	205282053	U	2016年 6月 1日	US	2018268755	A1	2018年 9月 20日
				WO	2017118141	A1	2017年 7月 13日
				US	10140913	B2	2018年 11月 27日
KR	20070095585	A	2007年 10月 1日		无		