



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2016년08월23일
(11) 등록번호 10-1650395
(24) 등록일자 2016년08월17일

(51) 국제특허분류(Int. Cl.)
H02M 7/48 (2007.01) H02P 21/14 (2016.01)
H02P 27/06 (2006.01)

(52) CPC특허분류
H02M 7/48 (2013.01)
H02P 21/14 (2013.01)

(21) 출원번호 10-2015-0049012

(22) 출원일자 2015년04월07일

심사청구일자 2015년04월07일

(56) 선행기술조사문헌

심동준 외, 3상 전압형 인버터의 데드타임 보상기
법, 전력전자학회 2014년도 하계학술대회 논문집,
2014.7, 399-400

JP2012244674 A

JP2014176253 A

KR101414887 B1

(73) 특허권자

경상대학교산학협력단

경상남도 진주시 진주대로 501 (가좌동)

주식회사 맥시스

인천광역시 남동구 함박피로377번길 24-24 (남
촌동)

(72) 발명자

김태웅

경상남도 진주시 금산면 중천로 82, 101동 1501호
(금산아이파크아파트)

조춘호

경상남도 진주시 진주대로942번길 16, 210호 (칠
암동, 칠암대덕아파트)

심동준

경상남도 창원시 마산회원구 회원동북로 22-16 (회
원동)

(74) 대리인

정홍식, 이현수, 김태현

전체 청구항 수 : 총 5 항

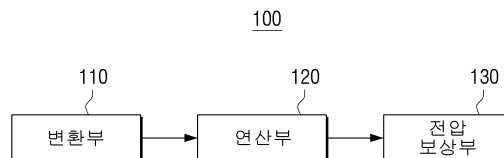
심사관 : 광인구

(54) 발명의 명칭 3상 전압형 인버터 및 그의 손실전압 보상 방법

(57) 요약

3상 전압형 인버터가 개시된다. 본 3상 전압형 인버터는, 3상 교류 전류를 2상 직류 전류로 변환하는 변환부, 3상 교류 전류의 기준 축과 2상 직류 전류의 기준 축 간의 각도를 검출하고, 검출된 각도와 2상 직류 전류의 위상차를 합산하여 전류 극성 각도를 산출하고, 산출된 전류 극성 각도를 6 등분한 값을 이용하여 3상 전류 극성 값을 산출하는 연산부 및 산출된 3상 전류 극성 값을 이용하여 손실 전압을 보상하는 전압 보상부를 포함한다.

대표도 - 도4



(52) CPC특허분류
H02P 27/06 (2013.01)

명세서

청구범위

청구항 1

3상 전압형 인버터에 있어서,

3상 교류 전류를 2상 직류 전류로 변환하는 변환부;

상기 3상 교류 전류의 기준 축과 상기 2상 직류 전류의 기준 축 간의 각도를 검출하고, 상기 검출된 각도와 상기 2상 직류 전류의 위상차를 합산하여 전류 극성 각도를 산출하고, 상기 산출된 전류 극성 각도를 6 등분한 값을 이용하여 3상 전류 극성 값을 산출하는 연산부; 및

상기 산출된 3상 전류 극성 값을 이용하여 손실 전압을 보상하는 전압 보상부;를 포함하는 3상 전압형 인버터.

청구항 2

제1항에 있어서,

상기 연산부는,

상기 2상 직류 전류의 위상차에 저역 통과 필터링을 적용하고, 상기 저역 통과 필터링이 적용된 위상차와 상기 검출된 각도를 합산하여 상기 전류 극성 각도를 산출하는 것을 특징으로 하는 3상 전압형 인버터.

청구항 3

제1항에 있어서,

상기 변환부는,

상기 3상 교류 전류에 저역 통과 필터링을 적용하여 상기 2상 직류 전류로 변환하거나, 상기 2상 직류 전류에 저역 통과 필터링을 적용하여 상기 연산부로 제공하는 것을 특징으로 하는 3상 전압형 인버터.

청구항 4

제1항에 있어서,

상기 연산부는,

상기 3상 전류 극성 값에 채터링 현상을 방지하기 위한 히스테리시스 알고리즘을 적용하는 것을 특징으로 하는 3상 전압형 인버터.

청구항 5

제1항에 있어서,

상기 2상 직류 전류의 위상차는 하기와 같은 수학식에 의해 산출되는 것을 특징으로 하는 3상 전압형 인버터;

$$\Phi = \cos^{-1} \left(\frac{i_d}{\sqrt{i_d^2 + i_q^2}} \right)$$

여기서, Φ 는 위상차이고, i_d 는 d축 검출전류이며, i_q 는 q축 검출전류임.

발명의 설명

기술 분야

[0001] 본 발명은 3상 전압형 인버터 및 그의 손실전압 보상 방법에 관한 것으로, 보다 상세하게는 3상 전압형 인버터의 데드타임에 의한 전압손실과 출력전류의 비선형 영역 발생 현상을 최소화하는 3상 전압형 인버터 및 그의 손실전압 보상 방법에 관한 것이다.

배경 기술

[0002] 3상 전압형 인버터의 경우 각 상 레그(phase leg)의 단락을 방지하기 위하여 단락 방지 시간, 즉, 데드타임을 설정하여야 한다. 그러나 데드타임의 영향으로 전압손실과 출력전류의 비선형 영역이 발생한다. 특히, 모터의 경우, 전류 왜형이 합성되어 출력주파수의 6배인 토크 맥동이 발생할 수 있다. 도 1의 파선 영역에서 데드타임으로 인한 출력전류의 비선형 영역이 나타남을 확인할 수 있다.

[0003] 또한, 높은 스위칭 주파수로 경부하 및 저속영역인 조건 하에서는 데드타임의 영향이 매우 커지게 된다. 이를 해결하기 위해 데드타임 보상알고리즘이 필요하며, 기존 데드타임 보상기법에는 출력전압을 검출하여 PWM 지령과 비교하여 전압지령을 보상하는 전압방식과 출력전류의 위상을 검출하여 전압지령을 보상하는 전류방식이 있다. 도 2에는 기존의 데드타임 보상 알고리즘이 적용된 회로도를 도시하였다.

[0004] 기본적인 기존 보상기법은 히스테리시스 기반으로 출력전류 극성을 파악하여 데드타임을 보상하는 알고리즘으로써 부하가 크고 출력주파수가 높을 때에는 큰 문제가 발생하지 않지만, 경부하 및 저속영역인 경우에는 출력전류의 채터링 현상 및 저역 통과 필터(low pass filter; LPF) 위상 지연에 의해 정확한 출력전류 극성을 판단하기 쉽지 않다. 도 3을 참조하면, 저역 통과 필터에 의하여 위상 지연이 발생함을 확인할 수 있다.

[0005] 그리고 이를 보완하기 위한 보상기법으로써 한 주기 동안 왜곡된 평균 전압을 미리 계산하여 전류제어기 출력의 지령전압에 가감하여 보상하는 방법, 전류정보로부터 계산된 전압오차를 전향 보상하는 방법, 데드타임뿐만 아니라 스위칭소자의 턴온 지연시간, 턴오프 지연시간에 의한 전압강하까지 보상하는 방법, 출력전류를 좌표 변환하여 d축 전류에 포함된 6차 고조파성분을 도출하여 보상하는 방법 등이 있으나 복잡한 수식계산 연산과정이 필요하다는 단점이 있다.

발명의 내용

해결하려는 과제

[0006] 따라서, 본 발명의 목적은 3상 전류 및 각도 정보를 이용하여 3상 전압형 인버터의 데드타임에 의한 전압손실 및 출력전류의 비선형 영역 발생 현상을 최소화하기 위한 3상 전압형 인버터 및 그의 손실전압 보상 방법을 제공하는 데 있다.

과제의 해결 수단

[0007] 상술한 목적을 달성하기 위한 본 실시 예에 따른 3상 전압형 인버터는, 3상 교류 전류를 2상 직류 전류로 변환하는 변환부, 상기 3상 교류 전류의 기준 축과 상기 2상 직류 전류의 기준 축 간의 각도를 검출하고, 상기 검출된 각도와 상기 2상 직류 전류의 위상차를 합산하여 전류 극성 각도를 산출하고, 상기 산출된 전류 극성 각도를 6 등분한 값을 이용하여 3상 전류 극성 값을 산출하는 연산부 및 상기 산출된 3상 전류 극성 값을 이용하여 손실 전압을 보상하는 전압 보상부를 포함한다.

[0008] 여기서, 상기 연산부는, 상기 2상 직류 전류의 위상차에 저역 통과 필터링을 적용하고, 상기 저역 통과 필터링이 적용된 위상차와 상기 검출된 각도를 합산하여 상기 전류 극성 각도를 산출할 수 있다.

[0009] 또한, 상기 변환부는, 상기 3상 교류 전류에 저역 통과 필터링을 적용하여 상기 2상 직류 전류로 변환하거나, 상기 2상 직류 전류에 저역 통과 필터링을 적용하여 상기 연산부로 제공할 수 있다.

[0010] 또한, 상기 연산부는, 상기 3상 전류 극성 값에 채터링 현상을 방지하기 위한 히스테리시스 알고리즘을 적용할 수 있다.

[0011] 또한, 상기 2상 직류 전류의 위상차는 하기와 같은 수학식에 의해 산출될 수 있다.

$$\Phi = \cos^{-1} \left(\frac{i_d}{\sqrt{i_d^2 + i_q^2}} \right)$$

[0012] 여기서, Φ 는 위상차이고, i_d 는 d축 검출전류이며, i_q 는 q축 검출전류임.

[0014] 한편, 본 발명의 일 실시 예에 따른 3상 전압형 인버터의 손실전압 보상 방법은, 3상 교류 전류를 2상 직류 전류로 변환하는 단계, 상기 3상 교류 전류의 기준 축과 상기 2상 직류 전류의 기준 축 간의 각도를 검출하고, 상기 검출된 각도와 상기 2상 직류 전류의 위상차를 합산하여 전류 극성 각도를 산출하고, 상기 산출된 전류 극성 각도를 6 등분한 값을 이용하여 3상 전류 극성 값을 산출하는 단계 및 상기 산출된 3상 전류 극성 값을 이용하여 손실 전압을 보상하는 단계를 포함한다.

[0015] 여기서, 상기 산출하는 단계는, 상기 2상 직류 전류의 위상차에 저역 통과 필터링을 적용하고, 상기 저역 통과 필터링이 적용된 위상차와 상기 검출된 각도를 합산하여 상기 전류 극성 각도를 산출할 수 있다.

[0016] 또한, 상기 변환하는 단계는, 상기 3상 교류 전류에 저역 통과 필터링을 적용하여 상기 2상 직류 전류로 변환하거나, 상기 2상 직류 전류에 저역 통과 필터링을 적용할 수 있다.

[0017] 또한, 상기 산출하는 단계는, 상기 3상 전류 극성 값에 채터링 현상을 방지하기 위한 히스테리시스 알고리즘을 적용할 수 있다.

[0018] 또한, 상기 2상 직류 전류의 위상차는 하기와 같은 수학식에 의해 산출될 수 있다.

$$\Phi = \cos^{-1} \left(\frac{i_d}{\sqrt{i_d^2 + i_q^2}} \right)$$

[0019] 여기서, Φ 는 위상차이고, i_d 는 d축 검출전류이며, i_q 는 q축 검출전류임.

발명의 효과

[0021] 이상 설명한 바와 같이 본 발명의 다양한 실시 예에 따르면 3상 전류 및 각도 정보를 이용하여 정확한 출력전류 극성을 판단할 수 있으므로, 3상 전압형 인버터의 데드타임에 의한 전압손실 및 출력전류의 비선형 영역 발생 현상을 최소화할 수 있다.

도면의 간단한 설명

[0022] 도 1은 3상 전압형 인버터의 데드타임에 의한 전압손실을 보상하지 않은 경우의 3상 출력전류의 왜곡 파형을 나타내는 파형도이다.

도 2는 기존의 데드타임 보상 알고리즘이 적용된 회로도이다.

도 3은 기존의 데드타임 보상 알고리즘이 적용된 경우 실제 전류와 필터링된 전류의 위상 지연을 나타내는 파형도이다.

도 4는 본 발명의 일 실시 예에 따른 3상 전압형 인버터의 구성을 나타내는 블럭도이다.

도 5 및 도 6은 본 발명의 일 실시 예에 따른 3상 전압형 인버터의 손실전압 보상 알고리즘이 적용된 회로도이다.

도 7은 본 발명의 일 실시 예에 따른 전류 및 각도 정보를 이용하여 계산된 위상차 및 전류극성 각도의 관계를 공간벡터로 나타낸 도면이다.

도 8 내지 도 11은 본 발명의 일 실시 예에 따른 저역 통과 필터링 적용 전후의 위상차 파형 및 전류 극성 각도

를 나타내는 파형도이다.

도 12는 본 발명의 일 실시 예에 따른 3상 전압 인버터의 손실전압 보상 방법을 나타내는 흐름도이다.

도 13은 본 발명의 일 실시 예에 따른 3상 전압 인버터의 손실전압 보상 방법을 적용한 PMSM 속도제어 시스템 구성도이다.

도 14 내지 도 17은 본 발명의 일 실시 예에 따른 손실전압 보상 방법이 적용된 경우, 기존 손실전압 보상 방법이 적용된 경우 및 손실전압 보상 방법이 적용되지 않은 경우에, 출력 3상 전류, a상 전류 FFT 결과, a상 전류 FFT결과 확대파형, dq전류 및 FFT 분석결과를 나타내는 파형도이다.

발명을 실시하기 위한 구체적인 내용

[0023] 이하 본 발명의 다양한 실시 예를 첨부된 도면을 참조하여 상세히 설명한다.

[0024] 도 4는 본 발명의 일 실시 예에 따른 3상 전압형 인버터의 구성을 나타내는 블록도이다.

[0025] 도 4에 도시된 바와 같이 본 발명의 일 실시 예에 따른 3상 전압형 인버터(100)의 구성을 나타내는 블록도이다.

[0026] 변환부(110)는 3상 교류 전류를 2상 직류 전류로 변환한다. 구체적으로, 변환부(110)는 외부로부터 3상 교류 전류가 입력되면, 3상 교류 전류를 좌표 변환을 통하여 2상 직류 전류로 변환할 수 있다. 변환부(110)에서 3상 교류 전류를 2상 직류 전류로 변환하고, 연산부(120)에서 변환된 2상 직류 전류의 위상차를 이용하여 전류 극성 각도를 산출하여, 더욱 정확한 전류 극성 각도를 판단할 수 있게 된다.

[0027] 또한, 변환부(110)는 3상 교류 전류에 저역 통과 필터링을 적용한 후 2상 직류 전류로 변환하거나 2상 직류 전류에 저역 통과 필터링을 적용할 수 있다. 변환부(110)는 3상 교류 전류 또는 2상 직류 전류에 저역 통과 필터링을 적용하여 스위칭에 의한 노이즈를 제거할 수 있다.

[0028] 연산부(120)는 2상 직류 전류의 위상차, 전류 극성 각도, 3상 전류 극성 값을 산출한다. 구체적으로, 연산부(120)는 아래의 [수학식 1]을 통해 변환부(110)에서 변환된 2상 직류 전류를 이용하여 위상차를 산출할 수

있다. [수학식 1]에서 Φ 는 위상차를 나타내고, i_d 는 d축 검출 전류를 나타내며, i_q 는 q축 검출 전류를 나타낸다. 여기서, 위상차는 2상 직류 전류를 이용하여 산출하므로 저역 통과 필터링을 적용하는 경우에도 위상차 지연이 발생하지 않는다.

수학식 1

$$\phi = \cos^{-1} \left(\frac{i_d}{\sqrt{i_d^2 + i_q^2}} \right)$$

[0029]

[0030] 또한, 연산부(120)는 산출된 위상차에 저역 통과 필터링을 적용할 수 있는데, 이 경우, 전류 왜곡 현상을 방지할 수 있다. 연산부(120)는 아래의 [수학식 2]와 같이, 3상 교류 전류의 기준 축과 2상 직류 전류의 기준 축 간의 각도를 검출하고, 검출된 각도와 저역 통과 필터링이 적용된 위상차를 합산하여 전류 극성 각도를 산출할 수 있다. 다만, 연산부(120)는 위상차에 저역 통과 필터링을 적용하지 않고, 검출된 각도와 위상차를 합산하여 전

류 극성 각도를 산출할 수도 있다. [수학식 2]에서 Φ_{LPF} 는 저역 통과 필터링이 적용된 위상차를 나타내고,

$\hat{\theta}_p$ 는 전류 극성 각도를 나타내며, Θ 는 3상 교류 전류의 기준 축과 2상 직류 전류의 기준 축 간의 각도를 나타낸다.

수학식 2

$$\phi_{\text{LPF}} = \text{LPF}(\phi)$$

$$\hat{\theta}_p = \theta + \phi_{\text{LPF}}$$

[0031]

[0032] 또한, 연산부(120)는 전류 극성 각도를 6 등분한 값을 이용하여 3상 전류 극성 값을 산출할 수 있다. 구체적으로, 아래의 [수학식 3]과 같이, 전류 극성 각도를 6 등분한 후 6 등분한 값을 싸인 함수를 이용하여 3상 전류

극성 값을 산출한다. [수학식 3]에서, $\hat{\theta}_{abc}$ 는 전류 극성 각도를 6 등분한 값을 나타내고, P_{abc} 는 3상 전류 극성 값을 나타낸다.

수학식 3

$$\hat{\theta}_{abc} = \text{sixP}(\hat{\theta}_p)$$

$$P_{abc} = \text{sign}(\hat{\theta}_{abc})$$

[0033]

[0034] 또한, 연산부(120)는 3상 전류 극성 값에 채터링 현상을 방지하기 위한 히스테리시스 알고리즘을 적용할 수 있다. 채터링 현상이란, 기계적인 진동에 의해 매우 짧은 시간 동안 스위치의 접점 등이 붙었다가 떨어지는 것이 반복되는 현상을 의미하는데, 히스테리시스 알고리즘을 적용하면 이러한 채터링 현상을 방지할 수 있다. 따라서, 3상 전류 극성 값에 히스테리시스 알고리즘을 적용하여, 위상차의 리플에 의한 채터링 현상을 줄일 수 있다.

[0035] 전압 보상부(130)는 3상 전압형 인버터의 데드타임에 의한 전압 손실을 보상한다. 구체적으로, 아래의 [수학식 4]와 같이, 연산부(120)에 의해 산출된 3상 전류 극성 값에 손실 전압을 곱한 값을 3상 전압에 더하여 3상 전압

형 인버터의 데드타임에 의한 손실 전압을 보상할 수 있다. [수학식 4]에서, V_{abccmp} 는 보상된 3상 전압을 나타내고, V_{abc} 는 3상 전압을 나타내며, V_{loss} 는 손실 전압을 나타낸다.

수학식 4

$$V_{abccmp} = V_{abc} + V_{loss} \times P_{abc}$$

[0036]

[0037] 또한, 3상 전압은 지령 3상 전압일 수 있으며, [수학식 4]를 이용하여 보상된 지령 3상 전압을 산출할 수 있다.

[0038] 도 5 및 도 6은 본 발명의 일 실시 예에 따른 3상 전압형 인버터의 손실전압 보상 알고리즘이 적용된 회로도이다.

[0039] 도 5의 회로도는 모터 구동용 3상 전압형 인버터의 경우에 손실전압 보상 알고리즘이 적용된 PMSM 속도 제어 블록선도를 나타낸 것이다. 엔코더 및 전류 센서에 의해 3상 교류 전류의 기준 측과 2상 직류 전류의 기준 측 간의 각도 및 3상 교류 전류를 검출하고, 검출된 각도 및 전류 값을 이용하여 모터의 속도를 제어할 수 있다.

- [0040] 도 6을 참조하면, 손실전압 보상 알고리즘은, 3상 교류 전류를 2상 직류 전류로 변환하고, 3상 교류 전류의 기준 축과 2상 직류 전류의 기준 축 간의 각도와 2상 직류 전류의 위상차를 합산하여 전류 극성 각도를 산출한다. 산출된 전류 극성 각도를 6 등분한 값을 이용하여 3상 전류 극성 값을 산출한 후 산출된 3상 전류 극성 값을 손실 전압 값에 곱한 값을 3상 전압에 더함으로써, 손실전압을 보상하게 된다.
- [0041] 도 7은 본 발명의 일 실시 예에 따른 전류 및 각도 정보를 이용하여 계산된 위상차 및 전류극성 각도의 관계를 공간벡터로 나타낸 도면이다.
- [0042] 도 7을 참조하면, 3상 교류 전류의 기준 축과 2상 직류 전류의 기준 축 간의 각도(710)에 2상 직류 전류를 이용하여 산출된 위상차(720)를 합산하여 전류 극성 각도(730)를 산출한다. 이 경우, 저역 통과 필터링이 적용된 위상차(720)를 3상 교류 전류의 기준 축과 2상 직류 전류의 기준 축 간의 각도(710)와 합산하여 전류 극성 각도(730)를 산출함으로써, 리플 영향을 최소화할 수 있다. 또한, 위상차(720)는 직류성분이므로 저역 통과 필터링을 적용하는 경우에도 위상차 지연이 발생하지 않는다.
- [0043] 도 8 내지 도 11은 본 발명의 일 실시 예에 따른 저역 통과 필터링 적용 전후의 위상차 파형 및 전류 극성 각도를 나타내는 파형도이다.
- [0044] 도 8 및 도 9는 2상 직류 전류의 위상차에 저역 통과 필터링이 적용되지 않은 경우(a) 및 저역 통과 필터링이 적용된 경우(b)의 파형도이다.
- [0045] 도 9는 도 8의 위상차 파형을 확대한 확대 파형을 나타낸다. 도 9(a)를 참조하면, 2상 직류 전류의 위상차는 전류 리플의 영향으로 노이즈가 발생하는 것을 볼 수 있다. 저역 통과 필터링이 적용된 위상차는, 도 9(b)에서와 같이, 리플 영향이 최소화되므로 노이즈가 거의 발생하지 않을 수 있다.
- [0046] 도 10 및 도 11은 2상 직류 전류의 위상차에 저역 통과 필터링이 적용되지 않은 경우의 전류 극성 각도(a) 및 저역 통과 필터링이 적용된 경우의 전류 극성 각도(b)를 나타낸 파형도이다.
- [0047] 도 11은 도 10의 전류 극성 각도를 6 등분한 값을 나타낸다. 도 10 및 도 11을 참조하면, 저역 통과 필터링이 적용되지 않은 위상차는 전류 리플 영향으로 노이즈가 존재하므로, 저역 통과 필터링이 적용되지 않은 위상차를 이용하여 전류 극성 각도를 산출한 경우(a), 노이즈가 발생된다. 한편, 저역 통과 필터링이 적용된 위상차는 리플 영향이 최소화되므로, 저역 통과 필터링이 적용된 위상차를 이용하여 전류 극성 각도를 산출한 경우(b), 더욱 정확한 전류 극성 각도를 산출할 수 있다.
- [0048] 도 12는 본 발명의 일 실시 예에 따른 3상 전압 인버터의 손실전압 보상 방법을 나타내는 흐름도이다.
- [0049] 도 12를 참조하면, 우선 3상 교류 전류를 2상 직류 전류로 변환한다(S1210). 이 경우, 3상 교류 전류 또는 2상 직류 전류에 저역 통과 필터링이 적용될 수 있다.
- [0050] 이어서, 3상 교류 극성 값을 산출한다(S1220). 구체적으로, 3상 교류 전류의 기준 축과 2상 직류 전류의 기준 축 간의 각도를 검출하고, 검출된 각도와 2상 직류 전류의 위상차를 합산하여 전류 극성 각도를 산출하고, 산출된 전류 극성 각도를 6 등분한 값을 이용하여 3상 전류 극성 값을 산출한다. 이 경우, 3상 전류 극성 값에 채터링 현상을 방지하기 위한 히스테리시스 알고리즘을 적용할 수 있다.
- [0051] 이어서, 산출된 3상 전류 극성 값을 이용하여 손실 전압을 보상한다(S1230).
- [0052] 한편, 본 발명에 따른 손실전압 보상 방법을 수행하는 프로그램이 저장된 비일시적 판독 가능 매체(non-transitory computer readable medium)가 제공될 수 있다.
- [0053] 비일시적 판독 가능 매체란 레지스터, 캐쉬, 메모리 등과 같이 짧은 순간 동안 데이터를 저장하는 매체가 아니라 반영구적으로 데이터를 저장하며, 기기에 의해 판독(reading)이 가능한 매체를 의미한다. 구체적으로는, 상술한 다양한 어플리케이션 또는 프로그램들은 CD, DVD, 하드 디스크, 블루레이 디스크, USB, 메모리카드, ROM 등과 같은 비일시적 판독 가능 매체에 저장되어 제공될 수 있다.
- [0054] 도 13은 본 발명의 일 실시 예에 따른 3상 전압 인버터의 손실전압 보상 방법을 적용한 PMSM 속도제어 시스템 구성도이다.
- [0055] 본 실험은 3상 전압 인버터의 손실전압 보상 방법의 유효성을 검증하기 위해 PSIM을 이용하여 PMSM 구동용 3상 전압형 인버터를 시뮬레이션하였다. 본 실험의 시뮬레이션의 시스템은 아래 [표 1]에 기재된 파라미터 값을 이용하여 수행되었다.

표 1

item	value
input DC voltage	200V
switching frequency	10kHz
rated power	500W
rated speed	3000rpm
rated current	2.89A
dq inductance	3.66mH
inertia	200ukgm ²
Kemf	30V/krpm

[0056]

[0057]

본 실험의 시뮬레이션에 의한 결과 값을 이하 도 14 내지 도 17을 참조하여 자세히 후술한다.

[0058]

도 14 내지 도 17는 본 발명의 일 실시 예에 따른 손실전압 보상 방법이 적용된 경우, 기존 손실전압 보상 방법이 적용된 경우 및 손실전압 보상 방법이 적용되지 않은 경우에, 출력 3상 전류, a상 전류 FFT 결과, a상 전류 FFT결과 확대파형, dq전류 및 FFT 분석결과를 나타내는 파형도이다.

[0059]

본 실험에서는 3상 전압형 인버터의 손실전압 보상 방법에 대한 유효성을 판단하기 위해 아래 표 2와 같이, d축 전류를 정격 전류의 0%, 10%로 각각 설정하고, 경부하(정격토크의 5%) 및 저속영역(출력주파수 1Hz, 15rpm) 운전조건을 설정하였다.

표 2

item	load	ref. d axis current	frequency (speed)	시뮬레이션해석 결과
case 1	정격토크 5%	0	1Hz (15rpm)	도 14, 도 15
case 2		정격전류 10%		도 16, 도 17

[0060]

[0061]

도 14 및 도 15는 d축 전류를 0A로 설정한 경우에 대한 시뮬레이션 결과를 나타낸 파형도이다.

[0062]

도 14(a)는 손실전압 보상 방법을 적용하지 않은 경우의 출력 3상 전류, a상 전류의 FFT 결과 및 a상 전류의 FFT 결과의 확대 파형을 나타낸다. 또한, 도 14(b)는 기존의 손실전압 보상 방법이 적용된 경우의 출력 3상 전류, a상 전류의 FFT 결과 및 a상 전류의 FFT 결과의 확대 파형을 나타내고, 도 14(c)는 본 발명의 일 실시 예에 따른 손실전압 보상 방법이 적용된 경우의 출력 3상 전류, a상 전류의 FFT 결과 및 a상 전류의 FFT 결과의 확대 파형을 나타낸다.

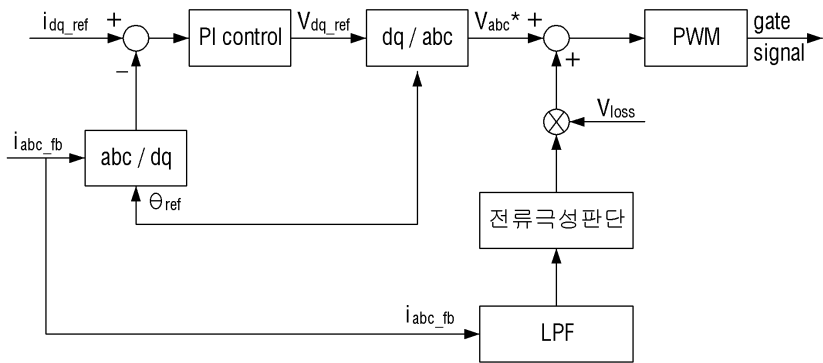
[0063]

도 14를 참조하면, 기존의 손실전압 보상 방법을 적용하는 경우(b)에도 5차, 7차 고조파성분을 저감시킬 수 있으나, 저역 통과 필터에 의한 위상 지연이 발생하여 출력 3상 전류에 리플이 나타날 수 있다. 그러나 본 발명의 일 실시 예에 따른 손실전압 보상 방법을 적용하는 경우(c)에는 저역 통과 필터링을 적용하여도 위상지연이 발생하지 않으므로 전류 극성을 정확히 판단할 수 있어, 전류 리플을 최소화할 수 있다.

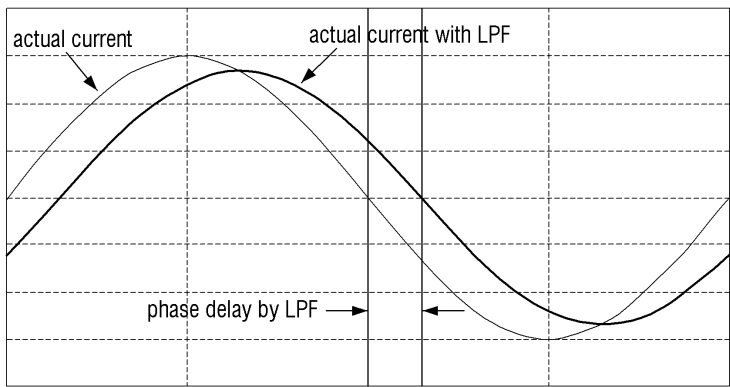
[0064]

도 15(a)는 손실전압 보상 방법을 적용하지 않은 경우의 dq 전류 및 FFT 분석결과를 나타낸다. 또한, 도 15(b)는 기존의 손실전압 보상 방법이 적용된 경우의 dq 전류 및 FFT 분석결과를 나타내고, 도 15(c)는 본 발명의 일 실시 예에 따른 손실전압 보상 방법이 적용된 경우의 dq 전류 및 FFT 분석결과를 나타낸다.

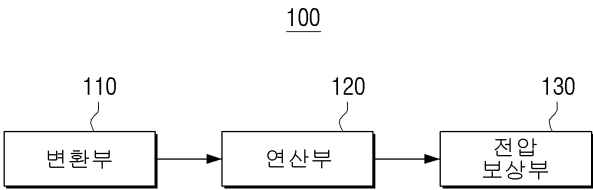
도면2



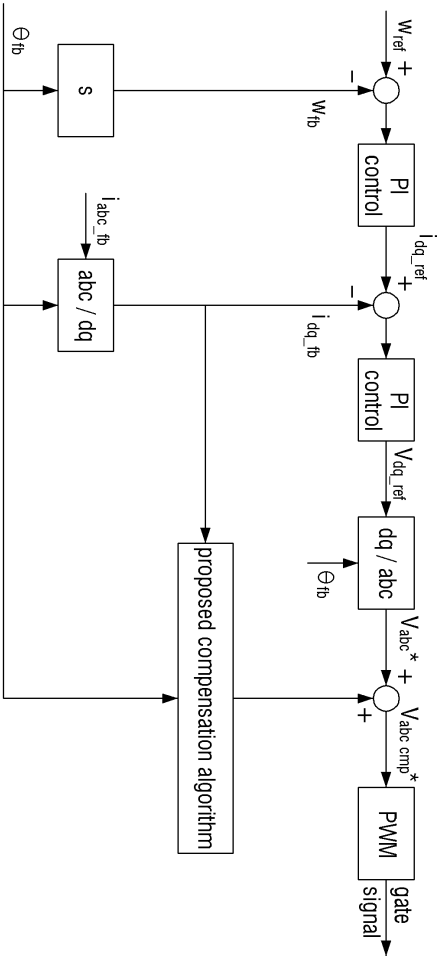
도면3



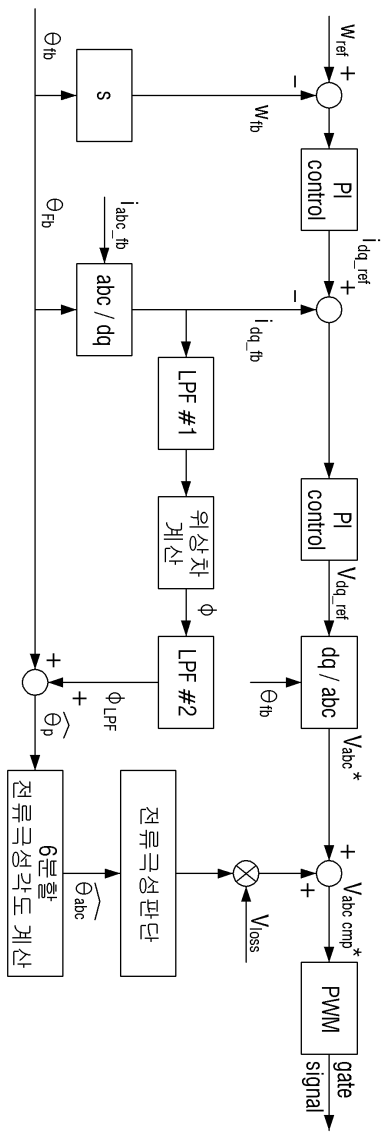
도면4



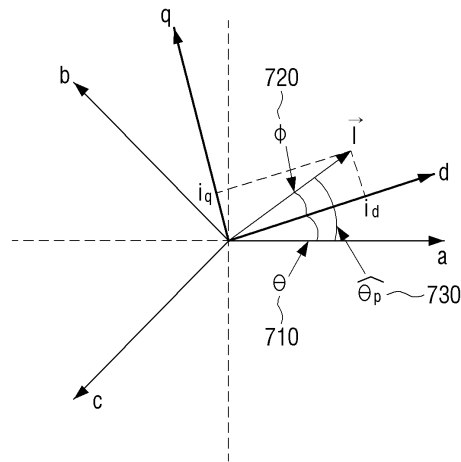
도면5



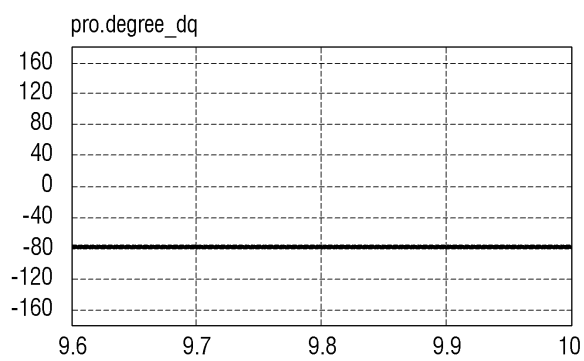
도면6



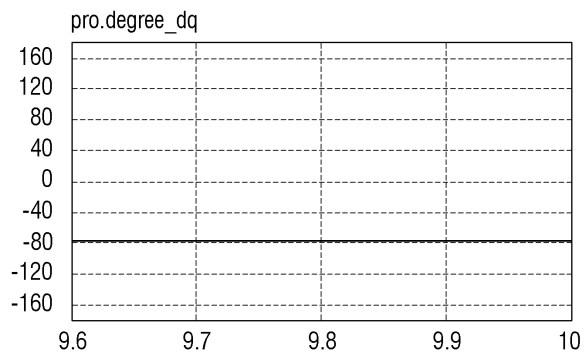
도면7



도면8

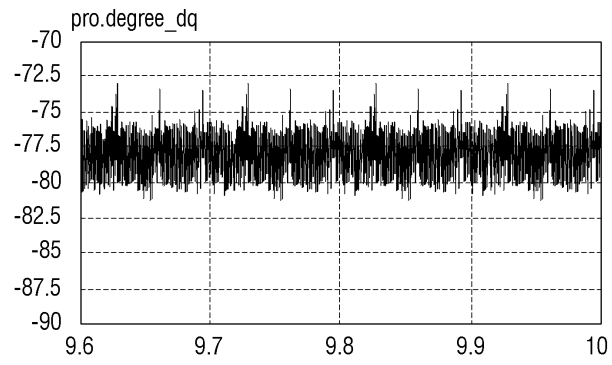


(a)

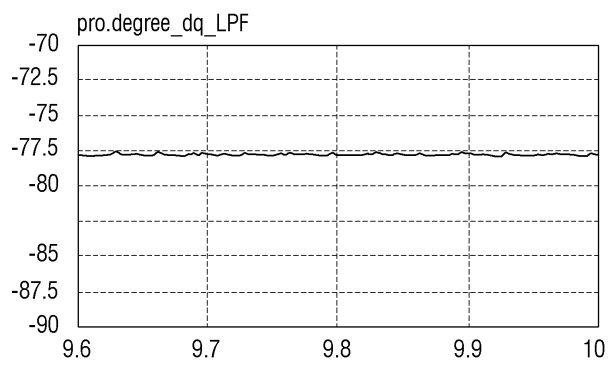


(b)

도면9

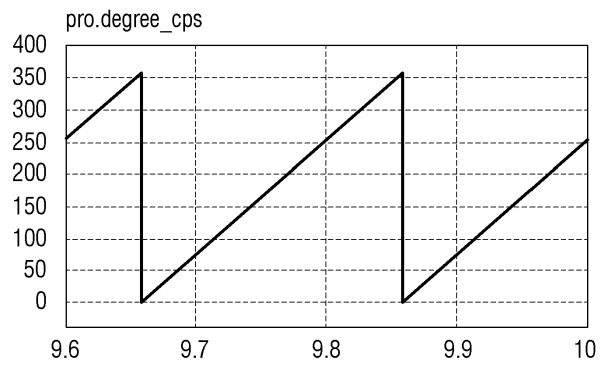


(a)

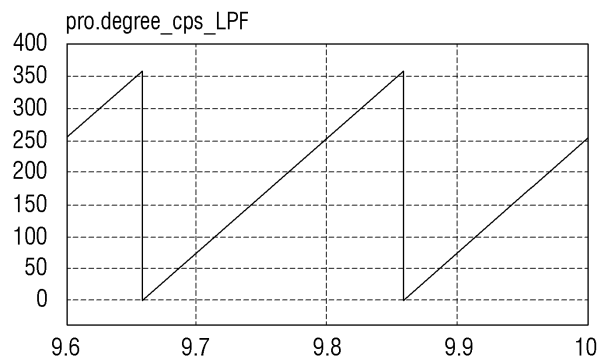


(b)

도면10

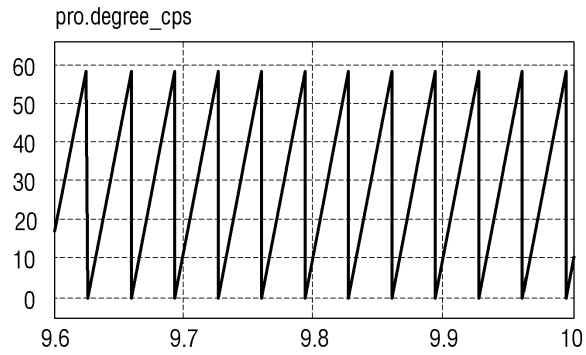


(a)

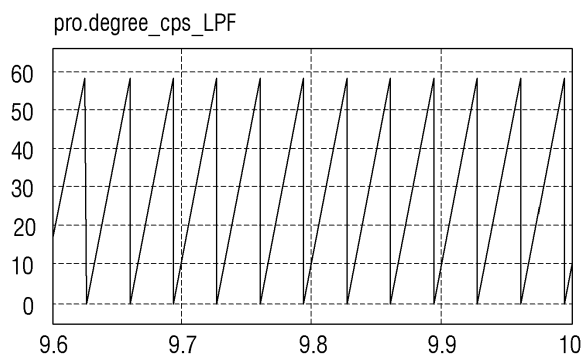


(b)

도면11

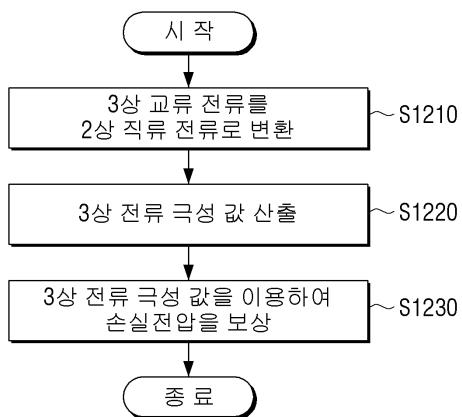


(a)

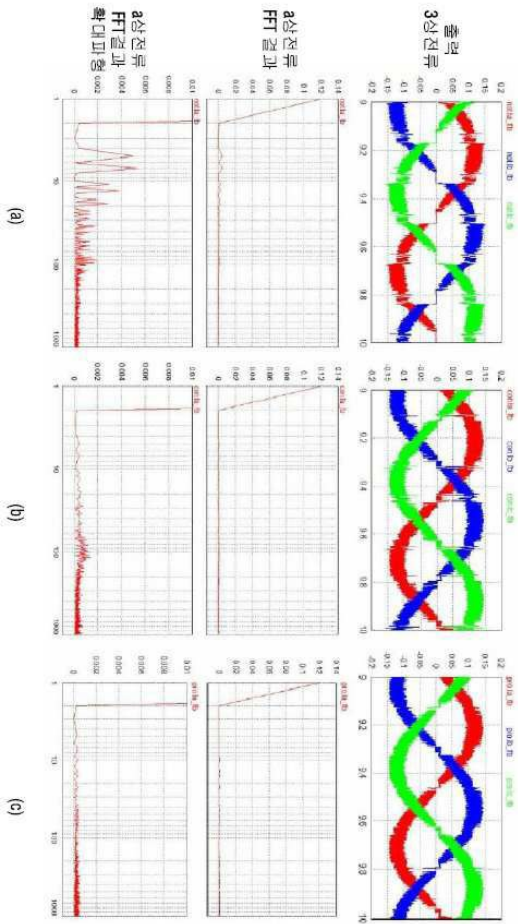


(b)

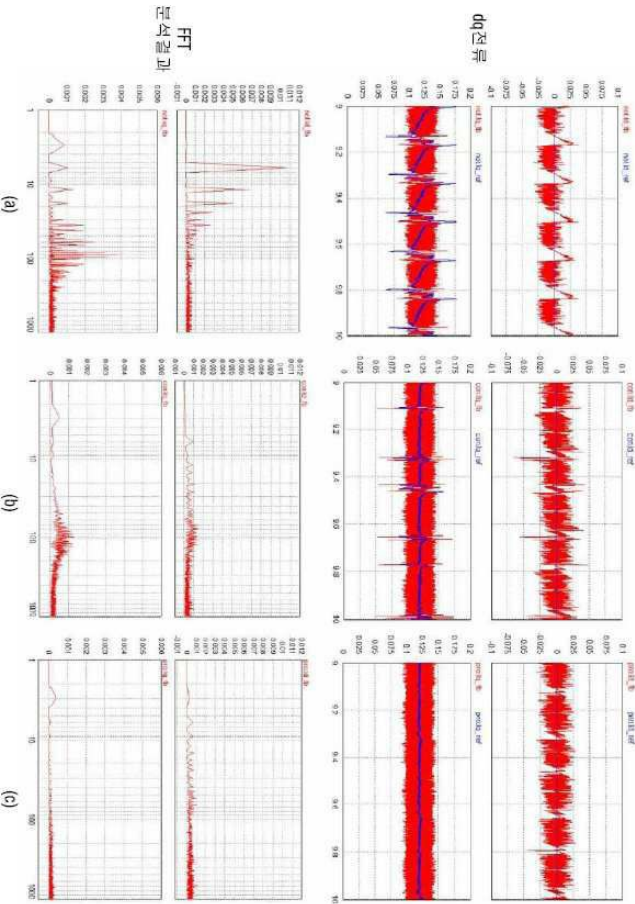
도면12



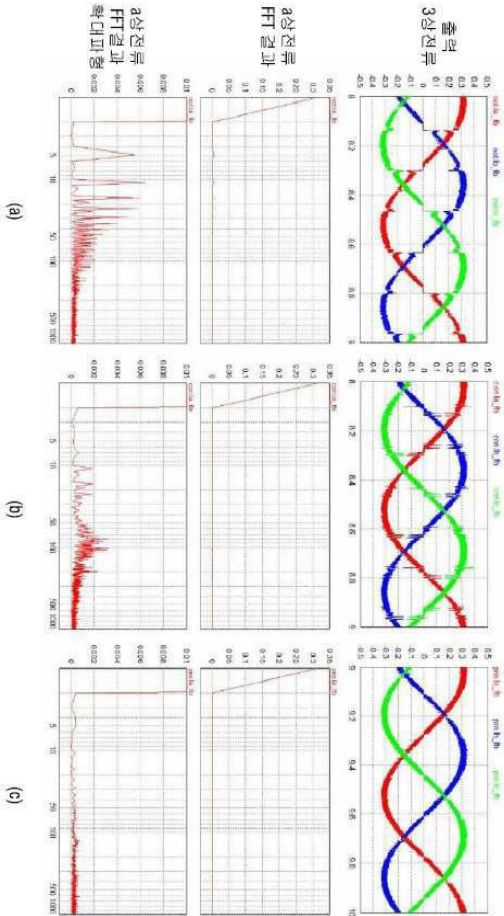
도면14



도면15



도면16



도면17

